

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7016811号

(P7016811)

(45)発行日 令和4年2月7日(2022.2.7)

(24)登録日 令和4年1月28日(2022.1.28)

(51)国際特許分類

F I

H 0 4 R 3/00 (2006.01)

H 0 4 R 3/00 3 3 0

A 6 1 B 8/14 (2006.01)

A 6 1 B 8/14

H 0 4 R 19/00 (2006.01)

H 0 4 R 19/00 3 3 0

請求項の数 17 (全24頁)

(21)出願番号	特願2018-550461(P2018-550461)	(73)特許権者	515244151
(86)(22)出願日	平成29年3月31日(2017.3.31)		パタフライ ネットワーク, インコーポ
(65)公表番号	特表2019-514260(P2019-514260		レイテッド
	A)		アメリカ合衆国, コネチカット州 0 6
(43)公表日	令和1年5月30日(2019.5.30)		4 3 7 ギルフォード, オールド ウィッ
(86)国際出願番号	PCT/US2017/025249		トフィールド ストリート 5 3 0
(87)国際公開番号	WO2017/173204	(74)代理人	100079108
(87)国際公開日	平成29年10月5日(2017.10.5)		弁理士 稲葉 良幸
審査請求日	令和2年3月25日(2020.3.25)	(74)代理人	100109346
(31)優先権主張番号	15/087,914		弁理士 大貫 敏史
(32)優先日	平成28年3月31日(2016.3.31)	(74)代理人	100117189
(33)優先権主張国・地域又は機関	米国(US)		弁理士 江口 昭彦
前置審査		(74)代理人	100134120
			弁理士 内藤 和彦
		(72)発明者	チェン, カイリャン

最終頁に続く

(54)【発明の名称】 マルチレベル両極性パルサー

(57)【特許請求の範囲】

【請求項 1】

超音波機器であって、

少なくとも1つの静電容量型超音波トランスデューサと、

入力端子及び出力端子を有するパルサーであって、前記出力端子において前記静電容量型超音波トランスデューサに結合され、前記静電容量型超音波トランスデューサに、複数の選択可能な値から選択された値を有する入力信号を供給するように構成される、パルサーと、

前記パルサーの前記出力端子及び前記入力端子に結合されるフィードバック回路であって、前記入力信号を表す又は前記入力信号から導出された検出信号と、前記フィードバック回路によって生成された複数の比較閾値電圧のうちの第1の閾値電圧との比較に基づいて、制御信号を前記パルサーの前記入力端子に供給するように構成される、フィードバック回路と、

前記フィードバック回路に前記検出信号を供給するように構成された分割回路と、を備え、前記検出信号の電圧は、前記入力信号の電圧に比例し、前記フィードバック回路は、前記複数の比較閾値電圧を生成するように構成された抵抗ラダーを備える、超音波機器。

【請求項 2】

請求項1に記載の超音波機器であって、

前記パルサーは、前記静電容量型超音波トランスデューサに両極性入力信号を供給するように構成される、超音波機器。

【請求項 3】

請求項 1 に記載の超音波機器であって、
前記パルサーは、ゼロより大きな直流（DC）成分を有する前記入力信号を供給するように構成される、超音波機器。

【請求項 4】

請求項 1 に記載の超音波機器であって、
前記フィードバック回路は、前記制御信号を制御して前記入力信号を時間的にアポダイズするように構成される、超音波機器。

【請求項 5】

請求項 1 に記載の超音波機器であって、
前記フィードバック回路はデジタル制御される、超音波機器。

10

【請求項 6】

請求項 1 に記載の超音波機器であって、
前記フィードバック回路は、前記制御信号を前記パルサーに非同期式に供給するように構成される、超音波機器。

【請求項 7】

請求項 1 に記載の超音波機器であって、
前記静電容量型超音波トランスデューサは、複数の静電容量型超音波トランスデューサのうちの第 1 の静電容量型超音波トランスデューサであり、
前記パルサーは、複数のパルサーのうちの第 1 のパルサーであり、
前記フィードバック回路は、複数のフィードバック回路のうちの第 1 のフィードバック回路であり、
前記制御信号は、複数の制御信号のうちの第 1 の制御信号であり、
前記入力信号は、複数の入力信号のうちの第 1 の入力信号であり、
前記複数のフィードバック回路は、前記複数の制御信号を制御して、前記複数の静電容量型超音波トランスデューサに供給される前記複数の入力信号を空間的にアポダイズするように構成される、超音波機器。

20

【請求項 8】

請求項 1 に記載の超音波機器であって、
前記静電容量型超音波トランスデューサは、バイアス回路に結合され、ゼロより大きな絶対値を有するバイアス電圧を受け取るように構成される、超音波機器。

30

【請求項 9】

請求項 1 に記載の超音波機器であって、
前記パルサーは、第 1 の導電型を示す第 1 のトランジスタと、前記第 1 の導電型とは異なる第 2 の導電型を示す第 2 のトランジスタとを備える、超音波機器。

【請求項 10】

静電容量型超音波トランスデューサと、前記静電容量型超音波トランスデューサに結合されたパルサーと、分割回路と、フィードバック回路とを有する超音波機器を動作させる方法であって、

前記パルサーを用いて、前記静電容量型超音波トランスデューサに入力信号を供給することと、

40

前記分割回路を用いて、前記入力信号から検出信号を導出することであって、前記検出信号の電圧は、前記入力信号の電圧に比例することと、

前記フィードバック回路を用いて、複数の比較閾値電圧を生成し、制御信号を前記パルサーに供給して、前記検出信号と前記複数の比較閾値電圧のうちの第 1 の閾値電圧との比較により得られる結果に基づいて、前記入力信号の供給を制御することと、

を含み、前記フィードバック回路は、前記複数の比較閾値電圧を生成するように構成された抵抗ラダーを備える、超音波機器を動作させる方法。

【請求項 11】

請求項 10 に記載の超音波機器を動作させる方法であって、

50

前記パルサーは、前記静電容量型超音波トランスデューサに両極性入力信号を供給するように構成される、超音波機器を動作させる方法。

【請求項 1 2】

請求項 1 0 に記載の超音波機器を動作させる方法であって、
前記パルサーは、複数の選択可能な値から選択された値を有する入力信号を供給するように構成される、超音波機器を動作させる方法。

【請求項 1 3】

請求項 1 0 に記載の超音波機器を動作させる方法であって、
前記パルサーは、ゼロより大きな直流 (D C) 成分を有する前記入力信号を供給するように構成される、超音波機器を動作させる方法。

10

【請求項 1 4】

請求項 1 0 に記載の超音波機器を動作させる方法であって、
前記フィードバック回路は、前記制御信号を制御して前記入力信号を時間的にアポダイズするように構成される、超音波機器を動作させる方法。

【請求項 1 5】

請求項 1 0 に記載の超音波機器を動作させる方法であって、
前記制御信号を前記パルサーに供給して前記入力信号の供給を制御することは、非同期式に実行される、超音波機器を動作させる方法。

【請求項 1 6】

請求項 1 0 に記載の超音波機器を動作させる方法であって、
前記フィードバック回路はデジタル制御される、超音波機器を動作させる方法。

20

【請求項 1 7】

請求項 1 0 に記載の超音波機器を動作させる方法であって、
前記静電容量型超音波トランスデューサは、複数の静電容量型超音波トランスデューサのうちの第 1 の静電容量型超音波トランスデューサであり、
前記パルサーは、複数のパルサーのうちの第 1 のパルサーであり、
前記フィードバック回路は、複数のフィードバック回路のうちの第 1 のフィードバック回路であり、
前記制御信号は、複数の制御信号のうちの第 1 の制御信号であり、
前記入力信号は、複数の入力信号のうちの第 1 の入力信号であり、
前記複数のフィードバック回路は、前記複数の制御信号を制御して、前記複数の静電容量型超音波トランスデューサに供給される前記複数の入力信号を空間的にアポダイズするように構成される、超音波機器を動作させる方法。

30

【発明の詳細な説明】

【技術分野】

【 0 0 0 1】

関連出願の相互参照

本出願は、「MULTILEVEL BIPOLAR PULSER」と題された、2 0 1 6 年 3 月 3 1 日に代理人整理番号 B 1 3 4 8 . 7 0 0 2 6 U S 0 0 の下で出願された米国特許出願第 1 5 / 0 8 7 , 9 1 4 号の、米国特許法第 1 2 0 条の下での利益を主張する継続出願であり、その出願はその全体が参照により本明細書に組み込まれる。

40

【 0 0 0 2】

本出願は、超音波撮像及び高密度焦点式超音波 (H I F U) 用の超音波機器に関する。

【背景技術】

【 0 0 0 3】

幾つかの従来の超音波機器は、超音波トランスデューサにパルスを供給するように構成されたパルス化回路を含む。しばしば、超音波トランスデューサは送信及び受信を行う。

【発明の概要】

【課題を解決するための手段】

【 0 0 0 4】

50

本出願の態様は、フィードバックを備えるパルサーを有する集積回路を備える超音波オンチップ機器を提供する。超音波オンチップ機器には、対称受信スイッチも設けられ、超音波トランスデューサの出力に結合されて、超音波トランスデューサを駆動するためのマルチレベルパルサーの使用を容易にする。

【 0 0 0 5 】

本出願の態様は、静電容量型超音波トランスデューサと、入力端子及び出力端子を有するパルサーと、なお、パルサーは出力端子が静電容量型超音波トランスデューサに結合され静電容量型超音波トランスデューサに入力信号を供給するように構成されており、また、パルサーの出力端子及び入力端子に結合されたフィードバック回路であって、入力信号を表す又は入力信号から導き出される検出信号と閾値電圧との比較に基づいて、パルサーの入力端子に制御信号を供給するように構成されたフィードバック回路と、を備える超音波機器に関する。

10

【 0 0 0 6 】

本出願の態様は、静電容量型超音波トランスデューサと、静電容量型超音波トランスデューサに結合されたパルサーと、フィードバック回路とを有する超音波機器を動作させる方法に関し、この方法は、パルサーを用いて静電容量型超音波トランスデューサに入力信号を供給することと、入力信号から検出信号を導き出すことと、なお、検出信号は入力信号を表し、また、フィードバック回路を用いてパルサーに制御信号を供給して、検出信号と閾値電圧との比較によって得られた結果に基づいて入力信号の供給を制御することと、を含む。

20

【 0 0 0 7 】

本出願の様々な態様及び実施形態について、以降の図を参照して説明する。図は必ずしも正確な縮尺で描かれてはいないことを理解されたい。複数の図に現れる項目は、それらが現れる図の全てにおいて、同じ参照符号によって示される。

【 図面の簡単な説明 】

【 0 0 0 8 】

【 図 1 】 本出願の非限定的な実施形態による、複数のパルス化回路及び複数の受信スイッチを含む超音波機器を示すブロック図である。

【 図 2 】 本出願の非限定的な実施形態による、静電容量型超音波トランスデューサに結合されたパルス化回路を示すブロック図である。

30

【 図 3 】 本出願の非限定的な実施形態による、パルサー及びフィードバック回路を備えるパルス化回路を示すブロック図である。

【 図 4 】 本出願の非限定的な実施形態による、静電容量型超音波トランスデューサに結合されたパルス化回路を動作させる方法の動作を示すブロック図である。

【 図 5 A 】 本出願の非限定的な実施形態による、複数の閾値電圧を生成するように構成された抵抗ラダーを示す回路図である。

【 図 5 B 】 本出願の非限定的な実施形態による、検出信号を生成するように構成された分割回路を示す回路図である。

【 図 6 A 】 本出願の非限定的な実施形態による、パルス化回路によって静電容量型超音波トランスデューサに供給される例示的な信号を示すタイミング図を示す。

40

【 図 6 B 】 本出願の非限定的な実施形態による、パルス化回路によって静電容量型超音波トランスデューサに供給されるアボダイズされた信号を示すタイミング図を示す。

【 図 7 】 本出願の非限定的な実施形態による、複数の静電容量型超音波トランスデューサに結合された複数のパルス化回路を示すブロック図である。

【 図 8 A 】 本出願の非限定的な実施形態による、送信モードで動作している超音波機器を示すブロック図である。

【 図 8 B 】 本出願の非限定的な実施形態による、受信モードで動作している超音波機器を示すブロック図である。

【 図 9 】 本出願の非限定的な実施形態による、対称スイッチを備える超音波機器を示すブロック図である。

50

【図 10】本出願の非限定的な実施形態による、図 9 の対称スイッチを駆動するように構成された制御信号を示すタイミング図を示す。

【図 11】本出願の非限定的な実施形態による、対称スイッチを備える代替機器を示すブロック図である。

【発明を実施するための形態】

【0009】

超音波オンチップ機器は、本明細書では「チップ」とも呼ばれる半導体ダイ上の回路と一体化された超音波トランスデューサを含むことがある。超音波オンチップ機器は、超音波プローブ内部で使用されて、超音波撮像、治療（例えば、高密度焦点式超音波（HIFU））、又はその両方を行うことができる。従って、超音波トランスデューサと一体化された回路は、そのような機能をサポートし、プローブ又は聴診器などの他のフォームファクター内で使用するのに適した形状を取ることがある。回路は、撮像及び／又はHIFUに適した超音波信号を生成するために、超音波オンチップ機器の超音波トランスデューサを駆動するために使用される電気パルスを生成するパルス化回路を含むことがある。パルス化回路は、デジタル、アナログ、又はアナログ・デジタル混合であることがある。

【0010】

本出願の態様は、フィードバックを有する両極性のマルチレベルパルス化回路を提供する。単極性パルスを送信するように構成された超音波機器は、単極性パルスに関連した直流（DC）成分が受信回路を飽和させることがあるのでダイナミックレンジが制限され、従って、生成される画像のコントラストを低下させる、ということを本出願人は理解している。単極性パルスとは、ゼロ（0）以上の電圧、又は代替的に、ゼロ（0）以下の電圧しか取らないパルスである。対照的に、両極性パルスの使用により、DC成分の影響が制限され、従って、単極性パルスを利用する超音波機器と比較すると著しく増加したダイナミックレンジ及び画像コントラストがもたらされることを、本出願人は理解している。従って、本出願の態様は、両極性パルスを送信するように構成された回路を有する超音波相補型金属酸化膜半導体（CMOS）チップを提供する。両極性パルスは、ゼロ（0）より大きい、小さいか、又はゼロ（0）に等しい電圧を取ることができる。

【0011】

超音波画像のコントラストは、画像化されるターゲットに送信されるパルスの時間領域及び空間領域のアポダイゼーションを行うことにより大幅に向上され得るという本出願人の認識から、フィードバックを有するマルチレベルパルス化回路の使用が生まれた。アポダイゼーションは、送信されるパルスに関連するサイドローブの範囲を低減することができ、従って、生成される画像の解像度を高めることができる。時間的かつ空間的にアポダイズされたパルスの生成は、複数の値を取ることができる信号を制御する能力によって、促進することができる。本明細書で説明するタイプのマルチレベルパルスは、選択可能な値の集合の中から選択される任意の値を取ることができ、この集合は少なくとも3つの値を含むことがある。そのようなマルチレベルパルスの生成は、複数の供給電圧が供給される複雑なパルサー設計を必要とすることがある。複数の供給電圧を供給することは、実用的ではないことがある。これは、超音波機器が手持ち式の超音波プローブか又は他のコンパクトな形態の中に配置されることになる場合には、追加のオフチップの供給回路が必要となり得るので、特に当てはまることがある。本出願人は、フィードバック回路を使用することにより、複数の供給電圧に頼ることなく、マルチレベルパルスの生成及びアポダイズされたパルスの生成が容易になり、従って超音波機器の設計を単純化することができることを理解している。

【0012】

本出願の態様は、超音波トランスデューサを受信回路に結合する対称スイッチを含む超音波機器を提供する。少なくとも上述した理由により、両極性パルス化回路の使用は有益であり得るが、それらの回路は超音波機器の受信回路にとっては好ましくないことがある。送信回路によって生成されたパルスは、不注意で直接的に電氣的に受信回路に結合されることがあり、受信回路は、大きな正及び負の電圧スパイクに耐えるように設計されてい

10

20

30

40

50

いことがある。結果として、適切な保護が設けられていない場合、超音波機器は損傷を受けることがある。本出願人は、両極性パルスに関連した正及び負の電圧スパイクを阻止するように設計された適切に配置された対称スイッチが、受信回路への損傷を防ぐことができ、従って、超音波機器を保護し、両極性パルス化回路の使用を容易にすることを、理解している。

【 0 0 1 3 】

上述したCMOS回路の特徴は、商業的に価値のあるフォームファクターで超音波撮像及び／又はHIFUを行うのに適した超音波オンチップ機器を生成するのを容易にすることがある。

【 0 0 1 4 】

上述した態様及び実施形態並びに追加の態様及び実施形態について、以下で更に説明する。これらの態様及び／又は実施形態は、個々に、全て纏めて、又は2つ以上の任意の組み合わせで使用することができる、というのも、本出願はこの点で限定されないからである。

【 0 0 1 5 】

上述したように、本出願の態様は、両極性のマルチレベルパルス化回路と、この両極性のマルチレベルパルス化回路を受信回路に結合する対称スイッチとを有する超音波機器を提供する。図1は、本出願の態様に従ったそのような特徴を含むことがある超音波機器の全体的なアーキテクチャを示す。超音波機器100は、複数の静電容量型超音波トランスデューサ101₁...101_Nを有し、ここでNは整数である。超音波機器100は、複数の回路チャンネル102₁...102_Nを含むことがある。回路チャンネル102₁...102_Nは、それぞれの静電容量型超音波トランスデューサ101₁...101_Nに電気的に接続されることがある。超音波機器100は、アナログ／デジタル変換器(ADC)111を更に含むことがある。

【 0 0 1 6 】

静電容量型超音波トランスデューサは、実施形態によってはセンサであり、受信した超音波信号を表す電気信号を生成する。静電容量型超音波トランスデューサは、実施形態によっては、超音波信号を送信することもある。静電容量型超音波トランスデューサは、実施形態によっては、容量性微細加工超音波トランスデューサ(CMUT)であることがある。しかしながら、他の実施形態では、他のタイプの静電容量型超音波トランスデューサを使用することができる。

【 0 0 1 7 】

回路チャンネル102₁...102_Nは、送信回路、受信回路、又はその両方を含むことがある。送信回路は、それぞれのパルス化回路103₁...103_Nに結合された送信デコーダー105₁...105_Nを含むことがある。パルス化回路103₁...103_Nは、それぞれの超音波トランスデューサ101₁...101_Nを制御して超音波信号を放出することがある。

【 0 0 1 8 】

本出願の態様は、パルス化回路103₁...103_Nに関する。実施形態によっては、パルス化回路103₁...103_Nは両極性パルスを生成するように構成されることがある。実施形態によっては、パルス化回路103₁...103_Nはマルチレベルパルスを生成するように構成されることがある。以下で更に説明するように、実施形態によっては、パルス化回路103₁...103_Nは、パルサーに加えて追加の回路を含むことがある。実施形態によっては、パルス化回路103₁...103_Nは、パルサー及びフィードバック回路を含むことがある。

【 0 0 1 9 】

回路チャンネル102₁...102_Nの受信回路は、それぞれの静電容量型超音波トランスデューサ101₁...101_Nから出力された電気信号を受信することがある。図示した例では、各回路チャンネル102₁...102_Nは、それぞれの受信スイッチ107₁...107_N及び受信回路109₁...109_Nを含む。受信スイッチ107₁...107_Nは、所与の超音波トランスデューサ101₁...101_Nからの電気信号の読み出しを活性化／不活性化

10

20

30

40

50

するように制御されることがある。受信回路 109₁...109_Nは、電流/電圧変換器を含むことがある。電流/電圧変換器は、トランスインピーダンス増幅器(TIA)を含むことがあり、その理由のために受信回路 109₁...109_NはTIAとして示されているが、追加のかつ/又は代替の回路が受信回路を構成してもよい。

【0020】

本出願の態様は、受信スイッチ 107₁...107_Nに関する。実施形態によっては、受信スイッチ 107₁...107_Nは、正及び/又は負の電圧を示す電圧スパイクを阻止するように構成された対称スイッチを含むことがある。受信スイッチ 107₁...107_Nは、送信モードの間、送信回路から及び静電容量型超音波トランスデューサから受信回路を電氣的に切り離すために開回路を形成するように構成されることがある。受信スイッチ 107₁...107_Nは、受信モードの間、受信回路を静電容量型超音波トランスデューサに電氣的に結合するために短絡回路を形成するように更に構成されることがある。

10

【0021】

超音波機器 100は、ADC 111を更に含むことがある。ADC 111は、静電容量型超音波トランスデューサ 101₁...101_Nによって受信された信号をデジタル化するように構成されることがある。様々な受信信号のデジタル化は、直列で又は並列で行われることがある。単一のADCが示されており、従って複数の回路チャネルによって共有されるものとして示されているが、代替の実施形態は回路チャネル毎に1つのADCを供給する。

【0022】

図1は、超音波機器の回路の一部として幾つかの構成要素を示しているが、本明細書で説明する様々な態様は、図示した通りの構成要素又は構成要素の構成に限定されないことを、理解されたい。

20

【0023】

図1の構成要素は、単一の基板上に又は異なる基板上に配置することができる。単一の基板上に配置される場合、基板は一例としてシリコン基板などの半導体基板であることがあり、構成要素はその基板上にモノリシックに集積されることがある。図示した構成要素が同一の基板上にはない場合、一例として、静電容量型超音波トランスデューサ 101₁...101_Nは第1の基板上にあり、残りの図示した構成要素は第2の基板上にあることがある。更なる代替案として、超音波トランスデューサと図示した回路の一部とが同一の基板上にあり、他の回路構成要素が異なる基板上にあることがある。複数の基板が使用される場合、それらの基板はシリコン基板などの半導体基板であることがある。

30

【0024】

一実施形態によれば、図1の構成要素は超音波プローブの一部を形成する。超音波プローブは、手持ち式であり得る。実施形態によっては、図1の構成要素は、患者によって装着されるように構成された超音波パッチの一部を形成する。

【0025】

図2は、幾つかの非限定的な実施形態による、図1のパルス化回路 103₁...103_Nのうちのいずれかとして機能することができるパルス化回路 103の一例を示す。実施形態によっては、パルス化回路 103は、パルサー 220及びフィードバック回路 230を含むことがある。パルス化回路 103は、静電容量型超音波トランスデューサ 101に電氣的に接続された出力端子を有することがあり、静電容量型超音波トランスデューサ 101に入力信号 240を供給するように構成されることがある。実施形態によっては、パルサー 220は、ゼロに加えて正及び/又は負の値を取り得る両極性パルスを生成するように構成されることがある。両極性パルスを生成することにより、パルサー 220は、パルスに関連したDC成分を減少させるか又は抑制することができる。前述のように、DC成分を有する送信パルスは、超音波機器 100によって生成される画像の品質を劣化させることがある。従って、通過帯域成分と比較すると、DC成分は、画像化される媒体を通して伝搬する間の減衰が大幅により少ないことがある。その結果、受信回路は、通過帯域成分よりもはるかに大きなDC成分を有する信号を受信することがある。結果として、受信回

40

50

路は飽和し、画像のダイナミックレンジを制限することがある。

【 0 0 2 6 】

実施形態によっては、フィードバック回路は、パルサーを制御してマルチレベルパルス生成するように構成されることがある。本明細書で説明するタイプのマルチレベルパルスは、選択可能な値の集合から選択された任意の値を取ることができ、この集合は、少なくとも3つの値を含むことがあり、少なくとも幾つかの実施形態では、4つ以上の値（例えば、3個～30個の値の間、4個～20個の値の間、4個～10個の値の間、又はこれらの範囲内の任意の数）を含むことがある。マルチレベルパルスの使用により、パルスの包絡線を最適化して、形成される超音波画像のパラメータを最大化することが可能になり得る。例えば、パルスの包絡線は、画像コントラストを最大化するように設計されることがある。特に、時間領域のアポダイゼーションを使用することにより、パルスの結果として得られる周波数成分は、大きなメインローブと抑制されたサイドローブとを呈し、従って、画像化解像度を高めることがある。時間領域のアポダイゼーションは、ほぼ連続的な窓関数を生成するために、可能な限り多数の電圧レベルをとるパルスを必要とする。しかしながら、多数のレベルを有するパルスを生成するには、複雑なパルス化回路が必要であることがある。従って、時間領域のアポダイゼーションを行う能力を最大にする一方で、パルス化回路を比較的単純でコンパクトに保つように、レベル数を選択すべきである。実施形態によっては、パルサー220は、3～30レベルの間、5～10レベルの間、又は任意の適切な値若しくは値の範囲の間を有するマルチレベルパルスを生成するように構成されることがある。

10

20

【 0 0 2 7 】

マルチレベルパルスの使用により、空間領域のアポダイゼーションも可能になることがある。空間領域のアポダイゼーションを行うために、様々な静電容量型超音波トランスデューサが、空間依存振幅を有する入力信号で駆動されなければならない。空間依存振幅を有する入力信号の供給は、複数の基準電圧へのアクセスを有することによって容易になることがある。

【 0 0 2 8 】

実施形態によっては、フィードバック回路230は、マルチレベルパルスの生成を容易にするように構成されることがある。とりわけ、フィードバック回路230は、複数の基準電圧を供給するように構成されることがある。前述したように、本明細書で説明するタイプのフィードバック回路の使用により、複数の供給電圧に頼ることなく、マルチレベルパルサーの設計を容易にすることができる。実施形態によっては、複数の供給電圧を含めることは望ましくないことがある、というのも、複数の供給電圧は、手持ち式のフォームファクターに収めるのは困難であり得る相当に大きな超音波プローブをもたらすことがあるからである。これに反して、本明細書で説明するタイプのフィードバック回路は、基準電圧を生成するためのコンパクトな回路を提供することができ、手持ち式の超音波プローブ内に容易に含めることができる。

30

【 0 0 2 9 】

フィードバック回路230の出力端子は、パルサー220の入力端子に電気的に結合されることがある。フィードバック回路230の入力端子は、パルサー220の出力端子に電気的に結合されることがある。フィードバック回路230の入力端子は、入力信号240を表す検出信号241を受信するように構成されることがある。実施形態によっては、入力信号240及び検出信号241は電圧である。実施形態によっては、検出信号241は入力信号240から導き出されることがある。実施形態によっては、検出信号241は入力信号240に比例していることがある。フィードバック回路230は、検出信号241を閾値電圧と比較することがある。実施形態によっては、前述の閾値電圧は選択可能な閾値電圧の集合の中から選択されることがある。

40

【 0 0 3 0 】

比較の結果に基づいて、フィードバック回路230は、パルサー220の入力端子に制御信号242を供給することがある。実施形態によっては、フィードバック回路230は、

50

検出信号 241 が閾値電圧より大きいのか、小さいか、又は等しいかを判定するように構成されることがある。実施形態によっては、フィードバック回路 230 は、検出信号 241 が閾値電圧の範囲内にあるかどうか、例えば、閾値電圧の 10% 以内にあるかどうか、閾値電圧の 5% 以内にあるかどうか、又は任意の適切な範囲内にあるかどうか、などを判定するように構成されることがある。閾値電圧と比べた検出信号 241 の値に基づいて、フィードバック回路 230 は、パルサー 220 を制御して、入力信号 240 の現在の値を保持するか、又は入力信号 240 を変化させることがある。限定ではなく例として、検出信号 241 の値が閾値電圧より小さい場合、フィードバック回路 230 はパルサー 220 を制御して、検出信号 241 が閾値電圧と等しくなるか、又は閾値電圧のある範囲内になるまで、入力信号 240 の値を増加させることがある。検出信号 241 の値が閾値電圧より大きい場合には、フィードバック回路 230 はパルサー 220 を制御して、検出信号 241 が閾値電圧と等しくなるか、又は閾値電圧のある範囲内になるまで、入力信号 240 の値を減少させることがある。

10

【0031】

実施形態によっては、静電容量型超音波トランスデューサ 101 に関連したキャパシタンスが、電荷を保持して、検出信号 241 が選択された閾値電圧に達したときにその端子間に一定の電圧を維持することがある。検出信号 241 が閾値電圧よりも小さい場合、パルサー 220 を制御して静電容量型超音波トランスデューサ 101 に関連したキャパシタンスを充電し、従って入力信号 240 を増加させることがある。検出信号 241 が閾値電圧よりも大きい場合、パルサー 220 を制御して静電容量型超音波トランスデューサ 101 に関連したキャパシタンスを放電させるか又は負に充電し、従って入力信号 240 を低減させることがある。

20

【0032】

実施形態によっては、フィードバック回路 230 は、パルサー 220 を非同期式に制御することがある。従って、制御信号 242、入力信号 240、及び検出信号 241 は、任意の時点で変化することが許されることがある。実施形態によっては、パルス化回路 100 は、クロック信号によってタイミングをはかられることがある。しかしながら、制御信号 242 は、クロック信号によって規定されない期間中に変化することが依然として許されることがある。

【0033】

実施形態によっては、静電容量型超音波トランスデューサ 101 は、バイアス回路（図示せず）に結合されることがあり、ゼロより大きな絶対値を有するバイアス電圧を受け取るように構成されることがある。バイアス電圧は、10V ~ 100V の間、30V ~ 80V の間、又は任意の適切な値若しくは値の範囲の間にある絶対値を有することがある。実施形態によっては、静電容量型超音波トランスデューサをバイアスすることにより、程度が高められた線形性を示す応答がもたらされることがある。

30

【0034】

図 3 は、図 2 のパルス化回路の非限定的な詳細な実施態様である。実施形態によっては、パルサー 220 は 2 つのトランジスタ、例えば 322 及び 324 などを含むことがある。しかしながら、パルサー 220 はこの点で限定はされず、任意の適切な数のトランジスタを使用することができる。トランジスタは、金属酸化膜半導体電界効果トランジスタ（MOSFET）、接合型電界効果トランジスタ（JFET）、バイポーラ接合トランジスタ（BJT）、金属 - 半導体電界効果トランジスタ（MESFET）、絶縁ゲート型電界効果トランジスタ（IGFET）、横方向拡散金属酸化膜半導体トランジスタ（LDMOS）、又はそれらの任意の適切な組み合わせ、を含むことがある。パルサー 220 は、トランジスタ 322 及びトランジスタ 324 を含むことがある。トランジスタ 322 は、トランジスタ 324 の導電型とは異なる導電型を有することがある。例えば、トランジスタ 322 は、電界の作用の下で移動する正孔によって維持されるドリフト電流に基づく導電性を有することがある。トランジスタ 324 は、電界の作用の下で移動する電子によって維持されるドリフト電流に基づく導電性を有することがある。実施形態によっては、トラン

40

50

ジスタ 324 は n M O S F E T であり、トランジスタ 322 は p M O S F E T であることがある。これらのトランジスタは、n M O S トランジスタ 324 のドレインが p M O S トランジスタ 324 のドレインに接続されるように構成されることがある。これらのドレインは、静電容量型超音波トランスデューサ 101 の端子に更に接続されることがある。n M O S トランジスタ 324 のソースは、供給電圧 V_N に接続されることがある。実施形態によっては、 V_N はゼロよりも小さいことがある。 V_N は、 $-100\text{V} \sim -1\text{V}$ の間、 $-50\text{V} \sim -20\text{V}$ の間、又は任意の適切な値若しくは値の範囲の間であり得る。p M O S トランジスタ 322 のソースは、供給電圧 V_P に接続されることがある。実施形態によっては、 V_P はゼロよりも大きいことがある。 V_P は、 $1\text{V} \sim 100\text{V}$ の間、 $20\text{V} \sim 50\text{V}$ の間、又は任意の適切な値若しくは値の範囲の間であり得る。トランジスタ 322 及び 324 のゲートに供給される電圧は、図 2 のフィードバック回路 230 によって生成されることがある。

10

【0035】

実施形態によっては、フィードバック回路 230 は、コントローラ 336、分割回路 332、及び基準発生器 334 を含むことがある。実施形態によっては、フィードバック回路 230 は、レベルシフター 338 及びレベルシフター 340 を更に含むことがある。分割回路 332 は、入力信号 240 に対応する電圧を受け取り、検出信号 341 を出力するように構成されることがある。分割回路 332 は、入力信号 240 に比例する検出信号 341 を供給するように構成されることがある。検出信号 341 は、「In」とラベル付けされた入力端子を通じてコントローラ 336 に供給されることがある。

20

【0036】

基準発生器 334 は、コントローラ 336 の「Ref」とラベル付けされた端子に、選択可能な閾値電圧の集合を供給するように構成されることがある。実施形態によっては、基準発生器 334 は、n 個のコネクタを介してコントローラ 336 に接続され、対応するコネクタを介して n 個の閾値電圧を供給するように構成され、ここで n は、2 よりも大きな任意の適切な値を取ることができる。閾値電圧は、ゼロに等しいか、ゼロよりも大きいのか、又はゼロよりも小さいことがある。

【0037】

実施形態によっては、フィードバック回路 230 は、デジタル制御されることがあり、コントローラ 336 は、デジタル方式のコントローラを含むことがある。コントローラ 336 は、パルサー 220 を制御して、n 個の閾値電圧の中から選択された閾値電圧と検出信号 341 との比較に基づいて、入力信号 240 に対応する電圧を保持、増加、又は低減させるように構成されることがある。コントローラ 336 は、基準発生器 334 によって供給された n 個の閾値電圧からある閾値電圧を選択することがある。この閾値電圧は、信号 $sel_threshold$ を介してデジタル処理で選択されることがある。信号 $sel_threshold$ は m ビットを含むことがあり、m は、n が 2^m に等しいか、また 2^m 未満であるような値である。各ビットの組み合わせは、n 個の閾値電圧から 1 つの閾値電圧を選択することがある。限定ではなく例として、000 に等しい $sel_threshold$ のシーケンスは、8 個の閾値電圧のうちの最小のものを選択することがあり、111 に等しい $sel_threshold$ のシーケンスは、8 個の閾値電圧のうちの最大のものを選択することがある。更に、信号 $sel_threshold$ は、非同期式に変化することがある。

30

40

【0038】

実施形態によっては、分割回路 332 は、入力信号 240 にある倍率で比例する検出信号 341 を供給することがある。そのような実施形態では、基準発生器 334 は、同じ倍率で入力信号 240 に対してスケール変更された閾値電圧の集合を供給するように構成されることがある。その結果、それら 2 つの信号のうちの一方を更にスケール変更する必要なく、検出信号 341 を選択された閾値電圧と直接的に比較することができる。

【0039】

実施形態によっては、信号 p/n を使用して、トランジスタ 322 及び 324 の状態を制御することがある。実施形態によっては、 p/n は単一ビットの信号であり得る。信号 p

50

/n は、トランジスタ 322 を活性化するために「p」に設定されるか、又はトランジスタ 324 を活性化するために「n」に設定されることがある。しかしながら、トランジスタ 322 及び 324 の状態を制御するように構成された、任意の適切な数のビットを使用することもできる。単一ビットの値は、トランジスタ 322 又はトランジスタ 324 のいずれかを、線形モードであろうと飽和モードであろうと、導通状態にすることがある。そのような実施形態では、1 度に 1 つのトランジスタのみが導通状態に設定されることがある。

【0040】

sel_threshold 及び p/n の値に基づいて、コントローラ 336 は、「N_control」及び「P_control」とラベル付けされた出力端子を介して、制御信号 242p 及び 242N を出力することがある。制御信号 242p 及び 242N はまとめて、図 2 で示した制御信号 242 を表すことがある。実施形態によっては、信号 242p は、pMOS トランジスタ 322 の状態を制御するように構成された単一ビットを含むことがある。実施形態によっては、信号 242N は、nMOS トランジスタ 324 の状態を制御するように構成された単一ビットを含むことがある。これら 2 つのトランジスタは、同時に遮断状態になることが許されていることがある。

10

【0041】

実施形態によっては、制御信号 242p 及び 242N は、それぞれトランジスタ 322 及び 324 のゲートを直接的に駆動することがある。他の実施形態では、図 3 に示すように、制御信号 242p 及び 242N は、それぞれレベルシフター 338 及びレベルシフター 340 の入力端子に結合されることがある。レベルシフター 338 及びレベルシフター 340 の出力端子は、それぞれトランジスタ 322 及び 324 のゲートに結合されることがある。レベルシフター 338 及びレベルシフター 340 は、コントローラ 336 によって生成された電圧をトランジスタ 322 及び 324 に適合した電圧に適合させて、これらのトランジスタを、信号 242p 及び 242N に基づいて、遮断状態又は導通状態に駆動するように構成されることがある。

20

【0042】

検出信号 341 が選択された閾値電圧よりも小さい場合、コントローラ 336 は、pMOS トランジスタ 322 を導通状態にし、nMOS トランジスタ 324 を遮断状態にするのに適した値を有する制御信号 242p 及び 242N を出力するように構成されることがある。この場合、電圧源 Vp から静電容量型超音波トランスデューサ 101 に流れる電流は、検出信号 341 が選択された閾値電圧又は選択された閾値電圧の所定の範囲に達するまで、静電容量型超音波トランスデューサ 101 を充電することがある。

30

【0043】

検出信号 341 が選択された閾値電圧よりも大きい場合、コントローラ 336 は、nMOS トランジスタ 324 を導通状態にし、pMOS トランジスタ 322 を遮断状態にするのに適した値を有する制御信号 242p 及び 242N を出力するように構成されることがある。この場合、静電容量型超音波トランスデューサ 101 から電圧源 VN に流れる電流は、検出信号 341 が選択された閾値電圧又は選択された閾値電圧の所定の範囲に達するまで、静電容量型超音波トランスデューサ 101 を放電させるか、又は負に充電することがある。

40

【0044】

検出信号 241 が選択された閾値電圧に等しいか又は選択された閾値電圧の所定の範囲内にある場合、pMOS トランジスタ 322 及び nMOS トランジスタ 324 は、信号 242p 及び 242N を介して、共に遮断状態になるように制御されることがある。この場合、静電容量型超音波トランスデューサ 101 に又は静電容量型超音波トランスデューサ 101 から電流は流れない。結果として、静電容量型超音波トランスデューサ 101 は、電荷を保持することがあり、従って、その端子間に、選択された閾値電圧に対応する目標電圧を保持することがある。

【0045】

50

上述したように、少なくとも幾つかの実施形態では、超音波トランスデューサ 101 が電荷を保持することが望ましいことがあるので、そのような実施形態では、超音波トランスデューサは静電容量型であることがある。対照的に、抵抗性の超音波トランスデューサを使用すると、そのような状況では適切に動作しないことがある。

【0046】

コントローラ 336 は、図 3 に関連して説明した非限定的な実施形態において信号 p/n 及び $sel_threshold$ に基づいてパルサー 220 を制御するように構成されることがあるが、パルス化回路 103 はこの点で限定されない。従って、閾値電圧又は閾値電圧の範囲に達するまで入力信号 240 を保持、増加、又は低減するようにパルサー 220 を制御するように構成された、任意の信号、又は信号の組み合わせを、利用することもできる。

10

【0047】

図 4 は、幾つかの非限定的な実施形態による、静電容量型超音波機器を駆動するようにパルス化回路を動作させる方法を示す。図 4 の方法は、図 2 のパルス化回路又は図 3 のパルス化回路に関連して行われることがある。方法 400 は、動作 402 で開始し、閾値電圧を n 個の選択可能な閾値電圧の集合の中から選択することがあり、 n は 2 よりも大きな任意の適切な値を取ることができる。実施形態によっては、閾値電圧は m ビットを有するデジタル信号を通じて選択されることがあり、 n は、 2^m に等しいか又は 2^m 未満である。

【0048】

方法 400 は動作 404 に続き、入力信号 240 などの入力信号が、パルサー 220 によって静電容量型超音波トランスデューサ 101 に供給されることがある。本出願の一態様によれば、パルサー 220 は、正及び/又は負の電圧を示すことがある両極性入力信号を供給するように構成されることがある。本明細書で説明するタイプの両極性入力信号は、超音波機器の受信回路を飽和させないエコー信号をもたらすことがある。

20

【0049】

本出願の別の態様によれば、パルサー 220 は、複数の選択可能な値の中から選択された値を示すことがあるマルチレベルパルスを提供するように構成されることがある。マルチレベルパルスを生成することができるパルス化回路は、画像コントラストの向上をもたらすことがある時間領域及び空間領域のアポダイゼーションを容易にすることがある。閾値電圧の集合から選択された閾値電圧を供給するように設計されたフィードバック回路によって、手持ち式の超音波プローブをより大型化してしまうことがある追加の電圧源回路に頼ることなく、本明細書で説明するタイプのマルチレベルパルスの生成が容易になることがある。

30

【0050】

動作 406 において、検出信号 341 などの検出信号を、入力信号 240 から導き出すことがある。検出信号 341 は、入力信号 240 を表すことがある。従って、検出信号 341 は、入力信号 240 と等しいか、又は入力信号 240 に比例していることがある。

【0051】

動作 408 では、検出信号 341 を、動作 402 で選択された閾値電圧と比較することがある。実施形態によっては、検出信号 341 はある倍率で入力信号 240 に比例している。そのような実施形態では、閾値電圧を、同じ倍率で入力信号 240 に対してスケール変更することがある。比較の結果、検出信号 341 は、閾値電圧と等しいか、閾値電圧より大きいのか、又は閾値電圧より小さいことがある。

40

【0052】

動作 410 において、動作 408 で行った比較の結果に基づいて、制御信号 242 をパルサー 220 に供給して入力信号 240 を制御することがある。制御信号は、フィードバック回路 230 によって供給されることがある。フィードバック回路 230 は、デジタル制御されることがある。動作 412 において、検出信号 341 が選択された閾値電圧よりも小さい場合、制御信号 242 はパルサー 220 を制御して、入力信号 240 に対応する電圧を増加させることがある。実施形態によっては、制御信号 242 は pMOS トランジスタ 322 を導通状態にして、静電容量型超音波トランスデューサ 101 に関連したキャパ

50

シタンスを充電することがある。

【 0 0 5 3 】

動作 4 1 2 において、検出信号 3 4 1 が選択された閾値電圧よりも大きい場合、制御信号 2 4 2 はパルサー 2 2 0 を制御して、入力信号 2 4 0 に対応する電圧を低減することがある。実施形態によっては、制御信号 2 4 2 は n M O S トランジスタ 3 2 4 を導通状態にして、静電容量型超音波トランスデューサ 1 0 1 に関連したキャパシタンスを放電させるか、又は負に充電することがある。

【 0 0 5 4 】

どちらの場合でも、方法 4 0 0 は動作 4 0 6 に戻ることがあり、方法 4 0 0 は、検出信号 3 4 1 が選択された閾値電圧に等しいか又は選択された閾値電圧の所定の範囲内になるまで、繰り返されることがある。

10

【 0 0 5 5 】

動作 4 1 2 において、検出信号 3 4 1 が選択された閾値電圧と等しいか又は選択された閾値電圧の所定の範囲内にあると判った場合、制御信号 2 4 2 はパルサー 2 2 0 を制御して、入力信号 2 4 0 の現在の値を保持することがある。実施形態によっては、制御信号 2 4 2 は n M O S トランジスタ 3 2 4 及び p M O S トランジスタ 3 2 2 を遮断状態にして、静電容量型超音波トランスデューサ 1 0 1 に関連したキャパシタンスが現在の電荷を保持できるようにすることがある。所定の範囲は、選択された閾値電圧の 1 0 % 以内、選択された閾値電圧の 5 % 以内、又は任意の適切な範囲内として規定されることがある。

【 0 0 5 6 】

20

一旦入力信号 2 4 0 が閾値電圧に対応する電圧に達すると、動作 4 1 4 において、別の閾値電圧を、n 個の選択可能な閾値電圧の中から選択することがある。動作 4 1 4 において別の閾値電圧を選択した場合、方法 4 0 0 は、この新たに選択された閾値電圧について、動作 4 0 4 から繰り返されることがある。新たな閾値電圧の選択は、非同期式に行われることがある。さもなければ、新たな閾値電圧が選択されない場合には、方法 4 0 0 は動作 4 1 6 で終了することがある。

【 0 0 5 7 】

図 5 A は、幾つかの非限定的な実施形態による、図 3 の基準発生器の回路図を示す。基準発生器 3 3 4 は、n 個の閾値電圧 $r e f_1 \dots r e f_n$ を生成するように構成された抵抗ラダーを含むことがあり、n は 2 より大きな任意の値を取り得る。実施形態によっては、抵抗ラダーは、直列に接続された $n + 1$ 個の抵抗器 $5 3 4_1 \dots 5 3 4_{n+1}$ を含むことがある。抵抗器 $5 3 4_1$ は、供給電圧 V_H に結合されることがある。供給電圧 V_H は、図 3 に示した供給電圧 V_P と等しいことがある。抵抗器 $5 3 4_{n+1}$ は、供給電圧 V_L に結合されることがある。供給電圧 V_L は、図 3 に示した供給電圧 V_N に等しいことがある。実施形態によっては、これらの $n + 1$ 個の抵抗器は、全てが等しい抵抗値を有して、 $V_H - V_L$ に相当する電圧範囲を n 個の等しいセグメントに分割することがある。他の実施形態では、抵抗器 $5 3 4_2 \dots 5 3 4_{n+1}$ は R に等しい抵抗値を有し、一方抵抗器 $5 3 4_1$ は xR に等しい抵抗値を有することがあり、ここで x は、 $0.01 \sim 100$ の間の任意の値を取ることができる。しかしながら、他の値も可能である。そのような実施形態では、 $V_H - V_L$ に比例したスケール変更された電圧範囲が、n 個の等しいセグメントに分割されることがある。

30

40

【 0 0 5 8 】

図 5 B は、幾つかの非限定的な実施形態による、図 3 の分割回路の回路図を示す。分割回路は、入力信号 2 4 0 に比例する検出信号 3 4 1 を生成するように構成された、容量分圧器を含むことがある。容量分圧器は、コンデンサ 5 3 2 及びコンデンサ 5 3 3 を含むことがある。コンデンサ 5 3 2 は、パルサー 2 2 0 の出力に結合された 1 つの端子と、コントローラ 3 3 6 の入力に結合された 1 つの端子とを有することがある。実施形態によっては、コンデンサ 5 3 2 は、パルサー 2 2 0 によって生成された入力信号 2 4 0 を受け取るように構成されることがある。コンデンサ 5 3 3 は、コントローラ 3 3 6 の同じ入力に結合された 1 つの端子と、供給電圧 V_C に結合された 1 つの端子とを有することがある。実施

50

形態によっては、コンデンサ 336 は、入力信号 240 のスケール変更された信号を受け取るように構成されることがある。実施形態によっては、供給電圧 V_C は、図 3 に示した供給電圧 V_N と等しいことがある。コンデンサ 532 及び 533 の静電容量は、図 5 A の閾値電圧をスケール変更したのと同じ倍率で検出信号 341 をスケール変更するように構成されることがある。そのような実施形態では、検出信号 341 は、それら 2 つの信号のうちのいずれもまずスケール変更する必要なく、 n 個の閾値電圧の中から選択された閾値電圧と直接的に比較されることがある。

【0059】

図 6 A は、本出願の非限定的な実施形態による、パルス化回路によって静電容量型超音波トランスデューサに供給される例示的な信号を示すタイミング図を示す。特に、タイミング図 600 は、例示的なターゲット信号 602 及び例示的な入力信号 240 を示す。図 6 A に関連して提示される非限定的な実施形態では、閾値電圧は 7 個の閾値電圧の中から選択されることがある。ターゲット信号 602 は、入力信号 240 が追従すべき信号を表す。入力信号 240 がターゲット信号 602 と等しい場合、例えば t_1 において、検出信号 341 は現在の閾値電圧と等しくなる。この場合、フィードバック回路 230 は、パルサー 220 を制御して、入力電圧 240 を現在の値で一定に保つことがある。入力電圧 240 がターゲット電圧 602 よりも小さい場合、例えば t_2 において、フィードバック回路 230 はパルサー 220 を制御して、現在のターゲット電圧に達するまで入力電圧 240 を増加させることがある。入力電圧 240 がターゲット電圧 602 よりも大きい場合、例えば t_3 において、フィードバック回路 230 はパルサー 220 を制御して、現在のターゲット電圧に達するまで入力電圧 240 を減少させることがある。実施形態によっては、ターゲット信号 602 は、非同期式に変化することがある。その結果、ターゲット電圧 602 の各セグメントの持続時間は、他のセグメントの持続時間とは独立して設定されることがある。

【0060】

実施形態によっては、パルス化回路 103 は、ゼロより大きな DC 成分を有する入力信号 240 を生成するように構成されることがある。DC 成分の大きさは、受信回路が飽和状態に達することなく受信回路をバイアスするように選択されることがある。

【0061】

実施形態によっては、入力信号 240 は、ターゲット信号 602 をオーバーシュートすることがある（図示せず）。そのようなオーバーシュートの発生を軽減するために、フィードバック回路 230 は、閾値電圧を歪めるように構成されることがある。実施形態によっては、閾値電圧は、この閾値電圧に電圧オフセットを加えること（又は引くこと）によって、歪められることがある。例えば、所望の出力電圧が x ボルトである場合、閾値電圧は、 x と y との差がオーバーシュート電圧に等しくなるように、 y ボルトに設定されることがある。実施形態によっては、閾値電圧は、不均一な抵抗ラダーを介して歪められることがある。

【0062】

図 6 B は、本出願の非限定的な実施形態による、パルス化回路によって静電容量型超音波トランスデューサに供給されるアボダイズされた信号を示すタイミング図を示す。特に、タイミング図 620 は、アボダイズされたターゲット信号 604 及びアボダイズされた入力信号 240 を示す。フィードバック回路 230 は、ガウス窓、ハミング窓、フラットトップ窓、コサイン窓、又は任意の適切な窓関数に基づいて、入力信号 240 の時間領域アボダイゼーションを行うように構成されることがある。本明細書で説明するタイプのマルチレベルパルスは、連続的な窓関数を忠実に生成するのに十分な程度の細かさを提供する。

【0063】

図 7 は、本出願の非限定的な実施形態による、複数の静電容量型超音波トランスデューサに結合された複数のパルス化回路を示すブロック図である。実施形態によっては、静電容量型超音波トランスデューサ 101₁、101₂、101₃、... 101_N は、1D アレイを形成するように配置されることがある。他の実施形態では、静電容量型超音波トランス

10

20

30

40

50

デューサ 1 0 1₁...1 0 1_Nは、2 D アレイを形成するように配置されることがある。静電容量型超音波トランスデューサ 1 0 1₁...1 0 1_Nは、パルサー 2 2 0₁、2 2 0₂、2 2 0₃、...、2 2 0_Nの中のそれぞれのパルサーの出力端子に結合されることがある。フィードバック回路 2 3 0₁、2 3 0₂、2 3 0₃、...、2 3 0_Nは、パルサー 2 2 0₁...2 2 0_Nの中のそれぞれのパルサーの入力端子及び出力端子に結合されることがある。実施形態によっては、フィードバック回路 2 3 0₁...2 3 0_Nは、別個の回路であり得る。他の実施形態では、フィードバック回路 2 3 0₁...2 3 0_Nは、パルサー 2 2 0₁...2 2 0_Nを制御するように構成された単一の回路の一部であり得る。図 7 に示すように、フィードバック回路 2 3 0₁...2 3 0_Nは、パルサー 2 2 0₁...2 2 0_Nを制御して、空間依存の振幅を示す入力信号 7 4 0₁、7 4 0₂、7 4 0₃、...、7 4 0_Nを生成することがある。実施形態によっては、フィードバック回路は、パルサーを制御して、入力信号の空間領域のアポダイゼーションを行うことがある。限定ではなく例として、入力信号 7 4 0₁...7 4 0_Nは、アレイの中央でより大きくなり、所定のプロファイルに従ってアレイの縁に向かって減衰する振幅を示すことがある。空間領域のアポダイゼーション関数は、ガウス窓、ハミング窓、フラットトップ窓、コサイン窓、又は任意の適切な窓関数であり得る。空間領域のアポダイゼーションは、一空間次元又は二空間次元に渡って行われることがある。空間領域のアポダイゼーションを行うことにより、アレイの開口を効果的に変化させることができ、従って、放出される超音波の空間プロファイルを最適化する方法がもたらされる。実施形態によっては、空間的なサイドローブを最小にするように空間プロファイルを最適化することがある。最小の又は抑制されたサイドローブを有する空間プロファイルを放出することができる超音波機器は、空間解像度が高くなり、従って画像コントラストを向上させる。

【 0 0 6 4 】

実施形態によっては、静電容量型超音波トランスデューサ 1 0 1 は、送受信回路に接続されることがある。送信中、パルス化回路によって生成される両極性入力信号は、不注意に受信回路に結合されることがある。実施形態によっては、受信回路は、パルサー 2 2 0 を用いて生成されるタイプの大きな正及び負の電圧スパイクに耐えるように設計されていない構成要素を含むことがある。従って、受信回路に両極性パルスを直接的に結合すると、1 つ又は複数の構成要素に損傷を与えるという影響があることがある。

【 0 0 6 5 】

本出願の態様によれば、両極性パルスが生成されている間は送信回路から受信回路を切り離すように構成された対称スイッチが提供される。本明細書で使用する場合、対称スイッチは、同じタイプの入力端子及び出力端子を有する、トランジスタベースのスイッチである。例えば、スイッチの入力端子及び出力端子は、両方ともソース、両方ともドレイン、両方ともエミッタ、両方ともコレクタ、又は他の端子タイプであり得る。図 8 A 及び図 8 B は、本出願の非限定的な実施形態による、送信モード及び受信モードでそれぞれ動作している超音波機器を示すブロック図である。対称スイッチ 1 0 7 は、パルス化回路 1 0 3 の出力端子に接続された入力端子を有することがある。実施形態によっては、対称スイッチ 1 0 7 の入力端子は、パルス化回路 1 0 3 のパルサー 2 2 0 の出力端子に接続されることがある。対称スイッチ 1 0 7 の入力端子は、静電容量型超音波トランスデューサ 1 0 1 の端子に更に接続されることがある。実施形態によっては、対称スイッチ 1 0 7 の入力端子は、パルサー 2 2 0 の出力端子と静電容量型超音波トランスデューサ 1 0 1 の端子との間に結合されることがある。対称スイッチは、受信回路 1 0 9 の入力端子に結合された出力端子を有することもある。実施形態によっては、受信回路 1 0 9 は、エコー信号を受信するのに応答して、静電容量型超音波トランスデューサ 1 0 1 によって生成された電流を変換するように構成された電流 / 電圧変換器を含む。実施形態によっては、電流 / 電圧変換器は、トランスインピーダンス増幅器 (T I A) を含むことがある。

【 0 0 6 6 】

図 8 A に示すように、送信モード (T X モード) では、対称スイッチ 1 0 7 は高インピーダンスを提供して、パルス化回路 1 0 3 によって生成されたパルスを受信回路 1 0 9 から

切り離すように構成されることがある。実施形態によっては、対称スイッチ 107 は、送信モード中は開回路として動作するように構成されることがある。矢印 801 は、送信モード中の入力信号 240 に対応する信号経路を表すことがある。

【0067】

図 8B に示すように、受信モード (RX モード) では、対称スイッチ 107 は、低インピーダンスを提供して、エコー信号 (又は他の受信信号) を受信するのに応答して静電容量型超音波トランスデューサ 101 によって生成されたパルスを受信回路 109 に結合するように構成されることがある。実施形態によっては、対称スイッチ 107 は、受信モード中に受信回路 109 を静電容量型超音波トランスデューサ 101 に短絡させるように構成されることがある。実施形態によっては、パルス化回路 103 は、受信モード中は高インピーダンス状態になるように構成されることがある。矢印 821 は、受信モード中の受信信号に対応する信号経路を表すことがある。

10

【0068】

図 9 は、本出願の非限定的な実施形態による、対称スイッチを備える超音波機器のブロック図 900 を示す。対称スイッチ 907 は、パルス化回路 103 によって生成された両極性パルスに関連した正及び負の電圧を阻止し、従って受信回路 109 への損傷を防ぐように構成されることがある。

【0069】

実施形態によっては、対称スイッチ 907 は 2 つのトランジスタ 910 及び 912 を含むことがある。しかしながら、対称スイッチ 907 は、送信モード中に両極性パルスを阻止するように構成される、任意の適切な数のトランジスタを含むことがある。トランジスタ 910 及び 912 は、n MOS 及び p MOS を含む金属酸化膜半導体電界効果トランジスタ (MOSFET)、接合型電界効果トランジスタ (JFET)、バイポーラ接合トランジスタ (BJT)、金属 - 半導体電界効果トランジスタ (MESFET)、絶縁ゲート型電界効果トランジスタ (IGFET)、横方向拡散金属酸化膜半導体トランジスタ (LDMOS)、又はそれらの任意の適切な組み合わせ、などの任意のタイプのものであり得る。実施形態によっては、トランジスタ 910 及び 912 は両方とも n MOS である。トランジスタ 910 のゲートは、トランジスタ 912 のゲートに短絡されていることがある。実施形態によっては、トランジスタ 910 のゲート以外の第 2 の端子が、トランジスタ 912 のゲート以外の第 2 の端子に短絡されていることがある。限定ではなく例として、トランジスタ 910 のソースが、トランジスタ 912 のソースに短絡されていることがある。トランジスタ 912 の第 3 の端子、例えばドレインは、パルス化回路 103 の出力端子と静電容量型超音波トランスデューサ 101 の端子との間に結合されることがある。トランジスタ 910 の第 3 の端子、例えばドレインは、受信回路 109 の入力端子に結合されることがある。実施形態によっては、トランジスタ 910 のドレインは、受信回路 109 の入力端子に短絡されていることがある。実施形態によっては、トランジスタ 910 のボディ端子は、トランジスタ 910 のソースに短絡されていることがあり、トランジスタ 912 のボディ端子は、トランジスタ 912 のソースに短絡されていることがある。

20

30

【0070】

実施形態によっては、スイッチング回路 908 を使用して、送信モード中に両極性パルスを阻止することがある。スイッチング回路 908 は、対称スイッチ 907 及びトランジスタ 915 を含むことがある。トランジスタ 915 は、任意の適切なタイプのトランジスタであり得る。限定ではなく例として、トランジスタ 915 は n MOS であり得る。トランジスタ 915 は、受信回路 109 の入力端子に短絡されたドレインを有するように構成されることがある。トランジスタ 915 のソースは、接地端子に短絡されていることがある。トランジスタ 915 のボディ端子は、そのソースに短絡されていることがある。

40

【0071】

実施形態によっては、対称スイッチは p MOS トランジスタを含むことがある。図 11 は、本出願の非限定的な実施形態による、対称スイッチを備える超音波機器のブロック図 1100 を示しており、この対称スイッチは 2 つの p MOS トランジスタ 1110 及び 11

50

12を含む。図11は2つのpMOSトランジスタを含む対称スイッチを示しているが、任意の他の適切な数のpMOSトランジスタを使用することもできる。

【0072】

対称スイッチ1107は、トランジスタ1110のゲートがトランジスタ1112のゲートに短絡されるように、構成されることがある。実施形態によっては、トランジスタ1110のゲート以外の第2の端子が、トランジスタ1112のゲート以外の第2の端子に短絡されることがある。限定ではなく例として、トランジスタ1110のソースが、トランジスタ1112のソースに短絡されていることがある。トランジスタ1112の第3の端子、例えばドレインは、パルス化回路103の出力端子と静電容量型超音波トランスデューサ101の端子との間に結合されることがある。トランジスタ1110の第3の端子、例えばドレインは、受信回路109の入力端子に結合されることがある。実施形態によっては、トランジスタ1110のドレインは、受信回路109の入力端子に短絡されていることがある。実施形態によっては、トランジスタ1110のボディ端子は、トランジスタ1110のソースに短絡されていることがあり、トランジスタ1112のボディ端子は、トランジスタ1112のソースに短絡されていることがある。実施形態によっては、スイッチング回路1108は、対称スイッチ1107及びトランジスタ915を含むことがある。

10

【0073】

スイッチング回路908は、送信モード中はパルス化回路103によって生成された両極性パルスを阻止するように構成され、かつ、受信モード中は静電容量型超音波トランスデューサ101を受信回路109に結合するように更に構成された、任意の適切なタイプ及び数の制御信号によって、制御されることがある。限定ではなく例として、図10は、本出願の非限定的な実施形態による、図9の対称スイッチを駆動するように構成された制御信号を示すタイミング図1000を示す。制御信号1002は、端子Gを介してトランジスタ910及び912のゲートを制御することがある。制御信号1004は、端子Sを介してトランジスタ910及び912のソースを制御することがある。制御信号1006は、端子G₂を介してトランジスタ915のゲートを制御することがある。実施形態によっては、受信回路109は、制御信号1008を用いてオン及びオフにされることがある。例えば、制御信号1008は、受信回路109の電圧源を有効/無効にすることがある。

20

【0074】

t₀の前では、スイッチング回路908は受信モードで動作するように構成されることがある。この期間中は、制御信号1002は制御信号1004よりも大きいことがある。実施形態によっては、制御信号1002及び1004は両方とも、ゼロより大きいことがある。このようにして、両方のトランジスタとも、ゼロより大きなゲート-ソース電圧を有することがあり、従って、電流を伝導するように構成されることがある。制御信号1006は、トランジスタ915を遮断状態に保つために、ゼロであるか又はトランジスタ915の閾値電圧未満であることがある。実施形態によっては、制御信号1008は、受信回路109を有効にする値に設定されることがある。

30

【0075】

t₀ ~ t₁の間では、制御信号1008は、受信回路109を無効にする値に設定されることがある。

40

【0076】

t₁ ~ t₂の間では、制御信号1002は、制御信号1004と等しい値に設定されることがある。その結果、トランジスタ910及び912は、遮断モードになることがある。実施形態によっては、制御信号1006は、トランジスタ915の閾値電圧よりも高い値に設定されることがある。その結果、受信回路109の入力端子は、ゼロに等しい電圧に強制的になることがある。

【0077】

t₂ ~ t₃の間では、制御信号1002及び1004は、負の電圧に設定されることがある。実施形態によっては、制御信号1002及び1004は、負の電圧に同時に設定され

50

ることがある。実施形態によっては、この負の電圧は、図 3 に示した V_N に等しいことがある。

【 0 0 7 8 】

$t_3 \sim t_4$ の間では、制御信号 1 0 0 2 及び 1 0 0 4 は、ゼロか、又はパルス化回路 1 0 3 のバイアス電圧に設定されることがある。実施形態によっては、制御信号 1 0 0 2 及び 1 0 0 4 は、ゼロか、又はパルス化回路 1 0 3 のバイアス電圧に、同時に設定されることがある。

【 0 0 7 9 】

$t_4 \sim t_5$ の間では、制御信号 1 0 0 2 は、トランジスタ 9 1 0 及び 9 1 2 のゲート - ソース電圧が閾値を上回るような電圧に設定されることがある。実施形態によっては、制御信号 1 0 0 6 は、受信回路 1 0 9 の入力端子に関連した電圧が自由に増減することができるように、トランジスタ 9 1 5 の閾値電圧未満の値に設定されることがある。

【 0 0 8 0 】

t_5 の後では、制御信号 1 0 0 8 は、受信回路 1 0 9 を有効にする値に設定されることがある。

【 0 0 8 1 】

実施形態によっては、受信モードは t_0 の前及び t_5 の後の期間によって規定されることがあり、送信モードは $t_0 \sim t_5$ の間の期間によって規定されることがある。他の実施形態では、受信モードは t_1 の前及び t_4 の後の期間によって規定されることがあり、送信モードは $t_1 \sim t_4$ の間の期間によって規定されることがある。実施形態によっては、 t_0 は t_1 と等しいことがある。実施形態によっては、 t_1 は t_2 と等しいことがある。実施形態によっては、 t_3 は t_4 と等しいことがある。実施形態によっては、 t_4 は t_5 と等しいことがある。

【 0 0 8 2 】

本出願の態様は、1 つ又は複数の利点を提供することがあり、それらの利点のうちの幾つかについては前述している。今から説明するのは、そのような利点の幾つかの非限定的な例である。全ての態様及び実施形態が必ずしも今から説明する利点の全てを提供するわけではないことを、理解されたい。更に、本出願の態様は、今から説明する利点に追加の利点を提供されることがあることを、理解されたい。

【 0 0 8 3 】

本出願の態様は、受信回路の飽和をもたらすことなく受信することができる両極性パルスを生成するように構成されたパルス化回路を提供する。しかしながら、受信回路は、両極性パルスに関連した大きな正及び負の電圧スパイクに耐えるように設計されていない構成要素を含むことがある。

【 0 0 8 4 】

本出願の態様は、送信モード中は送信回路から受信回路を切り離し、従って、両極性パルスによって引き起こされる受信回路に対する損傷を防止するように構成された対称スイッチを提供する。

【 0 0 8 5 】

時間領域及び空間領域でアポダイズされたパルスを生成するには、マルチレベルパルスを制御する能力が必要である。本出願の態様は、追加の供給電圧を頼ることなく、時間領域及び空間領域のアポダイゼーションを提供するように構成されたフィードバック回路を提供する。従って、超音波機器に追加の供給電圧を組み込むと、相当に大きな手持ち式の超音波プローブがもたらされることがある。

【 0 0 8 6 】

本出願の技術の幾つかの態様及び実施形態についてこのように説明してきたが、当業者であれば様々な変形例、修正例、及び改善例を容易に思い付くであろうことを理解されたい。そのような変形例、修正例、及び改善例は、本出願で説明される技術の趣旨及び範囲内であることが意図されている。従って、前述の実施形態は例としてのみ提示されたものであり、添付の特許請求の範囲及びその均等物の範囲内で、本発明の実施形態は具体的に説

10

20

30

40

50

明されたものとは別の態様で実施されることがあることを、理解されたい。加えて、本明細書で説明した2つ以上の特徴、システム、物品、材料、及び/又は方法の任意の組み合わせは、そのような特徴、システム、物品、材料、及び/又は方法が互いに矛盾しない場合には、本開示の範囲内に含まれる。

【0087】

また、説明したように、幾つかの態様は、1つ又は複数の方法として具現化されることがある。方法の一部として行われる動作は、任意の適切な方法で順序付けられることがある。従って、例示的な実施形態では順次的動作として示されたとしても、幾つかの動作を同時に行うことを含むことがある、例示された順序とは異なる順序で動作が行われる実施形態を、構築することができる。

10

【0088】

本明細書で定義し使用する全ての定義は、辞書の定義、参照により組み込まれる文献での定義、及び/又は定義された用語の一般的な意味を制御するものと理解されるべきである。

【0089】

本明細書及び特許請求の範囲で使用される不定冠詞「a」及び「an」は、特に断りの無い限り、「少なくとも1つ(at least one)」を意味するものと理解されるべきである。

【0090】

本明細書及び特許請求の範囲で使用される「及び/又は(and/or)」という語句は、そのように結合された要素の「一方又は両方(either of both)」、即ち、ある場合では連言的に存在し、他の場合では選言的に存在する要素を意味するものと理解されるべきである。

20

【0091】

本明細書及び特許請求の範囲で使用される場合、1つ又は複数の要素のリストに関する「少なくとも1つ(at least one)」という語句は、その要素リスト中の任意の1つ又は複数の要素から選択された少なくとも1つの要素を意味するものと理解されるべきであるが、その要素リスト内に具体的に列挙された全ての要素の少なくとも1つを必ずしも含むわけではなく、また、要素リスト内の要素の任意の組み合わせを排除するものではない。この定義は、「少なくとも1つ(at least one)」という語句が言及する要素リスト内の具体的に特定された要素以外の要素が、具体的に特定された要素に関係していようとまいと、任意選択的に存在することがあることを許す。

【0092】

「約(approximately)」及び「約(about)」という用語は、実施形態によっては目標値の $\pm 20\%$ 以内、実施形態によっては目標値の $\pm 10\%$ 以内、実施形態によっては目標値の $\pm 5\%$ 以内、実施形態によっては目標値の更に $\pm 2\%$ 以内を意味するものとして使用されることがある。「約(approximately)」及び「約(about)」という用語は、目標値を含むことがある。

30

【0093】

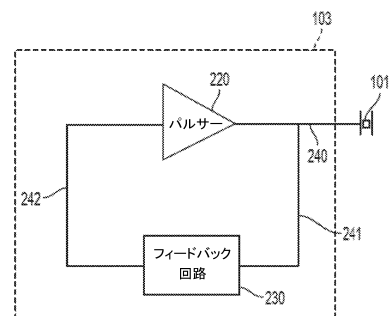
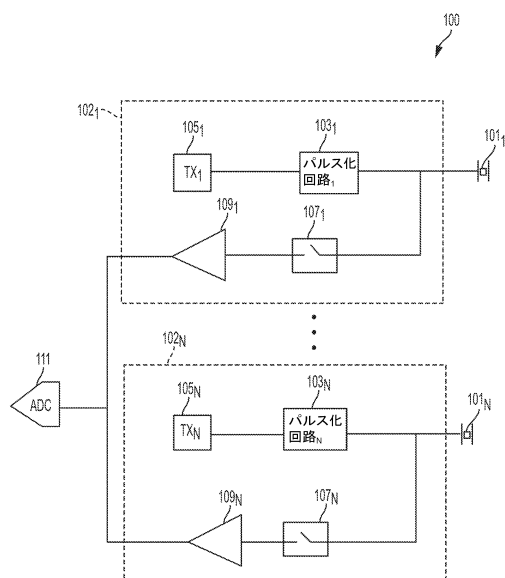
特許請求の範囲では、上記の明細書と同様に、「備える(comprising)」、「含む(including)」、「運ぶ(carrying)」、「有する(having)」、「含む(containing)」、「含む(involving)」、「保持する(holding)」、「から構成される(composed of)」などの全ての移行句は、オープンエンドである、即ち、「～を含むがこれらには限定されない」ということを意味するものとして理解されるべきである。「からなる(consisting of)」及び「から本質的になる(consisting essentially of)」という移行句は、それぞれクローズド、又はセミクローズドの移行句であるものとする。

40

【図面】

【 図 1 】

【圖 2】

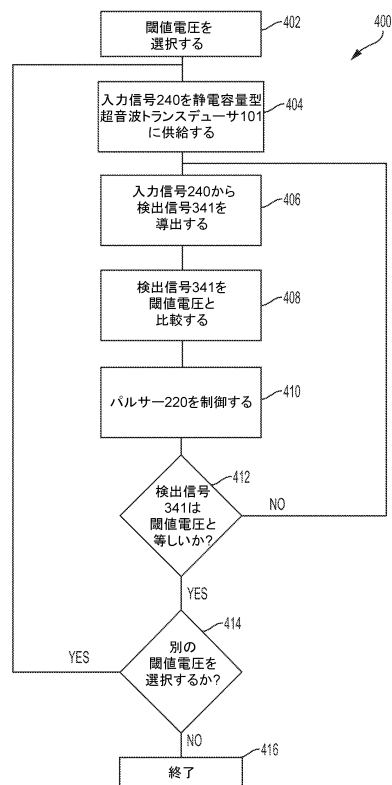
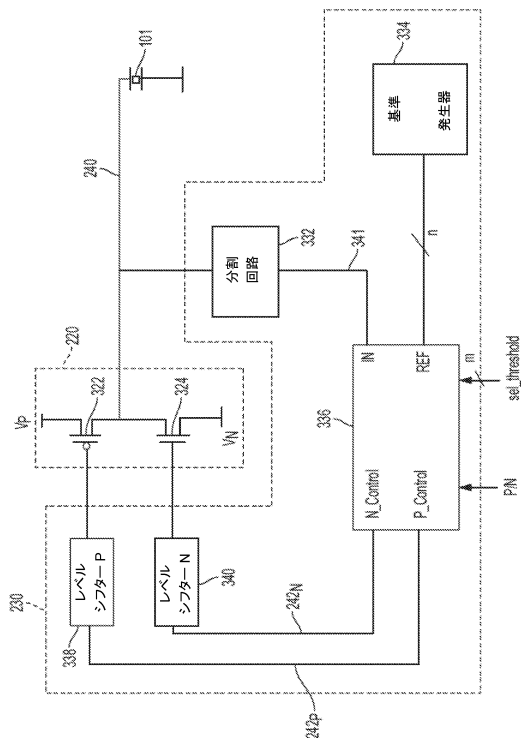


10

20

【 図 3 】

【 図 4 】



30

40

50

【 図 5 A 】

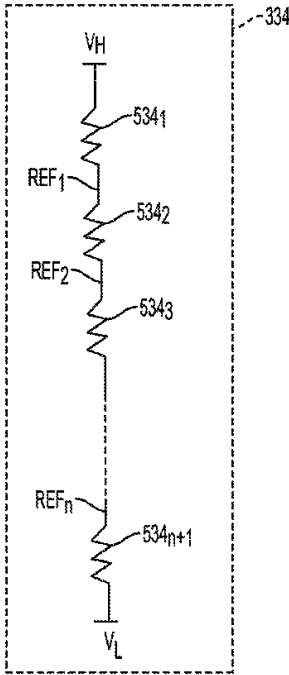


FIG. 5A

【 図 5 B 】

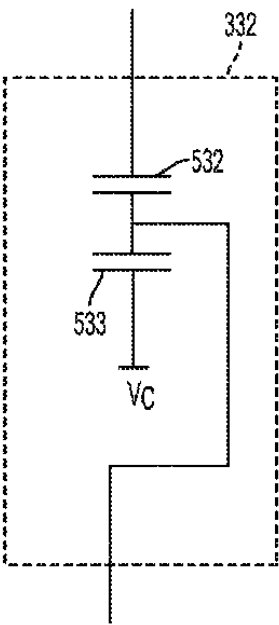


FIG. 5B

【 図 6 A 】

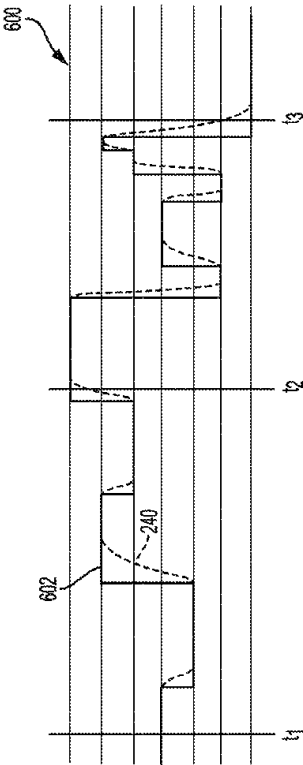


FIG. 6A

【 図 6 B 】

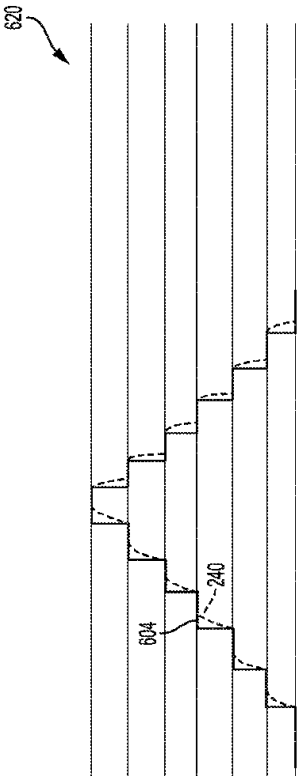


FIG. 6B

10

20

30

40

50

【図 7】

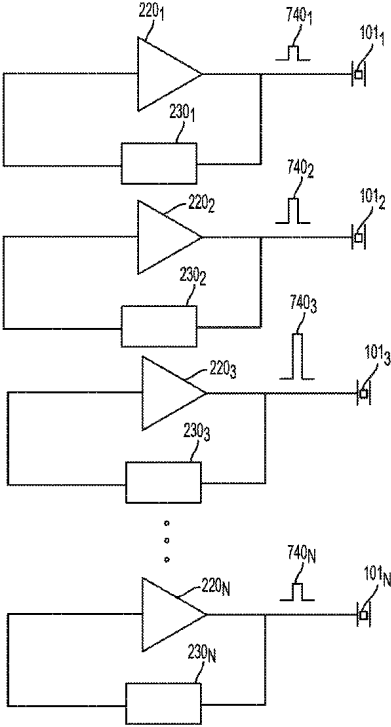
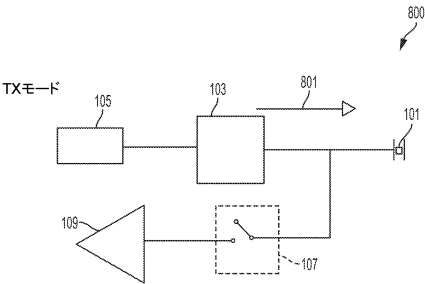


FIG. 7

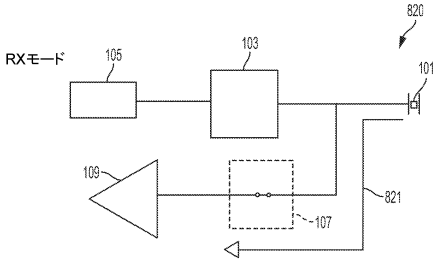
【図 8 A】



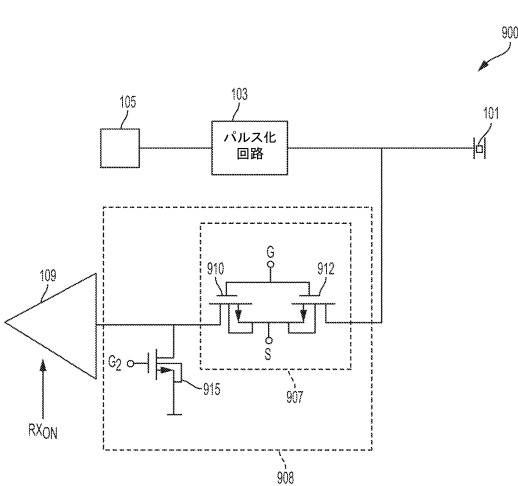
10

20

【図 8 B】



【図 9】



30

40

50

【 図 1 0 】

【 図 1 1 】

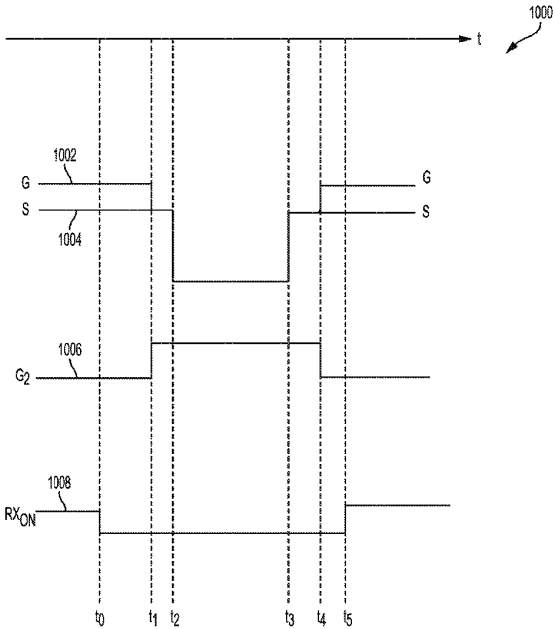
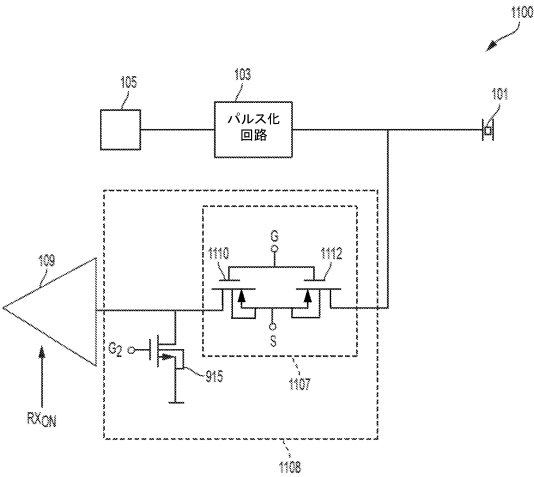


FIG. 10



10

20

30

40

50

フロントページの続き

- アメリカ合衆国，コネチカット州 0 6 4 3 7 ，ギルフォード，リバー コロニー 7
 (72)発明者 ラルストン，タイラー，エス．
 アメリカ合衆国，コネチカット州 0 6 4 1 3 ，クリントン，ビーチ パーク ロード 5 6
 (72)発明者 ファイフ，キース，ジー．
 アメリカ合衆国，カリフォルニア州 9 4 3 0 6 ，パロ アルト，マタデロ アベニュー 6 3 5
 審査官 西村 純
 (56)参考文献 特開 2 0 0 8 - 2 7 2 4 7 1 (J P , A)
 特開 2 0 1 5 - 0 9 7 4 6 0 (J P , A)
 特開 2 0 1 5 - 0 1 2 6 6 8 (J P , A)
 米国特許出願公開第 2 0 1 5 / 0 1 0 9 0 5 7 (U S , A 1)
 Chen et al. , Ultrasonic Imaging Transceiver Design for CMUT: A Three-Level 30-Vpp Pulse-
 Shaping Pulser With Improved Efficiency and a Noise-Optimized Receiver , IEEE JOURNAL
 OF SOLID-STATE CIRCUITS , VOL. 48, NO. 11 , 2013年11月
 (58)調査した分野 (Int.Cl. , D B 名)
 H 0 4 R 1 / 0 0 - 3 1 / 0 0
 A 6 1 B 8 / 0 0 - 8 / 1 5
 H 0 2 M 3 / 1 5 5 - 3 / 1 5 8