

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】令和1年6月6日(2019.6.6)

【公表番号】特表2018-518773(P2018-518773A)

【公表日】平成30年7月12日(2018.7.12)

【年通号数】公開・登録公報2018-026

【出願番号】特願2017-565127(P2017-565127)

【国際特許分類】

G 06 F 13/24 (2006.01)

G 06 F 15/78 (2006.01)

G 06 F 13/10 (2006.01)

【F I】

G 06 F 13/24 310Z

G 06 F 15/78 599

G 06 F 13/10 330A

G 06 F 13/10 330B

G 06 F 13/24 310F

G 06 F 13/24 310A

【手続補正書】

【提出日】平成31年4月26日(2019.4.26)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

プロセッサと、

複数個の周辺機器と、

プログラマブル周辺機器相互接続器と、

イベント発生装置と、

ソフトウェアを記憶するメモリと、を備えたマイクロコントローラであって、

前記イベント発生装置は、前記プロセッサによってアドレス可能なイベント発生レジスタを備え、

前記イベント発生装置は、前記プログラマブル周辺機器相互接続器に接続され、

前記イベント発生装置は、前記イベント発生レジスタの内容に対する所定の変更を検出することができて、このような所定の変更を検出すると前記プログラマブル周辺機器相互接続器にイベントを伝えるように設定され、

前記周辺機器の各々は、前記プログラマブル周辺機器相互接続器に接続され、

前記周辺機器の各々は、それぞれのタスクを実行することによって前記プログラマブル周辺機器相互接続器からのタスク信号に対処するように構成され、

前記プログラマブル周辺機器相互接続器は、各々が前記イベント発生装置のイベントを前記周辺機器の一つに属するタスクにマッピングさせる複数のマッピング関係を格納できるマッピングメモリにアクセスするように構成され、

前記プログラマブル周辺機器相互接続器は、前記イベント発生装置のイベントから前記周辺機器の一つに属するタスクへのマッピング関係が前記マッピングメモリに格納されているとき、前記プログラマブル周辺機器相互接続器がタスク信号を前記周辺機器に送信することによって前記イベント発生装置からのイベントの信号に対処するように構成され、

前記プログラマブル周辺機器相互接続器は、前記マッピングメモリが前記イベント発生装置の一つのイベントから二つ以上の異なるタスクへのマッピング関係を格納しているとき、前記イベントの信号を受信してから所定の最大時間内に前記二つ以上のタスク信号をそれぞれ送信するように構成され、

前記ソフトウェアは、(i)前記イベント発生装置の一つのイベントから少なくとも二つの異なる周辺機器タスクへのマッピング関係を前記マッピングメモリに格納し、(ii)前記イベント発生レジスタの前記内容に対する前記所定の変更を行うための、前記プロセッサによって実行可能な命令を含む

ことを特徴とするマイクロコントローラ。

【請求項2】

前記所定の最大時間は、10マイクロ秒以下である

ことを特徴とする、請求項1に記載のマイクロコントローラ。

【請求項3】

前記プログラマブル周辺機器相互接続器は、それぞれの前記二つ以上のタスク信号を同時に送信するように設定される

ことを特徴とする、請求項1または2に記載のマイクロコントローラ。

【請求項4】

起こり得るすべてのマッピング関係について、前記プログラマブル周辺機器相互接続器がイベントの信号を受信してから前記イベントにマッピングされた二つ以上のタスク信号を送信するまでに一定の時間遅延が存在する

ことを特徴とする、請求項3に記載のマイクロコントローラ。

【請求項5】

イベントを前記プログラマブル周辺機器相互接続器に伝えるように構成された、イベント発生を行う一つ以上の周辺機器を備え、前記プログラマブル周辺機器相互接続器は、第一周辺機器のイベントと第二周辺機器のタスクとの間のマッピング関係が前記マッピングメモリに格納されていると、前記第一周辺機器からの前記イベントの信号に対処して前記第二周辺機器にタスク信号を送信することによってチャンネルを形成するように設定される

ことを特徴とする、請求項1乃至請求項4のいずれかに記載のマイクロコントローラ。

【請求項6】

前記イベント発生装置は、複数の異なるイベントを伝えるように設定される

ことを特徴とする、請求項1乃至請求項5のいずれかに記載のマイクロコントローラ。

【請求項7】

前記イベント発生装置は、前記プロセッサによってアドレス可能な複数のイベント発生レジスタを有しており、各イベント発生レジスタは、それぞれ異なるイベントと関係付けられる

ことを特徴とする、請求項6に記載のマイクロコントローラ。

【請求項8】

前記イベント発生装置は、前記プログラマブル周辺機器相互接続器からタスク信号を受信できる

ことを特徴とする、請求項1乃至請求項7のいずれかに記載のマイクロコントローラ。

【請求項9】

前記プログラマブル周辺機器相互接続器は、イベントおよびタスクごとのそれぞれの回線によって前記周辺機器および前記イベント発生装置に接続される

ことを特徴とする、請求項1乃至請求項8のいずれかに記載のマイクロコントローラ。

【請求項10】

前記プログラマブル周辺機器相互接続器は、前記プロセッサによってアドレス可能で前記イベント発生装置のイベントと関係付けられた、少なくとも一つのイベントレジスタを備える

ことを特徴とする、請求項1乃至請求項9のいずれかに記載のマイクロコントローラ。

【請求項 1 1】

前記イベントレジスタは、前記イベント発生レジスタとは別個であり、前記イベント発生装置は、前記イベント発生レジスタの内容に対して所定の変更が行われると前記イベントレジスタの内容に対して所定の変更がもたらされるように構成される

ことを特徴とする、請求項 1 0 に記載のマイクロコントローラ。

【請求項 1 2】

前記イベント発生装置は、複数のイベント発生レジスタおよび複数のイベントレジスタを備えており、各イベント発生レジスタは、前記イベント発生レジスタの一つに対して変更が行われると前記イベントレジスタのうち関係付けられた一つに対して変更をもたらすように、前記イベントレジスタのそれぞれと関係付けられる

ことを特徴とする、請求項 1 乃至請求項 1 1 のいずれかに記載のマイクロコントローラ。

【請求項 1 3】

前記イベント発生レジスタは前記イベントレジスタである

ことを特徴とする、請求項 1 0 に記載のマイクロコントローラ。

【請求項 1 4】

前記イベント発生装置は、前記プログラマブル周辺機器相互接続器への一つ以上のイベント回線、前記プロセッサへのゼロ個以上の割り込み回線、およびゼロ個以上のレジスタ以外の出力は全く有さない

ことを特徴とする、請求項 1 乃至請求項 1 3 のいずれかに記載のマイクロコントローラ。

【請求項 1 5】

前記イベント発生装置は、クロック入力、一つ以上のレジスタ、およびゼロ個以上のタスク回線以外の入力は全く有さない

ことを特徴とする、請求項 1 乃至請求項 1 4 のいずれかに記載のマイクロコントローラ。

【請求項 1 6】

イベントを伝えるときに割り込みを前記プロセッサに送信するための回路を備える

ことを特徴とする、請求項 1 乃至請求項 1 5 のいずれかに記載のマイクロコントローラ。

【請求項 1 7】

各々が割り込み回線群によって前記プロセッサに接続された複数のイベント発生装置を備え、各割り込み回線群がそれぞれ異なる割り込み優先レベルを有する

ことを特徴とする、請求項 1 乃至請求項 1 6 のいずれかに記載のマイクロコントローラ。

【請求項 1 8】

プロセッサと、

複数の周辺機器と、

プログラマブル周辺機器相互接続器と、

割り込み発生装置と、を備えたマイクロコントローラであって、

前記周辺機器のうちのイベント発生周辺機器は、前記プログラマブル周辺機器相互接続器にイベントを伝えるように構成され、

前記割り込み発生装置は、前記プログラマブル周辺機器相互接続器からタスク信号を受信すると、前記プロセッサに割り込みを送信するように設定され、

前記プログラマブル周辺機器相互接続器は、(i) 前記イベント発生周辺機器のイベントと (ii) 前記割り込み発生装置との間のマッピング関係を格納できるマッピングメモリにアクセスするように構成され、

前記プログラマブル周辺機器相互接続器は、前記イベント発生周辺機器のイベントと前記割り込み発生装置のタスクとの間のマッピング関係が前記マッピングメモリに格納されていると、前記タスクの実行を求めるタスク信号を前記割り込み発生装置に送信して前記

割り込み発生装置に前記プロセッサへの割り込みを送信させることによって前記イベント発生周辺機器からの前記イベントの信号に対処するように構成される
ことを特徴とするマイクロコントローラ。

【請求項 19】

前記割り込み発生装置は、イベント発生レジスタの内容に対する所定の変更を検出するように設定され、当該の所定の変更を検出すると、前記プログラマブル周辺機器相互接続器にイベントを伝えるイベント発生装置もある

ことを特徴とする、請求項 18 に記載のマイクロコントローラ。

【請求項 20】

前記割り込み発生装置は、前記タスク信号を受信してから所定の最大時間内に前記割り込みを送信するように設定される

ことを特徴とする、請求項 18 または 19 に記載のマイクロコントローラ。

【請求項 21】

前記割り込み発生装置は、前記タスク信号の受信後に一定時間遅延してから前記割り込みを送信するように設定される

ことを特徴とする、請求項 18 乃至請求項 20 のいずれかに記載のマイクロコントローラ。

【請求項 22】

各々が割り込み回線群によって前記プロセッサに接続された複数の割り込み発生装置を備え、各割り込み回線群がそれぞれ異なる割り込み優先レベルを有する

ことを特徴とする、請求項 18 乃至請求項 21 のいずれかに記載のマイクロコントローラ。

【請求項 23】

前記プロセッサによって実行可能であって、前記イベント発生周辺機器のイベントから前記割り込み発生装置のタスクへのマッピング関係を前記マッピングメモリに格納する命令を含むソフトウェアを格納するメモリを備える

ことを特徴とする、請求項 18 乃至請求項 22 のいずれかに記載のマイクロコントローラ。

【請求項 24】

前記割り込み発生装置は、タイミング機構を有せず、クロック入力、一つ以上のレジスタ、およびゼロ個以上のタスク回線以外の入力は有しない

ことを特徴とする、請求項 18 乃至請求項 23 のいずれかに記載のマイクロコントローラ。