



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201209968 A1

(43)公開日：中華民國 101 (2012) 年 03 月 01 日

(21)申請案號：100121476

(22)申請日：中華民國 100 (2011) 年 06 月 20 日

(51)Int. Cl. : *H01L23/12 (2006.01)*

H01L23/48 (2006.01)

(30)優先權：2010/08/30 美國

12/871,390

(71)申請人：半導體組件工業公司 (美國) SEMICONDUCTOR COMPONENTS INDUSTRIES
L.L.C. (US)

美國

(72)發明人：派西 約翰 麥可 二世 PARSEY, JOHN MICHAEL JR. (US) ; 葛利夫納 高登
M GRIVNA, GORDON M. (US)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：10 項 圖式數：35 共 77 頁

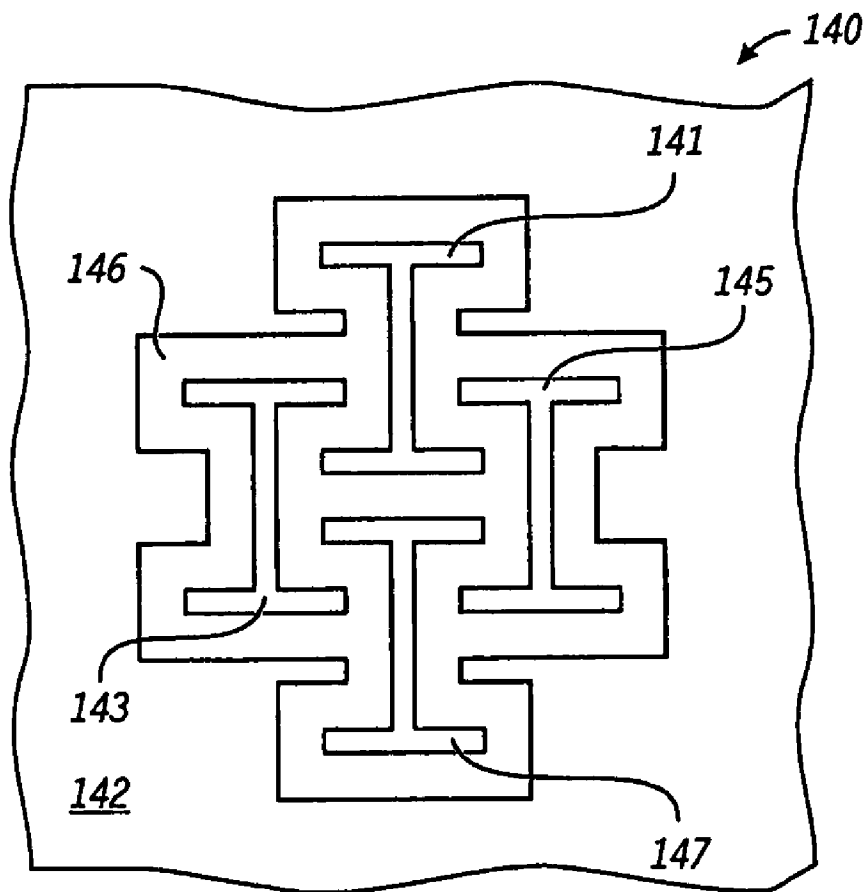
(54)名稱

包含在一凹槽中之特徵之電子裝置

ELECTRONIC DEVICE INCLUDING A FEATURE IN A TRENCH

(57)摘要

本發明係關於一種半導體基板，該半導體基板可經圖案化以界定一凹槽及一特徵。在一實施例中，該凹槽可經形成使得用一材料填充該凹槽之後，可在一基板薄化操作期間暴露該經填充之凹槽之一底部部分。在另一實施例中，該凹槽可用一熱氧化物填充。該特徵可具有減小該特徵與該凹槽之一壁之間之一距離將在後續處理期間改變之可能性之一形狀。該凹槽內可至少部分地形成一結構，其中該結構可藉由利用該凹槽之深度而具有一相對較大的面積。該結構可有用於製造電子組件，諸如被動組件及通過基板之通孔。可針對許多不同製程流程制定界定該等凹槽並形成該等結構之製程序列。



- 140：工件
- 141：特徵
- 142：晶粒基板
- 143：特徵
- 145：特徵
- 146：凹槽
- 147：特徵



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201209968 A1

(43)公開日：中華民國 101 (2012) 年 03 月 01 日

(21)申請案號：100121476

(22)申請日：中華民國 100 (2011) 年 06 月 20 日

(51)Int. Cl. : *H01L23/12 (2006.01)*

H01L23/48 (2006.01)

(30)優先權：2010/08/30 美國

12/871,390

(71)申請人：半導體組件工業公司 (美國) SEMICONDUCTOR COMPONENTS INDUSTRIES
L.L.C. (US)

美國

(72)發明人：派西 約翰 麥可 二世 PARSEY, JOHN MICHAEL JR. (US) ; 葛利夫納 高登
M GRIVNA, GORDON M. (US)

(74)代理人：陳長文

申請實體審查：無 申請專利範圍項數：10 項 圖式數：35 共 77 頁

(54)名稱

包含在一凹槽中之特徵之電子裝置

ELECTRONIC DEVICE INCLUDING A FEATURE IN A TRENCH

(57)摘要

本發明係關於一種半導體基板，該半導體基板可經圖案化以界定一凹槽及一特徵。在一實施例中，該凹槽可經形成使得用一材料填充該凹槽之後，可在一基板薄化操作期間暴露該經填充之凹槽之一底部部分。在另一實施例中，該凹槽可用一熱氧化物填充。該特徵可具有減小該特徵與該凹槽之一壁之間之一距離將在後續處理期間改變之可能性之一形狀。該凹槽內可至少部分地形成一結構，其中該結構可藉由利用該凹槽之深度而具有一相對較大的面積。該結構可有用於製造電子組件，諸如被動組件及通過基板之通孔。可針對許多不同製程流程制定界定該等凹槽並形成該等結構之製程序列。

六、發明說明：

【發明所屬之技術領域】

本發明係關於電子裝置及形成電子裝置之製程，且更特定言之係關於包含特徵在凹槽內之電子裝置及形成該等電子裝置之製程。

【先前技術】

通過晶圓之通孔通常係用以在一堆疊組態之不同晶粒之間形成連接。此等通孔可藉由在一晶圓之主表面之一者處形成電路而形成。該晶圓接著係藉由背面研磨或其他機械操作而薄化，且接著通孔係經形成通過該晶圓之所有或實質上所有剩餘厚度。每一通孔具有類似於但稍微小於一接合襯墊佔據之面積之一寬度。就此而言，該等通孔之寬度係50微米或更多。該等通孔由塊狀矽、多晶矽、一元素金屬、一金屬合金、一導電金屬氮化物或其組合組成，且並不包含一離散內部特徵。換言之，該等通孔係簡單的微型導線。該晶圓係經切割以形成個別晶粒，且該晶粒可接著被堆疊使得一晶粒之接合襯墊係由於該等通孔而電連接至該堆疊內之另一晶粒之接合襯墊。該堆疊晶粒係附著至一封裝基板，且封裝基板與堆疊晶粒之組合係裝配為一完整的積體電路。

圖1包含用於一先前技術電子裝置中之一結構12之俯視圖之一圖解說明。該結構12係用於與諸如成像感測器及微尺度封裝應用之應用中之該等通過晶圓之通孔進行電連接。該結構12係藉由蝕刻一晶粒基板10以形成一導電中心

特徵14及包圍該中心特徵14之一環狀凹槽16而形成。該晶粒基板10及該中心特徵14具有實質上相同組成物及晶體定向。該中心特徵具有100微米之一典型寬度，且該凹槽具有15微米之一寬度及達數百微米之一深度。執行一熱氧化以沿該中心特徵14及該環狀凹槽16之暴露側壁形成一襯墊氧化物18。該環狀凹槽16之剩餘部分係用一介電材料19填充。

【實施方式】

實施例係藉由實例方式予以圖解說明且並不限於隨附圖式中。

熟悉此項技術者意識到該等圖式中之元件係為簡單且清楚起見而圖解說明，且無須按比例繪製。舉例而言，該等圖式中之該等元件之一些之尺寸可相對於其他元件放大以有助於增進對本發明之實施例之瞭解。

提供與該等圖式結合之下列描述以有助於瞭解本文所描述之教示。下列討論重點將集中於該等教示之特定實施方案及實施例。提供此重點以有助於描述該等教示且不應被解釋為對該等教示之範疇及適用性之一限制。然而，其他教示當然可用於此應用中。雖然在本文描述數值範圍以提供對特定實施例之一更好的瞭解，但是在閱讀此說明書之後，熟悉此項技術者將意識到可在不脫離本發明之範疇下使用該等數值範圍之外的值。

術語「主動組件」係意指包含一控制電極之一電子組件，該控制電極在經適當地偏壓時開啟或關閉該電子組

件，使該電子組件之電流電極之間之電流流動或不流動。
一主動組件之一實例包含一雙極性電晶體、一場效電晶體、一半導體控制整流器、一閘流器或類似物。

術語「電極組件」係意指一電路之部分或可易於成為一電路之部分之一組件。一電子組件之一實例包含一主動組件、一被動組件、一互連件、一通孔或類似物。

當涉及一材料時，術語「金屬」或任何其變體係意指包含第1族至第12族、第13族至第16族任意者內之一元素、沿藉由原子數13(Al)、31(Ga)、50(Sn)、51(Sb)及84(Po)界定之一線且在該線以下之一元素之一材料，無論是否係一分子化合物。金屬本身並不包含Si或Ge。對應於該等元素之週期表內之諸行之族編號使用參見CRC Handbook of Chemistry and Physics第81版(2000年至2001年)之「新標記法(New Notation)」慣例。

術語「被動組件」係意指顯著影響在一電子電路之部分之情況下之一電壓或一電流之一電子組件，其中此電子組件並不具有一控制電極。一被動組件之一實例包含一電容器、一個二極體、一電感器、一電阻器或類似物。為此說明書之目的，互連件及通孔並非被動組件。

當涉及形成於一開口或一凹槽內之一材料時，術語「實質上填充」係意指該開口或該凹槽之大部分或該開口或該凹槽之一剩餘者之大部分(若在先前已形成一襯墊、障壁或其他相對較薄層)係藉由該材料填充。注意到當用該材料實質上填充該開口或該凹槽時可形成一偶發空隙。術語

「實質上完全填充」係意指實質上所有該開口或該凹槽或實質上所有該開口或該凹槽之剩餘者係用該材料填充，其中該開口或該凹槽內並未形成大量空隙。

術語「包括」、「包含」、「具有」或其等任意其他變體係意欲涵蓋一非排他性包含。舉例而言，一方法、物品或包括一系列特徵之設備無須僅限於該等特徵，而是可包含並未明確列出之其他特徵或此方法、物品或設備固有之其他特徵。進一步言之，除非明確說明相反的情形，否則「或」涉及一包含性或而非一排他性或。舉例而言，以下條件之任一者滿足一條件A或B：A為真(或存在)且B為假(或不存在)、A為假(或不存在)且B為真(或存在)及A與B為二者真(或存在)。

而且，「一」或「一個」之使用係用以描述本文所描述之元件及組件。如此做僅為方便起見且賦予本發明之範疇之一般意義。應閱讀此描述使得除非很清楚是另有所指，否則複數包含一個或至少一個，且單數亦包含複數。舉例而言，當本文描述一單項時，可使用一個以上的項來代替一單項。類似地，若本文描述一個以上的項，則一單項可替代該一個以上的項。

除非另有定義，否則本文所使用之所有技術及科學術語具有與通常為本發明所屬之一般技術者瞭解之相同意義。諸材料、方法及實例僅係闡釋性且並非意欲具有限制性。就本文並未描述的範圍而言，關於特定材料及處理動作之許多細節係習知的且可在半導體及電子技術內的教科書及

其他來源中找到。

精細塑形之特徵可形成於深凹槽內，其中該等特徵甚至在用一材料填充包圍該等特徵之凹槽的處理時仍實質上維持其等之形狀。在一實施例中，從一俯視圖來看，該特徵可具有包含顯著增加該特徵之機械穩定性之一區段。在另一實施例中，從一俯視圖來看，該特徵可具有一環之一形狀。兩種類型的特徵可顯著增加機械穩定性且可容許在至少約40微米或更深之一深度處形成一凹槽，且用一材料實質上填充，同時該特徵維持距離一基板之側壁之實質上相同間隔，且若存在其他立即相鄰特徵，維持距離該等相鄰特徵之實質上相同間隔。本文所描述之實施例可達成相對較大尺寸，同時僅佔據一相對較小總量的晶粒基板面積。在下文描述中將描述形成基本建立區塊之不同形狀之特徵及凹槽。無疑地，在不脫離隨附申請專利範圍之範疇下，可使用許多其他形狀。

圖2包含一工件20之一部分之一俯視圖之一圖解說明，該工件20包含一晶粒基板22、具有一I型樑之一形狀之一特徵24、及介於該晶粒基板22與該特徵24之間之一凹槽26。該特徵24包含區段242、244及246。與僅具有區段242之另一特徵相比，區段244及246有助於增加該特徵24之機械穩定性。該等區段242、244及246之長度沿不同線鋪置，其中對應於區段244及246之該等長度之該等線實質上彼此平行。在另一實施例中(並未圖解說明)，區段244及246之該等長度並非彼此平行。

該區段242具有一區段寬度(「S」)248。S可至少與用以圖案化該工件20以形成該特徵24之一微影蝕刻工具之解析度極限一樣大。在一實施例中，S係至少約0.6微米，且在另一實施例中，S係至少約0.8微米。理論上，S的值並無已知上限；然而，隨著S增加，藉由該特徵24沿一主表面佔據之晶粒基板面積總量變得更大。S可多達5微米，在大於5微米時，可使用諸如一實心圓(參見圖1)之另一更簡單形狀或其他實心平面形狀。由於本文描述之實施例可用以降低該等特徵之大小同時仍維持可接受之機械穩定性，因此S可小於2.0微米。在一實施例中，S並不大於約1.6微米，且在另一實施例中，S並不大於約1.4微米。在一特定實施例中，S係在約0.8微米至約1.2微米之一範圍中。與該區段242相比，該等區段244及246可具有相同寬度或不同寬度。

該凹槽26具有一凹槽寬度(「T」)268。T可至少與用以圖案化該工件20以界定該凹槽26之一微影蝕刻工具之解析度極限一樣大。注意到該凹槽26之寬度可根據深度而變化，因為與該凹槽26之頂部相比，該凹槽26在接近該凹槽26之底部處可較狹窄。因此，T係在該凹槽26中於最接近於形成主動組件之該晶粒基板22之主表面之一高度處量測。類似於S，T的值並不存在已知上限；然而，隨著T增加，藉由該凹槽26沿一主表面佔據之晶粒基板面積總量變得更大。進一步言之，一相對較寬凹槽採用一較長沈積及更多材料來填充。該等凹槽可以(或可以不)自頂部至底部

或自底部至頂部呈錐形，或以有利於該裝置組態或裝置效能或改良製造之某方式向外展開。因此，就一實際觀點而言， T 可多達10微米。在一實施例中， T 並不大於約10微米，且在另一實施例中， T 並不大於約4.0微米。在一特定實施例中， T 係在約0.8微米至約3.0微米之一範圍中。介於該特徵24之諸側之各者及其與該凹槽26之最接近對應側之間之距離可為關於該尺寸 T 描述之該等尺寸之任意者。該等距離沿該特徵24之不同側而實質上相同或不同。在圖2中圖解說明之實施例中，該凹槽26在沿該晶粒基板22之主表面之所有位置處具有實質上相同寬度。

圖3包含一工件30之一部分之一俯視圖之一圖解說明，該工件30包含一晶粒32、具有一I型樑之一形狀之一特徵34、及介於該晶粒基板32與該特徵34之間之凹槽36。類似於該特徵24，該特徵34包含區段342、344及346。該特徵34可有用於在該凹槽36內形成一隔離結構。與該特徵24不同，該特徵34在該特徵34之相對端具有凹口347及349。從一俯視圖來看，該等凹口347及349有助於保持該特徵34之諸側之間之距離在沿該特徵34之周長之實質上所有點處更一致。因此，特徵34經熱氧化使得沿任意特定高度處之該特徵34之所有側之完全氧化實質上同時發生。比較該特徵34與該特徵24；在該特徵24之熱氧化期間及相同高度處，對應於區段242與244之交叉及區段242與246之交叉之該特徵24之部分在氧化該特徵24之剩餘者時可能無法完全氧化。因此，該特徵34較不可能在一隔離結構內留下晶粒基

板材料之剩餘的刺及針。因此，該特徵34可有用於形成一極深隔離結構，且在一特定實施例中，在移除該晶粒基板32之一部分之後可實質上完全延伸通過該晶粒基板32。該組態亦增強該通孔結構之強度及穩定性。先前針對特徵24描述之S及T之該等值可用於該特徵34之該等區段342、344及346之寬度及該凹槽36之寬度。

T可表達為對S之一關係。此一關係可有用於形成其中該凹槽36係用一熱氧化物填充之一隔離結構時，其中該熱氧化消耗實質上所有該特徵34至該凹槽36中之數十微米之一深度。在一實施例中，T係至少約0.9倍於S，且在另一實施例中，T並不大於約5.0倍於S。在一特定實施例中，T係在約1.0倍於S至約4.0倍於S之一範圍中，且在另一特定實施例中，T可在約1.3倍於S至約3.0倍於S之一範圍中。舉例而言，當S係0.8微米時，T可在約1.2微米至約2.0微米之一範圍中；當S係1.0微米時，T可在約1.4微米至約2.4微米之一範圍中；且當S係1.2微米時，T可在約1.6微米至約2.8微米之一範圍中。此等範圍僅僅係例示性且在給定一特定S值之情況下並不意欲限制T值之範圍。

在一非限制性實施例中，該特徵34具有在最接近於該晶粒基板32之該主表面之一高度處量測之一總長度(「L」)382及一總寬度(「W」)384。L可被判定為先前描述之S及T之一函數。在一特定實施例中，當表達為一公式時，L係在4倍於S及3倍於T或 $(4S+3T)$ 之總和之20%內。在另一特定實施例中，L係在 $(4S+3T)$ 之10%內，且在進一步

特定實施例中， L 係在 $(4S+3T)$ 之5%內。 W 可表達為 L 之一函數。在一實施例中， W 係至少 $0.4 L$ ，且在另一實施例中， W 係至少 $0.6 L$ 。在一特定實施例中， W 係在約 $0.45 L$ 至約 $0.55 L$ 之一範圍中。

雖然已關於該特徵34及該凹槽36描述 S 與 T 之間之關係，但是此等關係之任意一或多個可延伸至本文所描述之其他特徵之區段之寬度及其他凹槽之寬度，該等其他特徵及凹槽包含特徵24及凹槽26。類似地， L 與 W 相對於彼此及 S 與 T 之間之關係亦可用於該特徵24及該凹槽26。

圖4及圖5圖解說明Y形特徵及對應的凹槽。圖4包含一工件40之一部分之一俯視圖之一圖解說明，該工件40包含一晶粒基板42、具有一Y形之一特徵44、及介於該晶粒基板42與該特徵44之間之一凹槽46。該特徵44包含各自沿一不同方向自該特徵44之中心延伸之區段442、444及446。該區段442具有一區段寬度448，該區段寬度448可具有先前針對關於圖2中之該特徵24之尺寸 S 描述之任意值。該區段444及446亦具有區段寬度，該等區段寬度可具有先前針對關於圖2中之該特徵24之尺寸 S 描述之任意值。至於在該等區段442、444及446之間，其等可具有彼此比較之相同或不同區段寬度。

該等區段442、444及446之該等長度理論上並沒有已知上限；然而諸如該晶粒基板42之可用面積之實際顧慮可提供一實際上限。在一實施例中，該等區段442、444及446之該等長度並不大於50微米，且在另一實施例中，該等長

度並不大於9微米。在一進一步實施例中，該等區段之該等長度係至少與該等區段442、444及446之該等最狹窄的寬度一樣長，且在又一進一步實施例中，每一區段之長度係至少2倍於相同區段之寬度。在一特定實施例中，該等區段442、444及446之該等長度係在自約1.2微米至約4.0微米之一範圍中。該凹槽結構可沿該基板之經選擇之晶體平面定向以控制包括該通孔結構之各層之氧化或沈積，例如，沿{100}或{110}或{111}方向(或沿其他基板材料之其他方向)對準區段。

該凹槽46係經塑形使得沿該凹槽46之任意點至該特徵44之一對應的最接近點之間之距離與圖5中之特徵54及凹槽56相比更一致。該凹槽46具有一凹槽寬度468，該凹槽寬度468可具有先前針對關於圖2中之該凹槽26之尺寸T描述之任意值或關於圖3中之該特徵34及該凹槽36描述之T與S之間之該等關係。

圖5包含一工件50之一部分之一俯視圖之一圖解說明，該工件50包含一晶粒基板52、具有一Y形之一特徵54、及介於該晶粒基板52與該特徵54之間之一凹槽56。該特徵54可具有關於圖4之該特徵44描述之屬性之任意者。在圖5中，該凹槽56與該凹槽46不同之處在於：最接近於區段542、544及546之諸端之該凹槽56之諸側與圖4中之該凹槽46之對應區域相比更呈正方形。就一實體設計觀點而言，當使用一電腦判定一積體電路設計內之該凹槽56之放置時，圖5之該凹槽56可容許完成更簡單的計算。除該凹槽

56之轉角之形狀之外，該凹槽可具有關於圖4之該凹槽46描述之屬性之任意者。在閱讀此說明書之後，熟悉此項技術者將可判定圖4之該凹槽46或圖5之該凹槽56是否對其等特定應用提供一更好的選擇。

可使用具有可有助於增加圖6至圖10中圖解說明之實施例中之機械穩定性之特徵之其他形狀。圖6包含一工件60之一部分之一俯視圖之一圖解說明，該工件60包含一晶粒基板62、具有一個十字形之一形狀之一特徵64、及介於該晶粒基板62與該特徵64之間之一凹槽66。該特徵64包含各自沿一不同方向自該特徵64之中心延伸之區段642、644、646及648。該等特徵可具有僅兩個區段。圖7包含一工件70之一部分之一俯視圖之一圖解說明，該工件70包含一晶粒基板72、具有一個十字形之一形狀之一特徵74、及介於該晶粒基板72與該特徵74之間之一凹槽76。該特徵74包含各自沿一不同方向自該特徵74之中心延伸之區段742及744。該等區段742及744具有不同寬度。該等特徵無須具有具備直線形狀之區段。圖8包含一工件80之一部分之一俯視圖之一圖解說明，該工件80包含一晶粒基板82、一特徵84、及介於該晶粒基板82與該特徵84之間之一凹槽86。該特徵84包含一彎曲區段842及一直線區段844。該彎曲區段842可為大致上圓形(經圖解說明)、橢圓形、長橢圓形或另一彎曲形狀。該直線區段844可有助於對該彎曲區段842提供機械穩定性，或反之亦然。

該等特徵無須具有彼此交叉成一銳角之區段。圖9包含

一工件90之一部分之一俯視圖之一圖解說明，該工件90包含一晶粒基板92、具有一V狀之一特徵94、及介於該晶粒基板92與該特徵94之間之一凹槽96。該特徵94包含交叉成一銳角之區段942及944。該等特徵可能相對複雜。該凹槽96之形狀無須匹配該特徵之外部周長。圖10包含一工件100之一部分之一俯視圖之一圖解說明，該工件100包含一晶粒基板102、一特徵104、及介於該晶粒基板102與該特徵104之間之一凹槽106。注意到該凹槽106具有一六邊形之一外部周長，且該特徵104具有複雜且並非一六邊形之一外部周長。該凹槽106之外部周長之六邊形形狀可有用於自動實體設計工具。在圖10中，該特徵104包含垂直區段1040、1044及1048以及水平區段1042及1046。

尺寸S及T之先前描述之值及其等關於圖2及圖3之關係可用於圖6至圖10之該等特徵及該等凹槽。注意到在圖10中，該垂直區段1044係與垂直區段1040及1048相隔值T，因為該等垂直區段1040、1044與1048之間之空間係該凹槽106之部分。

環狀特徵可用以增加特徵之機械穩定性。圖11包含一工件110之一部分之一俯視圖之一圖解說明，該工件110包含一晶粒基板112、具有一圓形環之一特徵114、介於該晶粒基板112與該特徵114之間之一凹槽116、及藉由該環界定之一凹槽119。與圖1中之該特徵14之直徑相比，該特徵114之環狀容許該特徵具有一較小外部直徑，同時仍維持機械穩定性。舉例而言，圖11之該特徵114之外部直徑可

為約3微米且仍容許該等凹槽116及119在40微米深度以上，且在另一實施例中在100微米深度以上。圖1之該特徵14將可能需要至少30微米之一直徑以達成約40微米之一深度處之類似機械穩定性。

該環狀特徵之形狀無須為圓形。圖12包含一工件120之一部分之一俯視圖之一圖解說明，該工件120包含一晶粒基板122、具有一正方形或矩形環之一特徵124、介於該晶粒基板122與該特徵124之間之一凹槽126、及藉由該環界定之一凹槽129。在其他實施例中，其他形狀可用於環狀特徵。圖13包含一工件130之一部分之一俯視圖之一圖解說明，該工件130包含一晶粒基板132、具有一六邊形環之一特徵134、介於該晶粒基板132與該特徵134之間之一凹槽136、及藉由該環界定之一凹槽139。在其他實施例中，其他形狀可用於環狀特徵。尺寸S及T之先前描述之值及其等相對於圖2及圖3之關係可用於圖11至圖13中之該等特徵及該等凹槽。

已揭示多種不同形狀之特徵及凹槽。在閱讀此說明書之後，熟悉此項技術者將意識到可在不脫離本文之教示之情況下使用特徵及凹槽之許多其他形狀。

圖14至圖23圖解說明其中可基於該等先前圖式中描述之單元使用特徵陣列之實施例。一般而言，凹槽之數目對應於將形成於該晶粒基板內之組件或大量組件之部分之數目。類似於先前描述之該等單元，本文所圖解說明並描述之該等特定實施例僅僅係例示性且並未限制本文所描述之

該等概念。

圖 14 及圖 15 圖解說明位於一凹槽內之具有 I 型樑形狀之特徵。圖 14 及圖 15 藉由沿一列或一行交錯該等特徵之位置而在該凹槽中可具有一相對密集的特徵封裝。圖 14 及圖 15 之各者可用在於該凹槽內形成一電子組件或實質上填充藉由圖解說明之該凹槽界定之區域之一隔離結構。在一特定實施例中，該隔離結構實質上完全填充藉由圖解說明之該凹槽界定之區域。可在頂部表面、底部表面或該兩個表面上使用導電互連件選擇性地連接特徵。

圖 14 包含一工件 140 之一部分之一俯視圖之一圖解說明，該工件 140 包含一晶粒基板 142、特徵 141、143、145 及 147、以及介於該晶粒基板 142 與該等特徵 141、143、145 及 147 之間且介於該等特徵自身之間之一凹槽 146。該等特徵 141、143、145 及 147 之各者係基於圖 2 中之該特徵 24。圖 15 包含一工件 150 之一部分之一俯視圖之一圖解說明，該工件 150 包含一晶粒基板 152、特徵 1512、1532、1552 及 1572、部分特徵 1514、1516、1518、1534、1536、1554、1556、1574、1576 及 1578、以及介於該晶粒基板 152 與該等特徵 1512、1532、1552 及 1572 之間且介於該等特徵自身之間之一凹槽 156。該等特徵及該等部分特徵之各者係基於圖 3 中之該特徵 34。圖 15 中之實施例之實體設計充分適合於藉由熱氧化形成一隔離結構。

圖 16 至圖 18 圖解說明位於一凹槽內之具有 Y 形之特徵。圖 16 包含一工件 160 之一部分之一俯視圖之一圖解說明，

該工件 160 包含一晶粒基板 162、特徵 1641 至 1646、及介於該晶粒基板 162 與該等特徵 1641 至 1646 之間且介於該等特徵自身之間之一凹槽 166。該等特徵 1641 至 1646 及該凹槽 166 之各者係基於圖 5 中之該特徵 54 及該凹槽 56。注意到特徵 1641 至 1646 係經定向成列與行，其中該等特徵 1641 至 1646 之定向在立即相鄰列之間交替。圖 16 中之實施例之實體設計充分適合於藉由熱氧化形成一隔離結構。

圖 17 包含一工件 170 之一部分之一俯視圖之一圖解說明，該工件 170 包含一晶粒基板 172、特徵 1741 至 1746、及介於該晶粒基板 172 與該等特徵 1741 至 1746 之間且介於該等特徵自身之間之一凹槽 176。該等特徵 1741 至 1746 及該凹槽 176 之各者係基於圖 5 中之該特徵 54 及該凹槽 56。注意到特徵 1741 至 1746 係經定向成列與行，其中該等特徵 7 之定向係使得沿一行，該等特徵之中心沿一線鋪置，且沿一列，該等特徵之該等中心交錯。

圖 18 包含一工件 180 之一部分之一俯視圖之一圖解說明，該工件 180 包含一晶粒基板 182、包含一特徵 1841 之特徵、及介於該晶粒基板 182 與該等特徵之間且介於該等特徵自身之間之一凹槽 186。該等特徵及該凹槽之各者係基於圖 4 中之該特徵 44 及該凹槽 46。注意到該等特徵係經定向類似於圖 16 中之該等特徵。注意到該凹槽 186 之總體形狀呈一 90° 彎曲。此一彎曲可用以避免形成其中已形成或將隨後形成電子組件之凹槽。該等電子組件可包含諸如電晶體之主動組件或諸如電阻器、電容器、二極體或類似物

之被動組件。在另一實施例中(未圖解說明)，該凹槽之總體形狀可形成一不同角度，諸如45°。

可以陣列使用環狀特徵。圖19包含一工件190之一部分之一俯視圖之一圖解說明，該工件190包含一晶粒基板192、界定環1991至1995之特徵1941至1945、及介於該晶粒基板192與該等特徵1941至1945之間且介於該等特徵自身之間之一凹槽196。該等特徵1941至1945、該凹槽196、及環1991至1995之各者係基於圖13中之該特徵134、該凹槽136及環139。一電子組件可形成於該凹槽196及該等環1991至1995之各者內。

複雜的特徵亦可配置成一陣列圖案。圖20包含一工件200之一部分之一俯視圖之一圖解說明，該工件200包含一晶粒基板202、特徵2041至2045、及介於該晶粒基板202與該等特徵2041至2045之間且介於該等特徵自身之間之一凹槽206。該等特徵2041至2045及該凹槽206之各者係基於圖10中之該特徵104及該凹槽106。

圖21及圖22圖解說明可用於n軸連接器之實體設計。圖21包含一工件210之一部分之一俯視圖之一圖解說明，該工件210包含一晶粒基板212、特徵2142及2144、環219、及介於該晶粒基板212與該特徵2144之間之一凹槽216。圖21之實體設計可用於在該環219及該凹槽216內形成一導電材料時形成一同軸連接器。圖22包含一工件220之一部分之一俯視圖之一圖解說明，該工件220包含一晶粒基板222、特徵2242、2224及2246、環2292及2294、以及介於

該晶粒基板222與該特徵2246之間之一凹槽226。圖22之實體設計可用於在該等環2292及2294內及該凹槽226內形成一導電材料時形成一同軸連接器。可藉由包含將包圍該特徵2242之更多環狀特徵產生較高階軸連接器。

可使用一個以上凹槽。圖23包含一工件230之一部分之一俯視圖之一圖解說明，該工件230包含一晶粒基板232、特徵2341至2346、及介於該晶粒基板232與其等對應的特徵2341至2346之間之凹槽2361至2366。該凹槽/特徵組合(即，一凹槽及其對應的特徵之一組合)之組織可呈列與行。如圖解說明，該等凹槽/特徵組合係沿直列組織並在斜行上交錯。可使用其他組織。舉例而言，該組織可包含直行或相互交叉行以增加封裝效率。

雖然圖2至圖23已圖解說明例示性實體設計，但可使用其他實體設計。經圖解說明之凹槽及特徵之許多態樣可置於其他組合中。舉例而言，可修改圖6至圖9、圖11及圖12中圖解說明之該等單元之任意者，使得複數個特徵係位於一單一凹槽內。在另一實施例中，諸如圖3至圖13中圖解說明之該等特徵之任意者之複數個凹槽/特徵組合可經實施類似於圖23之實施例。可使用此等凹槽/特徵組合之許多不同的組織。在又一進一步實施例中，該晶粒基板可界定不同的凹槽，其中該等凹槽包含不同數目個特徵。在另一實施例中，可針對相同晶粒基板使用不同形狀之特徵，且在一特定實施例中，不同形狀之特徵可位於相同凹槽內。

可針對一特定應用而制定一凹槽或一組凹槽之許多不同的實體設計。在一實施例中，一凹槽或一組凹槽可位於其中將形成一接合襯墊之處的上方。在另一實施例中，一凹槽或一組凹槽可形成於該晶粒基板之一未使用之部分中，諸如積體電路之功能單元之間。舉例而言，該凹槽或該組凹槽可位於一高電壓組件與其相關聯之控制電路之間、一記憶體陣列與一處理單元(例如，一中央處理單元、一圖形處理單元等等)之間。在一進一步實施例中，具有複數個特徵之一單一凹槽可包圍包含對該凹槽外部之一不同區域中之信號或其他電子組件之操作相對較為敏感之電子組件之一區域。一接地平面(或其他實質上恆定電壓結構)或一絕緣材料可形成於該凹槽內。在閱讀此說明書之後，熟悉此項技術者將意識到許多其他實體設計可針對特定應用而制定。

該等不同的實體設計可容許在電子組件之間產生不同的電組態。一單一凹槽可有用於形成一隔離區域或一單一電子組件。當該單一凹槽包含複數個特徵時，該凹槽內之容積及表面面積增加。一相對較大的通孔或一相對較高電容之電容器可形成於此一凹槽中。複數個凹槽可有用於製造結構陣列，該等結構陣列可容許該等結構之部分或全部以串聯、平行或串聯與平行之一組合連接。此一組態可特別適合於針對一特定應用調整一積體電路。在一實施例中，經連接之結構之數目及其等如何連接(例如，串聯對平行)可影響一電感器之匝數、一總電阻、一總電容或類似物。

舉例而言，在一特定頻率下操作之一天線可需要一匝數為兩圈之電感器，且在另一特定頻率下操作之一天線可需要一匝數為五圈之電感器。可使用熔絲或抗熔絲連接器，且可使用一雷射或其他局部能量源以熔斷熔絲或接通該電路（對於抗熔絲）。具有不同的電連接（或沒有電連接）之能力容許更大的靈活性使得許多潛在電路組態成為可能。在閱讀此說明書之後，熟悉此項技術者將可判定如何針對一特定應用實施一特定實體設計。

注意力指向一種形成包含凹槽及特徵之一電子裝置之製程。圖24包含一工件241之一部分之一截面圖之一圖解說明，該工件241包含一晶粒基板243。該晶粒基板243可包含一單晶體半導體晶圓、一絕緣體上半導體晶圓、一平面面板顯示器（例如，一玻璃板上方之一矽層）或習知用以形成電子裝置之另一基板。如圖24中圖解說明之該晶粒基板243之部分包含一第14族元素（例如，碳、矽、鍺或其任意組合），該第14族元素包含一n型或p型摻雜物。在另一實施例中，該晶粒基板243包含一第III-V或II-VI族半導體材料。

該晶粒基板243包含藉由一初始厚度分離之主表面2432及2434。主動組件及其他電子組件將形成於該主表面2432內或其上方。在一特定實施例中，沒有電子組件係沿該主表面2434形成，因為將執行一後續的背面研磨或其他操作以顯著減小該晶粒基板243之厚度。當該晶粒基板243係一晶圓之形式時，該初始厚度實質上對應於執行任意處理之

前之晶圓之厚度。在一實施例中，該厚度可不大於約2000微米，且在另一實施例中，該厚度可不大於約900微米。在一進一步實施例中，該厚度係至少約300微米，且在另一進一步實施例中，該厚度係至少約400微米。在一特定實施例中，該厚度係在約600微米至約800微米之一範圍中。

使用一熱生長技術、一沈積技術或其組合在該基板243上方循序形成一絕緣層2452及一中止層2454(例如，一拋光中止層或一蝕刻中止層)。該襯墊層2452及該中止層2454之各者可包含一氧化物、一氮化物、一氮氧化物、另一合適材料或其任意組合。在一實施例中，該襯墊層2452與該中止層2454相比具有不同組成物。在一特定實施例中，該襯墊層2452包含一氧化物，且該中止層2454包含一氮化物。一遮罩層247形成在該中止層2454上方且經圖案化以界定在其下將形成該基板243中之凹槽的開口249。從一俯視圖(未圖解說明)來看，該等開口249對應於將形成之凹槽之形狀，諸如圖2至圖23中之該等凹槽。在一實施例中，該遮罩層247包含一有機光阻材料並具有至少0.8微米之一厚度。若必要或期望，該遮罩層247之厚度可增加，因為將隨後形成之凹槽可顯著地變深。舉例而言，該遮罩層247可為至少約1.2微米厚或至少約1.5微米厚。進一步言之，該遮罩層247可包含複數個膜。

執行一蝕刻操作以圖案化該襯墊層2452、該中止層2454及該基板243以界定凹槽252，如圖25中圖解說明。雖然圖

25中為簡化圖式並未圖解說明，但是該基板243延伸至如圖24中圖解說明之該主表面2434。參考圖25，該等凹槽具有如量測自該主表面2432之一深度254。該深度254可為至少約40微米。在一實施例中，該深度254可為至少約75微米，且在另一實施例中，可為至少約110微米、至少約200微米或更多。與接近於該主表面2432之一位置相比，該等凹槽252之形狀在靠近該凹槽之底部可稍許更狹窄。因此，如先前關於圖2至圖23描述之該等特徵及該等凹槽之寬度可呈錐形。該等凹槽之底部係大致上平坦；然而，每一凹槽之側壁與底部之間之轉角可係圓形的。藉由使用一蝕刻製程(諸如其全文以引用方式併入本文之US 7285228中描述之製程)之任意數目個深度矽蝕刻工具執行蝕刻。該專利中揭示之製程係一眾所周知用於高縱橫比深度矽蝕刻之製程，該製程在凹槽壁之各向異性表面鈍化、在該凹槽底部之反應離子蝕刻鈍化清除、及該凹槽底部開口之各向異性矽蝕刻之間循環。在一實施例中，矽對一有機光阻材料之選擇比可在約80:1至100:1之一範圍中。若一遮罩使用無法藉由氟顯著蝕刻之一金屬(諸如一AlN遮罩)，則該選擇比可實質上較高。垂直或錐形或經塑形之凹槽可藉由蝕刻條件控制。在形成該等凹槽252之後，移除該遮罩層247。

該等凹槽252之間之晶粒基板243之部分對應於特徵，諸如先前關於圖2至圖23描述之該等特徵之任意者。在任意特定高度處，該等特徵之組成物及晶體定向與該晶粒基板

243實質上相同。因此，若該晶粒基板243係具有沿該主表面2432之一(100)晶體平面之一實質上單晶體半導體晶圓，則該等特徵亦將係具有沿該(100)晶體平面之最高的表面之實質上單晶體半導體。若該晶粒基板243在沿該等凹槽之深度254之不同高度處具有一實質上恆定摻雜輪廓，則該等特徵將同樣地具有相同摻雜輪廓。若該晶粒基板243係一絕緣體上半導體晶圓(未圖解說明)且該等凹槽252延伸通過絕緣層，則該晶粒基板243及該等特徵之各者將具有安置於一塊體半導體基板上方之實質上相同厚度之半導體及絕緣層。

圖26包含形成一絕緣層262並用一材料264填充該等凹槽之後之該工件241之一截面圖之一圖解說明。注意到該等凹槽及該等特徵之形狀係使用關於圖2至圖23描述之形狀形成，該等凹槽之間之該等特徵之形狀實質上隨之形成。換言之，該等特徵並不顯著彎曲、扭曲或隨著填充該等凹槽而在該等凹槽內移動。因此，可減小或甚至實質上消除在先前技術使用之相同一般大小之特徵中所見之移動。因此，較小尺寸可用於該等結構中，導致區域之一更有效使用。

該絕緣層262可經形成以在形成該材料264之前使該等凹槽之側壁及底部絕緣。在一實施例中，該絕緣層262具有不大於90奈米之一厚度，且在另一實施例中，具有不大於50奈米之一厚度。在一進一步實施例中，該絕緣層262具有至少11奈米之一厚度，且在又一進一步實施例中，該絕

緣層 262 具有至少 20 奈米之一厚度。在一進一步實施例中，該絕緣層可不存在。該絕緣層 262 可包含一氧化物、一氮化物或一氮氧化物，且可熱形成或藉由一沈積形成。在一特定實施例中，執行一熱氧化以形成該絕緣層 262。當該中止層 2454 包含一氮化物時，該中止層 2454 可用作一氧化障壁以減小該基板 243 沿該主表面 2432 之氧化。

該材料 264 可包含可為層、複數層、一單膜或複數個膜之形式之一單一材料或複數個材料。該材料 264 可為導電、電阻性材料、一絕緣體或其組合(例如，當在該等凹槽內形成電容時)。實際材料、材料組成物及數目將取決於形成之電子組件。在圖 26 中圖解說明之特定實施例中，將形成通過晶圓之通孔，且因此該材料 262 係導電材料。該材料 262 包含非晶矽、多晶矽、一金屬(一元素金屬，與一分子化合物相對)、一合金、一金屬氮化物、一金屬半導體化合物、一金屬半導體氮化合物或類似物。該材料 262 之組成物可取決於該材料 262 何時形成。區域 266 可為其中諸如一主動組件(例如，一電晶體)、一被動組件(例如，一電阻器、一電容器、一個二極體或類似物)或其任意組合之一電子組件係至少部分形成於該基板 243 內之一區域。若該材料 262 係在形成該基板 243 內之此電子組件之前形成，則該材料 262 可能必須承受相對較高溫度(諸如高於 800°C)。一例示性材料可包含矽或一耐熔金屬元素。若該材料 262 係在形成該基板 243 內之此電子組件之後形成，則該材料 262 無須承受高於 800°C 之一溫度。在一特定實施

例中，該材料262係恰好形成於層間介電質(ILD)/互連件序列之前或為該層間介電質(ILD)/互連件序列之一部分，且該材料262可暴露於高達500°C之溫度。一例示性材料可包含矽或耐熔金屬元素、銅、銀、一貴金屬元素或其任意組合。

若必要或期望，該絕緣層262可在形成該材料264之前自凹槽移除以形成一主體接觸，使得該基板243可偏壓至實質上與該材料264相同之一電壓。該材料264可包含一黏著膜、一障壁膜及一導電填充膜。在一特定實施例中，該黏著膜包含一耐熔金屬，該障壁膜包含一耐熔金屬氮化物，且該導電填充膜包含不同於該黏著膜之一耐熔金屬。在另一特定實施例中，該材料264包含摻雜多晶矽。

該材料264可藉由使用一化學氣相沈積、物理氣相沈積、電鍍、塗佈、另一合適技術或其任意組合沈積該材料264而形成。在一特定實施例中，該材料264係經等形沈積。該材料264之厚度足以實質上填充該等凹槽，且在一特定實施例中，該材料264實質上完全地填充該等凹槽。實際厚度可取決於該等凹槽之寬度。隨著該等凹槽愈來愈寬，該材料264之一沈積可能需要愈來愈厚。在一實施例中，該厚度將為該寬度的至少一半，且可較厚以考量該等凹槽之寬度、該材料264跨該基板243之厚度或二者之不一致性。在一特定實施例中，當該等凹槽之寬度係約1.6微米時，該材料264之厚度可為約0.9微米。在另一特定實施例中，當該等凹槽之寬度係約2.8微米時，該材料264之厚

度可為約1.5微米。在閱讀此說明書之後，熟悉此項技術者將意識到使該材料264過厚比使該材料264過薄安全。然而，隨著該厚度增加，將導致沈積時間較長、該材料264之成本較高，且後續的移除操作時間較長且更昂貴。因此，在一實施例中，該材料264之厚度並不比約三倍於最寬凹槽之寬度厚，且在另一實施例中，該材料264之厚度並不比約兩倍於該最寬凹槽之寬度厚。該材料264被沈積後，其將鋪置在該襯墊層2452及該中止層2454上方(未圖解說明)。

執行一移除操作以移除鋪置在該中止層2454上方之該材料264之一部分。可使用一蝕刻或拋光技術或使用一圖案化蝕刻製程執行該移除操作以使一導電佈線層留在該中止層2454上方(未圖解說明)。該材料264之剩餘部分之頂部可沿與該中止層2454(未圖解說明)之所暴露表面實質上相同之高度鋪置或可鋪置凹陷低於該高度(未圖解說明)。

一絕緣層272沿該工件之一暴露表面形成並經圖案化以在該材料264上方界定開口274及276，如圖27中圖解說明。該等凹槽包含較接近於該圖之左側之一組凹槽(「左邊組凹槽」)及較接近於該圖之右側之另一組凹槽(「右邊組凹槽」)。該開口274暴露該左邊組凹槽內之所有凹槽內之該材料264。然而，該開口276暴露該右邊組凹槽內之該等凹槽之一些(但並非所有)凹槽內之該材料264。該等開口274及276之重要性稍後將在此說明書中更詳細地予以描述。該絕緣層272可包含一單膜或複數個膜。該絕緣層272

可包含一氧化物、一氮化物、一氮氧化物或其任意組合。

在該絕緣層 272 之該等開口 274 及 276 內分別形成互連件 284 及 286，如圖 28 中圖解說明。該互連件 284 係電連接至左邊組凹槽內之所有凹槽內之該材料 264。然而，該互連件 286 係電連接至該右邊組凹槽內之該等凹槽之一些(但並非所有)凹槽內之該材料 264。在一特定實施例中，該等互連件 284 及 286 與下伏材料 264 直接接觸。該等互連件 284 及 286 可包含一單膜或複數個膜。該等互連件 284 及 286 可包含如關於該材料 264 描述之材料之任意者。與該材料 264 相比，該等互連件 284 及 286 可具有相同或不同的組成物。

該絕緣層 272 及該等互連件 284 及 286 之組合可為結合連接至少部分形成於該基板 243 內之其他電子組件(未圖解說明)使用之一層間介電層(ILD)/互連層級之部分或可與該等 ILD/互連層級之任意者分離。

移除該基板 243 之一部分以暴露該絕緣層 262、該材料 264 或二者之部分。在圖 29 中，暴露該絕緣層 262 之部分，且一主表面 2934 係與該主表面 2432 相對。該移除可使用一單一操作或複數個操作而執行。在一實施例中，該基板 243 之大部分係使用一相對較快速、非選擇性移除技術(諸如背面研磨、拋光或類似物)移除。在暴露該絕緣層 262 之前，使用一相對較慢、更具有選擇性之移除技術。在一特定實施例中，可執行一乾蝕刻或濕蝕刻。

一絕緣層 302 沿該主表面 2934 形成且經圖案化以界定在其中暴露該材料 264 之部分之開口 304 及 306，如圖 30 中圖

解說明。注意到圖30中之工件之視圖係自圖29之視圖顛倒(旋轉 180°)以便更容易瞭解。在如圖解說明之實施例中，該絕緣層302可經沈積至一厚度使得對應於該絕緣層262及該材料264之突起被覆蓋。該絕緣層302可包含一單膜或複數個膜，且可包含一氧化物、一氮化物、一氮氧化物或其組合。接著圖案化該絕緣層302以界定開口304及306。在一實施例中，該等絕緣層262及302具有類似或實質上相同的蝕刻特性，使得蝕刻化學性質或蝕刻條件無須在到達該絕緣層302時改變。可執行該蝕刻使得在達到該材料264時偵測到一端點。可在偵測到該端點之後執行一定時蝕刻以確保該材料264之部分暴露於該等開口304及306中。在一特定實施例中，該等開口內之該絕緣層262之剩餘厚度可為至少5奈米，且在另一實施例中，至少11奈米。當於該等開口304及306內形成一後續導電材料時，該等開口內之該剩餘絕緣層262可有助於減小在該材料262與該基板243之間形成一電短路之可能性。

在該絕緣層302之部分上方及該絕緣層302中之該等開口內形成導電部件314及316，如圖31中圖解說明。在所圖解說明之實施例中，該等導電部件314及316直接地接觸該絕緣層302中之該等開口內之所暴露之材料264。該導電部件314係電連接至該互連件284，且該導電部件316係電連接至該互連件286。因此，在一實施例中，該材料264可為可將一主動組件、一被動組件或其任意組合沿該主表面2432連接至在該主表面2934處或接近於該主表面2934之一不同

組件、一不同晶粒、一封裝基板、一印刷線路板或類似物之通過基板之通孔之形式。該通過基板之通孔可在不會使該晶粒基板243在已形成該晶粒基板243之後遭受一鑽孔或切割操作之情況下形成。

該等導電部件314及316可包含一底部凸塊金屬化3122及一凸塊金屬化3124。該底部凸塊金屬化3122可包含一黏著膜、一障壁膜、另一合適的膜或其任意組合。該底部凸塊金屬化3122可包含如關於該材料264描述之材料之任意者。在一特定實施例中，該底部凸塊金屬化3122可包含一金屬、一金屬合金、一金屬氮化物或其任意組合，且該凸塊金屬化3124可包含可在不大於約300°C之一溫度下流動之一金屬或一金屬合金，使得該凸塊金屬化3124可回流並形成一電連接至一不同晶粒、一封裝基板、一印刷線路板或類似物。

可使用一沈積技術形成該等導電部件314及316。在一實施例中，於該基板243上方放置一模板遮罩(未圖解說明)，其中該模板遮罩具有其中將形成諸如導電部件314及316之導電部件之開口。該工件與該模板遮罩之組合係被放置於一沈積工具中，且可循序沈積該底部凸塊金屬化3122及該凸塊金屬化3124以形成該等導電部件314及316。當形成該等導電部件314及316時，使用該模板遮罩便無須使用一單獨圖案化步驟。在如圖解說明之實施例中，該等導電部件314及316具有實質上相同長度，且該絕緣層302之圖案可判定該材料264之哪一部分係藉由該等導電部件314及316

接觸。以此方式，該相同的模板遮罩可用於不同的積體電路組態。在另一實施例中(未圖解說明)，該模板遮罩可經設計使得該導電部件316係經調適更接近於接觸該材料264之位置(即，該導電部件316將具有一較短長度)。

在另一實施例中(未圖解說明)，該絕緣層302可經沈積且並未用一遮罩層圖案化。在此實施例中，該層302將沿該經暴露之表面一致地蝕刻或拋光直到暴露圖30及圖31中圖解說明之所有12個位置處之材料264。將如先前描述形成該等導電部件314及316。然而，該導電部件316將接觸該材料264之所有六個下伏部分。因為該等部分之一些部分電浮動，因此介於該導電部件316與該材料264之間之接觸將不導致一電短路。至該基板243的電容耦合將由於接觸至該材料264之額外部分而較高。此製程在處理沿該主表面2934之該工件時將不需要形成且圖案化任意光阻層。

在又另一實施例中，可使用一剝離製程。在形成如圖30中圖解說明之該工件之後，可形成一經圖案化之光阻層使得藉由該光阻層界定之開口鋪置在該等開口304及306上方。底部凸塊金屬化可沈積於該經圖案化之光阻層上方及該經圖案化之光阻層中之該等開口及該等開口304及306內。可移除該經圖案化之光阻層以及鋪置在該經圖案化之光阻層上方之該底部凸塊金屬化之一部分。該底部凸塊金屬化之部分可保留於該等開口304及306中。該凸塊金屬化可形成於該底部凸塊金屬化上方。在一特定實施例中，該凸塊金屬化可經選擇性地形成於該底部凸塊金屬化上方，

諸如一選擇性電鍍。

在一進一步實施例中，該絕緣層302及該等導電部件314及316可藉由類似於沿該工件之相對側之該絕緣層272及該等互連件284及286之ILD/互連件代替。可使用關於互連件、凸塊及其他結構之其他實施例。

如圖31中圖解說明，該材料264係用於一通過基板之通孔應用中。在另一實施例中，該材料264可為電阻性材料。如圖31中圖解說明，該互連件286與該導電部件316之間之電阻比該互連件284與該導電部件314之間之電阻高約3倍。在一進一步實施例中，該材料264之該等部分可以不同方式連接。舉例而言，該材料264之該等部分可以串聯連接而非平行連接以容許藉由使用不同連接組態而具有不同電阻值。

可形成其他電子組件。圖32包含一工件320之一部分之一截面圖之一圖解說明，該工件320包含一電容器。如圖解說明，該工件320包含具有主表面3232及3234之一晶粒基板322。該基板322在凹槽之間之部分對應於特徵，諸如先前描述之該等特徵之任意一或多者。沿該主表面3232形成一絕緣層3230；於該基板322內形成凹槽；且沿該等凹槽之側壁形成一絕緣層3212。該等凹槽係用一材料填充，且在此實施例中，用材料之一組合填充。循序形成一電容器電極層3242、一電容器介電層3244及另一電容器電極層3246以實質上填充該等凹槽。該電容器電極層3246及該電容器介電層3244係經圖案化以暴露該電容器電極層3242。

沈積並圖案化一ILD層3260以界定開口，且於該等開口內形成互連件3262及3264。該互連件3262直接地接觸該電容器電極層3242，且該互連件3264直接地接觸該電容器電極層3246。薄化該基板322，但在此特定實施例中，並未薄化至該等凹槽之底部。但是，該等凹槽延伸通過該基板322之大部分。至該等電容器電極之接觸係沿該基板322之相同側。

圖33包含一工件330之一部分之一截面圖之一圖解說明，該工件330包含一電容器。如圖解說明，該工件330包含具有主表面3332及3334之一晶粒基板332。該基板332在凹槽之間之部分對應於特徵，諸如先前描述之該等特徵之任意一或多者。沿該主表面3332形成一絕緣層3330；於該基板332內形成凹槽；且沿該等凹槽之側壁形成一絕緣層3312。該等凹槽係用一材料填充，且在此實施例中，用材料之一組合填充。循序形成一電容器電極層3342、一電容器介電層3344及另一電容器電極層3346以實質上填充該等凹槽。在此實施例中，較狹窄的凹槽開口(若使用)將在用電容器電極層3342填充時形成通過基板之通孔，且較寬的凹槽開口將形成電容器。該電容器電極層3346及該電容器介電層3344係經圖案化以暴露該電容器電極層3342。沈積並圖案化一ILD層3360以界定一開口，且於該開口內形成互連件3364。該互連件3364直接地接觸該電容器電極層3346。薄化該基板332，沈積一絕緣層3372，且移除該絕緣層3372及該絕緣層3312之部分以暴露沿該等凹槽之底部

之該電容器電極層3342之部分。沿相對於該互連件3364之該基板332之側形成金屬化3384。該金屬化3384與該電容器電極層3342直接接觸。至該等電容器電極層之接觸係沿該基板332之相對側。

在另一實施例中，與至其他電容器電極層之電接觸相比，可自相同側及不同側進行至一電容器電極層之電接觸。舉例而言，沿該晶粒基板之一側之金屬化可用以對該電容器電極供應一實質上恆定電壓(諸如 V_{DD} 或 V_{SS})，且亦對至少部分形成於該晶粒基板內之一主動組件(諸如對一場效電晶體之一源極或汲極)或一被動組件(諸如另一電容器、一電阻器或一個二極體)供應實質上恆定電壓。

圖34包含一工件340之一部分之一截面圖之一圖解說明，該工件340包含一個二極體。如圖解說明，該工件340包含具有主表面3432及3434之一晶粒基板342。該基板342在凹槽之間之部分對應於特徵，諸如先前描述之該等特徵之任意一或多者。沿該主表面3432形成一絕緣層3430；於該基板342內形成凹槽；且沿該等凹槽之側壁形成一絕緣層3412。該等凹槽係用一材料填充，且在此實施例中，用材料之一組合填充。循序形成具有一導電類型之一半導體層3442及具有相反導電類型之另一半導體層3446以實質上填充該等凹槽。在一實施例中，可選擇該等半導體層3442及3446之摻雜濃度以達成一期望的擊穿電壓。在一特定實施例中，該二極體可為一齊納二極體，該齊納二極體可為一靜電放電或其他過電壓保護電路之部分以提供一耗散電

流路徑以減小損壞積體電路內之更敏感電子組件之可能性。藉由使用該等凹槽之深度，該晶粒基板之較小表面面積可用於該保護電路。沈積並圖案化一ILD層3460以界定一開口，且於該開口內形成互連件3464。該互連件3464直接地接觸該電容器電極層3446。薄化該基板342，沈積一絕緣層3472，且移除該絕緣層3472及該絕緣層3412之部分以暴露沿該等凹槽之底部之該半導體層3442之部分。沿相對於該互連件3464之該基板342之側形成金屬化3482。該金屬化3482與該電容器電極層3442直接接觸。

圖35圖解說明其中圖解說明一螺旋電感器之一實施例。圖35包含類似於圖23中之該工件230之一工件350之一俯視圖。如圖35中圖解說明之實施例包含位在用一導電材料3542填充之凹槽內之特徵3534。互連件3562係該電感器之終端，且互連件3564提供該導電材料之一些部分之間之連接。因為該等互連件3562及3564係如圖解說明一樣可見，因此其等係用實線描繪。互連件3582係該電感器之另一終端，且互連件3584提供該導電材料之其他部分之間之連接。因為該等互連件3582及3584係沿該晶粒基板之相對側(如圖解說明不可見)，因此其等係用虛線描繪。

本文所描述之該等實施例係用以圖解說明可使用之一些潛在實體設計及電子器件組態。可選擇所選擇之特定實體設計及電子器件組態以滿足一特定應用之需要或期望。可在不脫離本文描述之該等概念之範疇之情況下使用其他被動電子組件及其他組態。在一進一步實施例中，該等電子

組件可為可熔鏈的形式。

如本文描述之實施例可容許以改良之機械穩定性形成一特徵。該機械穩定性可藉由比較經設計之實體佈局與在製造期間之一點處達成之實際設計結構而判定。若一凹槽之寬度係經設計以沿一特徵之諸側而實質上一致，而該實體結構中之實際寬度顯著不同，則該特徵可被考慮為機械不穩定。替代地，該機械穩定性可藉由比較在製造期間之一點處達成之結構之後之尺寸而判定。若一凹槽之寬度係經設計以沿一特徵之諸側而實質上一致，而該實體結構中之實際寬度顯著不一致，則該特徵可被考慮為機械不穩定。替代地，機械穩定性可藉由比較在製造期間之不同點處之實際實體結構之尺寸而判定。若一凹槽之寬度在一沉積或熱操作期間改變大於10%，則該特徵可被考慮為機械不穩定。替代地，該機械穩定性可在該等特徵扭曲、旋轉、彎曲或者在一後續沉積或熱操作期間改變形狀(僅藉由該特徵自身之氧化導致之其他改變)之情況下判定。若該特徵顯著改變形狀，則該特徵可被考慮為機械不穩定。因此，一特徵可在此特徵並未機械不穩定之情況下被考慮為機械穩定。

該特徵可包含顯著增加其對應的凹槽內之特徵之機械穩定性之一區段。舉例而言，參見圖2至圖10。替代地，該特徵可具有一環狀。舉例而言，參見圖11至圖13。對於兩組實施例，該特徵之形狀及該特徵與該晶粒基板之間之間隔在填充該凹槽前後可實質上相同。因此，電子組件可經

形成形狀更一致，不僅局部一致，而且跨該晶粒基板及在不同的生產批量之晶粒基板之間一致。此一致性容許更充分控制實際產品中之電子特性更接近經設計之電子特性。

如本文描述之實施例可利用垂直方向(即，深度)以容許在不佔用沿一晶粒基板之一主表面之此面積之情況下以相對較大的表面面積形成電子組件。對於一電容器，可達成一相對較大的電容，且該電容器可具有沿該晶粒基板之一單側或相對側之電連接。通過基板之通孔在一基板薄化之前可形成為一晶粒製造製程之部分。因此，可形成通過基板之通孔而沒有在薄化該晶粒基板之後形成通過基板之通孔時所發生的損害。

可使用許多不同組態使得形成於該等凹槽內之電子組件可以平行或串聯連接，且此等組態可在形成積體電路之互連件及金屬化時實現。因此，可使用於一蜂巢式電話中之一積體電路可具有用於一特定通信標準(例如，CDMA)之一組連接及用於另一特定通信標準(例如，GSM)之一不同組連接。

存在關於何時界定凹槽、形成特徵及何時填充該等凹槽(這被稱為凹槽及填充序列)之靈活性。在一實施例中，該凹槽及填充序列可在製程流程中初期執行，諸如在形成場隔離區域之前。在另一實施例中，該凹槽及填充序列可在形成場隔離區域之後及在該基板之一主表面上方形成任意永久層或結構於之前(例如，在該主表面上方形成一閘極介電層或閘極電極層之前)執行。在又另一實施例中，該

凹槽及填充序列可在積體電路之一互連層級之前執行或執行為積體電路之一互連層級之部分。在閱讀此說明書之後，熟悉此項技術者將意識到該凹槽及填充序列可整合於用於許多不同應用之一製程流程中。

許多不同態樣及實施例係可能的。該等態樣及該等實施例之一些在下文予以描述。在閱讀此說明書之後，熟悉此項技術者將意識到該等態樣及該等實施例僅係闡釋性且並不限制本發明之範疇。

在一第一態樣中，一電子裝置可包含一晶粒基板，該晶粒基板界定具有延伸實質上完全通過該晶粒基板之一深度之一第一凹槽；及安置於該第一凹槽內並與該晶粒基板隔開之一第一特徵，其中該第一特徵可沿該第一凹槽之深度之至少大部分延伸。從一俯視圖來看，該第一特徵包含一第一區段及可與該第一區段實質上相連之一第二區段，且與具有該第一區段而無第二區段之另一特徵相比，該第二區段可實質上增加該第一特徵之一機械穩定性。

在該第一態樣之一實施例中，該第一特徵包含一I型樑。在一特定實施例中，該I型樑具有為其寬度約1.5倍至2.5倍之一長度。在一更特定實施例中，該I型樑包含具有一區段寬度(S)之一支柱，且該第一凹槽具有一凹槽寬度(T)，且該I型樑之長度係在等於 $4S+3T$ 之一值之20%內。在另一實施例中，從一俯視圖來看，該第一特徵具有一Y形。在一特定實施例中，該第一特徵進一步包含一第三區段，且該第一、該第二及該第三區段具有實質上一相同長

度及寬度。

在該第一態樣之一進一步實施例中，該第一特徵之該第一或該第二區段具有區段寬度(S)，該第一凹槽具有一凹槽寬度(T)，且T係在約1.0倍至約5.0倍於S之一範圍中。在一特定實施例中，T係約1.3倍至約3.0倍於S。在另一進一步實施例中，該電子裝置進一步包含該第一凹槽內之一第一電子結構。在一特定實施例中，第一電子結構包含一被動組件或一通孔。在其他特定實施例中，該電子裝置進一步包含一第二特徵及一第二電子結構，其中該晶粒基板進一步界定與該第一凹槽隔開之一第二凹槽，該第二特徵係安置於該第二凹槽內並與該第一特徵隔開，該第二電子結構電浮動，且該第一電子結構係一電路之部分。

在該第一態樣之另一實施例中，該電子裝置進一步包含該第一凹槽內之一第二特徵，其中該第二特徵係與該第一特徵及該晶粒基板實質上等距。在一特定實施例中，該電子裝置包含一n軸饋通，其中n係至少2之一整數，且該n軸饋通包含該第一電子結構及該第二電子結構。

在一第二態樣中，一電子裝置可包含一晶粒基板，該晶粒基板界定具有延伸實質上完全通過該晶粒基板之一深度之一第一凹槽。該電子裝置亦可包含安置於該第一凹槽內並與該晶粒基板隔開之一第一特徵。該第一特徵可沿該第一凹槽之深度之至少大部分延伸。在相同高度處，該第一特徵及該晶粒基板可包含實質上一相同組成物及晶體定向。從一俯視圖來看，該第一特徵可具有一環狀。在該第

二態樣之一實施例中，該電子裝置進一步包含實質上填充藉由該第一特徵界定之一內部部分之一層。

在一第三態樣中，形成一電子裝置之一製程可包含形成一遮罩層於一晶粒基板之一第一主表面上方及蝕刻該晶粒基板以界定一第一特徵及包圍該第一特徵之一第一凹槽，其中該第一凹槽具有至少約40微米之一深度。從一俯視圖來看，該第一特徵可包含一第一區段及與該第一區段實質上相連之一第二區段，其中與具有該第一區段而無該第二區段之另一特徵相比，該第二區段可顯著增加該第一特徵之一機械穩定性。該製程亦可包含用一材料填充實質上所有該第一凹槽。

在該第三態樣之一實施例中，該製程進一步包含熱氧化該晶粒基板及該第一特徵，且在另一實施例中，該製程進一步包含沈積一介電材料。在又另一實施例中，填充實質上所有該第一凹槽包含沈積一第一多晶矽或含金屬材料。

在該第三態樣之一進一步實施例中，該製程進一步包含沿該晶粒基板之一第二主表面移除該晶粒基板之一部分以暴露該凹槽內之材料，其中該第二主表面係與該第一主表面相對。在一特定實施例中，蝕刻該晶粒基板亦界定其他特徵及包圍該等其他特徵之其他凹槽，其中該等其他特徵係與該第一特徵隔開，且該等其他凹槽係與該第一凹槽隔開；填充實質上所有該第一凹槽包含用材料填充實質上所有該等其他凹槽。該製程可進一步包含移除該材料之一部分以在該第一凹槽及該等其他凹槽內形成電子結構，且選

擇性地將該等電子結構之至少一些電連接在一起。在一更特定實施例中，在選擇性地將該等電子結構之至少一些電連接在一起之後，該電子結構之一特定電子結構電浮動。在又一進一步實施例中，該深度係至少約50微米。

注意到一般描述中的上述作業或實例並非全部必要；一特定作業之一部分可能並非必要；且可執行除所描述之作業之外之一或多個進一步作業。又進一步言之，列出作業之順序無須為執行該等作業之順序。

本文為清楚起見在諸單獨實施例之背景下所描述之某些特徵亦可以組合提供於一單一實施例中。相反地，為簡潔起見在一單一實施例之背景下描述之各種特徵亦可單獨或以任意子組合提供。進一步言之，提及以範圍指定之值時包含在該範圍內之每一值。

上文已關於特定實施例描述優勢、其他優點及解決問題之方法。然而，不應將該等優勢、該等優點、該等解決問題之方法、及可導致任意優勢、優點及解決方法發生或變得更顯著之任意特徵解釋為任意或所有申請專利範圍之一關鍵、必要或基本特徵。

本文所描述之該等實施例之說明書及圖解說明意欲提供對該等各種實施例之結構之一般瞭解。該說明書及該等圖解說明並非意欲用作使用本文描述之該等結構或方法之設備及系統之所有元件或特徵之一窮舉式及全面性描述。單獨實施例亦可以組合提供於一單一實施例中，且相反地，為簡潔起見在一單一實施例之背景下描述之各種特徵亦可

單獨或以任意子組合提供。進一步言之，提及以範圍指定之值時包含在該範圍內之每一值。熟悉此項技術者僅在閱讀此說明書之後可瞭解許多其他實施例。可使用其他實施例且該等實施例可源自本發明，使得在不脫離本發明之範疇下可作出一結構替代、邏輯替代或另一改變。因此，應將本發明視為闡釋性而非限制性。

【圖式簡單說明】

圖1包含使用於一先前技術電子裝置中之一結構之一俯視圖。(先前技術)。

圖2包含根據本文所描述之概念之一凹槽內之一特定特徵之一俯視圖。

圖3包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖4包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖5包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖6包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖7包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖8包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖9包含根據本文所描述之該等概念之另一凹槽內之另

一特定特徵之一俯視圖。

圖10包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖11包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖12包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖13包含根據本文所描述之該等概念之另一凹槽內之另一特定特徵之一俯視圖。

圖14包含根據本文所描述之該等概念之一凹槽內之一特定組特徵之一俯視圖。

圖15包含根據本文所描述之該等概念之另一凹槽內之另一特定組特徵之一俯視圖。

圖16包含根據本文所描述之該等概念之另一凹槽內之另一特定組特徵之一俯視圖。

圖17包含根據本文所描述之該等概念之另一凹槽內之另一特定組特徵之一俯視圖。

圖18包含根據本文所描述之該等概念之另一凹槽內之另一特定組特徵之一俯視圖。

圖19包含根據本文所描述之該等概念之另一凹槽內之另一特定組特徵之一俯視圖。

圖20包含根據本文所描述之該等概念之另一凹槽內之另一特定組特徵之一俯視圖。

圖21包含一同軸饋通之一俯視圖，該同軸饋通包含圖5

之該特徵。

圖22包含一個三軸饋通之一俯視圖，該三軸饋通包含圖5之該特徵。

圖23包含根據本文所描述之該等概念之一特定組凹槽內之一特定組特徵之一俯視圖。

圖24包含於一基板上形成層之後一工件之一部分之一截面圖之一圖解說明。

圖25包含圖24之該工件在蝕刻凹槽於該基板中後之一截面圖之一圖解說明。

圖26包含圖25之該工件在形成一襯墊絕緣層及用一材料填充該等凹槽之剩餘者之後之一截面圖之一圖解說明。

圖27包含圖26之該工件在形成並圖案化一絕緣層之後之一截面圖之一圖解說明。

圖28包含圖27之該工件在形成互連件之後之一截面圖之一圖解說明。

圖29包含圖28之該工件在移除該基板之一後側部分之後之一截面圖之一圖解說明。

圖30包含圖29之該工件在形成並圖案化一絕緣層且暴露該等凹槽內之該材料之部分之後之一截面圖之一圖解說明。

圖31包含圖30之該工件在形成底部凸塊及凸塊金屬化之後之一截面圖之一圖解說明。

圖32包含其中於該等凹槽內形成一電容器且至電容器電極之電連接係沿該基板之相同側之一工件之一部分之一截

面圖之一圖解說明。

圖33包含其中一電容器在該等凹槽內且至電容器電極之電連接係沿該基板之相對側之一工件之一部分之一截面圖之一圖解說明。

圖34包含其中一個二極體在該等凹槽內之一工件之一部分之一截面圖之一圖解說明。

圖35包含其中不同凹槽內之一導電材料之不同部分係以一特定配置電連接之一工件之一部分之一俯視圖之一圖解說明。

【主要元件符號說明】

10	晶粒基板
12	結構
14	中心特徵
16	環狀凹槽
18	襯墊氧化物
19	介電材料
20	工件
22	晶粒基板
24	特徵
26	凹槽
30	工件
32	晶粒基板
34	特徵
36	凹槽

40	工 件
42	晶 粒 基 板
44	特 徵
46	凹 槽
50	工 件
52	晶 粒 基 板
54	特 徵
56	凹 槽
60	工 件
62	晶 粒 基 板
64	特 徵
66	凹 槽
70	工 件
72	晶 粒 基 板
74	特 徵
76	凹 槽
80	工 件
82	晶 粒 基 板
84	特 徵
86	凹 槽
90	工 件
92	晶 粒 基 板
94	特 徵
96	凹 槽

100	工 件
102	晶 粒 基 板
104	特 徵
106	凹 槽
110	工 件
112	晶 粒 基 板
114	特 徵
116	凹 槽
119	凹 槽
120	工 件
122	晶 粒 基 板
124	特 徵
126	凹 槽
129	凹 槽
130	工 件
132	晶 粒 基 板
134	特 徵
136	凹 槽
139	凹 槽
140	工 件
141	特 徵
142	晶 粒 基 板
143	特 徵
145	特 徵

146	凹 槽
147	特 徵
150	工 件
152	晶 粒 基 板
156	凹 槽
160	工 件
162	晶 粒 基 板
166	凹 槽
170	工 件
172	晶 粒 基 板
176	凹 槽
180	工 件
182	晶 粒 基 板
186	凹 槽
190	工 件
192	晶 粒 基 板
196	凹 槽
200	工 件
202	晶 粒 基 板
206	凹 槽
210	工 件
212	晶 粒 基 板
216	凹 槽
219	環

220	工 件
222	晶 粒 基 板
226	凹 槽
230	工 件
232	晶 粒 基 板
241	工 件
242	區 段
243	晶 粒 基 板
244	區 段
246	區 段
247	遮 罩 層
248	區 段 寬 度
249	開 口
252	凹 槽
254	深 度
262	絕 緣 層
264	材 料
268	凹 槽 寬 度
272	絕 緣 層
274	開 口
276	開 口
284	互 連 件
286	互 連 件
302	絕 緣 層

304	開口
306	開口
314	導電部件
316	導電部件
320	工件
322	晶粒基板
330	工件
332	晶粒基板
340	工件
342	晶粒基板
342	區段
344	區段
346	區段
347	凹口
349	凹口
350	工件
382	總長度
384	總寬度
442	區段
444	區段
446	區段
448	區段寬度
468	凹槽寬度
542	區段

544	區 段
546	區 段
642	區 段
644	區 段
646	區 段
648	區 段
742	區 段
744	區 段
842	彎 曲 區 段
844	直 線 區 段
942	區 段
944	區 段
1040	垂 直 區 段
1042	水 平 區 段
1044	垂 直 區 段
1046	水 平 區 段
1048	垂 直 區 段
1512	特 徵
1514	部 分 特 徵
1516	部 分 特 徵
1518	部 分 特 徵
1532	特 徵
1534	部 分 特 徵
1536	部 分 特 徵

1552	特 徵
1554	部 分 特 徵
1556	部 分 特 徵
1572	特 徵
1574	部 分 特 徵
1576	部 分 特 徵
1578	部 分 特 徵
1641	特 徵
1642	特 徵
1643	特 徵
1644	特 徵
1645	特 徵
1646	特 徵
1741	特 徵
1742	特 徵
1743	特 徵
1744	特 徵
1745	特 徵
1746	特 徵
1841	特 徵
1941	特 徵
1942	特 徵
1943	特 徵
1944	特 徵

1945	特 徵
1991	環
1992	環
1993	環
1994	環
1995	環
2041	特 徵
2042	特 徵
2043	特 徵
2044	特 徵
2045	特 徵
2142	特 徵
2144	特 徵
2242	特 徵
2244	特 徵
2246	特 徵
2292	環
2294	環
2341	特 徵
2342	特 徵
2343	特 徵
2344	特 徵
2345	特 徵
2346	特 徵

2361	凹 槽
2362	凹 槽
2363	凹 槽
2364	凹 槽
2365	凹 槽
2366	凹 槽
2432	主 表 面
2434	主 表 面
2452	襯 墊 層 / 絕 緣 層
2454	中 止 層
2934	主 表 面
3212	絕 緣 層
3122	底 部 凸 塊 金 屬 化
3124	凸 塊 金 屬 化
3230	絕 緣 層
3232	主 表 面
3234	主 表 面
3242	電 容 器 電 極 層
3244	電 容 器 介 電 層
3246	電 容 器 電 極 層
3260	層 間 介 電 質 (ILD) 層 / 層 間 介 電 層
3262	互 連 件
3264	互 連 件
3312	絕 緣 層

3330	絕緣層
3332	主表面
3334	主表面
3342	電容器電極層
3344	電容器介電層
3346	電容器電極層
3360	層間介電質(ILD)層/層間介電層
3364	互連件
3372	絕緣層
3384	金屬化
3412	絕緣層
3430	絕緣層
3432	主表面
3434	主表面
3442	半導體層/電容器電極層
3446	半導體層
3460	層間介電質(ILD)層/層間介電層
3464	互連件
3472	絕緣層
3482	金屬化
3534	特徵
3542	導電材料
3562	互連件
3564	互連件

3582	互連件
3584	互連件

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：100121476

※申請日：100.6.20

※IPC 分類：H01L 23/12 (2006.01)

一、發明名稱：(中文/英文)

H01L 23/48 (2006.01)

包含在一凹槽中之特徵之電子裝置

ELECTRONIC DEVICE INCLUDING A FEATURE IN A TRENCH

二、中文發明摘要：

本發明係關於一種半導體基板，該半導體基板可經圖案化以界定一凹槽及一特徵。在一實施例中，該凹槽可經形成使得用一材料填充該凹槽之後，可在一基板薄化操作期間暴露該經填充之凹槽之一底部部分。在另一實施例中，該凹槽可用一熱氧化物填充。該特徵可具有減小該特徵與該凹槽之一壁之間之一距離將在後續處理期間改變之可能性之一形狀。該凹槽內可至少部分地形成一結構，其中該結構可藉由利用該凹槽之深度而具有一相對較大的面積。該結構可有用於製造電子組件，諸如被動組件及通過基板之通孔。可針對許多不同製程流程制定界定該等凹槽並形成該等結構之製程序列。

三、英文發明摘要：

A semiconductor substrate can be patterned to define a trench and a feature. In an embodiment, the trench can be formed such that after filling the trench with a material, a bottom portion of the filled trench may be exposed during a substrate thinning operation. In another embodiment, the trench can be filled with a thermal oxide. The feature can have a shape that reduces the likelihood that a distance between the feature and a wall of the trench will be changed during subsequent processing. A structure can be at least partly formed within the trench, wherein the structure can have a relatively large area by taking advantage of the depth of the trench. The structure can be useful for making electronic components, such as passive components and through-substrate vias. The process sequence to define the trenches and form the structures can be tailored for many different process flows.

七、申請專利範圍：

1. 一種電子裝置，其包括：

一晶粒基板，其界定具有延伸實質上完全通過該晶粒基板之一深度之一第一凹槽；及

一第一特徵，其安置於該第一凹槽內且與該晶粒基板隔開，其中：

該第一特徵沿該第一凹槽之該深度之至少大部分延伸；且

從一俯視圖來看，該第一特徵包括一第一區段及實質上與該第一區段相連之一第二區段，其中與具有該第一區段而無該第二區段之另一特徵相比，該第二區段顯著增加該第一特徵之一機械穩定性。

2. 如請求項1之電子裝置，其中從一俯視圖來看，該第一特徵包含一I型樑。
3. 如請求項1之電子裝置，其中從一俯視圖來看，該第一特徵具有一Y形。
4. 如請求項1之電子裝置，其進一步包括該第一凹槽內之一第一電子結構。
5. 如請求項4之電子裝置，其中該第一電子結構包括一被動組件。
6. 如請求項4之電子裝置，其中該第一電子結構包括一通孔。
7. 如請求項4之電子裝置，其進一步包括一第二特徵及一第二電子結構，其中：

該晶粒基板進一步界定與該第一凹槽隔開之一第二凹槽；

該第二特徵係安置於該第二凹槽內且與該第一特徵隔開；

該第二電子結構電浮動；且

該第一電子結構係一電路之一部分。

8. 一種電子裝置，其包括：

一晶粒基板，其界定具有延伸實質上完全通過該晶粒基板之一深度之一第一凹槽；

一第一特徵，其安置於該第一凹槽內且與該晶粒基板隔開，其中：

該第一特徵沿該第一凹槽之該深度之至少大部分延伸；

在一相同高度處，該第一特徵及該晶粒基板包括實質上一相同組成物及晶體定向；且

從一俯視圖來看，該第一特徵具有一環狀。

9. 一種形成一電子裝置之製程，其包括：

在一晶粒基板之一第一主表面上方形成一遮罩層；

蝕刻該晶粒基板以界定一第一特徵及包圍該第一特徵之一第一凹槽，其中：

該第一凹槽具有至少約40微米之一深度；且

從一俯視圖來看，該第一特徵包括一第一區段及實質上與該第一區段相連之一第二區段，其中與具有該第一區段而無該第二區段之另一特徵相比，該第二區

段顯著增加該第一特徵之一機械穩定性；及

執行一操作，該操作包含：

用一材料填充實質上所有該第一凹槽；或

熱氧化該特徵。

10. 如請求項9之製程，其進一步包括沿該晶粒基板之一第二主表面移除該晶粒基板之一部分以暴露該凹槽內之該材料，其中該第二主表面係與該第一主表面相對。

八、圖式：

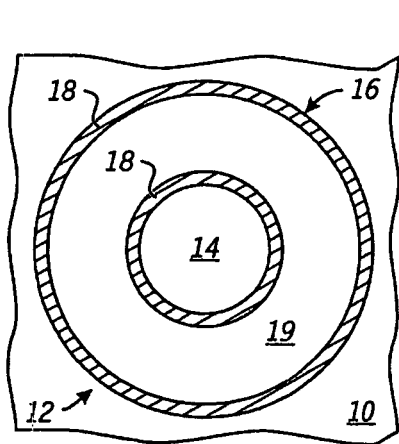


圖 1

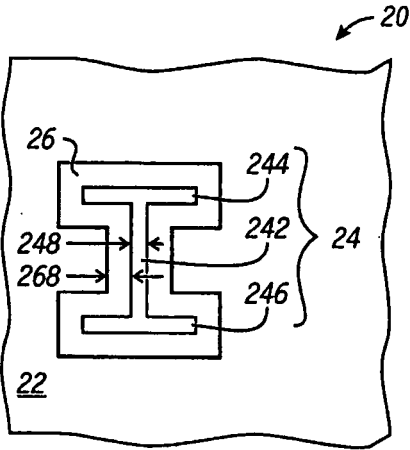


圖 2

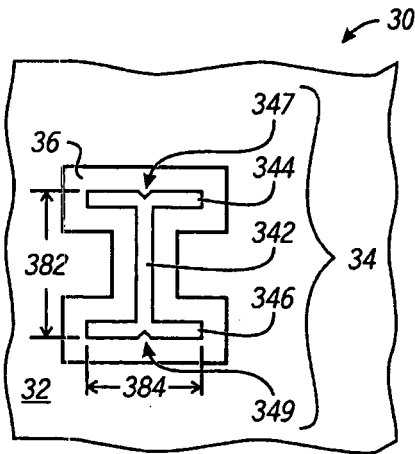


圖 3

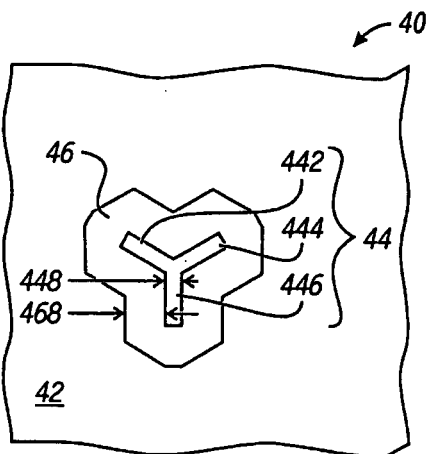


圖 4

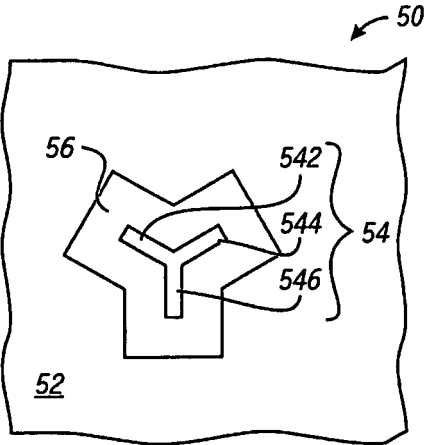


圖 5

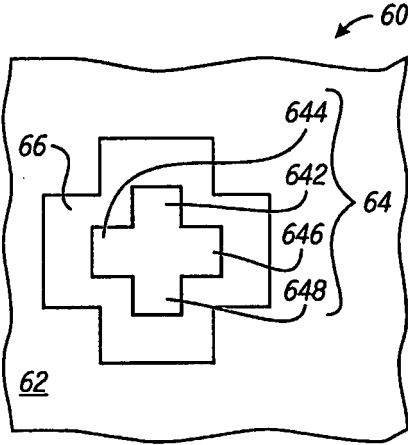


圖 6

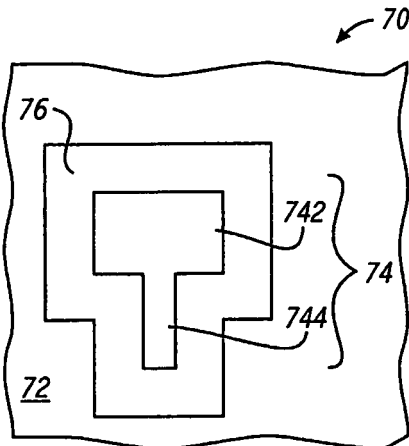


圖 7

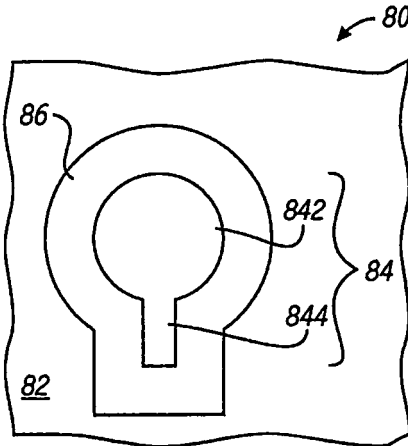


圖 8

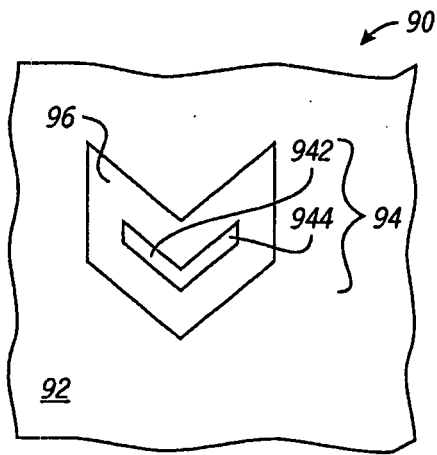


圖 9

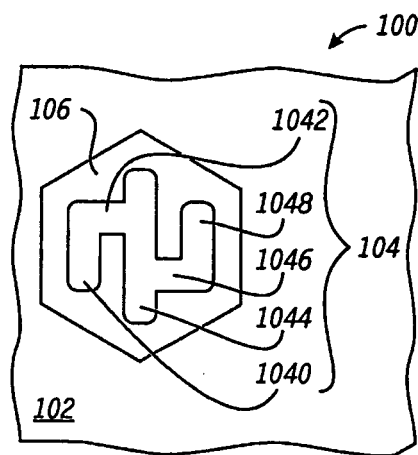


圖 10

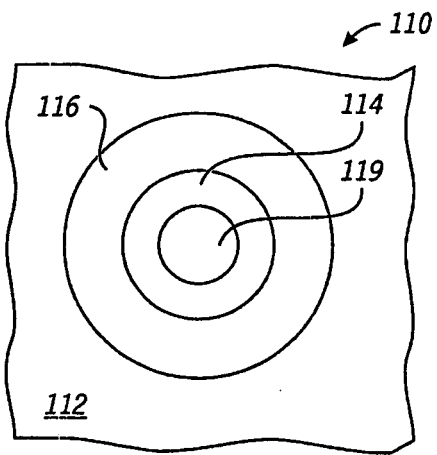


圖 11

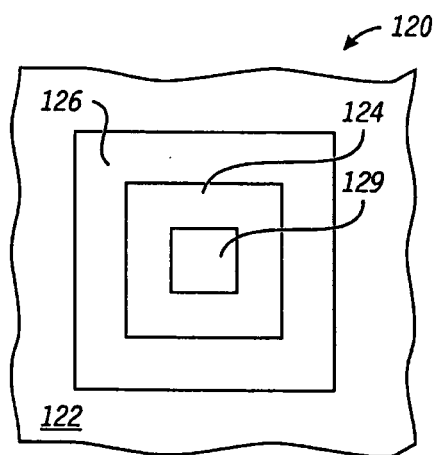


圖 12

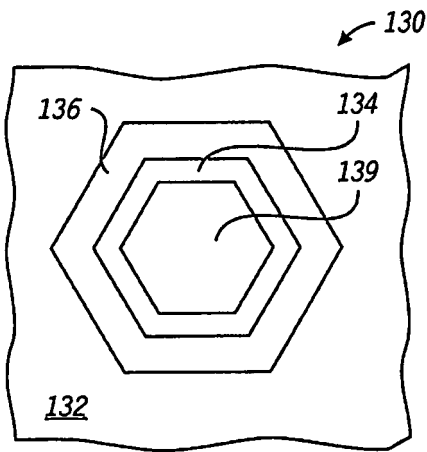


圖 13

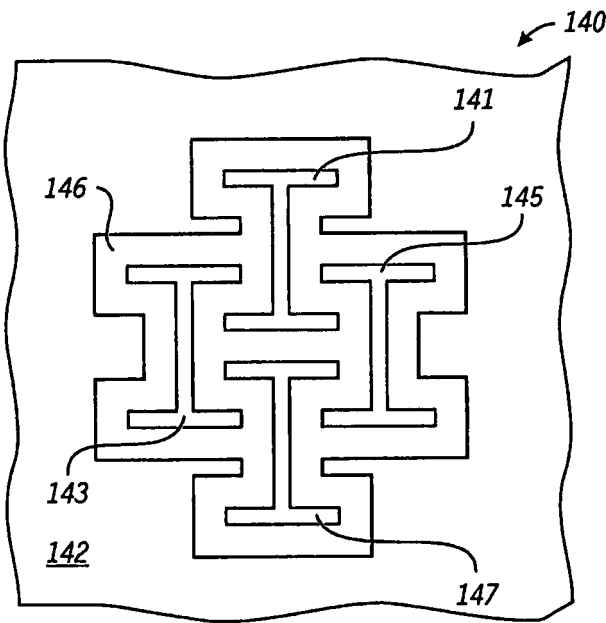


圖 14

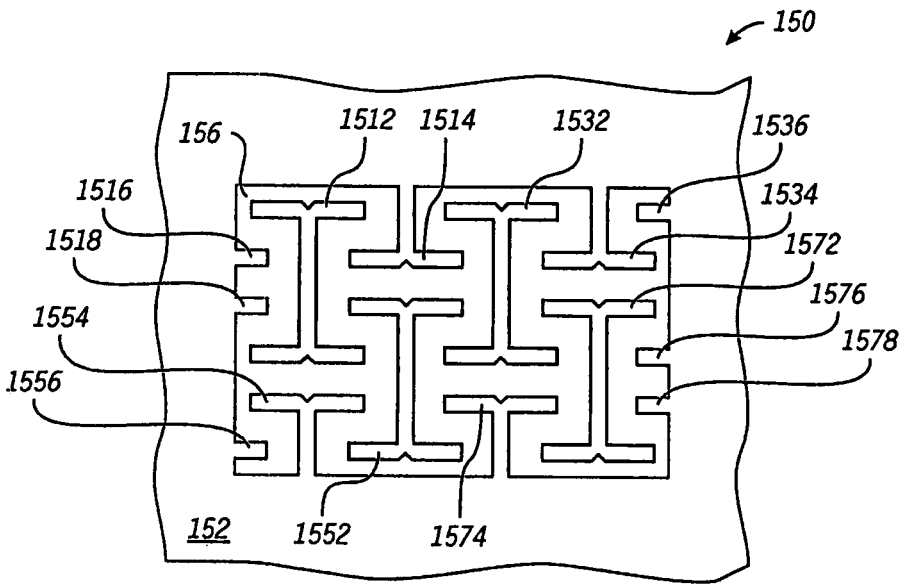


圖 15

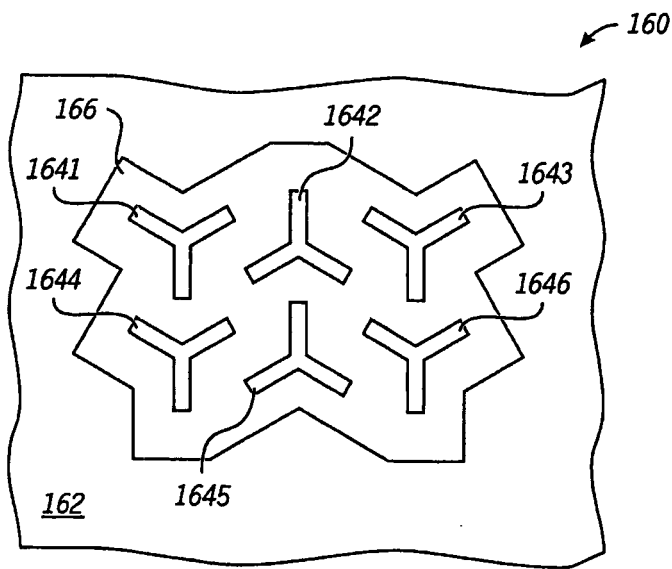


圖 16

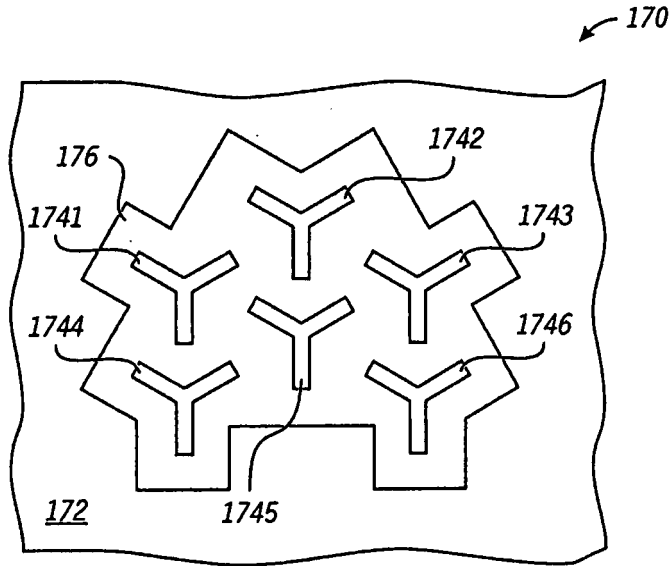


圖 17

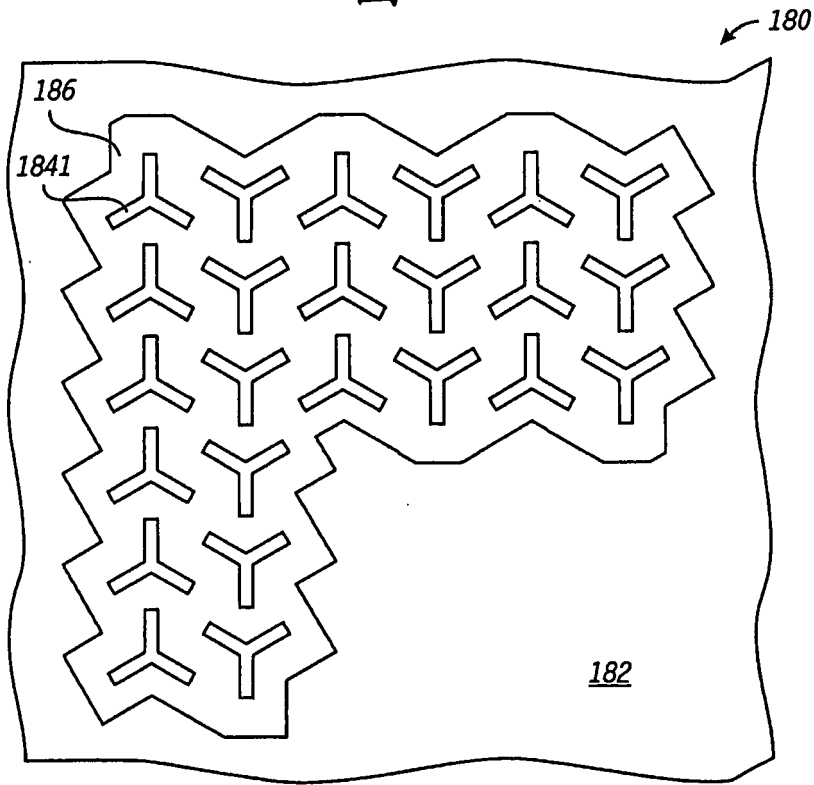


圖 18

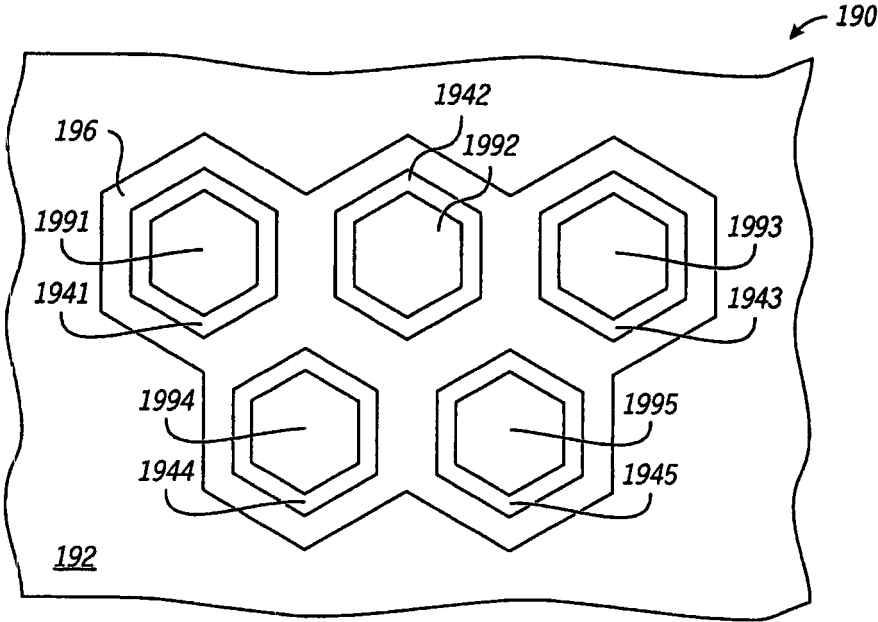


圖 19

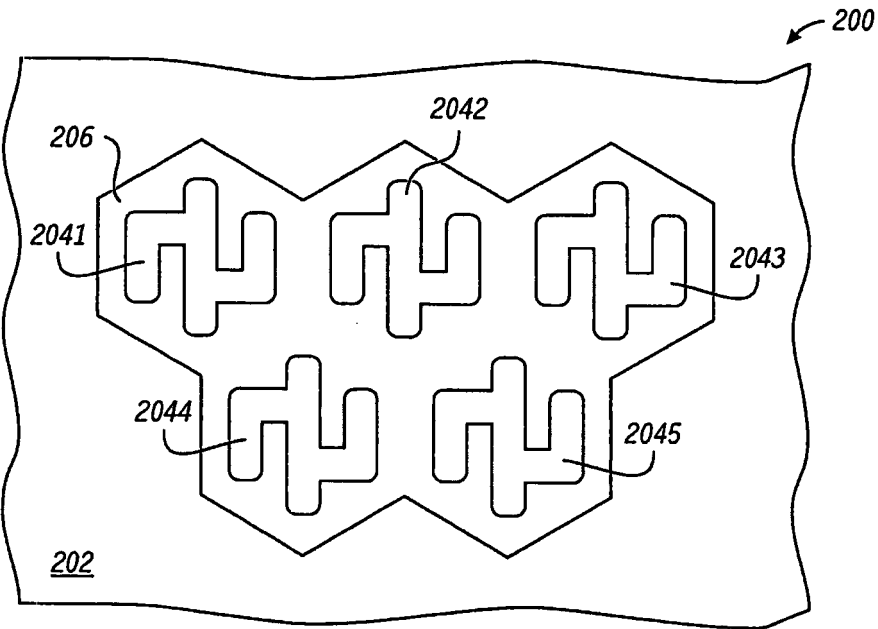


圖 20

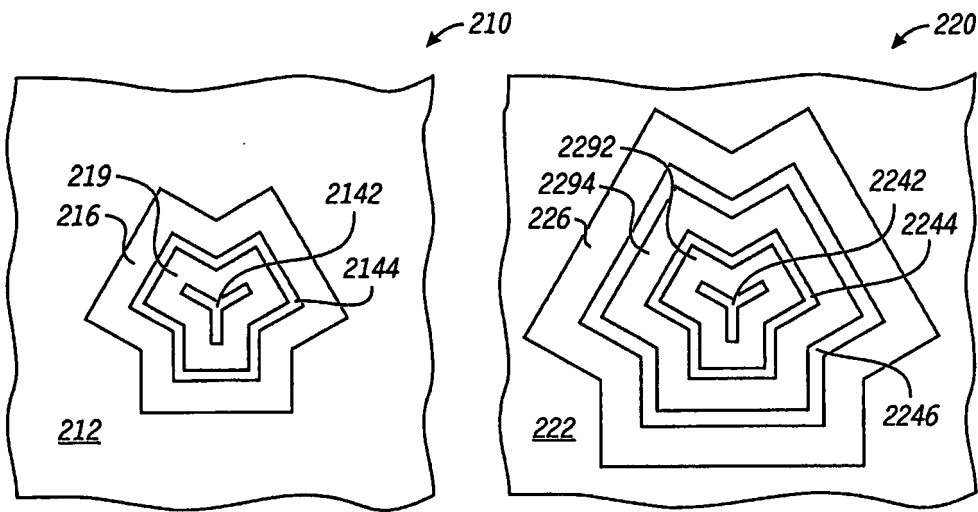


圖 21

圖 22

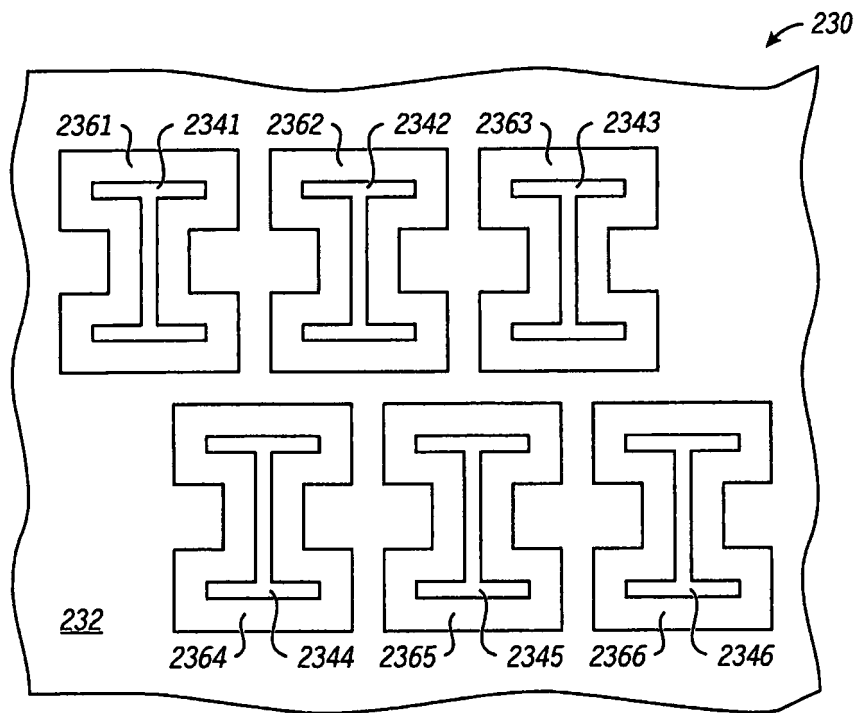


圖 23

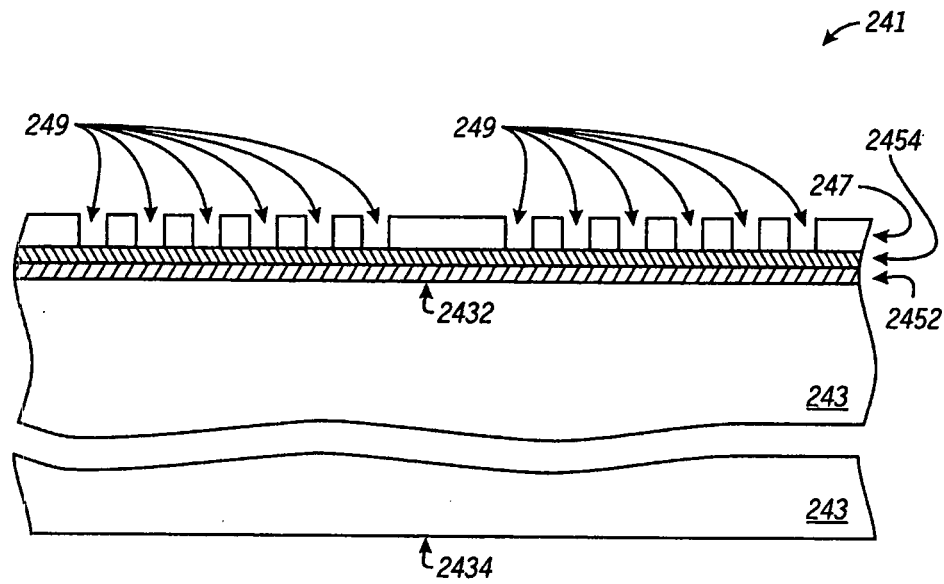


圖 24

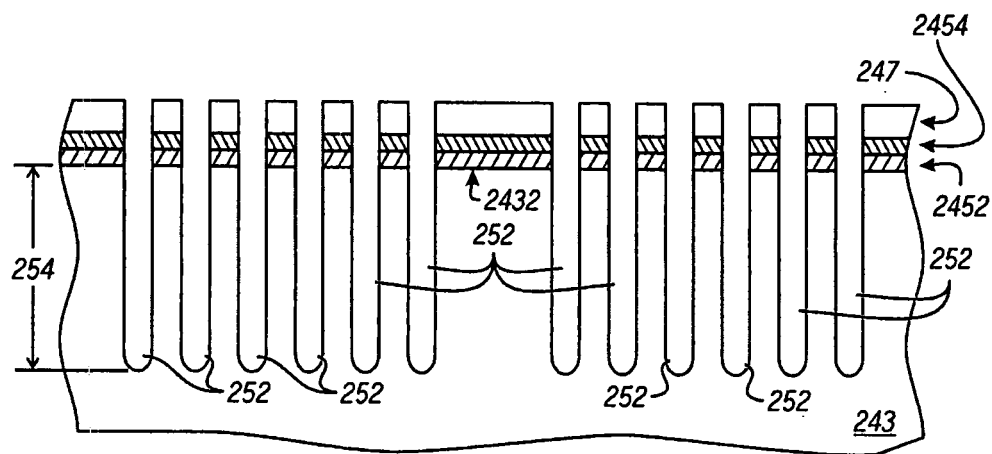


圖 25

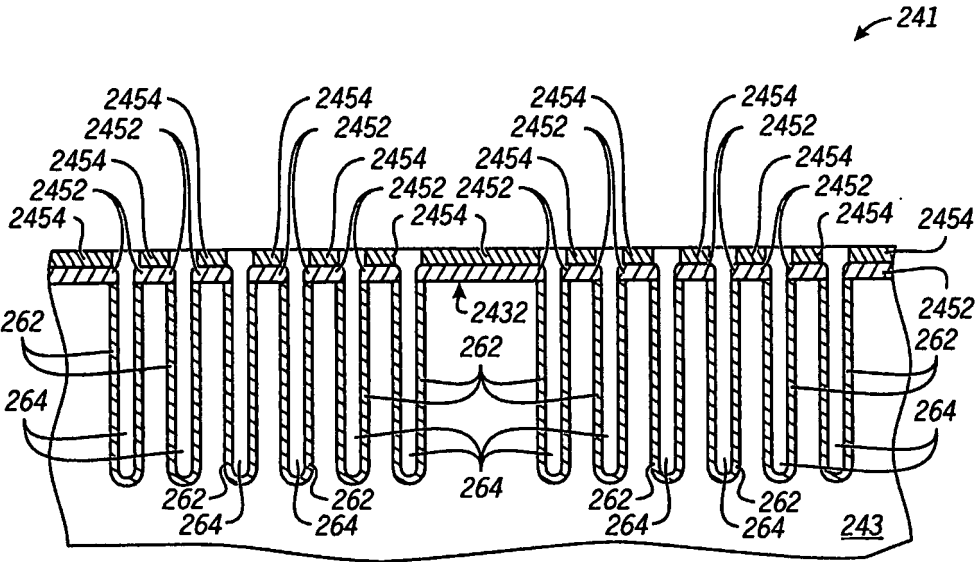


圖 26

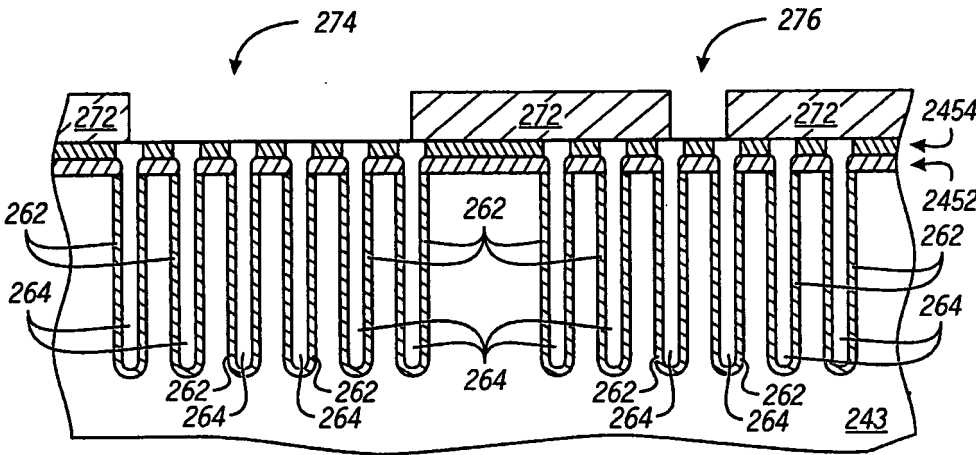


圖 27

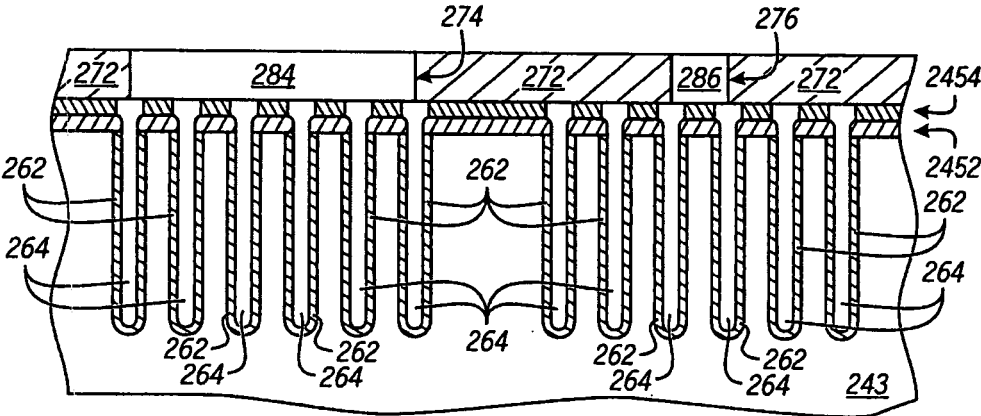


圖 28

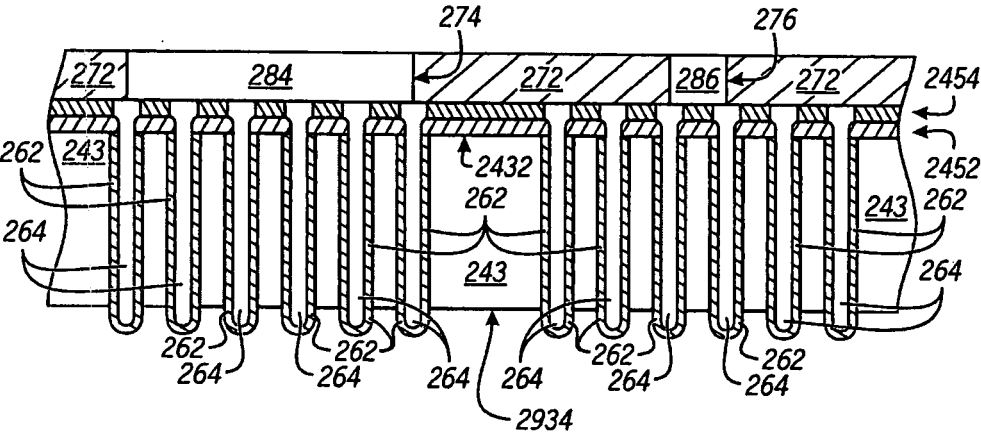


圖 29

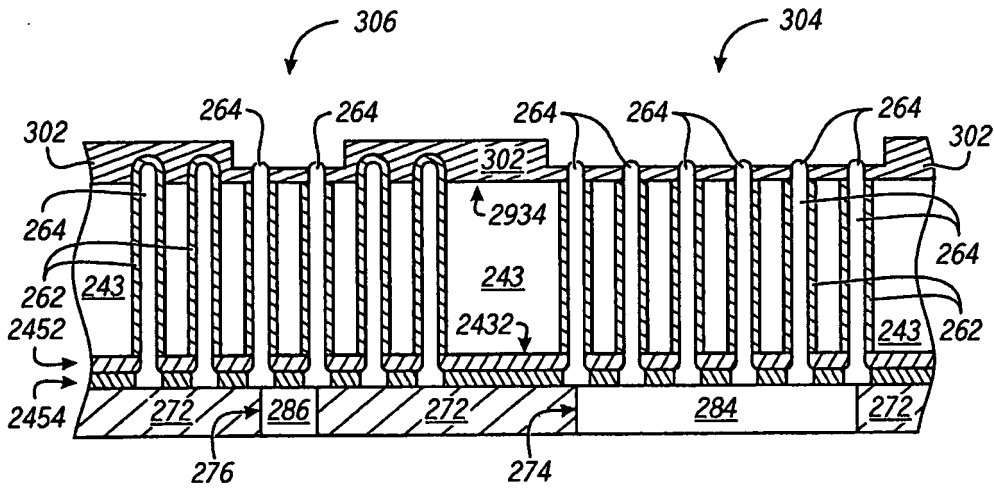


圖 30

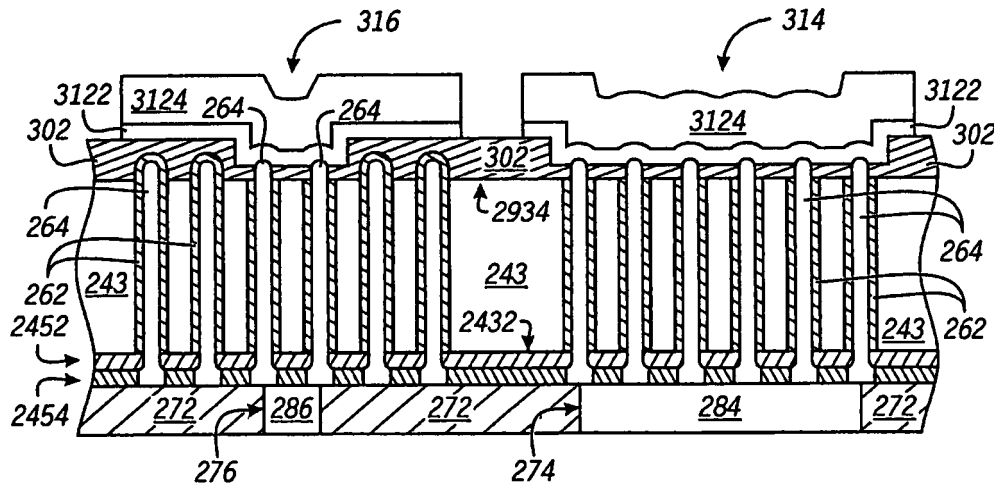


圖 31

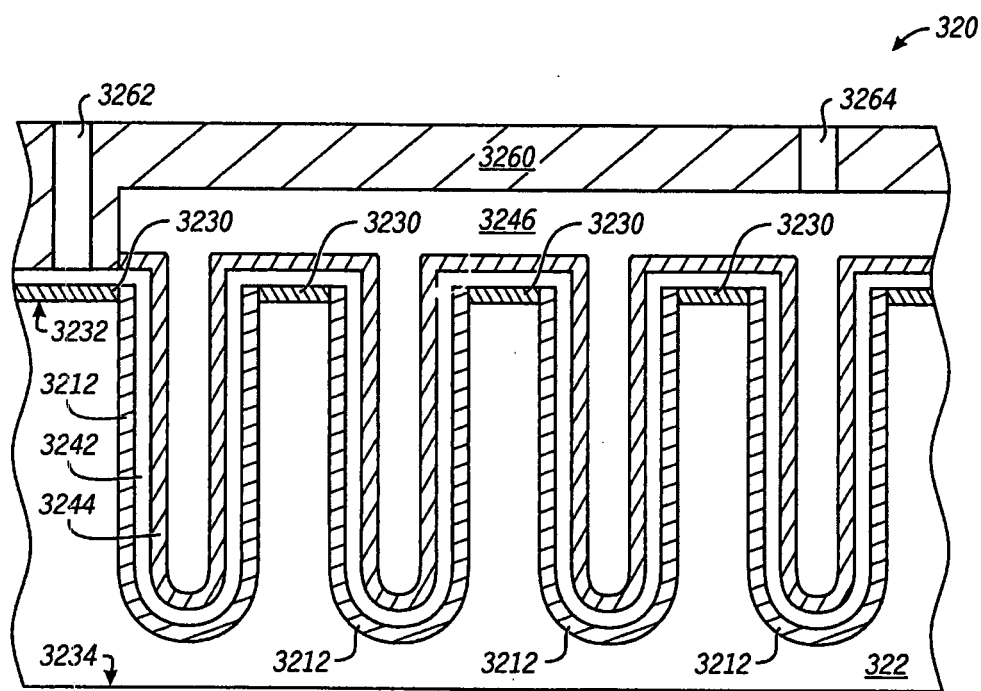


圖 32

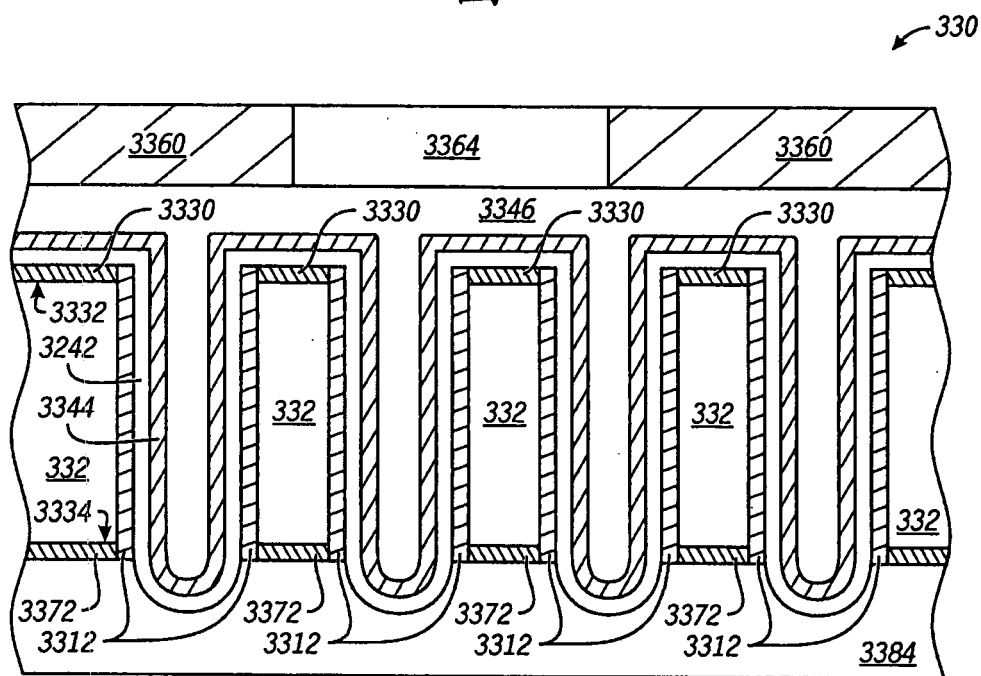


圖 33

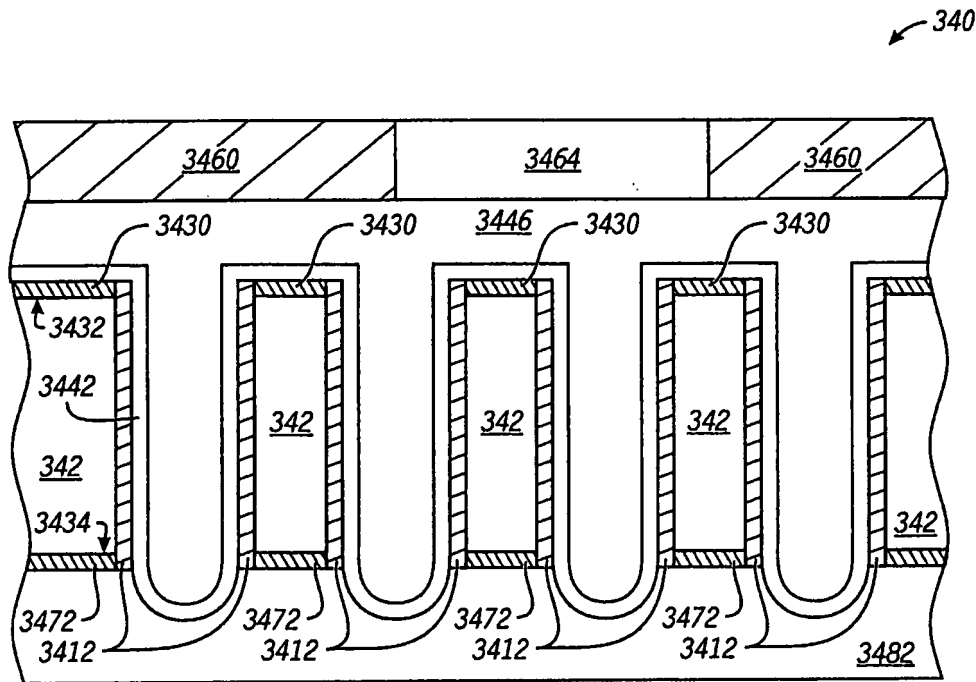


圖 34

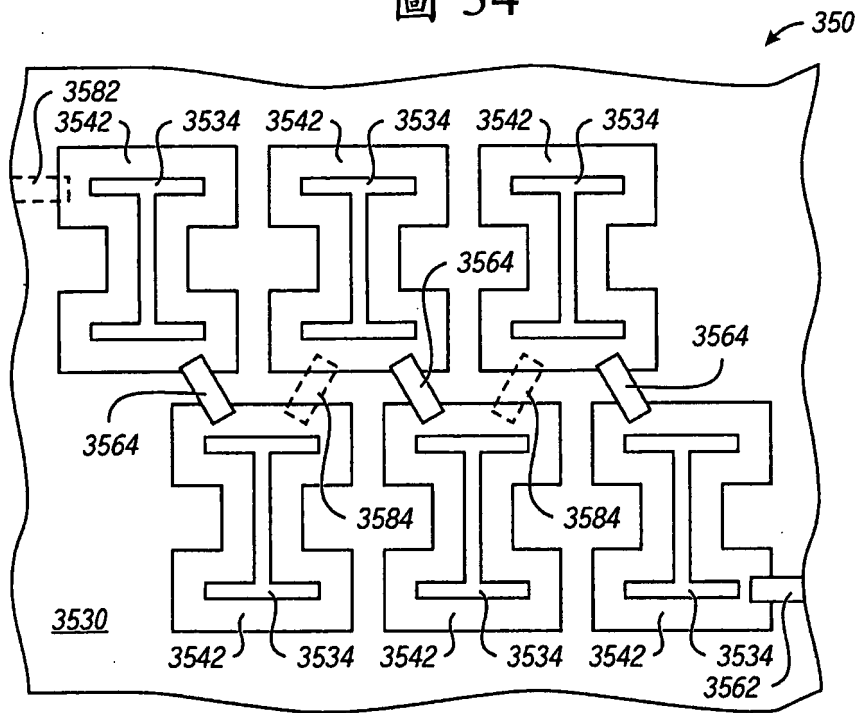


圖 35

四、指定代表圖：

(一)本案指定代表圖為：第 (14) 圖。

(二)本代表圖之元件符號簡單說明：

140	工 件
141	特 徵
142	晶 粒 基 板
143	特 徵
145	特 徵
146	凹 槽
147	特 徵

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)