

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成20年10月2日(2008.10.2)

【公表番号】特表2008-521229(P2008-521229A)

【公表日】平成20年6月19日(2008.6.19)

【年通号数】公開・登録公報2008-024

【出願番号】特願2007-541957(P2007-541957)

【国際特許分類】

H 0 1 L 21/02 (2006.01)

H 0 1 L 27/12 (2006.01)

H 0 1 L 21/762 (2006.01)

H 0 1 L 21/76 (2006.01)

H 0 1 L 21/265 (2006.01)

【F I】

H 0 1 L 27/12 E

H 0 1 L 27/12 L

H 0 1 L 21/02 B

H 0 1 L 21/76 D

H 0 1 L 21/76 R

H 0 1 L 21/265 J

H 0 1 L 21/265 F

【手続補正書】

【提出日】平成20年8月13日(2008.8.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ハイブリッド S O I 基板材料を形成する方法であって、

第 1 の結晶配向の上部 S i 含有層及び第 2 の結晶配向の下部 S i 含有層を含む積層体を準備するステップであって、前記第 1 の結晶配向は前記第 2 の結晶配向とは異なる、ステップと、

前記積層体内にイオンを注入し、内部にイオン・リッチ注入領域を形成するステップと

、

前記イオン・リッチ注入領域内のイオンが前記積層体内への埋込み絶縁領域の形成を促進する温度まで、該積層体を加熱するステップとを含む方法。

【請求項 2】

前記積層体を準備する前記ステップは、少なくとも前記上部 S i 含有層を含む第 1 のウェハと、少なくとも前記下部 S i 含有層を含む第 2 のウェハとを選択し、接合するステップを含む、請求項 1 に記載の方法。

【請求項 3】

前記接合するステップは、前記第 1 及び第 2 のウェハを互いに緊密に接触させ、随意的に外力を加え、15℃から40℃、最大で400℃までの温度でアニールするステップを含む、請求項 2 に記載の方法。

【請求項 4】

前記アニールするステップの後、接合強化アニール・プロセスをさらに含む、請求項 3 に記載の方法。

【請求項 5】

前記接合するステップの後、前記上部 Si 含有層を薄層化するステップをさらに含む、請求項 2 に記載の方法。

【請求項 6】

前記薄層化するステップは、接合するステップの前に前記上部 Si 含有層内にイオンを注入し、接合するステップの後に分離アニール・ステップを行うこと、研削、研磨、エッチング、気体反応又は注入、及び平坦化のうちの少なくとも 1 つを含む、請求項 5 に記載の方法。

【請求項 7】

前記第 1 及び第 2 の結晶配向は、(110)、(111)、(100)、(422)、(311)、(521) 及び Si 含有材料の任意の他の長軸又は短軸から選択される、請求項 1 に記載の方法。

【請求項 8】

前記注入するステップは、ブランケット・イオン注入プロセスまたはマスクされたイオン注入プロセスを含む、請求項 1 に記載の方法。

【請求項 9】

前記注入するステップは、酸素イオン、窒素イオン、NO イオン、不活性ガス、又はこれらの混合物の 1 つを含む、請求項 1 に記載の方法。

【請求項 10】

前記イオン・リッチ注入領域は、 1×10^{22} 原子/cm³ 又はそれより高い濃度を有する、請求項 1 に記載の方法。

【請求項 11】

前記イオン・リッチ注入領域は、損傷領域と、随意的なより浅いアモルファス領域とを含む、請求項 1 に記載の方法。

【請求項 12】

前記注入するステップは、前記イオン・リッチ注入領域が主として前記上部 Si 含有層内または前記下部 Si 含有層内に配置される、或いは前記上部 Si 含有層と前記下部 Si 含有層との界面を貫通して配置されるように行われる、請求項 1 に記載の方法。

【請求項 13】

前記注入するステップは、ベースイオン注入ステップ及び第 2 のイオン注入ステップを含み、前記第 2 のイオン注入は、前記ベースイオン注入ステップより低い温度で行われる、請求項 12 に記載の方法。

【請求項 14】

前記注入するステップは、ベースイオン注入ステップ及び低ドーズ量注入ステップを含み、前記低ドーズ量注入ステップは、 4×10^{17} 原子/cm² 又はそれより少ないイオン・ドーズ量を用いて行われる、請求項 1 に記載の方法。

【請求項 15】

前記加熱するステップは、酸素含有雰囲気中で、900℃から1350℃までの温度で行われるアニール・プロセスである、請求項 1 に記載の方法。

【請求項 16】

前記酸素含有雰囲気は、不活性ガス、塩素含有雰囲気、又はこれらの混合物をさらに含む、請求項 15 に記載の方法。

【請求項 17】

前記埋込み絶縁領域は、前記上部 Si 含有層又は前記下部 Si 含有層の少なくとも一方の中に、或いは該上部 Si 含有層と該下部 Si 含有層との間に位置する界面を貫通して配置される、請求項 1 に記載の方法。

【請求項 18】

少なくとも前記上部 Si 含有層は、同位体的に純粋である、請求項 1 に記載の方法。

【請求項 19】

前記上部 Si 含有層の上に歪み半導体を形成するステップをさらに含む、請求項 1 に記載の方法。

【請求項 20】

第 1 の結晶配向の上部 Si 含有層及び第 2 の結晶配向の下部 Si 含有層を含む積層体であって、前記第 1 の結晶配向は前記第 2 の結晶配向とは異なる、積層体と、

前記上部 Si 含有層又は前記下部 Si 含有層の少なくとも一方の中に、或いは該上部 Si 含有層と該下部 Si 含有層との間に位置する界面を貫通して配置された埋込み絶縁領域とを備えるハイブリッド SOI 基板材料。

【請求項 21】

前記下部 Si 含有層及び前記上部 Si 含有層は、Si、SiGe、SiC、SiGeC、予め形成された SOI、予め形成された SiGe オン・インシュレータ及び層状構造体から成る群から選択される、同じ又は異なるシリコン含有半導体材料を含む、請求項 20 に記載のハイブリッド SOI 基板材料。

【請求項 22】

前記埋込み絶縁領域は、前記上部 Si 含有層内または前記下部 Si 含有層内に存在する、あるいは前記界面を貫通して存在する、請求項 20 に記載のハイブリッド SOI 基板材料。

【請求項 23】

前記上部 Si 含有層の一部は、前記埋込み絶縁領域の下方に配置される、または前記下部 Si 含有層の一部は、前記埋込み絶縁領域の上方に配置される、請求項 22 に記載のハイブリッド SOI 基板材料。

【請求項 24】

前記上部 Si 含有層の表面上に配置された歪み半導体層をさらに備える、請求項 20 に記載のハイブリッド SOI 基板材料。