

(19)대한민국특허청(KR)

(12) 등록특허공보(B1)

(51) 。 Int. Cl. ⁷ H04N 5/66		(45) 공고일자	2005년09월27일
		(11) 등록번호	10-0516893
		(24) 등록일자	2005년09월15일
(21) 출원번호	10-2003-0051501	(65) 공개번호	10-2005-0012517
(22) 출원일자	2003년07월25일	(43) 공개일자	2005년02월02일
(73) 특허권자	엘지전자 주식회사 서울특별시 영등포구 여의도동 20번지		
(72) 발명자	박종범 경기도과천시별양동3번지주공아파트170동403호		
(74) 대리인	정종욱 조담		

심사관 : 이진익

(54) 모니터의 영상신호 스케일러 및 그의 제어방법

요약

입력 샘플링 클럭신호에 동기되지 않으면서 특정 주파수로 고정된 클럭신호로 입력 영상신호의 포맷을 평판 표시패널에 표시할 수 있는 포맷으로 변환한다.

입력 샘플링 클럭신호에 따라 입력 영상신호를 평판 표시패널의 수평 크기에 적합하게 확대 또는 축소하는 수평 스케일러와, 수평 스케일러에서 출력되는 영상신호를 저장하는 라인 메모리와, 입력 영상신호의 포맷을 판단하고 판단한 포맷에 따라 수평 동기신호 및 액티브 영역신호의 발생을 제어하는 제어부와, 미리 설정된 고정 주파수의 클럭신호를 발생하는 클럭신호 발생부와, 제어부의 제어에 따라 클럭신호 발생부의 클럭신호를 카운트하면서 수평 동기신호를 발생하는 수평 동기신호 발생부와, 제어부의 제어에 따라 클럭신호 발생부의 클럭신호를 카운트하면서 액티브 영역신호를 발생하여 라인 메모리를 인에이블시키는 액티브 영역신호 발생부와, 라인 메모리가 인에이블될 경우에 클럭신호 발생부가 발생한 클럭신호로 라인 메모리에 저장된 영상신호를 처리하여 수직 방향으로 평판 표시패널의 수직 크기에 적합하게 확대 또는 축소하는 수직 스케일러를 구비한다.

대표도

도 5

색인어

모니터, 영상신호, 포맷변환, 스케일러, 컴퓨터

명세서

도면의 간단한 설명

도 1은 영상신호의 구성을 설명하기 위한 도면.

도 2a 및 도 2b는 'AU 옵트로닉스'의 17인치 LCD 패널의 특성을 보인 도표.

도 3은 영상신호의 포맷에 따른 입력 라인의 길이와 출력 라인의 길이의 관계를 보인 도표.

도 4는 영상신호의 포맷에 따른 출력라인의 길이 및 출력 라인의 사이클을 보인 도표.

도 5는 본 발명의 영상신호 스케일러의 일 실시 예를 보인 블록도.

도 6a 및 도 6b는 본 발명에 따라 발생하는 수평 동기신호 및 액티브 영역신호를 설명하기 위한 파형도.

도 7은 본 발명의 영상신호 스케일러의 다른 실시 예를 보인 블록도.

도 8은 본 발명의 영상신호 스케일러의 제어방법을 보인 신호흐름도.

도면의 주요 부분에 대한 부호의 설명

100 : 수평 스케일러 110 : 라인 메모리

120 : 제어부 130 : 클럭신호 발생부

140 : 수평 동기신호 발생부 150 : 액티브 영역신호 발생부

160 : 수직 스케일러

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 컴퓨터로부터 입력되는 소정 포맷의 영상신호를 LCD(Liquid Crystal Display) 등과 같은 평판 표시패널에 표시하는 모니터에 있어서, 입력되는 영상신호의 포맷을 평판 표시패널의 화면 크기에 적당한 포맷으로 변환하는 모니터의 영상신호 스케일러 및 그의 제어방법에 관한 것이다.

일반적으로 컴퓨터에서 출력되는 영상신호는 XGA(Extended Graphics Array), SXGA(Super XGA) 및 UXGA(Ultra XGA) 등을 비롯하여 여러 가지의 포맷이 있고, 이들 포맷에 따라 영상신호의 수평 동기신호 및 수직 동기신호의 주파수가 모두 상이하다. 그러므로 상기 컴퓨터에서 출력되는 영상신호를 입력받아 평판 표시패널에 표시하는 모니터는 영상신호 스케일러를 구비하여 상기한 여러 가지 포맷의 영상신호를 평판 표시패널의 화면 크기에 적당하게 변환하고 있다.

종래의 영상신호 스케일러로서는 미국특허 제6,459,426호가 알려져 있다. 상기 종래의 기술에 따르면, 클럭신호 발생부가 입력 샘플링 클럭신호에 동기되는 출력 샘플링 클럭신호를 생성하고, 그 출력 샘플링 클럭신호에 따라 평판 표시패널의 크기에 적당하게 영상신호를 수평 및 수직으로 확대 또는 축소시키는 것이다.

예를 들면, 컴퓨터에서 출력되는 영상신호의 포맷이 1024 X 768 @ 60Hz(여기서, 60Hz는 수직동기신호의 주파수임)이고, 그 영상신호 포맷을 모니터가 1280 X 1024 @ 60Hz로 변환하여 평판 표시패널의 화면에 표시한다고 가정하면, 상기 1024 X 768 @ 60Hz에 따른 입력 샘플링 클럭신호의 주파수는 65MHz(15.4ns)이고, 입력 라인당 샘플링 수는 1344개로서 입력 라인의 시간축 길이는 $1344 \times 15.4\text{ns} = 20.677\mu\text{s}$ 이 되므로 입력 라인의 수/출력 라인의 수는 $768/1024 = 0.75$ 이고, 따라서 스케일링을 위한 출력라인의 시간축 길이는 $20.677\mu\text{s} \times 0.75 = 15.508\mu\text{s}$ 가 된다.

그리고 1280 X 1024 @ 60Hz에 따른 출력 라인당 샘플링 수는 1688개이므로 출력 샘플링 클럭신호의 주기는 $15.508\mu s / 1688 = 9.19ns$ 이고, 입력 샘플링 클럭신호의 주기/출력 샘플링 클럭신호의 주기는 $15.4ns / 9.19ns = 1.676$ 이 된다.

따라서 1024 X 768 @ 60Hz의 포맷인 영상신호를 1280 X 1024 @ 60Hz로 변환하여 평판 표시패널에 표시할 경우에 입력 샘플링 클럭신호의 주기/출력 샘플링 클럭신호의 주기가 1.676인 9.19ns의 주기를 가지는 출력 샘플링 클럭신호를 생성하여 사용해야 된다.

또한 입력되는 영상신호가 다른 포맷을 가질 경우에 상기와는 다른 주기를 가지는 출력 샘플링 클럭신호를 생성하여 사용해야 된다.

그러므로 종래의 영상신호 스케일러는 입력 샘플링 클럭신호에서 출력 샘플링 클럭신호를 생성하기 위해서는 입력 샘플링 클럭신호와 동기되면서 입력되는 영상신호의 포맷과 평판 표시패널에 표시하는 영상신호의 포맷에 따른 해당 주기의 클럭신호를 발생하도록 매우 정밀하게 설계된 영상신호 스케일러 전용의 클럭신호 발생부를 필요로 하는 것으로서 그 클럭신호 발생부의 제조가 매우 어렵고, 고가로서 모니터의 생산원가가 상승하게 되는 등의 여러 가지 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 영상신호 스케일러의 전용으로 입력 샘플링 클럭신호에 동기되는 클럭신호 발생부를 사용하지 않고, 입력 샘플링 클럭신호에 동기되지 않으면서 특정 주파수로 고정되어 있는 클럭신호로 입력되는 영상신호의 포맷을 평판 표시패널에 표시할 수 있는 포맷으로 변환하는 모니터의 영상신호 스케일러 및 그의 제어방법을 제공하는데 있다.

이러한 목적을 가지는 본 발명의 영상신호 스케일러는 입력 샘플링 클럭신호에 동기되는 클럭신호 발생부를 사용하지 않고, 클럭신호 발생부에서 발생하는 고정된 주파수를 가지는 클럭신호로 영상신호를 평판 표시패널에 따른 포맷으로 변환하는 것으로서 입력 샘플링 클럭신호에 따라 입력 영상신호를 평판 표시패널의 수평 크기에 적합하게 확대 또는 축소하는 수평 스케일러와, 상기 수평 스케일러에서 출력되는 영상신호를 저장하는 라인 메모리와, 입력 영상신호의 포맷을 판단하고 판단한 포맷에 따라 수평 동기신호 및 액티브 영역신호의 발생을 제어하는 제어부와, 미리 설정된 고정 주파수의 클럭신호를 발생하는 클럭신호 발생부와, 상기 제어부의 제어에 따라 상기 클럭신호 발생부의 클럭신호를 카운트하면서 수평 동기신호를 발생하는 수평 동기신호 발생부와, 상기 제어부의 제어에 따라 상기 클럭신호 발생부의 클럭신호를 카운트하면서 액티브 영역신호를 발생하여 상기 라인 메모리를 인에이블시키는 액티브 영역신호 발생부와, 상기 라인 메모리가 인에이블될 경우에 상기 클럭신호 발생부가 발생한 클럭신호로 라인 메모리에 저장된 영상신호를 처리하여 수직 방향으로 평판 표시패널의 수직 크기에 적합하게 확대 또는 축소하는 수직 스케일러로 구성되는 것을 특징으로 한다.

상기 클럭신호 발생부는, 미리 설정된 복수의 주파수들 중에서 상기 제어부의 제어에 따른 하나의 주파수를 가지는 클럭신호를 발생하는 것으로서 XGA일 경우에 70~85MHz에서 선택되는 하나이고, SXGA일 경우에 55~70MHz에서 선택되는 하나이며, UXGA일 경우에 90~110MHz에서 선택된 하나인 것을 특징으로 한다.

그리고 본 발명의 모니터의 영상신호 스케일러의 제어방법은, 입력되는 영상신호를 수평 스케일러가 평판 표시패널의 수평 크기에 따라 수평 방향으로 확대 축소하여 라인 메모리에 저장하고, 라인 메모리에 저장된 영상신호를 수직 스케일러가 상기 평판 표시패널의 수직 크기에 따라 수직으로 확대 또는 축소하는 모니터의 영상신호 스케일러의 제어방법에 있어서, 입력 영상신호의 포맷을 판단하고, 판단한 영상신호의 포맷에 따른 액티브 영역의 크기를 판단한 후 수평 동기신호 발생부가 설정된 수의 클럭신호를 카운트하는 폭의 수평 동기신호를 발생하게 제어함과 동시에 액티브 영역신호 발생부가 설정된 수의 클럭신호를 카운트한 후부터 상기 판단한 액티브 영역의 크기에 해당되는 수의 클럭신호를 카운트할 때까지의 폭을 가지는 액티브 영역신호를 발생하여 라인 메모리를 인에이블시키는 것을 특징으로 한다.

그리고 상기 영상신호의 포맷이 판단될 경우에 그 판단한 영상신호의 포맷에 따라 클럭신호 발생부가 발생하는 클럭신호의 주파수의 제어를 더 포함하는 특징으로 한다.

발명의 구성 및 작용

이하, 첨부된 도면을 참조하여 본 발명의 모니터의 비디오 스케일러를 상세히 설명한다.

일반적으로 음극선관(Cathode Ray Tube)은 영상신호의 포맷이 표준포맷과 상이할 경우에 영상신호를 정상으로 음극선관의 화면에 표시할 수 있으나, 평판 표시패널은 상기 음극선관과는 달리 영상신호의 포맷이 표준포맷과 상이하여도 액티브 구간의 포맷만을 만족하게 되면, 영상신호를 정상으로 평판 표시패널에 표시할 수 있다.

즉, 도 1에 도시된 바와 같이 영상신호는 동기신호 구간, 백 포치(back porch) 구간, 액티브 구간 및 프론트 포치(front porch) 구간으로 이루어진다. 이러한 구조를 가지는 영상신호를 표시함에 있어서, 음극선관은 동기신호 구간, 백 포치 구간, 액티브 구간 및 프론트 포치 구간들 중에서 어느 하나라도 표준 포맷과 상이하게 되면, 영상신호를 화면에 정상으로 표시할 수 없는 것으로서 각 구간의 변동폭에 많은 제약이 있다.

그러나 LCD 패널 등과 같은 평판 표시패널은 액티브 구간만을 제외하고, 동기신호 구간, 백 포치 구간 및 프론트 포치 구간의 폭이 표준 포맷과 상이하여도 영상신호를 정상으로 표시할 수 있다.

대만의 'AU 옵트로닉스'에서 제조한 17인치 LCD 패널의 특성을 살펴보면, 전체 수평 사이클의 수가 최소 1600부터 2600까지 허용되고, 수평 동기신호, 백 포치구간, 프론트 포치 구간의 폭은 최소 4부터 전체 수평 사이클이 허용하는 범위 내에서 가변되어도 영상신호의 표시가 가능하다.

그리고 수직 백 포치 구간은 8~64개까지 가능하고, 수직 프론트 포치 구간은 수직 백 포치 구간보다 변동의 폭이 훨씬 커도 허용된다.

도 2a 및 도 2b에 'AU 옵트로닉스'에서 제조한 17인치 LCD 패널의 특성을 도표로 정리하였다. 여기서, 상기 'AU 옵트로닉스'에서 제조한 17인치 LCD 패널은 듀얼 픽셀을 입력받으므로 상기 도표의 사이클은 실제 픽셀 사이클의 1/2이다.

그리고 'LG전자'의 17인치 및 18인치 LCD 패널과, 'Hydis'의 17인치 LCD 패널의 특성을 조사하여도 상기 'AU 옵트로닉스'의 17인치 LCD 패널과 유사한 특성을 가짐을 알 수 있었다.

이러한 평판 표시패널의 특성을 이용하여 본 발명에서는 영상신호를 스케일링할 경우에 필요로 하는 출력 샘플링 클럭신호를 입력 샘플링 클럭신호에 동기시켜 생성하는 대신에 출력 샘플링 클럭신호의 주파수를 하나의 값으로 고정시키고, 대신에 영상신호의 출력 포맷을 변화시켜 스케일링이 이루어지게 한다.

즉, 본 발명에서는 영상신호의 출력 포맷을 간단화하기 위하여 수평 동기구간, 수평 백 포치구간 및 수평 액티브 구간은 고정시키고, 수평 프론트 포치 구간의 길이만 입력 영상신호의 포맷에 따라 변화시키는 것이다. 그리고 상기 수평 프론트 포치구간의 길이를 고정시키고, 수평 동기구간 또는 수평 백 포치 구간을 변경하여도 동일한 결과를 얻을 수 있음을 알 수 있었다.

이러한 영상신호의 출력 포맷이 LCD 패널에서 받아들일 수 있는지의 여부에 대하여 표준 VESA 방식의 영상신호 포맷으로 조사하였다.

먼저 각 영상신호의 입력 포맷을 스케일링하기 위하여 필요한 출력 라인의 길이를 조사하였고, 각 출력 라인의 길이를 LCD 패널에서 받아들일 수 있는 사이클 수로 변환하기 위한 출력 샘플링 클럭신호의 결정 등에 대하여 조사하였다.

'AU 옵트로닉스'의 17인치 LCD 패널을 예로 들면, 각 영상신호의 입력 포맷을 스케일링 할 경우에 생성되는 출력 라인의 길이는 다음과 같이 구할 수 있다.

즉, 입력 영상신호의 1 프레임 당 출력 영상신호의 1프레임이 생성되어야 하므로 출력 라인의 길이는 다음의 수학식 1과 같이 계산된다.

수학식 1

$$\text{출력 라인의 길이} = (\text{입력 라인의 수} \times \text{입력 라인의 길이}) / \text{출력 라인의 수}$$

상기 수학식 1에 따라 계산한 결과를 도 3에 도표로 나타내었다.

상기 도 3의 도표에서 알 수 있는 바와 같이 최소 출력라인의 길이는 $12.188\mu s$ 이고, 최대 출력라인의 길이는 $15.656\mu s$ 임을 알 수 있다.

이 출력라인의 길이를 LCD 패널이 허용하는 사이클의 수에 맞추기 위한 출력 샘플링 클럭신호의 주기를 구하면 다음과 같다.

최소허용 사이클이 800이므로 $12.188\mu s / 800 = 15.235\mu s \approx 15ns (67MHz)$ 이다.

그러므로 최소 출력라인의 사이클은 $12.188\mu s / 15ns = 813$ 이고, 최대 출력라인의 사이클은 $15.656\mu s / 15ns = 1044$ 로서 최소 출력라인의 사이클과 최대 출력라인의 사이클을 모두 만족한다(최대 출력라인의 사이클은 1300임).

그리고 입력되는 영상신호의 포맷에 대한 출력 라인 사이클 수를 특정 클럭신호 즉, 70MHz의 주파수를 가지는 클럭신호를 사용할 경우에도 도 4에 도시된 도표와 같은 결과를 얻었다.

도 5는 고정된 주파수의 출력 샘플링 클럭신호를 사용하여 입력 영상신호의 포맷을 변환하는 본 발명의 영상신호 스케일러의 구성을 보인 블록도이다. 이에 도시된 바와 같이 입력 샘플링 클럭신호에 따라 입력 영상신호를 평판 표시패널의 수평 크기에 적합하게 확대 또는 축소하는 수평 스케일러(100)와, 상기 수평 스케일러(100)에서 출력되는 영상신호를 저장하는 라인 메모리(110)와, 입력 영상신호의 포맷을 판단하고 판단한 포맷에 따라 수평 동기신호 및 액티브 영역신호의 발생을 제어하는 제어부(120)와, 미리 설정된 고정 주파수의 클럭신호를 발생하는 클럭신호 발생부(130)와, 상기 클럭신호 발생부(130)가 발생한 클럭신호를 상기 제어부(120)의 제어에 따라 카운트하여 수평 동기신호를 발생하는 수평 동기신호 발생부(140)와, 상기 클럭신호 발생부(130)가 발생한 클럭신호를 상기 제어부(120)의 제어에 따라 카운트하면서 액티브 영역신호를 발생하여 상기 라인 메모리(110)를 인에이블시키는 액티브 영역신호 발생부(150)와, 상기 라인 메모리(110)가 인에이블될 경우에 상기 클럭신호 발생부(130)가 발생한 클럭신호에 따라 라인 메모리(110)에 저장된 영상신호를 처리하여 수직 방향으로 평판 표시패널의 수직 크기에 적합하게 확대 또는 축소하는 수직 스케일러(160)로 구성된다.

이와 같이 구성된 본 발명의 영상신호 스케일러는 입력되는 영상신호가 수평 스케일러(100)에서 입력 샘플링 클럭신호에 따라 처리되어 수평 방향으로 평판 표시패널의 크기에 적합하게 확대 또는 축소되고, 그 수평 방향으로 확대 또는 축소된 영상신호는 라인 메모리(110)에 입력되어 저장된다.

또한 상기 영상신호는 제어부(120)로 입력되는 것으로서 제어부(120)는 그 입력되는 영상신호의 포맷 상태를 판단하고, 판단한 영상신호의 포맷 상태에 따른 출력라인의 사이클 수를 판단한다. 그리고 상기 판단한 출력라인의 사이클 수에 따라 수평 동기신호 발생부(140) 및 액티브 영역신호 발생부(150)를 제어한다.

그러면, 수평 동기신호 발생부(140)는 도 6a에 도시된 바와 같이 상기 제어부(120)의 제어 시점부터 클럭신호 발생부(130)가 발생하는 클럭신호를 카운트하고, 카운트한 값이 미리 설정된 소정 개수(A)가 될 때까지의 폭을 가지는 수평 동기신호를 발생한다.

그리고 상기 액티브 영역신호 발생부(150)는 도 6b에 도시된 바와 같이 제어부(120)의 제어 시점부터 클럭신호 발생부(130)가 발생하는 클럭신호를 카운트하고, 카운트한 값이 미리 설정된 소정 개수(B)가 되는 제 1 시점부터 상기 제어부(120)가 판단한 영상신호의 포맷 상태에 따른 수평 액티브 영상구간에 해당되는 개수(C)의 클럭신호를 카운트하는 제 2 시점까지의 폭을 가지는 액티브 영역신호를 발생하여 라인 메모리(110)를 인에이블시킨다.

상기 라인 메모리(110)가 인에이블되면, 수직 스케일러(160)는 상기 클럭신호 발생부(130)가 발생하는 클럭신호에 따라 그 라인 메모리(110)에 저장된 영상신호를 입력받아 수직 방향으로 확대 또는 축소하고, 그 수직 방향으로 확대 또는 축소된 영상신호는 출력되어 평판 표시패널에 표시된다.

즉, 본 발명의 영상신호 스케일러의 일 실시 예는 입력 영상신호를 입력 샘플링 클럭신호로 수평 스케일러(100)가 평판 표시패널의 수평 크기에 적합하게 수평으로 확대 또는 축소시켜 라인 메모리(110)에 저장하고, 입력샘플링 클럭신호와 무관하게 클럭신호 발생부(130)가 미리 설정된 소정 주파수의 클럭신호를 발생하며, 입력 영상신호의 포맷 상태를 판단하는 제어부(120)의 제어에 따라 수평 동기신호 발생부(140)가 클럭신호 발생부(130)의 클럭신호를 카운트하여 수평 동기신호를 발생함과 아울러 제어부(120)의 제어에 따라 액티브 영역신호 발생부(150)가 클럭신호 발생부(130)의 클럭신호를 카

운트하여 액티브 영역신호를 발생 및 라인 메모리(110)를 인에이블시키며, 라인 메모리(110)가 인에이블 될 때 수직 스케일러(160)가 라인 메모리에 저장된 영상신호를 클럭신호 발생부(130)의 클럭신호에 따라 처리하여 수평으로 확대 또는 축소하는 것이다.

도 6은 본 발명의 다른 영상신호 스케일러의 다른 실시 예를 보인 블록도이다. 이에 도시된 바와 같이 본 발명의 다른 실시 예는 클럭신호 발생부(130)가 미리 설정된 복수의 주파수의 클럭신호 예를 들면, 60MHz, 80MHz 및 100MHz의 주파수를 가지는 클럭신호를 제어부(120)의 제어에 따라 선택적으로 발생하여 출력하게 구성한다.

이러한 본 발명의 다른 실시 예는, 입력되는 영상신호의 포맷이 XGA일 경우에 사용하는 클럭신호의 주파수로 70~85MHz가 바람직하고, SXGA일 경우에는 55~70MHz가 바람직하며, UXGA일 경우에는 약 100MHz가 바람직한 것으로서 입력되는 영상신호의 포맷이 XGA일 경우에 제어부(120)의 제어에 따라 클럭신호 발생부(130)가 80MHz의 클럭신호를 발생하고, SXGA일 경우에는 60MHz의 클럭신호를 발생하게 하며, UXGA일 경우에는 100MHz의 클럭신호를 발생하게 한다.

도 7은 본 발명의 제어방법을 보인 신호흐름도이다. 이에 도시된 바와 같이 단계(200)에서 제어부(120)는 영상신호를 입력하고, 단계(202)에서 상기 입력한 영상신호의 포맷 상태를 판단한다. 영상신호의 포맷 상태가 판단되면, 제어부(120)는 그 판단한 영상신호의 포맷 상태로 단계(204)에서 액티브 영역신호 발생부(150)가 발생해야 되는 액티브 영역의 크기를 판단하고, 단계(206)에서 클럭신호 발생부(130)를 제어하여 상기 판단한 영상신호의 포맷 상태에 따라 적합한 주파수의 클럭신호를 발생하도록 한다.

다음 단계(208)에서는 제어부(120)가 수평 동기신호 발생부(140)를 제어하여 수평 동기신호 발생부(140)가 제어부(120)의 제어 시점부터 미리 설정된 클럭신호의 수를 카운트할 때까지의 폭을 가지는 수평 동기신호를 발생한다.

그리고 상기 수평 동기신호의 발생 제어와 동시에 제어부(120)는 단계(210)에서 액티브 영역신호 발생부(208)를 제어하여 액티브 영역신호 발생부(208)는 제어부(120)의 제어시점부터 미리 설정된 수평 동기신호의 폭 및 백 포치 기간의 폭을 가지는 수의 클럭신호를 카운트하고, 수평 동기신호의 폭 및 백 포치 기간의 폭을 가지는 수의 클럭신호의 카운트가 완료 되는 시점부터 상기 제어부(120)가 판단한 액티브 영역크기에 해당되는 수의 클럭신호를 카운트할 때까지의 폭을 가지는 액티브 영역신호를 발생하면서 라인 메모리(110)를 인에이블시켜 수직 스케일러(160)가 라인 메모리(110)에서 영상신호를 독출 및 수직으로 확대 또는 축소하게 한다.

한편, 상기에서는 본 발명을 특정의 바람직한 실시 예에 관련하여 도시하고 설명하였지만, 이하의 특허청구범위에 의해 마련되는 본 발명의 정신이나 분야를 이탈하지 않는 한도 내에서 본 발명이 다양하게 개조 및 변화될 수 있다는 것을 당 업계에서 통상의 지식을 가진 자는 용이하게 알 수 있다. 예를 들면, 상기에서는 수평 동기신호 및 백 포치 구간의 폭을 소정의 값으로 고정시키는 것을 설명한 것으로서 본 발명을 실시함에 있어서는 이에 한정되지 않고, 제어부(120)가 판단한 영상신호의 포맷 상태에 따라 수평 동기신호 및 백 포치 구간을 가변시키고, 프론트 포치 구간을 고정시켜 발생하거나 또는 수평 동기신호, 백 포치 구간 및 프론트 포치 구간을 모두 가변시키면서 발생할 수도 있는 등 여러 가지로 변형 실시할 수 있다.

발명의 효과

이상에서 설명한 바와 같이 본 발명은 영상신호의 스케일링을 위하여 복잡한 클럭신호 발생부를 사용하지 않고, 고정된 주파수의 출력 샘플링 클럭신호를 사용하므로 칩의 면적을 줄이고, 또한 아날로그 회로를 디지털 로직회로로 구현할 수 있어 칩의 안정성 및 유연성을 향상시킬 수 있다.

(57) 청구의 범위

청구항 1.

입력 영상신호를 입력 샘플링 클럭신호에 따라 평판 표시패널의 수평 크기에 적합하게 확대 또는 축소하여 출력하는 수평 스케일러;

상기 수평 스케일러에서 출력되는 영상신호를 저장하는 라인 메모리;

입력 영상신호의 포맷을 판단하고 판단한 포맷에 따라 수평 동기신호 및 액티브 영역신호의 발생을 제어하는 제어부;

미리 설정된 고정 주파수의 클럭신호를 발생하는 클럭신호 발생부;

상기 제어부의 제어에 따라 상기 클럭신호 발생부의 클럭신호를 카운트하면서 수평 동기신호를 발생하는 수평 동기신호 발생부;

상기 제어부의 제어에 따라 상기 클럭신호 발생부의 클럭신호를 카운트하면서 액티브 영역신호를 발생하여 상기 라인 메모리를 인에이블시키는 액티브 영역신호 발생부;

상기 라인 메모리가 인에이블될 경우에 상기 클럭신호 발생부가 발생한 클럭신호로 라인 메모리에 저장된 영상신호를 처리하여 수직 방향으로 평판 표시패널의 수직 크기에 적합하게 확대 또는 축소하는 수직 스케일러로 구성된 모니터의 영상신호 스케일러.

청구항 2.

제 1 항에 있어서, 상기 클럭신호 발생부는;

미리 설정된 복수의 주파수들 중에서 상기 제어부의 제어에 따른 하나의 주파수를 가지는 클럭신호를 발생하는 것을 특징으로 하는 모니터의 영상신호 스케일러.

청구항 3.

제 2 항에 있어서, 상기 클럭신호 발생부가 제어부의 제어에 따라 발생하는 클럭신호의 주파수는;

XGA일 경우에 70~85MHz에서 선택되는 하나이고, SXGA일 경우에 55~70MHz에서 선택되는 하나이며, UXGA일 경우에 90~110MHz에서 선택된 하나인 것을 특징으로 하는 모니터의 영상신호 스케일러.

청구항 4.

입력되는 영상신호를 수평 스케일러가 평판 표시패널의 수평 크기에 따라 수평 방향으로 확대 축소하여 라인 메모리에 저장하고, 라인 메모리에 저장된 영상신호를 수직 스케일러가 상기 평판 표시패널의 수직 크기에 따라 수직으로 확대 또는 축소하는 모니터의 영상신호 스케일러의 제어방법에 있어서,

제어부가 입력 영상신호의 포맷을 판단하는 제 1 과정;

상기 제 1 과정에서 판단한 영상신호의 포맷에 따른 액티브 영역의 크기를 판단하는 제 2 과정;

상기 제 2 과정에서 액티브 영역의 크기가 판단될 경우에 수평 동기신호 발생부가 미리 설정된 값의 클럭신호를 카운트할 때까지의 폭을 가지는 수평 동기신호를 발생하게 제어하는 제 3 과정; 및

상기 제 3 과정과 동시에 제어부가 액티브 영역신호 발생부를 제어하여 미리 설정된 값의 클럭신호를 카운트하는 제 1 시점부터 상기 판단한 액티브 영역의 크기에 따른 값의 클럭신호를 카운트하는 제 2 시점까지의 폭을 가지는 액티브 영역신호를 발생하여 라인 메모리를 인에이블시키는 제 4 과정으로 이루어진 모니터의 영상신호 스케일러의 제어방법.

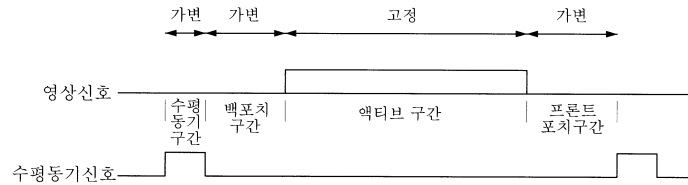
청구항 5.

제 4 항에 있어서,

상기 제 1 과정에서 입력 영상신호의 포맷을 판단한 후 그 판단한 영상신호의 포맷에 따라 클럭신호 발생부가 발생하는 클럭신호의 주파수를 제어하는 과정을 더 포함하는 것을 특징으로 하는 모니터의 영상신호 스케일러의 제어방법.

도면

도면1



도면2a

수평 사이클	수평 동기구간	수평 백포치구간	수평 액티브 구간	수평 프론트 포치구간
800	32	38	640	90
800	32	38	640	90
800	32	38	640	90
1300	32	38	640	410
1300	32	38	640	410
1300	32	38	640	410

도면2b

수직 사이클	수직 동기구간	수직 백포치구간	수직 액티브 구간	수직 프론트 포치구간
1036	2	8	1024	2
1500	2	8	1024	466
1500	2	64	1024	410
1036	2	8	1024	2
1200	2	8	1024	166
1200	2	64	1024	110

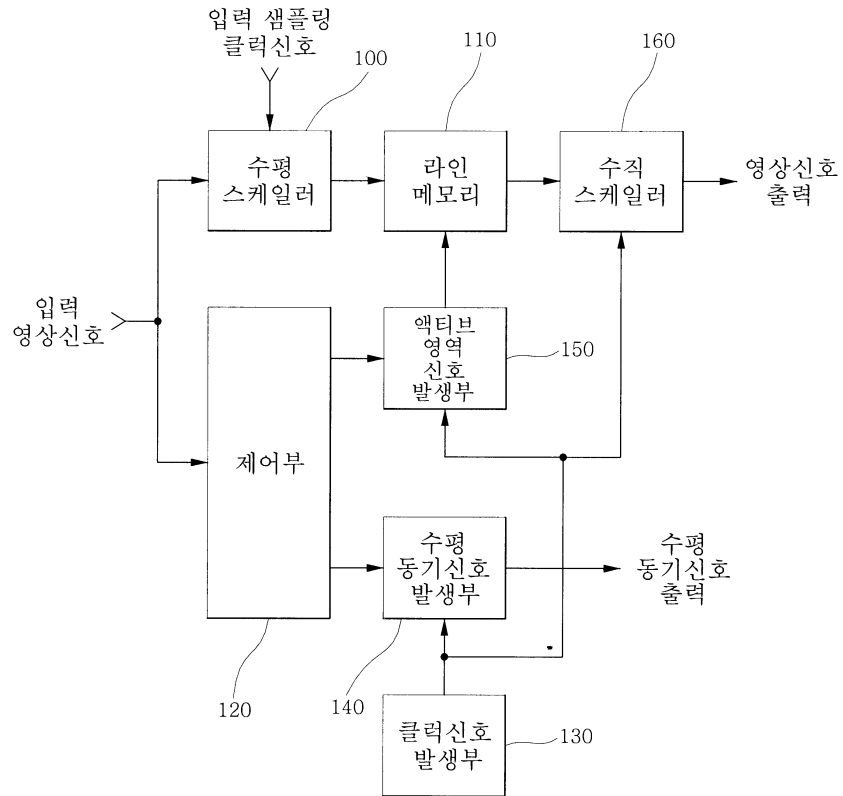
도면3

입력 영상신호 포맷	입력 라인 길이	출력 라인 길이
640×480 @ 60	31.8 usec/line	14.906 usec/line
640×480 @ 72	26.4 usec/line	12.375 usec/line
640×480 @ 75	26.7 usec/line	12.516 usec/line
800×600 @ 60	26.4 usec/line	15.469 usec/line
800×600 @ 72	20.8 usec/line	12.188 usec/line
800×600 @ 75	21.3 usec/line	12.480 usec/line
1024×768 @ 60	20.7 usec/line	15.525 usec/line
1024×768 @ 70	17.7 usec/line	13.275 usec/line
1024×768 @ 75	16.7 usec/line	12.525 usec/line
1152×864 @ 75	14.8 usec/line	12.488 usec/line
1280×960 @ 60	16.7 usec/line	15.656 usec/line
1280×1024 @ 60	15.6 usec/line	15.6 usec/line
1280×1024 @ 75	12.5 usec/line	12.5 usec/line
1600×1200 @ 60	13.3 usec/line	15.586 usec/line

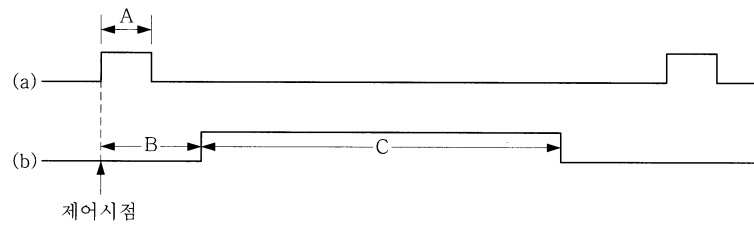
도면4

입력 영상신호 포맷	입력 라인 길이	출력 라인 사이클
640×480 @ 60	14.906 usec/line	1121
640×480 @ 72	12.375 usec/line	1108
640×480 @ 75	12.516 usec/line	1063
800×600 @ 60	15.469 usec/line	1074
800×600 @ 72	12.188 usec/line	1141
800×600 @ 75	12.480 usec/line	1066
1024×768 @ 60	15.525 usec/line	1076
1024×768 @ 70	13.275 usec/line	1078
1024×768 @ 75	12.525 usec/line	1062
1152×864 @ 75	12.488 usec/line	1066
1280×960 @ 60	15.656 usec/line	1067
1280×1024 @ 60	15.6 usec/line	1071
1280×1024 @ 75	12.5 usec/line	1064
1600×1200 @ 60	15.586 usec/line	1072

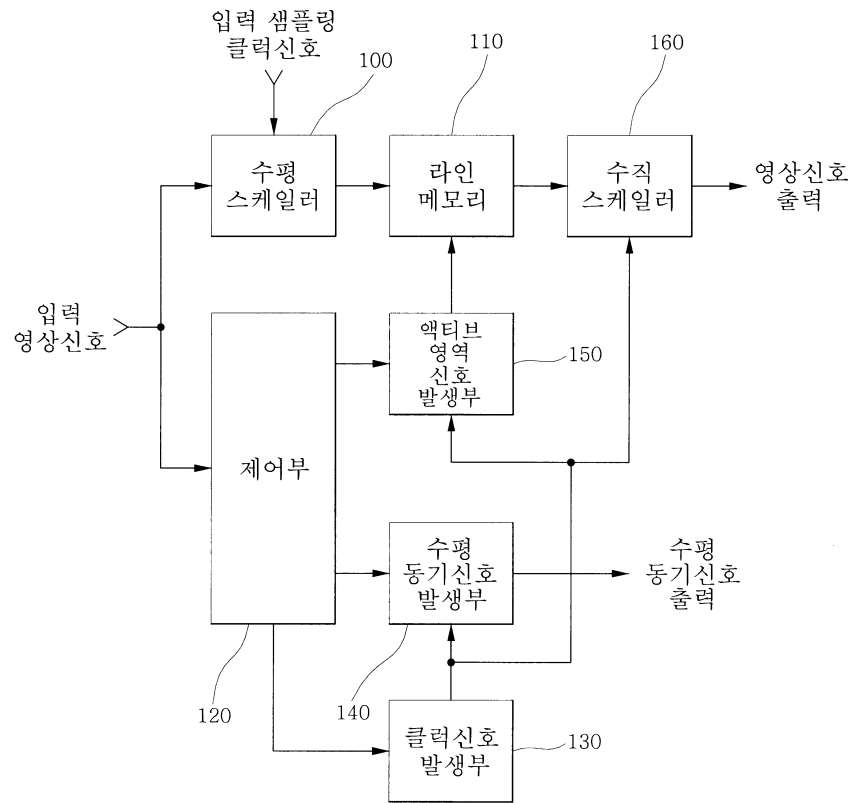
도면5



도면6



도면7



도면8

