

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成28年6月30日(2016.6.30)

【公表番号】特表2015-519008(P2015-519008A)

【公表日】平成27年7月6日(2015.7.6)

【年通号数】公開・登録公報2015-043

【出願番号】特願2015-511630(P2015-511630)

【国際特許分類】

H 01 S 5/02 (2006.01)

【F I】

H 01 S 5/02

【手続補正書】

【提出日】平成28年5月9日(2016.5.9)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、

エッチファセットを有する、前記基板上のエピタキシャルレーザと、を備え、

前記基板は、前記エッチファセットから外側へ延びて、複数の段差が形成されたテラス部を形成し、前記レーザから放出される光が前記複数の段差の少なくとも1つで反射され、前記レーザの垂直方向の遠視野を変更するように、前記エッチファセットから外側へ順次に延びる各段差が更に前記基板内へ延びている、半導体チップ。

【請求項2】

前記エッチファセットから外側へ延びる少なくとも1つの反射性側壁をさらに備え、各側壁が前記テラス部の表面に対して略垂直な反射面を有する、請求項1に記載の半導体チップ。

【請求項3】

前記エッチファセットから外側へ延びる前記テラス部と向かい合って配置された屋根部をさらに備え、前記屋根部は、前記テラス部の表面と向かい合う反射面を有する、請求項2に記載の半導体チップ。

【請求項4】

前記テラス部に蒸着された反射コーティングをさらに備えた、請求項1に記載の半導体チップ。

【請求項5】

基板と、

エッチファセットを有する、前記基板上のエピタキシャルレーザと、

前記エッチファセットから外側へ延びると共に、反射面及び複数の段差が形成され、前記エッチファセットから外側へ順次に延びる各段差が更に前記基板内へ延びている、テラス部と、

前記エッチファセットから外側へ延びると共に、前記テラス部の反射面と向かい合う反射面を有する屋根部と、

を備え、

前記レーザから放出される光が前記屋根部及び前記複数の段差の少なくとも1つで反射され、前記レーザの垂直方向の遠視野を変更する、半導体チップ。

**【請求項 6】**

前記エッチファセットから外側へ延びる少なくとも1つの反射性側壁をさらに備え、各側壁が前記テラス部の反射面に対して略垂直な反射面を有する、請求項5に記載の半導体チップ。

**【請求項 7】**

基板と、

エッチファセットを有する、前記基板の表面上のエピタキシャルレーザであって、前記エピタキシャルレーザにより生成されたレーザビームが前記エッチファセットの臨界角未満の角度で前記エッチファセットに衝突するように、前記エッチファセットが前記基板の表面に対して90°以外の角度を成す表面を有する、前記エピタキシャルレーザと、

前記エッチファセットから外側へ延びる少なくとも2つの向かい合った反射面を有する、前記エッチファセットに隣接する構造と、

を備えた、半導体チップ。

**【請求項 8】**

前記構造が、反射面を有する傾斜されたテラス部を備える、請求項7に記載の半導体チップ。

**【請求項 9】**

前記少なくとも2つの向かい合った反射面が、少なくとも2つの反射性側壁をさらに備え、各側壁が前記テラス部の反射面に対して略垂直な反射面を有する、請求項8に記載の半導体チップ。

**【請求項 10】**

各側壁がギャップを隔てて前記エッチファセットから分離している、請求項9に記載の半導体チップ。

**【請求項 11】**

前記構造が、反射面を有する複数の段差を含む階段を備え、前記エッチファセットから外側へ順次に延びる各段差が更に前記基板内へ延びている、

請求項7に記載の半導体チップ。

**【請求項 12】**

前記少なくとも2つの向かい合った反射面が、少なくとも2つの反射性側壁をさらに備え、各側壁が前記段差の反射面に対して略垂直な反射面を有する、請求項11に記載の半導体チップ。

**【請求項 13】**

各側壁がギャップを隔てて前記エッチファセットから分離している、請求項12に記載の半導体チップ。

**【請求項 14】**

複数の段差を有する下向きの階段を有するテラス部の反射面を備えた基部であって、各段差が更に順次に前記基部内へ延びている前記基部と、

活性層および少なくとも1つのファセットを備え、前記基部内に前記下向きの階段が形成された前記基部上に取り付けられたレーザと、

を備えており、

前記レーザから放出される光が前記複数の段差の少なくとも1つで反射され、前記レーザの垂直方向の遠視野を変更するよう、前記少なくとも1つのファセットが、前記反射面に隣接して位置付けられている、ハイブリッドアセンブリ。

**【請求項 15】**

前記少なくとも1つのファセットがエッチファセットであり、

前記エッチファセットに隣接する反射性構造をさらに備えた、請求項14に記載のハイブリッドアセンブリ。

**【請求項 16】**

前記基部が、前記レーザが前記基部上で位置決めされるストッパーをさらに含む、請求項14に記載のハイブリッドアセンブリ。

**【請求項 17】**

半導体チップを形成する方法であって、  
表面を有する基板を準備するステップと、  
前記基板の表面上にエピタキシャルレーザを形成するステップと、  
前記エピタキシャルレーザをエッティングして、前記エピタキシャルレーザにエッチファセットを形成するステップと、を備え、  
前記基板は、前記エッチファセットから外側へ延びて、露出された反射面と複数の段差が形成されたテラス部が形成される、方法。

**【請求項 18】**

半導体チップを形成する方法であって、  
基板を準備するステップと、  
前記基板上にエピタキシャルレーザを形成するステップと、  
前記エピタキシャルレーザをエッティングして、前記エピタキシャルレーザにエッチファセットを形成するステップと、  
前記エッチファセットから外側へ延びる前記基板に、露出された反射面と複数の段差が形成されたテラス部を形成するステップと、  
を備えた、方法。

**【請求項 19】**

半導体チップを形成する方法であって、  
基板を準備するステップと、  
前記基板の表面上にエピタキシャルレーザを形成するステップと、  
前記エピタキシャルレーザをエッティングして、前記エピタキシャルレーザに前記基板の表面に対して 90° 以外の角度を成すエッチファセットを形成するステップと、  
前記エッチファセットから外側へ延びる少なくとも 2 つの向かい合った反射面を有し、  
前記エッチファセットに隣接する構造を形成するステップと、  
を備えた、方法。

**【請求項 20】**

ハイブリッドアセンブリを形成する方法であって、  
複数の段差を有する下向きの階段を有するテラス部の露出された反射面を備えた基部を形成するステップと、  
活性層および少なくとも 1 つの劈開ファセットを有するレーザを前記基部に取り付けるステップと、を備え、  
前記少なくとも 1 つの劈開ファセットは、前記レーザから放出される光が前記複数の段差の少なくとも 1 つの前記露出された反射面で反射され、前記レーザの垂直方向の遠視野を変更するように、前記露出された反射面に隣接して配置される、方法。

**【請求項 21】**

表面を有する基板と、  
エッチファセットを有する、前記基板の表面上のエピタキシャルレーザと、  
前記基板及び前記エピタキシャルレーザを覆う金属カンパッケージと、  
を備えたパッケージ化された半導体レーザ装置であって、  
前記基板は、前記エッチファセットから外側へ延びて、露出された反射面及び複数の段差が形成されたテラス部を形成している、半導体レーザ装置。

**【請求項 22】**

基板と、  
エッチファセットを有する、前記基板上のエピタキシャルレーザと、  
露出された反射面及び複数の段差が形成された、前記エッチファセットから外側へ延びるテラス部と、  
前記基板、前記エピタキシャルレーザ及び前記テラス部を覆う金属カンパッケージと、  
を備えたパッケージ化された半導体レーザ装置。

**【請求項 23】**

基板と、

前記基板の表面に対して 90° 以外の角度を成す表面を有するエッチファセットを有する、前記基板の表面上のエピタキシャルレーザと、

前記エッチファセットから外側へ延びる少なくとも 2 つの向かい合った反射面を有し、前記エッチファセットに隣接する構造と、

前記基板、前記エピタキシャルレーザ及び前記構造を覆う金属カンパッケージと、を備えたパッケージ化された半導体レーザ装置。

**【請求項 24】**

複数の段差を有する下向きの階段を有するテラス部の露出された反射面を備えた基部と

活性層および少なくとも 1 つの劈開ファセットを有し、前記基部上に取り付けられるレーザと、

前記基板及び前記レーザを覆う金属カンパッケージと、  
を備えたパッケージ化されたハイブリッドアセンブリであって、

前記少なくとも 1 つの劈開ファセットは、前記レーザから放出される光が前記複数の段差の少なくとも 1 つの前記露出された反射面で反射され、前記レーザの垂直方向の遠視野を変更するように、前記露出された反射面に隣接して配置されている、ハイブリッドアセンブリ。