

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-524328

(P2017-524328A)

(43) 公表日 平成29年8月24日(2017.8.24)

(51) Int.Cl.

H02M 3/155 (2006.01)  
H02M 3/28 (2006.01)

F 1

H02M 3/155  
H02M 3/28

テーマコード(参考)

X

5 H 7 3 O  
X

審査請求 未請求 予備審査請求 未請求 (全 11 頁)

(21) 出願番号 特願2017-506783 (P2017-506783)  
 (86) (22) 出願日 平成27年7月29日 (2015.7.29)  
 (85) 翻訳文提出日 平成29年4月5日 (2017.4.5)  
 (86) 國際出願番号 PCT/EP2015/067357  
 (87) 國際公開番号 WO2016/020235  
 (87) 國際公開日 平成28年2月11日 (2016.2.11)  
 (31) 優先権主張番号 14180185.2  
 (32) 優先日 平成26年8月7日 (2014.8.7)  
 (33) 優先権主張國 歐州特許庁 (EP)

(71) 出願人 516043960  
 フィリップス ライティング ホールディング ビー ヴィ  
 オランダ国 5 6 5 6 アーエー アイン  
 トホーフェン ハイ テク キャンパス  
 4 5  
 (74) 代理人 100163821  
 弁理士 柴田 沙希子  
 (72) 発明者 デ ポント ヒー ルイス パウル  
 オランダ国 5 6 5 6 アーエー アイン  
 トホーフェン ハイ テク キャンパス  
 5

最終頁に続く

(54) 【発明の名称】スイッチモード電源

## (57) 【要約】

スイッチモード電源デバイス(1)が開示される。スイッチモード電源デバイス(1)は、DC入力電圧を受け、DC出力電圧を供給するよう構成される主回路(6)を有する。主回路(6)は、前記DC出力電圧を生成するインダクタ素子(12)、前記インダクタ素子(12)に接続されるスイッチング素子(9)及び導通状態及び非導通状態間でスイッチング素子(9)を切換えるよう構成されるコントローラ(7)を有し、スイッチング素子(9)は、接地電位(10)にパルス直流を供給するよう構成される。スイッチモード電源デバイス(1)はまた、補助電圧を供給するよう構成される補助回路(16)を有する。補助回路(16)は、前記パルス直流を受けるよう接続され、インダクタ素子(12)から磁気的に絶縁される補助インダクタ(18)を有する。

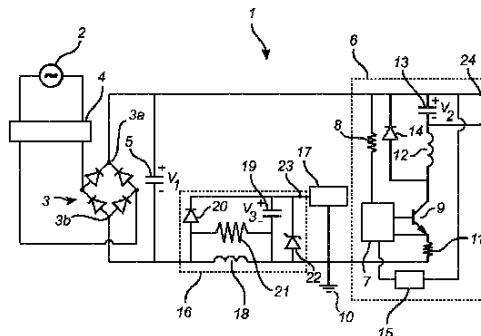


Fig. 1

**【特許請求の範囲】****【請求項 1】**

D C 入力電圧を受け、D C 出力電圧を供給するよう構成される主回路であって、前記 D C 出力電圧を供給するためのインダクタ素子、前記インダクタ素子に接続されるスイッチング素子、及び導通状態及び非導通状態間で前記スイッチング素子を切換えるよう構成されるコントローラ、

を有する主回路、及び

補助電圧を供給するよう構成される補助回路であって、補助インダクタを有する、補助回路、

を有するスイッチモード電源デバイスであって、

前記スイッチング素子は、接地電位にパルス直流を供給するよう構成され、

前記補助インダクタは、前記パルス直流を受けるよう接続され、前記インダクタ素子から磁気的に絶縁される、スイッチモード電源デバイス。

**【請求項 2】**

前記補助インダクタは、前記接地電位に接続され、前記 D C 入力電圧の負極に接続される、請求項 1 に記載のスイッチモード電源デバイス。

**【請求項 3】**

前記補助回路はさらに、

前記接地電位に接続されるコンデンサ、及び

前記補助インダクタ及び前記コンデンサに接続されるダイオードを有し、

前記補助電圧は、前記コンデンサ間の電圧である、請求項 2 に記載のスイッチモード電源デバイス。

**【請求項 4】**

前記補助電圧は、前記コンデンサと並列に接続されるツェナーダイオードにより制限される、請求項 3 に記載のスイッチモード電源デバイス。

**【請求項 5】**

前記補助回路はさらに、前記補助インダクタと並列に接続されるダンピング抵抗を有する、請求項 1 乃至 4 の何れか一項に記載のスイッチモード電源デバイス。

**【請求項 6】**

前記インダクタ素子は、インダクタである、請求項 1 乃至 5 の何れか一項に記載のスイッチモード電源デバイス。

**【請求項 7】**

前記インダクタ素子は、変圧器である、請求項 1 乃至 6 の何れか一項に記載のスイッチモード電源デバイス。

**【請求項 8】**

スタートアップ抵抗が、前記コントローラ及び前記 D C 入力電圧の正極に接続される、請求項 1 乃至 7 の何れか一項に記載のスイッチモード電源デバイス。

**【請求項 9】**

前記主回路は、前記補助電圧に接続される、請求項 1 乃至 8 の何れか一項に記載のスイッチモード電源デバイス。

**【請求項 10】**

前記補助電圧は、当該スイッチモード電源デバイス外の負荷に接続されるよう構成される、請求項 1 乃至 8 の何れか一項に記載のスイッチモード電源デバイス。

**【発明の詳細な説明】****【技術分野】****【0001】**

本開示は、補助出力電圧を供給するための補助回路を持つスイッチモード電源デバイス

10

20

30

40

50

に関する。

【背景技術】

【0002】

スイッチモード電源は、トランジスタ等のスイッチにより電源の電圧及び電流特性を変換する電子回路である。これらの小さなサイズ及び高いエネルギー効率により、スイッチモード電源は、多種多様なアプリケーションに適している。例えば、携帯電話の充電器及びラップトップの電源等の家庭用電子機器は、通例、主電流源の交流を負荷により必要とされる直流に変換するためのスイッチモード電源を含む。

【0003】

変換された電圧に加えて、スイッチモード電源はよく、スイッチ又は何らかの他の構成要素を駆動するための低補助電圧を生成するよう構成される。スイッチング電圧レギュレータシステムを制御するために用いられる集積回路のための供給電圧を生成するやり方の一例が、米国特許出願公開第US 2011/0157919 A1号に開示されている。この電圧生成は、エネルギー効率が良く、安価に実現できることが望ましい。

10

【発明の概要】

【発明が解決しようとする課題】

【0004】

本開示の広い目的は、改善された又は代替的なスイッチモード電源デバイスを提供することにある。特定の目的は、スイッチモード電源デバイスの構成要素又は発光ダイオード用のドライバのためのコントローラ等の別個の回路のための補助電圧を提供する安価でエネルギー効率の良い補助回路を提供することを含む。

20

【課題を解決するための手段】

【0005】

本発明は、独立請求項により規定される。実施形態が、従属請求項、明細書及び図面に述べられる。

【0006】

第1の態様によれば、DC入力電圧を受け、DC出力電圧を供給するよう構成される主回路、及び補助電圧を供給するよう構成される補助回路を有するスイッチモード電源デバイスが提供される。前記主回路は、前記DC出力電圧を供給するためのインダクタ素子、前記インダクタ素子に接続されるスイッチング素子、及び導通状態及び非導通状態間で前記スイッチング素子を切換えるよう構成されるコントローラを有する。前記スイッチング素子は、接地電位にパルス直流(pulsed direct current)を供給するよう構成される。前記補助回路は、前記パルス直流を受けるよう接続され、前記インダクタ素子から磁気的に絶縁される補助インダクタを有する。ゆえに、前記補助インダクタは、前記インダクタ素子に磁気的に結合されない。

30

【0007】

“パルス直流”は、変動振幅(varying amplitude)を持つ直流を意味する。略称“A C”及び“DC”は、それぞれ“交流”及び“直流”を表す。補助電圧は、通例、実質的に一定の振幅を持つDC電圧である。DC入力電圧は、典型的には、整流され、バッファリングされたAC電圧である。

40

【0008】

一次インダクタ(primary inductor)及び補助インダクタは磁気的に絶縁されるので、上述のデバイスは、ドラムコアインダクタ等の安価な一次インダクタ、及び表面実装型デバイスインダクタ等の小さな補助インダクタを用いて実現されてもよい。前記補助回路は、単純で、エネルギー効率が良い。

【0009】

当該デバイスの一実施形態によれば、前記主回路及び前記補助回路は、共通接地(common ground)に接続される。前記補助インダクタは、例えば、前記接地電位に接続され、前記DC入力電圧の負極に接続されてもよい。前記主回路及び前記補助回路を共通接地に接続することは、あるアプリケーションに有利である。なぜなら、さもなくばレベルシフタ

50

ーの使用が必要となるかもしれないからである。

**【0010】**

当該デバイスの有利な実施形態によれば、前記補助回路はさらに、前記接地電位に接続されるコンデンサ、及び前記補助インダクタ及び前記コンデンサに接続されるダイオードを有し、前記補助電圧は、前記コンデンサ間の電圧である。前記ダイオードは、安価な低電圧ダイオードであってもよい。前記補助電圧を制限するため、ツェナーダイオードが、前記コンデンサと並列に接続されてもよい。前記補助回路の発振を減らすため、ダンピング抵抗が、前記補助インダクタと並列に接続されてもよい。

**【0011】**

当該デバイスの一実施形態によれば、前記インダクタ素子は、インダクタである。斯くて、前記インダクタ素子は、シングルコイル又は巻き線を有してもよい。代替的な実施形態において、前記インダクタ素子は、2つの磁気的に結合されるコイルを持つ変圧器である。

10

**【0012】**

当該デバイスの一実施形態によれば、スタートアップ抵抗が、前記コントローラ及び前記DC入力電圧の正極に接続される。これは、当該デバイスのスタートアップ特性を改善する。

20

**【0013】**

当該デバイスの一実施形態によれば、前記補助電圧は、前記主回路に接続される。代替的に、前記補助電圧は、前記主回路及び前記補助回路外の負荷に接続される。

20

**【0014】**

本発明は、請求項に列挙される特徴の全てのあり得る組み合わせに関するこに留意されたい。

**【図面の簡単な説明】**

**【0015】**

本発明のこの及び他の態様は、本発明の実施形態を示す添付の図面を参照して、より詳細に述べられるであろう。

30

**【図1】スイッチモード電源デバイスの一実施形態の概略回路図を図示する。**

**【図2】変圧器を持つスイッチモード電源デバイスの一実施形態の概略回路図を図示する。**

**【図3】動作中のスイッチモード電源デバイスの一実施形態における電流フローを示す概略回路図を図示する。**

**【発明を実施するための形態】**

**【0016】**

本発明は、本発明の目下好ましい実施形態が示される添付の図面を参照して下記でさらに十分に述べられるであろう。しかしながら、本発明は、多くの異なる形態で実施されてもよく、本願明細書で述べられる実施形態に制限されると見なされるべきではない。むしろ、これら実施形態は、徹底さ及び完全さのために提供され、本発明の範囲を当業者に十分に伝えるものである。

40

**【0017】**

図1は、電源2に接続されるスイッチモード電源デバイス1の概略回路図を図示する。電源2は、スイッチモード電源デバイス1にAC入力電圧を供給するAC電源である。一例として、電源2は、100V及び240V間の振幅及び50Hz乃至60Hzの周波数を持つAC入力電圧を供給する主電源(mains electricity supply)である。電源2は、電磁干渉フィルタ等のフィルタ4を典型的には介して、整流器3に接続される。フィルタ4は、電源2からのノイズを減らす助けになり、これにより、スイッチモード電源デバイス1内のセンシティブな構成要素を保護する。整流器3は、ダイオードブリッジ整流器、とりわけ、全波整流ダイオードブリッジ整流器である。しかしながら、半波整流も適用可能な代替例である。整流器3は、正端子3a及び負端子3bを持ち、正端子3a及び負端子3b間の電位差は、DC入力電圧V<sub>1</sub>である。スイッチモード電源デバイスはさらに、入

50

力コンデンサ 5 を有する。入力コンデンサ 5 は、正端子 3 a を介し DC 入力電圧 V<sub>1</sub> の正極に接続され、負端子 3 b を介し DC 入力電圧 V<sub>1</sub> の負極に接続される。入力コンデンサ 5 のキャパシタンスは、例えば、約 1 μF 乃至約 100 μF の範囲内であってもよい。DC 入力電圧 V<sub>1</sub> は、リップルを持ち、該リップルは、入力コンデンサ 5 により平滑化される。他の実施形態によれば、スイッチモード電源デバイス 1 は、DC 入力電圧を供給する電源 2 に接続されることが目的とされ、この場合、整流器 3 は省かれる。

#### 【 0 0 1 8 】

スイッチモード電源デバイス 1 は、DC 入力電圧 V<sub>1</sub> を受け、電子機器、例えば、ランプ又はコンピュータを給電するための DC 出力電圧 V<sub>2</sub> を供給するよう構成される主回路 6 を持つ。出力電圧 V<sub>2</sub> の値は、目的とされるアプリケーションに依存するが、典型的には、約 20V 乃至約 140V の範囲内である。斯くして、主回路 6 は、バックコンバータ又はブーストコンバータ等の DC / DC コンバータとして動作してもよい。主回路 6 は、コントローラ 7、例えば、パルス幅変調コントローラを持つ。コントローラ 7 は、正端子 3 a に接続される。コントローラ 7 は、スタートアップ抵抗 8 を介して正端子 3 a に接続される。ゆえに、スタートアップ抵抗 8 は、コントローラ 7 に接続され、DC 入力電圧 V<sub>1</sub> の正極に接続される。スタートアップ抵抗 8 の抵抗は、例えば、約 100k 乃至約 1M の範囲内であってもよい。他の実施形態によれば、スタートアップ抵抗 8 は省かれる。

10

#### 【 0 0 1 9 】

コントローラ 7 は、スイッチング素子 9 に接続される。コントローラ 7 は、導通状態及び非導通状態間でスイッチング素子 9 を切換えるよう構成される。この実施形態において、スイッチング素子 9 は、トランジスタである。スイッチング素子 9 は、PNP トランジスタ又はNPN トランジスタ等のバイポーラトランジスタであってもよい。スイッチング素子 9 は、MOSFET 等の電界効果トランジスタであってもよい。スイッチング素子 9 は、サイリスタ、ゲートターンオフサイリスタ (GTO) 又は絶縁ゲートバイポーラトランジスタ (IGBT) 等であってもよい。スイッチング素子 9 は、接地電位 10 にパルス直流を供給するよう構成される。スイッチング素子 9 は、電流測定用の検知抵抗 11 を介して接地電位 10 に接続されてもよい。検知抵抗 11 は、スイッチング素子 9 のエミッタに接続され、典型的には、約 100m 以上の抵抗を持つ。スイッチング素子 9 は、インダクタの形態のインダクタ素子 12 に接続される。より正確には、インダクタ素子 12 は、シングルコイルを有するインダクタである。インダクタ素子 12 は、スイッチング素子 9 のコレクタに接続される。インダクタ素子 12 のインダクタは、例えば、約 200 μH 乃至約 10mH の範囲内であってもよい。インダクタ素子 12 は、エネルギーを保存することにより DC 出力電圧 V<sub>2</sub> を供給する。DC 出力電圧 V<sub>2</sub> は、出力電圧 V<sub>2</sub> を生成するスイッチングサイクル毎に主回路 6 の出力部に伝達される。

20

30

#### 【 0 0 2 0 】

主回路 6 は、典型的には、他の構成要素も含む。図 1 に示される実施形態によれば、インダクタ素子 12 は、インダクタ素子 12 と直列に接続される出力コンデンサ 13 を介して正端子 3 a に接続される。DC 出力電圧 V<sub>2</sub> は、出力コンデンサ 13 間の電圧である。主回路 6 は、出力電圧 V<sub>2</sub> を外部負荷に接続するための出力端子 24 を備える。プロッキングダイオード 14 が、出力コンデンサ 13 及びインダクタ素子 12 と並列に接続される。プロッキングダイオード 14 は、出力コンデンサ 13 が、スイッチモード電源デバイス 1 の動作中スイッチング素子 9 に放電するのを防止する。DC 出力電圧 V<sub>2</sub> をモニタするためのフィードバック回路 15 が、コントローラ 7 に接続される。フィードバック回路 15 は、例えば、DC 出力電圧 V<sub>2</sub> が、基準電圧から所定の値を超えてずれた場合にコントローラ 7 に信号を送るよう構成されてもよい。フィードバック回路 15 は、あり得る代替例では省かれる。

40

#### 【 0 0 2 1 】

スイッチモード電源デバイス 1 は、補助電圧 V<sub>3</sub> を供給するよう構成される補助回路 16 を持つ。補助電圧 V<sub>3</sub> は、典型的には、一定の大きさ又は実質的に一定の大きさを持つ

50

D C 電圧である。補助電圧  $V_3$  は、例えば、約 5 V 乃至約 12 V の範囲内であってもよい。補助電圧  $V_3$  は、1 つ以上の補助出力端子 23 を介して負荷 17 に供給される。負荷 17 は、接地電位 10、すなわち、主回路 6 と同じ接地電位に接続される。しかしながら、一般には、負荷 17 は、必ずしも主回路 6 と同じ接地電位に接続される必要はない。典型的な負荷 17 の例は、制御回路、マイクロプロセッサ、光電子センサ、パッシブ赤外線センサ又は発光ダイオードを駆動するためのコントローラである。負荷 17 は、スイッチモード電源デバイス 1 の構成要素であってもよい。例えば、主回路 6 は、補助電圧  $V_3$  がコントローラ 7 を駆動するように補助電圧  $V_3$  に接続されてもよい。代替的に、負荷 17 は、スイッチモード電源デバイス 1 外にある。すなわち、負荷 17 は、スイッチモード電源デバイス 1 に含まれない回路の部分を形成してもよい。

10

## 【0022】

補助回路 16 は、スイッチング素子 9 により生成されるパルス直流を受けるよう接続される補助インダクタ 18 を持つ。補助インダクタ 18 のインダクタンスは、通例、インダクタ素子のインダクタンスよりかなり小さい。ある実施形態によれば、補助インダクタ 18 のインダクタンスは、約 10  $\mu H$  乃至約 500 mH の範囲内である。補助インダクタ 18 及びインダクタ素子 12 は、互いに磁気的に絶縁される、すなわち、補助インダクタ 18 及びインダクタ素子 12 は、結合されない(uncouple)。補助インダクタ 18 は、補助回路 16 及び主回路 6 が共通接地電位に接続されるように接地電位 10 及び負端子 3b に接続される。

20

## 【0023】

補助回路 16 は、接地電位 10 に接続されるコンデンサ 19 を持つ。補助電圧  $V_3$  は、コンデンサ 19 間の電圧である。補助回路 16 はまた、補助インダクタ 18 及びコンデンサ 19 に接続されるダイオード 20 を有する。ダイオード 20 は、半導体ダイオードであってもよい。補助回路 16 は、補助インダクタ 18 と並列に接続されるダンピング抵抗 21 を持つ。補助電圧  $V_3$  を制限するためのツェナーダイオード 22 が、コンデンサ 19 と並列に接続される。補助回路 16 の他の実施形態は、ダンピング抵抗 21 及び / 又はツェナーダイオード 22 を含まない。

## 【0024】

図 2 は、図 1 のスイッチモード電源デバイス 1 と類似のスイッチモード電源デバイス 1 の概略回路図を図示する。しかしながら、この例においては、インダクタ素子 12 が、2 つの磁気的に結合されるワイヤコイルを持つ変圧器である。

30

## 【0025】

図 3 は、矢印により指示される電流フローを示すスイッチモード電源デバイス 1 の概略回路図である。スイッチモード電源デバイス 1 の動作中、D C 入力電圧  $V_1$  が入力コンデンサ 5 間に印加される結果、入力電流  $I_1$  が、入力コンデンサ 5 の正極側から主回路 6 に流れる。これにより、コントローラ 7 は、導通状態及び非導通状態間でスイッチング素子 9 を切換え始める。スタートアップ抵抗 8 が、コントローラ 7 の始動を助けてもよい。スイッチングの結果、パルス直流  $I_2$  が、スイッチング素子 9 から接地電位 10 及び補助インダクタ 18 に流れる。スイッチング素子 9 が導通状態にある場合、補助インダクタ 18 は、パルス直流  $I_2$  によりチャージされる。スイッチング素子 9 の非導通状態へのスイッチングの結果、パルス直流  $I_2$  の振幅の減少が生じる。これにより、誘導電流  $I_3$  が生成される。誘導電流  $I_3$  は、補助回路 16 内でダイオード 20 を通ってコンデンサ 19 に流れ、コンデンサ 19 が充電される。コンデンサ 19 に供給される充電量は、補助インダクタ 18 のインダクタンス、出力電流  $I_2$  の強さ及びスイッチング素子 9 のスイッチング周波数に依存する。ダイオード 20 は、スイッチング素子 9 が導通状態に戻された場合にコンデンサ 19 が放電するのを防止する。スイッチングプロセスの結果、補助電圧  $V_3$  が、コンデンサ 19 間に生成される。

40

## 【0026】

当業者は、本発明は、上述の好ましい実施形態に決して限定されないことを認識する。反対に、多くの修正及び変形が、添付の特許請求の範囲の範囲内で可能である。例えば、

50

同じ実施形態によれば、主回路 6 及び補助回路 16 は、共通接地電位に接続されない。この場合、レベルシフターの使用が必要かもしれない。

【0027】

さらに、開示された実施形態に対するバリエーションが、図面、開示及び添付の特許請求の範囲の研究から、当業者によって理解され、実施され得る。請求項において、"有する"という用語は他の要素又はステップを除外するものではなく、単数表記は複数を除外するものではない。特定の手段が相互に異なる従属請求項に記載されるという单なる事実は、これらの手段の組み合わせが有効に用いられ得ないことを示すものではない。

【図1】

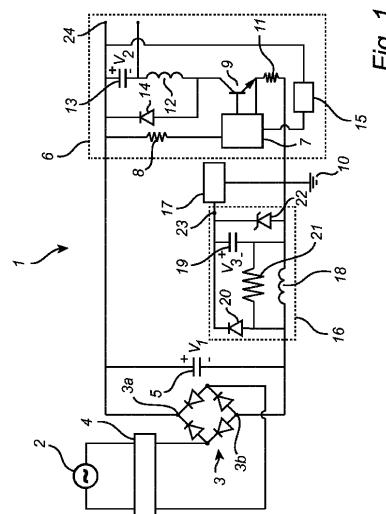


Fig. 1

【図2】

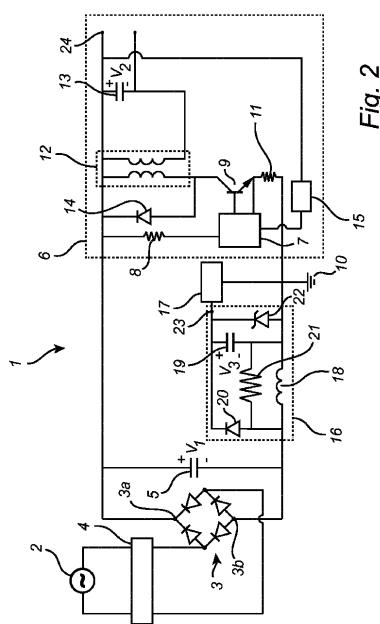


Fig. 2

【図 3】

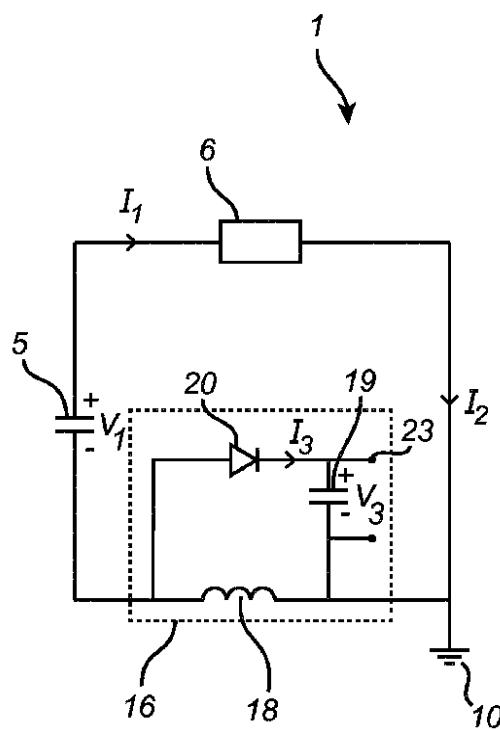


Fig. 3

## 【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No PCT/EP2015/067357												
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> INV. H02M3/335 ADD. H02M1/00														
According to International Patent Classification (IPC) or to both national classification and IPC														
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) H02M														
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched														
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)  EPO-Internal, WPI Data														
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b> <table border="1" style="width: 100%; border-collapse: collapse;"> <thead> <tr> <th style="text-align: left; padding: 2px;">Category*</th> <th style="text-align: left; padding: 2px;">Citation of document, with indication, where appropriate, of the relevant passages</th> <th style="text-align: left; padding: 2px;">Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">US 2014/119058 A1 (CHOU KENG-YI [TW] ET AL) 1 May 2014 (2014-05-01) paragraphs [0024], [0031] - paragraph [0033]; figure 6 -----</td> <td style="padding: 2px;">1-10</td> </tr> <tr> <td style="padding: 2px;">X</td> <td style="padding: 2px;">WO 01/18946 A1 (LAMBDA ELECTRONICS [US]) 15 March 2001 (2001-03-15) figure 2 -----</td> <td style="padding: 2px;">1-10</td> </tr> <tr> <td style="padding: 2px;">A</td> <td style="padding: 2px;">US 2008/049452 A1 (VAN BODEGRAVEN TIJIMEN C [NL]) 28 February 2008 (2008-02-28) figure 2 -----</td> <td style="padding: 2px;">1-10</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	X	US 2014/119058 A1 (CHOU KENG-YI [TW] ET AL) 1 May 2014 (2014-05-01) paragraphs [0024], [0031] - paragraph [0033]; figure 6 -----	1-10	X	WO 01/18946 A1 (LAMBDA ELECTRONICS [US]) 15 March 2001 (2001-03-15) figure 2 -----	1-10	A	US 2008/049452 A1 (VAN BODEGRAVEN TIJIMEN C [NL]) 28 February 2008 (2008-02-28) figure 2 -----	1-10
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.												
X	US 2014/119058 A1 (CHOU KENG-YI [TW] ET AL) 1 May 2014 (2014-05-01) paragraphs [0024], [0031] - paragraph [0033]; figure 6 -----	1-10												
X	WO 01/18946 A1 (LAMBDA ELECTRONICS [US]) 15 March 2001 (2001-03-15) figure 2 -----	1-10												
A	US 2008/049452 A1 (VAN BODEGRAVEN TIJIMEN C [NL]) 28 February 2008 (2008-02-28) figure 2 -----	1-10												
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input checked="" type="checkbox"/> See patent family annex.												
* Special categories of cited documents : "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed														
Date of the actual completion of the international search  13 January 2016		Date of mailing of the international search report  22/01/2016												
Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040, Fax: (+31-70) 340-3016		Authorized officer  Kruip, Stephan												

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No  
PCT/EP2015/067357

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
US 2014119058	A1 01-05-2014	NONE		
WO 0118946	A1 15-03-2001	AU 7093900 A		10-04-2001
		WO 0118946 A1		15-03-2001
US 2008049452	A1 28-02-2008	CN 101048929 A		03-10-2007
		EP 1807925 A1		18-07-2007
		KR 20070069178 A		02-07-2007
		US 2008049452 A1		28-02-2008
		WO 2006046205 A1		04-05-2006

---

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV,MC,MK,MT,NL,NO,PL,PT,R0,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CZ,DE,DK,DM,D0,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IR,IS,JP,KE,KG,KN,KP,KR,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,ME,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SD,SE,SG,SK,SL,SM,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US

(72)発明者 ハットループ クリストゥイアン

オランダ国 5 6 5 6 ア - エ - アイントホーフェン ハイ テク キャンパス 5

(72)発明者 ザワレンデル ゲオルグ

オランダ国 5 6 5 6 ア - エ - アイントホーフェン ハイ テク キャンパス 5

F ターム(参考) 5H730 AA04 AS01 AS04 BB14 CC01 DD02 EE07 FD01 VV02