

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第3区分

【発行日】平成19年12月20日(2007.12.20)

【公表番号】特表2007-518173(P2007-518173A)

【公表日】平成19年7月5日(2007.7.5)

【年通号数】公開・登録公報2007-025

【出願番号】特願2006-548305(P2006-548305)

【国際特許分類】

G 05 F 3/30 (2006.01)

H 03 F 3/34 (2006.01)

【F I】

G 05 F 3/30

H 03 F 3/34 A

【手続補正書】

【提出日】平成19年10月30日(2007.10.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1および第2の入力ノードを有する増幅器を含み、出力に基準電圧を提供するバンドギャップ電圧基準回路であって、前記回路は、さらに、

トランジスタの少なくとも2つのペアを含み、それぞれのペアは第1のトランジスタと第2のトランジスタを有し、前記第1のトランジスタは前記第2のトランジスタと、異なる電流密度で動作しそれにより、使用時に、それぞれのペアの前記2つのトランジスタのベース・エミッタ間電圧の間の差 V_{be} が生成するように適合され、

前記複数のペアは、

第1の電流密度を有するトランジスタが前記第1の入力ノードに結合されたチェーンの形で提供され、

第2の電流密度を有するトランジスタが前記第2の入力ノードに結合されたチェーンの形で提供される

ように配列され、

それぞれのペアにより提供される前記 V_{be} の組合せは、前記増幅器の前記出力に質的に高められた(enhanced) V_{be} をもたらし、

前記質的に高められた(enhanced) V_{be} は、前記増幅器の前記出力と基準電位との間に結合された単一の抵抗器の両端のPTAT電圧として生成される

ことを特徴とするバンドギャップ電圧基準回路。

【請求項2】

トランジスタの3つのペアが備えられ、前記ペアのそれぞれは V_{be} 成分を生成し、前記増幅器の前記出力の前記抵抗器の両端に生成された前記質的に高められた(enhanced) V_{be} は3 V_{be} と等価であることを特徴とする請求項1に記載の回路。

【請求項3】

さらに、前記第1の電流密度で動作する前記3つのトランジスタのそれぞれをPTAT(絶対温度比例)電流により駆動し、前記他の3つのトランジスタを定電流により駆動することにより曲率補正電圧を生成するように適合され、

前記曲率補正電圧と前記3 V_{be} との総和は両方とも前記増幅器の前記出力の前記抵

抗器の両端に印加され、それにより、前記バンドギャップ回路に関連付けられた曲率を補正し、温度の影響を受けない電圧基準出力を提供することを特徴とする請求項2に記載の回路。

【請求項4】

前記P T A T電流は、前記増幅器の前記出力の前記抵抗器を通して流れる規定された電流をミラー化することにより生成され、これにより前記第1の電流密度で動作する前記トランジスタのそれぞれを駆動することを特徴とする請求項3に記載の回路。

【請求項5】

前記トランジスタのそれぞれは、M O Sプロセス実装で提供されることを特徴とする請求項1に記載の回路。

【請求項6】

トランジスタの前記ペアのうちの2つはバイポーラ・トランジスタを使用して形成され、第3のペアは横型トランジスタを使用して形成されることを特徴とする請求項2に記載の回路。

【請求項7】

前記第3のペアは、前記増幅器の入力ステージを提供することを特徴とする請求項6に記載の回路。

【請求項8】

前記第3のペアは、前記増幅器の非対称入力ステージを提供することを特徴とする請求項7に記載の回路。

【請求項9】

さらに、トランジスタの前記第3のペアに結合された負荷トランジスタのペアを含み、前記負荷トランジスタはトランジスタの前記第3のペアを流れる電流を均一にするように適合されることを特徴とする請求項7に記載の回路。

【請求項10】

トランジスタの前記第3のペアは、両方ともP T A T電流により駆動されることを特徴とする請求項7に記載の回路。

【請求項11】

供給される前記P T A T電流は、前記回路の外部で生成されることを特徴とする請求項10に記載の回路。

【請求項12】

前記増幅器の第2ステージは、P T A T電流源により駆動されるM O Sトランジスタにより提供され、前記M O Sトランジスタは前記複数の負荷トランジスタのうちの1つと、トランジスタの前記第3のペアを形成する前記複数のトランジスタのうちの1つのコレクタとに結合されることを特徴とする請求項9に記載の回路。

【請求項13】

さらに、前記増幅器の前記出力に備えられたM O Sトランジスタを含み、前記M O SトランジスタはP T A T電流により駆動され、前記M O Sトランジスタのベースは前記増幅器の前記出力ノードに直結され、そのエミッタ・ノードは前記回路の出力を提供することを特徴とする請求項1に記載の回路。

【請求項14】

前記M O Sトランジスタのソースは、バイポーラ・トランジスタのエミッタに結合され、前記バイポーラ・トランジスタのコレクタは基準電位に結合され、前記バイポーラ・トランジスタのベースは前記抵抗器に結合されることを特徴とする請求項13に記載の回路。

【請求項15】

トランジスタの前記3つのペアのそれぞれは、バイポーラ構成で提供され、第3のペアは増幅器の入力ステージを提供し、前記増幅器は電圧フォロワ構成で提供されるバイポーラ・トランジスタに結合された出力ノードを有し、前記電圧基準は、前記増幅器の前記出力と前記電圧フォロワとの間のノードで提供されることを特徴とする請求項2に記載の回路。

路。

【請求項 1 6】

さらに、前記増幅器の前記出力に、前記回路上で感知された温度を表す電圧を提供するよう適合され、それにより温度センサを提供、前記温度を示す前記電圧は、トランジスタの前記第1および第2のチェーンのそれぞれをP T A T (絶対温度比例)電流で駆動することにより生成され、前記3 V_b eは前記増幅器の前記出力の前記抵抗器の両端に提供され、それによりデバイス上の前記温度を示す電圧を出力ノードに提供することを特徴とする請求項2に記載の回路。