



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0046172
(43) 공개일자 2024년04월08일

- (51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01) G02B 27/00 (2020.01)
G02B 27/01 (2006.01) G06F 3/01 (2006.01)
G06T 19/00 (2011.01) H04N 13/332 (2018.01)
H04N 13/383 (2018.01)
- (52) CPC특허분류
G09G 3/32 (2013.01)
G02B 27/0093 (2013.01)
- (21) 출원번호 10-2024-7004134
(22) 출원일자(국제) 2022년07월22일
심사청구일자 없음
- (85) 번역문제출일자 2024년02월05일
(86) 국제출원번호 PCT/IB2022/056781
(87) 국제공개번호 WO 2023/012566
국제공개일자 2023년02월09일
- (30) 우선권주장
JP-P-2021-128917 2021년08월05일 일본(JP)
- (71) 출원인
가부시키가이샤 한도오파이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
- (72) 발명자
이케다 히사오
일본국 가나가와켄 아쓰기시 하세 398 가부시키가
이샤 한도오파이 에네루기 켄큐쇼 나이
- (74) 대리인
이화익
- (72) 발명자
이케다 히사오
일본국 가나가와켄 아쓰기시 하세 398 가부시키가
이샤 한도오파이 에네루기 켄큐쇼 나이

전체 청구항 수 : 총 7 항

(54) 발명의 명칭 전자 기기 및 전자 기기의 동작 방법

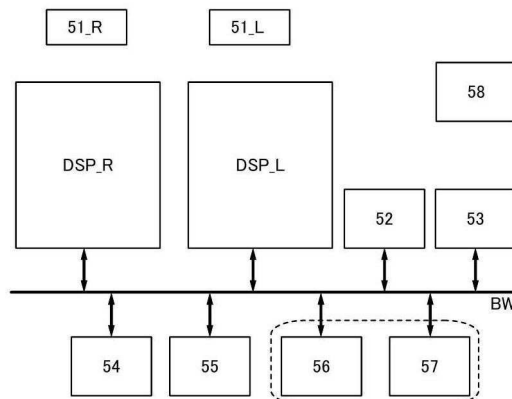
(57) 요약

시선 추적(eye tracking)이 가능한 전자 기기를 제공한다. 표시 장치와, 화상 처리부와, 제어부를 가지는 전자 기기이다. 표시 장치는 발광 디바이스와 수광 디바이스를 가진다. 발광 디바이스는 표시 화상으로서, 사용자의 눈에 대하여 광을 사출하는 기능을 가진다. 수광 디바이스는 촬상 화상으로서, 사용자의 눈의 망막을 촬상하는 기능을 가진다. 화상 처리부는 촬상 화상에서, 망막에 포함되는 황반을 검출하는 기능과, 황반의 위치 데이터를 산출하는 기능을 가진다. 제어부는 황반의 위치 데이터에서, 표시 화상상의 사용자의 시선 대상의 위치를 취득하는 기능을 가진다.

대표도

도4의 (A)

50



(52) CPC특허분류

G02B 27/017 (2013.01)

G06F 3/013 (2013.01)

G06T 19/006 (2013.01)

H04N 13/332 (2018.05)

H04N 13/383 (2018.05)

G02B 2027/0178 (2013.01)

G09G 2320/0261 (2013.01)

명세서

청구범위

청구항 1

전자 기기로서,

표시 장치와, 화상 처리부와, 제어부를 가지고,

상기 표시 장치는 발광 디바이스와 수광 디바이스를 가지고,

상기 발광 디바이스는 표시 화상으로서, 사용자의 눈에 대하여 광을 사출하는 기능을 가지고,

상기 수광 디바이스는 촬상 화상으로서, 상기 사용자의 눈의 망막을 촬상하는 기능을 가지고,

상기 화상 처리부는 상기 촬상 화상에서, 상기 망막에 포함되는 황반을 검출하는 기능과, 상기 황반의 위치 데이터를 산출하는 기능을 가지고,

상기 제어부는 상기 황반의 위치 데이터에서, 상기 표시 화상상의 상기 사용자의 시선 대상의 위치를 취득하는 기능을 가지는, 전자 기기.

청구항 2

제 1 항에 있어서,

상기 화상 처리부는 상기 촬상 화상에서, 상기 촬상 화상에 포함되는 초점이 맞지 않는 물체를 검출하여 상기 사용자의 눈 깜빡임을 검지하는 기능을 가지는, 전자 기기.

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 화상 처리부는 적화 연산(product-sum operation) 회로와, 활성화 함수의 연산을 수행하는 회로를 가지는, 전자 기기.

청구항 4

표시 장치를 가지는 전자 기기의 동작 방법으로서,

상기 표시 장치는 발광 디바이스와, 수광 디바이스와, 화상 처리부를 가지고,

상기 전자 기기의 동작 방법은 제 1 단계와, 제 2 단계와, 제 3 단계를 가지고,

상기 제 1 단계는 표시 화상으로서, 상기 발광 디바이스의 광을 사용자의 눈의 망막에 조명하는 단계를 가지고,

상기 제 2 단계는 촬상 화상으로서, 상기 망막에서 반사된 광을 상기 수광 디바이스로 촬상하는 단계를 가지고,

상기 제 3 단계는 상기 화상 처리부가 상기 촬상 화상에서 상기 망막에 포함되는 황반의 좌표를 취득하는 단계를 가지는, 전자 기기의 동작 방법.

청구항 5

제 4 항에 있어서,

제 4 단계를 더 가지고,

상기 전자 기기는 제어부를 가지고,

상기 제 4 단계는 상기 제어부가 상기 황반의 좌표에서, 상기 표시 화상상의 상기 사용자의 시선 대상의 위치를 취득하고 상기 위치에 따라 상기 표시 화상을 갱신하는 단계를 가지는, 전자 기기의 동작 방법.

청구항 6

제 5 항에 있어서,

제 5 단계와 제 6 단계를 더 가지고,

상기 제 5 단계는 상기 화상 처리부가 상기 활상 화상에 포함되는 초점이 맞지 않는 영역을 검출하여 상기 사용자의 눈 깜빡임을 검지하는 단계를 가지고,

상기 제 6 단계는 상기 제 5 단계에서 상기 사용자의 눈 깜빡임을 검지한 경우에 상기 표시 화상을 갱신하는 단계를 가지는, 전자 기기의 동작 방법.

청구항 7

제 4 항 내지 제 6 항 중 어느 한 항에 있어서,

상기 화상 처리부는 적화 연산 회로와, 활성화 함수의 연산을 수행하는 회로를 가지는, 전자 기기의 동작 방법.

발명의 설명

기술 분야

[0001] 본 발명의 일 형태는 전자 기기 및 전자 기기의 동작 방법에 관한 것이다.

[0002] 또한 본 발명의 일 형태는 상기 기술분야에 한정되지 않는다. 본 명세서 등에서 개시(開示)하는 발명의 기술분야는 물건, 구동 방법, 또는 제조 방법에 관한 것이다. 또는 본 발명의 일 형태는 공정(process), 기계(machine), 제품(manufacture), 또는 조성물(composition of matter)에 관한 것이다. 그러므로 더 구체적으로 본 명세서에 개시되는 본 발명의 일 형태의 기술분야로서는 반도체 장치, 표시 장치, 액정 표시 장치, 발광 장치, 축전 장치, 활상 장치, 기억 장치, 신호 처리 장치, 프로세서, 전자 기기, 시스템, 이들의 구동 방법, 이들의 제조 방법, 또는 이들의 검사 방법을 일례로 들 수 있다.

배경 기술

[0003] 근년에는 VR(Virtual Reality), AR(Augmented Reality) 등의 XR(Extended Reality 또는 Cross Reality)용 전자 기기, 스마트폰 등의 휴대 전화, 태블릿형 정보 단말기, 노트북형 PC(퍼스널 컴퓨터) 등에 포함되는 표시 장치의 개량이 다양한 면에서 진행되고 있다. 예를 들어 표시 장치에 있어서 화소 밀도를 높게 하거나, 색 재현성(NTSC비)을 높게 하거나, 구동 회로를 작게 하거나, 소비 전력을 저감하는 개발이 진행되고 있다.

[0004] 또한 표시 장치의 표시 영역에 표시 화소 회로 이외의 회로를 제공하여 새로운 기능을 부가한 표시 장치의 개발도 진행되고 있다. 예를 들어 특허문헌 1에는 표시 영역에 표시 화소 회로뿐만 아니라 활상 화소 회로도 포함되는 표시 장치와, 상기 표시 장치를 사용하여, 눈 또는 눈 주변을 화상으로서 검출하는 방법이 개시되어 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 국제공개공보 W02019/243955호

발명의 내용

해결하려는 과제

- [0006] 피험자의 안구의 움직임을 측정하고 피험자의 시선 대상을 추적하는 방법을 시선 추적이라고 부른다. 또한 본 명세서 등에서는 eye tracking을 시선 추적이라고 부르는 경우가 있다. 시선 추적을 예를 들어 스포츠, 교육, 마케팅, 위험 예지, 건강 관리, 및 전자 기기의 사용자 인터페이스에 응용하는 것이 기대되고 있다. 그러므로 근년 다양한 시선 추적의 방법이 제안되고 있다.
- [0007] 본 발명의 일 형태는 시선 추적(eye tracking)이 가능한 전자 기기를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 사용자의 눈 깜빡임의 검지가 가능한 전자 기기를 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 신규 전자 기기를 제공하는 것을 과제 중 하나로 한다.
- [0008] 또는 본 발명의 일 형태는 시선 추적(eye tracking)이 가능한 전자 기기의 동작 방법을 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 사용자의 눈 깜빡임의 검지가 가능한 전자 기기의 동작 방법을 제공하는 것을 과제 중 하나로 한다. 또는 본 발명의 일 형태는 신규 전자 기기의 동작 방법을 제공하는 것을 과제 중 하나로 한다.
- [0009] 또한 본 발명의 일 형태의 과제는 위에서 열거한 과제에 한정되지 않는다. 위에서 열거한 과제는 다른 과제의 존재를 방해하는 것이 아니다. 또한 다른 과제는 이하에 기재되고 본 항목에서는 언급되지 않은 과제이다. 본 항목에서 언급되지 않은 과제는 통상의 기술자라면 명세서 또는 도면 등의 기재에서 도출할 수 있는 것이고, 이들 기재에서 적절히 추출할 수 있다. 또한 본 발명의 일 형태는 위에서 열거한 과제 및 다른 과제 중 적어도 하나의 과제를 해결하는 것이다. 또한 본 발명의 일 형태는 위에서 열거한 과제 및 다른 과제 모두를 해결할 필요는 없다.

과제의 해결 수단

- [0010] (1)
- [0011] 본 발명의 일 형태는 표시 장치와, 화상 처리부와, 제어부를 가지는 전자 기기이다. 표시 장치는 발광 디바이스와 수광 디바이스를 가진다. 또한 발광 디바이스는 표시 화상으로서, 사용자의 눈에 대하여 광을 사출하는 기능을 가지고, 수광 디바이스는 촬상 화상으로서, 사용자의 눈의 망막을 촬상하는 기능을 가진다. 또한 화상 처리부는 촬상 화상에서, 망막에 포함되는 황반을 검출하는 기능과, 황반의 위치 데이터를 산출하는 기능을 가진다. 또한 제어부는 황반의 위치 데이터에서, 표시 화상상의 사용자의 시선 대상의 위치를 취득하는 기능을 가진다.
- [0012] (2)
- [0013] 또는 본 발명의 일 형태는 상기 (1)에 있어서, 화상 처리부가 촬상 화상에서, 촬상 화상에 포함되는 초점이 맞지 않는 물체를 검출하여 사용자의 눈 깜빡임을 검지하는 기능을 가지는 구성으로 하여도 좋다.
- [0014] (3)
- [0015] 또는 본 발명의 일 형태는 상기 (1) 또는 (2)에 있어서, 화상 처리부가 적화 연산(product-sum operation) 회로와, 활성화 함수의 연산을 수행하는 회로를 가지는 구성으로 하여도 좋다.
- [0016] (4)
- [0017] 또는 본 발명의 일 형태는 표시 장치를 가지는 전자 기기의 동작 방법이다. 표시 장치는 발광 디바이스와, 수광 디바이스와, 화상 처리부를 가진다. 전자 기기의 동작 방법은 제 1 단계와, 제 2 단계와, 제 3 단계를 가진다. 제 1 단계는 표시 화상으로서, 발광 디바이스의 광을 사용자의 눈의 망막에 조명하는 단계를 가진다. 또한 제 2 단계는 촬상 화상으로서, 망막에서 반사된 광을 수광 디바이스로 촬상하는 단계를 가진다. 또한 제 3 단계는 화상 처리부가 촬상 화상에서 망막에 포함되는 황반의 좌표를 취득하는 단계를 가진다.
- [0018] (5)
- [0019] 또는 본 발명의 일 형태는 상기 (4)에 있어서, 제어부를 가지는 전자 기기의 동작 방법으로 하여도 좋다. 전자 기기의 동작 방법은 제 4 단계를 가진다. 제 4 단계는 제어부가 황반의 좌표에서, 표시 화상상의 사용자의 시선 대상의 위치를 취득하고 위치에 따라 표시 화상을 갱신하는 단계를 가진다.
- [0020] (6)

[0021] 또는 본 발명의 일 형태는 상기 (4) 또는 (5)에 있어서, 제 5 단계와 제 6 단계를 가지는 전자 기기의 동작 방법으로 하여도 좋다. 제 5 단계는 화상 처리부가 활상 화상에 포함되는 초점이 맞지 않는 영역을 검출하여 사용자의 눈 깜빡임을 검지하는 단계를 가진다. 또한 제 6 단계는 제 5 단계에서 사용자의 눈 깜빡임을 검지한 경우에 표시 화상을 갱신하는 단계를 가진다.

[0022] (7)

[0023] 또는 본 발명의 일 형태는 상기 (4) 내지 (6) 중 어느 하나에 있어서, 화상 처리부가 적화 연산 회로와, 활성화 함수의 연산을 수행하는 회로를 가지는 전자 기기의 동작 방법으로 하여도 좋다.

발명의 효과

[0024] 본 발명의 일 형태에 의하여 시선 추적(eye tracking)이 가능한 전자 기기를 제공할 수 있다. 또는 본 발명의 일 형태에 의하여 사용자의 눈 깜빡임의 검지가 가능한 전자 기기를 제공할 수 있다. 또는 본 발명의 일 형태에 의하여 신규 전자 기기를 제공할 수 있다.

[0025] 또는 본 발명의 일 형태에 의하여 시선 추적(eye tracking)이 가능한 전자 기기의 동작 방법을 제공할 수 있다. 또는 본 발명의 일 형태에 의하여 사용자의 눈 깜빡임의 검지가 가능한 전자 기기의 동작 방법을 제공할 수 있다. 또는 본 발명의 일 형태에 의하여 신규 전자 기기의 동작 방법을 제공할 수 있다.

[0026] 또한 본 발명의 일 형태의 효과는 위에서 열거한 효과에 한정되지 않는다. 위에서 열거한 효과는 다른 효과의 존재를 방해하는 것이 아니다. 또한 다른 효과는 이하에 기재되고 본 항목에서는 언급되지 않은 효과이다. 본 항목에서 언급되지 않은 효과는 통상의 기술자라면 명세서 또는 도면 등의 기재에서 도출할 수 있는 것이고, 이들 기재에서 적절히 추출할 수 있다. 또한 본 발명의 일 형태는 위에서 열거한 효과 및 다른 효과 중 적어도 하나의 효과를 가지는 것이다. 따라서 본 발명의 일 형태는 경우에 따라서는 위에서 열거한 효과를 가지지 않는 경우도 있다.

도면의 간단한 설명

[0027] 도 1의 (A) 및 (B)는 전자 기기가 구비하는 표시 장치와 사용자의 눈 사이의 광의 경로의 예에 대하여 설명하는 도면이다.

도 2의 (A) 및 (B)는 전자 기기가 구비하는 표시 장치와 사용자의 눈 사이의 광의 경로의 예에 대하여 설명하는 도면이다.

도 3의 (A)는 전자 기기가 구비하는 표시 장치가 표시하는 화상의 예를 나타낸 도면이고, 도 3의 (B)는 전자 기기가 구비하는 활상 회로가 활상한 화상의 예를 나타낸 도면이다.

도 4의 (A)는 전자 기기의 구성예를 나타낸 블록도이고, 도 4의 (B)는 표시 장치의 구성예를 나타낸 블록도이다.

도 5의 (A) 및 (B)는 전자 기기가 구비하는 표시 장치의 구성예를 나타낸 단면 모식도이다.

도 6의 (A) 및 (B)는 전자 기기가 구비하는 표시 장치의 구성예를 나타낸 단면 모식도이다.

도 7은 전자 기기의 동작예를 설명하는 흐름도이다.

도 8의 (A) 내지 (D)는 전자 기기가 구비하는 표시 장치가 표시하는 화상의 갱신의 예를 나타낸 도면이다.

도 9는 전자 기기의 동작예를 설명하는 흐름도이다.

도 10은 연산 회로의 구성예를 나타낸 블록도이다.

도 11은 연산 회로에 포함되는 회로의 구성예를 나타낸 회로도이다.

도 12는 표시 장치의 구성예를 나타낸 단면 모식도이다.

도 13은 표시 장치의 구성예를 나타낸 블록도이다.

도 14는 표시 장치의 구성예를 나타낸 단면 모식도이다.

도 15의 (A) 내지 (D)는 발광 디바이스의 구성예를 나타낸 모식도이다.

- 도 16은 표시 장치의 구성예를 나타낸 단면 모식도이다.
- 도 17의 (A) 및 (B)는 표시 장치의 구성예를 나타낸 단면 모식도이다.
- 도 18의 (A) 및 (B)는 표시 장치의 구성예를 나타낸 단면 모식도이다.
- 도 19의 (A) 및 (B)는 표시 장치의 구성예를 나타낸 단면 모식도이다.
- 도 20의 (A) 및 (B)는 표시 장치의 구성예를 나타낸 단면 모식도이다.
- 도 21의 (A) 내지 (F)는 표시 장치의 제작 방법의 일례를 나타낸 단면도이다.
- 도 22의 (A)는 표시 장치에 포함되는 화소 회로의 구성예를 나타낸 회로도이고, 도 22의 (B)는 표시 장치에 포함되는 화소 회로의 구성예를 나타낸 사시 모식도이다.
- 도 23의 (A) 내지 (D)는 표시 장치에 포함되는 화소 회로의 구성예를 나타낸 회로도이다.
- 도 24의 (A) 내지 (D)는 표시 장치에 포함되는 화소 회로의 구성예를 나타낸 회로도이다.
- 도 25의 (A) 및 (B)는 표시 장치에 포함되는 발광 디바이스 및 수광 디바이스의 구성예를 나타낸 상면도이다.
- 도 26의 (A) 내지 (D)는 표시 장치에 포함되는 발광 디바이스, 수광 디바이스, 및 접속 전극의 구성예를 나타낸 단면 모식도이다.
- 도 27의 (A) 내지 (G)는 화소의 일례를 나타낸 상면도이다.
- 도 28의 (A) 내지 (F)는 화소의 일례를 나타낸 상면도이다.
- 도 29의 (A) 내지 (H)는 화소의 일례를 나타낸 상면도이다.
- 도 30의 (A) 내지 (D)는 화소의 일례를 나타낸 상면도이다.
- 도 31의 (A) 내지 (D)는 화소의 일례를 나타낸 상면도이고, 도 31의 (E)는 표시 장치의 일례를 나타낸 단면도이다.
- 도 32의 (A) 및 (B)는 표시 모듈의 구성예를 나타낸 도면이다.
- 도 33의 (A) 내지 (F)는 전자 기기의 구성예를 나타낸 도면이다.
- 도 34의 (A) 내지 (D)는 전자 기기의 구성예를 나타낸 도면이다.
- 도 35의 (A) 내지 (C)는 전자 기기의 구성예를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0028] 본 명세서 등에서 반도체 장치란, 반도체 특성을 이용한 장치이고, 반도체 소자(예를 들어 트랜지스터, 다이오드, 및 포토다이오드)를 포함한 회로, 이 회로를 포함한 장치를 말한다. 또한 반도체 장치란, 반도체 특성을 이용함으로써 기능할 수 있는 장치 전반을 말한다. 예를 들어 집적 회로, 집적 회로를 포함한 칩, 및 패키지에 칩이 제공된 전자 부품 각각은 반도체 장치의 일례이다. 또한 기억 장치, 표시 장치, 발광 장치, 조명 장치, 및 전자 기기 등은 그 자체가 반도체 장치인 경우가 있고, 반도체 장치를 포함하는 경우가 있다.
- [0029] 또한 본 명세서 등에서 X와 Y가 접속된다고 기재되는 경우에는, X와 Y가 전기적으로 접속되는 경우와, X와 Y가 기능적으로 접속되는 경우와, X와 Y가 직접 접속되는 경우가 본 명세서 등에 개시되어 있는 것으로 한다. 따라서 소정의 접속 관계, 예를 들어 도면 또는 문장에 나타난 접속 관계에 한정되지 않고, 도면 또는 문장에 나타난 접속 관계 이외의 것도 도면 또는 문장에 개시되어 있는 것으로 한다. X, Y는 대상물(예를 들어 장치, 소자, 회로, 배선, 전극, 단자, 도전막, 또는 층)인 것으로 한다.
- [0030] X와 Y가 전기적으로 접속되는 경우에는, 일례로서 X와 Y를 전기적으로 접속할 수 있는 소자(예를 들어 스위치, 트랜지스터, 용량 소자, 인덕터, 저항 소자, 다이오드, 표시 디바이스, 발광 디바이스, 및 부하)가 X와 Y 사이에 하나 이상 접속될 수 있다. 또한 스위치는 온과 오프가 제어되는 기능을 가진다. 즉 스위치는 도통 상태(온 상태) 또는 비도통 상태(오프 상태)가 되어, 전류를 흘릴지 여부를 제어하는 기능을 가진다.
- [0031] X와 Y가 기능적으로 접속되는 경우에는, 일례로서 X와 Y를 기능적으로 접속할 수 있는 회로(예를 들어 논리 회로(예를 들어 인버터, NAND 회로, 및 NOR 회로), 신호 변환 회로(예를 들어 디지털 아날로그 변환 회로, 아날로그

그 디지털 변환 회로, 및 감마 보정 회로), 전위 레벨 변환 회로(예를 들어 승압 회로 또는 강압 회로 등의 전위 회로, 및 신호의 전위 레벨을 바꾸는 레벨 시프터 회로), 전압원, 전류원, 전환 회로, 증폭 회로(예를 들어 신호 진폭 또는 전류량 등을 크게 할 수 있는 회로, 연산 증폭기, 차동 증폭 회로, 소스 폴로어 회로, 및 버퍼 회로), 신호 생성 회로, 기억 회로, 및 제어 회로)가 X와 Y 사이에 하나 이상 접속될 수 있다. 또한 일례로서, X와 Y 사이에 다른 회로를 끼워도 X로부터 출력된 신호가 Y로 전달되는 경우에는, X와 Y는 기능적으로 접속되는 것으로 한다.

[0032] 또한 X와 Y가 전기적으로 접속된다고 명시적으로 기재되는 경우에는, X와 Y가 전기적으로 접속되는 경우(즉 X와 Y가 사이에 다른 소자 또는 다른 회로를 끼워 접속되는 경우)와, X와 Y가 직접 접속되는 경우(즉 X와 Y가 사이에 다른 소자 또는 다른 회로를 끼우지 않고 접속되는 경우)를 포함하는 것으로 한다.

[0033] 또한 본 명세서에서는 배선(정전위를 공급하는 배선 또는 신호를 송신하는 배선)에 복수의 소자가 전기적으로 접속되는 회로 구성에 대하여 설명한다. 예를 들어 X와 배선이 직접 전기적으로 접속되며, Y와 상기 배선이 직접 접속되는 경우, 본 명세서에서는 "X와 Y가 직접 접속된다"라고 기재하는 경우가 있다.

[0034] 또한 예를 들어 "X와, Y와, 트랜지스터의 소스(제 1 단자 및 제 2 단자 중 한쪽이라고 환언하는 경우가 있음)와 드레인(제 1 단자 및 제 2 단자 중 다른 쪽이라고 환언하는 경우가 있음)이 서로 전기적으로 접속되고, X, 트랜지스터의 소스, 트랜지스터의 드레인, Y의 순서대로 전기적으로 접속된다"라고 표현할 수 있다. 또는 "트랜지스터의 소스는 X에 전기적으로 접속되고, 트랜지스터의 드레인은 Y에 전기적으로 접속되고, X, 트랜지스터의 소스, 트랜지스터의 드레인, Y는 이 순서대로 전기적으로 접속된다"라고 표현할 수 있다. 또는 "X는 트랜지스터의 소스와 드레인을 통하여 Y에 전기적으로 접속되고, X, 트랜지스터의 소스, 트랜지스터의 드레인, Y는 이 접속 순서로 제공된다"라고 표현할 수 있다. 이들 예와 같은 표현 방법을 사용하여 회로 구성에서의 접속 순서에 대하여 규정함으로써, 트랜지스터의 소스와 드레인을 구별하여 기술적 범위를 결정할 수 있다. 또한 이들 표현 방법은 일례이고, 이들 표현 방법에 한정되지 않는다. 여기서 X, Y는 대상물(예를 들어 장치, 소자, 회로, 배선, 전극, 단자, 도전막, 또는 층)인 것으로 한다.

[0035] 또한 회로도상 독립된 구성 요소들이 전기적으로 접속되는 것처럼 도시되어 있는 경우에도, 하나의 구성 요소가 복수의 구성 요소의 기능을 겸비하는 경우도 있다. 예를 들어 배선의 일부가 전극으로서도 기능하는 경우에는, 하나의 도전막이 배선의 기능 및 전극의 기능의 양쪽의 구성 요소의 기능을 겸비한다. 따라서 본 명세서에서의 전기적인 접속이란, 이와 같이 하나의 도전막이 복수의 구성 요소의 기능을 겸비하는 경우도 그 범주에 포함한다.

[0036] 또한 본 명세서 등에서 "저항 소자"란, 예를 들어 0Ω보다 저항값이 높은 회로 소자, 0Ω보다 저항값이 높은 배선으로 할 수 있다. 그러므로 본 명세서 등에서 "저항 소자"는 저항값을 가지는 배선, 소스와 드레인 간을 전류가 흐르는 트랜지스터, 다이오드, 또는 코일을 포함하는 것으로 한다. 그러므로 "저항 소자"라는 용어는 "저항", "부하", 또는 "저항값을 가지는 영역"이라는 용어로 바뀌 말할 수 있는 경우가 있다. 반대로 "저항", "부하", 또는 "저항값을 가지는 영역"이라는 용어는 "저항 소자"라는 용어로 바뀌 말할 수 있는 경우가 있다. 저항값은 예를 들어 바람직하게는 1mΩ 이상 10Ω 이하, 더 바람직하게는 5mΩ 이상 5Ω 이하, 더욱 바람직하게는 10mΩ 이상 1Ω 이하로 할 수 있다. 또한 예를 들어 1Ω 이상 $1 \times 10^9 \Omega$ 이하로 하여도 좋다.

[0037] 또한 본 명세서 등에서 "용량 소자"는, 예를 들어 정전 용량이 0F보다 높은 회로 소자, 정전 용량이 0F보다 높은 배선의 영역, 기생 용량, 트랜지스터의 게이트 용량 등으로 할 수 있다. 또한 "용량 소자", "기생 용량", 또는 "게이트 용량"이라는 용어는 "용량"이라는 용어로 바뀌 말할 수 있는 경우가 있다. 반대로 "용량"이라는 용어는 "용량 소자", "기생 용량", 또는 "게이트 용량"이라는 용어로 바뀌 말할 수 있는 경우가 있다. 또한 "용량" (3 단자 이상의 "용량"을 포함함)은 절연체와 상기 절연체를 개재(介在)한 한 쌍의 도전체를 포함하는 구성으로 되어 있다. 그러므로 "용량"의 "한 쌍의 도전체"라는 용어는 "한 쌍의 전극", "한 쌍의 도전 영역", "한 쌍의 영역", 또는 "한 쌍의 단자"로 환언할 수 있다. 또한 "한 쌍의 단자 중 한쪽", "한 쌍의 단자 중 다른 쪽"이라는 용어는 각각 제 1 단자 및 제 2 단자라고 부르는 경우가 있다. 또한 정전 용량은 예를 들어 0.05fF 이상 10pF 이하로 할 수 있다. 또한 예를 들어 1pF 이상 10μF 이하로 하여도 좋다.

[0038] 또한 본 명세서 등에서 트랜지스터는 게이트, 소스, 및 드레인이라고 불리는 3개의 단자를 가진다. 게이트는 트랜지스터의 도통 상태를 제어하는 제어 단자이다. 소스 또는 드레인으로서 기능하는 2개의 단자는 트랜지스터의 입출력 단자이다. 2개의 입출력 단자는 트랜지스터의 도전형(n채널형, p채널형) 및 트랜지스터의 3개의 단자에 인가되는 전위의 높낮이에 따라, 한쪽이 소스가 되고 다른 쪽이 드레인이 된다. 그러므로 본 명세서 등에서는, 소스 또는 드레인이라는 용어는 서로 바뀌 말할 수 있는 경우가 있다. 또한 본 명세서 등에서는, 트랜

지스터의 접속 관계를 설명하는 경우, "소스 및 드레인 중 한쪽"(혹은 제 1 전극 또는 제 1 단자), "소스 및 드레인 중 다른 쪽"(혹은 제 2 전극 또는 제 2 단자)이라는 표기를 사용한다. 또한 트랜지스터의 구조에 따라서는 상술한 3개의 단자에 더하여 백 게이트를 가지는 경우가 있다. 이 경우, 본 명세서 등에서 트랜지스터의 게이트 및 백 게이트 중 한쪽을 제 1 게이트라고 부르고, 트랜지스터의 게이트 및 백 게이트 중 다른 쪽을 제 2 게이트라고 부르는 경우가 있다. 또한 같은 트랜지스터에서 "게이트"와 "백 게이트"라는 용어는 서로 바꿀 수 있는 경우가 있다. 또한 트랜지스터가 3개 이상의 게이트를 가지는 경우, 본 명세서 등에서는 각 게이트를 제 1 게이트, 제 2 게이트, 제 3 게이트 등이라고 부를 수 있다.

[0039] 예를 들어 본 명세서 등에서 트랜지스터의 일례로서는, 2개 이상의 게이트 전극을 포함한 멀티 게이트 구조의 트랜지스터를 사용할 수 있다. 멀티 게이트 구조로 하면, 채널 형성 영역이 직렬로 접속되기 때문에, 복수의 트랜지스터가 직렬로 접속된다. 따라서 멀티 게이트 구조로 하면, 오프 전류의 감소, 트랜지스터의 내압 향상(신뢰성 향상)을 도모할 수 있다. 또는 멀티 게이트 구조로 하면, 포화 영역에서 동작할 때, 드레인과 소스 사이의 전압이 변화되어도 드레인과 소스 사이의 전류가 그다지 변화되지 않기 때문에, 기율기가 평평한 전압-전류 특성을 얻을 수 있다. 기율기가 평평한 전압-전류 특성을 이용하면, 이상적인 전류원 회로 또는 저항값이 매우 높은 능동 부하를 실현할 수 있다. 그 결과, 특성이 좋은 자동 회로 또는 커런트 미러 회로 등을 실현할 수 있다.

[0040] 또한 본 명세서 등에서 "발광 디바이스" 및 "수광 디바이스" 등의 회로 소자는 "애노드" 및 "캐소드"라고 불리는 극성을 가지는 경우가 있다. "발광 디바이스"의 경우, 순바이어스를 인가("캐소드"에 대한 양의 전위를 "애노드"에 인가)함으로써 "발광 디바이스"를 발광시킬 수 있는 경우가 있다. 또한 "수광 디바이스"의 경우, 제로 바이어스 또는 역바이어스를 인가("캐소드"에 대한 음의 전위를 "애노드"에 인가)하고 또한 광을 "수광 디바이스"에 조사함으로써, "애노드"- "캐소드" 사이에 전류가 발생하는 경우가 있다. 상술한 바와 같이 "애노드" 및 "캐소드"는 "발광 디바이스", "수광 디바이스" 등의 회로 소자의 입출력 단자로서 취급되는 경우가 있다. 본 명세서 등에서는 "발광 디바이스", "수광 디바이스" 등의 회로 소자의 "애노드", "캐소드" 각각을 단자(제 1 단자, 제 2 단자 등)라고 부르는 경우가 있다. 예를 들어 "애노드" 및 "캐소드" 중 한쪽을 제 1 단자라고 부르고, "애노드" 및 "캐소드" 중 다른 쪽을 제 2 단자라고 부르는 경우가 있다.

[0041] 또한 회로도에서 단일의 회로 소자가 도시되어 있는 경우에도 상기 회로 소자가 복수의 회로 소자를 가지는 경우가 있다. 예를 들어 회로도에서 하나의 저항 소자가 도시되어 있는 경우에는 2개 이상의 저항 소자가 직렬로 전기적으로 접속되는 경우를 포함하는 것으로 한다. 또한 예를 들어 회로도에서 하나의 용량 소자가 도시되어 있는 경우에는 2개 이상의 용량 소자가 병렬로 전기적으로 접속되는 경우를 포함하는 것으로 한다. 또한 예를 들어 회로도에서 하나의 트랜지스터가 도시되어 있는 경우에는 2개 이상의 트랜지스터가 직렬로 전기적으로 접속되고, 또한 각 트랜지스터의 게이트가 서로 전기적으로 접속되는 경우를 포함하는 것으로 한다. 또한 이와 마찬가지로 예를 들어 회로도에서 하나의 스위치가 도시되어 있는 경우에는 상기 스위치가 2개 이상의 트랜지스터를 가지고, 2개 이상의 트랜지스터가 직렬 또는 병렬로 전기적으로 접속되고, 각 트랜지스터의 게이트가 서로 전기적으로 접속되는 경우를 포함하는 것으로 한다.

[0042] 또한 본 명세서 등에서, 회로 구성 및 디바이스 구조에 따라 노드를 단자, 배선, 전극, 도전층, 도전체, 또는 불순물 영역으로 바꿔 말할 수 있다. 또한 단자 또는 배선을 노드로 바꿔 말할 수 있다.

[0043] 또한 본 명세서 등에서 "전압"과 "전위"는 적절히 바꿔 말할 수 있다. "전압"은 기준이 되는 전위와의 전위차를 말하고, 예를 들어 기준이 되는 전위를 그라운드 전위(접지 전위)로 하면, "전압"을 "전위"로 바꿔 말할 수 있다. 또한 그라운드 전위는 반드시 0V를 의미하는 것은 아니다. 또한 전위는 상대적인 것이고, 기준이 되는 전위가 변화되면, 배선에 인가되는 전위, 회로 등에 인가되는 전위, 회로 등으로부터 출력되는 전위 등도 변화된다.

[0044] 또한 본 명세서 등에서 "고레벨 전위" 및 "저레벨 전위"라는 용어는 특정의 전위를 의미하는 것은 아니다. 예를 들어 2개의 배선의 양쪽이 "고레벨 전위를 인가하는 배선으로서 기능한다"라고 기재되는 경우, 양쪽의 배선이 인가하는 각 고레벨 전위는 서로 같지 않아도 된다. 또한 이와 마찬가지로 2개의 배선의 양쪽이 "저레벨 전위를 인가하는 배선으로서 기능한다"라고 기재되는 경우, 양쪽의 배선이 인가하는 각 저레벨 전위는 서로 같지 않아도 된다.

[0045] 또한 "전류"란, 전하의 이동 현상(전기 전도)을 말하고, 예를 들어 "양의 하전체(荷電體)의 전기 전도가 발생하고 있다"라는 기재는, "그 반대 방향으로 음의 하전체의 전기 전도가 발생하고 있다"라고 바꿔 말할 수 있다. 그러므로 본 명세서 등에서 "전류"란, 별도의 설명이 없는 한, 캐리어의 이동에 따른 전하의 이동 현상(전기 전

도)을 말하는 것으로 한다. 여기서 캐리어로서는 예를 들어 전자, 정공, 음이온, 양이온, 및 착이온이 있고, 전류가 흐르는 시스템(예를 들어 반도체, 금속, 전해액, 및 진공 중)에 따라 캐리어가 다르다. 또한 배선 등에서 "전류의 방향"은 양전하를 띤 캐리어가 이동하는 방향이고, 양의 전류량으로 기재한다. 바꿔 말하면, 음전하를 띤 캐리어가 이동하는 방향은 전류의 방향과 반대 방향이고, 음의 전류량으로 표현된다. 따라서 본 명세서 등에서 전류의 양과 음(또는 전류의 방향)에 대하여 별도의 설명이 없는 경우, "소자 A로부터 소자 B로 전류가 흐른다"의 기재는 "소자 B로부터 소자 A로 전류가 흐른다"로 바꿔 말할 수 있는 것으로 한다. 또한 "소자 A에 전류가 입력된다"의 기재는 "소자 A로부터 전류가 출력된다"로 바꿔 말할 수 있는 것으로 한다.

[0046] 또한 본 명세서 등에서 "제 1", "제 2", "제 3" 등의 서수사는 구성 요소의 혼동을 피하기 위하여 붙인 것이다. 따라서 구성 요소의 개수를 한정하는 것이 아니다. 또한 구성 요소의 순서를 한정하는 것이 아니다. 예를 들어 본 명세서 등의 실시형태 중 하나에서 "제 1"로 언급된 구성 요소가 다른 실시형태 또는 청구범위에서 "제 2"로 언급된 구성 요소가 될 수도 있다. 또한 예를 들어 본 명세서 등의 실시형태 중 하나에서 "제 1"로 언급된 구성 요소가 다른 실시형태 또는 청구범위에서 생략될 수도 있다.

[0047] 또한 본 명세서 등에서 "위에" 및 "아래에" 등의 배치를 나타내는 용어는 구성끼리의 위치 관계를 도면을 참조하여 설명하기 위하여 편의상 사용하고 있는 경우가 있다. 또한 구성끼리의 위치 관계는 각 구성을 묘사하는 방향에 따라 적절히 변화된다. 따라서 명세서 등에서 설명한 용어에 한정되지 않고, 상황에 따라 적절히 바꿔 말할 수 있다. 예를 들어 "도전체의 상면에 위치하는 절연체"라는 표현은, 나타난 도면의 방향을 180° 회전시킴으로써, "도전체의 하면에 위치하는 절연체"라고 바꿔 말할 수 있다.

[0048] 또한 "위" 및 "아래"라는 용어는, 구성 요소의 위치 관계가 바로 위 또는 바로 아래이며 직접 접하는 것에 한정되지 않는다. 예를 들어 "절연층(A) 위의 전극(B)"이라는 표현이면, 절연층(A) 위에 전극(B)이 직접 접하여 형성될 필요는 없고, 절연층(A)과 전극(B) 사이에 다른 구성 요소를 포함하는 것을 제외하지 않는다. 또한 마찬가지로 예를 들어 "절연층(A) 위쪽의 전극(B)"이라는 표현이면, 절연층(A) 위에 전극(B)이 직접 접하여 형성될 필요는 없고, 절연층(A)과 전극(B) 사이에 다른 구성 요소를 포함하는 것을 제외하지 않는다. 또한 마찬가지로 예를 들어 "절연층(A) 아래쪽의 전극(B)"이라는 표현이면, 절연층(A) 아래에 전극(B)이 직접 접하여 형성될 필요는 없고, 절연층(A)과 전극(B) 사이에 다른 구성 요소를 포함하는 것을 제외하지 않는다.

[0049] 또한 본 명세서 등에서 매트릭스상으로 배치된 구성 요소 및 그 위치 관계를 설명하기 위하여 "행" 및 "열"이라는 용어를 사용하는 경우가 있다. 또한 구성끼리의 위치 관계는 각 구성을 묘사하는 방향에 따라 적절히 변화된다. 따라서 명세서 등에서 설명한 용어에 한정되지 않고, 상황에 따라 적절히 바꿔 말할 수 있다. 예를 들어 "행 방향"이라는 표현은 나타내는 도면의 방향을 90° 회전시킴으로써 "열 방향"으로 바꿔 말할 수 있는 경우가 있다.

[0050] 또한 본 명세서 등에서 "막" 및 "층"이라는 용어는 상황에 따라 서로 바꿀 수 있다. 예를 들어 "도전층"이라는 용어를 "도전막"이라는 용어로 변경할 수 있는 경우가 있다. 또는 예를 들어 "절연막"이라는 용어를 "절연층"이라는 용어로 변경할 수 있는 경우가 있다. 또는 경우 또는 상황에 따라 "막" 및 "층"이라는 용어를 사용하지 않고, 다른 용어로 바꿀 수 있다. 예를 들어 "도전층" 또는 "도전막"이라는 용어를 "도전체"라는 용어로 변경할 수 있는 경우가 있다. 또는 예를 들어 "절연층", "절연막"이라는 용어를 "절연체"라는 용어로 변경할 수 있는 경우가 있다.

[0051] 또한 본 명세서 등에서 "전극", "배선", 및 "단자"라는 용어는, 이들 구성 요소를 기능적으로 한정하는 것이 아니다. 예를 들어 "전극"은 "배선"의 일부로서 사용되는 경우가 있고, 그 반대도 마찬가지이다. 또한 "전극" 또는 "배선"이라는 용어는, 복수의 "전극" 또는 "배선"이 일체가 되어 형성되어 있는 경우 등도 포함한다. 또한 예를 들어 "단자"는 "배선" 또는 "전극"의 일부로서 사용되는 경우가 있고, 그 반대도 마찬가지이다. 또한 "단자"라는 용어는 복수의 "전극", "배선", 또는 "단자"가 일체가 되어 형성되어 있는 경우 등도 포함한다. 그러므로 예를 들어 "전극"은 "배선" 또는 "단자"의 일부가 될 수 있고, 예를 들어 "단자"는 "배선" 또는 "전극"의 일부가 될 수 있다. 또한 "전극", "배선", 또는 "단자"라는 용어는 경우에 따라 "영역"이라는 용어로 치환되는 경우가 있다.

[0052] 또한 본 명세서 등에서 "배선", "신호선", 및 "전원선"이라는 용어는, 경우 또는 상황에 따라 서로 바꿀 수 있다. 예를 들어 "배선"이라는 용어를 "신호선"이라는 용어로 변경할 수 있는 경우가 있다. 또한 예를 들어 "배선"이라는 용어를 "전원선" 등의 용어로 변경할 수 있는 경우가 있다. 또한 그 반대도 마찬가지로 "신호선" 또는 "전원선"이라는 용어를 "배선"이라는 용어로 변경할 수 있는 경우가 있다. "전원선"이라는 용어는 "신호선"이라는 용어로 변경할 수 있는 경우가 있다. 또한 그 반대도 마찬가지로 "신호선"이라는 용어는 "전원선"이

라는 용어로 변경할 수 있는 경우가 있다. 또한 배선에 인가되는 "전위"라는 용어를 경우 또는 상황에 따라 "신호"라는 용어로 변경할 수 있는 경우가 있다. 또한 그 반대로 마찬가지로 "신호"라는 용어는 "전위"라는 용어로 변경할 수 있는 경우가 있다.

[0053] 본 명세서 등에서 금속 산화물(metal oxide)이란, 넓은 의미로의 금속의 산화물이다. 금속 산화물은 산화물 절연체, 산화물 도전체(투명 산화물 도전체를 포함함), 산화물 반도체(Oxide Semiconductor 또는 단순히 OS라고도 함) 등으로 분류된다. 예를 들어 트랜지스터의 채널 형성 영역에 금속 산화물이 포함되는 경우, 상기 금속 산화물을 산화물 반도체라고 하는 경우가 있다. 즉 금속 산화물이 증폭 작용, 정류 작용, 및 스위칭 작용 중 적어도 하나를 가지는 트랜지스터의 채널 형성 영역을 구성할 수 있는 경우, 상기 금속 산화물을 금속 산화물 반도체(metal oxide semiconductor)라고 할 수 있다. 또한 OS 트랜지스터라고 기재하는 경우에는, 금속 산화물 또는 산화물 반도체를 포함하는 트랜지스터로 바꿔 말할 수 있다.

[0054] 또한 본 명세서 등에서, 질소를 포함하는 금속 산화물도 금속 산화물(metal oxide)이라고 총칭하는 경우가 있다. 또한 질소를 포함하는 금속 산화물을 금속 산질화물(metal oxynitride)이라고 하여도 좋다.

[0055] 또한 본 명세서 등에서 반도체의 불순물이란, 예를 들어 반도체층을 구성하는 주성분 이외의 것을 말한다. 예를 들어 농도가 0.1atomic% 미만인 원소는 불순물이다. 불순물이 포함되면, 예를 들어 반도체의 결함 준위 밀도의 증가, 캐리어 이동도의 저하, 결정성의 저하에서 선택된 하나 이상이 일어나는 경우가 있다. 반도체가 산화물 반도체인 경우, 반도체의 특성을 변화시키는 불순물로서는, 예를 들어 1족 원소, 2족 원소, 13족 원소, 14족 원소, 15족 원소, 및 주성분 이외의 전이 금속이 있고, 특히 예를 들어 수소(물에도 포함됨), 리튬, 소듐, 실리콘, 붕소, 인, 탄소, 및 질소가 있다. 또한 반도체가 실리콘층인 경우, 반도체의 특성을 변화시키는 불순물로서는, 예를 들어 1족 원소, 2족 원소, 13족 원소, 15족 원소 등(다만 산소, 수소는 제외함)이 있다.

[0056] 본 명세서 등에서 스위치란, 도통 상태(온 상태) 또는 비도통 상태(오프 상태)가 되어 전류를 흘릴지 여부를 제어하는 기능을 가지는 것을 말한다. 또는 스위치란, 전류를 흘리는 경로를 선택하고 전환하는 기능을 가지는 것을 말한다. 그러므로 스위치는 제어 단자와는 별도로 전류를 흘리는 단자를 2개 또는 3개 이상 포함하는 경우가 있다. 일례로서는, 전기적 스위치, 기계적 스위치 등을 사용할 수 있다. 즉 스위치는 전류를 제어할 수 있는 것이면 좋고, 특징의 것에 한정되지 않는다.

[0057] 전기적 스위치의 일례로서는, 트랜지스터(예를 들어 바이폴러 트랜지스터, MOS 트랜지스터 등), 다이오드(예를 들어 PN 다이오드, PIN 다이오드, 쇼트키 다이오드, MIM(Metal Insulator Metal) 다이오드, MIS(Metal Insulator Semiconductor) 다이오드, 및 다이오드 접속의 트랜지스터), 또는 이들을 조합한 논리 회로 등이 있다. 또한 스위치로서 트랜지스터를 사용하는 경우, 트랜지스터의 "도통 상태"란, 예를 들어 트랜지스터의 소스 전극과 드레인 전극이 전기적으로 단락되어 있다고 간주할 수 있는 상태, 소스 전극과 드레인 전극 사이에 전류를 흘릴 수 있는 상태를 말한다. 또한 트랜지스터의 "비도통 상태"란, 트랜지스터의 소스 전극과 드레인 전극이 전기적으로 차단되어 있다고 간주할 수 있는 상태를 말한다. 또한 트랜지스터를 단순히 스위치로서 동작시키는 경우에는, 트랜지스터의 극성(도전형)은 특별히 한정되지 않는다.

[0058] 기계적 스위치의 일례로서는 MEMS(micro electro mechanical systems) 기술을 사용한 스위치가 있다. 그 스위치는 기계적으로 움직일 수 있는 전극을 포함하고, 그 전극의 움직임에 따라 도통과 비도통을 제어하여 동작한다.

[0059] 또한 본 명세서 등에서, 메탈 마스크 또는 FMM(파인 메탈 마스크, 고정세(高精細) 메탈 마스크)을 사용하여 제작되는 디바이스를 MM(메탈 마스크) 구조의 디바이스라고 부르는 경우가 있다. 또한 본 명세서 등에서, 메탈 마스크 또는 FMM을 사용하지 않고 제작되는 디바이스를 MML(메탈 마스크리스) 구조의 디바이스라고 부르는 경우가 있다.

[0060] 또한 본 명세서 등에서, 각 색의 발광 디바이스(여기서는 청색(B), 녹색(G), 및 적색(R))의 발광층을 구분 형성하거나 개별 도포하는 구조를 SBS(Side By Side) 구조라고 부르는 경우가 있다. 또한 본 명세서 등에서, 백색 광을 방출할 수 있는 발광 디바이스를 백색 발광 디바이스라고 부르는 경우가 있다. 또한 백색 발광 디바이스는 착색층(예를 들어 컬러 필터)과 조합함으로써 풀 컬러 표시의 표시 장치로 할 수 있다.

[0061] 또한 발광 디바이스는 싱글 구조와 탠덤 구조로 크게 나눌 수 있다. 싱글 구조의 디바이스는 한 쌍의 전극 사이에 하나의 발광 유닛을 가지고, 상기 발광 유닛은 하나 이상의 발광층을 포함하는 구성으로 하는 것이 바람직하다. 2개의 발광층을 사용하여 백색 발광을 얻는 경우, 2개의 발광층 각각의 발광색이 보색 관계가 되는 발광층을 선택하면 좋다. 예를 들어 제 1 발광층의 발광색과 제 2 발광층의 발광색을 보색 관계가 되도록

함으로써, 발광 디바이스 전체로서 백색을 발광하는 구성을 얻을 수 있다. 또한 3개 이상의 발광층을 사용하여 백색 발광을 얻는 경우, 3개 이상의 발광층 각각의 발광색이 합쳐져 발광 디바이스 전체로서 백색 발광할 수 있는 구성으로 하면 좋다.

- [0062] 탠덤 구조의 디바이스는 한 쌍의 전극 사이에 2개 이상의 발광 유닛을 가지고, 각 발광 유닛은 하나 이상의 발광층을 포함하는 구성으로 하는 것이 바람직하다. 백색 발광을 얻기 위해서는 복수의 발광 유닛의 발광층으로부터의 광을 합하여 백색 발광이 얻어지는 구성으로 하면 좋다. 또한 백색 발광이 얻어지는 구성에 대해서는, 싱글 구조의 구성과 마찬가지로 한다. 또한 탠덤 구조의 디바이스에서, 복수의 발광 유닛 사이에는 전하 발생층 등의 중간층이 제공되는 것이 바람직하다.
- [0063] 또한 상술한 백색 발광 디바이스(싱글 구조 또는 탠덤 구조)와 SBS 구조의 발광 디바이스를 비교한 경우, SBS 구조의 발광 디바이스는 백색 발광 디바이스보다 소비 전력을 낮출 수 있다. 소비 전력을 낮게 하고자 하는 경우에는 SBS 구조의 발광 디바이스를 사용하면 적합하다. 한편 백색 발광 디바이스는 제조 공정이 SBS 구조의 발광 디바이스보다 간단하기 때문에 제조 비용을 낮게 할 수 있거나, 제조 수율을 높게 할 수 있어 적합하다.
- [0064] 본 명세서에서 "평행"이란, 2개의 직선이 -10° 이상 10° 이하의 각도로 배치된 상태를 말한다. 따라서 -5° 이상 5° 이하의 경우도 포함된다. 또한 "실질적으로 평행" 또는 "대략 평행"이란, 2개의 직선이 -30° 이상 30° 이하의 각도로 배치된 상태를 말한다. 또한 "수직"이란, 2개의 직선이 80° 이상 100° 이하의 각도로 배치된 상태를 말한다. 따라서 85° 이상 95° 이하의 경우도 포함된다. 또한 "실질적으로 수직" 또는 "대략 수직"이란, 2개의 직선이 60° 이상 120° 이하의 각도로 배치된 상태를 말한다.
- [0065] 또한 본 명세서 등에서 각 실시형태에 기재된 구성은 다른 실시형태에 기재된 구성과 적절히 조합하여 본 발명의 일 형태로 할 수 있다. 또한 하나의 실시형태에 복수의 구성예가 기재되는 경우에는, 구성예를 서로 적절히 조합할 수 있다.
- [0066] 또한 어떤 하나의 실시형태에서 설명하는 내용(일부 내용이어도 좋음)은, 그 실시형태에서 설명하는 다른 내용(일부 내용이어도 좋음)과, 하나 또는 복수의 다른 실시형태에서 설명하는 내용(일부 내용이어도 좋음) 중 적어도 하나의 내용에 대하여 적용, 조합, 또는 치환 등을 할 수 있다.
- [0067] 또한 실시형태에서 설명하는 내용이란, 각 실시형태에서 다양한 도면을 사용하여 설명하는 내용, 또는 명세서에 기재되는 문장을 사용하여 설명하는 내용을 말한다.
- [0068] 또한 어떤 하나의 실시형태에서 제시하는 도면(일부이어도 좋음)은 그 도면의 다른 부분, 그 실시형태에서 제시하는 다른 도면(일부이어도 좋음), 하나 또는 복수의 다른 실시형태에서 제시하는 도면(일부이어도 좋음) 중 적어도 하나의 도면과 조합함으로써 더 많은 도면을 구성할 수 있다.
- [0069] 본 명세서에 기재되는 실시형태에 대하여 도면을 참조하여 설명한다. 다만 실시형태는 많은 상이한 형태로 실시할 수 있고, 취지 및 그 범위에서 벗어남이 없이 그 형태 및 자세한 사항을 다양하게 변경할 수 있다는 것은 통상의 기술자라면 용이하게 이해할 수 있다. 따라서 본 발명은 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다. 또한 실시형태의 발명의 구성에서 동일한 부분 또는 같은 기능을 가지는 부분에는 동일한 부호를 상이한 도면 사이에서 공통적으로 사용하고, 이의 반복적인 설명은 생략하는 경우가 있다. 또한 사시도 등에서는, 도면의 명확성을 기하기 위하여 일부의 구성 요소의 기재를 생략하는 경우가 있다.
- [0070] 본 명세서 등에서 복수의 요소에 같은 부호를 사용하는 경우, 특히 이들을 구별할 필요가 있을 때는, 부호에 "_1", "[n]", "[m, n]" 등의 식별용 부호를 붙여서 기재하는 경우가 있다. 또한 도면 등에서 부호에 "_1", "[n]", "[m, n]" 등의 식별용 부호를 붙여서 기재하고, 본 명세서 등에서 이들을 구별할 필요가 없는 경우에는, 식별용 부호를 기재하지 않는 경우가 있다.
- [0071] 또한 본 명세서의 도면에서 크기, 층의 두께, 또는 영역은 명료화를 위하여 과장되어 있는 경우가 있다. 따라서 그 스케일에 반드시 한정되는 것은 아니다. 또한 도면은 이상적인 예를 모식적으로 나타낸 것이고, 도면에 나타낸 형상 또는 값 등에 한정되지 않는다. 예를 들어 노이즈에 기인한 신호, 전압, 또는 전류의 편차, 혹은 타이밍의 어긋남으로 인한 신호, 전압, 또는 전류의 편차 등을 포함할 수 있다.
- [0072] (실시형태 1)
- [0073] 본 실시형태에서는 본 발명의 일 형태의 전자 기기인 XR용 기기의 구성에 대하여 설명한다.
- [0074] 도 1의 (A) 및 (B)는 일례로서 XR용 기기에 구비된 표시 장치(DSP) 및 렌즈(LNS)와, 사용자의 눈(ME)을 나타낸

단면도이다. 또한 도 1의 (A) 및 (B)에는 표시 장치로부터 사용자의 눈에 방출되는 광의 경로도 도시하였다.

- [0075] 도 1의 (A) 및 (B)에서, 표시 장치(DSP)는 일례로서 복수의 표시 화소 회로를 가진다. 복수의 표시 화소 회로는 예를 들어 매트릭스상 등 규칙적으로 배치되는 것이 바람직하다. 또한 예를 들어 도 1의 (A) 및 (B)에 나타난 표시 장치(DSP)는 화소 회로(PUa)와 화소 회로(PUb)를 가지고, 화소 회로(PUa)와 화소 회로(PUb)의 각각에는 표시 화소 회로가 포함되는 것으로 한다.
- [0076] 복수의 표시 화소 회로의 각각은 표시 장치(DSP)에 입력된 영상 신호에 기초한 광을 표시 장치(DSP)의 표시면상에 사출하는 기능을 가진다. 예를 들어 도 1의 (A)에서는 화소 회로(PUa)에 포함되는 표시 화소 회로로부터, 영상 신호에 기초한 광(LIT1a)을 표시 장치(DSP)의 표시면상에 사출하는 상태를 나타내었고, 도 1의 (B)에서는 화소 회로(PUb)에 포함되는 표시 화소 회로로부터, 영상 신호에 기초한 광(LIT1b)을 표시 장치(DSP)의 표시면상에 사출하는 상태를 나타내었다.
- [0077] 또한 렌즈(LNS)는 일례로서 표시 장치(DSP)로부터 사출된 광을 굴절시켜 사용자의 눈(ME) 방향으로 사출하는 기능을 가진다. 예를 들어 도 1의 (A)에서는 렌즈(LNS)가 광(LIT1a)을 굴절시켜 사용자의 눈(ME) 방향으로 사출하는 상태를 나타내었고, 도 1의 (B)에서는 렌즈(LNS)가 광(LIT1b)을 굴절시켜 사용자의 눈(ME) 방향으로 사출하는 상태를 나타내었다.
- [0078] 또한 도 1의 (A)에서, 사용자의 눈(ME)은 각막(KM), 모양체(MYT)(본 명세서 등에서는 모양체소대(진씨대)도 모양체(MYT)에 포함됨), 수정체(SST), 유리체(GT), 망막(MM), 맥락막(MRM), 공막(KYM), 및 시신경(SK)을 가진다.
- [0079] 또한 망막(MM)의 일부의 영역에는 황반(YH)이 포함된다. 황반(YH)에는 물체의 세세한 부분 및 색을 인식하는 기능을 가지는 세포가 많이 집중되어 있다. 또한 황반(YH)에는 중심와(CSK)가 포함된다. 사용자는 사용자의 눈에 포함되는 황반(YH)에 집광된 광(화상)을 시선 대상의 점 또는 영역(주시점이라고 하는 경우가 있음)으로서 인식한다.
- [0080] 예를 들어 도 1의 (A)에서는 표시 장치(DSP)의 화소 회로(PUa)에 포함되는 표시 화소 회로로부터 사출된 광(LIT1a)이 렌즈(LNS), 및 수정체(SST)를 통하여 황반(YH)에 집광되는 상태를 나타내었다. 이때 사용자는 화소 회로(PUa)로 표시한 광(화상)을 시선 대상의 점 또는 영역으로서 인식한다.
- [0081] 또한 예를 들어 도 1의 (B)에서는 표시 장치(DSP)의 화소 회로(PUb)에 포함되는 표시 화소 회로로부터 사출된 광(LIT1b)이 렌즈(LNS), 및 수정체(SST)를 통하여 망막(MM) 중 황반(YH)이 아닌 영역에 집광되는 상태를 나타내었다. 이때 사용자는 화소 회로(PUb)로 표시한 광(화상)을 시선 대상의 점 또는 영역이 아니지만 사용자의 시야에 들어간 화상으로서 인식한다.
- [0082] 사용자의 눈(ME)의 수정체(SST)는 일례로서 상술한 중심와(CSK)에 광을 집광시키기 위한 렌즈로서 기능한다. 또한 모양체(MYT)는 수정체(SST)의 두께를 변화시키는 기능을 가진다. 중심와(CSK)로의 집광 정도의 조절은 수정체(SST)의 두께를 변화시킴으로써 수행할 수 있다. 즉 수정체(SST)와 모양체(MYT)는 사용자의 눈(ME)에 입사한 광의 초점의 조절을 수행할 수 있다.
- [0083] 또한 표시 장치(DSP)와 렌즈(LNS)의 거리(또는 렌즈(LNS)와 사용자의 눈(ME)의 거리)는 자유롭게 결정할 수 있고, 예를 들어 표시 장치(DSP)와 렌즈(LNS)의 거리는 표시 화소 회로로부터 사출된 광이 사용자의 눈(ME)의 망막(MM)상에 집광되는 거리인 것이 바람직하다.
- [0084] 상술한 바와 같이, 표시 장치(DSP)의 표시부에 화상을 표시하였을 때 수정체(SST)의 두께를 변화시키는 것, 표시 장치(DSP)와 렌즈(LNS)의 거리를 변화시키는 것 중 적어도 하나를 수행함으로써, 상기 표시부에 포함되는 복수의 표시 화소 회로로부터의 광을 망막(MM)상에 집광시킬 수 있다. 특히 사용자는 망막(MM)상의 황반(YH)에 집광된 광(화상)을 시선 대상의 점 또는 영역으로서 인식할 수 있다.
- [0085] 다음으로, 표시 장치(DSP)의 표시부에 복수의 표시 화소 회로뿐만 아니라 복수의 촬상 화소 회로도 제공되는 경우에 대하여 생각한다. 복수의 촬상 화소 회로는 예를 들어 복수의 표시 화소 회로와 함께 매트릭스상 등 규칙적으로 배치되는 것이 바람직하다. 또한 예를 들어 복수의 촬상 화소 회로는 표시 화소 회로와 함께 화소 회로에 포함되어도 좋다. 여기서는 도 1의 (A) 및 (B)의 각각에 나타난 화소 회로(PUa) 및 화소 회로(PUb)에는 표시 화소 회로뿐만 아니라 촬상 화소 회로도 포함되는 것으로 한다.
- [0086] 복수의 촬상 화소 회로의 각각은 상기 복수의 촬상 화소 회로에 포함되는 촬상 디바이스에 광이 입사함으로써, 상기 광에 따른 전기 신호(예를 들어 전류 또는 전압)를 생성하여, 상기 전기 신호를 출력하는 기능을 가진다.

- [0087] 광은 물체에 수직 방향으로 입사함으로써, 입사한 방향의 180° 의 방향으로 반사된다. 바꿔 말하면 물체에 수직 방향으로 입사한 광의 경로와, 상기 물체에 의하여 반사된 광의 경로는 대략 일치한다.
- [0088] 도 1의 (A)에서는 화소 회로(PUa)의 표시 화소 회로로부터의 광(LIT1a)이 황반(YH)에 도달하는 상태를 나타내었다. 또한 광(LIT1a)이 황반(YH)에서 반사하였을 때의 상태를 도 2의 (A)에 나타내었다. 도 2의 (A)에 나타낸 바와 같이, 황반(YH)에서의 반사광인 광(LIT2a)은 광(LIT1a)과 대략 같은 경로로 화소 회로(PUa)에 도달한다.
- [0089] 도 1의 (B)에서는 화소 회로(PUb)의 표시 화소 회로로부터의 광(LIT1b)이 망막(MM)에서의 황반(YH) 이외의 영역에 도달하는 상태를 나타내었다. 또한 광(LIT1b)이 망막(MM)에서의 황반(YH) 이외의 영역에서 반사하였을 때의 상태를 도 2의 (B)에 나타내었다. 도 2의 (B)에 나타낸 바와 같이, 망막(MM)에서의 반사광인 광(LIT2b)은 광(LIT1b)과 대략 같은 경로로 화소 회로(PUb)에 도달한다.
- [0090] 그러므로 표시 장치(DSP)에 있어서, 모든 화소 회로에 포함되는 촬상 화소 회로를 사용하여 촬상 동작을 수행함으로써 망막(MM)과, 망막(MM)의 일부의 영역의 황반(YH)을 화상으로서 촬상할 수 있다. 또한 사용자는 황반(YH)에 입사한 광(화상)을 시선 대상의 점 또는 영역으로서 인식하기 때문에, 상기 화상에서 황반(YH)이 촬상되어 있는 위치(좌표)로부터, 사용자가 표시 장치(DSP)의 표시 화상의 어느 영역에 시선을 두고 있는지를 알 수 있다.
- [0091] 구체적으로는 상기 화상에서 황반(YH)을 촬상한 촬상 화소 회로의 어드레스를 취득하고 상기 촬상 화소 회로와 같은 화소 회로에 포함되는 표시 화소 회로를 산출하면 좋다. 황반(YH)을 촬상한 촬상 화소 회로와 같은 화소 회로에 포함되는 표시 화소 회로가 사출하는 광은 황반(YH)에 도달한다. 따라서 표시 장치(DSP)의 표시 화상 중 황반(YH)을 촬상한 촬상 화소 회로와 같은 화소 회로에 포함되는 표시 화소 회로가 표시하는 표시 화상이 사용자가 시선을 두고 있는 영역이다.
- [0092] 여기서 일례로서, 표시 장치(DSP)에 표시된 표시 화상과, 표시 장치(DSP)에 포함되는 촬상 화소 회로에 의하여 촬상된 촬상 화상의 관계에 대하여 설명한다. 도 3의 (A)에는 표시 장치(DSP)에 구비된 복수의 표시 화소 회로에 출력된 표시 화상(DIM)을 나타내었고, 도 3의 (B)에는 표시 장치(DSP)에 구비된 복수의 촬상 화소 회로에 의하여 촬상된 촬상 화상(TIM)을 나타내었다.
- [0093] 도 3의 (A)에서는 표시 장치(DSP)가 이동체(VCL)를 포함하는 표시 화상(DIM)을 표시하고 있는 예를 나타내었다. 한편 도 3의 (B)에서는 표시 장치(DSP)에 포함되는 복수의 촬상 화소 회로에 의하여 촬상된 촬상 화상(TIM)으로서, 표시 화상(DIM)을 보고 있는 사용자의 눈을 나타내었다.
- [0094] 도 3의 (B)에서는 망막(MM)이 촬상되어 있는 예를 나타내었다. 구체적으로는 중심와(CSK)를 포함하는 황반(YH)과, 망막(MM)상에 분포된 혈관(MK)이 촬상되어 있다. 특히 황반(YH) 및 중심와(CSK)는 표시 장치(DSP)의 화소 어레이의 i 번째 행 j 번째 열(i 및 j 는 1 이상의 정수로 함)의 위치 또는 그 근방에서 촬상되어 있는 것으로 한다.
- [0095] 도 3의 (A)의 표시 화상(DIM)에서, i 번째 행 j 번째 열의 위치 또는 그 근방에서는 이동체(VCL)에 구비된 핸들(HDL) 및 필터(PIL)와 운전석이 위치한다.
- [0096] 도 1의 (A), (B) 및 도 2의 (A), (B)를 사용하여 설명한 바와 같이, 표시 화소 회로로부터 황반(YH)에 도달하는 광의 경로와, 황반(YH)에서 반사되어 표시 화소 회로(촬상 화소 회로)에 도달하는 광의 경로는 서로 대략 같기 때문에, 도 3의 (A)의 표시 화상(DIM)을 보고 있는 사용자는 특히 핸들(HDL), 필터(PIL), 및 운전석에 시선을 두고 있다는 것을 도 3의 (B)의 촬상 화상(TIM)에 촬상되어 있는 황반(YH) 및 중심와(CSK)의 위치에서 판단할 수 있다.
- [0097] 또한 촬상 동작을 반복적으로 수행함으로써 표시 장치(DSP)에 표시된 화상 중 사용자가 시선을 두고 있는 점 또는 영역을 연속적으로 취득할 수 있다. 이에 의하여 사용자의 시선 추적(eye tracking)을 실현할 수 있다.
- [0098] <구성예>
- [0099] 본 발명의 일 형태에 따른 전자 기기의 구성에 대하여 도 4의 (A) 및 (B)에 나타낸 블록도를 참조하여 설명한다. 도 4의 (A)에 나타낸 전자 기기(50)는 표시 장치(DSP)(표시 장치(DSP_R) 및 표시 장치(DSP_L)), 광학계(51)(광학계(51_R) 및 광학계(51_L)), 화상 처리부(52), 움직임 검출부(53), 오디오(54), 카메라(55), 제어부(56), 통신부(57), 및 배터리(58)를 구비한다. 표시 장치(DSP), 화상 처리부(52), 움직임 검출부(53), 오디오(54), 카메라(55), 제어부(56), 및 통신부(57)는 버스 배선(BW)을 통하여 상호로 각종 신호를 송수신한다.

- [0100] 도 4의 (B)에 나타난 바와 같이, 표시 장치(DSP)는 표시 소자로서의 발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B), 광원으로서의 발광 디바이스(10LS), 촬상 소자로서의 수광 디바이스(10PS), 구동 회로부(20), 그리고 프레임 메모리(22)를 가진다. 구동 회로부(20)는 게이트 드라이버 회로 및 소스 드라이버 회로를 가진다. 또한 게이트 드라이버 회로 및 소스 드라이버 회로의 각각은 하나 제공되어도 좋고 복수로 제공되어도 좋다. 또한 도 4의 (A)에 나타난 예에서는 표시 장치(DSP)를 오른쪽 눈용과 왼쪽 눈용으로 2개 제공하였지만 표시 장치의 개수는 1개이어도 좋고 3개 이상이어도 좋다.
- [0101] 또한 이하에서는 발광 디바이스(10R), 발광 디바이스(10G), 발광 디바이스(10B), 및 발광 디바이스(10LS)에 공통된 사항을 설명하는 경우에는 부호에 부기하는 기호를 생략하여 발광 디바이스(10)라고 표기하여 설명하는 경우가 있다. 또는 발광 디바이스(10)라고 표기하는 경우, 발광 디바이스(10R), 발광 디바이스(10G), 발광 디바이스(10B), 및 발광 디바이스(10LS) 중 어느 하나 또는 복수를 가리키는 경우가 있다.
- [0102] 광학계(51)는 예를 들어 렌즈를 가진다. 또한 상기 렌즈로서는 구체적으로는 도 1의 (A), (B) 및 도 2의 (A), (B)를 사용하여 설명한 렌즈(LNS)로 할 수 있다. 또한 광학계(51)는 필요에 따라 반사판, 하프 미러, 및 도파로에서 선택된 하나 이상을 가져도 좋다. 또한 도 4의 (A)에 나타난 예에서는 광학계(51)를 오른쪽 눈용과 왼쪽 눈용으로 2개 제공하였지만 광학계의 개수는 1개이어도 좋고 3개 이상이어도 좋다.
- [0103] 오디오(54)는 예를 들어 마이크론 및 스피커 중 한쪽 또는 양쪽을 가진다. 움직임 검출부(53)는 관성 센서를 가지고, 사용자의 몸의 움직임을 검지하는 기능을 가진다. 또한 여기서 관성 센서란, 물체의 가속도 및 각속도를 검지하는 센서를 가리킨다. 제어부(56)는 CPU, GPU, 및 메모리를 가진다. 통신부(57)는 와이어리스 통신을 수행하여, 다른 단말기, 또는 네트워크상에 존재하는 서버와 데이터를 주고받을 수 있다. 또한 도 4의 (A)에서 점선으로 둘러싼 제어부(56) 및 통신부(57)는 전자 기기와 별도로 제공하여도 좋다. 이 경우, 전자 기기의 부피를 저감할 수 있다.
- [0104] 제어부(56)에서 생성된 화상 데이터는 버스 배선(BW)을 경유하여 표시 장치(DSP)에 송신된다. 화상 데이터는 프레임 메모리(22)에 저장된 후, 구동 회로부(20)에 포함되는 소스 드라이버를 경유하여 발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B)로 표시된다.
- [0105] 수광 디바이스(10PS)에서 취득한 데이터(아날로그 데이터)는 화상 처리부(52)에서 디지털 데이터로 변환되고 제어부(56)에 송신된다. 예를 들어 수광 디바이스(10PS)가 사용자의 눈의 망막의 화상을 취득하고, 화상 처리부(52)는 상기 화상에서 사용자의 시선 대상의 위치를 특정한다. 제어부(56)는 화상 처리부(52)로부터 시선 대상의 위치 데이터를 받고 사용자가 보는 화상 데이터에 반영시킨다.
- [0106] 화상 처리부(52)는 화상 해석을 수행하는 기능을 가진다. 화상 해석을 수행함으로써, 수광 디바이스(10PS)가 취득한 사용자의 눈의 망막의 화상에서 사용자의 시선 대상의 위치를 특정할 수 있다. 즉 화상 처리부(52)를 사용하여 시선 추적을 수행할 수 있다. 상기 화상 해석에는 인공 신경망 등의 계산 모델을 사용할 수 있다. 또한 인공 신경망의 연산으로서는 적화 연산 및 함수 연산(예를 들어 활성화 함수를 사용한 연산)이 취급되는 경우가 있다. 그러므로 화상 처리부(52)에는 적화 연산 및 함수 연산이 가능한 연산 회로, 인공 신경망을 포함하는 프로그램을 실시 가능한 처리 장치 중 적어도 하나가 포함된다.
- [0107] 상기 화상 해석에는 적화 연산을 수행하는 기능을 가지는 연산 회로를 사용하는 것이 특히 바람직하다. 상기 연산 회로를 사용함으로써 낮은 전력으로 화상 해석을 수행할 수 있다. 즉 본 발명의 일 형태에 따른 표시 장치, 또는 상기 표시 장치가 탑재된 전자 기기의 소비 전력을 저감할 수 있다. 또한 적화 연산을 수행하는 기능을 가지는 연산 회로의 자세한 사항에 대해서는 실시형태 2에서 설명한다.
- [0108] 상기 화상 해석에 사용되는 인공 신경망으로서는 특히 딥 러닝을 사용하는 것이 바람직하다. 딥 러닝으로서 예를 들어 합성곱 신경망(CNN: Convolutional Neural Network), 순환 신경망(RNN: Recurrent Neural Network), 오토인코더(AE: Autoencoder), 변분 오토인코더(VAE: Variational Autoencoder), 랜덤 포레스트(Random Forest), 서포트 벡터 머신(Support Vector Machine), 그레이디언트 부스팅(Gradient Boosting), 생성적 적대 신경망(GAN: Generative Adversarial Networks) 등을 사용하는 것이 바람직하다.
- [0109] 이하에서는 본 발명의 일 형태의 전자 기기에 탑재되는 표시 장치의 구성에 대하여 도 5의 (A), (B) 및 도 6의 (A), (B)를 참조하여 설명한다.
- [0110] [표시 장치의 구성예]
- [0111] 본 발명의 일 형태에 따른 전자 기기가 가지는 도 4의 (B)에 나타난 표시 장치(DSP)의 모식도를 도 5의 (A),

(B) 및 도 6의 (A), (B)에 나타내었다. 도 5의 (A)에 나타난 표시 장치(DSP)는 기관(11)과, 기관(12)과, 발광 디바이스(10)와, 수광 디바이스(10PS)를 가진다. 발광 디바이스(10)는 표시 소자로서의 발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B)와, 광원으로서의 발광 디바이스(10LS)를 포함하고, 층(16)에 위치한다. 지지판(13) 위에 수광 디바이스(10PS)가 제공되고, 수광 디바이스(10PS) 위에 기관(11)이 제공되고, 기관(11) 위에 발광 디바이스(10)가 제공되고, 발광 디바이스(10) 위에 기관(12)이 제공되고, 기관(12) 위에 보호 부재(15)가 제공된다. 도 5의 (A)에 나타난 표시 장치(DSP)는 발광 디바이스(10R), 발광 디바이스(10G), 발광 디바이스(10B), 발광 디바이스(10LS), 및 수광 디바이스(10PS)가 1개의 화소 영역(19)에 제공된 구성을 가진다. 또한 각 구성 요소의 자세한 내용에 대해서는 후술한다.

[0112] 발광 디바이스(10)로서는 예를 들어 적색의 광을 발하는 발광 디바이스(10R), 녹색의 광을 발하는 발광 디바이스(10G), 청색의 광을 발하는 발광 디바이스(10B), 및 가시광을 발하는 발광 디바이스(10LS)를 사용하는 구성으로 하면 좋다. 이때 발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B)는 표시 소자로서 기능하고, 발광 디바이스(10LS)는 광원으로서 기능한다. 발광 디바이스(10LS)의 개수는 특별히 한정되지 않고, 1개이어도 좋고, 복수이어도 좋고, 또는 0개이어도 좋다. 발광 디바이스(10)는 기관(11)과 기관(12)에 끼워지는 영역에 배치된다. 또한 기관(11)은 지지판(13)과 발광 디바이스(10) 사이에 배치되고, 기관(12)은 발광 디바이스(10)와 보호 부재(15) 사이에 배치된다.

[0113] 발광 디바이스(10LS)가 발하는 광은 가시광을 포함하는 것이 바람직하다. 예를 들어 발광 디바이스(10LS)는 발광 스펙트럼의 가시광 영역에 하나의 피크를 가지는 단색의 광을 발하는 소자인 것이 바람직하고, 발광 스펙트럼의 적색의 파장 영역에 피크를 가지는 단색의 광을 발하는 소자인 것이 더 바람직하다. 또한 발광 디바이스(10LS)는 발광 디바이스(10R), 발광 디바이스(10G), 또는 발광 디바이스(10B)와 같은 구성을 가지는 발광 소자인 것이 바람직하다. 이에 의하여 제작 공정을 증가하지 않고 발광 디바이스(10LS)를 형성할 수 있다. 또한 발광 디바이스(10LS)는 발광 스펙트럼의 가시광 영역에 2개 이상의 피크를 가지는 광을 발하는 디바이스이어도 좋고, 가시광 이외(예를 들어 적외광 또는 자외광)의 영역에도 피크를 가지는 광을 발하는 디바이스이어도 좋다.

[0114] 수광 디바이스(10PS)는 가시광을 검출하는 기능을 가진다. 수광 디바이스(10PS)는 발광 디바이스(10LS)가 발하는 가시광에 대응하는 광 감도를 가지는 것이 바람직하다. 또한 발광 디바이스(10LS)가 발광 스펙트럼의 가시광 이외의 영역에 피크를 가지는 광을 발하는 디바이스인 경우, 수광 디바이스(10PS)는 상기 영역의 광을 검출하는 기능을 가지는 수광 디바이스인 것이 바람직하다.

[0115] 도 5의 (A)에 나타난 바와 같이, 발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B)의 발광에 의하여 화상이 표시된다. 또한 발광 디바이스(10LS)로부터 사출된 가시광은 사용자의 눈(ME)의 내부의 망막(MM)에 도달한다. 또한 망막(MM)에서의 반사광이 수광 디바이스(10PS)로 검출됨으로써 시선 추적이 수행된다. 그러므로 기관(12) 및 보호 부재(15)는 발광 디바이스(10R), 발광 디바이스(10G), 발광 디바이스(10B), 및 발광 디바이스(10LS)가 발하는 가시광을 투과시킬 필요가 있다. 또한 기관(11), 기관(12), 및 보호 부재(15)는 눈(ME)의 망막(MM)에서 반사된 가시광을 투과시킬 필요가 있다. 따라서 기관(11), 기관(12), 및 보호 부재(15)는 가시광에 대하여 투광성을 가지는 것이 바람직하다.

[0116] 기관(11) 및 기관(12)에는 각각 예를 들어 유리, 석영, 세라믹, 사파이어, 또는 안정화 지르코니아(이트리아 안정화 지르코니아 등) 등의 절연체(절연성 기관)를 사용할 수 있다. 또한 기관(11) 및 기관(12)에는 예를 들어 절연성 수지 또는 도전성 수지 등의 수지를 사용할 수 있다. 또한 기관(11) 및 기관(12)에는 예를 들어 실리콘, 저마늄, 탄소화 실리콘, 실리콘 저마늄, 비소화 갈륨, 인화 인듐, 또는 산화 아연 등의 반도체(반도체 기관)를 사용할 수 있다. 또한 기관(11) 및 기관(12)에는 예를 들어 금속 또는 합금 등의 도전체(도전성 기관)를 사용할 수 있다. 또한 발광 디바이스(10)로부터의 광을 추출하는 측의 기관에는 상기 광을 투과시키는 재료를 사용한다. 또한 기관(11) 및 기관(12)의 각각에 가요성을 가지는 재료를 사용하면 표시 장치(DSP)의 가요성을 높일 수 있고, 또한 경량화, 박형화가 가능하다. 또한 기관(11) 또는 기관(12)은 편광판을 가져도 좋다.

[0117] 기관(11) 및 기관(12)에는 각각 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN) 등의 폴리에스터 수지, 폴리아크릴로나이트릴 수지, 아크릴 수지, 폴리이미드 수지, 폴리메틸메타크릴레이트 수지, 폴리카보네이트(PC) 수지, 폴리에테르설폰(PES) 수지, 폴리아마이드 수지(나일론, 아라미드 등), 폴리실록세인 수지, 사이클로올레핀 수지, 폴리스타이렌 수지, 폴리아마이드이미드 수지, 폴리우레탄 수지, 폴리염화 바이닐 수지, 폴리염화 바이닐리덴 수지, 폴리프로필렌 수지, 폴리테트라플루오로에틸렌(PTFE) 수지, ABS 수지, 및 셀룰로스 나노섬유

에서 선택된 하나 이상을 사용하여도 좋다. 기관(11) 및 기관(12) 중 한쪽 또는 양쪽에는 가요성을 가질 정도의 두께를 가지는 유리를 사용하여도 좋다.

[0118] 상술한 바와 같이, 도 5의 (A)에 나타난 표시 장치(DSP)에 있어서, 발광 디바이스(10LS)를 포함하는 발광 디바이스(10)가 위치하는 층(16)은 수광 디바이스(10PS) 위에 중첩된다. 발광 디바이스(10)가 위치하는 층(16)에서 발광 디바이스(10)는 공통 전극에 전기적으로 접속되는 경우가 있다. 따라서 표시 장치(DSP)는 복잡한 광학계를 사용하지 않고 눈(ME)의 내부의 망막(MM)으로의 광의 조사 및 망막(MM)에서의 반사광의 수광을 수행할 수 있다. 또한 발광 디바이스(10LS)와 수광 디바이스(10PS)의 거리는 비교적 작게 된다. 따라서 눈(ME)의 내부의 망막(MM)에서의 반사광의 검출 감도를 높일 수 있다. 광학계의 구성을 단순하게 할 수 있기 때문에 표시 장치를 소형화할 수 있다. 또한 발광 디바이스(10LS)의 일부는 수광 디바이스(10PS)와 중첩되는 부분을 가져도 좋고 가지지 않아도 된다.

[0119] 또한 본 발명의 일 형태는 이에 한정되지 않고, 도 5의 (B)에 나타난 바와 같이 수광 디바이스(10PS)를 발광 디바이스(10)와 함께 기관(11)과 기관(12) 사이에 제공하여도 좋다. 구체적으로는 도 5의 (B)에 나타난 표시 장치(DSP)는 수광 디바이스(10PS)와 발광 디바이스(10)가 기관(11)과 기관(12) 사이에 제공된 점에서 도 5의 (A)에 나타난 표시 장치(DSP)와 상이하다. 도 5의 (B)에 나타난 표시 장치(DSP)에서는 수광 디바이스(10PS)가 기관(11) 위에 제공되어 있기 때문에, 기관(11)은 가시광에 대하여 투광성이 낮아도 되거나, 적외광에 대하여 투광성을 가지지 않아도 되는 경우가 있다.

[0120] 위에서는 발광 디바이스(10LS)가 화소 영역(19) 내에 제공되는 구성에 대하여 나타내었지만 본 발명은 이에 한정되지 않고, 발광 디바이스(10LS)는 화소 영역(19)에 포함되지 않아도 된다. 구체적으로는 도 6의 (A)에 나타난 표시 장치(DSP)와 같이, 도 5의 (A)의 표시 장치(DSP)에서 층(16)에 발광 디바이스(10LS)를 제공하지 않고, 발광 디바이스(10LS)가 발하는 광 대신에 발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B)에서 선택된 하나 이상이 발하는 광이 사용자의 눈(ME)의 내부의 망막(MM)에 도달하고, 망막(MM)에서의 반사광을 수광 디바이스(10PS)로 검지하는 구성으로 하여도 좋다. 또한 도 6의 (A)의 표시 장치(DSP)와 마찬가지로, 도 6의 (B)에 나타난 표시 장치(DSP)와 같이, 도 5의 (B)의 표시 장치(DSP)에서 층(16)에 발광 디바이스(10LS)를 제공하지 않고, 발광 디바이스(10LS)가 발하는 광 대신에 발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B)에서 선택된 하나 이상이 발하는 광이 사용자의 눈(ME)의 내부의 망막(MM)에 도달하고, 망막(MM)에서의 반사광을 수광 디바이스(10PS)로 검지하는 구성으로 하여도 좋다.

[0121] 또한 위에서는 적색(R)의 광을 발하는 발광 디바이스(10R), 녹색(G)의 광을 발하는 발광 디바이스(10G), 및 청색(B)의 광을 발하는 발광 디바이스(10B)의 3종의 발광 소자를 사용하여 화소를 형성하는 구성에 대하여 나타내었지만 본 발명은 이에 한정되지는 않는다. 예를 들어 황색(Y)의 광을 발하는 발광 디바이스, 주황색(O)의 광을 발하는 발광 디바이스, 시안(C)의 광을 발하는 발광 디바이스, 마젠타(M)의 광을 발하는 발광 디바이스, 및 백색(W)의 광을 발하는 발광 디바이스에서 선택된 하나 이상을 사용하여 화소를 형성하는 구성으로 하여도 좋고, R, G, B 중 2개 이상의 색의 스펙트럼 성분을 포함하는 발광을 나타내는 발광 물질을 가지는 발광 디바이스 중 2개 이상의 발광 디바이스를 사용하여 화소를 형성하는 구성으로 하여도 좋다.

[0122] 또한 도 5의 (B) 및 도 6의 (B)의 각각에 나타난 표시 장치(DSP)에서는 지지판(13)을 제공하지 않아도 되는 경우가 있다.

[0123] 또한 도 5의 (A) 및 도 6의 (A)의 각각에 나타난 표시 장치(DSP)에서는 지지판(13) 대신에 기재를 제공하고 기관(11) 대신에 절연층을 제공하여도 좋다. 또한 상기 기재로서는 예를 들어 기관(11)에 적용할 수 있는 재료를 사용할 수 있다. 이때 상기 기재 위에 수광 디바이스(10PS)를 제공하여도 좋다. 또한 수광 디바이스(10PS) 위에 절연층을 제공하고 상기 절연층 위에 발광 디바이스(10)를 제공한다. 상기 절연층은 가시광에 대하여 투광성을 가지는 것이 바람직하다.

[0124] 또한 도 5의 (A), (B) 및 도 6의 (A), (B)의 각각에 나타난 표시 장치(DSP)에서는 보호 부재(15)를 제공하지 않아도 되는 경우가 있다.

[0125] [전자 기기의 동작예 1]

[0126] 본 발명의 일 형태의 전자 기기의 동작예에 대하여 도 7에 나타난 흐름도를 사용하여 이하에서 설명한다. 도 7에 나타난 흐름도는 단계 S61 내지 단계 S64를 가진다. 또한 도 7에는 동작의 시작을 나타내는 "START"와 동작의 종료를 나타내는 "END"를 기재하였다.

- [0127] <단계 S61>
- [0128] 단계 S61은 광원으로부터 발해진 광이 사용자의 눈(ME)의 내부의 망막(MM)의 전체를 조명(조사라고 바꿔 말하는 경우가 있음)하는 단계를 가진다. 상기 광원으로서의 예를 들어 도 4의 (B)의 표시 장치(DSP)에 포함되는 발광 디바이스(10)(발광 디바이스(10R), 발광 디바이스(10G), 및 발광 디바이스(10B)) 및 발광 디바이스(10LS)에서 선택된 하나 이상으로 할 수 있다.
- [0129] <단계 S62>
- [0130] 단계 S62는 망막(MM)에서 반사된 광을 수광 디바이스(10PS)로 촬상하는 단계를 가진다. 단계 S62에 의하여, 촬상 화상(TIM)을 얻을 수 있다.
- [0131] <단계 S63>
- [0132] 단계 S63은 화상 처리부(52)가 단계 S62에서 취득한 촬상 화상(TIM)을 처리하여, 황반(YH) 및 중심와(CSK)가 위치한 촬상 화상(TIM)상의 위치 데이터(위치 데이터는 1점 또는 범위 중 한쪽으로 함. 또한 위치 데이터를 좌표로 바꿔 말할 수 있음)를 산출하는 단계를 가진다. 또한 촬상 화상(TIM)의 처리 방법으로서의 상술한 인공 신경망의 계산 모델을 사용할 수 있다. 황반(YH) 및 중심와(CSK)가 위치한 촬상 화상(TIM)상의 위치 데이터를 구함으로써, 표시 화상상의 사용자의 시선 대상의 위치를 취득할 수 있다.
- [0133] <단계 S64>
- [0134] 단계 S64는 제어부(56)가 단계 S63에서 취득한 사용자의 시선 대상의 좌표에 기초하여 표시 화상(DIM)을 갱신하는 단계를 가진다.
- [0135] 표시 화상(DIM)의 갱신 내용으로서의 예를 들어 사용자의 시선 대상의 좌표의 부분의 화상 해상도를 높이는 것을 들 수 있다. 또한 이때 사용자의 시선이 향하지 않는 표시 영역의 화상 해상도를 낮추어도 좋다. 사용자의 시선이 향하고 있는 부분만 화상 해상도를 높게 표시하고, 그 외의 표시 영역에서는 화상 해상도를 낮게 표시함으로써, 제어부(56)에 포함되는 GPU의 부하를 저감할 수 있다.
- [0136] 또한 단계 S64는 사용자의 시선 대상의 좌표에 기초하여 표시 화상(DIM)을 갱신할 뿐만 아니라, 사용자가 시선 대상의 좌표를 주시함으로써 표시 화상(DIM)을 갱신하는 단계를 가져도 좋다. 여기서의 주시란, 사용자의 시선 대상의 위치가 일정 시간 내에서 소정의 거리 이상으로 변화되지 않는 경우를 포함하는 것으로 한다.
- [0137] 표시 화상(DIM)의 갱신 내용으로서의 예를 들어 사용자의 시선 대상의 좌표의 주변의 영역을 좁히는 것을 들 수 있다. 구체적으로는 예를 들어 도 8의 (A)에 나타낸 바와 같이, 사용자가 표시 화상(DIM)의 i행 j열의 좌표의 주변의 영역을 주시하였을 때, 표시 장치(DSP)는 표시 화상(DIM)에 테두리(WK)를 표시하고, 또한 테두리(WK)의 내부에 상기 주변의 영역을 확대한 화상을 표시하여도 좋다.
- [0138] 또한 구체적으로는 예를 들어 도 8의 (B)에 나타낸 바와 같이, 사용자가 표시 화상(DIM)의 i행 j열의 좌표의 주변의 영역을 주시하였을 때, 표시 장치(DSP)는 i행 j열의 좌표를 기준으로 하여 표시 화상(DIM)을 확대하여 표시하여도 좋다.
- [0139] 또한 표시 화상(DIM)의 갱신 내용으로서의 예를 들어 애플리케이션을 기동하여 애플리케이션의 화면을 표시하는 것을 들 수 있다. 예를 들어 전자 기기는 아이콘이 나열된 화면에서 사용자가 특정의 아이콘을 주시함으로써 상기 아이콘에 따른 애플리케이션을 기동할 수 있는 구성으로 한다. 그리고 상기 애플리케이션을 기동하였을 때 표시 장치(DSP)는 표시 화상(DIM)에 상기 애플리케이션의 화면을 표시하여도 좋다. 구체적으로는 예를 들어 도 8의 (C)에 나타낸 바와 같이, 사용자가 표시 화상(DIM)의 i행 j열의 좌표 또는 그 근방에 위치하는 아이콘을 주시하였을 때 표시 장치(DSP)는 상기 아이콘에 따른 애플리케이션을 표시하기 위한 영역(WD)을 표시하여도 좋다.
- [0140] 또한 표시 화상(DIM)의 갱신 내용으로서의 예를 들어 아이콘이 나열된 화면에서 사용자가 표시 화상(DIM)의 끝을 주시함으로써, 표시 화상(DIM)에 표시되지 않은 아이콘을 표시하는 것을 들 수 있다. 구체적으로는 예를 들어 도 8의 (D)에 나타낸 바와 같이, 사용자가 표시 화상(DIM)의 오른쪽 끝인 i행 j열의 좌표 또는 그 근방을 주시하였을 때 표시 장치(DSP)는 표시 화상(DIM)의 오른쪽 끝으로부터 주시하지 않는 표시 화상(DIM)의 왼쪽 끝을 향하여 아이콘을 스크롤시켜 표시되지 않은 아이콘을 표시하여도 좋다.
- [0141] 또한 단계 S64의 동작 후에는 도 7의 흐름도의 동작이 종료된다.

- [0142] 상기와 같이 단계 S61부터 단계 S64까지를 수행함으로써, 사용자의 시선 대상의 위치에 따라, 표시 장치(DSP)에 표시되는 표시 화상(DIM)을 갱신할 수 있다.
- [0143] 또한 상기와 같이 단계 S61부터 단계 S63까지를 수행하여 사용자의 시선 대상의 좌표를 축차적으로 취득함으로써 사용자의 시선을 추적할 수 있다(시선 추적이 가능함). 이에 의하여 예를 들어 사용자가 무엇에 주목하고 있는지를 파악할 수 있으므로 사용자의 행동을 분석할 수 있다. 또한 아바타(표시 장치 등에 표시되는 사용자의 분신이 되는 캐릭터)에게 사용자의 눈의 움직임을 재현시킬 수 있다.
- [0144] [전자 기기의 동작예 2]
- [0145] 또한 도 1의 (A) 및 (B)의 각각에서 표시 장치(DSP)로부터 사용자의 눈(ME)의 망막(MM)으로 향한 표시 화상의 초점이 맞고 있는 경우에는, 도 2의 (A) 및 (B)에서 망막(MM)에서 반사된 광을 촬상한 촬상 화상의 초점도 맞고 있다고 할 수 있다. 반대로, 표시 장치(DSP)로부터 사용자의 눈(ME)의 망막(MM)으로 향한 표시 화상의 초점이 맞지 않는 경우에는, 망막(MM)에서 반사된 광을 촬상한 촬상 화상의 초점도 맞지 않는다고 할 수 있다.
- [0146] 망막(MM)에서 반사된 광을 촬상한 촬상 화상의 초점이 맞지 않게 되는 원인으로서 예를 들어 광학적인 경로상에 장애물이 존재하는 것을 들 수 있다. 망막(MM)에서 반사된 광(표시 장치(DSP)로부터 사용자의 눈(ME)의 망막(MM)으로 향하여 사출된 광)의 경로상에 광의 진행을 방해하는 물체(장애물)가 존재함으로써 촬상 화상에는 초점이 맞지 않는 물체(장애물)의 화상이 포함하게 된다. 또한 이때 촬상 화상에는 망막(MM)의 화상이 포함되지 않는 경우가 있다.
- [0147] 상술한 물체(장애물)로서는 예를 들어 눈을 깜빡였을 때의 눈꺼풀이 있다. 특히 XR용 기기로서 표시 장치(DSP)를 사용하는 경우, 상기 물체로서는 눈을 깜빡였을 때의 눈꺼풀 이외의 예는 적은 것으로 생각된다. 즉 상술한 단계 S61 내지 단계 S64에서, 초점이 맞지 않는 영역을 포함하는 촬상 화상이 얻어졌을 때, 사용자가 촬상된 순간에 눈을 깜빡인 것으로 간주할 수 있다. 그러므로 사용자의 눈을 축차적으로 촬상함으로써 촬상 화상에서 사용자의 눈 깜빡임을 검출할 수 있다.
- [0148] 본 발명의 일 형태의 전자 기기를 사용하여 사용자의 눈 깜빡임을 검출하는 동작예에 대하여 도 9에 나타난 흐름도를 사용하여 이하에서 설명한다. 도 9에 나타난 흐름도는 단계 S61 내지 단계 S64, 단계 S71, 및 단계 S72를 가진다. 또한 도 9에는 동작의 시작을 나타내는 "START"와 동작의 종료를 나타내는 "END"를 기재하였다.
- [0149] 또한 도 9에 나타난 단계 S61 내지 단계 S64는 도 7에 나타난 흐름도의 단계 S61 내지 단계 S64의 동작예와 같다. 그러므로 도 9에 나타난 단계 S61 내지 단계 S64에 대해서는 도 7의 흐름도의 설명을 참조한다.
- [0150] 도 9의 흐름도는 단계 S62의 동작의 다음에 단계 S71로 이행하는 점에서 도 7의 흐름도와 동작이 상이하다.
- [0151] <단계 S71>
- [0152] 단계 S71은 화상 처리부(52)가, 단계 S62에서 취득한 촬상 화상(TIM)에 초점이 맞지 않는 영역이 포함되어 있는지 여부의 판정을 수행하는 단계를 가진다. 또한 판정의 처리 방법으로서 상술한 인공 신경망의 계산 모델을 사용할 수 있다. 또한 다른 판정의 처리 방법으로서, 단계 S62에서 촬상 화상(TIM)을 일정 시간 연속으로 복수 취득하고, 각각의 촬상 화상(TIM)을 비교하여 초점이 맞지 않는 영역을 포함하는 화상을 찾는 방법이 있다. 초점이 맞지 않는 영역을 상술한 처리 방법으로 찾음으로써, 사용자가 눈을 깜빡인 지 여부를 판정한다. 촬상 화상(TIM)에서 초점이 맞지 않는 영역이 포함되지 않는 경우(도 9에서는 "NO"라고 기재하였음)에는 단계 S63으로 이행하고, 촬상 화상(TIM)에서 초점이 맞지 않는 영역이 포함되어 있는 경우(도 9에서는 "YES"라고 기재하였음)에는 단계 S72로 이행한다.
- [0153] 단계 S71에 의하여, 화상 처리부(52)가 촬상 화상(TIM)에서 초점이 맞지 않는 영역이 포함되는 것으로 판정하였을 때 사용자의 눈 깜빡임이 검지된다.
- [0154] <단계 S72>
- [0155] 단계 S72는 눈 깜빡임의 내용에 기초하여 표시 화상(DIM)을 갱신하는 단계를 가져도 좋다.
- [0156] 또한 표시 화상(DIM)에 있어서, 예를 들어 눈을 짧게 깜빡인 경우와 눈을 길게 깜빡인 경우에서 표시 화상(DIM)의 갱신 내용이 달라도 좋다. 구체적으로는 예를 들어 사용자가 눈을 짧게 깜빡인 경우, 표시 화상(DIM)의 갱신으로서 표시 화상의 확대(도 8의 (A) 및 (B) 참조) 및 아이콘의 선택(도 8의 (C) 참조)으로 할 수 있다. 또한 눈을 길게 깜빡인 경우, 메뉴 화면을 열리는 등으로 할 수 있다.

- [0157] 또한 단계 S72의 동작 후에는 도 9의 흐름도의 동작이 종료된다.
- [0158] 상기와 같이 도 9의 흐름도의 동작을 수행함으로써, 사용자의 시선 대상의 위치에 따라, 표시 장치(DSP)에 표시된 표시 화상(DIM)을 갱신할 뿐만 아니라, 사용자의 눈 깜빡임에 따라서도 표시 화상(DIM)을 갱신할 수 있다.
- [0159] 또한 본 실시형태는 본 명세서에서 설명하는 다른 실시형태와 적절히 조합할 수 있다.
- [0160] (실시형태 2)
- [0161] 본 실시형태에서는 앞의 실시형태에서 설명한 인공 신경망의 모델의 계산을 수행하기 위한 연산 회로에 대하여 설명한다.
- [0162] <연산 회로의 구성예>
- [0163] 도 10에 나타난 연산 회로(2000)는 복수의 제 1 데이터와 복수의 제 2 데이터의 적화 연산을 수행하는 기능과, 적화 연산의 결과를 입력값으로 하는 함수 연산을 수행하는 기능을 가진다. 연산 회로(2000)는 일례로서 어레이부(ALP)와, 회로(ILD)와, 회로(WLD)와, 회로(XLD)와, 회로(AFP)를 가지는 반도체 장치이다.
- [0164] 또한 연산 회로(2000) 전체 또는 그 일부를 인공 신경망 외의 용도로 사용할 수 있다. 예를 들어 그래픽용 계산(화상의 특징 추출을 하기 위한 합성곱 처리 등), 및 과학 계산에서 적화 연산 처리 또는 행렬 연산 처리를 수행하는 경우에, 연산 회로(2000) 전체 또는 그 일부를 사용하여 처리를 수행하여도 좋다. 즉 인공 신경망용 계산뿐만 아니라, 일반적인 계산을 위하여 연산 회로(2000) 전체 또는 그 일부를 사용하여도 좋다.
- [0165] 회로(ILD)는 일례로서 배선(OL[1]) 내지 배선(OL[n])과, 배선(OLB[1]) 내지 배선(OLB[n])에 전기적으로 접속된다. 회로(WLD)는 일례로서 배선(WL[1]) 내지 배선(WL[m])과, 배선(WX1L[1]) 내지 배선(WX1L[m])에 전기적으로 접속된다. 회로(XLD)는 일례로서 배선(WX1L[1]) 내지 배선(WX1L[m])과, 배선(X2L[1]) 내지 배선(X2L[m])에 전기적으로 접속된다. 회로(AFP)는 일례로서 배선(OL[1]) 내지 배선(OL[n])과, 배선(OLB[1]) 내지 배선(OLB[n])에 전기적으로 접속된다.
- [0166] <<어레이부(ALP)>>
- [0167] 어레이부(ALP)는 일례로서 $m \times n$ 개의 회로(MP)를 가진다. 회로(MP)는 일례로서 어레이부(ALP) 내에서 m행 n열의 매트릭스상으로 배치된다. 또한 도 10에서는 i행 j열(여기서의 i는 1 이상 m 이하의 정수이고, j는 1 이상 n 이하의 정수임)에 위치하는 회로(MP)를 회로(MP[i,j])라고 표기하였다. 다만 도 10에서는 회로(MP[1,1]), 회로(MP[m,1]), 회로(MP[i,j]), 회로(MP[1,n]), 회로(MP[m,n])만을 도시하고, 그 외의 회로(MP)에 대해서는 도시를 생략하였다.
- [0168] 회로(MP[i,j])는 일례로서 배선(WL[i])과, 배선(WX1L[i])과, 배선(X2L[i])과, 배선(OL[j])과, 배선(OLB[j])에 전기적으로 접속된다.
- [0169] 회로(MP[i,j])는 일례로서 제 1 데이터(인공 신경망의 연산의 경우, 제 1 데이터를 가중치 계수로 바꿔 말할 수 있음)를 유지하는 기능을 가진다. 구체적으로는 회로(MP[i,j])는 회로(ILD)로부터 배선(OL[j]) 및 배선(OLB[j])을 통하여 입력되는 제 1 데이터에 따른 정보(예를 들어 전위, 저항값, 또는 전류값)의 유지를 수행한다. 또한 회로(MP[i,j])는 제 2 데이터(인공 신경망의 연산의 경우, 제 2 데이터를 입력 신호, 입력 데이터 등으로 바꿔 말할 수 있음)와 제 1 데이터의 곱을 출력하는 기능을 가진다. 구체적인 예로서는 회로(MP[i,j])는 회로(XLD)로부터 배선(WX1L[i]) 및 배선(X2L[i])을 통하여 제 2 데이터가 입력됨으로써 제 1 데이터와 제 2 데이터의 곱에 따른 정보(예를 들어 전류값 또는 전위)를 배선(OL[j]) 및 배선(OLB[j])에 출력한다.
- [0170] <<회로(ILD)>>
- [0171] 회로(ILD)는 일례로서 배선(OL[1]) 내지 배선(OL[n])과 배선(OLB[1]) 내지 배선(OLB[n])을 통하여 회로(MP[1,1]) 내지 회로(MP[m,n])의 각각에 대하여 복수의 제 1 데이터에 대응하는 정보(예를 들어 전위, 저항값, 또는 전류값)를 입력하는 기능을 가진다.
- [0172] <<회로(XLD)>>
- [0173] 회로(XLD)는 일례로서 배선(WX1L[1]) 내지 배선(WX1L[n]) 및 배선(X2L[1]) 내지 배선(X2L[m])을 통하여 회로(MP[1,1]) 내지 회로(MP[m,n])의 각각에 대하여 제 2 데이터에 대응하는 정보(예를 들어 전위 또는 전류값)를 공급하는 기능을 가진다.

- [0174] <<회로(WLD)>>
- [0175] 회로(WLD)는 일례로서 회로(ILD)로부터 입력되는 제 1 데이터에 따른 정보(예를 들어 전위, 저항값, 또는 전류값)를 기록할 회로(MP)를 선택하는 기능을 가진다. 예를 들어 어레이부(ALP)의 i 번째 행에 위치하는 회로(MP[i,1]) 내지 회로(MP[i,n])에 정보(예를 들어 전위, 저항값, 또는 전류값)의 기록을 수행하는 경우, 회로(WLD)는 예를 들어 회로(MP[i,1]) 내지 회로(MP[i,n])에 포함되는 기록용 스위칭 소자를 온 상태 또는 오프 상태로 하기 위한 신호를 배선(WX1L[i])에 공급하고, i 번째 행 이외의 회로(MP)에 포함되는 기록용 스위칭 소자를 오프 상태로 하는 전위를 배선(WX1L)에 공급하면 좋다.
- [0176] <<회로(AFP)>>
- [0177] 회로(AFP)는 일례로서 회로(ACTF[1]) 내지 회로(ACTF[n])를 가진다. 회로(ACTF[1])는 일례로서 배선(OL[1])과, 배선(OLB[1])과, 배선(ZL[1])의 각각에 전기적으로 접속되어 있다. 회로(ACTF[j])는 일례로서 배선(OL[j])과, 배선(OLB[j])과, 배선(ZL[j])의 각각에 전기적으로 접속되어 있다. 회로(ACTF[n])는 일례로서 배선(OL[n])과, 배선(OLB[n])과, 배선(ZL[n])의 각각에 전기적으로 접속되어 있다.
- [0178] 회로(ACTF[j])는 일례로서 배선(OL[j])과 배선(OLB[j])으로부터 입력되는 각각의 정보(예를 들어 전위, 전류값 등)에 따른 신호를 생성하고, 상기 신호를 배선(ZL[j])에 출력한다. 일례로서 배선(OL[j])과 배선(OLB[j])으로부터 입력되는 각각의 정보(예를 들어 전위, 전류값 등)를 비교하고, 그 비교 결과에 따른 신호를 생성하고, 상기 신호를 배선(ZL[j])에 출력한다. 연산 회로(2000)에서는 회로(ACTF[j])는 회로(MP[1,j]) 내지 회로(MP[m,j])의 각각에서 계산되는 복수의 제 1 데이터와 복수의 제 2 데이터의 적화의 결과를 출력한다. 또한 회로(ACTF[1]) 내지 회로(ACTF[n])는 일례로서 적화의 결과를 입력값으로서 함수의 연산을 수행하는 기능을 가져도 좋다.
- [0179] <<회로(MP)>>
- [0180] 다음으로, 도 10의 연산 회로(2000)에 포함되는 회로(MP)에 적용할 수 있는 회로의 구성예에 대하여 설명한다. 도 11에 나타난 회로(MP)는 도 10에 나타난 회로(MP)의 구성의 일례이고, 도 11의 회로(MP)에 포함되는 회로(MC)는 일례로서 트랜지스터(M1) 내지 트랜지스터(M4)와 용량 소자(C1)를 가진다. 또한 예를 들어 트랜지스터(M2)와 용량 소자(C1)로 회로(HC)가 구성된다.
- [0181] 도 11의 회로(MP)에서, 회로(MCr)는 회로(MC)와 거의 같은 회로 구성이다. 그러므로 회로(MCr)가 가지는 회로 소자 등에서는 회로(MC)가 가지는 회로 소자 등과 구별하기 위하여 부호에 "r"를 붙였다.
- [0182] 도 11에 도시된 트랜지스터(M1) 내지 트랜지스터(M4)는, 일례로서 채널의 상하에 게이트를 가지는 멀티 게이트 구조의 n 채널형 트랜지스터이고, 트랜지스터(M1) 내지 트랜지스터(M4) 각각은 제 1 게이트와 제 2 게이트를 가진다. 다만 본 명세서 등에서 편의상, 일례로서 제 1 게이트를 게이트(프론트 게이트라고 기재하는 경우가 있음)로, 제 2 게이트를 백 게이트로 하여 구별하여 기재하지만, 제 1 게이트와 제 2 게이트는 서로 바꿀 수 있다. 그러므로 본 명세서 등에서 "게이트"라는 용어는 "백 게이트"라는 용어와 바꿔 기재할 수 있다. 마찬가지로, "백 게이트"라는 용어는 "게이트"라는 용어와 바꿔 기재할 수 있다. 구체적인 예로서, "게이트는 제 1 배선에 전기적으로 접속되고, 백 게이트는 제 2 배선에 전기적으로 접속된다"와 같은 접속 구성은 "백 게이트는 제 1 배선에 전기적으로 접속되고, 게이트는 제 2 배선에 전기적으로 접속된다"와 같은 접속 구성으로 바꿀 수 있다. 예를 들어 도 11에 나타난 바와 같이, 트랜지스터(M1)의 백 게이트가 용량 소자(C1)의 제 1 단자와 트랜지스터(M2)의 제 1 단자에 전기적으로 접속되는 구성으로 하여도 좋다.
- [0183] 또한 본 발명의 일 형태의 표시 장치에 따른 연산 회로는, 트랜지스터의 백 게이트의 접속 구성에 의존하지 않는다. 도 11에 도시된 트랜지스터(M1) 내지 트랜지스터(M4)에서는, 백 게이트가 도시되고 상기 백 게이트의 접속 구성에 대해서는 도시되지 않았지만, 상기 백 게이트의 전기적인 접속 대상은 설계 단계에서 결정할 수 있다. 예를 들어 백 게이트를 가지는 트랜지스터에서, 그 트랜지스터의 온 전류를 높이기 위하여 게이트와 백 게이트를 전기적으로 접속하여도 좋다. 즉 예를 들어 트랜지스터(M2)의 게이트와 백 게이트를 전기적으로 접속하여도 좋다. 또한 예를 들어 백 게이트를 가지는 트랜지스터에서, 그 트랜지스터의 문턱 전압을 변동시키기 위하여, 또는 그 트랜지스터의 오프 전류를 작게 하기 위하여, 예를 들어 외부 회로와 전기적으로 접속되는 배선을 제공하고 상기 외부 회로에 의하여 트랜지스터의 백 게이트에 고정 전위 또는 가변 전위를 공급하여도 좋다. 또한 이는 도 11뿐만 아니라, 명세서의 다른 부분에 기재되는 트랜지스터 또는 다른 도면에 도시된 트랜지스터에 대해서도 마찬가지이다.

- [0184] 또한 본 발명의 일 형태의 표시 장치에 따른 연산 회로는 상기 반도체 장치에 포함되는 트랜지스터의 구조에 의존하지 않는다. 예를 들어 도 11에 도시된 트랜지스터(M1) 내지 트랜지스터(M4)는, 백 게이트를 가지지 않는 구성, 즉 싱글 게이트 구조의 트랜지스터로 하여도 좋다. 또한 일부의 트랜지스터는 백 게이트를 가지는 구성이고, 다른 일부의 트랜지스터는 백 게이트를 가지지 않는 구성이어도 좋다. 또한 이는 도 11에 나타난 회로도 뿐만 아니라, 명세서의 다른 부분에 기재되는 트랜지스터 또는 다른 도면에 도시된 트랜지스터에 대해서도 마찬가지로 가능하다.
- [0185] 또한 본 발명의 일 형태의 표시 장치에 따른 연산 회로에 있어서, 트랜지스터(M1), 트랜지스터(M2), 트랜지스터(M3), 및 트랜지스터(M4)의 크기, 예를 들어 채널 길이 및 채널 폭은 각각 트랜지스터(M1r), 트랜지스터(M2r), 트랜지스터(M3r), 및 트랜지스터(M4r)의 크기와 동등한 것이 바람직하다. 이러한 회로 구성으로 함으로써, 연산 회로(2000)를 효율적으로 레이아웃할 수 있을 가능성이 있다.
- [0186] 또한 트랜지스터(M3)와 트랜지스터(M4)(트랜지스터(M3r)와 트랜지스터(M4r))는 서로 크기가 동등한 것이 바람직하다. 이러한 회로 구성으로 함으로써, 트랜지스터(M3)와 트랜지스터(M4) 각각의 전기적인 특성을 거의 동등하게 할 수 있기 때문에 연산 회로(2000)의 연산 정밀도를 높일 수 있다.
- [0187] 또한 본 명세서 등에서 트랜지스터로서 다양한 구조의 트랜지스터를 사용할 수 있다. 따라서 사용하는 트랜지스터의 종류에 한정은 없다. 트랜지스터의 일례로서는 단결정 실리콘을 가지는 트랜지스터 또는 비정질 실리콘, 다결정 실리콘, 저온 다결정 실리콘(LTPS라고도 함), 미결정(마이크로 크리스털, 나노 크리스털, 세미 어모퍼스라고도 함) 실리콘 등으로 대표되는 비단결정 반도체막을 가지는 트랜지스터 등을 사용할 수 있다. 또는 이들 반도체를 박막화한 박막 트랜지스터(TFT) 등을 사용할 수 있다. TFT를 사용하는 경우, 다양한 장점이 있다. 예를 들어 단결정 실리콘의 경우보다 낮은 온도에서 제조할 수 있기 때문에, 제조 비용의 삭감 또는 제조 장치의 대형화를 도모할 수 있다. 제조 장치를 크게 할 수 있기 때문에, 대형 기판 위에 제조할 수 있다. 그러므로 동시에 다수의 표시 장치를 제조할 수 있기 때문에, 낮은 비용으로 제조할 수 있다. 또는 제조 온도가 낮기 때문에, 내열성이 낮은 기판을 사용할 수 있다. 그러므로 투광성을 가지는 기판 위에 트랜지스터를 제조할 수 있다. 또는 투광성을 가지는 기판 위의 트랜지스터를 사용하여, 표시 소자에서의 광의 투과를 제어할 수 있다. 또는 트랜지스터의 막 두께가 얇기 때문에 트랜지스터를 형성하는 막의 일부는 광을 투과시킬 수 있다. 그러므로 개구율을 향상시킬 수 있다.
- [0188] 또한 트랜지스터의 일례로서는 화합물 반도체(예를 들어 실리콘 저마늄 및 비소화 갈륨) 또는 산화물 반도체(예를 들어 Zn-O, In-Ga-Zn-O, In-Zn-O, In-Sn-O(ITO), Sn-O, Ti-O, Al-Zn-Sn-O(AZTO), 및 In-Sn-Zn-O) 등을 가지는 트랜지스터를 사용할 수 있다. 또는 이들 화합물 반도체, 또는 이들 산화물 반도체를 박막화한 박막 트랜지스터 등을 사용할 수 있다. 이들에 의하여, 제조 온도를 낮출 수 있으므로, 예를 들어 실온에서 트랜지스터를 제조하는 것이 가능해진다. 그 결과, 내열성이 낮은 기판, 예를 들어 플라스틱 기판 또는 필름 기판에 직접 트랜지스터를 형성할 수 있다. 또한 이들 화합물 반도체 또는 산화물 반도체를 트랜지스터의 채널 부분에 사용할 뿐만 아니라, 그 외의 용도로 사용할 수도 있다. 예를 들어 이러한 화합물 반도체 또는 산화물 반도체를 배선, 저항 소자, 화소 전극, 또는 투광성을 가지는 전극으로서 사용할 수 있다. 이들을 트랜지스터와 동시에 성막 또는 형성하는 것이 가능하기 때문에, 비용을 절감할 수 있다.
- [0189] 또한 트랜지스터의 일례로서는 잉크젯법 또는 인쇄법을 사용하여 형성한 트랜지스터 등을 사용할 수 있다. 이로써 실온에서 제조하거나, 저진공도에서 제조하거나, 또는 대형 기판 위에 제조하는 것이 가능하다. 따라서 마스크(레티클)를 사용하지 않아도 제조가 가능해지기 때문에, 트랜지스터의 레이아웃을 용이하게 변경할 수 있다. 또는 레지스트를 사용하지 않고 제조하는 것이 가능하므로, 재료비가 저렴해지고 공정 수를 삭감할 수 있다. 또는 필요한 부분에만 막을 부착시키는 것이 가능하므로, 전체면에 성막한 후에 에칭하는 제조 방법보다 재료가 낭비되지 않아 비용을 절감할 수 있다.
- [0190] 또한 트랜지스터의 일례로서는 유기 반도체 및 탄소 나노 튜브를 가지는 트랜지스터 등을 사용할 수 있다. 이들에 의하여, 휘 수 있는 기판 위에 트랜지스터를 형성할 수 있다. 유기 반도체 및 탄소 나노 튜브를 가지는 트랜지스터를 사용한 장치는, 충격에 강하게 할 수 있다.
- [0191] 또한 트랜지스터로서는 그 외에도 다양한 구조의 트랜지스터를 사용할 수 있다. 예를 들어 트랜지스터로서 MOS형 트랜지스터, 접합형 트랜지스터, 또는 바이폴러 트랜지스터를 사용할 수 있다. 트랜지스터로서 MOS형 트랜지스터를 사용함으로써, 트랜지스터의 크기를 작게 할 수 있다. 따라서 다수의 트랜지스터를 탑재할 수 있다. 트랜지스터로서 바이폴러 트랜지스터를 사용함으로써, 큰 전류를 흘릴 수 있다. 따라서 고속으로 회로를 동작시킬 수 있다. 또한 MOS형 트랜지스터와 바이폴러 트랜지스터를 하나의 기판에 혼재시켜 형성하여도 좋다. 이

로써 저소비 전력, 소형화, 및 고속 동작에서 선택된 하나 이상을 실현할 수 있다.

- [0192] 또한 트랜지스터의 일례로서는 활성층의 상하에 게이트 전극이 배치된 구조의 트랜지스터를 적용할 수 있다. 활성층의 상하에 게이트 전극이 배치된 구조로 함으로써, 복수의 트랜지스터가 병렬로 접속된 회로 구성이 된다. 따라서 채널 형성 영역이 증대하기 때문에 전류값의 증가를 도모할 수 있다. 또는 활성층의 상하에 게이트 전극이 배치된 구조로 함으로써, 공핍층(空乏層)이 생기기 쉬워져 S값의 개선을 도모할 수 있다.
- [0193] 또한 트랜지스터의 일례로서는 활성층 위에 게이트 전극이 배치된 구조, 활성층 아래에 게이트 전극이 배치된 구조, 스테거 구조, 역 스테거(inverted staggered) 구조, 채널 영역을 복수의 영역으로 나눈 구조, 활성층이 병렬로 접속된 구조, 또는 활성층이 직렬로 접속된 구조 등의 트랜지스터를 사용할 수 있다. 또는 트랜지스터는 예를 들어 플레이너형, FIN(핀)형, TRI-GATE형(트라이 게이트형), 톱 게이트형, 보텀 게이트형, 및 더블 게이트형(채널의 상하에 게이트가 배치됨) 등 다양한 구성으로 할 수 있다.
- [0194] 또한 트랜지스터의 일례로서는 활성층(또는 그 일부)에 소스 전극 또는 드레인 전극이 중첩되는 구조의 트랜지스터를 사용할 수 있다. 활성층(또는 그 일부)에 소스 전극 또는 드레인 전극이 중첩되는 구조로 함으로써, 활성층의 일부에 전하가 쌓임으로써 동작이 불안정해지는 것을 방지할 수 있다.
- [0195] 또한 트랜지스터의 일례로서는 LDD(Lightly Doped Drain) 영역을 제공한 구조를 적용할 수 있다. LDD 영역을 제공함으로써, 오프 전류의 저감, 또는 트랜지스터의 내압 향상(신뢰성의 향상)을 도모할 수 있다. 또는 LDD 영역을 제공함으로써, 포화 영역에서 동작할 때, 드레인과 소스 사이의 전압이 변화되어도, 드레인 전류가 그다지 변화되지 않고, 기온기가 평평한 전압·전류 특성을 얻을 수 있다.
- [0196] 예를 들어 본 명세서 등에서는 다양한 기판을 사용하여 트랜지스터를 형성할 수 있다. 기판의 종류는 특정한 것에 한정되지 않는다. 그 기판의 일례로서는 반도체 기판(예를 들어 단결정 기판 또는 실리콘 기판), SOI(Silicon On Insulator) 기판, 유리 기판, 석영 기판, 플라스틱 기판, 사파이어 유리 기판, 금속 기판, 스테인리스·스틸 기판, 스테인리스·스틸·포일을 가지는 기판, 텅스텐 기판, 텅스텐·포일을 가지는 기판, 가요성 기판, 접합 필름, 섬유상 재료를 포함하는 종이, 및 기재 필름을 들 수 있다. 유리 기판의 일례로서는 바륨보로실리케이트 유리, 알루미늄보로실리케이트 유리, 또는 소다 석회 유리 등을 들 수 있다. 가요성 기판, 접합 필름, 기재 필름 등의 일례로서는 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리에테실론(PES), 폴리테트라플루오로에틸렌(PTFE)으로 대표되는 플라스틱을 들 수 있다. 또는 다른 일례로서는 아크릴 등의 합성 수지를 들 수 있다. 또는 다른 일례로서는 폴리프로필렌, 폴리에스터, 폴리플루오린화 바이닐, 또는 폴리염화 바이닐을 들 수 있다. 또는 다른 일례로서는 폴리아마이드, 폴리이미드, 아라미드, 에폭시 수지, 무기 증착 필름, 또는 종이류를 들 수 있다. 특히 반도체 기판, 단결정 기판, 또는 SOI 기판을 사용하여 트랜지스터를 제작함으로써, 특성, 사이즈, 또는 형상의 편차가 적고, 전류 능력이 높고, 사이즈가 작은 트랜지스터를 제작할 수 있다. 이러한 트랜지스터로 회로를 구성하면, 회로의 저소비 전력화 또는 회로의 고집적화를 도모할 수 있다.
- [0197] 또한 기판으로서 가요성 기판을 사용하고, 가요성 기판 위에 트랜지스터를 직접 형성하여도 좋다. 또는 기판과 트랜지스터 사이에 박리층을 제공하여도 좋다. 박리층은, 그 위에 반도체 장치를 일부 또는 전부 완성시킨 후에 기판으로부터 분리하고 다른 기판에 전재하기 위하여 사용할 수 있다. 이때 트랜지스터를 내열성이 낮은 기판 및 가요성 기판에도 전재할 수 있다. 또한 상술한 박리층에는, 예를 들어 텅스텐막과 산화 실리콘막의 무기막의 적층 구조의 구성 또는 기판 위에 폴리이미드 등의 유기 수지막이 형성된 구성을 사용할 수 있다.
- [0198] 즉 한 기판을 사용하여 트랜지스터를 형성한 후, 다른 기판으로 트랜지스터를 전치하고, 다른 기판 위에 트랜지스터를 배치하여도 좋다. 트랜지스터가 전치되는 기판의 일례로서는 상술한 트랜지스터가 형성될 수 있는 기판에 더하여, 종이 기판, 셀로판 기판, 아라미드 필름 기판, 폴리이미드 필름 기판, 석재 기판, 목재 기판, 천 기판(예를 들어 천연 섬유(예를 들어 견(絹), 면(綿), 및 마(麻)), 합성 섬유(예를 들어 나일론, 폴리우레탄, 및 폴리에스터), 또는 재생 섬유(예를 들어 아세테이트, 큐프라, 레이온, 및 재생 폴리에스터)를 들 수 있음), 피혁 기판, 또는 고무 기판 등이 있다. 이들 기판을 사용함으로써, 특성이 좋은 트랜지스터의 형성, 소비 전력이 작은 트랜지스터의 형성, 파괴되기 어려운 장치의 제작, 내열성의 부여, 경량화, 또는 박형화를 도모할 수 있다.
- [0199] 또한 소정의 기능을 실현시키기 위하여 필요한 회로 모두를 동일한 기판(예를 들어 유리 기판, 플라스틱 기판, 단결정 기판, 및 SOI 기판)에 형성하는 것이 가능하다. 이와 같이 하여, 부품 수의 삭감에 의한 비용의 저감, 또는 회로 부품과의 접속점의 수의 저감에 의한 신뢰성의 향상을 도모할 수 있다.

- [0200] 또한 소정의 기능을 실현시키기 위하여 필요한 회로 모두를 동일한 기판에 형성하지 않는 것이 가능하다. 즉 소정의 기능을 실현시키기 위하여 필요한 회로의 일부는 한 기판에 형성하고, 소정의 기능을 실현시키기 위하여 필요한 회로의 다른 일부는 다른 기판에 형성하는 것이 가능하다. 예를 들어 소정의 기능을 실현시키기 위하여 필요한 회로의 일부는 유리 기판에 형성하고, 소정의 기능을 실현시키기 위하여 필요한 회로의 다른 일부는 단결정 기판(또는 SOI 기판)에 형성하는 것이 가능하다. 그리고 소정의 기능을 실현시키기 위하여 필요한 회로의 다른 일부가 형성되는 단결정 기판(IC칩이라고도 함)을 COG(Chip On Glass)에 의하여 유리 기판에 접속하고, 유리 기판에 그 IC칩을 배치하는 것이 가능하다. 또는 IC칩을 TAB(Tape Automated Bonding), COF(Chip On Film), SMT(Surface Mount Technology), 또는 인쇄 기판 등을 사용하여 유리 기판과 접속하는 것이 가능하다. 이와 같이 회로의 일부가 화소부와 동일한 기판에 형성되어 있는 것에 의하여, 부품 수의 삭감에 의한 비용의 저감, 또는 회로 부품과의 접속점의 수의 저감에 의한 신뢰성의 향상을 도모할 수 있다. 특히 구동 전압이 큰 부분의 회로, 또는 구동 주파수가 높은 부분의 회로 등은, 소비 전력이 높아지는 경우가 많다. 따라서 이러한 회로를 화소부와는 다른 기판(예를 들어 단결정 기판)에 형성하여, IC칩을 구성한다. 이 IC칩을 사용함으로써, 소비 전력의 증가를 방지할 수 있다.
- [0201] 도 11의 회로(MP)에서, 트랜지스터(M1)의 제 1 단자는 배선(VE)에 전기적으로 접속된다. 트랜지스터(M1)의 제 2 단자는 트랜지스터(M3)의 제 1 단자와 트랜지스터(M4)의 제 1 단자에 전기적으로 접속된다. 트랜지스터(M1)의 게이트는 용량 소자(C1)의 제 1 단자와 트랜지스터(M2)의 제 1 단자에 전기적으로 접속된다. 용량 소자(C1)의 제 2 단자는 배선(VE)에 전기적으로 접속된다. 트랜지스터(M2)의 제 2 단자는 배선(OL)에 전기적으로 접속된다. 트랜지스터(M2)의 게이트는 배선(WL)에 전기적으로 접속된다. 트랜지스터(M3)의 제 2 단자는 배선(OL)에 전기적으로 접속되고, 트랜지스터(M3)의 게이트는 배선(WX1L)에 전기적으로 접속된다. 트랜지스터(M4)의 제 2 단자는 배선(OLB)에 전기적으로 접속되고, 트랜지스터(M4)의 게이트는 배선(X2L)에 전기적으로 접속된다.
- [0202] 회로(MCr)에서, 회로(MC)와 상이한 접속 구성에 대하여 설명한다. 트랜지스터(M3r)의 제 2 단자는 배선(OL)이 아니라 배선(OLB)에 전기적으로 접속되고, 트랜지스터(M4r)의 제 2 단자는 배선(OLB)이 아니라 배선(OL)에 전기적으로 접속된다. 트랜지스터(M1r)의 제 1 단자와 용량 소자(C1r)의 제 1 단자는 배선(VEr)에 전기적으로 접속된다.
- [0203] 배선(VE), 배선(VEr)은 예를 들어 정전압을 공급하는 배선으로서 기능한다.
- [0204] 또한 트랜지스터(M1)의 제 1 단자는 배선(VE)이 아니라 다른 정전압을 공급하는 배선에 전기적으로 접속되어 있어도 좋다. 또한 마찬가지로, 트랜지스터(M1r)의 제 1 단자는 배선(VEr)이 아니라 다른 정전압을 공급하는 배선에 전기적으로 접속되어 있어도 좋다.
- [0205] 또한 도 11에 나타난 회로(HC)에서, 트랜지스터(M1)의 게이트와, 용량 소자(C1)의 제 1 단자와, 트랜지스터(M2)의 제 1 단자의 전기적 접속점을 노드(n1)로 하였다.
- [0206] 회로(HC)는 일례로서 제 1 데이터에 따른 전위를 유지하는 기능을 가진다. 도 11의 회로(MC)에 포함되는 회로(HC)에 대한 상기 전위의 유지는, 트랜지스터(M2) 및 트랜지스터(M3)를 온 상태로 하였을 때, 배선(OL)으로부터 전위를 입력하고 용량 소자(C1)에 기록하고, 그 후에 트랜지스터(M2)를 오프 상태로 함으로써 수행된다. 이로써 노드(n1)의 전위를 제 1 데이터에 따른 전위로서 유지할 수 있다. 이때 배선(OL)으로부터 전류를 입력하고, 그 전류의 크기에 따른 크기의 전위를 용량 소자(C1)에 유지할 수 있다. 그러므로 트랜지스터(M1)의 전류 특성 편차의 영향을 저감할 수 있다.
- [0207] 또한 트랜지스터(M1)는 노드(n1)의 전위를 장시간 유지하기 때문에, 오프 전류가 적은 트랜지스터를 적용하는 것이 바람직하다. 오프 전류가 적은 트랜지스터로서는 예를 들어 OS 트랜지스터를 사용할 수 있다. 또한 트랜지스터(M1)로서 백 게이트를 가지는 트랜지스터를 적용하고, 백 게이트에 저레벨 전위를 인가하여 문턱 전압을 플러스 측으로 시프트시킴으로써 오프 전류를 적게 하는 구성으로 하여도 좋다.
- [0208] 또한 도 11의 회로(MP)의 구성은 상황에 따라 변경할 수 있다. 예를 들어 도 11의 회로(MP)의 트랜지스터(M1), 트랜지스터(M1r), 트랜지스터(M2), 트랜지스터(M2r), 트랜지스터(M3), 트랜지스터(M3r), 트랜지스터(M4), 트랜지스터(M4r)의 각각을 p채널형 트랜지스터로 치환하여도 좋다. 또한 상술한 트랜지스터의 각각으로서는 일례로서 SOI 구조의 p채널형 트랜지스터를 적용할 수 있다.
- [0209] <연산 회로의 동작예>

- [0210] 다음으로, 도 11의 회로(MP)를 포함하는 도 10의 연산 회로(2000)의 동작예에 대하여 설명한다.
- [0211] 본 동작예에서는 배선(VE) 및 배선(VEr)이 공급하는 정전압을 접지 전위로 한다. 그러므로 배선(OL) 및 배선(OLB)이 접지 전위보다 높은 전위일 때, 배선(OL)에 흐르는 전류는 회로(MC)를 통하여 배선(VE)에 흐르거나 회로(MCr)를 통하여 배선(VEr)에 흐른다. 또한 배선(OLB)에 흐르는 전류는 회로(MCr)를 통하여 배선(VEr)에 흐르거나 회로(MC)를 통하여 배선(VE)에 흐른다.
- [0212] <<회로(MP)로의 제 1 데이터의 기록>>
- [0213] 회로(MP)로의 제 1 데이터의 기록에 대하여 설명한다.
- [0214] 우선, 회로(WLD)에 의하여, 제 1 데이터의 기록이 수행되는 회로(MP)가 선택된다. 구체적으로는 어레이부(ALP)의 i번째 행에 배치된 회로(MP)가 선택된 경우, 회로(WLD)는 배선(WL[i]) 및 배선(WX1L[i])에 고레벨 전위를 공급한다. 이에 의하여 어레이부(ALP)의 i번째 행에 배치된 회로(MP)에 포함되는 트랜지스터(M2), 트랜지스터(M3), 트랜지스터(M2r), 및 트랜지스터(M3r) 각각이 온 상태가 된다. 한편 회로(WLD)는 어레이부(ALP)의 i번째 행 이외의 행의 배선(WL) 및 배선(WX1L)에 저레벨 전위를 공급하여, 어레이부(ALP)의 i번째 행 이외에 배치된 회로(MP)에 포함되는 트랜지스터(M2), 트랜지스터(M3), 트랜지스터(M2r), 및 트랜지스터(M3r) 각각을 오프 상태로 한다.
- [0215] 다음으로, 각 열에 배치된 회로(MP[i,1]) 내지 회로(MP[i,n])에 기록되는 제 1 데이터에 따른 전류를 회로(ILD)가 배선(OL[1]) 내지 배선(OL[n]) 및 배선(OLB[1]) 내지 배선(OLB[n])에 출력한다.
- [0216] 여기서, 배선(OL[j]) 및 배선(OLB[j])에 흐르는 제 1 데이터에 따른 전류의 양(量)을 다음과 같이 정의한다.
- [0217] 회로(MP[i,j])에 기록되는 제 1 데이터가 "1"일 때, 회로(ILD)는 배선(OL[j])에 I_{ut} 의 양의 전류를 흘리고, 또한 배선(OLB[j])에 0의 양의 전류를 흘린다. 또한 회로(MP[i,j])에 기록되는 제 1 데이터가 "2"일 때, 회로(ILD)는 배선(OL[j])에 $2 \times I_{ut}$ 의 양의 전류를 흘리고, 또한 배선(OLB[j])에 0의 양의 전류를 흘린다. 즉 회로(MP[i,j])에 기록되는 제 1 데이터가 "a"(a는 양의 실수로 함)일 때, 회로(ILD)는 배선(OL[j])에 $a \times I_{ut}$ 의 양의 전류를 흘리고, 또한 배선(OLB[j])에 0의 양의 전류를 흘린다.
- [0218] 또한 회로(MP[i,j])에 기록되는 제 1 데이터가 "-1"일 때, 회로(ILD)는 배선(OL[j])에 0의 양의 전류를 흘리고, 또한 배선(OLB[j])에 I_{ut} 의 양의 전류를 흘린다. 또한 회로(MP[i,j])에 기록되는 제 1 데이터가 "-2"일 때, 회로(ILD)는 배선(OL[j])에 0의 양의 전류를 흘리고, 또한 배선(OLB[j])에 $2 \times I_{ut}$ 의 양의 전류를 흘린다. 즉 회로(MP[i,j])에 기록되는 제 1 데이터가 "-a"일 때, 회로(ILD)는 배선(OL[j])에 0의 양의 전류를 흘리고, 또한 배선(OLB[j])에 $a \times I_{ut}$ 의 양의 전류를 흘린다.
- [0219] 또한 회로(MP[i,j])에 기록되는 제 1 데이터가 "0"일 때, 회로(ILD)는 배선(OL[j])에 0의 양의 전류를 흘리고, 또한 배선(OLB[j])에 0의 양의 전류를 흘린다.
- [0220] 또한 본 명세서 등에 있어서, "0의 양의 전류를 흘린다"라는 기제는 "그 배선 또는 회로에는 전류가 흐르지 않는다"라는 의미로 사용한다.
- [0221] 상기로부터, 회로(MP[i,j])에 제 1 데이터가 기록될 때, 배선(OL)으로부터 회로(MP[i,j])에 포함되는 회로(MC)에 제 1 데이터에 따른 2개의 양의 전류 중 한쪽이 흐르고, 또한 배선(OLB)으로부터 회로(MP[i,j])에 포함되는 회로(MCr)에 제 1 데이터에 따른 2개의 양의 전류 중 다른 쪽이 흐른다. 여기서 배선(OL)으로부터 회로(MP[i,j])에 포함되는 회로(MC)에 흐르는 제 1 데이터에 따른 2개 전류의 양 중 한쪽을 $I_{in}[i,j]$ 로 하고, 배선(OLB)으로부터 회로(MP[i,j])에 포함되는 회로(MCr)에 흐르는 제 1 데이터에 따른 2개 전류의 양 중 다른 쪽을 $I_{inb}[i,j]$ 로 한다.
- [0222] 회로(MP[i,j])에 있어서, 회로(MC)에서는 트랜지스터(M1)의 게이트와 제 2 단자 간에 도통 상태가 된다. 또한 배선(VE)에는 접지 전위가 공급되어 있기 때문에, 노드(n1)의 전위는 트랜지스터(M1)의 소스-드레인 간에 흐르는 전류의 양이 $I_{in}[i,j]$ 가 되는 게이트-소스 간 전압을 만족하는 전위가 된다. 마찬가지로, 회로(MCr)에서는 트랜지스터(M1r)의 게이트와 제 2 단자 간에 도통 상태가 된다. 또한 배선(VEr)에는 접지 전위가 공급되어 있기 때문에, 노드(n1r)의 전위는 트랜지스터(M1r)의 소스-드레인 간에 흐르는 전류의 양이 $I_{inb}[i,j]$ 가 되는 게이트-소스 간 전압을 만족하는 전위가 된다.

- [0223] 여기서, 회로(WLD)에 의하여, 배선(WL[i]) 및 배선(WX1L[i])에 공급되는 전위를 저레벨 전위로 하여, 어레이부(ALP)의 i번째 행에 배치된 회로(MP)에 포함되는 트랜지스터(M2), 트랜지스터(M3), 트랜지스터(M2r), 및 트랜지스터(M3r)의 각각을 오프 상태로 한다. 이에 의하여 회로(MP[i,j])에 있어서, 회로(MC)에 포함되는 회로(HC)에 의하여, 트랜지스터(M1)의 소스-드레인 간에 흐르는 전류의 양이 $I_{in}[i,j]$ 가 되는 게이트-소스 간 전압을 만족하는 전위가 노드(n1)에 유지되고, 또한 회로(MCr)에 포함되는 회로(HCr)에 의하여, 트랜지스터(M1r)의 소스-드레인 간에 흐르는 전류의 양이 $I_{inb}[i,j]$ 가 되는 게이트-소스 간 전압을 만족하는 전위가 노드(n1r)에 유지된다.
- [0224] 상기 동작에 의하여, 회로(MP[i,j])에 제 1 데이터를 기록할 수 있다.
- [0225] <<어레이부(ALP)로의 제 2 데이터의 입력>>
- [0226] 다음으로, 어레이부(ALP)로의 제 2 데이터의 입력에 대하여 설명한다.
- [0227] 어레이부(ALP)에 포함되는 회로(MP)의 각각에 제 1 데이터가 기록된 후, 회로(XLD)는 배선(WX1L) 및 배선(X2L)의 각각에 제 2 데이터에 따른 전위의 쌍을 공급한다.
- [0228] 여기서, 배선(WX1L) 및 배선(X2L)에 공급되는 제 2 데이터에 따른 전위의 쌍을 다음과 같이 정의한다.
- [0229] 어레이부(ALP)의 i번째 행에 배치된 회로(MP[i,1]) 내지 회로(MP[i,n])에 제 2 데이터로서 "1"이 입력되는 경우, 회로(XLD)는 배선(WX1L[i])에 고레벨 전위를 공급하고, 또한 배선(X2L[i])에 저레벨 전위를 공급한다. 이에 의하여 회로(MP[i,j])에서, 회로(MC)의 트랜지스터(M3)가 온 상태가 되고 회로(MC)의 트랜지스터(M4)가 오프 상태가 된다. 또한 회로(MP[i,j])에서, 회로(MCr)의 트랜지스터(M3r)가 온 상태가 되고 회로(MCr)의 트랜지스터(M4r)가 오프 상태가 된다. 이때 트랜지스터(M1)의 게이트-소스 간 전압은 트랜지스터(M1)의 소스-드레인 간에 전류($I_{in}[i,j]$)가 흐르는 전압이 되어 있기 때문에, 배선(OL)으로부터 트랜지스터(M3) 및 트랜지스터(M1)를 통하여 배선(VE)에 $I_{in}[i,j]$ 의 양의 전류가 흐른다. 마찬가지로, 트랜지스터(M1r)의 게이트-소스 간 전압은 트랜지스터(M1r)의 소스-드레인 간에 전류($I_{inb}[i,j]$)가 흐르는 전압이 되어 있기 때문에, 배선(OLB)으로부터 트랜지스터(M3r) 및 트랜지스터(M1r)를 통하여 배선(VEr)에 $I_{inb}[i,j]$ 의 양의 전류가 흐른다.
- [0230] 어레이부(ALP)의 i번째 행에 배치된 회로(MP[i,1]) 내지 회로(MP[i,n])에 제 2 데이터로서 "-1"이 입력되는 경우, 회로(XLD)는 배선(WX1L[i])에 저레벨 전위를 공급하고, 또한 배선(X2L[i])에 고레벨 전위를 공급한다. 이에 의하여 회로(MP[i,j])에서, 회로(MC)의 트랜지스터(M3)가 오프 상태가 되고 회로(MC)의 트랜지스터(M4)가 온 상태가 된다. 또한 회로(MP[i,j])에서, 회로(MCr)의 트랜지스터(M3r)가 오프 상태가 되고 회로(MCr)의 트랜지스터(M4r)가 온 상태가 된다. 이때 트랜지스터(M1)의 게이트-소스 간 전압은 트랜지스터(M1)의 소스-드레인 간에 전류($I_{in}[i,j]$)가 흐르는 전압이 되어 있기 때문에, 배선(OLB)으로부터 트랜지스터(M4) 및 트랜지스터(M1)를 통하여 배선(VE)에 $I_{in}[i,j]$ 의 양의 전류가 흐른다. 마찬가지로, 트랜지스터(M1r)의 게이트-소스 간 전압은 트랜지스터(M1r)의 소스-드레인 간에 전류($I_{inb}[i,j]$)가 흐르는 전압이 되어 있기 때문에, 배선(OL)으로부터 트랜지스터(M4r) 및 트랜지스터(M1r)를 통하여 배선(VEr)에 $I_{inb}[i,j]$ 의 양의 전류가 흐른다.
- [0231] 어레이부(ALP)의 i번째 행에 배치된 회로(MP[i,1]) 내지 회로(MP[i,n])에 제 2 데이터로서 "0"이 입력되는 경우, 회로(XLD)는 배선(WX1L[i])에 저레벨 전위를 공급하고, 또한 배선(X2L[i])에 저레벨 전위를 공급한다. 이에 의하여 회로(MP[i,j])에서, 회로(MC)의 트랜지스터(M3) 및 트랜지스터(M4)의 각각이 오프 상태가 된다. 또한 회로(MP[i,j])에서, 회로(MCr)의 트랜지스터(M3r) 및 트랜지스터(M4r)의 각각이 오프 상태가 된다. 이때 배선(OL) 및 배선(OLB)과, 배선(VE) 간에 회로(MC)를 통하여 비도통 상태가 되기 때문에, 배선(OL) 및 배선(OLB)으로부터 회로(MC)에 전류는 흐르지 않는다. 마찬가지로, 배선(OL) 및 배선(OLB)과, 배선(VEr) 간에 회로(MCr)를 통하여 비도통 상태가 되기 때문에, 배선(OL) 및 배선(OLB)으로부터 회로(MCr)에 전류는 흐르지 않는다.
- [0232] 상기를 정리하면, 제 1 데이터가 유지된 회로(MP[i,j])에 제 2 데이터가 입력되었을 때, 배선(OL) 및 배선(OLB)의 각각으로부터 회로(MP[i,j])에 출력되는 전류량은 표 1과 같이 된다.

[0233] [표 1]

제 1 데이터	회로(MC)에 기록되는 전류	회로(MCr)에 기록되는 전류	제 2 데이터	배선(WTIL)에 공급되는 전위	배선(OTL)에 공급되는 전위	제 1 데이터 × 제 2 데이터	배선(OL)으로부터 회로(MP)에 흐르는 전류의 양	배선(OLB)으로부터 회로(MP)에 흐르는 전류의 양
-2	0	$2I_{ut}$	-1	Low	High	2	$2I_{ut}$	0
-2	0	$2I_{ut}$	0	Low	Low	0	0	0
-2	0	$2I_{ut}$	1	High	Low	-2	0	$2I_{ut}$
-1	0	I_{ut}	-1	Low	High	1	I_{ut}	0
-1	0	I_{ut}	0	Low	Low	0	0	0
-1	0	I_{ut}	1	High	Low	-1	0	I_{ut}
0	0	0	-1	Low	High	0	0	0
0	0	0	0	Low	Low	0	0	0
0	0	0	1	High	Low	0	0	0
1	I_{ut}	0	-1	Low	High	-1	0	I_{ut}
1	I_{ut}	0	0	Low	Low	0	0	0
1	I_{ut}	0	1	High	Low	1	I_{ut}	0
2	$2I_{ut}$	0	-1	Low	High	-2	0	$2I_{ut}$
2	$2I_{ut}$	0	0	Low	Low	0	0	0
2	$2I_{ut}$	0	1	High	Low	2	$2I_{ut}$	0

[0234]

[0235]

즉 제 1 데이터와 제 2 데이터의 곱이 "2"일 때, 배선(OL)으로부터 회로(MC) 및 회로(MCr) 중 한쪽에 $2 \times I_{ut}$ 의 양의 전류가 흐른다. 또한 제 1 데이터와 제 2 데이터의 곱이 "1"일 때, 배선(OL)으로부터 회로(MC) 및 회로(MCr) 중 한쪽에 I_{ut} 의 양의 전류가 흐른다. 또한 제 1 데이터와 제 2 데이터의 곱이 "-1"일 때, 배선(OLB)으로부터 회로(MC) 및 회로(MCr) 중 한쪽에 I_{ut} 의 양의 전류가 흐른다. 또한 제 1 데이터와 제 2 데이터의 곱이 "-2"일 때, 배선(OLB)으로부터 회로(MC) 및 회로(MCr) 중 한쪽에 $2 \times I_{ut}$ 의 양의 전류가 흐른다. 또한 제 1 데이터와 제 2 데이터의 곱이 "0"일 때, 배선(OL) 및 배선(OLB)으로부터 회로(MC) 및 회로(MCr)의 각각에 전류는 흐르지 않는다.

[0236]

여기서, 어레이부(ALP)의 첫 번째 행 내지 m번째 행의 각각에 배치된 회로(MP[1,1]) 내지 회로(MP[m,n])에, 각 열에 따른 제 2 데이터를 입력하는 것을 생각한다. 이때 예를 들어 배선(OL[j])에 배선(VE) 및 배선(VEr)이 공급하는 전위(접지 전위)보다 높은 전위를 공급함으로써, 배선(OL[j])에 흐르는 전류량은 회로(MP[1,j]) 내지 회로(MP[m,j]) 중 제 1 데이터와 제 2 데이터의 곱이 양이 되는 회로(MP)에 흐르는 전류의 합이 된다. 마찬가지로, 예를 들어 배선(OLB[j])에 배선(VE) 및 배선(VEr)이 공급하는 전위(접지 전위)보다 높은 전위를 공급함으로써, 배선(OLB[j])에 흐르는 전류량은 회로(MP[1,j]) 내지 회로(MP[m,j]) 중 제 1 데이터와 제 2 데이터의 곱이 음이 되는 회로(MP)에 흐르는 전류의 합이 된다.

[0237]

<<회로(AFP)에서의 연산>>

[0238]

회로(AFP)에 포함되는 회로(ACTF[j])에서는 회로(ACTF[j])로부터 배선(OL[j]) 및 배선(OLB[j])의 각각에 흐르는 전류량의 차분에 따른 전위가 생성된다. 또한 상기 전류량의 차분은 어레이부(ALP)의 j번째 열에서의 회로(MP[1,j]) 내지 회로(MP[m,j])에서의 복수의 제 1 데이터와 복수의 제 2 데이터의 적화 연산의 결과에 상당한다. 이에 의하여 회로(ACTF[j])는 적화 연산의 결과를 전위로서 배선(ZL[j])에 출력할 수 있다.

[0239]

또한 이때 회로(ACTF[j])는 적화 연산의 결과를 입력값으로서 함수 연산을 수행하고, 상기 함수 연산의 결과를 배선(ZL[j])에 출력하여도 좋다. 특히 인공 신경망의 모델의 연산을 연산 회로(2000)를 사용하여 수행하는 경우, 함수 연산으로서는 활성화 함수의 연산으로 할 수 있다. 활성화 함수로서는 예를 들어 단계 함수, 램프 함수(ReLU 함수), 시그모이드 함수, tanh 함수, 또는 소프트맥스 함수를 사용할 수 있다.

[0240]

연산 회로(2000)를 사용함으로써 인공 신경망 모델의 연산을 수행할 수 있다. 이에 의하여 상기 실시형태의 전자 기기에서 확장한 화상을 대상으로 화상 분석을 수행할 수 있다.

[0241]

또한 본 실시형태는 본 명세서에서 설명하는 다른 실시형태와 적절히 조합할 수 있다.

[0242]

(실시형태 3)

[0243]

본 실시형태에서는 본 발명의 일 형태의 표시 장치의 구성예에 대하여 설명한다.

[0244]

도 12는 본 발명의 일 형태의 표시 장치의 단면 모식도이다. 표시 장치(DSP)는 화소층(PXAL)과, 배선층(LINL)

과, 회로층(SICL)을 가진다.

[0245] 배선층(LINL)은 회로층(SICL) 위에 제공되고, 화소층(PXAL)은 배선층(LINL) 위에 제공되어 있다.

[0246] 회로층(SICL)은 기판(BS)과, 구동 회로 영역(DRV)과, 기능 회로 영역(MFNC)을 가진다.

[0247] 기판(BS)에는 예를 들어 실리콘 또는 저마늄을 재료로 한 반도체 기판(예를 들어 단결정 기판)을 사용할 수 있다. 또한 기판(BS)에는, 반도체 기판 외에 예를 들어 SOI(Silicon On Insulator) 기판, 유리 기판, 석영 기판, 플라스틱 기판, 사파이어 유리 기판, 금속 기판, 스테인리스·스틸 기판, 스테인리스·스틸·포일을 가지는 기판, 텅스텐 기판, 텅스텐·포일을 가지는 기판, 가요성 기판, 접합 필름, 섬유상 재료를 포함하는 종이, 및 기재 필름을 사용할 수 있다. 유리 기판의 일례로서는 바륨boro실리케이트 유리, 알루미늄boro실리케이트 유리, 및 소다 석회 유리 등을 들 수 있다. 가요성 기판, 접합 필름, 기재 필름 등의 일례로서는 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리에테실폰(PES), 및 폴리테트라플루오로에틸렌(PTFE)으로 대표되는 플라스틱이 있다. 또는 다른 일례로서는 아크릴 수지 등의 합성 수지가 있다. 또는 다른 일례로서는 폴리프로필렌, 폴리에스터, 폴리플루오린화 바이닐, 및 폴리염화 바이닐이 있다. 또는 다른 일례로서는 폴리아마이드, 폴리이미드, 아라미드, 에폭시 수지, 무기 증착 필름, 및 종이류가 있다. 또한 표시 장치(DSP)의 제작 공정에 열처리가 포함되는 경우에는, 기판(BS)으로서 열에 대한 내성이 높은 재료를 선택하는 것이 바람직하다.

[0248] 예를 들어 기판(BS)을 재료로서 실리콘을 포함한 반도체 기판으로 한 경우, 구동 회로 영역(DRV) 및 기능 회로 영역(MFNC)에 포함되는 트랜지스터는 Si 트랜지스터로 할 수 있다.

[0249] 또한 예를 들어 기판(BS)을 유리 기판으로 한 경우, 구동 회로 영역(DRV) 및 기능 회로 영역(MFNC)에 포함되는 트랜지스터는 OS 트랜지스터로 할 수 있다.

[0250] 구동 회로 영역(DRV) 및 기능 회로 영역(MFNC)은 기판(BS) 위에 제공되어 있다.

[0251] 구동 회로 영역(DRV)은 일례로서 후술하는 화소층(PXAL)에 포함되는 표시 화소 회로를 구동시키기 위한 구동 회로를 가진다. 또한 구동 회로 영역(DRV)의 구체적인 구성예에 대해서는 후술한다.

[0252] 기능 회로 영역(MFNC)에는 일례로서 GPU(Graphics Processing Unit)가 포함되어 있어도 좋다. 또한 표시 장치(DSP)에 터치 패널이 포함되는 경우에는 기능 회로 영역(MFNC)에는 상기 터치 패널에 포함되는 터치 센서를 제어하는 센서 컨트롤러가 포함되어도 좋다. 또한 표시 장치(DSP)의 표시 소자로서 유기 EL 재료가 사용된 발광 디바이스가 적용되는 경우, EL 보정 회로가 포함되어도 좋다. 또한 표시 장치(DSP)의 표시 소자로서 액정 소자가 적용되는 경우, 감마 보정 회로가 포함되어도 좋다.

[0253] 배선층(LINL)에는 일례로서 배선이 제공되어 있다. 또한 배선층(LINL)에 포함되는 배선은 예를 들어 아래쪽에 제공되는 구동 회로 영역(DRV)에 포함되는 구동 회로와, 위쪽에 제공되는 화소층(PXAL)에 포함되는 회로를 전기적으로 접속하는 배선으로서 기능한다.

[0254] 화소층(PXAL)은 일례로서 복수의 표시 화소 회로를 가진다. 또한 복수의 표시 화소 회로는 화소층(PXAL)에서 매트릭스상으로 배치되어도 좋다.

[0255] 또한 복수의 표시 화소 회로 각각은 하나 또는 복수의 색을 표현할 수 있다. 특히 복수의 색으로서는 예를 들어 적색(R), 녹색(G), 및 청색(B)의 3색으로 할 수 있다. 또는 복수의 표시 화소 회로는 예를 들어 상술한 적색(R), 녹색(G), 및 청색(B)의 3색에 시안, 마젠타, 황색, 및 백색에서 선택된 1색 이상을 더하여 4색 이상으로 하여도 좋다. 또한 다른 색을 표현하는 표시 화소 회로 각각을 부화소라고 부르고, 복수의 다른 색의 부화소에 의하여 백색을 표현하는 경우, 그 복수의 부화소를 통틀어 화소라고 부르는 경우가 있다. 본 명세서 등에서는 편의상 부화소를 화소라고 불러 설명한다.

[0256] 도 13은 도 12에 나타난 표시 장치(DSP)의 구성예를 나타낸 블록도이다. 도 13에 나타난 표시 장치(DSP)는 일례로서 표시부(DIS)와 회로부(SIC)를 가진다. 또한 도 13에는 센서(PDA)를 도시하였지만, 센서(PDA)는 표시부(DIS)의 내부에 배치되어도 좋고, 표시 장치(DSP)의 외부에 배치되어도 좋다.

[0257] 또한 도 13에서 굵은 실선으로 나타난 배선은 복수의 배선 또는 버스 배선으로서 기재하였다.

[0258] 도 13에서, 표시부(DIS)에는 예를 들어 표시 화소 회로로서 기능하는 복수의 회로(PX)와, 활상 화소 회로로서 기능하는 복수의 회로(PD)가 매트릭스상으로 배치되어 있다. 특히 도 13에서는 1개의 회로(PX)와 1개의 회로(PD)를 1개의 회로(PU)로서 도시하였다. 회로(PX)는 예를 들어 액정 표시 디바이스, 유기 EL 재료를 포함한 발광 디바이스, 마이크로 LED 등의 발광 다이오드를 포함한 발광 디바이스 중 적어도 하나가 적용된 화소로 할 수

있다. 또한 본 실시형태에서는 표시부(DIS)의 회로(PX)에는 유기 EL 재료가 포함되는 발광 디바이스가 적용된 것으로 하여 설명한다. 또한 회로(PU)는 앞의 실시형태에서 설명한 화소 회로(PUa) 또는 화소 회로(PUb)로 할 수 있다. 또한 표시부(DIS), 회로(PX) 등에 적용할 수 있는 회로에 대해서는 실시형태 4에서 자세히 설명한다.

- [0259] 또한 표시부(DIS)의 화소 밀도("정세도"라고도 함)는 100ppi 이상 1000ppi 이하가 바람직하고 100ppi 이상 1000ppi 이하가 더 바람직하다. 예를 들어 2000ppi 이상 6000ppi 이하이어도 좋고, 3000ppi 이상 5000ppi 이하이어도 좋다.
- [0260] 또한 표시부(DIS)의 종횡비에 대해서는 특별히 한정되지 않는다. 표시부(DIS)는 예를 들어 1:1(정방형), 4:3, 16:9, 16:10 등 다양한 종횡비에 대응할 수 있다.
- [0261] 표시부(DIS)는 대각선 크기는 0.1인치 이상 100인치 이하이면 좋고, 100인치 이상이어도 좋다.
- [0262] 또한 표시부(DIS)의 대각선 크기에 따라 표시부(DIS)에 포함되는 트랜지스터의 구성을 적절히 선택하면 좋다. 예를 들어 표시부(DIS)의 트랜지스터로서 단결정 Si 트랜지스터를 사용하는 경우, 대각선 크기 0.1인치 이상 3인치 이하의 화면에 적용할 수 있다. 또한 표시부(DIS)의 트랜지스터로서 LTPS 트랜지스터(LTPS가 채널 형성 영역에 포함되는 트랜지스터)를 사용하는 경우, 대각선 크기 0.1인치 이상 30인치 이하, 바람직하게는 1인치 이상 30인치 이하의 화면에 적용할 수 있다. 또한 표시부(DIS)에 LTPO(LTPS 트랜지스터와 OS 트랜지스터를 조합한 구성)를 사용하는 경우, 대각선 크기 0.1인치 이상 50인치 이하, 바람직하게는 1인치 이상 50인치 이하의 화면에 적용할 수 있다. 또한 표시 패널의 트랜지스터로서 OS 트랜지스터를 사용하는 경우, 대각선 크기 0.1인치 이상 200인치 이하, 바람직하게는 50인치 이상 100인치 이하의 화면에 적용할 수 있다.
- [0263] 또한 단결정 Si 트랜지스터를 사용하는 경우, 단결정 Si 기관의 크기 때문에, 화면의 크기를 대형화하는 것이 매우 어렵다. 또한 LTPS 트랜지스터는 제조 공정에서 레이저 결정화 장치를 사용하기 때문에 대형화(대표적으로는 대각선 크기 30인치를 넘는 화면)에 대응하기 어렵다. 한편, OS 트랜지스터는 제조 공정에서 레이저 결정화 장치 등을 사용하는 제약이 없거나 제조 공정을 비교적 낮은 온도(대표적으로는 450℃ 이하)에서 수행할 수 있기 때문에, 비교적 큰 면적(대표적으로는 대각선 크기 50인치 이상 100인치 이하)의 표시 패널까지 대응할 수 있다. 또한 LTPO는 LTPS 트랜지스터를 사용하는 경우와 OS 트랜지스터를 사용하는 경우의 중간의 크기의 표시 패널(대표적으로는 대각선 크기 1인치 이상 50인치 이하)에 적용할 수 있다.
- [0264] 또한 도 13에서, 회로부(SIC)는 구동 회로 영역(DRV1)과, 구동 회로 영역(DRV2)과, 기능 회로 영역(MFNC)을 가진다. 또한 도 13의 구동 회로 영역(DRV1) 및 구동 회로 영역(DRV2)은 도 12에 도시된 구동 회로 영역(DRV)에 포함되는 것으로 한다.
- [0265] 구동 회로 영역(DRV1)은 예를 들어 표시부(DIS)에 포함되는 복수의 회로(PX)를 구동시키기 위한 주변 회로로서 기능한다. 구체적으로 구동 회로 영역(DRV1)은 예를 들어 소스 드라이버 회로(61), 디지털 아날로그 변환 회로(62), 게이트 드라이버 회로(63), 및 레벨 시프터(64)를 가진다.
- [0266] 또한 구동 회로 영역(DRV2)은 예를 들어 표시부(DIS)에 포함되는 복수의 회로(PD)를 구동시키기 위한 주변 회로로서 기능한다. 구체적으로 구동 회로 영역(DRV2)은 예를 들어 센서 행 드라이버 회로(65), 센서 열 드라이버 회로(66), 및 버퍼용 메모리(67)를 가진다.
- [0267] 또한 기능 회로 영역(MFNC)에는 예를 들어 표시부(DIS)에 표시시키기 위한 화상 데이터가 저장되어 있는 기억 장치, 인코드된 화상 데이터를 복원하기 위한 디코더, 화상 데이터를 처리하기 위한 GPU(Graphic Processing Unit), 전원 회로, 보정 회로, CPU 등을 제공할 수 있다. 도 13에서 기능 회로 영역(MFNC)은 일례로서 기억 장치(71), GPU(AI 액셀러레이터)(72), EL 보정 회로(73), 타이밍 컨트롤러(74), CPU(75), 센서 컨트롤러(76), 및 전원 회로(77)를 가진다.
- [0268] 또한 도 13의 표시 장치(DSP)의 구성에서 구동 회로 영역(DRV1)에 포함되는 회로, 구동 회로 영역(DRV2)에 포함되는 회로, 및 기능 회로 영역(MFNC)에 포함되는 회로 각각에는 일례로서 버스 배선(BSL)이 전기적으로 접속되어 있다.
- [0269] 소스 드라이버 회로(61)는 예를 들어 표시부(DIS)에 포함되는 회로(PX)에 화상 데이터를 송신하는 기능을 가진다. 그러므로 소스 드라이버 회로(61)는 배선(SL)을 통하여 회로(PX)에 전기적으로 접속되어 있다.
- [0270] 디지털 아날로그 변환 회로(62)는 예를 들어 후술하는 GPU, 보정 회로 등에 의하여 디지털 처리된 화상 데이터를 아날로그 데이터로 변환하는 기능을 가진다. 아날로그 데이터로 변환된 화상 데이터는 소스 드라이버 회로(61)를 통하여 표시부(DIS)에 송신된다. 또한 디지털 아날로그 변환 회로(62)는 소스 드라이버 회로(61)에 포

함되어도 좋고, 소스 드라이버 회로(61), 디지털 아날로그 변환 회로(62), 표시부(DIS)의 순으로 화상 데이터가 송신되는 구성으로 하여도 좋다.

- [0271] 게이트 드라이버 회로(63)는 예를 들어 표시부(DIS)에서 화상 데이터를 송신할 회로(PX)를 선택하는 기능을 가진다. 그러므로 게이트 드라이버 회로(63)는 배선(GL)을 통하여 회로(PX)에 전기적으로 접속되어 있다.
- [0272] 레벨 시프터(64)는 예를 들어 소스 드라이버 회로(61), 디지털 아날로그 변환 회로(62), 및 게이트 드라이버 회로(63) 중 적어도 하나에 입력되는 신호를 적절한 레벨로 변환하는 기능을 가진다.
- [0273] 센서 행 드라이버 회로(65)는 예를 들어 표시부(DIS)에서 활상을 수행하는 회로(PD)를 선택하는 기능을 가진다. 그러므로 센서 행 드라이버 회로(65)는 배선(TXL)을 통하여 회로(PD)에 전기적으로 접속되어 있다.
- [0274] 센서 열 드라이버 회로(66)는 예를 들어 표시부(DIS)에서 회로(PD)에 의하여 활상된 데이터를 판독하는 기능을 가진다. 그러므로 센서 열 드라이버 회로(66)는 판독 회로라고 부르는 경우가 있다. 또한 센서 열 드라이버 회로(66)에는 데이터를 증폭하기 위한 증폭 회로, 및 아날로그 디지털 변환 회로가 포함되어도 좋다. 또한 센서 열 드라이버 회로(66)는 배선(POL)을 통하여 회로(PD)에 전기적으로 접속되어 있다.
- [0275] 버퍼용 메모리(67)는 예를 들어 센서 열 드라이버 회로(66)에 의하여 판독된 회로(PD)로부터의 활상 데이터를 일시적으로 유지하는 기능을 가진다.
- [0276] 기억 장치(71)는 예를 들어 표시부(DIS)에 표시하는 화상 데이터를 저장하는 기능을 가진다. 또한 기억 장치(71)는 화상 데이터를 디지털 데이터 또는 아날로그 데이터로서 저장하는 구성으로 할 수 있다.
- [0277] 또한 기억 장치(71)에 화상 데이터를 저장하는 경우, 기억 장치(71)는 비휘발성 메모리인 것이 바람직하다. 이 경우 비휘발성 메모리로서 예를 들어 NAND형 메모리 등을 적용할 수 있다.
- [0278] 또한 기억 장치(71)에 GPU(72), EL 보정 회로(73), CPU(75) 등에서 생성되는 일시적 데이터를 저장하는 경우, 기억 장치(71)는 휘발성 메모리인 것이 바람직하다. 이 경우 휘발성 메모리로서 예를 들어 SRAM(Static Random Access Memory), DRAM(Dynamic Random Access Memory) 등을 적용할 수 있다.
- [0279] 또한 기억 장치(71)는 표시부(DIS)의 회로(PD)에 의하여 활상된 활상 데이터를 저장하는 구성으로 하여도 좋다.
- [0280] GPU(72)는 예를 들어 기억 장치(71)로부터 판독된 화상 데이터를 표시부(DIS)에 묘화하기 위한 처리를 수행하는 기능을 가진다. 특히 GPU(72)는 병렬로 파이프라인 처리를 수행하는 구성을 가지기 때문에 표시부(DIS)에 표시하는 화상 데이터를 고속으로 처리할 수 있다. 또한 GPU(72)는 인코딩된 화상을 복원하기 위한 디코더로서의 기능도 가질 수 있다.
- [0281] 또한 기능 회로 영역(MFNC)에는 표시부(DIS)의 표시 품질을 높일 수 있는 회로가 복수 포함되어도 좋다. 상기 회로는 예를 들어 표시부(DIS)에 표시된 화상의 색 불균일을 검지하고, 상기 색 불균일을 보정하여 최적의 화상으로 하는 보정 회로(조색, 조광)로 하여도 좋다. 또한 표시부(DIS)의 화소에 유기 EL 재료가 사용된 발광 디바이스가 적용되는 경우, 기능 회로 영역(MFNC)에는 EL 보정 회로를 제공하여도 좋다.
- [0282] 또한 EL 보정 회로는 예를 들어 EL 재료가 포함되어 있는 발광 디바이스에 입력되는 전류량을 적절히 조정하는 기능을 가진다. EL 재료가 포함되어 있는 발광 디바이스의 발광 시의 휘도는 전류에 비례하기 때문에, 상기 발광 디바이스에 전기적으로 접속되어 있는 구동 트랜지스터의 특성이 좋지 않은 경우에는 상기 발광 디바이스에서 방출되는 광의 휘도는 원하는 휘도보다 낮아지는 경우가 있다. EL 보정 회로는 예를 들어 상기 발광 디바이스를 흐르는 전류량을 모니터링하여 상기 전류량이 원하는 전류량보다 작을 때 상기 발광 디바이스를 흐르는 전류량을 크게 함으로써, 상기 발광 디바이스에서 방출되는 광의 휘도를 높일 수 있다. 또한 이와 반대로 상기 전류량이 원하는 전류량보다 클 때 상기 발광 디바이스를 흐르는 전류의 양을 작게 조정하여도 좋다.
- [0283] 또한 본 실시형태에서는 표시부(DIS)의 회로(PX)에는 유기 EL 재료가 포함되는 발광 디바이스가 적용된 것으로서 설명하기 때문에, 기능 회로 영역(MFNC)에는 일례로서 EL 보정 회로(73)가 포함된다.
- [0284] 또한 위에서 설명한 화상 보정에 인공 지능을 사용하여도 좋다. 예를 들어 표시 화소 회로에 포함되는 표시 디바이스를 흐르는 전류(또는 표시 디바이스에 인가되는 전압)를 모니터링하여 취득하고, 표시부(DIS)에 표시된 화상을 이미지 센서 등에 의하여 취득하고, 전류(또는 전압)와 화상을 인공 지능의 연산(예를 들어 인공 신경망 등)의 입력 데이터로서 취급하고, 그 출력 결과에 기초하여 상기 화상의 보정 여부가 판단되어도 좋다.
- [0285] 또한 인공 지능의 연산은 화상 보정뿐만 아니라 화상 데이터의 업컨버트 처리에도 응용할 수 있다. 이에 의하

여, 해상도가 낮은 화상 데이터를 표시부(DIS)의 해상도에 맞추어 업컨버트를 수행함으로써, 표시 품질이 높은 화상을 표시부(DIS)에 표시할 수 있다. 또한 인공 지능의 연산은 화상 데이터에 대하여 업컨버트 처리가 아니라 다운컨버트 처리를 실시하여도 좋다.

- [0286] 또한 상술한 인공 지능의 연산은 기능 회로 영역(MFNC)에 포함되는 GPU(72)를 사용하여 수행할 수 있다. 즉 GPU(72)를 사용하여 각종 보정을 위한 연산(색 불균일 보정, 업컨버트(다운컨버트) 등)을 수행할 수 있다.
- [0287] 또한 GPU(72)에는 화상을 보정하기 위한 보정 회로(72a), 업컨버트(다운컨버트)를 수행하는 컨버터(72b)가 포함되어도 좋다.
- [0288] 또한 도 13에서는, 표시부(DIS)에 포함되는 회로(PX)로 표시되는 화상 데이터를 보정하기 위하여 보정 회로(72a) 및 EL 보정 회로(73)는 배선(CL)을 통하여 회로(PX)에 전기적으로 접속되는 구성을 나타내었다.
- [0289] 또한 본 명세서 등에서, 인공 지능의 연산을 수행하는 GPU를 AI 액셀러레이터라고 부른다. 즉 본 명세서 등에서, 기능 회로 영역(MFNC)에 포함되는 GPU를 AI 액셀러레이터로 바꾸어 설명하는 경우가 있다.
- [0290] 타이밍 컨트롤러(74)는 예를 들어 표시부(DIS)에 화상을 표시할 때의 프레임 레이트를 가변하는 기능을 가진다. 예를 들어 표시부(DIS)에 정지 화상을 표시하는 경우, 표시 장치(DSP)는 타이밍 컨트롤러(74)에 의하여 프레임 레이트를 낮추어 구동시킬 수 있고, 또한 예를 들어 표시부(DIS)에 동영상상을 표시하는 경우, 표시 장치(DSP)는 타이밍 컨트롤러(74)에 의하여 프레임 레이트를 올려 구동시킬 수 있다. 즉 표시 장치(DSP)에 타이밍 컨트롤러(74)를 제공함으로써 정지 화상 또는 동영상에 따라 프레임 레이트를 변경할 수 있다. 특히 표시부(DIS)에 정지 화상을 표시하는 경우, 프레임 레이트를 낮추어 동작시킬 수 있기 때문에 표시 장치(DSP)의 소비 전력의 저감을 도모할 수 있다.
- [0291] CPU(75)는 예를 들어 운영 체제(operating system)의 실행, 데이터의 제어, 각종 연산, 및 프로그램의 실행 등 범용 처리를 수행하는 기능을 가진다. 표시 장치(DSP)에서 CPU(75)는 예를 들어 기억 장치(71)에서의 화상 데이터의 기록 동작 또는 판독 동작, 화상 데이터의 보정 동작, 후술하는 센서에 대한 동작 등의 명령을 수행하는 기능을 가진다. 또한 예를 들어 CPU(75)는 기억 장치와, GPU와, 보정 회로와, 타이밍 컨트롤러와, 고주파 회로 등 기능 회로 영역(MFNC)에 포함되는 회로에서 선택된 하나 이상에 제어 신호를 송신하는 기능을 가져도 좋다.
- [0292] 또한 CPU(75)는 데이터를 일시적으로 백업하는 회로(이하 백업 회로라고 부름)를 포함하여도 좋다. 백업 회로는 예를 들어 전원 전압의 공급이 정지되어도 상기 데이터를 유지할 수 있어 바람직하다. 예를 들어 표시부(DIS)에서 정지 화상을 표시하는 경우, 현재의 정지 화상과 상이한 화상을 표시할 때까지 CPU(75)의 기능을 정지할 수 있다. 그러므로 CPU(75)에서 처리하고 있는 데이터를 백업 회로에 일시적으로 백업하고, 그 후, CPU(75)로의 전원 전압의 공급을 정지하여 CPU(75)를 정지시킴으로써, CPU(75)에서의 동적인 소비 전력을 저감할 수 있다. 또한 본 명세서 등에서는, 백업 회로를 포함한 CPU를 NoffCPU(등록 상표)라고 한다.
- [0293] 센서 컨트롤러(76)는 예를 들어 센서(PDA)를 제어하는 기능을 가진다. 또한 도 13에서는 센서(PDA)에 전기적으로 접속하기 위한 배선으로서 배선(SNCL)을 도시하였다.
- [0294] 센서(PDA)로서는, 예를 들어 표시부(DIS)의 상방, 하방, 또는 표시부(DIS)의 내부에 제공될 수 있는 터치 센서로 할 수 있다.
- [0295] 또는 센서(PDA)는 예를 들어 조도 센서로 할 수 있다. 특히 표시부(DIS)를 비추는 외광의 강도를 조도 센서에 의하여 취득함으로써, 외광에 맞추어 표시부(DIS)에 표시하는 화상의 밝기(휘도)를 변경할 수 있다. 예를 들어 외광이 밝은 경우에는, 표시부(DIS)에 표시하는 화상의 휘도를 올려 상기 화상의 시인성을 높일 수 있다. 이와 반대로, 외광이 어두운 경우에는, 표시부(DIS)에 표시하는 화상의 휘도를 낮추어 소비 전력을 저감할 수 있다.
- [0296] 또는 센서(PDA)로서는 예를 들어 이미지 센서로 할 수 있다. 예를 들어 상기 이미지 센서에 의하여 화상 등을 취득함으로써, 표시부(DIS)에 상기 화상을 표시할 수 있다.
- [0297] 전원 회로(77)는 일례로서 구동 회로 영역(DRV)에 포함되는 회로, 기능 회로 영역(MFNC)에 포함되는 회로, 표시부(DIS)에 포함되는 표시 화소 회로 등에 대하여 공급하는 전압을 생성하는 기능을 가진다. 또한 전원 회로(77)는 전압을 공급하는 회로를 선택하는 기능을 가져도 좋다. 예를 들어 전원 회로(77)는 표시부(DIS)에 정지 화상을 표시하는 기간에는, CPU(75), GPU(72) 등으로의 전압 공급을 정지함으로써 표시 장치(DSP) 전체의 소비 전력을 저감할 수 있다.
- [0298] 또한 본 실시형태는 본 명세서에서 설명하는 다른 실시형태와 적절히 조합할 수 있다.

- [0299] (실시형태 4)
- [0300] 본 실시형태에서는 본 발명의 일 형태의 전자 기기에 포함될 수 있는 표시 장치에 대하여 설명한다. 또한 앞의 실시형태에서 설명한 표시부(DIS)에는 본 실시형태에서 설명하는 표시 장치를 적용할 수 있다.
- [0301] <표시 장치의 구성예>
- [0302] 도 14는 본 발명의 일 형태의 표시 장치의 일례를 나타낸 단면도이다. 도 14에 나타낸 표시 장치(1000)는 일례로서 기판(310) 위에 화소 회로, 구동 회로 등이 제공된 구성을 가진다. 또한 위에서 설명한 실시형태의 표시 장치(DSP) 등의 구성은 도 14의 표시 장치(1000)의 구성으로 할 수 있다. 또한 본 실시형태에서 설명하는 화소 회로는 앞의 실시형태에서 설명한 표시 화소 회로로 할 수 있다.
- [0303] 구체적으로는 예를 들어 표시 장치(DSP)에 나타낸 회로층(SICL)과, 배선층(LINL)과, 화소층(PXAL)을 도 14의 표시 장치(1000)와 같이 구성할 수 있다. 회로층(SICL)은 일례로서 기판(310)을 가지고, 기판(310) 위에는 트랜지스터(300)가 형성되어 있다. 또한 트랜지스터(300) 위쪽에는 배선층(LINL)이 제공되어 있고, 배선층(LINL)에는 트랜지스터(300), 후술하는 트랜지스터(200), 후술하는 발광 디바이스(150a), 발광 디바이스(150b) 등을 전기적으로 접속하는 배선이 제공되어 있다. 또한 배선층(LINL) 위쪽에는 화소층(PXAL)이 제공되어 있고, 화소층(PXAL)은 일례로서 트랜지스터(200)와 발광 디바이스(150)(도 14에서는 발광 디바이스(150a) 및 발광 디바이스(150b)) 등을 가진다.
- [0304] 기판(310)에는 예를 들어 실리콘 또는 저마늄을 재료로 한 반도체 기판(예를 들어 단결정 기판)을 사용할 수 있다. 또한 기판(310)에는 반도체 기판 외에 예를 들어 SOI 기판, 유리 기판, 석영 기판, 플라스틱 기판, 사파이어 유리 기판, 금속 기판, 스테인리스·스틸 기판, 스테인리스·스틸·포일을 가지는 기판, 텅스텐 기판, 텅스텐·포일을 가지는 기판, 가요성 기판, 접합 필름, 섬유상 재료를 포함하는 종이, 또는 기재 필름을 사용할 수 있다. 유리 기판의 일례로서는 바륨보로실리케이트 유리, 알루미늄보로실리케이트 유리, 및 소다 석회 유리 등을 들 수 있다. 가요성 기판, 접합 필름, 또는 기재 필름의 일례로서는 폴리에틸렌테레프탈레이트(PET), 폴리에틸렌나프탈레이트(PEN), 폴리에테르설폰(PES), 및 폴리테트라플루오로에틸렌(PTFE)으로 대표되는 플라스틱을 들 수 있다. 또는 다른 일례로서는 아크릴 수지 등의 합성 수지를 들 수 있다. 또는 다른 일례로서는 폴리프로필렌, 폴리에스터, 폴리플루오린화 바이닐, 또는 폴리염화 바이닐을 들 수 있다. 또는 다른 일례로서는 폴리아마이드, 폴리이미드, 아라미드, 에폭시 수지, 무기 증착 필름, 또는 종이류를 들 수 있다. 또한 표시 장치(1000)의 제작 공정에 열처리가 포함되는 경우에는, 기판(310)으로서 열에 대한 내성이 높은 재료를 선택하는 것이 바람직하다.
- [0305] 또한 본 실시형태에서는 기판(310)이 실리콘 등을 재료로서 포함한 반도체 기판인 것으로 가정하여 설명한다.
- [0306] 트랜지스터(300)는 기판(310) 위에 제공되고, 소자 분리층(312), 도전체(316), 절연체(315), 절연체(317), 기판(310)의 일부로 이루어지는 반도체 영역(313), 소스 영역 또는 드레인 영역으로서 기능하는 저저항 영역(314a) 및 저저항 영역(314b)을 가진다. 그러므로 트랜지스터(300)는 Si 트랜지스터이다. 또한 도 14에는, 트랜지스터(300)의 소스 및 드레인 중 한쪽이 후술하는 도전체(328)를 통하여 후술하는 도전체(330), 도전체(356), 및 도전체(366)에 전기적으로 접속되어 있는 구성을 나타내었지만, 본 발명의 일 형태의 표시 장치의 전기적인 접속 구성은 이에 한정되지 않는다. 본 발명의 일 형태의 표시 장치는 예를 들어 트랜지스터(300)의 게이트가 도전체(328)를 통하여 도전체(330), 도전체(356), 및 도전체(366)에 전기적으로 접속되어 있는 구성을 가져도 좋다.
- [0307] 트랜지스터(300)는 예를 들어 반도체 영역(313)의 상면 및 채널 폭 방향의 측면이 게이트 절연막으로서 기능하는 절연체(315)를 통하여 도전체(316)로 덮이는 구성으로 함으로써 Fin형으로 할 수 있다. 트랜지스터(300)를 Fin형으로 함으로써, 실효적인 채널 폭을 증대시킬 수 있어 트랜지스터(300)의 온 특성을 향상시킬 수 있다. 또한 게이트 전극의 전계의 기여를 높일 수 있기 때문에 트랜지스터(300)의 오프 특성을 향상시킬 수 있다.
- [0308] 또한 트랜지스터(300)는 p채널형 및 n채널형 중 어느 쪽이어도 좋다. 또는 트랜지스터(300)를 복수로 제공하고, p채널형 및 n채널형의 양쪽을 사용하여도 좋다.
- [0309] 반도체 영역(313)에서 채널이 형성되는 영역, 그 근방의 영역, 소스 영역 또는 드레인 영역이 되는 저저항 영역(314a)과 저저항 영역(314b)은 실리콘계 반도체를 포함하는 것이 바람직하고, 구체적으로는 단결정 실리콘을 포함하는 것이 바람직하다. 또는 상술한 각 영역은 예를 들어 저마늄(Ge), 실리콘 저마늄(SiGe), 비소화 갈륨(GaAs), 비소화 알루미늄 갈륨(GaAlAs), 질화 갈륨(GaN)을 포함한 재료로 형성되어도 좋다. 또는 결정 격자에

응력을 가하여 격자 간격을 변화시킴으로써 유효 질량을 제어한 실리콘을 사용한 구성으로 하여도 좋다. 또는 트랜지스터(300)를 비소화 갈륨과 비소화 알루미늄 갈륨을 사용한 HEMT(High Electron Mobility Transistor)로 하여도 좋다.

- [0310] 게이트 전극으로서 기능하는 도전체(316)에는 비소 또는 인과 같은 n형 도전성을 부여하는 원소, 또는 붕소 또는 알루미늄과 같은 p형 도전성을 부여하는 원소를 포함한 실리콘 등의 반도체 재료를 사용할 수 있다. 또는 도전체(316)에는 예를 들어 금속 재료, 합금 재료, 또는 금속 산화물 재료 등의 도전성 재료를 사용할 수 있다.
- [0311] 또한 도전체의 재료에 따라 일함수가 결정되기 때문에, 상기 도전체의 재료를 선택함으로써 트랜지스터의 문턱 전압을 조정할 수 있다. 구체적으로는 도전체에 질화 타이타늄 및 질화 탄탈럼 중 한쪽 또는 양쪽의 재료를 사용하는 것이 바람직하다. 또한 도전성과 매립성을 양립하기 위하여, 도전체에 텅스텐 및 알루미늄 중 한쪽 또는 양쪽의 금속 재료를 적층하여 사용하는 것이 바람직하고, 특히 텅스텐을 사용하는 것이 내열성의 관점에서 바람직하다.
- [0312] 소자 분리층(312)은 기판(310) 위에 형성되어 있는 복수의 트랜지스터들을 분리하기 위하여 제공되어 있다. 소자 분리층은 예를 들어 LOCOS(Local Oxidation of Silicon)법, STI(Shallow Trench Isolation)법, 또는 메사 분리법을 사용하여 형성할 수 있다.
- [0313] 또한 도 14에 나타낸 트랜지스터(300)는 일레이고, 그 구조에 한정되지 않고, 회로 구성, 구동 방법 등에 따라 적절한 트랜지스터를 사용하면 좋다. 예를 들어 트랜지스터(300)는 Fin형이 아니라 플레이너형 구조로 하여도 좋다.
- [0314] 도 14에 나타낸 트랜지스터(300)에서는 절연체(320), 절연체(322), 절연체(324), 절연체(326)가 기판(310) 측으로부터 순차적으로 적층되어 제공되어 있다.
- [0315] 절연체(320), 절연체(322), 절연체(324), 및 절연체(326)에는 예를 들어 산화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 질화 실리콘, 산화 알루미늄, 산화질화 알루미늄, 질화산화 알루미늄, 또는 질화 알루미늄을 사용하면 좋다.
- [0316] 절연체(322)는 절연체(320) 및 절연체(322)로 덮여 있는 트랜지스터(300) 등으로 인하여 생기는 단차를 평탄화하는 평탄화막으로서의 기능을 가져도 좋다. 예를 들어 절연체(322)의 상면은 평탄성을 높이기 위하여 화학 기계 연마(CMP: Chemical Mechanical Polishing)법을 사용한 평탄화 처리에 의하여 평탄화되어 있어도 좋다.
- [0317] 또한 절연체(324)에는, 기판(310) 또는 트랜지스터(300) 등으로부터 절연체(324)보다 위쪽의 영역(예를 들어 트랜지스터(200), 발광 디바이스(150a), 발광 디바이스(150b) 등이 제공되어 있는 영역)으로 물 및 수소와 같은 불순물이 확산되지 않도록 하는 배리어 절연막을 사용하는 것이 바람직하다. 따라서 절연체(324)에는 수소 원자, 수소 분자, 물 분자와 같은 불순물의 확산을 억제하는 기능을 가지는(상기 불순물이 투과하기 어려운) 절연성 재료를 사용하는 것이 바람직하다. 또한 상황에 따라서는 절연체(324)에는 질소 원자, 질소 분자, 산화 질소 분자(예를 들어 N_2O , NO, 및 NO_2), 구리 원자와 같은 불순물의 확산을 억제하는 기능을 가지는(상기 불순물이 투과하기 어려운) 절연성 재료를 사용하는 것이 바람직하다. 또는 산소(예를 들어 산소 원자 및 산소 분자 중 한쪽 또는 양쪽)의 확산을 억제하는 기능을 가지는 것이 바람직하다.
- [0318] 수소에 대한 배리어성을 가지는 막에는 예를 들어, CVD(Chemical Vapor Deposition)법으로 형성한 질화 실리콘을 사용할 수 있다.
- [0319] 수소의 이탈량은 예를 들어 승온 이탈 가스 분석법(TDS: Thermal Desorption Spectrometry)을 사용하여 분석할 수 있다. 예를 들어 절연체(324)의 수소의 이탈량은, TDS 분석에 있어서 막 표면 온도 50℃ 내지 500℃의 범위에서 수소 원자로 환산한 이탈량이 절연체(324)의 면적당으로 환산하여 $10 \times 10^{15} \text{ atoms/cm}^2$ 이하, 바람직하게는 $5 \times 10^{15} \text{ atoms/cm}^2$ 이하이면 좋다.
- [0320] 또한 절연체(326)는 절연체(324)보다 유전율이 낮은 것이 바람직하다. 예를 들어 절연체(326)의 비유전율은 4 미만이 바람직하고, 3 미만이 더 바람직하다. 또한 예를 들어 절연체(326)의 비유전율은 절연체(324)의 비유전율의 0.7배 이하가 바람직하고, 0.6배 이하가 더 바람직하다. 유전율이 낮은 재료를 층간막에 사용함으로써, 배선 사이에 발생하는 기생 용량을 저감할 수 있다.
- [0321] 또한 절연체(320), 절연체(322), 절연체(324), 및 절연체(326)에는 절연체(326)보다 위쪽에 제공되어 있는 발광 디바이스 등에 접속되는 도전체(328) 및 도전체(330)가 매립되어 있다. 또한 도전체(328) 및 도전체(330)는 플

러그 또는 배선으로서의 기능을 가진다. 또한 플러그 또는 배선으로서의 기능을 가지는 도전체에는, 복수의 구조를 합쳐서 동일한 부호를 부여하는 경우가 있다. 또한 본 명세서 등에서 배선과, 배선에 접속되는 플러그가 일체물이어도 좋다. 즉 도전체의 일부가 배선으로서 기능하는 경우 및 도전체의 일부가 플러그로서 기능하는 경우도 있다.

[0322] 각 플러그 및 배선(예를 들어 도전체(328) 및 도전체(330))의 재료로서는, 금속 재료, 합금 재료, 금속 질화물 재료, 또는 금속 산화물 재료와 같은 도전성 재료를 단층으로 또는 적층하여 사용할 수 있다. 내열성과 도전성을 양립하는 텅스텐, 몰리브데넘 등의 고용점 재료를 사용하는 것이 바람직하고, 텅스텐을 사용하는 것이 바람직하다. 또는 알루미늄 및 구리와 같은 저저항 도전성 재료로 형성하는 것이 바람직하다. 저저항 도전성 재료를 사용함으로써 배선 저항을 저감할 수 있다.

[0323] 절연체(326) 및 도전체(330) 위에 배선층을 제공하여도 좋다. 예를 들어 도 14에서는 절연체(350), 절연체(352), 및 절연체(354)가 절연체(326) 및 도전체(330) 위쪽에 순차적으로 적층되어 제공되어 있다. 또한 절연체(350), 절연체(352), 및 절연체(354)에는 도전체(356)가 형성되어 있다. 도전체(356)는 트랜지스터(300)에 접속되는 플러그 또는 배선으로서의 기능을 가진다. 또한 도전체(356)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.

[0324] 또한 예를 들어 절연체(350)로서는 절연체(324)와 마찬가지로 수소, 산소, 및 물에 대한 배리어성을 가지는 절연체를 사용하는 것이 바람직하다. 또한 절연체(352) 및 절연체(354)로서는 절연체(326)와 마찬가지로 배선 사이에 발생하는 기생 용량을 저감하기 위하여 비유전율이 비교적 낮은 절연체를 사용하는 것이 바람직하다. 또한 절연체(362) 및 절연체(364)는 층간 절연막 및 평탄화막으로서의 기능을 가진다. 또한 도전체(356)는 수소, 산소, 및 물에 대한 배리어성을 가지는 도전체를 포함하는 것이 바람직하다.

[0325] 또한 수소에 대한 배리어성을 가지는 도전체에는, 예를 들어 질화 탄탈럼을 사용하는 것이 좋다. 또한 질화 탄탈럼과 도전성이 높은 텅스텐을 적층함으로써, 배선으로서의 도전성을 유지한 채, 트랜지스터(300)로부터의 수소의 확산을 억제할 수 있다. 이 경우, 수소에 대한 배리어성을 가지는 질화 탄탈럼층이, 수소에 대한 배리어성을 가지는 절연체(350)와 접하는 구조가 바람직하다.

[0326] 또한 절연체(354) 및 도전체(356) 위에는 절연체(360)와, 절연체(362)와, 절연체(364)가 순차적으로 적층되어 있다.

[0327] 절연체(360)로서는 절연체(324) 등과 마찬가지로 물 및 수소와 같은 불순물에 대한 배리어성을 가지는 절연체를 사용하는 것이 바람직하다. 그러므로 절연체(360)에는, 예를 들어 절연체(324)에 적용할 수 있는 재료를 사용할 수 있다.

[0328] 절연체(362) 및 절연체(364)는 층간 절연막 및 평탄화막으로서의 기능을 가진다. 또한 절연체(362) 및 절연체(364)로서는, 절연체(324)와 마찬가지로 물 및 수소와 같은 불순물에 대한 배리어성을 가지는 절연체를 사용하는 것이 바람직하다. 그러므로 절연체(362) 및 절연체(364) 중 한쪽 또는 양쪽에는, 절연체(324)에 적용할 수 있는 재료를 사용할 수 있다.

[0329] 또한 절연체(360), 절연체(362), 및 절연체(364) 각각에서, 일부의 도전체(356)와 중첩되는 영역에 개구부가 형성되고, 상기 개구부를 매립하도록 도전체(366)가 제공되어 있다. 또한 도전체(366)는 절연체(362) 위에도 형성되어 있다. 도전체(366)는 일례로서 트랜지스터(300)에 접속되는 플러그 또는 배선으로서의 기능을 가진다. 또한 도전체(366)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.

[0330] 절연체(364) 및 도전체(366) 위에는 절연체(370)와 절연체(372)가 순차적으로 적층되어 있다.

[0331] 절연체(370)로서는 절연체(324) 등과 마찬가지로 물 및 수소와 같은 불순물에 대한 배리어성을 가지는 절연체를 사용하는 것이 바람직하다. 그러므로 절연체(370)에는, 예를 들어 절연체(324) 등에 적용할 수 있는 재료를 사용할 수 있다.

[0332] 절연체(372)는 층간 절연막 및 평탄화막으로서의 기능을 가진다. 또한 절연체(372)로서는, 절연체(324)와 마찬가지로 물 및 수소와 같은 불순물에 대한 배리어성을 가지는 절연체를 사용하는 것이 바람직하다. 그러므로 절연체(372)에는, 절연체(324)에 적용할 수 있는 재료를 사용할 수 있다.

[0333] 또한 절연체(370) 및 절연체(372) 각각에서, 일부의 도전체(366)와 중첩되는 영역에 개구부가 형성되고, 상기 개구부를 매립하도록 도전체(376)가 제공되어 있다. 또한 도전체(376)는 절연체(372) 위에도 형성되어 있다.

그 후, 에칭 처리 등에 의하여, 도전체(376)를 배선, 단자, 또는 패드 등의 형상으로 패터닝한다.

- [0334] 도전체(376)에는 예를 들어 구리, 알루미늄, 주석, 아연, 텅스텐, 은, 백금, 또는 금을 사용할 수 있다. 또한 도전체(376)는 후술하는 화소층(PXAL)에 포함되어 있는 도전체(216)에 사용되는 재료와 동일한 성분으로 구성되어 있는 것이 바람직하다.
- [0335] 다음으로, 절연체(372) 및 도전체(376)를 덮도록 절연체(380)를 성막하고, 그 후에 도전체(376)가 노출될 때까지 예를 들어 화학 기계 연마(CMP)법을 사용한 평탄화 처리를 수행한다. 이에 의하여 도전체(376)를 배선, 단자, 또는 패드로서 기판(310)에 형성할 수 있다.
- [0336] 절연체(380)로서는, 예를 들어 절연체(324)와 마찬가지로 물 및 수소와 같은 불순물이 확산되지 않도록 하는 배리어성을 가지는 막을 사용하는 것이 바람직하다. 즉 절연체(380)에는, 절연체(324)에 적용할 수 있는 재료를 사용하는 것이 바람직하다. 또는 절연체(380)로서는, 예를 들어 절연체(326)와 마찬가지로 배선 사이에 발생하는 기생 용량을 저감하기 위하여 비유전율이 비교적 낮은 절연체를 사용하여도 좋다. 즉 절연체(380)에는, 절연체(326)에 적용할 수 있는 재료를 사용하여도 좋다.
- [0337] 화소층(PXAL)에는 일례로서 기판(210)과, 트랜지스터(200)와, 발광 디바이스(150)(도 14에서는 발광 디바이스(150a)와 발광 디바이스(150b))와, 기판(102)이 제공되어 있다. 또한 화소층(PXAL)에는 일례로서 절연체(220)와, 절연체(222)와, 절연체(226)와, 절연체(250)와, 절연체(111a)와, 절연체(111b)와, 절연체(112)와, 절연체(113)와, 절연체(162)와, 수지층(163)이 제공되어 있다. 또한 화소층(PXAL)에는 일례로서 도전체(216)와, 도전체(228)와, 도전체(230)와, 도전체(121)(도 14에서는 도전체(121a)와 도전체(121b))와, 도전체(122)(도 14에서는 도전체(122a)와 도전체(122b))와, 도전체(123)가 제공되어 있다.
- [0338] 도 14에서 예를 들어 절연체(202)는 절연체(380)와 함께 접합층으로서의 기능을 가진다. 절연체(202)는 예를 들어 절연체(380)에 사용되는 재료와 동일한 성분으로 구성되는 것이 바람직하다.
- [0339] 절연체(202) 위쪽에는 기판(210)이 제공되어 있다. 바꿔 말하면, 기판(210)의 하면에는 절연체(202)가 형성되어 있다. 기판(210)으로서의 예를 들어 기판(310)에 적용할 수 있는 기판을 사용하는 것이 바람직하다. 또한 도 14의 표시 장치(1000)에서는, 기판(310)이 실리콘을 재료로 한 반도체 기판인 것으로 가정하여 설명한다.
- [0340] 기판(210) 위에는 예를 들어 트랜지스터(200)가 형성되어 있다. 트랜지스터(200)는 실리콘을 재료로 한 반도체 기판인 기판(210) 위에 형성되어 있기 때문에 Si 트랜지스터로서 기능한다. 또한 트랜지스터(200)의 구성에 대해서는 트랜지스터(300)의 설명을 참조한다.
- [0341] 트랜지스터(200) 위쪽에는 절연체(220) 및 절연체(222)가 제공되어 있다. 절연체(220)는 예를 들어 절연체(320)와 같이 층간 절연막 및 평탄화막으로서의 기능을 가진다. 또한 절연체(222)는 예를 들어 절연체(322)와 같이 층간 절연막 및 평탄화막으로서의 기능을 가진다.
- [0342] 또한 절연체(220) 및 절연체(222)에는 복수의 개구부가 제공되어 있다. 또한 복수의 개구부는 트랜지스터(200)의 소스 및 드레인과 중첩되는 영역 및 도전체(376)와 중첩되는 영역 등에 형성된다. 또한 복수의 개구부 중 트랜지스터(200)의 소스 및 드레인과 중첩되는 영역에 형성된 개구부에는 도전체(228)가 형성된다. 또한 다른 개구부 중 도전체(376)와 중첩되는 영역에 형성된 개구부의 측면에는 절연체(214)가 형성되고, 나머지 개구부에는 도전체(216)가 형성된다. 특히 도전체(216)는 TSV(Through Silicon Via)라고 불리는 경우가 있다.
- [0343] 또한 도전체(216) 또는 도전체(228)에는 예를 들어 도전체(328)에 적용할 수 있는 재료를 사용할 수 있다. 특히 도전체(216)는 도전체(376)와 동일한 재료로 형성되는 것이 바람직하다.
- [0344] 절연체(214)는 예를 들어 기판(210)과 도전체(216)를 절연하는 기능을 가진다. 또한 절연체(214)에는 예를 들어 절연체(320) 또는 절연체(324)에 적용할 수 있는 재료를 사용하는 것이 바람직하다.
- [0345] 기판(310)에 형성된 절연체(380) 및 도전체(376)와, 기판(210)에 형성된 절연체(202) 및 도전체(216)는 일례로서 접합 공정에 의하여 접합되어 있다.
- [0346] 접합 공정을 수행하는 전공정에서는, 예를 들어 기판(310) 측에서 절연체(380)의 표면의 높이와 도전체(376)의 표면의 높이를 일치시키기 위한 평탄화 처리가 수행된다. 또한 이와 마찬가지로, 기판(210) 측에서 절연체(202)의 높이와 도전체(216)의 높이를 일치시키기 위한 평탄화 처리가 수행된다.
- [0347] 접합 공정에서, 절연체(380)와 절연체(202)의 접합, 즉 절연층끼리의 접합을 수행할 때, 연마 등에 의하여 평탄성을 높인 후, 산소 플라스마 등으로 친수성 처리를 수행한 표면들을 접촉시켜 일시적으로 접합하고, 열처리

의한 탈수로 최종적인 접합을 하는 친수성 접합법 등을 사용할 수 있다. 친수성 접합법에서도 원자 레벨로 결합되기 때문에, 기계적으로 우수한 접합을 얻을 수 있다.

[0348] 또한 도전체(376)와 도전체(216)의 접합, 즉 도전체끼리의 접합을 수행할 때, 표면의 산화막 및 불순물의 흡착층 등을 스퍼터링 처리 등으로 제거하고, 청정화 및 활성화된 표면끼리를 접촉시켜 접합하는 표면 활성화 접합법을 사용할 수 있다. 또는 온도와 압력을 병용하여 표면들을 접합하는 확산 접합법 등을 사용할 수 있다. 어느 쪽 방법에서도 원자 레벨로 결합되기 때문에, 전기적뿐만 아니라 기계적으로도 우수한 접합을 얻을 수 있다.

[0349] 상술한 접합 공정을 수행함으로써, 기관(310) 측의 도전체(376)를 기관(210) 측의 도전체(216)에 전기적으로 접속할 수 있다. 또한 기관(310) 측의 절연체(380)와 기관(210) 측의 절연체(202)의 기계적인 강도를 가지는 접속을 얻을 수 있다.

[0350] 기관(310)과 기관(210)을 접합하는 경우, 각 접합면에는 절연층과 금속층이 혼재되기 때문에, 예를 들어 표면 활성화 접합법 및 친수성 접합법을 조합하여 수행하면 좋다. 예를 들어 연마 후에 표면을 세정하고, 금속층의 표면에 산화 방지 처리를 실시한 다음, 친수성 처리를 실시하여 접합을 하는 방법 등을 사용할 수 있다. 또한 금속층의 표면을 금 등의 난(難)산화성 금속으로 하고 친수성 처리를 수행하여도 좋다.

[0351] 또한 기관(310)과 기관(210)의 접합에는, 상술한 방법 이외의 접합 방법을 사용하여도 좋다. 예를 들어 기관(310)과 기관(210)의 접합 방법으로서, 플립 칩 본딩 방법을 사용하여도 좋다. 또한 플립 칩 본딩의 방법을 사용하는 경우, 기관(310) 측의 도전체(376) 위쪽에 또는 기관(210) 측의 도전체(216) 아래쪽에 범프 등의 접속단자를 제공하여도 좋다. 플립 칩 본딩으로서, 예를 들어 이방성 도전 입자를 포함한 수지를 절연체(380)와 절연체(202) 사이 및 도전체(376)와 도전체(216) 사이에 주입하여 접합하는 방법, 은 주석 땀납을 사용하여 접합하는 방법 등을 들 수 있다. 또는 범프 및 범프에 접속되는 도전체 각각이 금인 경우, 초음파 접합법을 사용할 수 있다. 또한 충격 등의 물리적 응력 경감, 열적 응력 경감 등을 위하여, 상기 플립 칩 본딩 방법에 더하여, 언더필을 절연체(380)와 절연체(202) 사이 및 도전체(376)와 도전체(216) 사이에 주입하여도 좋다. 또한 예를 들어 기관(310)과 기관(210)의 접합에는 다이 본딩 필름을 사용하여도 좋다.

[0352] 절연체(222), 절연체(214), 도전체(216), 및 도전체(228) 위에는 절연체(224)와 절연체(226)가 순차적으로 적층되어 있다.

[0353] 절연체(224)는 절연체(324)와 마찬가지로 절연체(224)보다 위쪽의 영역으로 물 및 수소와 같은 불순물 등이 확산되지 않도록 하는 배리어 절연막인 것이 바람직하다. 그러므로 절연체(224)에는, 예를 들어 절연체(324)에 적용할 수 있는 재료를 사용하는 것이 바람직하다.

[0354] 절연체(226)는 절연체(326)와 마찬가지로 유전율이 낮은 층간막인 것이 바람직하다. 그러므로 절연체(226)에는 예를 들어 절연체(326)에 적용할 수 있는 재료를 사용하는 것이 바람직하다.

[0355] 또한 절연체(224) 및 절연체(226)에는 트랜지스터(200), 발광 디바이스(150) 등에 전기적으로 접속되는 도전체(230)가 매립되어 있다. 또한 도전체(230) 등은 플러그 또는 배선으로서의 기능을 가진다. 또한 도전체(230)에는 예를 들어, 도전체(328), 도전체(330) 등에 적용할 수 있는 재료를 사용할 수 있다.

[0356] 절연체(224) 및 절연체(226) 위에는 절연체(250)와, 절연체(111a)와, 절연체(111b)가 순차적으로 적층되어 있다.

[0357] 절연체(250)로서는 절연체(324) 등과 마찬가지로 물 및 수소와 같은 불순물에 대한 배리어성을 가지는 절연체를 사용하는 것이 바람직하다. 그러므로 절연체(250)에는, 예를 들어 절연체(324) 등에 적용할 수 있는 재료를 사용할 수 있다.

[0358] 절연체(111a) 및 절연체(111b) 각각에는 산화 절연막, 질화 절연막, 산화질화 절연막, 및 질화산화 절연막과 같은 각종 무기 절연막을 적합하게 사용할 수 있다. 절연체(111a)에는 산화 실리콘막, 산화질화 실리콘막, 또는 산화 알루미늄막과 같은 산화 절연막 또는 산화질화 절연막을 사용하는 것이 바람직하다. 절연체(111b)에는 질화 실리콘막, 질화산화 실리콘막과 같은 질화 절연막 또는 질화산화 절연막을 사용하는 것이 바람직하다. 더 구체적으로는 절연체(111a)로서 산화 실리콘막을 사용하고, 절연체(111b)로서 질화 실리콘막을 사용하는 것이 바람직하다. 절연체(111b)는 예칭 보호막으로서의 기능을 가지는 것이 바람직하다. 또는 절연체(111a)로서 질화 절연막 또는 질화산화 절연막을 사용하고, 절연체(111b)로서 산화 절연막 또는 산화질화 절연막을 사용하여도 좋다. 본 실시형태에서는 절연체(111b)에 오목부가 제공된 예를 나타내었지만, 절연체(111b)에 오목부가 제공되지 않아도 된다.

- [0359] 또한 절연체(250), 절연체(111a), 및 절연체(111b) 각각에서, 일부의 도전체(230)와 중첩되는 영역에 개구부가 형성되고, 상기 개구부를 매립하도록 도전체(121)가 제공되어 있다. 또한 본 명세서 등에서는 도 14에 도시된 도전체(121a), 도전체(121b)를 통틀어 도전체(121)라고 기재한다. 또한 도전체(121)는 도전체(328) 및 도전체(330)와 같은 재료를 사용하여 제공할 수 있다.
- [0360] 또한 본 실시형태에서 설명하는 화소 전극은 일례로서 가시광을 반사하는 재료를 포함하고, 대향 전극은 가시광을 투과시키는 재료를 포함한다.
- [0361] 표시 장치(1000)는 톱 이미지선형이다. 발광 디바이스가 방출하는 광은 기관(102) 측에 사출된다. 기관(102)에는 가시광 투과성이 높은 재료를 사용하는 것이 바람직하다.
- [0362] 도전체(121) 위쪽에는 발광 디바이스(150a) 및 발광 디바이스(150b)가 제공된다.
- [0363] 여기서 발광 디바이스(150a) 및 발광 디바이스(150b)에 대하여 설명한다.
- [0364] 본 실시형태에서 설명하는 발광 디바이스란, 예를 들어 유기 EL 소자(OLED(Organic Light Emitting Diode)라고도 함) 등의 자발광형 발광 디바이스를 말한다. 또한 화소 회로에 전기적으로 접속되는 발광 디바이스로서는, LED(Light Emitting Diode), 마이크로 LED, QLED(Quantum-dot Light Emitting Diode), 또는 반도체 레이저와 같은 자발광형 발광 디바이스를 사용할 수 있다.
- [0365] 도전체(122a) 및 도전체(122b)는 예를 들어 절연체(111b) 위, 도전체(121a) 위, 도전체(121b) 위 등에 도전막을 성막하고, 이 도전막에 대하여 패터닝 공정 및 에칭 공정을 수행함으로써 형성할 수 있다.
- [0366] 도전체(122a) 및 도전체(122b)는 각각 일례로서 표시 장치(1000)에 포함되는 발광 디바이스(150a) 및 발광 디바이스(150b)의 애노드로서 기능한다.
- [0367] 도전체(122a) 및 도전체(122b)에는 예를 들어 인듐 주석 산화물(ITO라고 불리는 경우가 있음) 등을 적용할 수 있다.
- [0368] 또한 도전체(122a) 및 도전체(122b)는 각각 단층에 한정되지 않고, 2층 이상의 적층 구조를 가져도 좋다. 예를 들어 첫 번째 층의 도전체로서 가시광에 대한 반사율이 높은 도전체를 적용하고, 가장 위층의 도전체로서 투광성이 높은 도전체를 적용할 수 있다. 가시광에 대하여 반사율이 높은 도전체로서는 예를 들어 은, 알루미늄, 은(Ag)과 팔라듐(Pd)과 구리(Cu)의 합금막(Ag-Pd-Cu(APC)막)이 있다. 또한 투광성이 높은 도전체로서는 예를 들어 상술한 인듐 주석 산화물 등이 있다. 또한 도전체(122a) 및 도전체(122b)로서는, 예를 들어 한 쌍의 타이타늄에 끼워진 알루미늄의 적층막(Ti, Al, Ti의 순서의 적층막), 한 쌍의 인듐 주석 산화물에 끼워진 은의 적층막(ITO, Ag, ITO의 순서의 적층막) 등으로 할 수 있다.
- [0369] 도전체(122a) 위에는 EL층(141a)이 제공되어 있다. 또한 도전체(122b) 위에는 EL층(141b)이 제공되어 있다.
- [0370] 또한 EL층(141a) 및 EL층(141b)은 상이한 색의 발광을 나타내는 발광층을 가지는 것이 바람직하다. 예를 들어 EL층(141a)은 적색(R), 녹색(G), 청색(B) 중 어느 하나의 발광을 나타내는 발광층을 포함하고, EL층(141b)은 나머지 2개 중 하나의 발광을 나타내는 발광층을 포함할 수 있다. 또한 도 14에는 도시하지 않았지만, EL층(141a) 및 EL층(141b)과는 다른 EL층이 제공되는 경우에는, 이 EL층은 나머지 하나의 발광을 나타내는 발광층을 포함할 수 있다. 이와 같이, 표시 장치(1000)는 복수의 화소 전극(도전체(121a), 도전체(121b) 등) 위에 색마다 상이한 발광층을 형성하는 구조(SBS 구조)를 가져도 좋다.
- [0371] 또한 EL층(141a) 및 EL층(141b) 각각에 포함되는 발광층이 발광하는 색의 조합은 상술한 것에 한정되지 않고, 예를 들어 시안, 마젠타, 또는 황색과 같은 색을 사용하여도 좋다. 또한 위에서는 3색의 예를 나타내었지만, 표시 장치(1000)에 포함되는 발광 디바이스(150)가 발광하는 색의 수는 2색으로 하여도 좋고, 3색으로 하여도 좋고, 4색 이상으로 하여도 좋다.
- [0372] EL층(141a) 및 EL층(141b)은 각각 발광성 유기 화합물을 포함한 층(발광층) 외에 전자 주입층, 전자 수송층, 정공 주입층, 및 정공 수송층 중 하나 이상을 가져도 좋다.
- [0373] 또한 EL층(141a) 및 EL층(141b)은 예를 들어 증착법(진공 증착법 등), 코팅법(예를 들어 딥 코팅법, 다이 코팅법, 바 코팅법, 스핀 코팅법, 또는 스프레이 코팅법), 인쇄법(예를 들어 잉크젯법, 스크린(공판 인쇄)법, 오프셋(평판 인쇄)법, 플렉소 인쇄(철판 인쇄)법, 그라비아법, 또는 마이크로 콘택트법)과 같은 방법으로 형성할 수 있다.

- [0374] 또한 상기 도포법 또는 인쇄법 등의 성막 방법을 적용하는 경우, 예를 들어 고분자 화합물(예를 들어 올리고머, 테드리머, 및 폴리머), 중분자 화합물(저분자와 고분자의 중간 영역의 화합물: 분자량 400 내지 4000), 또는 무기 화합물(예를 들어 퀀텀닷(quantum dot) 재료) 등을 사용할 수 있다. 또한 퀀텀닷 재료로서는 콜로이드상 퀀텀닷 재료, 합금형 퀀텀닷 재료, 코어·셸형 퀀텀닷 재료, 또는 코어형 퀀텀닷 재료를 사용할 수 있다.
- [0375] 예를 들어 도 14의 발광 디바이스(150a) 및 발광 디바이스(150b)는 도 15의 (A)에 나타난 발광 디바이스(150)와 같이, 발광층(4411), 층(4430) 등 복수의 층으로 구성할 수 있다.
- [0376] 층(4420)은 예를 들어 전자 주입성이 높은 물질을 포함한 층(전자 주입층) 및 전자 수송성이 높은 물질을 포함한 층(전자 수송층)을 가질 수 있다. 발광층(4411)은 예를 들어 발광성 화합물을 포함한다. 층(4430)은 예를 들어 정공 주입성이 높은 물질을 포함한 층(정공 주입층) 및 정공 수송성이 높은 물질을 포함한 층(정공 수송층)을 가질 수 있다.
- [0377] 한 쌍의 전극(도전체(121)와 후술하는도체(122)) 사이에 제공된 층(4420), 발광층(4411), 및 층(4430)을 가지는 구성은 하나의 발광 유닛으로서 기능할 수 있고, 본 명세서 등에서는 도 15의 (A)의 구성을 싱글 구조라고 부른다.
- [0378] 또한 도 15의 (B)는 도 15의 (A)에 나타난 발광 디바이스(150)에 포함되는 EL층(141)의 변형예를 나타낸 것이다. 구체적으로 도 15의 (B)에 나타난 발광 디바이스(150)는도체(121) 위의 층(4430-1)과, 층(4430-1) 위의 층(4430-2)과, 층(4430-2) 위의 발광층(4411)과, 발광층(4411) 위의 층(4420-1)과, 층(4420-1) 위의 층(4420-2)과, 층(4420-2) 위의도체(122)를 가진다. 예를 들어도체(121)를 양극으로 하고도체(122)를 음극으로 한 경우, 층(4430-1)이 정공 주입층으로서 기능하고, 층(4430-2)이 정공 수송층으로서 기능하고, 층(4420-1)이 전자 수송층으로서 기능하고, 층(4420-2)이 전자 주입층으로서 기능한다. 또는도체(121)를 음극으로 하고도체(122)를 양극으로 한 경우에는, 층(4430-1)이 전자 주입층으로서 기능하고, 층(4430-2)이 전자 수송층으로서 기능하고, 층(4420-1)이 정공 수송층으로서 기능하고, 층(4420-2)이 정공 주입층으로서 기능한다. 이러한 층 구조로 함으로써, 발광층(4411)에 캐리어가 효율적으로 주입되어, 발광층(4411) 내에서의 캐리어의 재결합의 효율을 높일 수 있다.
- [0379] 또한 도 15의 (C)에 나타난 바와 같이, 층(4420)과 층(4430) 사이에 복수의 발광층(발광층(4411), 발광층(4412), 발광층(4413))이 제공된 구성도 싱글 구조의 배리에이션이다.
- [0380] 또한 층(4420), 발광층(4411), 층(4430) 등 복수의 층을 가지는 적층체를 발광 유닛이라고 부르는 경우가 있다. 또한 복수의 발광 유닛은 중간층(전하 발생층)을 개재하여 직렬로 접속될 수 있다. 구체적으로는 도 15의 (D)에 나타난 바와 같이, 복수의 발광 유닛인 발광 유닛(4400a), 발광 유닛(4400b)이 중간층(전하 발생층)(4440)을 개재하여 직렬로 접속될 수 있다. 또한 본 명세서에서는 이와 같은 구조를 탠덤 구조라고 부른다. 또한 본 명세서 등에서는, 탠덤 구조를 예를 들어 스택 구조라고 바꿔 말하는 경우가 있다. 또한 발광 디바이스를 탠덤 구조로 함으로써, 고휘도 발광이 가능한 발광 디바이스로 할 수 있다. 또한 발광 디바이스를 탠덤 구조로 함으로써, 발광 디바이스의 발광 효율의 향상, 발광 디바이스의 수명의 향상 등이 기대된다. 도 14의 표시 장치(1000)의 발광 디바이스(150)를 탠덤 구조로 하는 경우, EL층(141)은 예를 들어 발광 유닛(4400a)의 층(4420)과 발광층(4411)과 층(4430), 중간층(4440), 발광 유닛(4400b)의 층(4420)과 발광층(4412)과 층(4430)을 포함하는 구성으로 할 수 있다.
- [0381] 또한 백색을 표시시키는 경우, 앞에 기재된 SBS 구조는 상술한 싱글 구조 및 탠덤 구조보다 소비 전력을 낮출 수 있다. 그러므로 소비 전력을 낮추고자 하는 경우에는 SBS 구조를 사용하는 것이 바람직하다. 한편 싱글 구조 및 탠덤 구조는 SBS 구조보다 제조 공정이 간단하기 때문에 제조 비용을 낮출 수 있거나 제조 수율을 높일 수 있어 바람직하다.
- [0382] 발광 디바이스(150)의 발광색은, EL층(141)을 구성하는 재료에 따라 적색, 녹색, 청색, 시안, 마젠타, 황색, 또는 백색으로 할 수 있다. 또한 발광 디바이스(150)에 마이크로캐비티 구조를 부여함으로써 색 순도를 더 높일 수 있다.
- [0383] 백색광을 방출하는 발광 디바이스는 발광층에 2종류 이상의 발광 물질을 포함하는 구성으로 하는 것이 바람직하다. 2개의 발광층을 사용하여 백색 발광을 얻는 경우, 2개의 발광층 각각의 발광색이 보색 관계가 되는 발광층을 선택하면 좋다. 예를 들어 제 1 발광층의 발광색과 제 2 발광층의 발광색을 보색 관계가 되도록 함으로써, 발광 디바이스 전체로서 백색을 발광하는 구성을 얻을 수 있다. 또한 3개 이상의 발광층을 사용하여 백색 발광을 얻는 경우, 3개 이상의 발광층 각각의 발광색이 합쳐져 발광 디바이스 전체로서 백색 발광할 수 있는 구성으

로 하면 좋다.

- [0384] 발광층은 R(적색), G(녹색), B(청색), Y(황색), 및 O(주황색)의 발광색에서 선택된 2개 이상의 발광 물질을 포함하는 것이 바람직하다. 또는 발광 물질을 2개 이상 포함하고, 각 발광 물질의 발광은 R, G, 및 B에서 선택된 2개 이상의 색의 스펙트럼 성분을 포함하는 것이 바람직하다.
- [0385] 또한 도 14에 나타난 바와 같이, 인접한 발광 디바이스 간에서 2개의 EL층 사이에 틈이 있다. 구체적으로는 도 14에서는 인접한 발광 디바이스 간에서 오목부가 형성되고, 상기 오목부의 측면(도전체(121a), 도전체(122a), 및 EL층(141a)의 측면과, 도전체(121b), 도전체(122b), 및 EL층(141b)의 측면)과 저면(절연체(111b)의 일부의 영역)을 덮도록 절연체(112)가 제공되어 있다. 또한 절연체(112) 위에는 상기 오목부가 매립되도록 절연체(162)가 형성되어 있다. 이와 같이 EL층(141a) 및 EL층(141b)이 서로 접하지 않도록 제공되는 것이 바람직하다. 이로써 인접한 2개의 EL층을 통하여 전류(가로 누설 전류, 사이드 누설 전류 등이라고도 함)가 흘러, 의도치 않은 발광이 발생하는 것(크로스토크라고도 함)을 적절하게 방지할 수 있다. 그러므로 명암비를 높일 수 있고, 표시 품질이 높은 표시 장치를 실현할 수 있다. 또한 예를 들어 발광 디바이스 간의 가로 누설 전류가 매우 낮은 구성으로 함으로써, 표시 장치에서의 흑색 표시를 광 누설 등이 최대한 억제된 표시(깊은 흑색 표시라고도 함)로 할 수 있다.
- [0386] EL층(141a) 및 EL층(141b)의 형성 방법으로는, 예를 들어 포토리소그래피법을 사용한 방법을 들 수 있다. 예를 들어 EL층(141a) 및 EL층(141b)이 되는 EL막을 도전체(122) 위에 성막하고, 그 후에 포토리소그래피법에 의하여 상기 EL막을 패터닝함으로써, EL층(141a) 및 EL층(141b)을 형성할 수 있다. 또한 이에 의하여, 인접한 발광 디바이스 간에 있어서 2개의 EL층 사이에 틈을 제공할 수 있다.
- [0387] 포토리소그래피법을 사용하여 EL막의 패터닝을 수행하는 경우, 발광층 등이 대미지(가공에 의한 대미지 등)를 받아 신뢰성이 현저히 떨어지는 경우가 있다. 그러므로 본 발명의 일 형태의 전자 기기를 제작할 때는, 발광층보다 위쪽에 위치하는 층(예를 들어 캐리어 수송층 또는 캐리어 주입층, 더 구체적으로는 전자 수송층 또는 전자 주입층 등) 위에 희생층 등을 형성하고, 발광층을 섬 형상으로 가공하는 방법을 사용하는 것이 바람직하다. 상기 방법을 적용함으로써, 신뢰성이 높은 전자 기기를 제공할 수 있다.
- [0388] 절연체(112)는 무기 재료를 포함한 절연층으로 할 수 있다. 절연체(112)에는 예를 들어 산화 절연막, 질화 절연막, 산화질화 절연막, 및 질화산화 절연막 등 무기 절연막을 사용할 수 있다. 절연체(112)는 단층 구조이어도 좋고, 적층 구조이어도 좋다. 산화 절연막으로는 산화 실리콘막, 산화 알루미늄막, 산화 마그네슘막, 인듐 갈륨 아연 산화물막, 산화 갈륨막, 산화 저마늄막, 산화 이트륨막, 산화 지르코늄막, 산화 란타넘막, 산화 네오디뮴막, 산화 하프늄막, 및 산화 탄탈럼막이 있다. 질화 절연막으로는 질화 실리콘막 및 질화 알루미늄막이 있다. 산화질화 절연막으로는 산화질화 실리콘막 및 산화질화 알루미늄막이 수 있다. 질화산화 절연막으로는 질화산화 실리콘막 및 질화산화 알루미늄막이 있다. 특히 산화 알루미늄막은 예칭에서 EL층과의 선택비가 높아, 후술하는 절연체(162)의 형성에서 EL층을 보호하는 기능을 가지기 때문에 바람직하다. 특히 ALD(Atomic Layer Deposition)법에 의하여 형성한 산화 알루미늄막, 산화 하프늄막, 및 산화 실리콘막과 같은 무기 절연막을 절연체(112)에 적용함으로써, 핀홀이 적고 EL층을 보호하는 기능이 우수한 절연체(112)를 형성할 수 있다.
- [0389] 또한 본 명세서 등에 있어서 산화질화물이란, 그 조성으로서 질소보다 산소의 함유량이 많은 재료를 가리키고, 질화산화물이란, 그 조성으로서 산소보다 질소의 함유량이 많은 재료를 가리킨다. 예를 들어 산화질화 실리콘이라고 기재한 경우에는 그 조성으로서 질소보다 산소의 함유량이 많은 재료를 가리키고, 질화산화 실리콘이라고 기재한 경우에는 그 조성으로서 산소보다 질소의 함유량이 많은 재료를 가리킨다.
- [0390] 절연체(112)의 형성에는 스퍼터링법, CVD법, PLD(Pulsed Laser Deposition)법, ALD법 등을 사용할 수 있다. 절연체(112)는 피복성이 양호한 ALD법을 사용하여 형성하는 것이 바람직하다.
- [0391] 절연체(112) 위에 제공되는 절연체(162)는 인접한 발광 디바이스 간에 형성된 절연체(112)의 오목부를 평탄화하는 기능을 가진다. 바꿔 말하면, 절연체(162)를 가짐으로써 후술하는 도전체(123)의 형성면의 평탄성을 향상시키는 효과를 나타낸다. 절연체(162)로서는 예를 들어 유기 재료를 포함한 절연층을 적절하게 사용할 수 있다. 절연체(162)에는 예를 들어 아크릴 수지, 폴리이미드 수지, 에폭시 수지, 이미드 수지, 폴리아마이드 수지, 폴리이미드아마이드 수지, 실리콘(silicone) 수지, 실록세인 수지, 벤조사이클로뷰텐계 수지, 페놀 수지, 또는 이들 수지의 전구체를 적용할 수 있다. 또한 절연체(162)에는 예를 들어 폴리바이닐알코올(PVA), 폴리바이닐부티랄, 폴리바이닐피롤리돈, 폴리에틸렌글라이콜, 폴리글리세린, 폴루란, 수용성 셀룰로스, 또는 알코올 가용성 폴

리아마이드 수지와 같은 유기 재료를 사용하여도 좋다. 또한 절연체(162)에는 예를 들어 감광성 수지를 사용할 수 있다. 감광성 수지로서는 예를 들어 포토레지스트를 사용하여도 좋다. 또한 감광성 수지로서는 포지티브형 재료 또는 네거티브형 재료를 사용할 수 있다.

- [0392] 절연체(162)의 상면의 높이와 EL층(141a) 또는 EL층(141b)의 상면의 높이의 차이가 예를 들어 절연체(162)의 두께의 0.5배 이하인 것이 바람직하고, 0.3배 이하인 것이 더 바람직하다. 또한 예를 들어 EL층(141a) 또는 EL층(141b)의 상면이 절연체(162)의 상면보다 높아지도록 절연체(162)를 제공하여도 좋다. 또한 예를 들어 절연체(162)의 상면이 EL층(141a) 또는 EL층(141b)이 가지는 발광층의 상면보다 높아지도록 절연체(162)를 제공하여도 좋다.
- [0393] EL층(141a) 위, EL층(141b) 위, 절연체(112) 위, 및 절연체(162) 위에는 도전체(123)가 제공되어 있다. 또한 발광 디바이스(150a) 및 발광 디바이스(150b) 위 각각에는 절연체(113)가 제공되어 있다.
- [0394] 도전체(123)는 예를 들어 발광 디바이스(150a) 및 발광 디바이스(150b) 각각의 공통 전극으로서 기능한다. 또한 발광 디바이스(150)로부터의 발광을 표시 장치(1000) 위쪽으로 사출할 수 있도록, 도전체(122)는 투광성을 가지는 도전 재료를 포함하는 것이 바람직하다.
- [0395] 도전체(123)는 도전성이 높고 투광성 및 광 반사성을 가지는 재료(반투과 반반사 전극이라고 불리는 경우가 있음)를 포함하는 것이 바람직하다. 도전체(122)로서는 예를 들어 은과 마그네슘의 합금 또는 인듐 주석 산화물을 적용할 수 있다.
- [0396] 절연체(113)는 보호층이라고 불리는 경우가 있고, 발광 디바이스(150a) 및 발광 디바이스(150b) 각각의 위쪽에 절연체(113)를 제공함으로써 발광 디바이스의 신뢰성을 높일 수 있다. 즉 절연체(113)는 발광 디바이스(150a) 및 발광 디바이스(150b)를 보호하는 패시베이션막으로서 기능한다. 그러므로 절연체(113)에는 물 등의 침입을 방지하는 재료를 사용하는 것이 바람직하다. 절연체(113)로서는 예를 들어 절연체(111a) 또는 절연체(111b)에 적용할 수 있는 재료를 사용할 수 있다. 구체적으로는 산화 알루미늄, 질화 실리콘, 또는 질화산화 실리콘을 사용할 수 있다.
- [0397] 절연체(113) 위에는 수지층(163)이 제공되어 있다. 또한 수지층(163) 위에는 기관(102)이 제공되어 있다.
- [0398] 기관(102)은 예를 들어 투광성을 가지는 기관인 것이 바람직하다. 기관(102)에 투광성을 가지는 기관을 사용하면, 발광 디바이스(150a) 및 발광 디바이스(150b)로부터 방출되는 광을 기관(102) 위쪽으로 사출할 수 있다.
- [0399] 또한 본 발명의 일 형태의 표시 장치는 도 14에 나타난 표시 장치(1000)의 구성에 한정되지 않는다. 본 발명의 일 형태의 표시 장치의 구성은 과제를 해결하기만 하면 적절히 변경되어도 좋다.
- [0400] 예를 들어 도 14의 표시 장치(1000)의 화소층(PXAL)에 포함되는 트랜지스터(200)는 채널 형성 영역에 금속 산화물을 포함한 트랜지스터(이하 OS 트랜지스터라고 부름)로 하여도 좋다. 도 16에 나타난 표시 장치(1000)는 도 14의 표시 장치(1000)의 화소층(SICL) 및 배선층(LINL) 위쪽에 트랜지스터(200)를 대신하는 트랜지스터(500)(OS 트랜지스터) 및 발광 디바이스(150)가 제공된 구성을 가진다.
- [0401] 도 16에서 트랜지스터(500)는 절연체(512) 위에 제공되어 있다. 절연체(512)는 절연체(364) 및 도전체(366) 위쪽에 제공되어 있고, 절연체(512)에는 산소, 수소에 대한 배리어성이 있는 물질을 사용하는 것이 바람직하다. 구체적으로는, 예를 들어 산화 실리콘, 산화질화 실리콘, 질화산화 실리콘, 질화 실리콘, 산화 알루미늄, 산화 질화 알루미늄, 질화산화 알루미늄, 또는 질화 알루미늄을 사용하면 좋다.
- [0402] 수소에 대한 배리어성을 가지는 막에는, 예를 들어 CVD법으로 형성한 질화 실리콘을 사용할 수 있다. 여기서 산화물 반도체를 포함한 반도체 소자(예를 들어 트랜지스터(500))로 수소가 확산되면 상기 반도체 소자의 특성이 저하되는 경우가 있다. 따라서 트랜지스터(500)와 트랜지스터(300) 사이에 수소의 확산을 억제하는 막을 사용하는 것이 바람직하다. 수소의 확산을 억제하는 막이란, 구체적으로는 수소의 이탈량이 적은 막이다.
- [0403] 또한 예를 들어 절연체(512)에는 절연체(320)와 같은 재료를 사용할 수 있다. 또한 이들 절연체에 유전율이 비교적 낮은 재료를 적용함으로써, 배선 사이에 발생하는 기생 용량을 저감할 수 있다. 예를 들어 절연체(512)에는 산화 실리콘막 또는 산화질화 실리콘막을 사용할 수 있다.
- [0404] 또한 절연체(512) 위에는 절연체(514)가 제공되고, 절연체(514) 위에는 트랜지스터(500)가 제공되어 있다. 또한 절연체(512) 위에는 트랜지스터(500)를 덮도록 절연체(576)가 형성되어 있다. 또한 절연체(576) 위에는 절연체(581)가 형성되어 있다.

- [0405] 절연체(514)에는, 기관(310) 또는 절연체(512) 아래쪽의 회로 소자 등이 제공되는 영역 등으로부터 트랜지스터(500)가 제공되는 영역으로 수소 등의 불순물이 확산되지 않도록 하는 배리어성을 가지는 막을 사용하는 것이 바람직하다. 따라서 절연체(514)에는 예를 들어 CVD법으로 형성한 질화 실리콘을 사용할 수 있다.
- [0406] 도 16에 나타난 트랜지스터(500)는 상술한 바와 같이 금속 산화물을 채널 형성 영역에 포함한 OS 트랜지스터이다. 금속 산화물로서는 예를 들어 인듐, 원소 M, 및 아연을 포함한 In-M-Zn 산화물(원소 M은 알루미늄, 갈륨, 이트륨, 주석, 구리, 바나듐, 베릴륨, 붕소, 타이타늄, 철, 니켈, 저마늄, 지르코늄, 몰리브데넘, 란타넘, 세륨, 네오디뮴, 하프늄, 탄탈럼, 텅스텐, 및 마그네슘 등 중에서 선택된 1종류 또는 복수 종류) 등의 금속 산화물을 사용할 수 있다. 구체적으로는 예를 들어 금속 산화물로서, 인듐, 갈륨, 및 아연을 포함한 산화물(IGZO라고 기재하는 경우가 있음)을 사용하여도 좋다. 또한 예를 들어 금속 산화물로서는 인듐, 알루미늄, 및 아연을 포함한 산화물(IAZO라고 기재하는 경우가 있음)을 사용하여도 좋다. 또한 예를 들어 금속 산화물로서는 인듐, 알루미늄, 갈륨, 및 아연을 포함한 산화물(IGZO라고 기재하는 경우가 있음)을 사용하여도 좋다. 또한 금속 산화물로서 상기 이외에 In-Ga 산화물, In-Zn 산화물, 인듐 산화물을 사용하여도 좋다.
- [0407] 특히 반도체로서 기능하는 금속 산화물로서는 밴드 갭이 2eV 이상, 바람직하게는 2.5eV 이상인 금속 산화물을 사용하는 것이 바람직하다. 이와 같이, 밴드 갭이 큰 금속 산화물을 사용함으로써 트랜지스터의 오프 전류(누설 전류라고 불리는 경우가 있음)를 저감할 수 있다.
- [0408] 특히 화소 회로에 포함되는 구동 트랜지스터에는, 소스-드레인 간 전압이 큰 경우에도 오프 전류가 충분히 작은 트랜지스터, 예를 들어 OS 트랜지스터가 적용되는 것이 바람직하다. 구동 트랜지스터에 OS 트랜지스터를 사용함으로써, 구동 트랜지스터가 오프 상태일 때 발광 디바이스에 흐르는 오프 전류의 양을 저감할 수 있기 때문에, 오프 전류가 흐르는 발광 디바이스에서 방출되는 광의 휘도를 충분히 낮게 할 수 있다. 그러므로 오프 전류가 큰 구동 트랜지스터와 오프 전류가 작은 구동 트랜지스터를 비교한 경우, 화소 회로에 흑색을 표시하였을 때, 오프 전류가 작은 구동 트랜지스터를 포함한 화소 회로에서는 오프 전류가 큰 구동 트랜지스터를 포함한 화소 회로에 비하여 발광 휘도를 낮게 할 수 있다. 즉 OS 트랜지스터를 사용함으로써, 화소 회로에 흑색을 표시하였을 때 흑색 표시 부분이 밝게 표시되는 현상을 억제할 수 있다.
- [0409] 또한 실온하에서의 채널 폭 $1\mu\text{m}$ 당 OS 트랜지스터의 오프 전류값은 $1\text{aA}(1\times 10^{-18}\text{A})$ 이하, $1\text{zA}(1\times 10^{-21}\text{A})$ 이하, 또는 $1\text{yA}(1\times 10^{-24}\text{A})$ 이하로 할 수 있다. 또한 실온하에서의 채널 폭 $1\mu\text{m}$ 당 Si 트랜지스터의 오프 전류값은 $1\text{fA}(1\times 10^{-15}\text{A})$ 이상 $1\text{pA}(1\times 10^{-12}\text{A})$ 이하이다. 따라서 OS 트랜지스터의 오프 전류는 Si 트랜지스터의 오프 전류보다 10자리수 정도 낮다고도 할 수 있다.
- [0410] 또한 화소 회로에 포함되는 발광 디바이스의 발광 휘도를 높이는 경우, 발광 디바이스에 흐르는 전류량을 크게 할 필요가 있다. 또한 이를 위해서는, 화소 회로에 포함되어 있는 구동 트랜지스터의 소스-드레인 간 전압을 높일 필요가 있다. OS 트랜지스터는 Si 트랜지스터보다 소스-드레인 간의 전압의 내성이 높기 때문에, OS 트랜지스터의 소스-드레인 간에는 높은 전압을 인가할 수 있다. 이에 의하여, 화소 회로에 포함되는 구동 트랜지스터를 OS 트랜지스터로 함으로써 OS 트랜지스터의 소스-드레인 간에 높은 전압을 인가할 수 있기 때문에, 발광 디바이스에 흐르는 전류량을 크게 하여 발광 디바이스의 발광 휘도를 높일 수 있다.
- [0411] 또한 트랜지스터가 포화 영역에서 동작하는 경우, OS 트랜지스터에서는 Si 트랜지스터에서보다 게이트-소스 간 전압의 변화에 대한 소스-드레인 간 전류의 변화를 작게 할 수 있다. 그러므로 화소 회로에 포함되는 구동 트랜지스터로서 OS 트랜지스터를 적용함으로써 게이트-소스 간 전압의 변화에 의하여 소스-드레인 간에 흐르는 전류를 정밀하게 결정할 수 있기 때문에, 발광 디바이스에 흐르는 전류량을 정밀하게 제어할 수 있다. 따라서 발광 디바이스의 발광 휘도를 정밀하게 제어할 수 있다(화소 회로에서의 계조를 크게 할 수 있다).
- [0412] 또한 트랜지스터가 포화 영역에서 동작하는 경우에 흐르는 전류의 포화 특성에 관하여, OS 트랜지스터는 소스-드레인 간 전압이 서서히 높아진 경우에도 Si 트랜지스터보다 안정적인 정전류(포화 전류)를 흘릴 수 있다. 그러므로 OS 트랜지스터를 구동 트랜지스터로서 사용함으로써, 예를 들어 유기 EL 재료가 포함되는 발광 디바이스의 전류-전압 특성에 편차가 생긴 경우에도 발광 디바이스에 안정적인 정전류를 흘릴 수 있다. 즉 OS 트랜지스터가 포화 영역에서 동작하는 경우, 소스-드레인 간 전압을 높여도 소스-드레인 간 전류는 거의 변화되지 않기 때문에, 발광 디바이스의 발광 휘도를 안정적으로 할 수 있다.
- [0413] 상술한 바와 같이, 화소 회로에 포함되는 구동 트랜지스터로서 OS 트랜지스터를 사용함으로써, "흑색 표시 부분이 밝게 표시되는 현상의 억제", "발광 휘도의 상승", "다계조화", "발광 디바이스의 편차의 억제" 등을 도모할

수 있다. 그러므로 화소 회로를 포함하는 표시 장치에 선명하며 매끄러운 화상을 표시할 수 있고, 그 결과 화상의 선명함(화상의 날카로움) 및 높은 콘트라스트비 중 어느 하나 또는 복수를 관측할 수 있다. 또한 화상의 선명함(화상의 날카로움)이란, 모션 블러가 억제되어 있는 것 및 흑색 표시 부분이 밝게 표시되는 현상이 억제되어 있는 것 중 한쪽 또는 양쪽을 가리키는 경우가 있다. 또한 화소 회로에 포함되는 구동 트랜지스터에 흐를 수 있는 오프 전류가 매우 적기 때문에, 표시 장치에서 수행하는 흑색 표시를 광 누설 등이 최대한 억제된 표시(깊은 흑색 표시)로 할 수 있다.

[0414] 절연체(576) 및 절연체(581) 중 적어도 하나는 물 또는 수소 등의 불순물이 트랜지스터(500) 위쪽으로부터 트랜지스터(500)로 확산되는 것을 억제하는 배리어 절연막으로서 기능하는 것이 바람직하다. 따라서 절연체(576) 및 절연체(581) 중 적어도 하나는 수소 원자, 수소 분자, 물 분자, 질소 원자, 질소 분자, 산화 질소 분자(예를 들어 N_2O , NO , 및 NO_2), 및 구리 원자와 같은 불순물의 확산을 억제하는 기능을 가지는(상기 불순물이 투과하기 어려운) 절연성 재료를 사용하는 것이 바람직하다. 또는 산소(예를 들어 산소 원자 및 산소 분자 중 한쪽 또는 양쪽)의 확산을 억제하는 기능을 가지는(상기 산소가 투과하기 어려운) 절연성 재료를 사용하는 것이 바람직하다.

[0415] 절연체(576) 및 절연체(581) 중 한쪽 또는 양쪽은 물 및 수소 등의 불순물 및 산소의 확산을 억제하는 기능을 가지는 절연체인 것이 바람직하고, 절연체(576) 및 절연체(581) 중 한쪽 또는 양쪽에는 예를 들어 산화 알루미늄, 산화 마그네슘, 산화 하프늄, 산화 갈륨, 인듐-갈륨-아연 산화물, 질화 실리콘, 또는 질화산화 실리콘을 사용할 수 있다.

[0416] 또한 절연체(581), 절연체(576), 트랜지스터(500)의 소스 및 드레인 중 한쪽 전극에는 플러그 또는 배선을 형성하기 위한 개구부가 제공되어 있다. 또한 상기 개구부에는 플러그 또는 배선으로서 기능하는 도전체(540)가 형성되어 있다.

[0417] 또한 절연체(581)는 일례로서 층간막 및 평탄화막 중 한쪽 또는 양쪽으로서 기능하는 절연체로 하는 것이 바람직하다.

[0418] 절연체(581) 및 도전체(540)의 위쪽에는 절연체(224)와 절연체(226)가 형성되어 있다. 또한 절연체(224) 및 절연체(224)보다 위쪽에 위치하는 절연체, 도전체, 회로 소자 등에 대해서는, 도 14의 표시 장치(1000)에 대한 설명을 참조한다.

[0419] 또한 도 14에서는 발광 디바이스(150), 화소 회로 등이 형성된 반도체 기관과 구동 회로 등이 형성된 반도체 기관을 접합함으로써 구성된 표시 장치를 나타내었고, 도 16에서는 구동 회로가 형성된 반도체 기관에서 상기 구동 회로 위에 발광 디바이스(150), 화소 회로 등이 형성된 표시 장치를 나타내었지만, 본 발명의 일 형태의 전자 기기에 따른 표시 장치는 도 14 또는 도 16에 한정되지 않는다. 본 발명의 일 형태의 전자 기기에 따른 표시 장치는 예를 들어 트랜지스터가 2층 이상 적층된 구조가 아니라, 트랜지스터가 1층만 형성된 구조를 가져도 좋다.

[0420] 구체적으로는 예를 들어 본 발명의 일 형태의 전자 기기에 따른 표시 장치는 도 17의 (A)에 나타난 표시 장치(1000)와 같이, 기관(210) 위에 형성된 트랜지스터(200)를 포함한 회로와, 트랜지스터(200) 위쪽에 제공된 발광 디바이스(150)를 가지는 구성으로 하여도 좋다. 또한 예를 들어 도 17의 (B)에 나타난 표시 장치(1000)와 같이, 기관(501) 위에 절연체(512)가 형성되고, 절연체(512) 위에 제공된 트랜지스터(500)와, 트랜지스터(500) 위쪽에 제공된 발광 디바이스(150)를 가지는 구성으로 하여도 좋다. 또한 기관(501)에는 예를 들어 기관(310)에 적용될 수 있는 기관을 사용할 수 있고, 유리 기관으로 하는 것이 특히 바람직하다.

[0421] 본 발명의 일 형태의 전자 기기에 따른 표시 장치는 도 17의 (A) 및 (B) 각각에 나타난 표시 장치(1000)와 같이, 트랜지스터가 1층만 형성되고, 또한 상기 트랜지스터 위쪽에 발광 디바이스(150)가 제공된 구성으로 하여도 좋다. 또한 도시하지 않았지만, 본 발명의 일 형태의 전자 기기에 따른 표시 장치는 트랜지스터가 3층 이상 형성된 층 구조를 가지는 구성으로 하여도 좋다.

[0422] <표시 장치의 밀봉 구조의 예>

[0423] 다음으로, 도 14의 표시 장치(1000)에 적용할 수 있는 발광 디바이스(150)의 밀봉 구조에 대하여 설명한다.

[0424] 도 18의 (A)는 도 14의 표시 장치(1000)에 적용할 수 있는 밀봉 구조의 예를 나타낸 단면도이다. 구체적으로는 도 18의 (A)에는 도 14의 표시 장치(1000)의 단부와 상기 단부의 주변에 제공되는 재료를 도시하였다. 또한 도 18의 (A)에는 표시 장치(1000)의 화소층(PXAL)의 일부만을 발체하여 도시하였다. 구체적으로는 도 18의 (A)에

는 절연체(250) 및 절연체(250)보다 위쪽에 위치하는 절연체, 도전체, 발광 디바이스(150a) 등을 도시하였다.

- [0425] 또한 도 18의 (A)에 나타난 영역(123CM)에는 예를 들어 개구부가 제공되어 있다. 또한 상기 개구부에는 일례로서 도전체(121CM)가 제공되어 있다. 그리고 도전체(123)는 도전체(121CM)를 통하여 절연체(250)보다 아래쪽에 제공된 배선에 전기적으로 접속되어 있다. 이에 의하여, 공통 전극으로서 기능하는 도전체(123)에 전위(예를 들어 발광 디바이스(150a) 등의 애노드 전위, 캐소드 전위 등)를 공급할 수 있다. 또한 영역(123CM)에 포함되는 도전체 및 영역(123CM)의 주변의 도전체 중 한쪽 또는 양쪽을 접속 전극이라고 부르는 경우가 있다.
- [0426] 또한 도전체(121CM)에는 예를 들어 도전체(121)에 적용할 수 있는 재료를 사용할 수 있다.
- [0427] 도 18의 (A)의 표시 장치(1000)에서 수지층(163)의 단부 또는 상기 단부의 주변에는 접착층(164)이 제공되어 있다. 구체적으로는 절연체(113)와 기판(102)이 접착층(164)을 개재하도록 표시 장치(1000)가 구성되어 있다.
- [0428] 접착층(164)에는 예를 들어 수분 등의 불순물의 투과를 억제하는 재료를 사용하는 것이 바람직하다. 접착층(164)에 상기 재료를 사용함으로써 표시 장치(1000)의 신뢰성을 높일 수 있다.
- [0429] 접착층(164)을 사용하여 절연체(113)와 기판(102)을 수지층(163)을 개재하여 접합한 구조는 고체 밀봉 구조라고 불리는 경우가 있다. 또한 고체 밀봉 구조에서 수지층(163)이 접착층(164)과 마찬가지로 절연체(113)와 기판(102)을 접합하는 기능을 가지는 경우, 접착층(164)은 반드시 제공하지 않아도 된다.
- [0430] 한편 접착층(164)을 사용하여, 수지층(163) 대신에 불활성 가스를 충전하여 절연체(113)와 기판(102)을 접합한 구조는 중공 밀봉 구조라고 불리는 경우가 있다(미도시). 불활성 가스로서는 예를 들어 질소 및 아르곤이 있다.
- [0431] 또한 도 18의 (A)에 나타난 표시 장치(1000)의 밀봉 구조에서, 접착층은 2개 이상 중첩시켜 사용하여도 좋다. 예를 들어 도 18의 (B)에 나타난 바와 같이, 접착층(164)의 내측(접착층(164)과 수지층(163) 사이)에 접착층(165)을 더 제공하여도 좋다. 접착층을 2개 이상 중첩시킴으로써, 수분 등의 불순물의 투과를 더 억제할 수 있기 때문에 표시 장치(1000)의 신뢰성을 더 높일 수 있다.
- [0432] 또한 접착층(165)에 건조제를 혼입시켜도 좋다. 이에 의하여 접착층(164) 및 접착층(165)의 내측에 형성되어 있는 수지층(163), 절연체, 도전체, 및 EL층에 포함되어 있는 수분이 상기 건조제에 의하여 흡착되기 때문에 표시 장치(1000)의 신뢰성을 높일 수 있다.
- [0433] 또한 도 18의 (B)의 표시 장치(1000)는 고체 밀봉 구조로 하였지만, 중공 밀봉 구조로 하여도 좋다.
- [0434] 또한 도 18의 (A) 및 (B)의 표시 장치(1000)의 밀봉 구조에서, 수지층(163) 대신에 불활성 액체를 충전하여도 좋다. 불활성 액체로서는 예를 들어 플루오린계 불활성 액체가 있다.
- [0435] <표시 장치의 변형예>
- [0436] 또한 본 발명의 일 형태는 상술한 구성에 한정되지 않고, 상황에 따라 상술한 구성을 적절히 변경할 수 있다. 이하에서 도 14의 표시 장치(1000)의 변형예에 대하여 도 19의 (A) 내지 도 20의 (B)를 사용하여 설명한다. 또한 도 19의 (A) 내지 도 20의 (B)에는 표시 장치(1000)의 화소층(PXAL)의 일부만을 발췌하여 도시하였다. 구체적으로 도 19의 (A) 내지 도 20의 (B) 각각에는, 절연체(250)와 절연체(111a), 및 절연체(111a)보다 위쪽에 위치하는 절연체, 도전체, 발광 디바이스(150a), 발광 디바이스(150b) 등을 도시하였다. 특히 도 19의 (A) 내지 도 20의 (B)에는 발광 디바이스(150c), 도전체(121c), 도전체(122c), 및 EL층(141c)도 도시하였다.
- [0437] 또한 예를 들어 EL층(141c)이 나타내는 광의 색은 EL층(141a) 및 EL층(141b)이 나타내는 광의 색과 달라도 좋다. 또한 예를 들어 표시 장치(1000)는 발광 디바이스(150a) 내지 발광 디바이스(150c)가 발광하는 색의 수를 2색으로 하는 구성으로 하여도 좋다. 또한 예를 들어 표시 장치(1000)는 발광 디바이스(150)의 개수를 증가시켜, 복수의 발광 디바이스가 발광하는 색의 수를 4색 이상으로 하는 구성으로 하여도 좋다(미도시).
- [0438] 또한 예를 들어 표시 장치(1000)는 도 19의 (A)에 나타난 바와 같이 EL층(141a) 위 내지 EL층(141c) 위에 EL층(142)이 형성된 구성으로 하여도 좋다. 구체적으로는 예를 들어 도 15의 (A)에서 EL층(141a) 위 내지 EL층(141c)이 층(4430) 및 발광층(4411)을 포함하는 구성으로 한 경우, EL층(142)은 층(4420)을 포함하는 구성으로 하면 좋다. 이 경우, EL층(142)에 포함되는 층(4420)은 발광 디바이스(150a) 내지 발광 디바이스(150c) 각각에서의 공통의 층으로서 기능한다. 이와 마찬가지로, 예를 들어 도 15의 (C)에서 EL층(141a) 내지 EL층(141c)이 층(4430), 발광층(4411), 발광층(4412), 및 발광층(4413)을 포함하는 구성으로 한 경우, EL층(142)이 층(4420)을 포함하는 구성으로 함으로써 EL층(142)에 포함되는 층(4420)이 발광 디바이스(150a) 내지 발광 디바이스

(150c) 각각에서의 공통의 층으로서 기능한다. 또한 예를 들어 도 15의 (D)에서, EL층(141a) 위 내지 EL층(141c)이 발광 유닛(4400b)의 층(4430), 발광층(4412), 및 층(4420)과, 중간층(4440)과, 발광 유닛(4400a)의 층(4430), 및 발광층(4411)을 포함하는 구성으로 한 경우, EL층(142)이 발광 유닛(4400b)의 층(4420)을 포함하는 구성으로 함으로써, EL층(142)에 포함되는 발광 유닛(4400a)의 층(4420)이 발광 디바이스(150a) 내지 발광 디바이스(150c) 각각에서의 공통의 층으로서 기능한다.

[0439] 또한 예를 들어 표시 장치(1000)에서는 절연체(113)를 단층이 아니라 2층 이상의 적층 구조를 가지는 구성으로 하여도 좋다. 절연체(113)로서는 예를 들어 첫 번째 층으로서 무기 재료의 절연체를 적용하고, 두 번째 층으로서 유기 재료의 절연체를 적용하고, 세 번째 층으로서 무기 재료의 절연체를 적용한 3층의 적층 구조로 하여도 좋다. 도 19의 (B)에서는 절연체(113a)를 무기 재료의 절연체로 하고, 절연체(113b)를 유기 재료의 절연체로 하고, 절연체(113c)를 무기 재료의 절연체로 하여, 절연체(113)를 절연체(113a), 절연체(113b), 및 절연체(113c)를 포함한 다층 구조로 한 표시 장치(1000)의 일부의 단면도를 도시하였다.

[0440] 또한 예를 들어 표시 장치(1000)는 EL층(141a) 내지 EL층(141c) 각각에 마이크로캐비티 구조(미소 공진기 구조)가 제공된 구성으로 하여도 좋다. 마이크로캐비티 구조란, 예를 들어 상부 전극(공통 전극)인 도전체(122)로서 투광성 및 광 반사성을 가지는 도전 재료를 사용하고, 하부 전극(화소 전극)인 도전체(121)로서 광 반사성을 가지는 도전 재료를 사용하여 발광층의 하면과 하부 전극의 상면 간의 거리, 즉 도 15의 (A)에서의 층(4430)의 막 두께를, EL층(141)에 포함되는 발광층이 방출하는 광의 색의 파장에 따른 두께로 하는 구조를 가리킨다.

[0441] 예를 들어 하부 전극에 의하여 반사되어 되돌아온 광(반사광)은 발광층으로부터 상부 전극에 직접 입사하는 광(입사광)과의 큰 간섭을 일으키기 때문에, 하부 전극과 발광층 간의 광학 거리를 $(2n-1)\lambda/4$ (다만 n 은 1 이상의 자연수이고, λ 는 증폭하고자 하는 발광의 파장임)로 조절하는 것이 바람직하다. 상기 광학 거리를 조절함으로써, 파장 λ 각각의 반사광과 입사광의 위상을 맞추어 발광층으로부터의 발광을 더 증폭할 수 있다. 한편 반사광과 입사광이 파장 λ 이외인 경우, 위상이 맞지 않기 때문에 공진되지 않아 감소한다.

[0442] 또한 상기 구성에서 EL층은 복수의 발광층을 포함하여도 좋고 단일의 발광층을 포함하여도 좋다. 또한 예를 들어 상술한 탠덤형 발광 디바이스의 구성과 조합하여, 하나의 발광 디바이스에 전하 발생층을 끼워 복수의 EL층을 제공하고, 각 EL층에 단수 또는 복수의 발광층을 형성하는 구성에 적용하여도 좋다.

[0443] 마이크로캐비티 구조를 가짐으로써 정면 방향에서의 특정 파장의 광의 발광 강도를 높일 수 있기 때문에, 저소비 전력화를 도모할 수 있다. 특히 VR 및 AR와 같은 XR용 기기의 경우, 기기를 장착한 사용자의 눈에는 발광 디바이스의 정면 방향으로부터의 광이 입사하는 경우가 많으므로 XR용 기기의 표시 장치에 마이크로캐비티 구조를 제공하는 것은 바람직하다고 할 수 있다. 또한 적색, 황색, 녹색, 및 청색의 4색의 부화소로 영상을 표시하는 표시 장치의 경우, 황색 발광에 의한 휘도 향상 효과에 더하여, 모든 부화소에서 각 색의 파장에 맞춘 마이크로캐비티 구조를 적용할 수 있기 때문에, 특성이 양호한 표시 장치로 할 수 있다.

[0444] 도 20의 (A)에는 일례로서 마이크로캐비티 구조를 제공한 경우의 표시 장치(1000)의 일부의 단면도를 나타내었다. 또한 발광 디바이스(150a)가 청색(B)의 발광을 나타내는 발광층을 가지고, 발광 디바이스(150b)가 녹색(G)의 발광을 나타내는 발광층을 가지고, 발광 디바이스(150c)가 적색(R)의 발광을 나타내는 발광층을 가지는 경우, 도 20의 (A)에 나타난 바와 같이, EL층(141a), EL층(141b), EL층(141c)의 순서로 막 두께를 두껍게 하는 것이 바람직하다. 구체적으로는 EL층(141a), EL층(141b), 및 EL층(141c) 각각에 포함되는 층(4430)의 막 두께를 각각의 발광층이 나타내는 발광의 색에 따라 결정하면 좋다. 이 경우, EL층(141a)에 포함되는 층(4430)이 가장 얇고, EL층(141c)에 포함되는 층(4430)이 가장 두껍다.

[0445] 또한 예를 들어 표시 장치(1000)에는 착색층(컬러 필터) 등이 포함되어도 좋다. 도 20의 (B)에는 일례로서 수지층(163)과 기판(102) 사이에 착색층(166a), 착색층(166b), 및 착색층(166c)이 포함되어 있는 구성을 나타내었다. 또한 착색층(166a) 내지 착색층(166c)은 예를 들어 기판(102)에 형성할 수 있다. 또한 발광 디바이스(150a)가 청색(B)의 발광을 나타내는 발광층을 가지고, 발광 디바이스(150b)가 녹색(G)의 발광을 나타내는 발광층을 가지고, 발광 디바이스(150c)가 적색(R)의 발광을 나타내는 발광층을 가지는 경우, 착색층(166a)을 청색으로 하고, 착색층(166b)을 녹색으로 하고, 착색층(166c)을 적색으로 한다.

[0446] 도 20의 (B)에 나타난 표시 장치(1000)는 착색층(166a) 내지 착색층(166c)이 제공된 기판(102)을 발광 디바이스(150a) 내지 발광 디바이스(150c)까지 형성된 기판(310)에 수지층(163)을 개재하여 접합함으로써 구성할 수 있다. 이때 발광 디바이스(150a)와 착색층(166a)이 중첩되고, 발광 디바이스(150b)와 착색층(166b)이 중첩되고,

발광 디바이스(150c)와 착색층(166c)이 중첩되도록 접합하는 것이 바람직하다. 표시 장치(1000)에 착색층(166a) 내지 착색층(166c)을 제공함으로써, 예를 들어 발광 디바이스(150b)가 방출한 광은 착색층(166a) 또는 착색층(166c)을 통하여 기관(102) 위쪽으로 사출되지 않고, 착색층(166b)을 통하여 기관(102) 위쪽으로 사출된다. 즉 표시 장치(1000)의 발광 디바이스(150)로부터의 비스듬한 방향(기관(102)의 상면을 수평면으로 하였을 때의 양각 방향)의 광을 차단할 수 있으므로, 표시 장치(1000)의 시야각 의존성을 낮출 수 있고, 표시 장치(1000)에 표시되는 화상을 비스듬한 방향에서 보았을 때의 상기 화상의 표시 품질의 저하를 방지할 수 있다.

[0447] 또한 기관(102)에 형성된 착색층(166a) 내지 착색층(166c)은 오버코트층이라고 불리는 수지 등으로 덮여 있어도 좋다. 구체적으로는 표시 장치(1000)는 수지층(163), 상기 오버코트층, 착색층(166a) 내지 착색층(166c), 기관(102)의 순서로 적층되어 있어도 좋다(미도시). 또한 오버코트층에 사용되는 수지로서는, 예를 들어 투광성을 가지고, 아크릴 수지 또는 에폭시 수지를 기반으로 한 열 경화성 재료 등이 있다.

[0448] 또한 예를 들어 표시 장치(1000)에는 착색층에 더하여 블랙 매트릭스가 포함되어 있어도 좋다(미도시). 착색층(166a)과 착색층(166b) 사이, 착색층(166b)과 착색층(166c) 사이, 착색층(166c)과 착색층(166a) 사이에 블랙 매트릭스를 제공함으로써 표시 장치(1000)의 발광 디바이스(150)로부터의 비스듬한 방향(기관(102)의 상면을 수평면으로 하였을 때의 양각 방향)의 광을 더 차단할 수 있으므로, 표시 장치(1000)에 표시되는 화상을 비스듬한 방향에서 보았을 때의 상기 화상의 표시 품질의 저하를 더 방지할 수 있다.

[0449] 또한 도 20의 (B) 등과 같이, 표시 장치가 착색층을 가지는 경우, 표시 장치가 가지는 발광 디바이스(150a) 내지 발광 디바이스(150c)는 모두 백색광을 나타내는 발광 디바이스로 하여도 좋다(미도시). 또한 상기 발광 디바이스는 예를 들어 싱글 구조, 탠덤 구조로 할 수 있다.

[0450] 또한 상술한 표시 장치(1000)는 도전체(121a) 내지 도전체(121c)를 애노드로 하고 도전체(122)를 캐소드로 한 구성으로 하였지만, 표시 장치(1000)는 도전체(121a) 내지 도전체(121c)를 캐소드로 하고 도전체(122)를 애노드로 한 구성으로 하여도 좋다. 즉 위에서 설명한 제작 공정에서, EL층(141a) 내지 EL층(141c) 및 EL층(142)에 포함되는 정공 주입층, 정공 수송층, 발광층, 전자 수송층, 전자 주입층의 적층 순서를 거꾸로 하여도 좋다.

[0451] <절연체(162)의 구조예>

[0452] 다음으로 표시 장치(1000)에서의 절연체(162)와 그 주변을 포함한 영역의 단면 구조를 나타내었다.

[0453] 도 21의 (A)에서는 EL층(141a)과 EL층(141b)의 두께가 서로 다른 예를 나타내었다. 절연체(112)의 상면의 높이는 EL층(141a) 측에서는 EL층(141a)의 상면의 높이와 일치 또는 실질적으로 일치하고, EL층(141b) 측에서는 EL층(141b)의 상면의 높이와 일치 또는 실질적으로 일치하고 있다. 그리고 절연체(112)의 상면은 EL층(141a) 측이 높고 EL층(141b) 측이 낮은 완만한 경사를 가진다. 이와 같이, 절연체(112) 및 절연체(162)의 높이는 인접한 EL층의 상면의 높이와 정렬되는 것이 바람직하다. 또는 인접한 EL층 중 어느 것의 상면의 높이와 정렬되어 상면이 평탄부를 가져도 좋다.

[0454] 도 21의 (B)에서 절연체(162)의 상면은 EL층(141a)의 상면 및 EL층(141b)의 상면보다 높은 영역을 가진다. 또한 절연체(162)의 상면은 중심으로 향하여 완만하게 볼록한 형상을 가진다.

[0455] 도 21의 (C)에서 절연체(112)의 상면이 EL층(141a)의 상면 및 EL층(141b)의 상면보다 높은 영역을 가진다. 또한 절연체(162)와 그 주변을 포함한 영역에서, 표시 장치(1000)는 희생층(118) 및 희생층(119) 중 한쪽 또는 양쪽 위에 위치하는 제 1 영역을 가진다. 제 1 영역은 EL층(141a)의 상면 및 EL층(141b)의 상면보다 높고, 제 1 영역에는 절연체(162)의 일부가 형성되어 있다. 또한 절연체(162)와 그 주변을 포함한 영역에서, 표시 장치(1000)는 희생층(118) 및 희생층(119) 중 한쪽 또는 양쪽 위에 위치하는 제 2 영역을 가진다. 제 2 영역은 EL층(141a)의 상면 및 EL층(141b)의 상면보다 높고, 제 2 영역에는 절연체(162)의 일부가 형성되어 있다.

[0456] 도 21의 (D)에서 절연체(162)의 상면은 EL층(141a)의 상면 및 EL층(141b)의 상면보다 낮은 영역을 가진다. 또한 절연체(162)의 상면은 중심을 향하여 완만하게 오목한 형상을 가진다.

[0457] 도 21의 (E)에서 절연체(112)의 상면은 EL층(141a)의 상면 및 EL층(141b)의 상면보다 높은 영역을 가진다. 즉 EL층(141)의 피형성면에서 절연체(112)가 돌출하여 볼록부를 형성한다.

[0458] 절연체(112)의 형성에 있어서 예를 들어 희생층의 높이와 일치하거나 대략 일치하도록 절연체(112)를 형성하는 경우에는, 도 21의 (E)에 나타난 바와 같이 절연체(112)가 돌출하는 형상이 형성되는 경우가 있다.

[0459] 도 21의 (F)에서 절연체(112)의 상면은 EL층(141a)의 상면 및 EL층(141b)의 상면보다 낮은 영역을 가진다. 즉

EL층(141)의 피형성면에서 절연체(112)가 오목부를 형성한다.

[0460] 이와 같이 절연체(112) 및 절연체(162)에는 다양한 형상을 적용할 수 있다.

[0461] <화소 회로의 구성예>

[0462] 여기서, 화소층(PXAL)에 포함될 수 있는 화소 회로의 구성예에 대하여 설명한다.

[0463] 도 22의 (A) 및 (B)는 화소층(PXAL)에 포함될 수 있는 화소 회로의 구성예 및 화소 회로에 접속되는 발광 디바이스(150)를 나타낸 것이다. 또한 도 22의 (A)는 화소층(PXAL)에 포함되는 화소 회로(400)의 각 회로 소자의 접속을 나타낸 도면이고, 도 22의 (B)는 구동 회로(410) 등을 가지는 회로층(SICL)과, 화소 회로가 가지는 복수의 트랜지스터를 가지는 층(OSL)과, 발광 디바이스(150)를 가지는 층(EML)의 상하의 위치 관계를 모식적으로 나타낸 도면이다. 또한 도 22의 (B)에 나타낸 표시 장치(1000)의 화소층(PXAL)은 일례로서 층(OSL) 및 층(EML)을 가진다. 또한 도 22의 (B)에 나타낸 층(OSL)에 포함되는 트랜지스터(500A), 트랜지스터(500B), 트랜지스터(500C) 등은 도 14에서의 트랜지스터(200)에 상당한다. 또한 도 22의 (B)에 나타낸 층(EML)에 포함되는 발광 디바이스(150)는 도 14에서의 발광 디바이스(150a) 또는 발광 디바이스(150b)에 상당한다.

[0464] 도 22의 (A) 및 (B)에 일례로서 나타낸 화소 회로(400)는 트랜지스터(500A), 트랜지스터(500B), 트랜지스터(500C), 및 용량 소자(600)를 가진다. 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C)는 일례로서 상술한 트랜지스터(200)에 적용할 수 있는 트랜지스터로 할 수 있다. 즉 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C)는 Si 트랜지스터로 할 수 있다. 또는 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C)는 일례로서 상술한 트랜지스터(500)에 적용할 수 있는 트랜지스터로 할 수 있다. 즉 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C)는 OS 트랜지스터로 할 수 있다. 특히 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C)를 OS 트랜지스터로 한 경우, 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C) 각각은 백 게이트 전극을 가지는 것이 바람직하고, 이 경우 백 게이트 전극에 게이트 전극과 같은 신호를 공급하는 구성, 백 게이트 전극에 게이트 전극과는 다른 신호를 공급하는 구성으로 할 수 있다. 또한 도 22의 (A) 및 (B)에서는 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C)에 백 게이트 전극을 도시하였지만, 트랜지스터(500A), 트랜지스터(500B), 및 트랜지스터(500C)는 백 게이트 전극을 가지지 않아도 된다.

[0465] 트랜지스터(500B)는 트랜지스터(500A)에 전기적으로 접속되는 게이트 전극과, 발광 디바이스(150)에 전기적으로 접속되는 제 1 전극과, 배선(ANO)에 전기적으로 접속되는 제 2 전극을 가진다. 배선(ANO)은 발광 디바이스(150)에 전류를 공급하기 위한 전위를 공급하는 배선이다.

[0466] 트랜지스터(500A)는 트랜지스터(500B)의 게이트 전극에 전기적으로 접속되는 제 1 단자와, 소스선으로서 기능하는 배선(SL)에 전기적으로 접속되는 제 2 단자와, 게이트선으로서 기능하는 배선(GL1)의 전위에 기초하여 도통 상태 또는 비도통 상태를 제어하는 기능을 가지는 게이트 전극을 가진다.

[0467] 트랜지스터(500C)는 배선(V0)에 전기적으로 접속되는 제 1 단자와, 발광 디바이스(150)에 전기적으로 접속되는 제 2 단자와, 게이트선으로서 기능하는 배선(GL2)의 전위에 기초하여 도통 상태 또는 비도통 상태를 제어하는 기능을 가지는 게이트 전극을 가진다. 배선(V0)은 기준 전위를 공급하는 배선 및 화소 회로(400)를 흐르는 전류를 구동 회로(410)에 출력하기 위한 배선이다.

[0468] 용량 소자(600)는 트랜지스터(500B)의 게이트 전극에 전기적으로 접속되는 도전막과, 트랜지스터(500C)의 제 2 전극에 전기적으로 접속되는 도전막을 가진다.

[0469] 발광 디바이스(150)는 트랜지스터(500B)의 제 1 전극에 전기적으로 접속되는 제 1 전극과, 배선(VCOM)에 전기적으로 접속되는 제 2 전극을 가진다. 배선(VCOM)은 발광 디바이스(150)에 전류를 공급하기 위한 전위를 공급하는 배선이다.

[0470] 이에 의하여, 트랜지스터(500B)의 게이트 전극에 공급되는 화상 신호에 따라 발광 디바이스(150)로부터 방출되는 광의 강도를 제어할 수 있다. 또한 트랜지스터(500C)를 통하여 공급되는 배선(V0)의 기준 전위에 의하여 트랜지스터(500B)의 게이트-소스 간 전압의 편차를 억제할 수 있다.

[0471] 또한 화소 파라미터의 설정에 사용할 수 있는 양의 전류를 배선(V0)으로부터 출력할 수 있다. 더 구체적으로는, 배선(V0)은 트랜지스터(500B)에 흐르는 전류 또는 발광 디바이스(150)에 흐르는 전류를 외부에 출력하기 위한 모니터선으로서 기능할 수 있다. 배선(V0)에 출력된 전류는 소스 폴로어 회로 등에 의하여 전압으로 변환되고 외부에 출력된다. 또는 아날로그 디지털 변환 회로 등에 의하여 디지털 신호로 변환되고, 앞의

실시형태에서 설명한 AI 액셀러레이터에 출력할 수 있다.

- [0472] 또한 도 22의 (B)에 일례로서 나타낸 구성에서는, 화소 회로(400)와 구동 회로(410)를 전기적으로 접속하는 배선을 짧게 할 수 있기 때문에 상기 배선의 배선 저항을 감소시킬 수 있다. 따라서 데이터의 기록을 고속으로 수행할 수 있어 표시 장치(1000)를 고속으로 구동시킬 수 있다. 이에 의하여, 표시 장치(1000)가 가지는 화소 회로(400)의 개수가 많아도 충분한 프레임 시간을 확보할 수 있기 때문에 표시 장치(1000)의 화소 밀도를 높일 수 있다. 또한 표시 장치(1000)의 화소 밀도를 높임으로써, 표시 장치(1000)에 의하여 표시되는 화상의 정세도를 높일 수 있다. 예를 들어 표시 장치(1000)의 화소 밀도는 1000ppi 이상, 5000ppi 이상, 또는 7000ppi 이상으로 할 수 있다. 따라서 표시 장치(1000)는 예를 들어 AR용 또는 VR용 표시 장치로 할 수 있고, 헤드 마운트 디스플레이와 같은 표시부와 사용자 간의 거리가 가까운 전자 기기에 적합하게 적용할 수 있다.
- [0473] 또한 도 22의 (A) 및 (B)에는 총 3개의 트랜지스터를 가지는 화소 회로(400)를 일례로서 나타내었지만, 본 발명의 일 형태의 전자 기기에 따른 화소 회로는 이에 한정되지 않는다. 이하에서는, 화소 회로(400)에 적용할 수 있는 화소 회로의 구성예에 대하여 설명한다.
- [0474] 도 23의 (A)에 나타낸 화소 회로(400A)는 트랜지스터(500A), 트랜지스터(500B), 및 용량 소자(600)를 가진다. 또한 도 23의 (A)에는 화소 회로(400A)에 접속되는 발광 디바이스(150)를 도시하였다. 또한 화소 회로(400A)에는 배선(SL), 배선(GL), 배선(ANO), 및 배선(VCOM)이 전기적으로 접속되어 있다.
- [0475] 트랜지스터(500A)는 게이트가 배선(GL)에 전기적으로 접속되고, 소스 및 드레인 중 한쪽이 배선(SL)에 전기적으로 접속되고, 다른 쪽이 트랜지스터(500B)의 게이트 및 용량 소자(600)의 한쪽 전극에 전기적으로 접속되어 있다. 트랜지스터(500B)에서, 소스 및 드레인 중 한쪽은 배선(ANO)과 전기적으로 접속되고, 다른 쪽은 발광 디바이스(150)의 애노드와 전기적으로 접속되어 있다. 용량 소자(600)는 다른 쪽 전극이 발광 디바이스(150)의 애노드와 전기적으로 접속되어 있다. 발광 디바이스(150)는 캐소드가 배선(VCOM)과 전기적으로 접속되어 있다.
- [0476] 도 23의 (B)에 나타낸 화소 회로(400B)는 화소 회로(400A)에 트랜지스터(500C)를 추가한 구성을 가진다. 또한 화소 회로(400B)에는 배선(V0)이 전기적으로 접속되어 있다.
- [0477] 도 23의 (C)의 화소 회로(400C)는 상기 화소 회로(400A)의 트랜지스터(500A) 및 트랜지스터(500B)로서 게이트와 백 게이트가 전기적으로 접속된 트랜지스터를 적용한 경우의 예를 나타낸 것이다. 또한 도 23의 (D)의 화소 회로(400D)는 화소 회로(400B)에 상기 트랜지스터를 적용한 경우의 예를 나타낸 것이다. 이에 의하여, 트랜지스터가 홀릴 수 있는 전류를 증대시킬 수 있다. 또한 여기서는 모든 트랜지스터로서 한 쌍의 게이트가 전기적으로 접속된 트랜지스터를 적용하였지만, 이에 한정되지 않는다. 또한 한 쌍의 게이트를 가지고, 이들이 각각 다른 배선에 전기적으로 접속되는 트랜지스터를 적용하여도 좋다. 예를 들어 한쪽 게이트와 소스가 전기적으로 접속된 트랜지스터를 사용함으로써 신뢰성을 높일 수 있다.
- [0478] 도 24의 (A)에 나타낸 화소 회로(400E)는 상기 화소 회로(400B)에 트랜지스터(500D)를 추가한 구성을 가진다. 또한 화소 회로(400E)에는 3개의 게이트선으로서 기능하는 배선(배선(GL1), 배선(GL2), 및 배선(GL3))이 전기적으로 접속되어 있다.
- [0479] 트랜지스터(500D)는 게이트가 배선(GL3)에 전기적으로 접속되고, 소스 및 드레인 중 한쪽이 트랜지스터(500B)의 게이트에 전기적으로 접속되고, 다른 쪽이 배선(V0)에 전기적으로 접속되어 있다. 또한 트랜지스터(500A)의 게이트가 배선(GL1)에 전기적으로 접속되고, 트랜지스터(500C)의 게이트가 배선(GL2)에 전기적으로 접속되어 있다.
- [0480] 트랜지스터(500C)와 트랜지스터(500D)를 동시에 도통 상태로 함으로써, 트랜지스터(500B)의 소스와 게이트가 같은 전위가 되어 트랜지스터(500B)를 비도통 상태로 할 수 있다. 이에 의하여, 발광 디바이스(150)에 흐르는 전류를 강제적으로 차단할 수 있다. 이러한 화소 회로는 표시 기간과 소등 기간을 교대로 제공하는 표시 방법을 사용하는 경우에 적합하다.
- [0481] 도 24의 (B)의 화소 회로(400F)는 상기 화소 회로(400E)에 용량 소자(600A)를 추가한 경우의 예를 나타낸 것이다. 용량 소자(600A)는 저장 커패시터로서 기능한다.
- [0482] 도 24의 (C)의 화소 회로(400G) 및 도 24의 (D)의 화소 회로(400H)는 각각 상기 화소 회로(400E) 또는 화소 회로(400F)로서 게이트와 백 게이트가 전기적으로 접속된 트랜지스터를 적용한 경우의 예를 나타낸 것이다. 트랜지스터(500A), 트랜지스터(500C), 트랜지스터(500D)로서는 게이트와 백 게이트가 전기적으로 접속된 트랜지스터가 적용되고, 트랜지스터(500B)로서는 게이트가 소스에 전기적으로 접속된 트랜지스터가 적용되어 있다.

- [0483] <발광 디바이스의 상면 개략도 및 그 단면 모식도>
- [0484] 도 25의 (A)는 본 발명의 일 형태의 표시 장치(1000)에서 하나의 화소 내에 발광 디바이스와 수광 디바이스를 배치한 경우의 구성예를 나타낸 상면 개략도이다. 표시 장치(1000)는 적색광을 방출하는 발광 디바이스(150R), 녹색광을 방출하는 발광 디바이스(150G), 청색광을 방출하는 발광 디바이스(150B), 및 수광 디바이스(160)를 각각 복수로 가진다. 도 25의 (A)에서는 각 발광 디바이스(150)를 쉽게 구별하기 위하여, 각 발광 디바이스(150)의 발광 영역 내에 R, G, B의 부호를 붙였다. 또한 각 수광 디바이스(160)의 수광 영역 내에 PD의 부호를 붙였다.
- [0485] 발광 디바이스(150R), 발광 디바이스(150G), 발광 디바이스(150B), 및 수광 디바이스(160)는 각각 매트릭스상으로 배열되어 있다. 도 25의 (A)의 예에서는 X방향으로 발광 디바이스(150R), 발광 디바이스(150G), 및 발광 디바이스(150B)가 배열되고, 그 아래에 수광 디바이스(160)가 배열되어 있다. 또한 도 25의 (A)에는 X방향과 교차하는 Y방향으로 같은 색의 광을 방출하는 발광 디바이스(150)가 배열된 구성을 일례로서 나타내었다. 도 25의 (A)에 나타난 표시 장치(1000)에서는, 예를 들어 X방향으로 배열되는 발광 디바이스(150R)를 가지는 부화소, 발광 디바이스(150G)를 가지는 부화소, 및 발광 디바이스(150B)를 가지는 부화소와, 이들 부화소 아래에 제공되는 수광 디바이스(160)를 가지는 부화소로 화소(180)를 구성할 수 있다.
- [0486] 발광 디바이스(150R), 발광 디바이스(150G), 및 발광 디바이스(150B)로서는 OLED(Organic Light Emitting Diode) 또는 QLED(Quantum-dot Light Emitting Diode)와 같은 유기 EL 소자를 사용하는 것이 바람직하다. 유기 EL 소자가 가지는 발광 물질로서는, 형광을 방출하는 물질(형광 재료), 인광을 방출하는 물질(인광 재료), 무기 화합물(퀀텀닷 재료 등), 및 열 활성화 지연 형광을 나타내는 물질(열 활성화 지연 형광(Thermally activated delayed fluorescence: TADF) 재료)이 있다. 또한 TADF 재료로서는 단일항 여기 상태와 삼중항 여기 상태 사이가 열평형 상태에 있는 재료를 사용하여도 좋다. 이러한 TADF 재료는 발광 수명(들뜬 수명)이 짧아지기 때문에, 발광 소자의 고휘도 영역에서의 효율 저하를 억제할 수 있다.
- [0487] 수광 디바이스(160)로서는 예를 들어 pn형 또는 pin형 수광 디바이스를 사용할 수 있다. 수광 디바이스(160)는 수광 디바이스(160)에 입사하는 광을 검출하고 전하를 발생시키는 광전 변환 소자로서 기능한다. 입사하는 광의 양에 따라 발생하는 전하의 양이 결정된다.
- [0488] 특히 수광 디바이스(160)로서는 유기 화합물을 포함한 층을 포함하는 유기 수광 디바이스를 사용하는 것이 바람직하다. 유기 수광 디바이스는 박형화, 경량화, 및 대면적화가 용이하고, 또한 형상 및 디자인의 자유도가 높기 때문에, 다양한 표시 장치에 적용할 수 있다.
- [0489] 본 발명의 일 형태의 전자 기기에서는 발광 디바이스(150)로서 유기 EL 소자를 사용하고, 수광 디바이스(160)로서 유기 수광 디바이스를 사용한다. 유기 EL 소자 및 유기 수광 디바이스는 동일한 기판에 형성할 수 있다. 따라서 유기 EL 소자를 사용한 표시 장치에 유기 수광 디바이스를 포함시킬 수 있다. 또한 유기 EL 소자끼리 및 유기 수광 디바이스의 분리는 포토리소그래피법에 의하여 수행하는 것이 바람직하다. 이로써, 발광 디바이스끼리, 유기 수광 디바이스끼리, 또는 발광 디바이스와 유기 수광 디바이스 사이의 간격을 좁힐 수 있기 때문에, 예를 들어 메탈 마스크 등의 새도 마스크를 사용한 경우에 비하여 개구율이 높은 표시 장치를 실현할 수 있다.
- [0490] 도 25의 (A)에는, 공통 전극으로서 기능하는 도전체(123)와, 접속 전극으로서 기능하는 도전체(121CM)를 나타내었다. 여기서 도전체(121CM)는 도전체(123)와 전기적으로 접속된다. 도전체(121CM)는 발광 디바이스(150) 및 수광 디바이스(160)가 배열되는 표시부 외부에 제공된다. 또한 도 25의 (A)에는 발광 디바이스(150), 수광 디바이스(160), 및 도전체(121CM)와 중첩되는 영역을 가지는 도전체(123)를 파선으로 나타내었다.
- [0491] 도전체(121CM)는 표시부의 외주를 따라 제공할 수 있다. 예를 들어 표시부의 외주의 1변을 따라 제공되어도 좋고, 표시부의 외주의 2변 이상에 걸쳐 제공되어도 좋다. 즉 표시부의 상면 형상이 장방형인 경우에는 도전체(121CM)의 상면 형상은 띠 형상, L자 형상, 디귤자 형상(대괄호 형상), 또는 사각형 등으로 할 수 있다.
- [0492] 도 25의 (B)는 표시 장치(1000)의 구성예를 나타낸 상면 개략도이고, 도 25의 (A)에 나타난 표시 장치(1000)의 변형예이다. 도 25의 (B)에 나타난 표시 장치(1000)는 적외광을 방출하는 발광 디바이스(150IR)를 가지는 점도 도 25의 (A)에 나타난 표시 장치(1000)와 다르다. 발광 디바이스(150IR)는 예를 들어 근적외광(파장 750nm 이상 1300nm 이하의 광)을 방출할 수 있다.
- [0493] 도 25의 (B)의 예에서는 X방향으로 발광 디바이스(150R), 발광 디바이스(150G), 및 발광 디바이스(150B) 외에

발광 디바이스(150IR)가 배열되고, 그 아래에 수광 디바이스(160)가 배열된다. 또한 수광 디바이스(160)는 적외광을 검출하는 기능을 가진다.

[0494] 도 26의 (A)는 도 25의 (A)의 일점쇄선 A1-A2에 대응한 단면도이고, 도 26의 (B)는 도 25의 (A)의 일점쇄선 B1-B2에 대응한 단면도이다. 또한 도 26의 (C)는 도 25의 (A)의 일점쇄선 C1-C2에 대응한 단면도이고, 도 26의 (D)는 도 25의 (A)의 일점쇄선 D1-D2에 대응한 단면도이다. 발광 디바이스(150R), 발광 디바이스(150G), 발광 디바이스(150B), 및 수광 디바이스(160)는 절연체(111) 위에 제공된다. 또한 표시 장치(1000)가 발광 디바이스(150IR)를 가지는 경우, 발광 디바이스(150IR)는 절연체(111) 위에 제공된다.

[0495] 본 명세서 등에서, 예를 들어 "A 위의 B" 또는 "A 아래의 B"라고 하는 경우, 반드시 A와 B가 접한 영역을 가질 필요는 없다.

[0496] 도 26의 (A)에는 도 25의 (A)에서의 발광 디바이스(150R), 발광 디바이스(150G), 및 발광 디바이스(150B)의 단면 구성예를 나타내었다. 또한 도 26의 (B)에는 도 25의 (A)에서의 수광 디바이스(160)의 단면 구성예를 나타내었다.

[0497] 발광 디바이스(150R)는 화소 전극으로서 기능하는 도전체(121R), 정공 주입층(85R), 정공 수송층(86R), 발광층(87R), 전자 수송층(88R), 공통층(89), 및 도전체(123)를 가진다. 발광 디바이스(150G)는 화소 전극으로서 기능하는 도전체(121G), 정공 주입층(85G), 정공 수송층(86G), 발광층(87G), 전자 수송층(88G), 공통층(89), 및 도전체(123)를 가진다. 발광 디바이스(150B)는 화소 전극으로서 기능하는 도전체(121B), 정공 주입층(85B), 정공 수송층(86B), 발광층(87B), 전자 수송층(88B), 공통층(89), 및 도전체(123)를 가진다. 수광 디바이스(160)는 화소 전극으로서 기능하는 도전체(121PD), 정공 수송층(86PD), 수광층(90), 전자 수송층(88PD), 공통층(89), 및 도전체(123)를 가진다.

[0498] 도전체(121R), 도전체(121G), 및 도전체(121B)로서는, 예를 들어 도 19의 (A) 내지 도 20의 (B)에 나타난 도전체(121a), 도전체(121b), 및 도전체(121c)를 사용할 수 있다.

[0499] 공통층(89)은 발광 디바이스(150)에서 전자 주입층으로서의 기능을 가진다. 한편, 공통층(89)은 수광 디바이스(160)에서 전자 수송층으로서의 기능을 가진다. 그러므로 수광 디바이스(160)는 전자 수송층(88PD)을 가지지 않아도 된다.

[0500] 정공 주입층(85), 정공 수송층(86), 전자 수송층(88), 및 공통층(89)은 기능층이라고도 할 수 있다.

[0501] 도전체(121), 정공 주입층(85), 정공 수송층(86), 발광층(87), 및 전자 수송층(88)은 소자마다 분리하여 제공할 수 있다. 공통층(89) 및 도전체(123)는 발광 디바이스(150R), 발광 디바이스(150G), 발광 디바이스(150B), 및 수광 디바이스(160)에 공통적으로 제공된다.

[0502] 또한 발광 디바이스(150) 및 수광 디바이스(160)는 도 26의 (A)에 나타난 층 외에 정공 차단층 및 전자 차단층을 가져도 좋다. 또한 발광 디바이스(150) 및 수광 디바이스(160)는 양극성 물질(전자 수송성 및 정공 수송성이 높은 물질) 등을 포함하는 층을 가져도 좋다.

[0503] 절연층(92)은 도전체(121R)의 단부, 도전체(121G)의 단부, 도전체(121B)의 단부, 및 도전체(121PD)의 단부를 덮도록 제공되어 있다. 절연층(92)의 단부는 테이퍼 형상인 것이 바람직하다. 또한 절연층(92)은 필요 없으면 제공하지 않아도 된다.

[0504] 또한 절연층(92)은 일례로서, 인접한 화소(예를 들어 발광 디바이스(150R)와 발광 디바이스(150G), 발광 디바이스(150G)와 발광 디바이스(150B) 등)가 의도하지 않고 전기적으로 단락되어 잘못하여 발광하는 것을 방지하기 위하여 제공되어도 좋다. 또한 메탈 마스크를 사용하여 발광 디바이스를 형성하는 경우에는, 상기 메탈 마스크가 도전체(121R), 도전체(121G), 도전체(121B), 및 도전체(121PD)에 접촉하지 않도록 하기 위하여, 도전체(121R), 도전체(121G), 도전체(121B), 및 도전체(121PD) 각각의 단부를 덮도록 절연층(92)을 제공하여도 좋다. 이에 의하여, 절연층(92)의 표면은 도전체(121R), 도전체(121G), 도전체(121B), 및 도전체(121PD)의 표면보다 높게 되기 때문에, 상기 메탈 마스크와 도전체(121R), 도전체(121G), 도전체(121B), 및 도전체(121PD)의 접촉이 없어지고, 도전체(121R), 도전체(121G), 도전체(121B), 및 도전체(121PD)의 표면이 손상되는 것을 방지할 수 있다.

[0505] 예를 들어 정공 주입층(85R), 정공 주입층(85G), 정공 주입층(85B), 및 정공 수송층(86PD)은 각각 도전체(121)의 상면과 접한 영역 및 절연층(92)의 표면과 접한 영역을 가진다. 또한 정공 주입층(85R)의 단부, 정공 주입

층(85G)의 단부, 정공 주입층(85B)의 단부, 및 정공 수송층(86PD)의 단부는 절연층(92) 위에 위치한다.

- [0506] 또한 공통층(89)과 절연층(92) 사이에는 공극이 제공된다. 이에 의하여, 공통층(89)이 발광층(87)의 측면, 수광층(90)의 측면, 정공 수송층(86)의 측면, 및 정공 주입층(85)의 측면과 접하는 것을 억제할 수 있다. 이로써 발광 디바이스(150)에서의 단락 및 수광 디바이스(160)에서의 단락을 억제할 수 있다.
- [0507] 상기 공극은 예를 들어 발광층(87) 간의 거리가 짧을수록 형성되기 쉽다. 예를 들어 상기 거리를 1 μ m 이하, 바람직하게는 500nm 이하, 더 바람직하게는 200nm 이하, 100nm 이하, 90nm 이하, 70nm 이하, 50nm 이하, 30nm 이하, 20nm 이하, 15nm 이하, 또는 10nm 이하로 하면 상기 공극을 적합하게 형성할 수 있다.
- [0508] 또한 도전체(123) 위에는 보호층(91)이 제공된다. 보호층(91)은 위쪽으로부터 각 발광 소자로 물 등의 불순물이 확산되는 것을 방지하는 기능을 가진다.
- [0509] 보호층(91)은 예를 들어 적어도 무기 절연막을 포함하는 단층 구조 또는 적층 구조를 가질 수 있다. 무기 절연막으로서는 예를 들어 산화 실리콘막, 산화질화 실리콘막, 질화산화 실리콘막, 질화 실리콘막, 산화 알루미늄막, 산화질화 알루미늄막, 및 산화 하프늄막과 같은 산화물막 또는 질화물막이 있다. 또는 보호층(91)에 인듐 갈륨 산화물 및 인듐 갈륨 아연 산화물과 같은 반도체 재료를 사용하여도 좋다.
- [0510] 또한 보호층(91)으로서 무기 절연막과 유기 절연막의 적층막을 사용할 수도 있다. 예를 들어, 한 쌍의 무기 절연막 사이에 유기 절연막을 끼운 구성으로 하는 것이 바람직하다. 또한 유기 절연막이 평탄화막으로서 기능하는 것이 바람직하다. 이에 의하여, 유기 절연막의 상면을 평탄하게 할 수 있기 때문에, 그 위의 무기 절연막의 피복성이 향상되어, 배리어성을 높일 수 있다. 또한 보호층(91)의 상면이 평탄하게 되기 때문에, 보호층(91) 위쪽에 구조물(예를 들어 컬러 필터, 터치 센서의 전극, 및 렌즈 어레이)을 제공하는 경우에, 아래쪽의 구조에 기인하는 요철 형상의 영향을 경감할 수 있어 바람직하다.
- [0511] 도 26의 (A)에서는, 발광 디바이스(150)에 아래층부터 순서대로 도전체(121), 정공 주입층(85), 정공 수송층(86), 발광층(87), 전자 수송층(88), 공통층(89)(전자 주입층), 및 도전체(123)가 제공되고, 수광 디바이스(160)에 아래층부터 순서대로 도전체(121PD), 정공 수송층(86PD), 수광층(90), 전자 수송층(88PD), 공통층(89), 및 도전체(123)가 제공되는 구성을 나타내었지만, 본 발명의 일 형태의 전자 기기에 따른 발광 디바이스 또는 수광 디바이스의 구성은 이에 한정되지 않는다. 예를 들어, 발광 디바이스(150)에 아래층부터 순서대로 화소 전극으로서 기능하는 도전체, 전자 주입층, 전자 수송층, 발광층, 정공 수송층, 정공 주입층, 및 공통 전극으로서 기능하는 도전체가 제공되고, 수광 디바이스(160)에 아래층부터 순서대로 화소 전극으로서 기능하는 도전체, 전자 수송층, 수광층, 정공 수송층, 및 공통 전극으로서 기능하는 도전체가 제공되어도 좋다. 이 경우, 발광 디바이스(150)가 가지는 정공 주입층을 공통층으로 할 수 있고, 상기 공통층은 수광 디바이스(160)가 가지는 정공 수송층과 공통 전극 사이에 제공할 수 있다. 또한 발광 디바이스(150)에서 전자 주입층은 소자마다 분리할 수 있다.
- [0512] <화소의 레이아웃>
- [0513] 여기서는 도 25의 (A) 및 (B)에 나타난 화소 레이아웃과 다른 화소 레이아웃에 대하여 설명한다. 부화소의 배열은 특별히 한정되지 않고, 다양한 방법을 적용할 수 있다. 부화소의 배열로서는 예를 들어 스트라이프 배열, S 스트라이프 배열, 매트릭스 배열, 델타 배열, 베이어 배열, 펜타일 배열 등이 있다.
- [0514] 또한 부화소의 상면 형상으로서는 예를 들어 삼각형, 사각형(장방형, 정방형을 포함함), 오각형 등의 다각형, 이들 다각형의 모서리가 둥근 형상, 타원형, 및 원형이 있다. 여기서 부화소의 상면 형상은 발광 디바이스의 발광 영역의 상면 형상에 상당한다.
- [0515] 도 27의 (A)에 나타난 화소(180)에는 스트라이프 배열이 적용되어 있다. 도 27의 (A)에 나타난 화소(180)는 부화소(180a), 부화소(180b), 부화소(180c)의 3개의 부화소로 구성된다. 예를 들어 도 28의 (A)에 나타난 바와 같이, 부화소(180a)를 적색의 부화소(R)로 하고, 부화소(180b)를 녹색의 부화소(G)로 하고, 부화소(180c)를 청색의 부화소(B)로 하여도 좋다.
- [0516] 도 27의 (B)에 나타난 화소(180)에는 S 스트라이프 배열이 적용되어 있다. 도 27의 (B)에 나타난 화소(180)는 부화소(180a), 부화소(180b), 부화소(180c)의 3개의 부화소로 구성된다. 예를 들어 도 28의 (B)에 나타난 바와 같이, 부화소(180a)를 청색의 부화소(B)로 하고, 부화소(180b)를 적색의 부화소(R)로 하고, 부화소(180c)를 녹색의 부화소(G)로 하여도 좋다.
- [0517] 도 27의 (C)는 각 색의 부화소가 지그재그로 배치되는 예를 나타낸 것이다. 구체적으로는, 상면에서 보았을

때, 열 방향으로 배열되는 2개의 부화소(예를 들어 부화소(180a)와 부화소(180b), 또는 부화소(180b)와 부화소(180c))의 상변의 위치가 어긋난다. 예를 들어 도 28의 (C)에 나타난 바와 같이, 부화소(180a)를 적색의 부화소(R)로 하고, 부화소(180b)를 녹색의 부화소(G)로 하고, 부화소(180c)를 청색의 부화소(B)로 하여도 좋다.

[0518] 도 27의 (D)에 나타난 화소(180)는 모서리가 둥근 대략 사다리꼴형의 상면 형상을 가지는 부화소(180a)와, 모서리가 둥근 대략 삼각형의 상면 형상을 가지는 부화소(180b)와, 모서리가 둥근 대략 사각형 또는 대략 육각형의 상면 형상을 가지는 부화소(180c)를 포함한다. 또한 부화소(180a)는 부화소(180b)보다 발광 면적이 넓다. 이와 같이, 각 부화소의 형상 및 크기는 각각 독립적으로 결정할 수 있다. 예를 들어 부화소가 포함하는 발광 디바이스의 신뢰성이 높을수록 그 부화소의 크기를 작게 할 수 있다. 예를 들어 도 28의 (D)에 나타난 바와 같이, 부화소(180a)를 녹색의 부화소(G)로 하고, 부화소(180b)를 적색의 부화소(R)로 하고, 부화소(180c)를 청색의 부화소(B)로 하여도 좋다.

[0519] 도 27의 (E)에 나타난 화소(170A), 화소(170B)에는 펜타일 배열이 적용되어 있다. 도 27의 (E)에서는 부화소(180a) 및 부화소(180b)를 가지는 화소(170A)와, 부화소(180b) 및 부화소(180c)를 가지는 화소(170B)가 번갈아 배치되는 예를 나타내었다. 예를 들어 도 28의 (E)에 나타난 바와 같이, 부화소(180a)를 적색의 부화소(R)로 하고, 부화소(180b)를 녹색의 부화소(G)로 하고, 부화소(180c)를 청색의 부화소(B)로 하여도 좋다.

[0520] 도 27의 (F) 및 (G)에 나타난 화소(170A), 화소(170B)에는 델타 배열이 적용되어 있다. 화소(170A)는 위쪽 행(첫 번째 행)에 2개의 부화소(부화소(180a), 부화소(180b))를 가지고, 아래쪽 행(두 번째 행)에 하나의 부화소(부화소(180c))를 가진다. 화소(170B)는 위쪽 행(첫 번째 행)에 하나의 부화소(부화소(180c))를 가지고, 아래쪽 행(두 번째 행)에 2개의 부화소(부화소(180a), 부화소(180b))를 가진다. 예를 들어 도 28의 (F)에 나타난 바와 같이, 부화소(180a)를 적색의 부화소(R)로 하고, 부화소(180b)를 녹색의 부화소(G)로 하고, 부화소(180c)를 청색의 부화소(B)로 하여도 좋다.

[0521] 도 27의 (F)는 각 부화소가 모서리가 둥근 대략 사각형의 상면 형상을 가지는 예이고, 도 27의 (G)는 각 부화소가 원형의 상면 형상을 가지는 예이다.

[0522] 포토리소그래피법에서는, 가공하는 패턴이 미세하게 될수록 광의 회절의 영향을 무시할 수 없어지기 때문에, 노광에 의하여 포토마스크의 패턴을 전사할 때의 충실성(fidelity)이 저하되어, 레지스트 마스크를 원하는 형상으로 가공하기 어려워진다. 그러므로 포토마스크의 패턴이 직사각형이어도 모서리가 둥근 패턴이 형성되기 쉽다. 따라서 부화소의 상면 형상이 다각형의 모서리가 둥근 형상, 타원형, 또는 원형 등이 되는 경우가 있다.

[0523] 또한 본 발명의 일 형태의 표시 장치의 제작 방법에서는, 레지스트 마스크를 사용하여 EL층을 섬 형상으로 가공한다. EL층 위에 형성한 레지스트막은 EL층의 내열 온도보다 낮은 온도에서 경화될 필요가 있다. 그러므로 EL층의 재료의 내열 온도 및 레지스트 재료의 경화 온도에 따라서는 레지스트막의 경화가 불충분한 경우가 있다. 경화가 불충분한 레지스트막은 가공 시에 원하는 형상과는 다른 형상이 될 수 있다. 그 결과, EL층의 상면 형상이 모서리가 둥근 다각형, 타원형, 또는 원형이 될 경우가 있다. 예를 들어 상면 형상이 정방형인 레지스트 마스크를 형성하는 경우에, 원형의 상면 형상을 가지는 레지스트 마스크가 형성되어 EL층의 상면 형상이 원형이 될 경우가 있다.

[0524] 또한 EL층의 상면 형상을 원하는 형상으로 하기 위하여 설계 패턴과 전사 패턴이 일치하도록 마스크 패턴을 미리 보정하는 기술(OPC(Optical Proximity Correction: 광 근접 효과 보정) 기술)을 사용하여도 좋다. 구체적으로는, OPC 기술에서는 마스크 패턴상의 도형의 코너부 등에 보정용 패턴을 추가한다.

[0525] 도 29의 (A) 내지 (C)에 나타난 화소(180)에는 스트라이프 배열이 적용되어 있다.

[0526] 도 29의 (A)는 각 부화소가 장방형의 상면 형상을 가지는 예를 나타낸 것이고, 도 29의 (B)는 각 부화소가 2개의 반원과 장방형이 결합된 상면 형상을 가지는 예를 나타낸 것이고, 도 29의 (C)는 각 부화소가 타원형의 상면 형상을 가지는 예를 나타낸 것이다.

[0527] 도 29의 (D) 내지 (F)에 나타난 화소(180)에는 매트릭스 배열이 적용되어 있다.

[0528] 도 29의 (D)는 각 부화소가 정방형의 상면 형상을 가지는 예를 나타낸 것이고, 도 29의 (E)는 각 부화소가 모서리가 둥근 대략 정방형의 상면 형상을 가지는 예를 나타낸 것이고, 도 29의 (F)는 각 부화소가 원형의 상면 형상을 가지는 예를 나타낸 것이다.

[0529] 도 29의 (A) 내지 (F)에 나타난 화소(180)는 부화소(180a), 부화소(180b), 부화소(180c), 부화소(180d)의 4개의 부화소로 구성된다. 부화소(180a), 부화소(180b), 부화소(180c), 부화소(180d)는 각각 다른 색의 광을 방출

한다. 예를 들어 도 30의 (A) 및 (B)에 나타난 바와 같이, 부화소(180a), 부화소(180b), 부화소(180c), 부화소(180d)는 각각 적색, 녹색, 청색, 백색의 부화소로 할 수 있다. 또는 부화소(180a), 부화소(180b), 부화소(180c), 부화소(180d)는 각각 적색, 녹색, 청색, 적외 발광의 부화소로 할 수 있다.

[0530] 부화소(180d)는 발광 디바이스를 가진다. 상기 발광 디바이스는 예를 들어 화소 전극과, EL층과, 공통 전극으로서 기능하는 도전체(121CM)를 가진다. 또한 상기 화소 전극은 도전체(121a), 도전체(121b), 도전체(121c), 도전체(122a), 도전체(122b), 및 도전체(122c)와 같은 재료를 사용하면 좋다. 또한 상기 EL층은 예를 들어 EL층(141a), EL층(141b), 및 EL층(141c)과 같은 재료를 사용하면 좋다.

[0531] 도 29의 (G)에는 하나의 화소(180)가 2행 3열로 구성되는 예를 나타내었다. 화소(180)는 위쪽 행(첫 번째 행)에 3개의 부화소(부화소(180a), 부화소(180b), 부화소(180c))를 가지고, 아래쪽 행(두 번째 행)에 3개의 부화소(180d)를 가진다. 바꿔 말하면 화소(180)는 왼쪽 열(첫 번째 열)에 부화소(180a) 및 부화소(180d)를 가지고, 중앙의 열(두 번째 열)에 부화소(180b) 및 부화소(180d)를 가지고, 오른쪽 열(세 번째 열)에 부화소(180c) 및 부화소(180d)를 가진다. 도 29의 (G)에 나타난 바와 같이, 위쪽 행과 아래쪽 행의 부화소의 배치를 일치시키는 구성으로 함으로써, 제조 공정에서 발생할 수 있는 먼지 등을 효율적으로 제거할 수 있다. 따라서 표시 품질이 높은 표시 장치를 제공할 수 있다.

[0532] 도 29의 (H)에서는 하나의 화소(180)가 2행 3열로 구성되는 예를 나타내었다. 화소(180)는 위쪽 행(첫 번째 행)에 3개의 부화소(부화소(180a), 부화소(180b), 부화소(180c))를 포함하고, 아래쪽 행(두 번째 행)에 하나의 부화소(부화소(180d))를 포함한다. 바꿔 말하면, 화소(180)는 왼쪽 열(첫 번째 열)에 부화소(180a)를 포함하고, 중앙의 열(두 번째 열)에 부화소(180b)를 포함하고, 오른쪽 열(세 번째 열)에 부화소(180c)를 포함하고, 또한 이 3열에 걸쳐 부화소(180d)를 포함한다.

[0533] 또한 도 29의 (G) 및 (H)에 나타난 화소(180)에서는, 예를 들어 도 30의 (C) 및 (D)에 나타난 바와 같이, 부화소(180a)를 적색의 부화소(R)로 하고, 부화소(180b)를 녹색의 부화소(G)로 하고, 부화소(180c)를 청색의 부화소(B)로 하고, 부화소(180d)를 백색의 부화소(W)로 할 수 있다.

[0534] 본 발명의 일 형태의 표시 장치는 화소에 수광 디바이스를 포함하여도 좋다.

[0535] 도 29의 (G)에 나타난 화소(180)에 포함되는 4개의 부화소 중 3개가 발광 디바이스를 포함하고, 나머지 하나가 수광 디바이스를 포함하는 구성으로 하여도 좋다.

[0536] 수광 디바이스로서는 예를 들어 pn형 또는 pin형 수광 디바이스를 사용할 수 있다. 수광 디바이스는 수광 디바이스에 입사하는 광을 검출하고 전하를 발생시키는 광전 변환 디바이스(광전 변환 소자라고도 함)로서 기능한다. 수광 디바이스에 입사하는 광량에 따라 수광 디바이스로부터 발생하는 전하량이 결정된다.

[0537] 특히 수광 디바이스로서는 유기 화합물을 포함한 층을 포함하는 유기 수광 디바이스를 사용하는 것이 바람직하다. 유기 수광 디바이스는 박형화, 경량화, 및 대면적화가 용이하고, 또한 형상 및 디자인의 자유도가 높기 때문에, 다양한 표시 장치에 적용할 수 있다.

[0538] 본 발명의 일 형태에서는, 발광 디바이스로서 유기 EL 디바이스를 사용하고, 수광 디바이스로서 유기 수광 디바이스를 사용한다. 유기 EL 디바이스 및 유기 수광 디바이스는 동일한 기판 위에 형성할 수 있다. 따라서 유기 EL 디바이스를 사용한 표시 장치에 유기 수광 디바이스를 내장시킬 수 있다.

[0539] 수광 디바이스는 한 쌍의 전극 사이에 적어도 광전 변환층으로서 기능하는 활성층을 포함한다. 본 명세서 등에서는 한 쌍의 전극 중 한쪽을 화소 전극이라고 기재하고, 다른 쪽을 공통 전극이라고 기재하는 경우가 있다.

[0540] 예를 들어 부화소(180a), 부화소(180b), 부화소(180c) 각각이 적색(R), 녹색(G), 및 청색(B)의 3색의 부화소이고, 부화소(180d)가 수광 디바이스를 포함한 부화소이어도 좋다. 이때 제 4 층은 적어도 활성층을 포함한다.

[0541] 수광 디바이스가 포함하는 한 쌍의 전극 중 한쪽 전극은 양극으로서 기능하고, 다른 쪽 전극은 음극으로서 기능한다. 이하에서는 화소 전극이 양극으로서 기능하고, 공통 전극이 음극으로서 기능하는 경우를 예로 들어 설명한다. 수광 디바이스는 화소 전극과 공통 전극 사이에 역바이어스를 공급하여 구동함으로써, 수광 디바이스에 입사하는 광을 검출하고, 전하를 발생시켜 전류로서 추출할 수 있다. 또는 화소 전극이 음극으로서 기능하고, 공통 전극이 양극으로서 기능하여도 좋다.

[0542] 수광 디바이스에도 발광 디바이스와 같은 제작 방법을 적용할 수 있다. 수광 디바이스에 포함되는 섬 형상의 활성층(광전 변환층이라고도 함)은 메탈 마스크의 패턴에 의하여 형성되는 것이 아니라, 활성층이 되는 막을 먼

전체에 성막한 후에 가공함으로써 형성되기 때문에, 섬 형상의 활성층을 균일한 두께로 형성할 수 있다. 또한 활성층 위에 희생층을 제공함으로써, 표시 장치의 제작 공정 중에 활성층이 받는 대미지를 저감하여 수광 디바이스의 신뢰성을 높일 수 있다.

[0543] 여기서, 수광 디바이스와 발광 디바이스에서 공유되는 층은 발광 디바이스와 수광 디바이스에서 기능이 서로 다른 경우가 있다. 본 명세서에서는, 발광 디바이스에서의 기능에 기초하여 구성 요소를 부르는 경우가 있다. 예를 들어 정공 주입층은 발광 디바이스에서 정공 주입층으로서 기능하고, 수광 디바이스에서 정공 수송층으로서 기능한다. 마찬가지로, 전자 주입층은 발광 디바이스에서 전자 주입층으로서 기능하고, 수광 디바이스에서 전자 수송층으로서 기능한다. 또한 수광 디바이스와 발광 디바이스에서 공유되는 층은 발광 디바이스와 수광 디바이스에서 기능이 동일한 경우도 있다. 정공 수송층은 발광 디바이스 및 수광 디바이스의 양쪽에서 정공 수송층으로서 기능하고, 전자 수송층은 발광 디바이스 및 수광 디바이스의 양쪽에서 전자 수송층으로서 기능한다.

[0544] 수광 디바이스에 포함되는 활성층은 반도체를 포함한다. 상기 반도체로서는 예를 들어 실리콘 등의 무기 반도체 및 유기 화합물을 포함한 유기 반도체가 있다. 본 실시형태에서는 활성층에 포함되는 반도체로서 유기 반도체를 사용하는 예에 대하여 설명한다. 유기 반도체를 사용함으로써, 발광층과 활성층을 같은 방법(예를 들어 진공 증착법)으로 형성할 수 있기 때문에, 제조 장치를 공통화할 수 있어 바람직하다.

[0545] 활성층에 포함되는 n형 반도체의 재료로서는, 풀러렌(예를 들어 C_{60} 및 C_{70}), 풀러렌 유도체 등의 전자 수용성 유기 반도체 재료를 들 수 있다. 풀러렌은 축구공과 같은 형상을 가지고, 상기 형상은 에너지적으로 안정적이다. 풀러렌은 HOMO(highest occupied molecular orbital) 준위 및 LUMO(lowest unoccupied molecular orbital) 준위 모두가 깊다(낮다). 풀러렌은 LUMO 준위가 깊기 때문에 전자 수용성(억셉터성)이 매우 높다. 일반적으로, 벤젠과 같이 평면에 π 전자 공액(공명)이 확장되면, 전자 공여성(도너성)이 높아지지만, 풀러렌은 구체 형상을 가지기 때문에, π 전자 공액이 크게 확장되어도 전자 수용성이 높아진다. 전자 수용성이 높으면, 전하 분리가 고속으로 효율적으로 일어나기 때문에 수광 디바이스에 유익하다. C_{60} 및 C_{70} 은 모두 가시광 영역에 넓은 흡수대를 가지고, 특히 C_{70} 은 C_{60} 보다 π 전자 공액계가 크고, 장파장 영역에도 넓은 흡수대를 가지기 때문에 바람직하다. 이 외에 풀러렌 유도체로서는, 예를 들어 [6,6]-페닐-C71-뷰티르산 메틸 에스터(약칭: PC70BM), [6,6]-페닐-C61-뷰티르산 메틸 에스터(약칭: PC60BM), 및 1',1'',4',4''-테트라하이드로-다이[1,4]메타노나프탈레노[1,2:2',3',56,60:2'',3''] [5,6]풀러렌-C60(약칭: ICBA)을 들 수 있다.

[0546] 또한 n형 반도체의 재료로서는 예를 들어 퀴놀린 골격을 가지는 금속 착체, 벤조퀴놀린 골격을 가지는 금속 착체, 옥사졸 골격을 가지는 금속 착체, 싸이아졸 골격을 가지는 금속 착체, 옥사다이아졸 유도체, 트리아아졸 유도체, 이미다졸 유도체, 옥사아졸 유도체, 싸이아아졸 유도체, 페난트롤린 유도체, 퀴놀린 유도체, 벤조퀴놀린 유도체, 퀴놀살린 유도체, 다이벤조퀴놀살린 유도체, 피리딘 유도체, 바이피리딘 유도체, 피리미딘 유도체, 나프탈렌 유도체, 안트라센 유도체, 쿠마린 유도체, 로다민 유도체, 트리아아진 유도체, 및 퀴논 유도체가 있다.

[0547] 활성층에 포함되는 p형 반도체의 재료로서는 예를 들어 구리(II) 프탈로사이아닌(Copper(II) phthalocyanine; CuPc), 테트라페닐다이벤조페리플란텐(Tetraphenyldibenzoperiflanthene; DBP), 아연 프탈로사이아닌(Zinc Phthalocyanine; ZnPc), 주석 프탈로사이아닌(SnPc), 및 퀴나크리돈 등의 전자 공여성 유기 반도체 재료가 있다.

[0548] 또한 p형 반도체의 재료로서는 예를 들어 카바졸 유도체, 싸이오펜 유도체, 퓨란 유도체, 및 방향족 아민 골격을 가지는 화합물을 들 수 있다. 또한 p형 반도체의 재료로서는 예를 들어 나프탈렌 유도체, 안트라센 유도체, 피렌 유도체, 트라이페닐렌 유도체, 플루오렌 유도체, 피롤 유도체, 벤조퓨란 유도체, 벤조싸이오펜 유도체, 인돌 유도체, 다이벤조퓨란 유도체, 다이벤조싸이오펜 유도체, 인돌로카바졸 유도체, 포르피린 유도체, 프탈로사이아닌 유도체, 나프탈로사이아닌 유도체, 퀴나크리돈 유도체, 폴리페닐렌바이닐렌 유도체, 폴리파라페닐렌 유도체, 폴리플루오렌 유도체, 폴리바이닐카바졸 유도체, 및 폴리싸이오펜 유도체를 들 수 있다.

[0549] 전자 공여성 유기 반도체 재료의 HOMO 준위는 전자 수용성 유기 반도체 재료의 HOMO 준위보다 얕은(높은) 것이 바람직하다. 전자 공여성 유기 반도체 재료의 LUMO 준위는 전자 수용성 유기 반도체 재료의 LUMO 준위보다 얕은(높은) 것이 바람직하다.

[0550] 전자 수용성 유기 반도체 재료로서 구체 형상의 풀러렌을 사용하고, 전자 공여성 유기 반도체 재료로서 대략 평면 형상을 가지는 유기 반도체 재료를 사용하는 것이 바람직하다. 형상이 유사한 분자들은 응집하기 쉬운 경향이 있고, 같은 종류의 분자들이 응집하면, 분자 궤도의 에너지 준위가 서로 가깝기 때문에 캐리어 수송성을 높

일 수 있다.

- [0551] 예를 들어 활성층은 n형 반도체와 p형 반도체를 공증착하여 형성되는 것이 바람직하다. 또는 활성층은 n형 반도체와 p형 반도체를 적층하여 형성되어도 좋다.
- [0552] 수광 디바이스는 활성층 이외의 층으로서 정공 수송성이 높은 물질, 전자 수송성이 높은 물질, 또는 양극성 물질(전자 수송성 및 정공 수송성이 높은 물질)을 포함한 층을 더 포함하여도 좋다. 또한 상기에 한정되지 않고, 정공 주입성이 높은 물질, 정공 차단 재료, 전자 주입성이 높은 재료, 및 전자 차단 재료에서 선택된 하나 이상을 포함한 층을 더 포함하여도 좋다.
- [0553] 수광 디바이스에는 저분자 화합물 및 고분자 화합물 중 어느 쪽이든 사용할 수 있고, 무기 화합물이 포함되어도 좋다. 수광 디바이스를 구성하는 층은 각각 증착법(진공 증착법을 포함함), 전사법, 인쇄법, 잉크젯법, 또는 도포법으로 형성할 수 있다.
- [0554] 예를 들어 정공 수송성 재료에는 폴리(3,4-에틸렌다이옥시싸이오펜)/폴리(스타이렌설포산)(PEDOT/PSS) 등의 고분자 화합물, 그리고 폴리브테닐 산화물 및 아이오딘화 구리(CuI) 등의 무기 화합물을 사용할 수 있다. 또한 전자 수송성 재료에는 산화 아연(ZnO) 등의 무기 화합물을 사용할 수 있다.
- [0555] 또한 활성층에는 도너로서 기능하는 폴리[[4,8-비스[5-(2-에틸헥실)-2-싸이엔일]벤조[1,2-b:4,5-b']다이싸이오펜-2,6-다이일]-2,5-싸이오펜다이일[5,7-비스(2-에틸헥실)-4,8-다이옥소-4H,8H-벤조[1,2-c:4,5-c']다이싸이오펜-1,3-다이일]]폴리머(약칭: PBDB-T), 또는 PBDB-T 유도체 등의 고분자 화합물을 사용할 수 있다. 예를 들어 PBDB-T 또는 PBDB-T 유도체에 엑셉터 재료를 분산시키는 방법 등을 사용할 수 있다.
- [0556] 또한 활성층에는 3종류 이상의 재료를 혼합하여도 좋다. 예를 들어 과장 영역을 확대하는 목적으로 n형 반도체의 재료와 p형 반도체의 재료에 더하여 제 3 재료를 혼합하여도 좋다. 이때 제 3 재료는 저분자 화합물이어도 좋고 고분자 화합물이어도 좋다.
- [0557] 발광 디바이스 및 수광 디바이스를 화소에 포함하는 표시 장치에서는, 화소가 수광 기능을 가지기 때문에, 화상을 표시하면서 대상물의 접촉 또는 근접을 검출할 수 있다. 예를 들어 표시 장치에 포함되는 모든 부화소를 사용하여 화상을 표시할 뿐만 아니라, 일부의 부화소가 광원으로서의 광을 나타내고, 나머지 부화소가 화상을 표시할 수도 있다.
- [0558] 본 발명의 일 형태의 표시 장치에서는 표시부에 발광 디바이스가 매트릭스상으로 배치되어 있고 상기 표시부에 화상을 표시할 수 있다. 또한 상기 표시부에는 수광 디바이스가 매트릭스상으로 배치되어 있고 표시부는 화상 표시 기능에 더하여 촬상 기능 및 센싱 기능 중 한쪽 또는 양쪽을 가진다. 표시부는 이미지 센서 또는 터치 센서로서 사용할 수 있다. 즉 표시부에서 광을 검출함으로써 화상을 촬상하거나 대상물(손가락, 손, 또는 펜 등)의 근접 또는 접촉을 검출할 수 있다. 또한 본 발명의 일 형태의 표시 장치에서는 발광 디바이스를 센서의 광원으로서 이용할 수 있다. 따라서 표시 장치와 별도로 수광부 및 광원을 제공하지 않아도 되므로 전자 기기의 부품 수를 줄일 수 있다.
- [0559] 본 발명의 일 형태의 표시 장치에서는 표시부에 포함되는 발광 디바이스로부터 방출된 광이 대상물에서 반사(또는 산란)될 때 수광 디바이스가 그 반사광(또는 산란광)을 검출할 수 있기 때문에 어두운 곳에서도 촬상 또는 터치 검출이 가능하다.
- [0560] 수광 디바이스를 이미지 센서로서 사용하는 경우, 표시 장치는 수광 디바이스를 사용하여 화상을 촬상할 수 있다. 예를 들어 본 실시형태의 표시 장치는 스캐너로서 사용할 수 있다.
- [0561] 예를 들어 이미지 센서를 사용하여 지문, 장문 등의 생체 정보에 따른 데이터를 취득할 수 있다. 즉 표시 장치에 생체 인증용 센서를 내장시킬 수 있다. 표시 장치가 생체 인증용 센서를 내장함으로써, 표시 장치와는 별도로 생체 인증용 센서를 제공하는 경우에 비하여 전자 기기의 부품 수를 적게 할 수 있기 때문에, 전자 기기의 소형화 및 경량화가 가능하다.
- [0562] 또한 수광 디바이스를 터치 센서로서 사용하는 경우, 표시 장치는 수광 디바이스를 사용하여 대상물의 근접 또는 접촉을 검출할 수 있다.
- [0563] 도 31의 (A) 내지 (D)에 나타난 화소는 부화소(G), 부화소(B), 부화소(R), 및 부화소(PS)를 포함한다.
- [0564] 도 31의 (A)에 나타난 화소에는 스트라이프 배열이 적용되어 있다. 도 31의 (B)에 나타난 화소에는 매트릭스 배열이 적용되어 있다.

- [0565] 도 31의 (C) 및 (D)에는 하나의 화소가 2행 3열로 제공되는 예를 나타내었다. 위쪽 행(첫 번째 행)에는 3개의 부화소(부화소(G), 부화소(B), 부화소(R))가 제공되어 있다. 도 31의 (C)에서는 아래쪽 행(두 번째 행)에 3개의 부화소(PS)가 제공되어 있다. 한편, 도 31의 (D)에서는 아래쪽 행(두 번째 행)에 2개의 부화소(PS)가 제공되어 있다. 도 31의 (C)에 나타난 바와 같이, 위쪽 행과 아래쪽 행의 부화소의 배치를 일치시키는 구성으로 함으로써, 제조 공정에서 발생할 수 있는 먼지 등의 이물을 효율적으로 제거할 수 있다. 따라서 표시 품질이 높은 표시 장치를 제공할 수 있다. 또한 부화소의 레이아웃은 도 31의 (A) 내지 (D)의 구성에 한정되지 않는다.
- [0566] 부화소(R), 부화소(G), 및 부화소(B)는 각각 백색광을 방출하는 발광 디바이스를 포함한다. 부화소(R), 부화소(G), 및 부화소(B)에서는 대응하는 착색층이 상기 발광 디바이스와 중첩하여 제공된다.
- [0567] 부화소(PS)는 수광 디바이스를 포함한다. 부화소(PS)가 검출하는 광의 파장은 특별히 한정되지 않는다.
- [0568] 부화소(PS)에 포함되는 수광 디바이스는 가시광을 검출하는 것이 바람직하고, 예를 들어 청색, 자색, 청자색, 녹색, 황록색, 황색, 주황색, 및 적색 중 하나 또는 복수를 검출하는 것이 바람직하다. 또한 부화소(PS)에 포함되는 수광 디바이스는 적외광을 검출하여도 좋다.
- [0569] 도 31의 (E)에 나타난 표시 장치(1000)는 기관(351)과 기관(359) 사이에 수광 디바이스를 가지는 층(353), 기능층(355), 및 발광 디바이스를 가지는 층(357)을 포함한다.
- [0570] 기능층(355)은 수광 디바이스를 구동하는 회로 및 발광 디바이스를 구동하는 회로를 포함한다. 기능층(355)에는 예를 들어 스위치, 트랜지스터, 용량 소자, 저항 소자, 배선, 및 단자를 제공할 수 있다. 또한 발광 디바이스 및 수광 디바이스를 패시브 매트릭스 방식으로 구동하는 경우에는, 스위치 및 트랜지스터를 제공하지 않는 구성으로 하여도 좋다.
- [0571] 예를 들어 도 31의 (E)에 나타난 바와 같이 발광 디바이스를 가지는 층(357)에서 발광 디바이스가 방출한 광이 사람 눈 및 그 주변에 의하여 반사됨으로써, 수광 디바이스를 가지는 층(353)의 수광 디바이스가 그 반사광을 검출한다. 이에 의하여, 사람 눈의 주변, 표면, 또는 내부의 정보(예를 들어 눈 깜빡임 횟수, 안구의 움직임, 및 눈꺼풀의 움직임)를 검출할 수 있다.
- [0572] 또한 본 명세서 등에 개시된 절연체, 도전체, 및 반도체는 PVD(Physical Vapor Deposition)법 또는 CVD법으로 형성할 수 있다. PVD법으로서는 예를 들어 스퍼터링법, 저항 가열 증착법, 전자 빔 증착법, 및 PLD법 등이 있다. 또한 CVD법으로서는 플라즈마 CVD법, 열 CVD법 등을 들 수 있다. 특히 열 CVD법으로서는 예를 들어 MOCVD(Metal Organic Chemical Vapor Deposition)법, 및 ALD법이 있다.
- [0573] 열 CVD법은 플라즈마를 사용하지 않는 성막 방법이기 때문에 플라즈마 대미지로 인하여 결함이 생성되는 일이 없다는 이점을 가진다.
- [0574] 열 CVD법은 원료 가스와 산화제를 동시에 체임버 내에 공급하고, 체임버 내를 대기압 또는 감압하로 하고, 기관 근방 또는 기관 위에서 반응시켜 기관 위에 퇴적시킴으로써 성막을 수행하여도 좋다.
- [0575] 또한 ALD법에서는 체임버 내를 대기압 또는 감압하로 하고, 반응을 위한 원료 가스를 체임버에 순차적으로 도입하고, 그 가스 도입의 절차를 반복함으로써 성막을 수행하여도 좋다. 예를 들어 각 스위칭 밸브(고속 밸브라고도 부름)를 전환하여 2종류 이상의 원료 가스를 순차적으로 체임버에 공급하고, 복수 종류의 원료 가스가 섞이지 않도록, 제 1 원료 가스를 도입함과 동시에 또는 제 1 원료 가스를 도입한 후에 불활성 가스(예를 들어 아르곤 또는 질소) 등을 도입하고, 제 2 원료 가스를 도입한다. 또한 불활성 가스를 동시에 도입하는 경우에는, 불활성 가스는 캐리어 가스가 되고, 제 2 원료 가스를 도입할 때에도 불활성 가스를 동시에 도입하여도 좋다. 또한 불활성 가스를 도입하는 대신에, 진공 배기에 의하여 제 1 원료 가스를 배출한 후, 제 2 원료 가스를 도입하여도 좋다. 제 1 원료 가스가 기관의 표면에 흡착됨으로써 제 1 얇은 층이 성막되고, 나중에 도입되는 제 2 원료 가스와 제 1 얇은 층이 반응함으로써 제 1 얇은 층 위에 제 2 얇은 층이 적층되어 박막이 형성된다. 이 가스 도입의 절차를 제어하면서 원하는 두께가 될 때까지 여러 번 반복함으로써, 단차 피복성이 우수한 박막을 형성할 수 있다. 박막의 두께는 가스 도입의 절차를 반복하는 횟수에 의하여 조절할 수 있기 때문에, 막 두께를 정밀하게 조절할 수 있어, 미세한 FET를 제작하는 경우에 적합하다.
- [0576] MOCVD법 및 ALD법과 같은 열 CVD법은 앞에서 기재한 실시형태에 개시된 금속막, 반도체막, 또는 무기 절연막 등 다양한 막을 형성할 수 있으며, 예를 들어 In-Ga-Zn-O막을 성막하는 경우에는 트라이메틸인듐($\text{In}(\text{CH}_3)_3$), 트라이메틸갈륨($\text{Ga}(\text{CH}_3)_3$), 및 다이메틸아연($\text{Zn}(\text{CH}_3)_2$)을 사용한다. 또한 이들 조합에 한정되지 않고, 트라이메틸갈륨

대신에 트라이에틸갈륨($\text{Ga}(\text{C}_2\text{H}_5)_3$)을 사용할 수도 있고, 다이메틸아연 대신에 다이에틸아연($\text{Zn}(\text{C}_2\text{H}_5)_2$)을 사용할 수도 있다.

[0577] 예를 들어 ALD법을 이용하는 성막 장치에 의하여 산화 하프늄막을 형성하는 경우에는, 용매와 하프늄 전구체 화합물을 포함하는 액체(예를 들어 하프늄알콕사이드 및 테트라키스다이메틸아마이드하프늄(TDMAH, $\text{Hf}[\text{N}(\text{CH}_3)_2]_4$)과 같은 하프늄아마이드)를 기화시킨 원료 가스와, 산화제로서 오존(O_3)의 2종류의 가스를 사용한다. 또한 다른 재료로서는 예를 들어 테트라키스(에틸메틸아마이드)하프늄이 있다.

[0578] 예를 들어 ALD법을 이용하는 성막 장치에 의하여 산화 알루미늄막을 형성하는 경우에는, 용매와 알루미늄 전구체 화합물을 포함하는 액체(예를 들어 트라이메틸알루미늄(TMA, $\text{Al}(\text{CH}_3)_3$))를 기화시킨 원료 가스와, 산화제로서 H_2O 의 2종류의 가스를 사용한다. 또한 다른 재료로서는 예를 들어 트리스(다이메틸아마이드)알루미늄, 트리아이소부틸알루미늄, 및 알루미늄트리스(2,2,6,6-테트라메틸-3,5-헵테인다이오네이트)가 있다.

[0579] 예를 들어 ALD법을 이용하는 성막 장치에 의하여 산화 실리콘막을 형성하는 경우에는, 헥사클로로다이실레인을 피성막면에 흡착시키고 산화성 가스(예를 들어 O_2 및 일산화이질소)의 라디칼을 공급하여 흡착물과 반응시킨다.

[0580] 예를 들어 ALD법을 이용하는 성막 장치에 의하여 텅스텐막을 성막하는 경우에는, WF_6 가스와 B_2H_6 가스를 순차적으로 반복하여 도입함으로써 초기 텅스텐막을 형성한 다음, WF_6 가스와 H_2 가스를 순차적으로 반복하여 도입함으로써 텅스텐막을 형성한다. 또한 B_2H_6 가스 대신에 SiH_4 가스를 사용하여도 좋다.

[0581] 예를 들어 ALD법을 이용하는 성막 장치에 의하여 산화물 반도체막으로서 In-Ga-Zn-O막을 성막하는 경우에는 전구체(일반적으로는 예를 들어 금속 전구체 등이라고 불리는 경우가 있음)와 산화제(일반적으로는, 예를 들어 반응제 또는 비금속 전구체 등이라고 불리는 경우가 있음)의 도입을 순차적으로 반복함으로써 형성한다. 구체적으로는, 예를 들어 전구체인 $\text{In}(\text{CH}_3)_3$ 가스와 산화제인 O_3 가스를 도입하여 In-O층을 형성하고, 그 후 전구체인 $\text{Ga}(\text{CH}_3)_3$ 가스와 산화제인 O_3 가스를 도입하여 GaO층을 형성하고, 그 후 전구체인 $\text{Zn}(\text{CH}_3)_2$ 가스와 산화제인 O_3 가스를 도입하여 ZnO층을 형성한다. 또한 이들 층의 순서는 이 예에 한정되지 않는다. 또한 이들 가스를 사용하여 In-Ga-O층, In-Zn-O층, 또는 Ga-Zn-O층과 같은 혼합 산화물층을 형성하여도 좋다. 또한 O_3 가스 대신에 Ar과 같은 불활성 가스로 물을 버블링하여 얻어진 H_2O 가스를 사용하여도 좋지만 H를 포함하지 않는 O_3 가스를 사용하는 것이 더 바람직하다. 또한 $\text{In}(\text{CH}_3)_3$ 가스 대신에 $\text{In}(\text{C}_2\text{H}_5)_3$ 가스를 사용하여도 좋다. 또한 $\text{Ga}(\text{CH}_3)_3$ 가스 대신에 $\text{Ga}(\text{C}_2\text{H}_5)_3$ 가스를 사용하여도 좋다. 또한 $\text{Zn}(\text{CH}_3)_2$ 가스를 사용하여도 좋다.

[0582] 또한 본 발명의 일 형태의 전자 기기에 포함되는 표시부의 화면 비율(종횡비)은 특별히 한정되지 않는다. 예를 들어 표시부는 1:1(정방형), 4:3, 16:9, 16:10과 같은 다양한 화면 비율에 대응할 수 있다.

[0583] 또한 본 발명의 일 형태의 전자 기기에 포함되는 표시부의 형상은 특별히 한정되지 않는다. 예를 들어 표시부로서는 직사각형, 다각형(예를 들어 팔각형), 원형, 타원형과 같은 다양한 형상에 대응할 수 있다.

[0584] 또한 본 실시형태는 본 명세서에서 설명하는 다른 실시형태와 적절히 조합할 수 있다.

[0585] (실시형태 5)

[0586] 본 실시형태에서는 본 발명의 일 형태의 전자 기기에 적용할 수 있는 표시 모듈에 대하여 설명한다.

[0587] <표시 모듈의 구성예>

[0588] 먼저 본 발명의 일 형태의 전자 기기에 적용할 수 있는 표시 장치를 가지는 표시 모듈에 대하여 설명한다.

[0589] 도 32의 (A)에 표시 모듈(1280)의 사시도를 나타내었다. 표시 모듈(1280)은 표시 장치(1000)와 FPC(1290)를 가진다.

[0590] 표시 모듈(1280)은 기관(1291) 및 기관(1292)을 가진다. 표시 모듈(1280)은 표시부(1281)를 가진다. 표시부(1281)는 표시 모듈(1280)에서의 화상을 표시하는 영역이고, 후술하는 화소부(1284)에 제공되는 각 화소로부터의 광을 시인할 수 있는 영역이다.

[0591] 도 32의 (B)에 기관(1291) 측의 구성을 모식적으로 나타낸 사시도를 나타내었다. 기관(1291) 위에는 회로부

(1282)와, 회로부(1282) 위의 화소 회로부(1283)와, 화소 회로부(1283) 위의 화소부(1284)가 적층되어 있다. 또한 기판(1291) 위의 화소부(1284)와 중첩되지 않는 부분에 FPC(1290)와 접속하기 위한 단자부(1285)가 제공되어 있다. 단자부(1285)와 회로부(1282)는 복수의 배선으로 구성되는 배선부(1286)에 의하여 전기적으로 접속되어 있다.

[0592] 또한 화소부(1284) 및 화소 회로부(1283)는 예를 들어 상술한 화소층(PXAL)에 상당한다. 또한 회로부(1282)는 예를 들어 상술한 회로층(SICL)에 상당한다.

[0593] 화소부(1284)는 주기적으로 배열된 복수의 화소(1284a)를 가진다. 도 32의 (B)의 오른쪽에 하나의 화소(1284a)의 확대도를 나타내었다. 화소(1284a)는 발광색이 서로 다른 발광 디바이스(1430a), 발광 디바이스(1430b), 및 발광 디바이스(1430c)를 가진다. 또한 발광 디바이스(1430a), 발광 디바이스(1430b), 및 발광 디바이스(1430c)(예를 들어 상술한 발광 디바이스(150a), 발광 디바이스(150b), 및 발광 디바이스(150c)에 상당한다. 상술한 복수의 발광 디바이스는 도 32의 (B)에 나타난 바와 같이 스트라이프 배열로 배치하여도 좋다. 또한 델타 배열 및 펜타일 배열과 같은 다양한 배열 방법을 적용할 수 있다.

[0594] 화소 회로부(1283)는 주기적으로 배열된 복수의 화소 회로(1283a)를 가진다.

[0595] 하나의 화소 회로(1283a)는 하나의 화소(1284a)가 가지는 3개의 발광 디바이스의 발광을 제어하는 회로이다. 하나의 화소 회로(1283a)는 하나의 발광 디바이스의 발광을 제어하는 회로가 3개 제공되는 구성으로 하여도 좋다. 예를 들어, 화소 회로(1283a)는 하나의 발광 디바이스당 하나의 선택 트랜지스터와, 하나의 전류 제어용 트랜지스터(구동 트랜지스터)와, 용량 소자를 적어도 가지는 구성으로 할 수 있다. 이때 선택 트랜지스터의 게이트에는 게이트 신호가 입력되고, 소스 및 드레인 중 한쪽에는 소스 신호가 입력된다. 이로써 액티브 매트릭스형 표시 장치가 실현되어 있다.

[0596] 회로부(1282)는 화소 회로부(1283)의 각 화소 회로(1283a)를 구동하는 회로를 가진다. 예를 들어, 게이트선 구동 회로 및 소스선 구동 회로 중 한쪽 또는 양쪽을 가지는 것이 바람직하다. 이 이외에, 연산 회로, 메모리 회로, 및 전원 회로에서 선택된 하나 이상을 가져도 좋다.

[0597] FPC(1290)는 외부로부터 회로부(1282)에 비디오 신호 또는 전원 전위를 공급하기 위한 배선으로서 기능한다. 또한 FPC(1290) 위에 IC가 실장되어 있어도 좋다.

[0598] 표시 모듈(1280)은 화소부(1284)의 아래쪽에 화소 회로부(1283) 및 회로부(1282) 중 한쪽 또는 양쪽이 적층된 구성으로 할 수 있기 때문에, 표시부(1281)의 개구율(유효 표시 면적비)을 매우 높게 할 수 있다. 예를 들어 표시부(1281)의 개구율은 40% 이상 100% 미만, 바람직하게는 50% 이상 95% 이하, 더 바람직하게는 60% 이상 95% 이하로 할 수 있다. 또한 화소(1284a)를 매우 높은 밀도로 배치할 수 있고, 표시부(1281)의 정세도를 매우 높게 할 수 있다. 예를 들어 표시부(1281)에는 2000ppi 이상, 바람직하게는 3000ppi 이상, 더 바람직하게는 5000ppi 이상, 더욱 바람직하게는 6000ppi 이상이고, 20000ppi 이하 또는 30000ppi 이하의 정세도로 화소(1284a)가 배치되는 것이 바람직하다.

[0599] 이와 같은 표시 모듈(1280)은 매우 고정세하기 때문에, 헤드 마운트 디스플레이 등의 VR용 기기, 또는 안경형 AR용 기기에 적합하게 사용할 수 있다. 예를 들어 렌즈를 통하여 표시 모듈(1280)의 표시부를 시인하는 구성이어도, 표시 모듈(1280)은 정세도가 매우 높은 표시부(1281)를 가지기 때문에, 렌즈로 표시부가 확대되어도 화소가 시인되지 않고, 몰입감이 높은 표시를 수행할 수 있다. 또한 표시 모듈(1280)은 이에 한정되지 않고, 비교적 소형의 표시부를 가지는 전자 기기에 적합하게 사용할 수 있다. 예를 들어 손목시계 등의 장착형 전자 기기의 표시부에 적합하게 사용할 수 있다.

[0600] 또한 본 실시형태는 본 명세서에서 설명하는 다른 실시형태와 적절히 조합할 수 있다.

[0601] (실시형태 6)

[0602] 본 실시형태에서는 본 발명의 일 형태의 전자 기기로서 표시 장치가 적용된 전자 기기의 예에 대하여 설명한다.

[0603] 도 33의 (A) 및 (B)에는 헤드 마운트 디스플레이인 전자 기기(8300)의 외관을 나타내었다.

[0604] 전자 기기(8300)는 하우징(8301), 표시부(8302), 조작 버튼(8303), 및 밴드상 고정구(8304)를 가진다.

[0605] 조작 버튼(8303)은 전원 버튼 등으로서의 기능을 가진다. 또한 전자 기기(8300)는 조작 버튼(8303) 이외의 버튼을 가져도 좋다.

- [0606] 또한 도 33의 (C)에 나타난 바와 같이, 표시부(8302)와 사용자의 눈 위치 사이에 렌즈(8305)를 가져도 좋다. 렌즈(8305)에 의하여 사용자는 표시부(8302)를 확대하여 볼 수 있기 때문에 임장감이 더 높아진다. 이때 도 33의 (C)에 나타난 바와 같이 시도(視度) 조절을 위하여 렌즈의 위치를 변화시키는 다이얼(8306)을 가져도 좋다.
- [0607] 표시부(8302)로서는 예를 들어 정세도가 매우 높은 표시 장치를 사용하는 것이 바람직하다. 표시부(8302)에 정세도가 높은 표시 장치를 사용함으로써, 도 33의 (C)와 같이 렌즈(8305)를 사용하여 확대하여도, 사용자에게 화소가 시인되지 않고, 현실감이 더 높은 영상을 표시할 수 있다.
- [0608] 도 33의 (A) 내지 (C)에는 1장의 표시부(8302)를 가지는 경우의 예를 나타내었다. 이와 같은 구성으로 함으로써 부품 수를 삭감할 수 있다.
- [0609] 표시부(8302)는 좌우 2개의 영역에 각각 오른쪽 눈용 화상과 왼쪽 눈용 화상의 2개의 화상을 나란히 표시할 수 있다. 이로써, 양안 시차를 사용한 입체 영상을 표시할 수 있다.
- [0610] 또한 표시부(8302)의 전역에 걸쳐, 양쪽 눈으로 시인 가능한 하나의 화상을 표시하여도 좋다. 이로써, 시야의 양단에 걸쳐 파노라마 영상을 표시할 수 있게 되어 현실감이 높아진다.
- [0611] 여기서 전자 기기(8300)는 예를 들어 사용자의 머리 크기 및 눈 위치에서 선택된 하나 이상에 따라 표시부(8302)의 곡률을 적절한 값으로 변화시키는 기구를 가지는 것이 바람직하다. 예를 들어, 표시부(8302)의 곡률을 조정하기 위한 다이얼(8307)을 조작함으로써, 사용자가 스스로 표시부(8302)의 곡률을 조정하여도 좋다. 또는 사용자의 머리 크기 또는 눈 위치를 검출하는 센서(예를 들어 카메라, 접촉식 센서, 및 비접촉식 센서)를 하우징(8301)에 제공하고, 센서의 검출 데이터에 기초하여 표시부(8302)의 곡률을 조정하는 기구가 포함되어도 좋다.
- [0612] 또한 렌즈(8305)를 사용하는 경우에는, 표시부(8302)의 곡률과 동기하여 렌즈(8305)의 위치 및 각도를 조정하는 기구가 포함되는 것이 바람직하다. 또는 다이얼(8306)이 렌즈의 각도를 조정하는 기능을 가져도 좋다.
- [0613] 도 33의 (E) 및 (F)에는 표시부(8302)의 곡률을 제어하는 구동부(8308)가 포함되는 예를 나타내었다. 구동부(8308)는 표시부(8302)의 적어도 일부에 고정되어 있다. 구동부(8308)는 표시부(8302)에 고정되는 부분이 변형 또는 이동함으로써, 표시부(8302)를 변형시키는 기능을 가진다.
- [0614] 도 33의 (E)에는 머리가 비교적 큰 사용자(8310)가 하우징(8301)을 착용한 경우의 모식도를 도시하였다. 이때 표시부(8302)의 형상은 곡률이 비교적 작게(곡률 반경이 크게) 되도록 구동부(8308)에 의하여 조정된다.
- [0615] 한편 도 33의 (F)에는 사용자(8310)에 비하여 머리가 작은 사용자(8311)가 하우징(8301)을 착용한 경우를 나타내었다. 또한 사용자(8311)는 사용자(8310)에 비하여 양쪽 눈 사이의 간격이 좁다. 이때 표시부(8302)의 형상은 표시부(8302)의 곡률이 크게(곡률 반경이 작게) 되도록 구동부(8308)에 의하여 조정된다. 도 33의 (F)에서는 도 33의 (E)에서의 표시부(8302)의 위치 및 형상을 파선으로 나타내었다.
- [0616] 이와 같이, 전자 기기(8300)는 표시부(8302)의 곡률을 조정하는 기구를 가짐으로써 남녀노소 다양한 사용자에게 최적의 표시를 제공할 수 있다.
- [0617] 또한 표시부(8302)에 표시하는 콘텐츠에 따라 표시부(8302)의 곡률을 변화시킴으로써 사용자가 높은 임장감을 느끼게 할 수도 있다. 예를 들어 표시부(8302)의 곡률을 진동시킴으로써 흔들림을 표현할 수 있다. 이와 같이, 콘텐츠 내의 장면에 맞추어 다양한 연출을 할 수 있고, 사용자에게 새로운 체험을 제공할 수 있다. 또한 이때 하우징(8301)에 제공된 진동 모듈과 연동시킴으로써, 임장감이 더 높은 표시가 가능해진다.
- [0618] 또한 전자 기기(8300)는 도 33의 (D)에 나타난 바와 같이 2개의 표시부(8302)를 가져도 좋다.
- [0619] 2개의 표시부(8302)를 가짐으로써, 사용자는 한쪽 눈마다 하나의 표시부를 볼 수 있다. 이로써, 시차를 사용한 3차원 표시를 수행하는 경우에도 높은 해상도의 영상을 표시할 수 있다. 또한 표시부(8302)는 사용자 눈을 대략 중심으로 한 원호 형상으로 만곡되어 있다. 이로써, 사용자의 눈으로부터 표시부의 표시면까지의 거리가 일정하게 되므로, 사용자는 더 자연스러운 영상을 볼 수 있다. 또한 표시부로부터의 광의 휘도 및 색도가 보는 각도에 따라 변화되는 경우에도, 표시부의 표시면의 법선 방향으로 사용자의 눈이 위치하기 때문에 실질적으로 그 영향을 무시할 수 있어, 더 현실감이 있는 영상을 표시할 수 있다.
- [0620] 도 34의 (A) 내지 (C)는 도 33의 (A) 내지 (D) 각각에 나타난 전자 기기(8300)와 다른 전자 기기(8300)의 외관을 나타낸 도면이다. 구체적으로는 예를 들어 도 34의 (A) 내지 (C)는 머리에 장착하는 고정구(8304a)를 가지

는 점, 한 쌍의 렌즈(8305)를 가지는 점 등에서 도 33의 (A) 내지 (D)와 다르다.

- [0621] 사용자는 렌즈(8305)를 통하여 표시부(8302)의 표시를 시인할 수 있다. 또한 표시부(8302)를 만족시켜 배치하면, 사용자는 높은 현장감을 느낄 수 있어 바람직하다. 또한 표시부(8302)의 상이한 영역에 표시된 다른 화상을 렌즈(8305)를 통하여 시인함으로써 시차를 사용한 3차원 표시를 할 수도 있다. 또한 하나의 표시부(8302)를 제공하는 구성에 한정되지 않고, 2개의 표시부(8302)를 제공하여 사용자의 한쪽 눈마다 하나의 표시부를 배치하여도 좋다.
- [0622] 또한 표시부(8302)에는 예를 들어 정세도가 매우 높은 표시 장치를 사용하는 것이 바람직하다. 표시부(8302)에 정세도가 높은 표시 장치를 사용함으로써, 도 34의 (C)와 같이 렌즈(8305)를 사용하여 확대하여도, 사용자에게 화소가 시인되지 않고, 현실감이 더 높은 영상을 표시할 수 있다.
- [0623] 또한 본 발명의 일 형태의 전자 기기인 헤드 마운트 디스플레이는 도 34의 (D)에 나타난 안경형 헤드 마운트 디스플레이인 전자 기기(8200)의 구성이어도 좋다.
- [0624] 전자 기기(8200)는 장착부(8201), 렌즈(8202), 본체(8203), 표시부(8204), 케이블(8205) 등을 포함한다. 또한 장착부(8201)에는 배터리(8206)가 내장된다.
- [0625] 케이블(8205)은 배터리(8206)로부터 본체(8203)에 전력을 공급한다. 본체(8203)는 무선 수신기를 포함하고, 수신한 영상 정보를 표시부(8204)에 표시시킬 수 있다. 또한 본체(8203)는 카메라를 포함하고, 사용자의 안구 또는 눈꺼풀의 움직임의 정보를 입력 수단으로서 사용할 수 있다.
- [0626] 또한 장착부(8201)는 사용자와 접촉되는 위치에 사용자의 안구의 움직임에 따라 흐르는 전류를 검지할 수 있는 복수의 전극이 제공되고 시선을 인식하는 기능을 가져도 좋다. 또한 상기 전극을 흐르는 전류에 의하여 사용자의 맥박을 모니터링하는 기능을 가져도 좋다. 또한 장착부(8201)는 온도 센서, 압력 센서, 및 가속도 센서 등의 각종 센서를 가져도 좋고, 사용자의 생체 정보를 표시부(8204)에 표시하는 기능, 사용자의 머리 움직임에 맞추어 표시부(8204)에 표시되는 영상을 변화시키는 기능 등을 가져도 좋다.
- [0627] 도 35의 (A) 내지 (C)는 도 33의 (A) 내지 (D) 및 도 34의 (A) 내지 (C) 각각에 나타난 전자 기기(8300), 도 34의 (D)에 나타난 전자 기기(8200)와 다른 전자 기기(8750)의 외관을 나타낸 도면이다.
- [0628] 도 35의 (A)는 전자 기기(8750)의 정면, 상면, 및 왼쪽 측면을 나타낸 사시도이고, 도 35의 (B) 및 (C)는 전자 기기(8750)의 배면, 저면, 및 오른쪽 측면을 나타낸 사시도이다.
- [0629] 전자 기기(8750)는 한 쌍의 표시 장치(8751), 하우징(8752), 한 쌍의 장착부(8754), 완충 부재(8755), 한 쌍의 렌즈(8756) 등을 가진다. 한 쌍의 표시 장치(8751)는 하우징(8752)의 내부에서 렌즈(8756)를 통하여 시인할 수 있는 위치에 각각 제공되어 있다.
- [0630] 여기서 한 쌍의 표시 장치(8751) 중 한쪽은 도 13에 나타난 표시 장치(DSP) 등에 대응한다. 또한 도시하지 않았지만, 도 35의 (A) 내지 (C)에 나타난 전자 기기(8750)는 앞의 실시형태에서 설명한 처리부를 가지는 전자 부품(예를 들어 도 13에 나타난 기능 회로 영역(MFNC) 및 구동 회로 영역(DRV)에 포함되는 회로)을 가진다. 또한 도시하지 않았지만, 도 35의 (A) 내지 (C)에 나타난 전자 기기(8750)는 카메라(예를 들어 도 13에 나타난 센서(PDA) 등)를 가진다. 상기 카메라는 사용자 눈 및 그 근방을 촬상할 수 있다. 또한 도시하지 않았지만, 도 35의 (A) 내지 (C)에 나타난 전자 기기(8750)에서는 움직임 검출부, 오디오, 제어부, 통신부, 및 배터리를 하우징(8752) 내에 가진다.
- [0631] 전자 기기(8750)는 VR용 전자 기기이다. 전자 기기(8750)를 장착한 사용자는 렌즈(8756)를 통하여 표시 장치(8751)에 표시되는 화상을 시인할 수 있다. 또한 한 쌍의 표시 장치(8751)에 서로 다른 화상을 표시함으로써, 시차를 사용한 3차원 표시를 수행할 수도 있다.
- [0632] 또한 하우징(8752)의 배면 측에는 입력 단자(8757)와 출력 단자(8758)가 제공되어 있다. 입력 단자(8757)에는 영상 출력 기기로부터의 영상 신호, 또는 하우징(8752) 내에 제공되는 배터리를 충전하기 위한 전력 등을 공급하는 케이블을 접속할 수 있다. 출력 단자(8758)로서는 예를 들어 음성 출력 단자로서 기능하고, 이어폰 또는 헤드폰이 접속될 수 있다.
- [0633] 또한 하우징(8752)은 렌즈(8756) 및 표시 장치(8751)가 사용자의 눈의 위치에 따라 최적의 위치에 배치되도록, 이들의 좌우의 위치를 조정할 수 있는 기구를 가지는 것이 바람직하다. 또한 렌즈(8756)와 표시 장치(8751) 사이의 거리를 변경함으로써 초점을 조정하는 기구를 가지는 것이 바람직하다.

- [0634] 상기 카메라, 표시 장치(8751), 및 상기 전자 부품을 사용함으로써, 전자 기기(8750)는 전자 기기(8750)의 사용자의 상태를 추정하고, 추정된 사용자의 상태에 관한 정보를 표시 장치(8751)에 표시할 수 있다. 또는 네트워크를 통하여 전자 기기(8750)와 접속된 전자 기기의 사용자의 상태에 관한 정보를 표시 장치(8751)에 표시할 수 있다.
- [0635] 완충 부재(8755)는 사용자의 얼굴(예를 들어 이마 및 뺨)에 접촉되는 부분이다. 완충 부재(8755)가 사용자의 얼굴과 밀착되면, 광 누설을 방지할 수 있기 때문에, 몰입감을 더 높일 수 있다. 사용자가 전자 기기(8750)를 장착한 경우에 완충 부재(8755)가 사용자의 얼굴에 밀착되도록, 완충 부재(8755)에는 부드러운 소재를 사용하는 것이 바람직하다. 예를 들어 고무, 실리콘(silicone) 고무, 우레탄, 및 스펀지 등의 소재를 사용할 수 있다. 또한 스펀지의 표면을 천 또는 피혁(예를 들어 천연 피혁 및 합성 피혁)으로 덮은 것을 사용하면, 사용자의 얼굴과 완충 부재(8755) 사이에 틈이 생기기 어렵기 때문에, 광 누설을 적절하게 방지할 수 있다. 또한 이와 같은 소재를 사용하면, 촉감이 좋고, 추운 계절 등에 장착한 경우에 사용자가 차갑다고 느끼지 않기 때문에 바람직하다. 완충 부재(8755) 또는 장착부(8754) 등, 사용자의 피부에 접촉되는 부재를 탈착 가능한 구성으로 하면, 클리닝 또는 교환이 용이해지기 때문에 바람직하다.
- [0636] 본 실시형태의 전자 기기는 이어폰(8754A)을 더 가져도 좋다. 이어폰(8754A)은 통신부(미도시)를 가지고, 무선 통신 기능을 가진다. 이어폰(8754A)은 무선 통신 기능에 의하여 음성 데이터를 출력할 수 있다. 또한 이어폰(8754A)은 골전도 이어폰으로서 기능하는 진동 기구를 가져도 좋다.
- [0637] 또한 이어폰(8754A)은 도 35의 (C)에 도시된 이어폰(8754B)과 같이, 장착부(8754)에 직접 또는 유선으로 접속되어 있는 구성으로 할 수 있다. 또한 이어폰(8754B) 및 장착부(8754)는 마그넷을 가져도 좋다. 이에 의하여, 이어폰(8754B)을 장착부(8754)에 자력으로 고정할 수 있고, 수납하기 용이해지기 때문에 바람직하다.
- [0638] 이어폰(8754A)은 센서부를 가져도 좋다. 상기 센서부를 사용하여 상기 전자 기기의 사용자의 상태를 추정할 수 있다.
- [0639] 또한 본 발명의 일 형태의 전자 기기는 상술한 구성에 중 어느 하나에 더하여 안테나, 배터리, 카메라, 스피커, 마이크로폰, 터치 센서, 및 조작 버튼에서 선택된 하나 이상을 가져도 좋다.
- [0640] 본 발명의 일 형태인 전자 기기는 이차 전지를 가져도 좋고, 비접촉 전력 전송(傳送)을 사용하여 이차 전지를 충전할 수 있는 것이 바람직하다.
- [0641] 이차 전지로서는 예를 들어 리튬 이온 이차 전지(예를 들어 겔상 전해질을 사용하는 리튬 폴리머 전지(리튬 이온 폴리머 전지)), 니켈 수소 전지, 니켈 카드뮴 전지, 유기 라디칼 전지, 납 축전지, 공기 이차 전지, 니켈 아연 전지, 및 은 아연 전지가 있다.
- [0642] 본 발명의 일 형태의 전자 기기는 안테나를 가져도 좋다. 안테나로 신호를 수신함으로써, 표시부에 영상 및 정보의 표시를 할 수 있다. 또한 전자 기기가 안테나 및 이차 전지를 가지는 경우, 안테나를 비접촉 전력 전송에 사용하여도 좋다.
- [0643] 본 발명의 일 형태의 전자 기기의 표시부에는 예를 들어 풀 하이비전, 4K2K, 8K4K, 16K8K, 또는 그 이상의 해상도를 가지는 영상을 표시할 수 있다.
- [0644] 또한 본 실시형태는 본 명세서에서 설명하는 다른 실시형태와 적절히 조합할 수 있다.

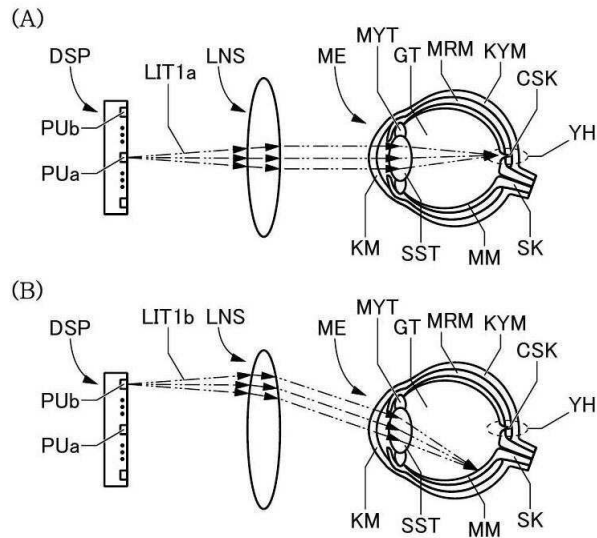
부호의 설명

- [0645] DSP: 표시 장치, DSP_L: 표시 장치, DSP_R: 표시 장치, PUa: 화소 회로, PUB: 화소 회로, LNS: 렌즈, BW: 버스 배선, ME: 눈, YH: 황반, CSK: 중심와, MM: 망막, MK: 혈관, DIM: 표시 화상, TIM: 촬상 화상, WK: 테두리, WD: 영역, VCL: 이동체, HDL: 핸들, PIL: 필터, S61: 단계, S62: 단계, S63: 단계, S64: 단계, S71: 단계, S72: 단계, PXAL: 화소층, LINL: 배선층, SICL: 회로층, MFNC: 기능 회로 영역, DRV: 구동 회로 영역, DRV1: 구동 회로 영역, DRV2: 구동 회로 영역, BS: 기판, DIS: 표시부, SIC: 회로부, PDA: 센서, PU: 회로, PX: 회로, PD: 회로, SL: 배선, GL: 배선, CL: 배선, TXL: 배선, POL: 배선, SNCL: 배선, BSL: 버스 배선, ALP: 어레이부, ILD: 회로, WLD: 회로, XLD: 회로, AFP: 회로, MP: 회로, MP[1,1]: 회로, MP[m,1]: 회로, MP[1,n]: 회로, MP[m,n]: 회로, MC: 회로, MCr: 회로, HC: 회로, HCr: 회로, ACTF[1]: 회로, ACTF[j]: 회로, ACTF[n]: 회로, M1: 트랜지스터, M2: 트랜지스터, M3: 트랜지스터, M4: 트랜지스터, M1r: 트랜지스터, M2r: 트랜지스터, M3r: 트랜지스터, M4r: 트랜지스터, C1: 용량 소자, C1r: 용량 소자, n1: 노드, n1r: 노드, WL: 배선, WL[1]:

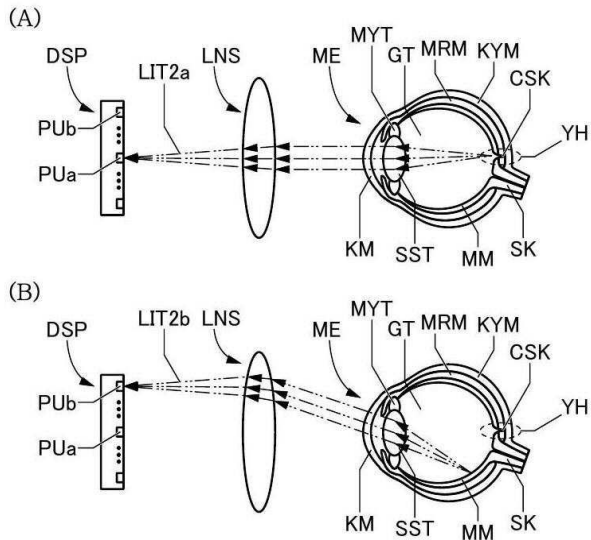
배선, WL[i]: 배선, WL[m]: 배선, WX1L: 배선, WX1L[1]: 배선, WX1L[i]: 배선, WX1L[m]: 배선, X2L: 배선, X2L[1]: 배선, X2L[i]: 배선, X2L[m]: 배선, OL: 배선, OL[1]: 배선, OL[j]: 배선, OL[n]: 배선, OLB: 배선, OLB[1]: 배선, OLB[j]: 배선, OLB[n]: 배선, ZL[1]: 배선, ZL[j]: 배선, ZL[n]: 배선, VE: 배선, VE_r: 배선, GL1: 배선, GL2: 배선, GL3: 배선, ANO: 배선, VCOM: 배선, VO: 배선, EML: 층, OSL: 층, 10R: 발광 디바이스, 10G: 발광 디바이스, 10B: 발광 디바이스, 10LS: 발광 디바이스, 10PS: 수광 디바이스, 11: 기관, 12: 기관, 13: 지지판, 15: 보호 부재, 16: 층, 19: 화소 영역, 20: 구동 회로부, 22: 프레임 메모리, 50: 전자 기기, 51_L: 광학계, 51_R: 광학계, 52: 화상 처리부, 53: 움직임 검출부, 54: 오디오, 55: 카메라, 56: 제어부, 57: 통신부, 58: 배터리, 61: 소스 드라이버 회로, 62: 디지털 아날로그 변환 회로, 63: 게이트 드라이버 회로, 64: 레벨 시프터, 65: 센서 행 드라이버 회로, 66: 센서 열 드라이버 회로, 67: 버퍼용 메모리, 71: 기억 장치, 72: GPU, 72a: 보정 회로, 72b: 컨버터, 73: EL 보정 회로, 74: 타이밍 컨트롤러, 75: CPU, 76: 센서 컨트롤러, 77: 전원 회로, 85R: 정공 주입층, 85G: 정공 주입층, 85B: 정공 주입층, 86R: 정공 수송층, 86G: 정공 수송층, 86B: 정공 수송층, 86PD: 정공 수송층, 87R: 발광층, 87G: 발광층, 87B: 발광층, 88R: 전자 수송층, 88G: 전자 수송층, 88B: 전자 수송층, 88PD: 전자 수송층, 89: 공통층, 90: 수광층, 91: 보호층, 92: 절연층, 102: 기관, 111: 절연체, 111a: 절연체, 111b: 절연체, 112: 절연체, 113: 절연체, 113a: 절연체, 113b: 절연체, 113c: 절연체, 118: 희생층, 119: 희생층, 121a: 도전체, 121b: 도전체, 121c: 도전체, 121CM: 도전체, 121B: 도전체, 121G: 도전체, 121R: 도전체, 121PD: 도전체, 122a: 도전체, 122b: 도전체, 122c: 도전체, 123: 도전체, 123CM: 영역, 141a: EL층, 141b: EL층, 141c: EL층, 142: EL층, 150a: 발광 디바이스, 150b: 발광 디바이스, 150c: 발광 디바이스, 150B: 발광 디바이스, 150G: 발광 디바이스, 150R: 발광 디바이스, 150IR: 발광 디바이스, 160: 수광 디바이스, 162: 절연체, 163: 수지층, 164: 접착층, 165: 접착층, 166a: 착색층, 166b: 착색층, 166c: 착색층, 170A: 화소, 170B: 화소, 180: 화소, 180a: 부화소, 180b: 부화소, 180c: 부화소, 180d: 부화소, 200: 트랜지스터, 202: 절연체, 210: 기관, 214: 절연체, 216: 도전체, 220: 절연체, 222: 절연체, 224: 절연체, 226: 절연체, 228: 도전체, 230: 도전체, 250: 절연체, 300: 트랜지스터, 310: 기관, 312: 소자 분리층, 313: 반도체 영역, 314a: 저저항 영역, 314b: 저저항 영역, 315: 절연체, 316: 도전체, 317: 절연체, 320: 절연체, 322: 절연체, 324: 절연체, 326: 절연체, 328: 도전체, 330: 도전체, 350: 절연체, 351: 기관, 352: 절연체, 353: 층, 354: 절연체, 355: 기능층, 356: 도전체, 357: 층, 359: 기관, 360: 절연체, 362: 절연체, 364: 절연체, 366: 도전체, 370: 절연체, 372: 절연체, 376: 도전체, 380: 절연체, 400: 화소 회로, 400A: 화소 회로, 400B: 화소 회로, 400C: 화소 회로, 400D: 화소 회로, 400E: 화소 회로, 400F: 화소 회로, 400G: 화소 회로, 400H: 화소 회로, 410: 구동 회로, 500: 트랜지스터, 500A: 트랜지스터, 500B: 트랜지스터, 500C: 트랜지스터, 500D: 트랜지스터, 501: 기관, 512: 절연체, 514: 절연체, 540: 도전체, 576: 절연체, 581: 절연체, 600: 용량 소자, 600A: 용량 소자, 1000: 표시 장치, 1280: 표시 모듈, 1281: 표시부, 1290: FPC, 1282: 회로부, 1283: 화소 회로부, 1283a: 화소 회로, 1284: 화소부, 1284a: 화소, 1285: 단자부, 1286: 배선부, 1291: 기관, 1292: 기관, 1430a: 발광 디바이스, 1430b: 발광 디바이스, 1430c: 발광 디바이스, 2000: 연산 회로, 4400a: 발광 유닛, 4400b: 발광 유닛, 4411: 발광층, 4412: 발광층, 4413: 발광층, 4420: 층, 4420-1: 층, 4420-2: 층, 4430: 층, 4430-1: 층, 4430-2: 층, 4440: 중간층, 8200: 전자 기기, 8201: 장착부, 8202: 렌즈, 8203: 본체, 8204: 표시부, 8205: 케이블, 8206: 배터리, 8300: 전자 기기, 8301: 하우징, 8302: 표시부, 8303: 조작 버튼, 8304: 고정구, 8304a: 고정구, 8305: 렌즈, 8306: 다이얼, 8307: 다이얼, 8308: 구동부, 8310: 사용자, 8311: 사용자, 8750: 전자 기기, 8751: 표시 장치, 8752: 하우징, 8754: 장착부, 8754A: 이어폰, 8754B: 이어폰, 8756: 렌즈, 8757: 입력 단자, 8758: 출력 단자

도면

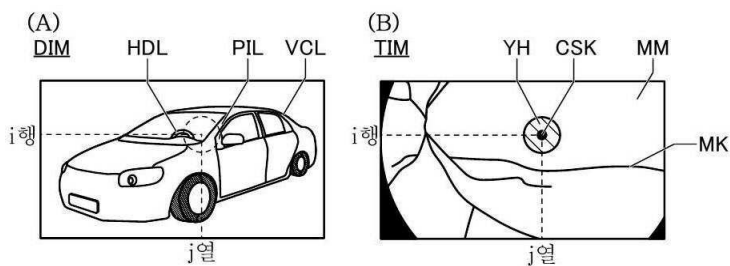
도면1



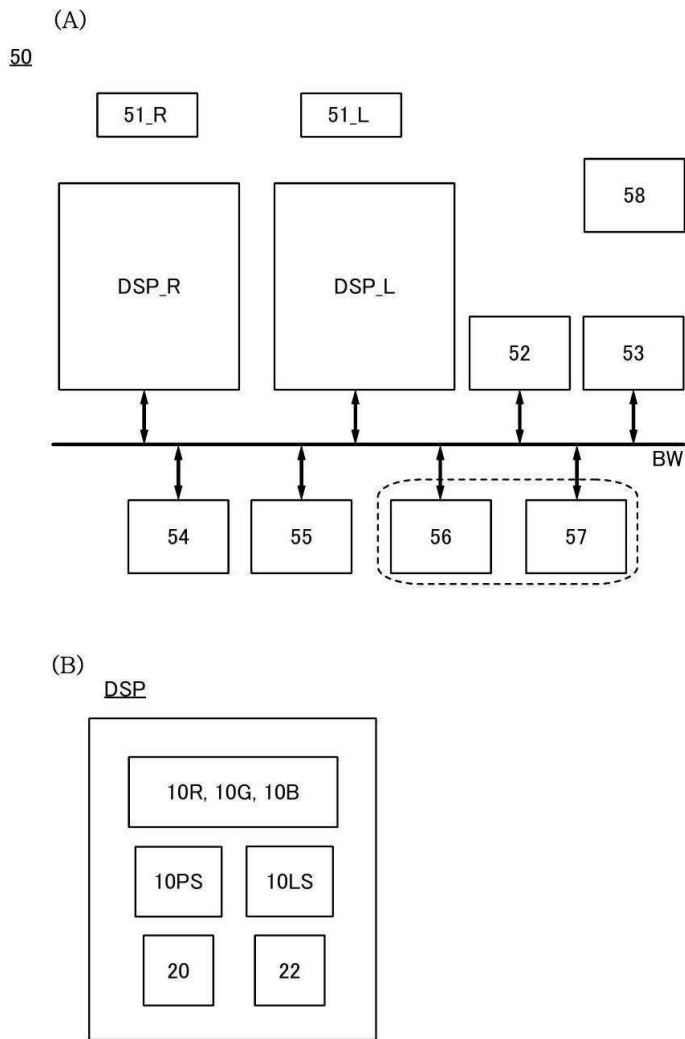
도면2



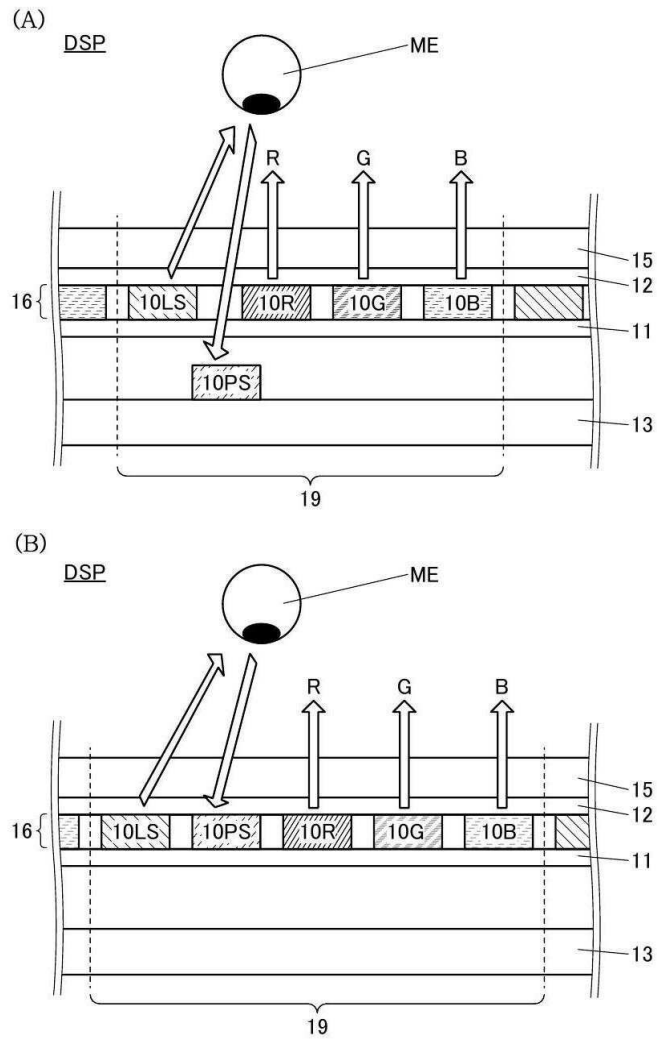
도면3



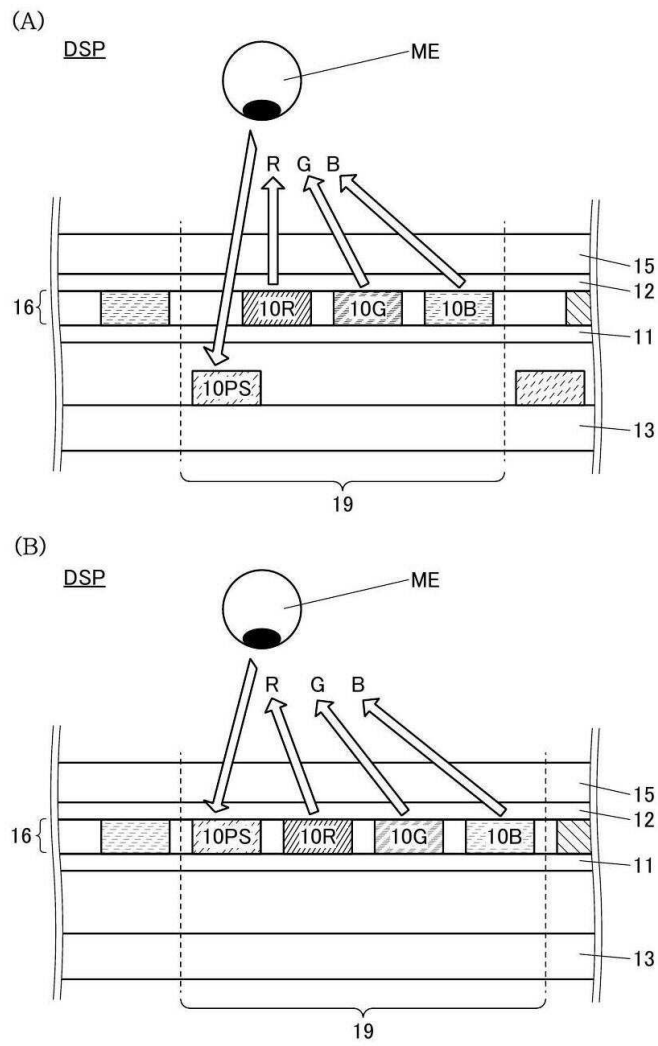
도면4



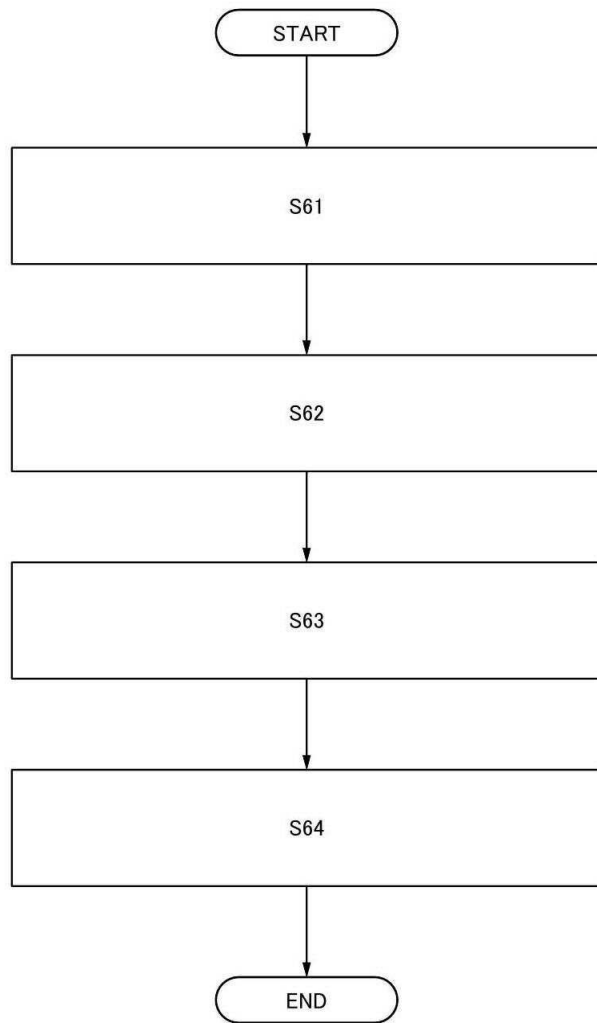
도면5



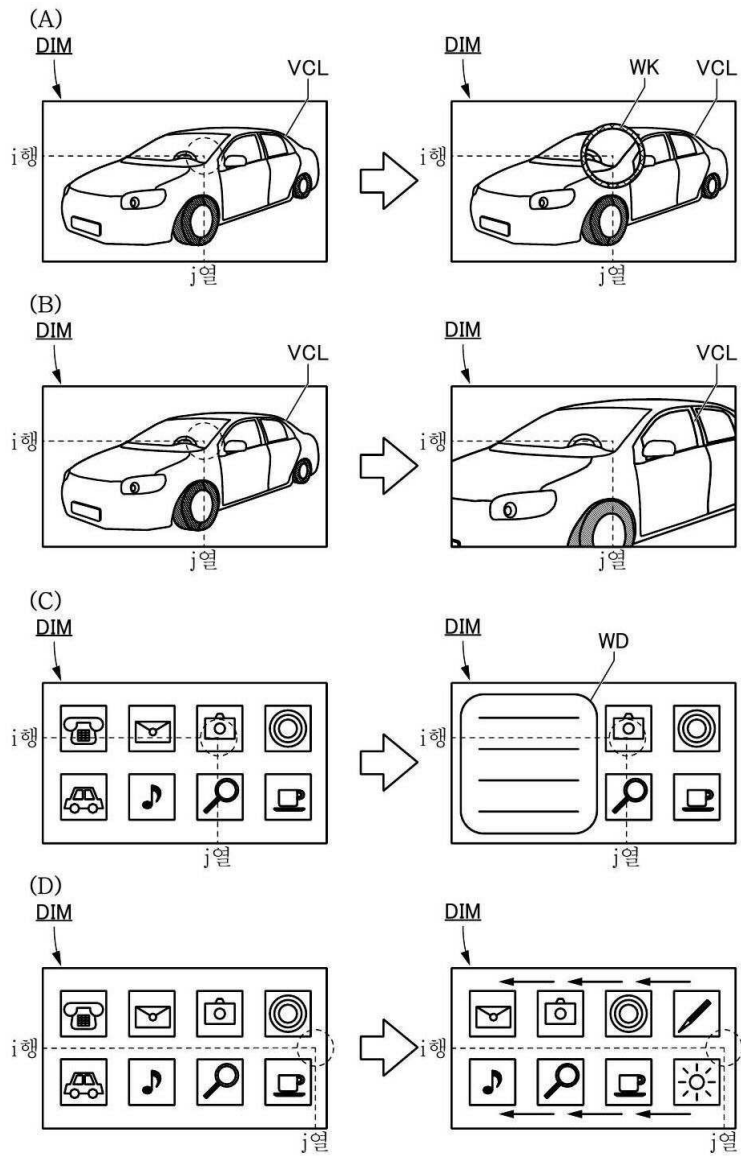
도면6



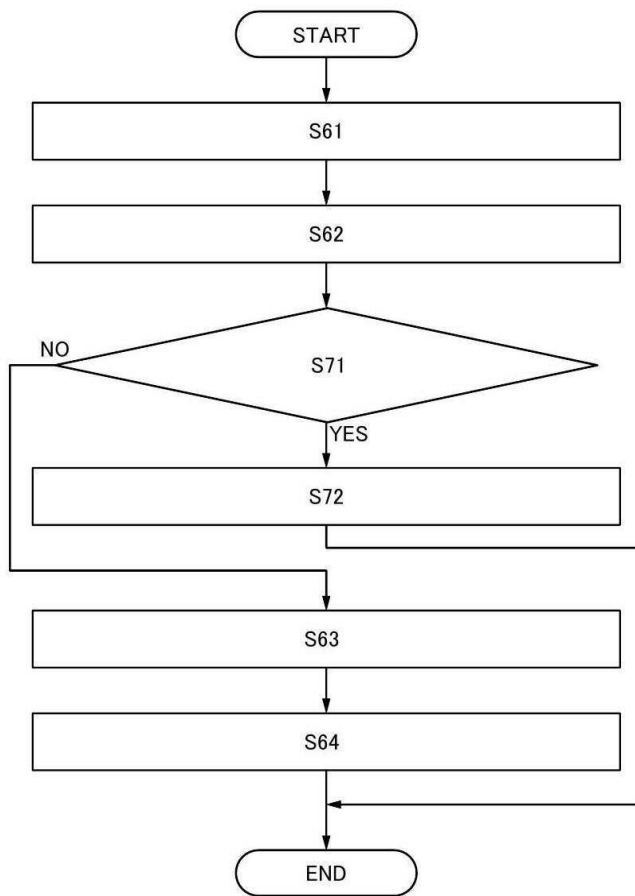
도면7



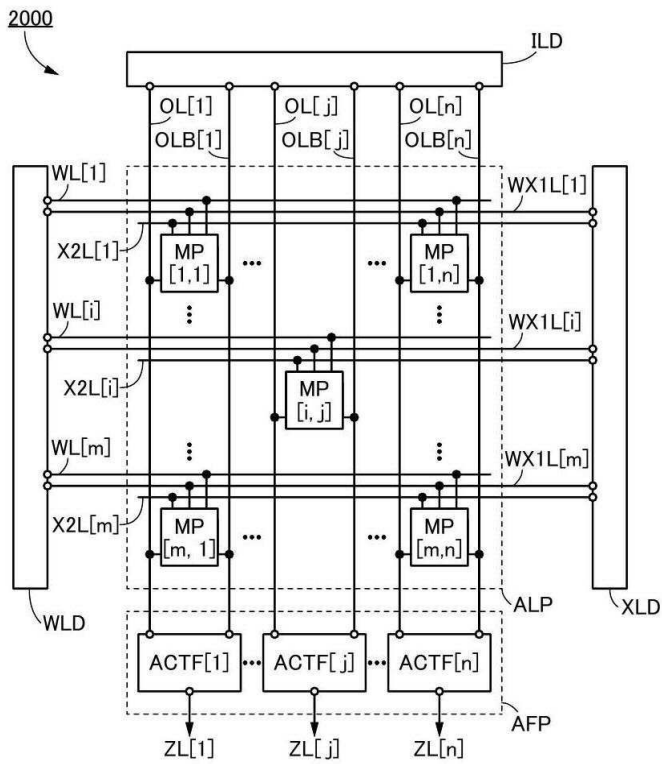
도면8



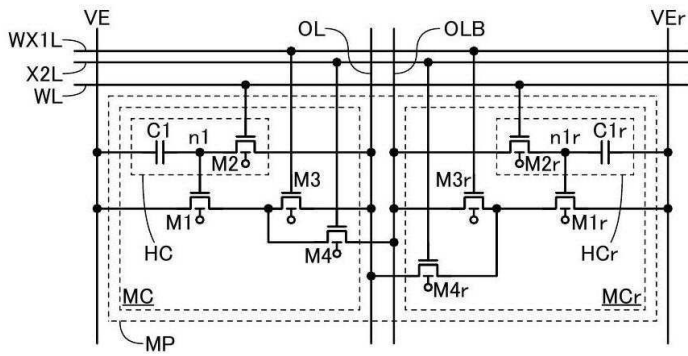
도면9



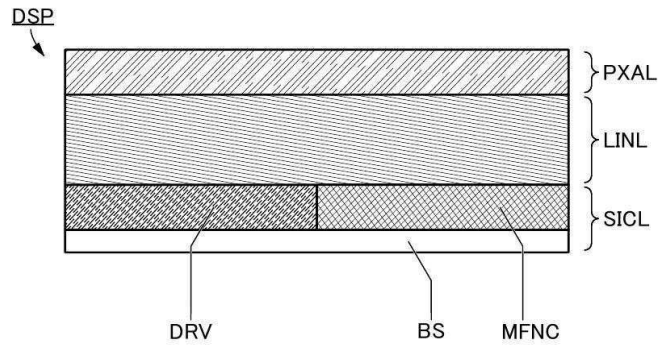
도면10



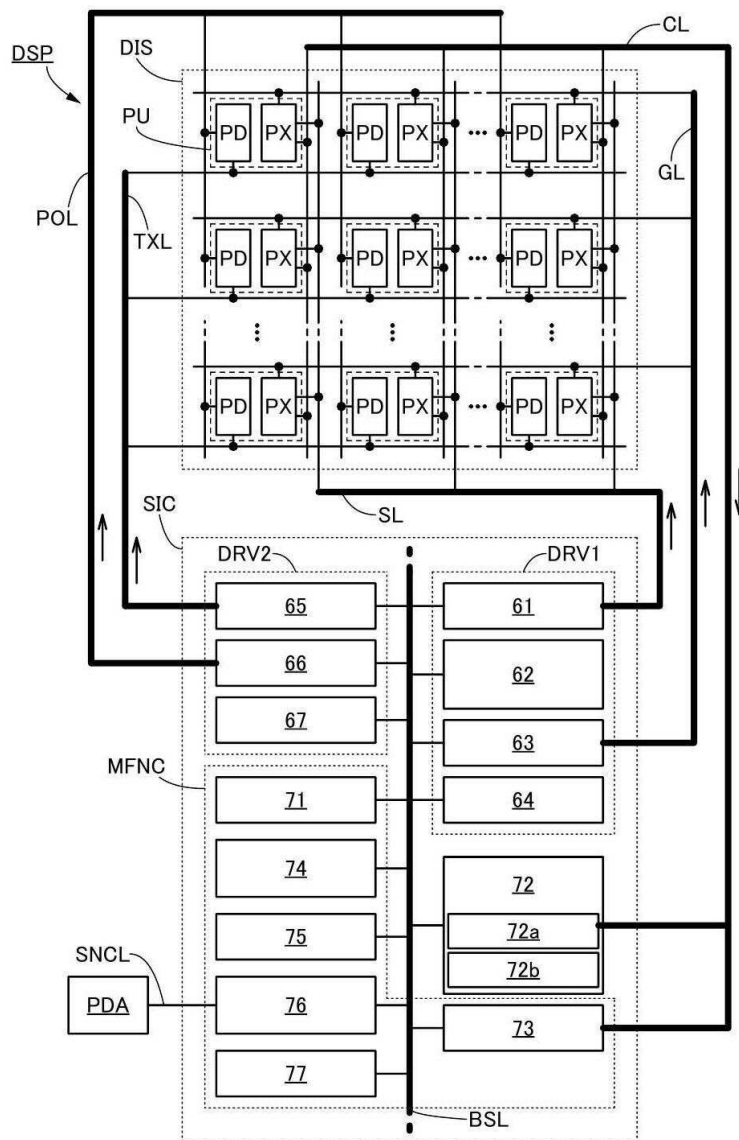
도면11



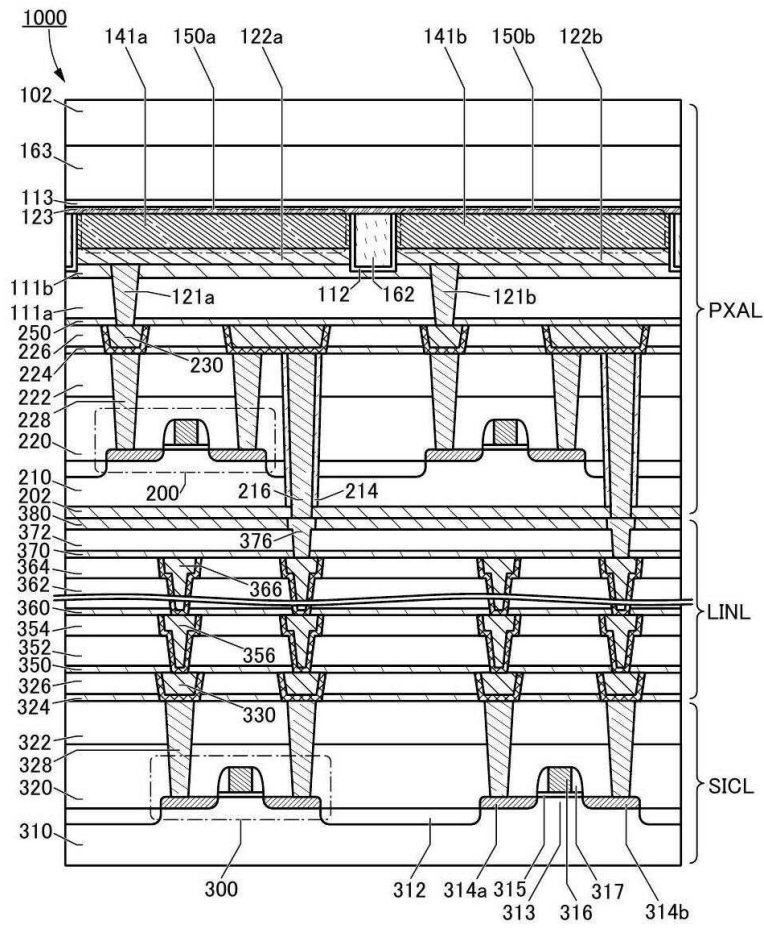
도면12



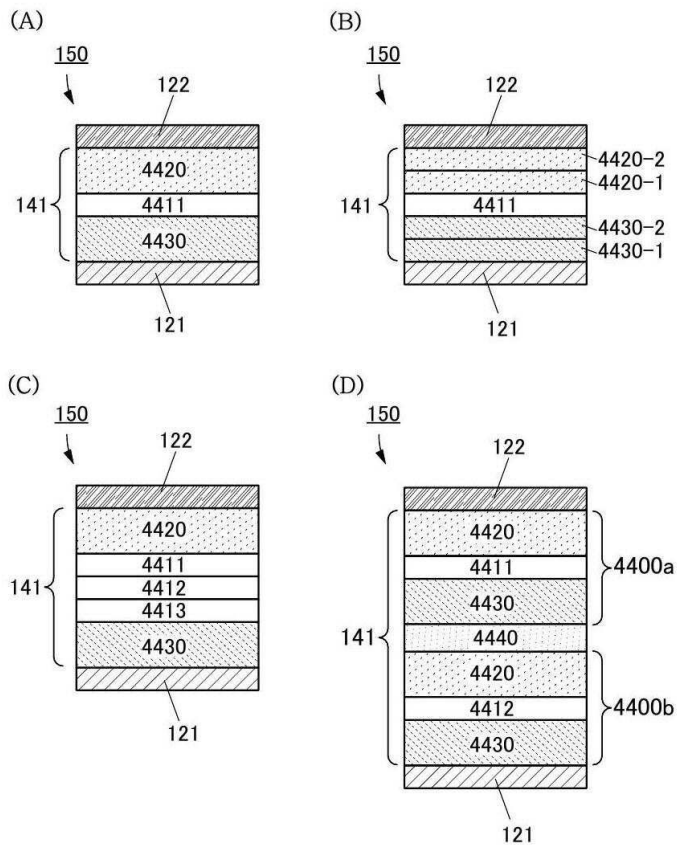
도면13



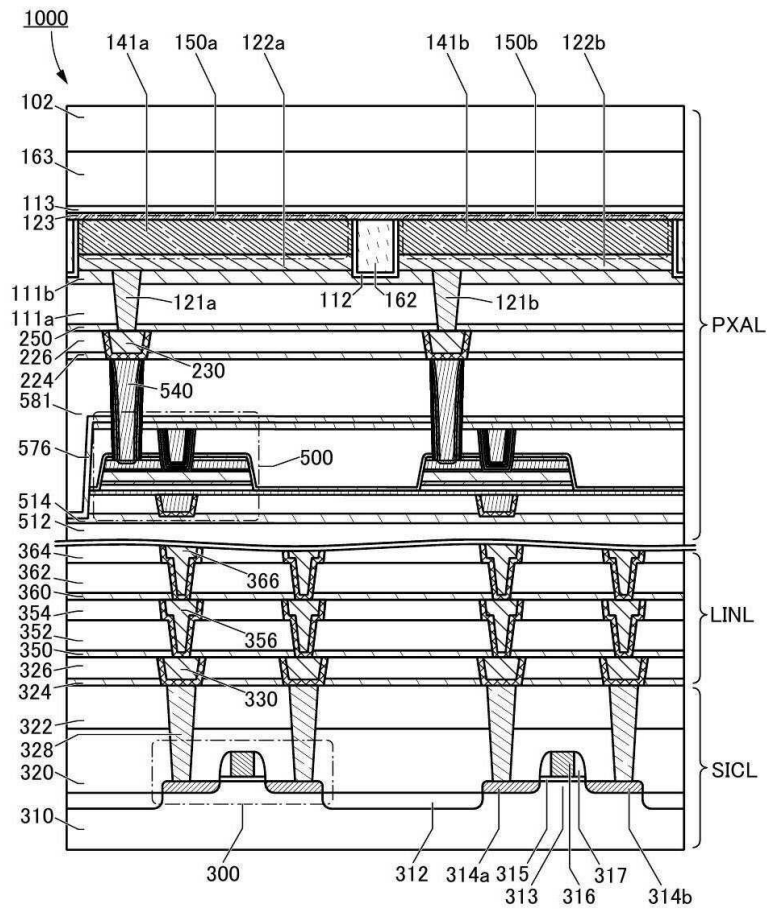
도면14



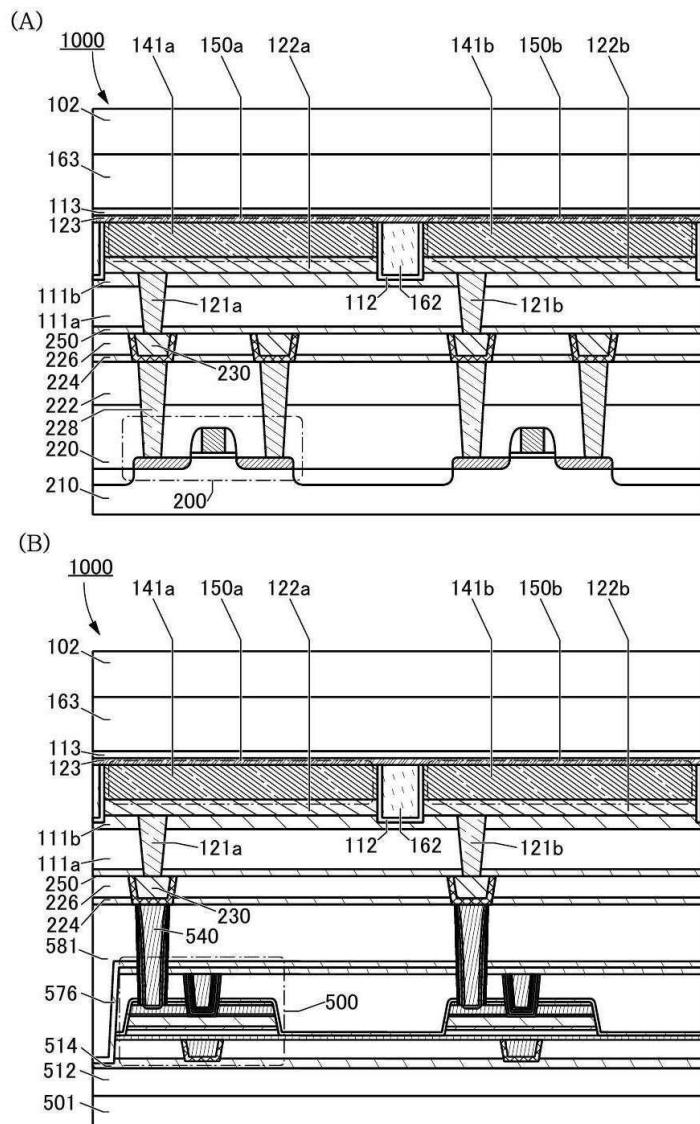
도면15



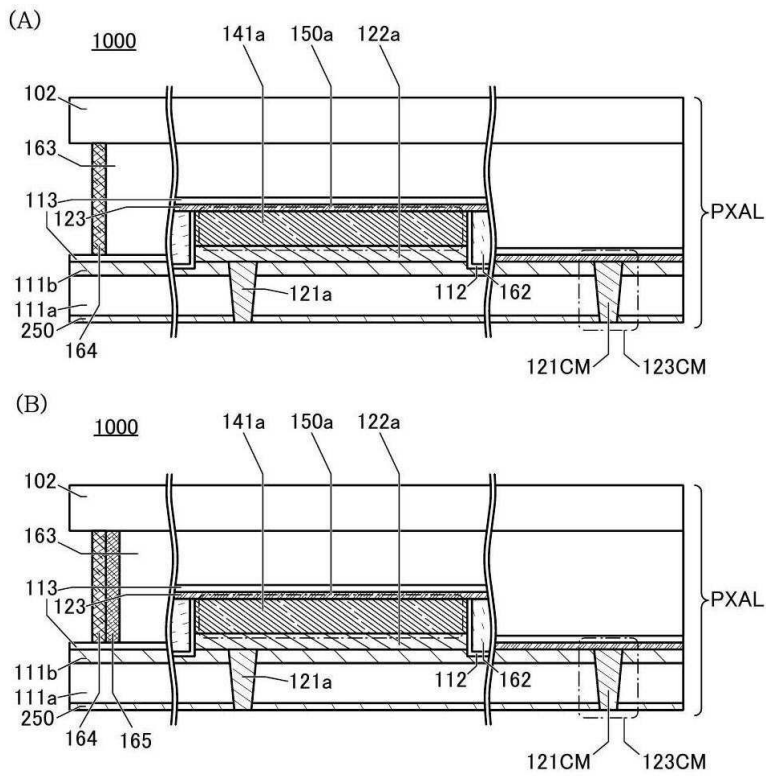
도면16



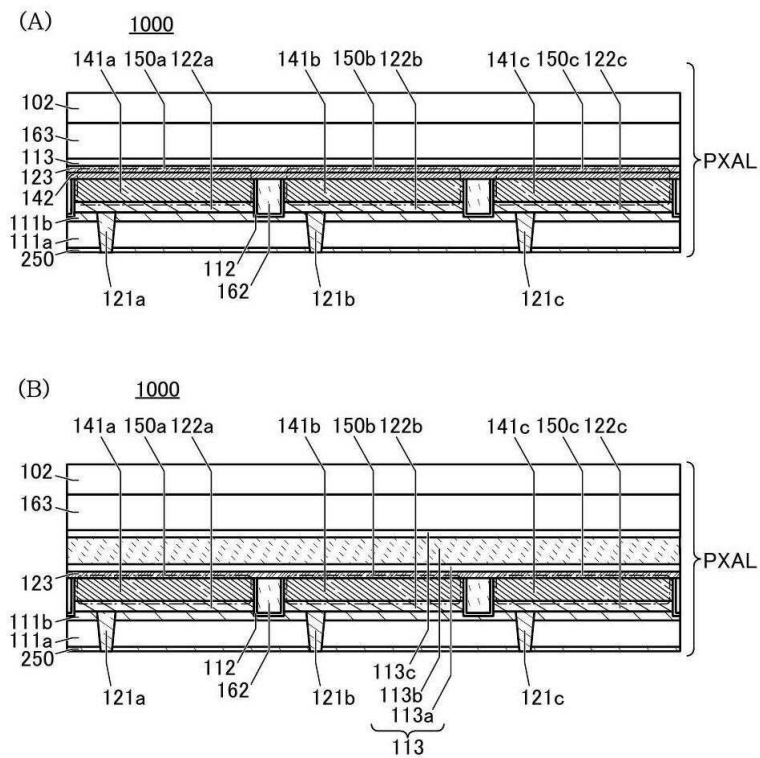
도면17



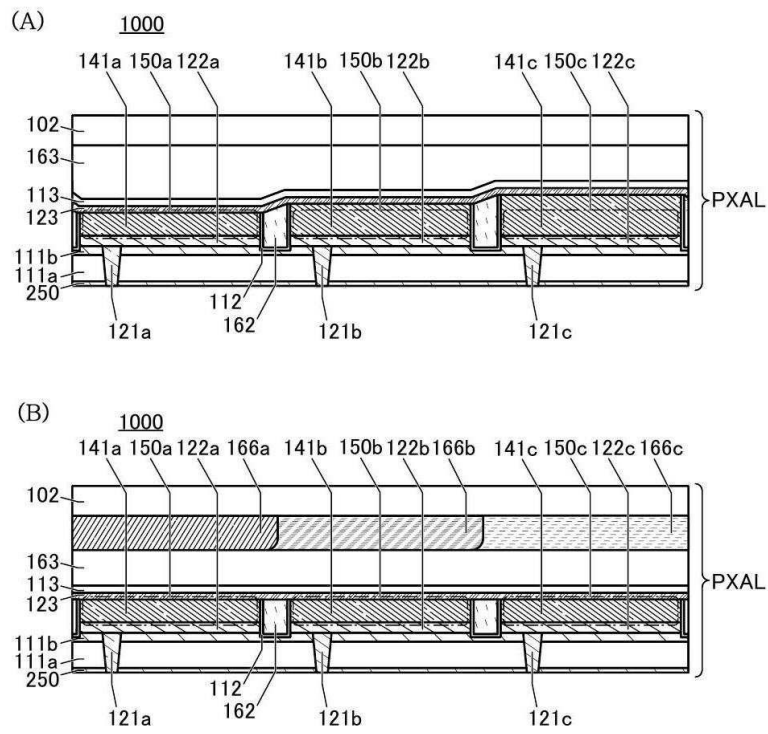
도면18



도면19

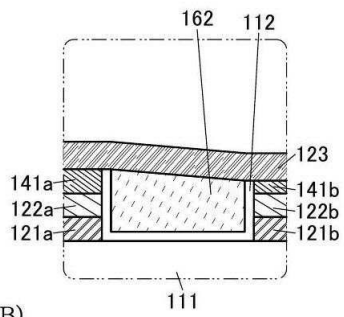


도면20

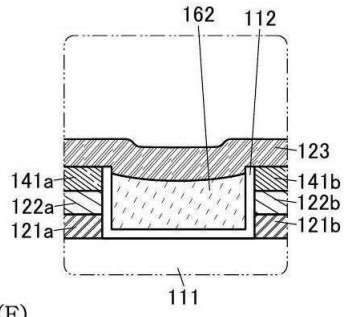


도면21

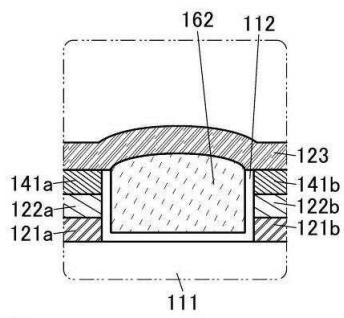
(A)



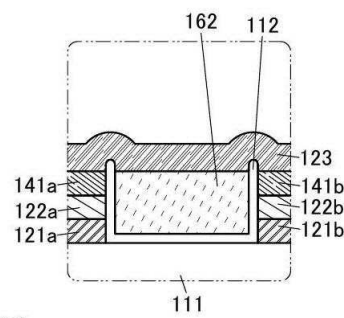
(D)



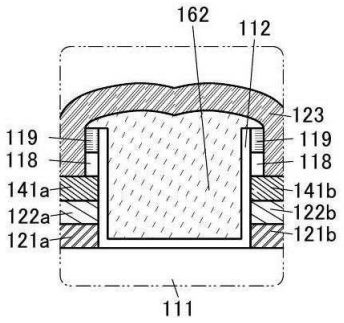
(B)



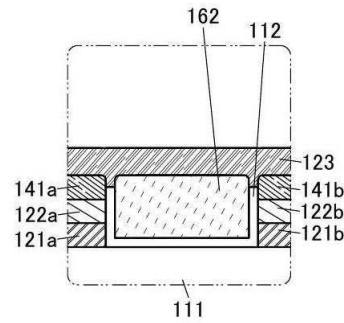
(E)



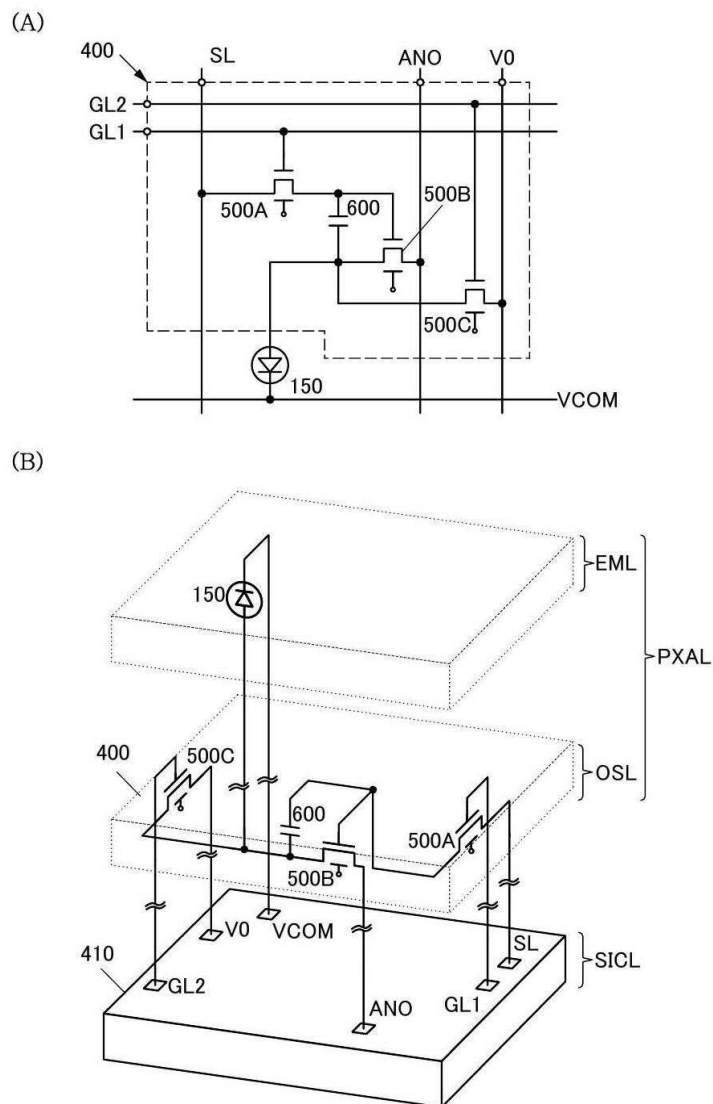
(C)



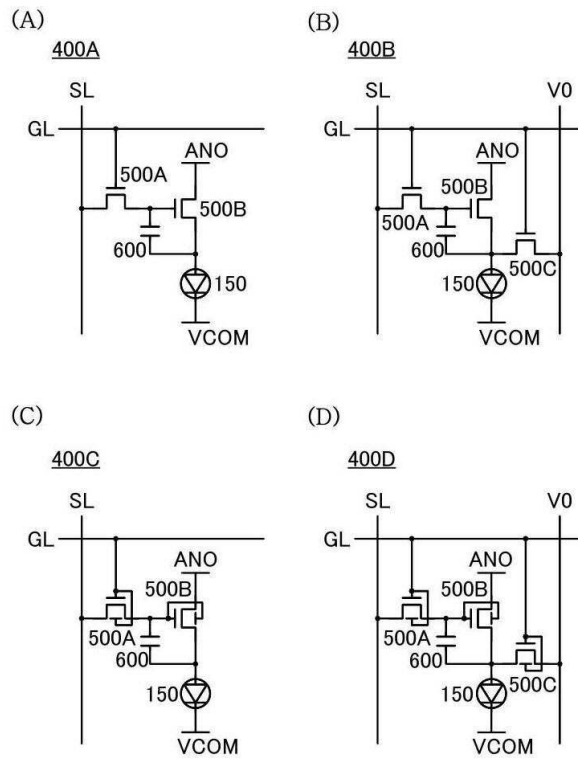
(F)



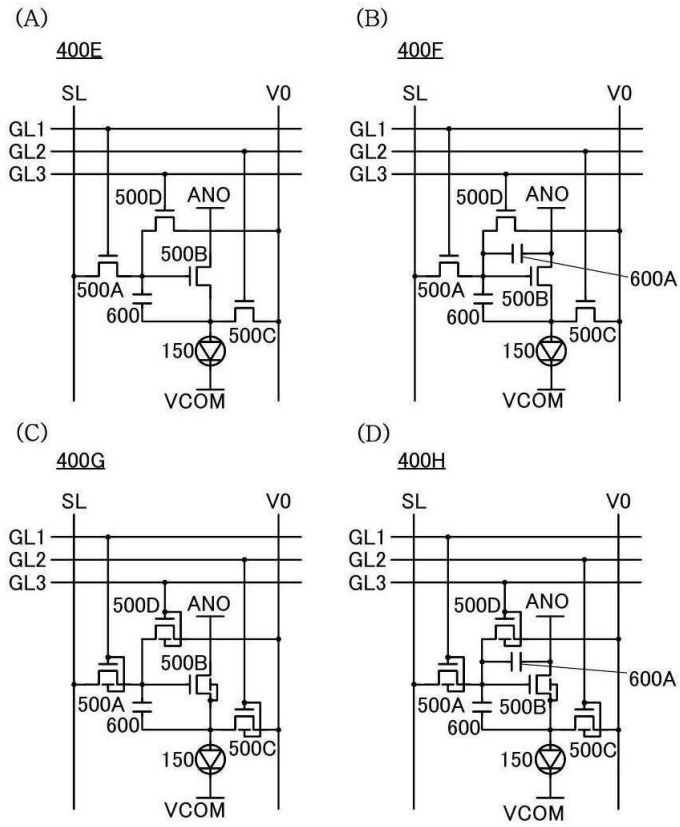
도면22



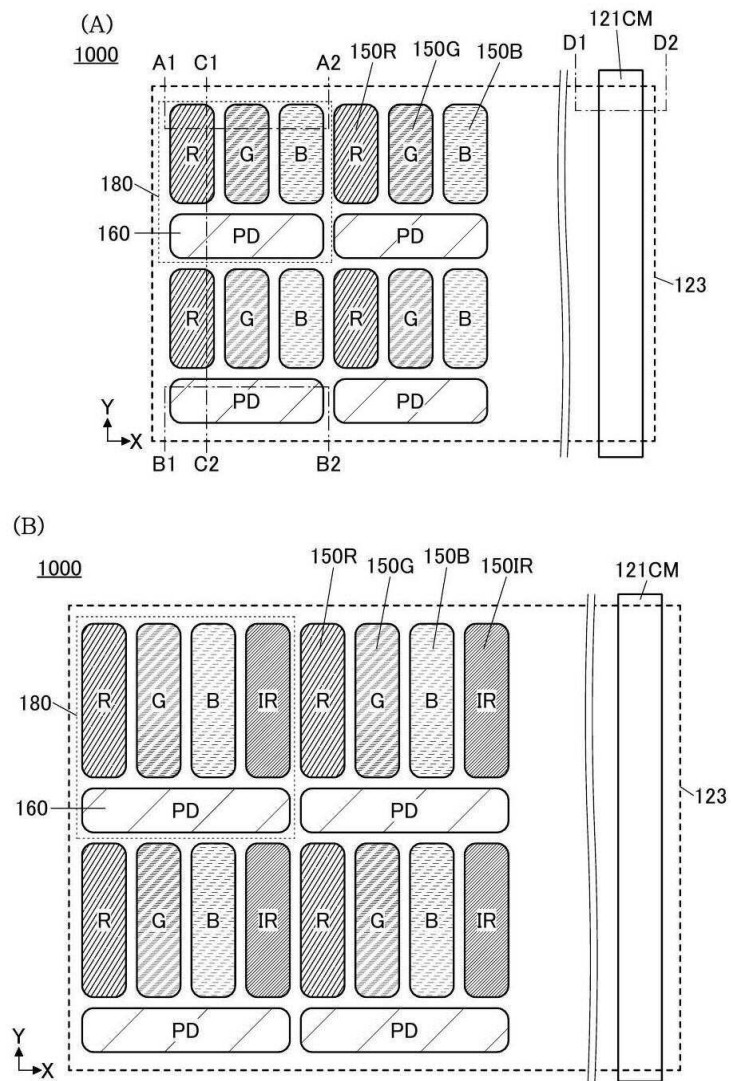
도면23



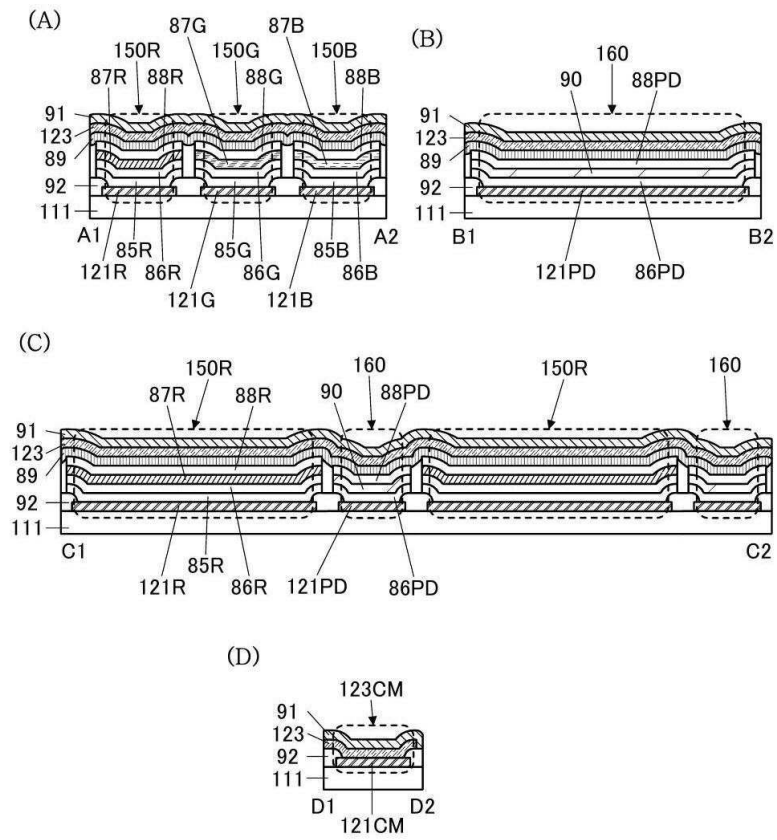
도면24



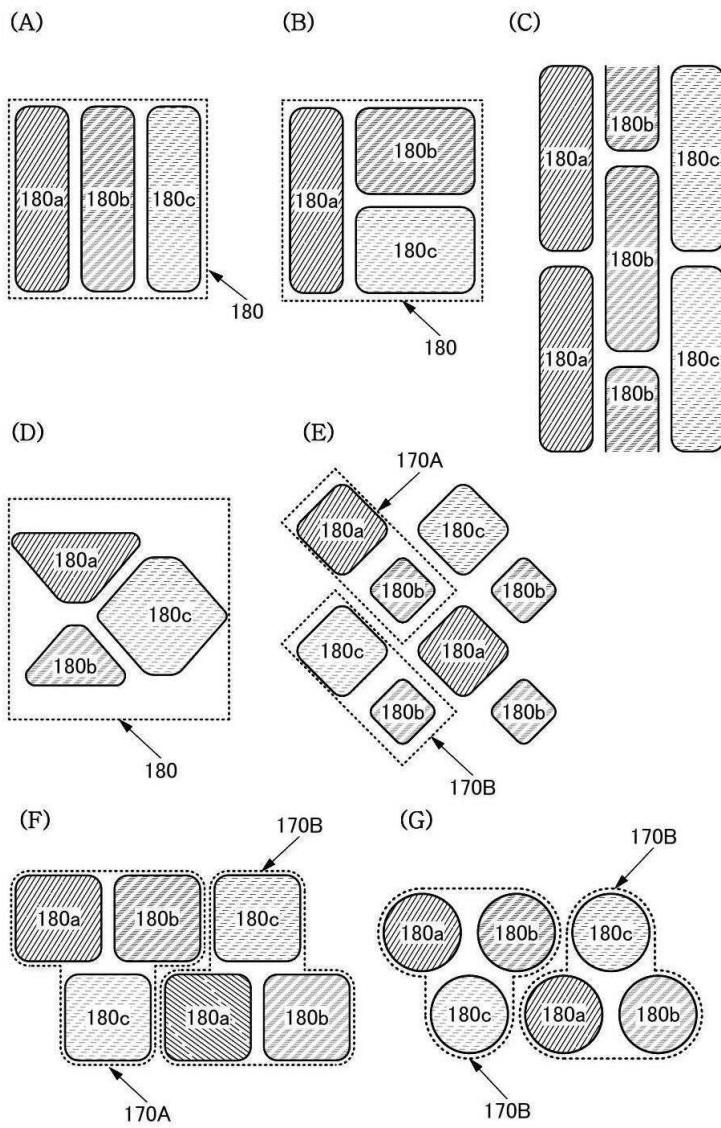
도면25



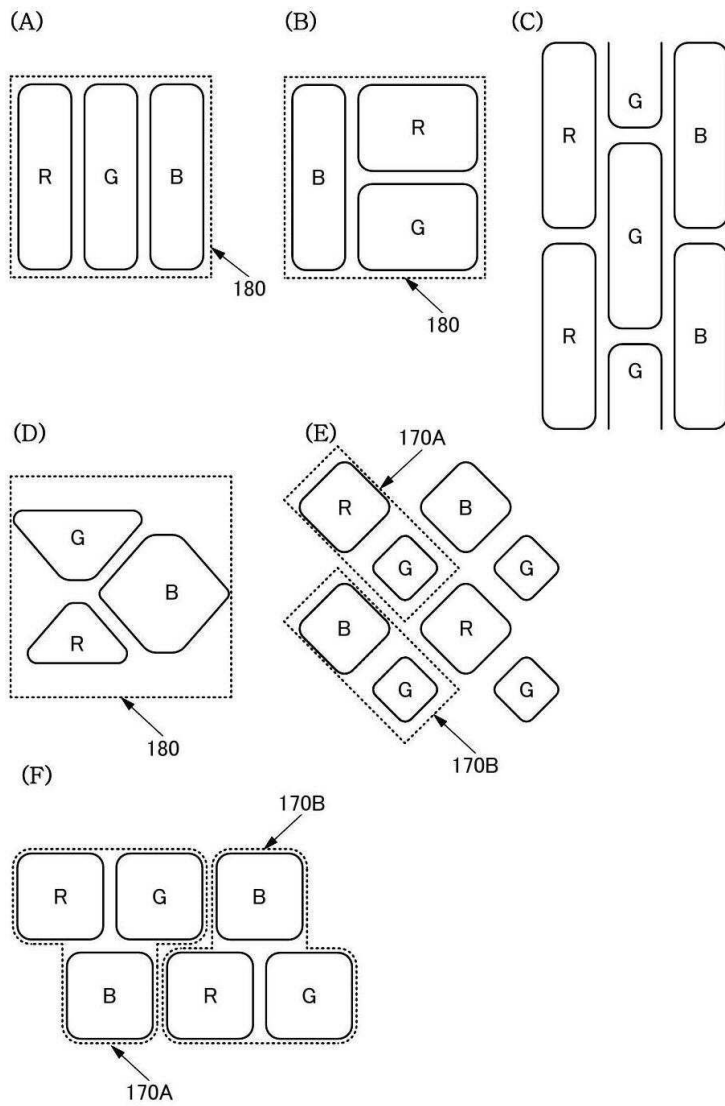
도면26



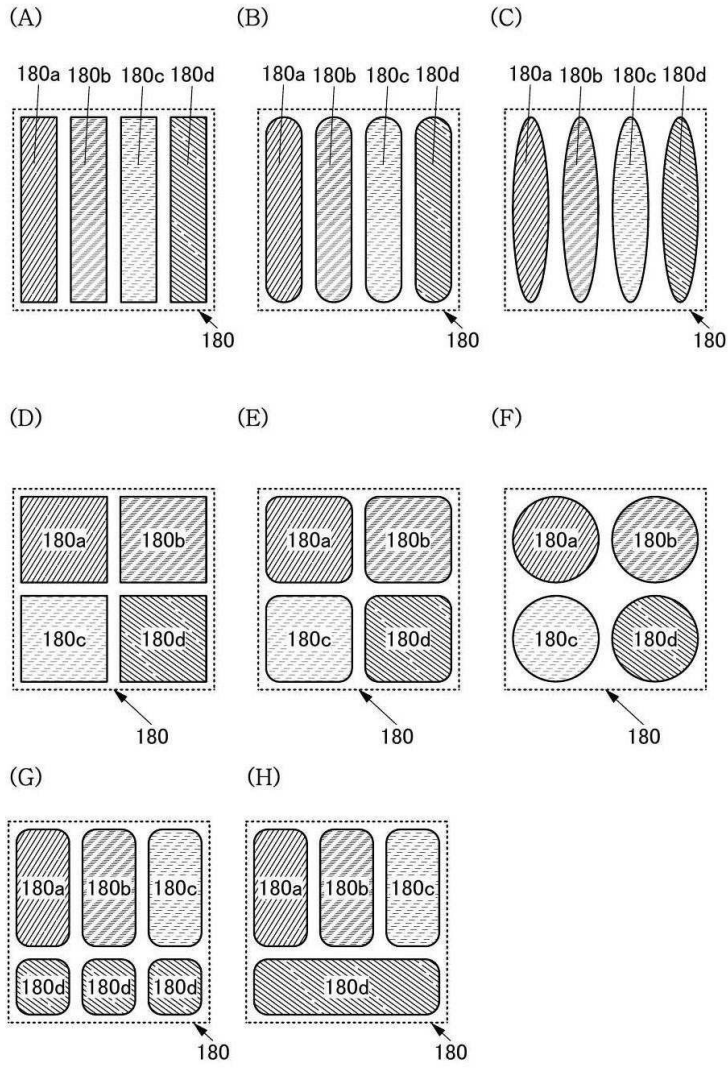
도면27



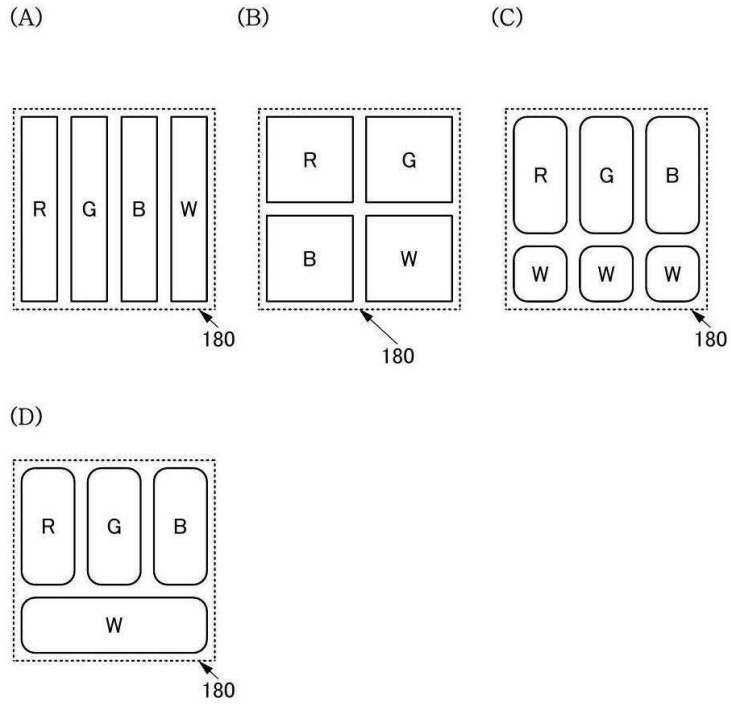
도면28



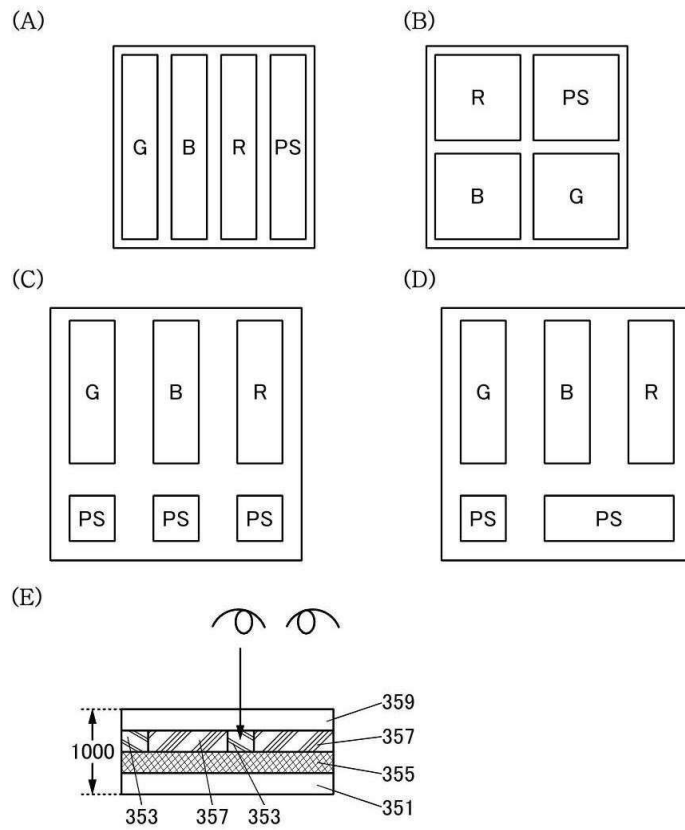
도면29



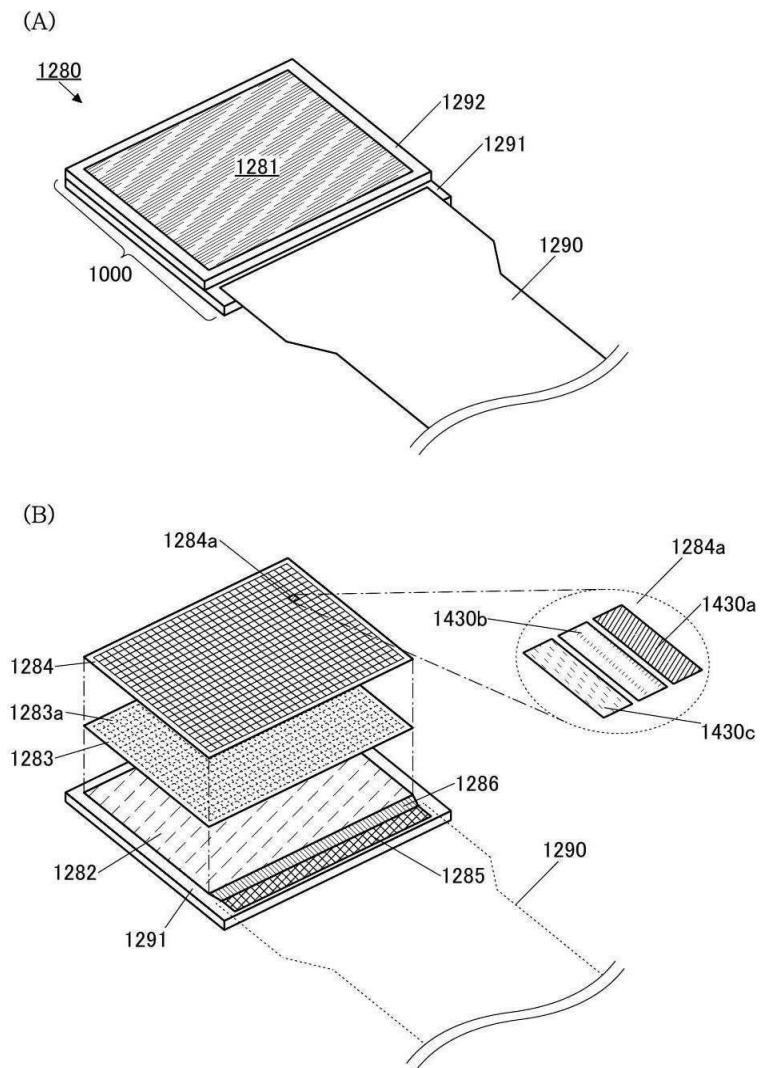
도면30



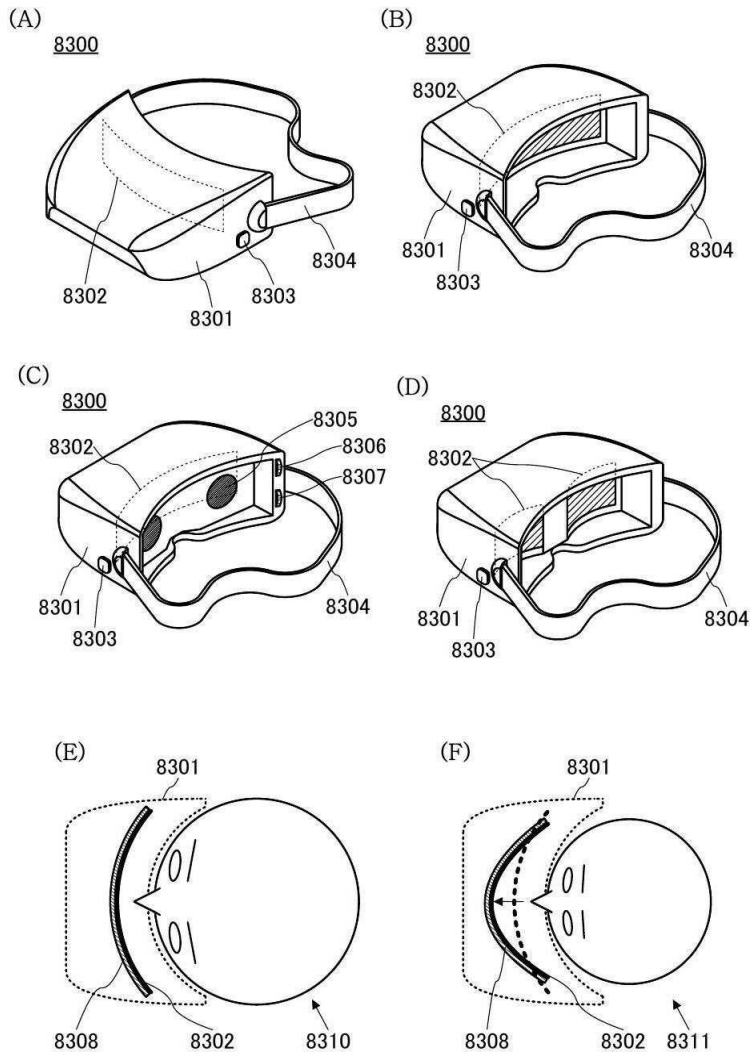
도면31



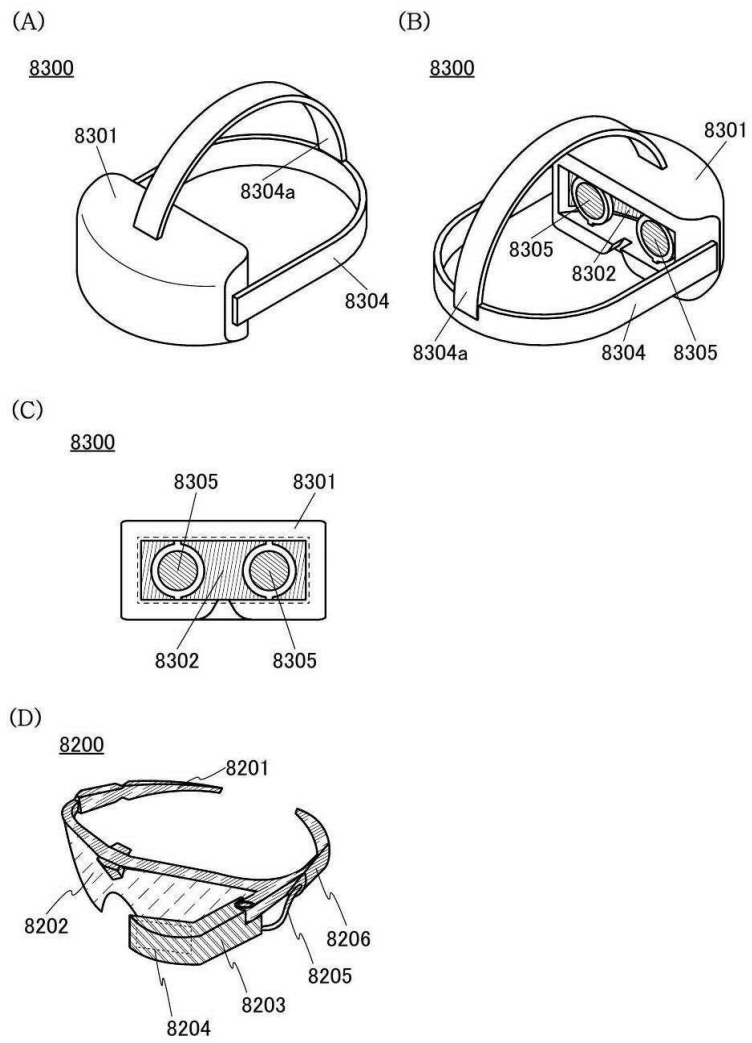
도면32



도면33



도면34



도면35

