[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
H01L 33/00 (2006.01)
C23C 16/34 (2006.01)
H01L 21/205 (2006.01)
H01S 5/323 (2006.01)

[12] 发明专利说明书

专利号 ZL 200580013357.2

[45] 授权公告日 2009 年 1 月 21 日

[11] 授权公告号 CN 100454597C

[22] 申请日 2005.4.20
[21] 申请号 200580013357.2
[30] 优先权
[32] 2004. 4.27 [33] JP [31] 131918/2004
[86] 国际申请 PCT/JP2005/007525 2005.4.20
[87] 国际公布 WO2005/106977 日 2005.11.10
[85] 进入国家阶段日期 2006.10.27
[73] 专利权人 松下电器产业株式会社
地址 日本大阪府
[72] 发明人 石桥明彦 横川俊哉 岛本敏孝 长谷川义晃 川口靖利 木户口勋
[56] 参考文献
JP2002 - 246694A 2002.8.30
JP2002 - 231997A 2002.8.16
JP2002 - 9004A 2002.1.11
JP2002 - 100579A 2002.4.5
JP2002 - 289539A 2002.10.4
Effect of Magnesium and Silicon on the lateral overgrowth of GaN patterned substrates by Metal Organic Vapor Phase Epitaxy.. HAFFOUZ S, BEAUMONT B. AND GIBART P. ET AL, 全文, MRS Internet Journal NITRIDE SEMICONDUCTOR RESEARCH 1998. 1998
审查员 朱红来
[74] 专利代理机构 中科专利商标代理有限责任公司
代理人 汪惠民

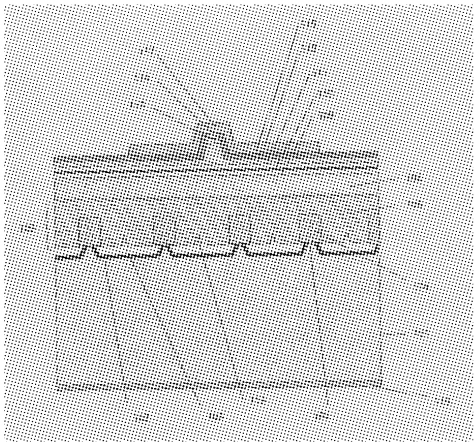
权利要求书 3 页 说明书 18 页 附图 19 页

[54] 发明名称

氮化物半导体元件及其制造方法

[57] 摘要

本发明提供一种氮化物半导体的制造方法，包括：准备 n - GaN 基板(101)的工序(A)；在基板(101)上形成具有与基板(101)的主面平行的上面的多个条纹状脊的工序(B)；在多个条纹状脊的上面选择性地生长以第一浓度含有 n 型杂质的 $Al_xGa_yIn_zN$ 晶体($0 \leqslant x$、y、$z \leqslant 1$：$x + y + z = 1$)(104)的工序(C)；在 $Al_xGa_yIn_zN$ 晶体(104)上生长以低于所述第一浓度的第二浓度含有 n 型杂质的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体($0 \leqslant x'$、y'、$z' \leqslant 1$：$x' + y' + z' = 1$)(106)，将相邻的 2 个 $Al_xGa_yIn_zN$ 晶体(104)用 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体(106)连结而形成 1 个氮化物半导体层(120)的工序(D)。



1．一种氮化物半导体的制造方法，包括：

准备氮化物半导体基板的工序（A）；

在所述氮化物半导体基板上形成了具有与所述氮化物半导体基板的主面平行的上面的多个条纹状脊后，将所述氮化物半导体基板的主面当中的未形成所述多个条纹状脊的区域及各条纹状脊的侧面用选择生长用掩膜覆盖，使各条纹状脊的上面露出的工序（B）；

在所述多个条纹状脊的上面选择性地生长以第一浓度含有n型杂质的$Al_xGa_yIn_zN$晶体$0 \leqq x、y、z \leqq 1$：$x+y+z=1$的工序（C）；

在所述$Al_xGa_yIn_zN$晶体上生长以低于所述第一浓度的第二浓度含有n型杂质的$Al_{x'}Ga_{y'}In_{z'}N$晶体$0 \leqq x'、y'、z' \leqq 1$：$x'+y'+z'=1$，将相邻的2个$Al_xGa_yIn_zN$晶体用所述$Al_{x'}Ga_{y'}In_{z'}N$晶体连结而形成1个氮化物半导体层的工序（D）。

2．根据权利要求1所述的制造方法，其中，所述工序（C）包括：在与所述氮化物半导体基板的主面垂直的方向上生长以所述第一浓度含有n型杂质的$Al_xGa_yIn_zN$晶体，并且也在与所述主面平行的方向使之生长，由此使所述$Al_xGa_yIn_zN$晶体的条纹宽度大于所述条纹状脊的条纹宽度的工序。

3．根据权利要求1所述的制造方法，其中，所述工序（C）包括：以比所述$Al_{x'}Ga_{y'}In_{z'}N$晶体在与所述氮化物半导体基板的主面垂直的方向上生长的速率更高的速率，在与所述氮化物半导体基板的主面垂直的方向上生长所述$Al_xGa_yIn_zN$晶体的工序。

4．根据权利要求1所述的制造方法，其中，所述工序（A）包括准备在主面上具有缓冲层的所述氮化物半导体基板的工序。

5．根据权利要求1所述的制造方法，其中，所述工序（B）包括：将所述条纹状脊的上面的宽度设定为1μm以上400μm以下的范围，并且将所述条纹状脊的排列间距设定为2μm以上500μm以下的范围的工序。

6．根据权利要求1所述的制造方法，其中，所述工序（C）包括：在

以使所述第一浓度达到 $3\times10^{18}cm^{-3}$ 以上的方式将所述 n 型杂质掺杂到所述 $Al_xGa_yIn_zN$ 晶体中的同时，使所述 $Al_xGa_yIn_zN$ 晶体生长的工序。

7．根据权利要求 6 所述的制造方法，其中，所述工序（D）包括：在以使所述第二浓度在 $3\times10^{18}cm^{-3}$ 以下的方式将所述 n 型杂质掺杂到所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体中的同时，使所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体生长的工序。

8．根据权利要求 1 所述的制造方法，其中，掺杂到所述 $Al_xGa_yIn_zN$ 晶体中的 n 型杂质为 Si。

9．根据权利要求 1 所述的制造方法，其中，掺杂到所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体中的 n 型杂质为 Si。

10．根据权利要求 1 所述的制造方法，其中，所述氮化物半导体基板含有 n 型杂质。

11．根据权利要求 10 所述的制造方法，其中，所述氮化物半导体基板中所含的 n 型杂质为 Si 及/或氧。

12．根据权利要求 9 所述的制造方法，其中，所述氮化物半导体基板中所含的 n 型杂质为氧，所述 $Al_xGa_yIn_zN$ 晶体中所含的所述 n 型杂质为 Si，所述第一浓度在 $1\times10^{19}cm^{-3}$ 以下。

13．根据权利要求 1 所述的制造方法，其中，所述工序（C）包括：以使所述 $Al_xGa_yIn_zN$ 晶体的与所述条纹状脊垂直并且与基板主面平行的方向的生长速率相对于所述条纹状脊不对称的方式生长所述 $Al_xGa_yIn_zN$ 晶体的工序。

14．一种氮化物半导体，具备：

设置了具有与主面平行的上面的多个条纹状脊的氮化物半导体基板、

设于所述多个条纹状脊的上面而以第一浓度含有 n 型杂质的 $Al_xGa_yIn_zN$ 晶体、

将相邻的 2 个 $Al_xGa_yIn_zN$ 晶体连结而形成 1 个氮化物半导体层的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体 $0\leqq x'$、y'、$z'\leqq1$：$x'+y'+z'=1$，该 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体以低于所述第一浓度的第二浓度含有 n 型杂质，

所述氮化物半导体基板的主面被掩膜层覆盖，

所述掩膜层具有使所述条纹状脊的上面露出的开口部，并且将所述条纹状脊的侧面覆盖。

15．一种氮化物半导体元件，具备：

设置了具有与主面平行的上面的多个条纹状脊的氮化物半导体基板；

设于所述多个条纹状脊的上面而以第一浓度含有 n 型杂质的 $Al_xGa_yIn_zN$ 晶体；

将相邻的 2 个 $Al_xGa_yIn_zN$ 晶体连结而形成 1 个氮化物半导体层的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体 $0 \leqq x'$、y'、$z' \leqq 1$：$x'+y'+z'=1$，该 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体以低于所述第一浓度的第二浓度含有 n 型杂质；

设于所述氮化物半导体层上的半导体叠层构造，

所述氮化物半导体基板的主面被掩膜层覆盖，

所述掩膜层具有使所述条纹状脊的上面露出的开口部，并且将所述条纹状脊的侧面覆盖。

16．根据权利要求 15 所述的氮化物半导体元件，其中，以所述第一浓度含有 n 型杂质的各 $Al_xGa_yIn_zN$ 晶体的条纹宽度大于各条纹状脊的条纹宽度。

17．根据权利要求 15 所述的氮化物半导体元件，其中，所述 $Al_xGa_yIn_zN$ 晶体不与各条纹状脊的侧面接触。

18．根据权利要求 15 所述的氮化物半导体元件，其中，在所述氮化物半导体基板中，在不存在所述条纹状脊的凹部区域和所述 $Al_xGa_yIn_zN$ 晶体之间设有间隙。

19．根据权利要求 15 所述的氮化物半导体元件，其中，所述半导体叠层构造具备：

具有比所述氮化物半导体层的能带隙更小的能带隙的活性层、

形成于所述活性层上而具有比所述活性层的能带隙更大的能带隙的第二氮化物半导体层、

在所述活性层的一部分缩窄电流的电流缩窄部、

经由所述电流缩窄部向所述活性层的一部分供给电流的电极构造。

20．根据权利要求 15 所述的氮化物半导体元件，其中，所述电流缩窄部位于在所述氮化物半导体基板的多个条纹状脊之间存在的凹部之上。

氮化物半导体元件及其制造方法

技术领域

本发明涉及半导体激光器元件或发光二极管的氮化物半导体元件及其制造方法。

背景技术

使用以氮化镓为代表的 III－V 族氮化物类半导体材料制作的蓝紫色半导体激光器元件是用于实现光盘装置的超高密度记录的关键设备，现在正渐趋实用水平。该蓝紫色半导体激光器元件的高输出化不仅能够实现光盘的高速写入，而且开拓出向激光器显示器中的应用等新的技术领域。

以往虽然已经开发出使用蓝宝石基板的 GaN 类半导体激光器元件，然而近年来，正在研究使用 GaN 基板等氮化物半导体基板来制作 GaN 类半导体激光器元件。例如，非专利文献 1 公布有处于实用水平的 GaN 类半导体激光器元件。以下，在参照图 20 的同时，对以往的 GaN 类半导体激光器元件的制造方法进行说明。

如图 20 所示，该半导体激光器元件是使用主面被 SiO_2 掩膜层 1602 覆盖的 GaN 基板 1601 制作的。在 SiO_2 掩膜层 1602 上形成有多个条纹状开口部 1603。在 GaN 基板 1601 上，利用使用了有机金属气相生长法（MOVPE 法）的选择横向生长（ELO），生长 GaN 层 1604。该 GaN 层 1604 在透过 SiO_2 掩膜层 1602 的各个条纹状开口部 1603 而露出的 GaN 基板 1601 的主面上进行外延生长，GaN 层 1604 不仅在与基板主面垂直的方向上，而且在水平横向上也生长，相互接触而形成 1 个层。

在 GaN 层 1604 上，利用 MOVPE 法，层叠有 n－GaN 晶体 1605、n－AlGaN 包覆层 1606、n－GaN 光导引层 1607、由 $Ga_{1-x}In_xN/Ga_{1-y}In_yN$（$0<y<x<1$）构成的多重量子阱（MQW）活性层 1608、p－GaN 光导引层 1609、p－AlGaN 包覆层 1610 及 pGaN 接触层 1611。在利用 ELO 工序形

成的 GaN 层 1604 中，沿横向生长的各个条纹状 GaN 在合并的部分存在有刃形位错，在生长于其上的半导体层中也从 GaN 层 1604 中延伸有刃形位错。

在 p－GaN 接触层 1611 上，在不存在刃形位错的区域中形成具有 1.5～10μm 左右的宽度的脊条纹。其后，将脊条纹的两侧用 SiO_2 层 1613 填入。

其后，在脊条纹及 SiO_2 层 1613 上，形成例如由 Ni/Au 构成的 p 电极 1612。而且，所述叠层体的一部分被蚀刻至 n－GaN 晶体 1605 露出为止，在利用该蚀刻而露出的 n－GaN 晶体 1605 的表面，形成例如由 Ti/Al 构成的 n 电极 1614。

图 20 所示的半导体激光器元件中，当将 n 电极 1614 接地，在 p 电极 1612 上施加电压时，则会从 p 电极 1612 侧向 MQW 活性层 1608 注入空穴，另外，从 n 电极 1614 侧向 MQW 活性层 1608 注入电子。其结果是，由于在 MQW 活性层 1608 内产生载流子的粒子数反转，因此就会产生光学增益，可以引起波长 400nm 频带的激光器激发。激发波长根据作为 MQW 活性层 1608 的材料的 $Ga_{1-x}In_xN/Ga_{1-y}In_yN$ 薄膜的组成或膜厚而变化。

非专利文献 1 中所公布的半导体激光器元件中，按照以水平方向的基本横模式产生激光器激发的方式调节脊条纹的宽度及高度。即，通过在基本横模式和高次模式（1 次以上的模式）之间在光封入系数中设置差，就能够实现基本横模式下的激发。

GaN 基板例如可以如下所示地制作。

首先，利用 MOCVD 法，在蓝宝石基板上生长 GaN 的单层膜。其后，利用氢化物 VPE（H－VPE）等方法，在 GaN 单层膜上堆积 GaN 的厚膜。在以足够的膜厚生长 GaN 膜后，通过将蓝宝石基板剥离，就可以得到 GaN 基板。

在利用所述的方法制作的 GaN 基板中，有以 $5\times10^7cm^{-2}$ 左右的密度存在刃形位错、螺旋位错、混合位错等位错的问题。当以此种大小的密度存在位错时，则难以获得可靠性高的半导体激光器元件。

图 20 所示的 GaN 层 1604 的生长是为了获得位错少的 GaN 层而进行的。通过附加 GaN 层 1604 的 ELO 工序，可以将 GaN 晶体中的位错密度减少至 $7\times10^5cm^{-2}$ 左右。通过在如此形成的位错少的区域的上部，形成活

性区域（电流注入区域），就能够提高半导体激光器元件的可靠性。

而且，图 20 所示的以往的氮化物半导体激光器元件中，p 电极 1612 及 n 电极 1614 都形成于 GaN 基板 1601 的相同面侧。此种激光器元件中，在激光器激发中所必需的注入电流不需要流过 GaN 基板 1601。由此，GaN 层 1604 就不需要具有导电性，另外，也不用特意地进行向 GaN1604 中的杂质的掺杂。

专利文献 2 公布了在 SiC 等基板主面上形成了条纹状脊后，在各脊的上面选择生长 GaN 晶体的内容。

专利文献 1：特开 2002－9004 号公报

专利文献 2：特表 2002－518826 号公报

非专利文献 1：日本应用物理学报（Jpn. J. Appl. Phys.）第 39 卷，p.L648（2000 年）

如前所述，在形成了具有条纹状的开口部的掩膜层的基板上进行 GaN 层的选择性横向生长的以往的技术中，由于 GaN 层中所含的缺陷，会有氮化物半导体激光器元件的制造材料利用率及可靠性低的问题。

发明内容

本发明是鉴于所述的情况而完成的，目的在于以良好的材料利用率提供可靠性高的氮化物半导体元件。

本发明的氮化物半导体的制造方法包括：准备氮化物半导体基板的工序（A）；在所述氮化物半导体基板上形成具有与所述氮化物半导体基板的主面平行的上面的多个条纹状脊的工序（B）；在所述多个条纹状脊的上面选择性地生长以第一浓度含有 n 型杂质的 $Al_xGa_yIn_zN$ 晶体（$0 \leqq x、y、z \leqq 1$：$x+y+z=1$）的工序（C）；在所述 $Al_xGa_yIn_zN$ 晶体上生长以低于所述第一浓度的第二浓度含有 n 型杂质的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体（$0 \leqq x'、y'、z' \leqq 1$：$x'+y'+z'=1$），将相邻的 2 个 $Al_xGa_yIn_zN$ 晶体用所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体连结而形成 1 个氮化物半导体层的工序（D）。

在优选的实施方式中，所述工序（C）包括：在与所述氮化物半导体基板的主面垂直的方向上生长以所述第一浓度含有 n 型杂质的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体，并且也在与所述主面平行的方向使之生长，由此使

$Al_{x'}Ga_{y'}In_{z'}N$ 晶体的条纹宽度大于所述条纹状脊的条纹宽度的工序。

在优选的实施方式中，所述工序（C）包括：以比所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体在与所述氮化物半导体基板的主面垂直的方向上生长的速率更高的速率，在与所述氮化物半导体基板的主面垂直的方向上生长所述 $Al_xGa_yIn_zN$ 晶体的工序。

在优选的实施方式中，在进行所述工序（B）之前，包括在所述氮化物半导体基板的主面上生长缓冲层的工序。

在优选的实施方式中，所述氮化物半导体基板的主面当中的未形成所述多个条纹状脊的区域被选择生长用掩膜覆盖。

在优选的实施方式中，所述缓冲层的上面当中的未形成所述多个条纹状脊的区域被选择生长用掩膜覆盖。

在优选的实施方式中，所述选择生长用掩膜将各条纹状脊的侧面覆盖，使各条纹状脊的上面露出。

在优选的实施方式中，所述工序（B）包括：将所述条纹状脊的上面的宽度设定为 1μm 以上 400μm 以下的范围，并且将所述条纹状脊的排列间距设定为 2μm 以上 500μm 以下的范围的工序。

在优选的实施方式中，所述工序（C）包括：在以使所述第一浓度达到 $3\times10^{18}cm^{-3}$ 以上的方式将所述 n 型杂质掺杂到所述 $Al_xGa_yIn_zN$ 晶体中的同时，使所述 $Al_xGa_yIn_zN$ 晶体生长的工序。

在优选的实施方式中，所述工序（D）包括：在以使所述第二浓度在 $3\times10^{18}cm^{-3}$ 以下的方式将所述 n 型杂质掺杂到所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体中的同时，使所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体生长的工序。

在优选的实施方式中，掺杂到所述 $Al_xGa_yIn_zN$ 晶体中的 n 型杂质为 Si。

在优选的实施方式中，掺杂到所述 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体中的 n 型杂质为 Si 及/或 Mg。

在优选的实施方式中，所述氮化物半导体基板含有 n 型杂质。

在优选的实施方式中，所述氮化物半导体基板中所含的 n 型杂质为 Si 及/或氧。

在优选的实施方式中，所述氮化物半导体基板中所含的 n 型杂质为氧，

所述 $Al_xGa_yIn_zN$ 晶体中所含的所述 n 型杂质为 Si，所述第一浓度在 $1\times10^{19}cm^{-3}$ 以下。

在优选的实施方式中，所述工序（C）包括：以使所述 $Al_xGa_yIn_zN$ 晶体的与所述条纹状脊垂直并且与基板主面平行的方向的生长速率相对于所述条纹状脊不对称的方式生长所述 $Al_xGa_yIn_zN$ 晶体的工序。

本发明的其他的氮化物半导体的制造方法包括：准备氮化物半导体基板的工序（A）；在所述氮化物半导体基板上形成具有与氮化物半导体基板的主面平行的上面的多个条纹状晶种部的工序（B）；在所述多个条纹状脊的上面选择性地生长含有 Si 的 $Al_xGa_yIn_zN$ 晶体（$0\leqq x、y、z\leqq1$：$x+y+z=1$）的工序（C），在包括所述条纹状晶种部的上面与所述 $Al_xGa_yIn_zN$ 晶体的界面的区域中掺杂氧及 Si 双方。

本发明的氮化物半导体具备：设置了具有与主面平行的上面的多个条纹状脊的氮化物半导体基板、设于所述多个条纹状脊的上面而以第一浓度含有 n 型杂质的 $Al_xGa_yIn_zN$ 晶体、将相邻的 2 个 $Al_xGa_yIn_zN$ 晶体连结而形成 1 个氮化物半导体层的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体（$0\leqq x'、y'、z'\leqq1$：$x'+y'+z'=1$），该 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体以低于所述第一浓度的第二浓度含有 n 型杂质。

本发明的氮化物半导体元件的制造方法包括：准备所述氮化物半导体的工序、在所述氮化物半导体上形成半导体叠层构造的工序。

本发明的氮化物半导体元件具备：设置了具有与主面平行的上面的多个条纹状脊的氮化物半导体基板；设于所述多个条纹状脊的上面而以第一浓度含有 n 型杂质的 $Al_xGa_yIn_zN$ 晶体；将相邻的 2 个 $Al_xGa_yIn_zN$ 晶体连结而形成 1 个氮化物半导体层的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体（$0\leqq x'、y'、z'\leqq1$：$x'+y'+z'=1$），该 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体以低于所述第一浓度的第二浓度含有 n 型杂质；设于所述氮化物半导体层上的半导体叠层构造。

在优选的实施方式中，以所述第一浓度含有 n 型杂质的各 $Al_xGa_yIn_zN$ 晶体的条纹宽度大于各条纹状脊的条纹宽度。

在优选的实施方式中，所述 $Al_xGa_yIn_zN$ 晶体不与各条纹状脊的侧面接触。

在优选的实施方式中，在所述氮化物半导体基板中，在不存在所述条

纹状脊的凹部区域和所述 $Al_xGa_yIn_zN$ 晶体之间设有间隙。

在优选的实施方式中，所述氮化物半导体基板的主面被掩膜层覆盖，所述掩膜层具有使所述条纹状脊的上面露出的开口部，并且将所述条纹状脊的侧面覆盖。

在优选的实施方式中，所述半导体叠层构造具备：具有比所述氮化物半导体层的能带隙更小的能带隙的活性层、形成于所述活性层上而具有比所述活性层的能带隙更大的能带隙的第二氮化物半导体层、在所述活性层的一部分缩窄电流的电流缩窄部、经由所述电流缩窄部向所述活性层的一部分供给电流的电极构造。

在优选的实施方式中，所述电流缩窄部位于在所述氮化物半导体基板的多个条纹状脊之间存在的凹部之上。

根据本发明，可以用良好的材料利用率制作位错密度小的氮化物半导体，降低在基板背面设置了电极的氮化物半导体元件的动作电压，并且可以实现可靠性的提高或生产性的提高。

另外，根据本发明，即使为了实现低电阻化而在氮化物半导体层中高浓度地掺杂 n 型杂质，也可以抑制裂缝的产生，可以降低氮化物半导体元件的动作电压，并且可以实现可靠性的提高或生产性的提高。其结果是，可以用良好的材料利用率制作可靠性高的光盘用激光器、激光器显示器装置或医疗用激光器。

附图说明

图 1 是表示本发明的氮化物半导体元件的实施方式 1 的剖面图。

图 2 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 3 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 4 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 5 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 6 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 7 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 8 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 9 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 10 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 11 是表示所述氮化物半导体元件的制造方法的工序剖面图。

图 12（a）到（d）是表示实施方式 1 的第一 n－GaN 晶体 104 及第二 n－GaN 晶体 106 的生长的工序剖面图。

图 13 是表示从脊上面的晶种部 105 中生长的 GaN 晶体的纵向生长速率与横向生长速率的比（以下称作「纵/横比」。）如何随 GaN 中的 Si 浓度而变化的图表。

图 14 是表示将氮化物半导体层 120 的局部剖面放大了的电子显微镜照片（SEM）、位错密度的分布的图表。

图 15 是表示根据第一 n－GaN 晶体 104 的有无，激光器元件的电阻如何变化的图表。

图 16 是表示掺杂了 Si 的 n－GaN 基板的裂缝条数密度与 Si 浓度的关系的图表。

图 17（a）到（d）是本发明的氮化物半导体的实施方式 2 的工序剖面图。

图 18 是表示在位于条纹状脊的上面的晶种部上生长 GaN 晶体时的纵/横比与 Si 浓度的关系的图表。

图 19 是表示本发明的氮化物半导体元件的实施方式 3 的剖面图。

图 20 是表示以往的氮化物半导体元件的剖面图。

其中，101 n－GaN 基板，102 掩膜层，103 气隙，104 第一 n－GaN 晶体，105 晶种部，106 第二 n－GaN 晶体，107 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格接触层，108 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层，109 n－ GaN 光导引层，110 MQW 活性层，111 p－GaN 光导引层，112 p－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层，113 p－GaN 层，114 p 电极，115 SiO_2 掩膜层，116 n 电极，117 配线电极，118 配线电极，119 空隙，120 氮化物半导体层，301 光刻胶掩膜，501 平坦化光刻胶，1201 多晶 GaN，1202 合并部分，1401 第一 n－GaN 晶体，1402 第二 n－GaN 晶体，1403 合并部分，1601 GaN，1602 SiO_2 掩膜层，1603 开口部，1604 GaN 层，1605 n－GaN 层，1606 n－Al GaN 包覆层，1607 n－GaN 光导引层，1608 MQW 活性层，1609

p－GaN 光导引层，1610 p－Al GaN 包覆层，1611 p－GaN 接触层，1612 p 电极，1613 SiO_2 层，1614 n 电极。

具体实施方式

下面将在参照附图的同时，对本发明的实施方式进行详细说明。

（实施方式 1）

首先，参照图 1。图 1 表示了本实施方式的氮化物半导体激光器元件的剖面。本实施方式的半导体激光器元件具有：在主面上形成了多个条纹状脊的 n－GaN 基板 101、在 n－GaN 基板 101 上生长的半导体叠层构造。n－GaN 基板 101 的主面当中的条纹状脊的上面以外的部分被由 SiNx（0<x<4/3）形成的掩膜层 102 覆盖。各条纹状脊的上面作为具有与基板主面平行的晶面的晶种部 105 发挥作用，在条纹状脊之间形成有凹部。该凹部未被半导体层等填入，在 n－GaN 基板 101 的主面与半导体叠层构造的底面之间存在有气隙 103。

本实施方式中，在多个条纹状脊的上面选择性地生长有以第一浓度含有 n 型杂质的 $Al_xGa_yIn_zN$ 晶体（x＝0、y＝1、z＝0）。以下，为了简单化，将 $Al_xGa_yIn_zN$ 晶体（x＝0、y＝1、z＝0）记作第一 n－GaN 晶体 104。

在第一 n－GaN 晶体 104 上生长有以低于第一浓度的第二浓度含有 n 型杂质的 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体（x'＝0、y'＝1、z'＝0），相邻的 2 个第一 n－GaN 晶体 104 被 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体连结。以下，为了简单化，将 $Al_{x'}Ga_{y'}In_{z'}N$ 晶体（x'＝0、y'＝1、z'＝0）记作第二 n－GaN 晶体 106。

像这样，本实施方式中，在如下的方面具有特征，即，由杂质浓度不同的第一 n－GaN 晶体 104 和第二 n－GaN 晶体 106 形成 1 个连续的氮化物半导体层 120。

本实施方式的半导体叠层构造从靠近 n－GaN 基板 101 的一侧开始，具有：氮化物半导体层 120、n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 108、n－GaN 光导引层 109、多重量子阱（MQW）活性层 110、p－GaN 光导引层 111、p－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 112、p－GaN 层 113。MQW 活性层 110 是通过将厚度 3nm 的 $Ga_{0.8}In_{0.2}N$ 阱层与厚度 6nm 的 GaN 阻挡层交互地层叠而制作的。

在p－GaN层113中，形成有用于封入电流及光的脊条纹，具备了位于脊条纹的上面的开口部的SiO_2掩膜层115将半导体叠层构造的上面覆盖。在p－GaN层113的脊条纹上形成有p电极114，与配线电极117连接。在n－GaN基板101的背面形成有n电极116。

本实施方式的半导体激光器元件中，当向p电极114和n电极116之间施加电压时，则从p电极114向MQW活性层110注入空穴，从n电极116向MQW活性层110注入电子。其结果是，在活性层110中产生增益，以408nm的波长产生激光器激发。

下面，参照图2到图16，对制造图1的半导体激光器元件的方法的优选的实施方式进行说明。

首先，准备图2所示的n－GaN基板101。与图2的纸面平行的面为{1－100}面。n－GaN基板101的上面（主面）为（0001）面，主面的法线方向为<0001>。n－GaN基板101的位错密度为$5\times10^5cm^{-2}$左右。

然后，如图3所示那样在n－GaN基板101的主面形成利用光刻技术图案处理为条纹状的光刻胶掩膜301。光刻胶掩膜301具有规定脊条纹的布置的图案。具体来说，光刻胶掩膜301规定沿<1－100>方向延伸的条纹状图案。

然后，利用使用了Cl_2的干式蚀刻，蚀刻n－GaN基板101的主面当中的未被光刻胶掩膜301覆盖的部分，如图3所示，在n－GaN基板101的主面形成凹凸。凸部是沿<1－100>方向延伸的条纹状脊，其宽度（条纹宽度）例如约为3μm。由条纹状脊所夹的区域的凹部的宽度例如约为15μm。脊高度（凹部的深度）可以利用蚀刻时间等来调整，例如设定为0.2～5μm左右。条纹状脊的宽度（条纹宽度）最好设定为1～10μm的范围，由条纹状脊所夹的区域的凹部的宽度最好设定为1～50μm的范围。

如图4所示，在除去了光刻胶掩膜301后，利用等离子体CVD法，在n－GaN基板101上堆积由SiN_x构成的选择生长用掩膜层（厚度：5～1000nm）102。本实施方式中，虽然由氮化硅（SiN_x）形成掩膜层102，然而掩膜层102只要是难以发生GaN的生长的材料，也可以由其他的材料形成。例如可以优选由氧化硅（SiO_2）、氧化氮化硅（SiON）、氧化铝（Al_2O_3）、氮化氧化铝（AlNO）、氧化钛（TiO_2）、氧化镓（GaO_x）、氧化

锆（ZrO_2）、氧化铌（Nb_2O_3）、氮化钛（TiN）等材料形成掩膜层 102。

然后，在如图 5 所示在掩膜层 102 上堆积了平坦化光刻胶 501 后，如图 6 所示，进行光刻胶 501 的蚀刻，直至脊的上面（顶峰部）露出为止。该蚀刻例如可以利用使用了 O_2 等离子体的干式蚀刻来进行。本实施方式中，虽然在利用平坦化光刻胶 501 将条纹状脊覆盖后，进行蚀刻，然而也可以用平坦化光刻胶以外的材料将条纹状脊覆盖。

然后，在脊的上面露出的状态下，通过进行使用了 SF_6 的干式蚀刻，即如图 7 所示，将掩膜层 102 当中的位于脊上面的部分除去，使脊顶峰部的 GaN 面（作为晶种部 105 发挥作用的晶面）露出。其后，如图 8 所示，使用有机溶剂等将光刻胶 501 除去。其结果是，掩膜层 102 将条纹状脊的侧面的大致全部覆盖，具有使脊的上面露出的条纹状的开口部。

其后，在 500～1100℃左右进行热处理（thermal cleaning）。该热处理例如在 750℃下进行 1 分钟以上，最好进行 5 分钟以上。在进行该热处理期间，最好在小室内流过含有氮原子（N）的气体（N_2、NH_3、肼等）。热处理后，利用 MOVPE 法，例如在 1050℃下在晶种部 105 上选择性地生长 n－GaN，形成图 9 所示的第一 n－GaN 晶体 104。其后，如图 10 所示，在第一 n－GaN 晶体 104 上生长第二 n－GaN 晶体 106。通过继续该生长，即如图 11 所示，可以在第一 n－GaN 晶体 104 上形成由第二 n－GaN 晶体 106 构成的 1 层氮化物半导体层 120。本实施方式中，第二 n－GaN 晶体 106 的生长温度设定为与第一 n－GaN 晶体 104 的生长温度相等。但是，第二 n－GaN 晶体 106 的生长温度也可以高于第一 n－GaN 晶体 104 的生长温度。

以下，参照图 12（a）到（d），对所述的氮化物半导体层 120 的生长进行详细说明。

首先，参照图 12（a）。图 12（a）是相当于图 8 的剖面图。在图 12（a）所示的形成了脊或凹部的 n－GaN 基板 101 上，当利用 MOVPE 法生长第一 n－GaN 晶体 104 时，则在由 SiNx 构成的掩膜层 102 所覆盖的区域中不会发生 GaN 的外延生长，在透过掩膜层 102 的开口部而露出的 n－GaN 基板 101 的晶种部 105 中进行选择性的外延生长。晶种部 105 是与基板主面相同的（0001）面，具有各自具有约为 3μm 左右的宽度的条纹

形状。而且，由于第一 n－GaN 晶体 104 沿与基板主面垂直的方向生长，并且也沿与基板主面平行的方向生长，因此第一 n－GaN 晶体 104 的条纹宽度与条纹状脊的条纹宽度相比，例如大 0.2～7μm 左右。

当像这样使第一 n－GaN 晶体 104 生长时，如图 12（b）所示，会有在凹部的掩膜层 102 上析出多晶 GaN1201 的情况。特别是，当由于在形成第一 n－GaN 晶体 104 前进行的热处理（thermal cleaning），在凹部的掩膜层 102 上附着有 Ga 或 GaN 的小滴时，则容易以它为起点在掩膜层 102 上也生长 GaN。但是，由于所析出的多晶 GaN1201 与脊的高度相比更小，因此不会对从脊顶峰的晶种部 105 中生长的 GaN 晶体 104 的结晶性造成不良影响。

本实施方式中，条纹状脊的上面作为晶种部 105 发挥作用，脊的侧面不作为晶种部发挥作用。即，第一 n－GaN 晶体 104 在条纹状脊的侧面上不生长。在条纹状脊的侧面，由于存在有由蚀刻造成的损伤（晶体缺陷），因此假使在条纹状脊的侧面上也生长第一 n－GaN 晶体 104，则第一 n－GaN 晶体 104 的晶体质量会降低。与之不同，本实施方式中，由于在条纹状脊的上面选择性地生长第一 n－GaN 晶体 104，而在其侧面不使之生长，因此可以获得缺陷少的第一 n－GaN 晶体 104。

如图 12（c）所示，通过在第一 n－GaN 晶体 104 上生长第二 n－GaN 晶体 106，则如图 12（d）所示，在相邻的第一 n－GaN 晶体 104 上生长的第二 n－GaN 晶体 106 合并而形成 1 层氮化物半导体层 120。在第二 n－GaN 晶体 106 合并的位置上形成合并部分 1202。

如此形成的氮化物半导体层 120 由于不与在掩膜层 102 上析出的多晶 GaN1201 冲突，因此不会有因多晶 GaN1201 而使结晶性降低的情况。其结果是，可以减少最终得到的元件特性的不均，可以提高元件的制造材料利用率。

图 1 所示的半导体激光器元件的发光部最好配置于图 12（d）所示的脊形成位置的上方。这是因为，在合并部分 1202 中，位错等缺陷很多，生长于其上的半导体层的下层的缺陷会带来不良影响。

而且，图 20 所示的以往的半导体激光器元件中，在使 GaN 层 1604 生长时，由于横向生长的 GaN 层 1604 与 SiO_2 掩膜层 1602 接触，因此就

会在 GaN 层 1604 和 SiO_2 掩膜层 1602 的界面上产生由热膨胀系数差引起的应力。由于因此种应力的影响，GaN 晶体的晶轴倾动，产生倾斜（tilt），因此就会有最终所得的晶体的平坦性降低的问题。但是，本实施方式中，由于使 GaN 晶体从脊顶峰的晶种部 105 中横向生长，因此不形成掩膜层 102 和 GaN 的界面，可以解决由热膨胀系数差引起的应力的问题。

本实施方式中，将第一 n－GaN 晶体 104 的厚度设定为约 3μm，掺杂作为 n 型杂质的 Si，使 Si 的浓度达到 $7\times10^{18}cm^{-3}$。另外，在第二 n－GaN 晶体 106 中，作为 n 型杂质也掺杂了 Si，使得 Si 浓度达到约 $3\times10^{18}cm^{-3}$。

本发明中，以使第一 n－GaN 晶体 104 中的 Si 浓度高于第二 n－GaN 晶体 106 的 Si 的浓度的方式进行掺杂。第一 n－GaN 晶体 104 中的 Si 浓度优选 $3\times10^{18}cm^{-3}$ 以上，第二 n－GaN 晶体 106 中的 Si 浓度优选 $3\times10^{18}cm^{-3}$ 以下。为了获得在第一 n－GaN 晶体 104 和第一 n－GaN 晶体 104 之间改变杂质浓度而得到的效果，最好将第二 n－GaN 晶体 106 中的 Si 浓度调节为第一 n－GaN 晶体 104 中的 Si 浓度的 90％以下的值，更优选调节为 80％以下的值。

对于像这样生长杂质浓度不同的两种 GaN 层的理由将在以下进行详细说明。

首先，参照图 13。图 13 给出了表示从脊上面的晶种部 105 中生长的 GaN 晶体的纵向生长速率与横向生长速率的比（以下称作「纵/横比」。）如何随 GaN 中的 Si 浓度而变化的图表。图表的纵轴为纵/横比，横轴为掺杂于所生长的 GaN 中的 Si 的浓度。

从图 13 中可以看出，纵/横比随着 Si 浓度增加而增大。在 Si 浓度小于约 $3\times10^{18}cm^{-3}$ 的情况下，纵/横比小于 1，而当 Si 浓度达到 $3\times10^{18}cm^{-3}$ 以上时，则纵/横比增加到 1 以上。像这样在纵/横比等于 1 的临界的 Si 浓度例如可以随 MOVPE 晶体生长时的生长温度或压力等而变动，然而相对于 Si 浓度的变化的纵/横比的变化的性质（倾向）实质上是相等的。即，Si 浓度越高，则在晶种部 105 上生长的 GaN 就越容易在纵向上变大（容易变厚）。

像这样，在使 GaN 晶体沿纵向及横向上生长的工序中，通过调节掺

杂于 GaN 晶体中的杂质浓度，就可以控制生长速率的纵/横比。本发明的优选的实施方式中，利用该现象，在 n－GaN 晶体的生长的初期阶段中，相对地增大纵/横比，沿纵向较厚地形成第一 n－GaN 晶体 104。其后，在使第二 n－GaN 晶体 106 生长时，相对地减小纵/横比，促进向横向的生长。通过如此操作，与以往的 ELO 工序的情况相比，可以形成更厚的氮化物半导体层 120。由于当该氮化物半导体层 120 很薄时，则因晶体生长时的热应力等的影响，氮化物半导体层 120 中所含的各个横向生长部发生倾斜（tilt），因此容易在合并部 1202 中产生新的位错。与之不同，当较厚地形成氮化物半导体层 120 时，由于各个横向生长部的倾斜变小，因此可以获得质量优良的合并部。

图 14 表示了将氮化物半导体层 120 的局部剖面放大后的电子显微镜照片（SEM）和位错密度的分布。从 SEM 中可以看出，合并部 1202 中，形成有与气隙 103 相连的小的空隙 119。另外，从图表中可以看出，从晶种部 105 沿横向生长的部分（翼部）的位错密度被减少为低于 n－GaN 基板 101 的位错密度（$5\times10^{5}cm^{-2}$ 左右），另外，合并部 1202 中的刃形位错的生成也被抑制。

而且，由于在基板主面上存在掩膜层 102，因此在激光器激发中所必需的电流的路径就被限制为晶种部 105 的狭窄的条纹区域中，而在本实施方式中，通过提高第一 n－GaN 晶体 104 中的 Si 浓度，可以大大地降低电阻。图 15 是表示根据第一 n－GaN 晶体 104 的有无，激光器元件的电阻如何变化的图表。图表的纵轴为电压，横轴为电流。从图 15 中可以看出，通过设置第一 n－GaN 晶体 104，可以用相对较低的电压流过相同大小的电流，可以大幅度降低半导体激光器元件的动作电压。

当不是在第一 n－GaN 晶体 104 生长杂质浓度比较低的第二 n－GaN 晶体 106，而是仅生长杂质浓度比较高的 n－GaN 晶体 104，由其构成氮化物半导体层 120 的全部时，则由于 n－GaN 晶体中的 104 的晶格变形变大，因此在其上形成了半导体多层构造的情况下，就会有容易形成裂缝的问题。

图 16 表示掺杂了 Si 的 n－GaN 基板中的裂缝条数密度与 Si 密度的关系。从该图表中可以看出，对于 n－GaN 基板的情况，伴随着 Si 浓度的增

大，裂缝条数增加。由于该现象并不限于 GaN 基板，在 GaN 晶体中也广泛地产生，因此当提高氮化物半导体层 120 的整体的 Si 浓度时，则容易在氮化物半导体层 120 中产生裂缝。但是发现，当像本实施方式那样，将第一 n－GaN 晶体 104 的 Si 浓度设定得较高时，即使其厚度增大到 3μm 左右，通过将第二 n－GaN 晶体 106 的 Si 浓度设定得较低，就可以避免裂缝的产生。

而且，根据本发明人的实验可知，当使用掺杂了原子半径小于 Si 的氧的 n－GaN 基板时，即使将因选择横向生长而形成的氮化物半导体层 120 的 Si 浓度设定为更高的值，也可以抑制裂缝的产生。所以，通过使用掺杂了氧的 n－GaN 基板，就可以进一步提高第一 n－GaN 晶体 104 中的 Si 浓度。其结果是，可以使电阻更低，能够进一步降低半导体激光器元件的动作电压。

为了进一步降低图 12（d）所示的区域 A（晶种部 105 和第一 n－GaN 晶体 104 的界面及其附近的区域）的电阻，最好向该区域 A 中积极地掺杂氧及 Si。此种杂质的掺杂可以利用热处理等来进行。

特别是如果可以局部地提高区域 A 的氧及 Si 的浓度，则可以抑制 GaN 层整体的变形，因此就难以产生裂缝。掺杂氧及 Si 双方的区域也可以是区域 A 当中的晶种部 105 及第一 n－GaN 晶体 104 的任意一方所含的部分。对于此种杂质掺杂的效果，即使在 GaN 基板的主面上未形成脊的情况下，当在基板的背面形成电极时，也是有效的。

在利用以上的方法形成氮化物半导体层 120，得到了图 11 所示的构造后，如图 1 所示，依次堆积 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 108、n－ GaN 光导引层 109、多重量子阱（MQW）活性层 110、p－GaN 光导引层 111、p－$Al_{0.1}Ga_{0.9}N$/GaN 包覆层 112、p－GaN 层 113。其后，将 p－GaN 层 113 和 p－$Al_{0.1}Ga_{0.9}N$/GaN 包覆层 112 加工为脊条纹状，将脊的两肋用绝缘膜 113 覆盖。其后，在 p－GaN 层 113 的脊条纹上形成 p 电极 114，形成配线电极 117。在 n－GaN 基板 101 的背面形成 n 电极 116。

根据本实施方式，由于可以在 GaN 基板上形成与 GaN 基板相比减少了位错密度的氮化物半导体层 120，因此就能够制造特性优良的半导体激光器元件。

（实施方式 2）

下面，在参照图 17（a）到（d）的同时，对本发明的实施方式 2 进行说明。

本实施方式与所述的实施方式 1 的主要的不同点在于，n－GaN 基板 101 的面方位及氮化物半导体层 120 的形成工序。由此，以下将仅对该不同点进行详细说明。

首先，利用与对所述的实施方式所说明的工序相同的工序，准备图 17（a）所示的 n－GaN 基板 101。但是，本实施方式中所用的 GaN 基板 101 的主面法线方向并非<0001>，而是<11－20>。在该 GaN 基板 101 的主面上，形成有与<0－100>平行的条纹状脊。

然后，如图 17（b）所示，利用 MOVPE 法，在 GaN 基板 101 的晶种部 105 上生长第一 n－GaN 晶体 1401。此时，通过调整利用 MOVPE 进行的晶体生长时的温度或 V/III 比等生长条件，就可以如图 17（b）所示，使第一 n－GaN 晶体 1401 相对于晶种部 105 左右非对称地生长。此后，利用与对实施方式 1 所说明的方法相同的方法，如图 17（c）所示在第一 n－GaN 晶体 1401 上生长第二 n－GaN 晶体 1402。

当像这样将第一 n－GaN 晶体 1401 的中心从晶种部 105 的中心移动时，则如图 17（d）所示，第二 n－GaN 晶体 1402 的合并部 1403 的位置就会从存在于相邻的 2 个脊间的凹部的中心移动。

由于在晶种部 105 的附近及合并部 1403 的附近位错比较多，因此当晶种部 105 和合并部 1403 以相等的间隔交互地排列时，则位错比较少的区域就会在面内大致均等地分布。

但是，当像本实施方式那样将合并部 1403 沿一定方向移动，向位于合并部 1403 的左侧的晶种部 105 靠近时，则位于合并部 1403 的右侧的晶种部 105 与合并部 1403 的间隔扩大。该间隔扩大了的区域中，位错比较少。换言之，通过将位错多的区域偏置于狭窄的区域内，就可以拓宽位错少的区域的宽度。当像这样拓宽位错少的区域的宽度时，就很容易在该位错少的区域上方配置（对齐）激光器元件的电流注入区域。

所述的实施方式 1 及实施方式 2 中，虽然都是在形成第二 n－GaN 晶体 106 时，仅掺杂作为 n 型杂质的 Si，然而本发明并不限定于此。即，在

形成第二 n－GaN 晶体 106 时，也可以于作为 n 型杂质的 Si 一起，例如同时掺杂 Mg 等 p 型杂质。

以下，在参照图 18 的同时，对此种掺杂的效果进行说明。图 18 是表示在位于条纹状脊的上面的晶种部上生长 GaN 晶体的情况下的生长速率的纵/横比与 Si 浓度的关系的图表。该图表表示除了 n 型杂质（Si）以外还同时掺杂了作为 p 型杂质的 Mg 的情况下的数据。将图 18 的图表与图 13 的图表比较即可看出，Mg 浓度为 $5\times10^{17}cm^{-3}$ 时的纵/横比小于不添加 Mg 时的纵/横比。根据实验可知，利用 Mg 与 Si 的同时添加，可以将 GaN 晶体的横向生长速率促进为约 3 倍以上。为了利用此种性质，本实施方式中，在使第二 n－GaN 晶体 106 生长时，同时掺杂 Mg 及 Si。通过如此操作，就能够在更短时间内将第二 n－GaN 晶体 106 相互合并。

而且，如果在 GaN 的生长时，向 GaN 中掺杂 Si 或 Mg，则会在与 GaN 基板的主面垂直的方向（纵向）的生长速率、与主面平行的方向（横向）的生长速率中产生差异，这被记载于 MRS Internet J. Nitride Semicond. Res. 3、8（1998 年）中。该文献公布，在蓝宝石基板上形成了具有排列成岛状的多个开口部的氮化硅掩膜后，利用选择生长法，形成岛状的 GaN 晶体。

通过进行此种掺杂，就可以将第二 n－GaN 晶体 106 中的在第一 n－GaN 晶体 104 的上面沿纵向生长的部分减薄。第一 n－GaN 晶体 104 的上部的第二 n－GaN 晶体 106 的厚度如图 1 所示，相当于 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 108 与第一 n－GaN 晶体 104 的距离。由此，第二 n－GaN 晶体 106 的 p 型杂质浓度就低于第一 n－GaN 晶体 104 中的 p 型杂质浓度，第二 n－GaN 晶体 106 的电阻高于第一 n－GaN 晶体 104 的电阻。由此，在第一 n－GaN 晶体 104 的上面沿纵向生长的第二 n－GaN 晶体 106 的厚度最好尽可能薄。

根据本实施方式，由于可以使第二 n－GaN 晶体 106 的横向的生长速率大大地高于纵向的生长速率，因此就可以减薄电阻相对较高的第二 n－GaN 晶体 106，从而可以降低激光器元件的电阻。由此，就可以降低半导体激光器元件的动作电压，从而提高元件的可靠性。

而且，当在第二 n－GaN 晶体 106 中掺杂 p 型杂质及 n 型杂质双方时，第二 n－GaN 晶体 106 的电阻就有可能增大。由此，在生长第二 n－GaN

晶体 106 时，也可以将仅掺杂 Si 的层、仅掺杂 Mg 的层以数 nm 左右的周期交互地层叠，形成超晶格构造。如果形成此种超晶格构造，则即使掺杂不同的导电型的杂质，也可以降低电阻。

（实施方式 3）

以下，在参照图 19 的同时，对本发明的实施方式 3 进行说明。

本实施方式与实施方式 1 大大不同的方面在于，在生长了第二 n－GaN 晶体 106 后，在形成 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 108 之前，在第二 n－GaN 晶体 106 上形成 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格接触层 107，以及在 GaN 基板的相同面侧配置 p 电极及 n 电极。在其他的方面，由于具有与实施方式 1 的构成相同的构成，因此对于各实施方式中共同的构成要素，将不重复进行详细的说明。

本实施方式中，在 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格接触层 107 上，层叠了 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 108、n－GaN 光导引层 109、多重量子阱（MQW）活性层 110、p－GaN 光导引层 111、p－$Al_{0.1}Ga_{0.9}N$/GaN 包覆层 112、p－GaN 层 113 后，蚀刻该叠层体的一部分，直至 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 108 露出为止。此后，在因该蚀刻而露出的 n－$Al_{0.1}Ga_{0.9}N$/GaN 超晶格包覆层 108 的表面，形成例如由 Ti/Al 构成的 n 电极 116 及配线电极 118。

根据本实施方式，由于可以与所述的实施方式相同地获得减少了位错密度的晶体，因此半导体激光器元件的可靠性提高。另外，本实施方式中，由于电流不沿纵向流过 n－GaN 基板 101，因此不需要考虑 n－GaN 基板 101 或第二 n－GaN 晶体 106 的电气导电性。由此，也可以使用并未特意地掺杂了杂质的未掺杂的 GaN 基板，另外，从获得优良的结晶性的观点考虑，由于只要决定向第二 n－GaN 晶体 106 中掺杂的杂质的种类或密度、第二 n－GaN 晶体 106 的厚度等即可，因此设计的自由度提高。

所述各实施方式中，虽然使用 MOVPE 法来生长氮化物半导体，然而本发明的晶体生长方法并不限定于此，也可以使用氢化物气相生长法（H－VPE 法）或分子束外延法（MBE 法）等其他的半导体层生长方法。

另外，也可以不是在基板的主面直接地形成条纹状脊，而是在基板的主面以比较低的温度堆积由氮化物半导体构成的缓冲层，在该缓冲层上形

成条纹状脊。

所述各实施方式中，虽然在利用 ELO 工序形成氮化物半导体层 120 时，通过以 2 个阶段来切换杂质浓度，形成第一 n－GaN 晶体 104 和第二 n－GaN 晶体 106，然而，此时也可以利用组成比不同的晶体的组合来形成氮化物半导体层 120。另外，也可以不是以 2 个阶段来切换杂质浓度，而是以 3 个阶段以上的多阶段使之变化，另外也可以使之连续地变化。

产业上的利用可能性

根据本发明，可以提供适用于需要可靠性高的短波长光源的光记录装置、光显示器（激光器显示器）装置等中的半导体激光器元件。此种半导体激光器元件也可以应用于激光器加工或医疗用装置中。

另外，本发明并不限定于发出短波长光的半导体元件的制造，也可以广泛地应用于要求在低缺陷的晶体中形成通道区域的晶体管等半导体元件中。

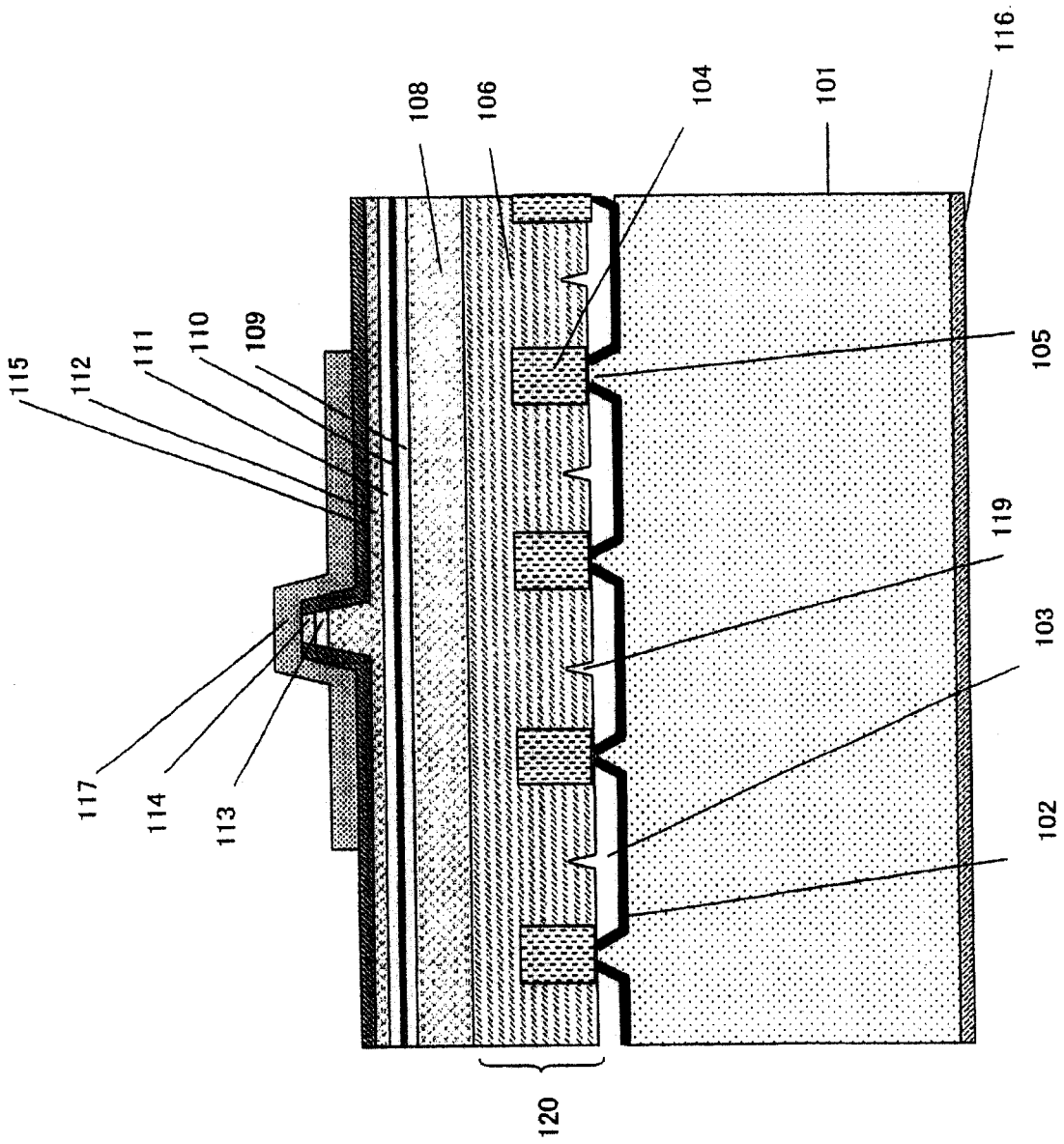

116
101
104
106
108
105
109
110
111
112
115
119
103
102
117
114
113
120

图 1

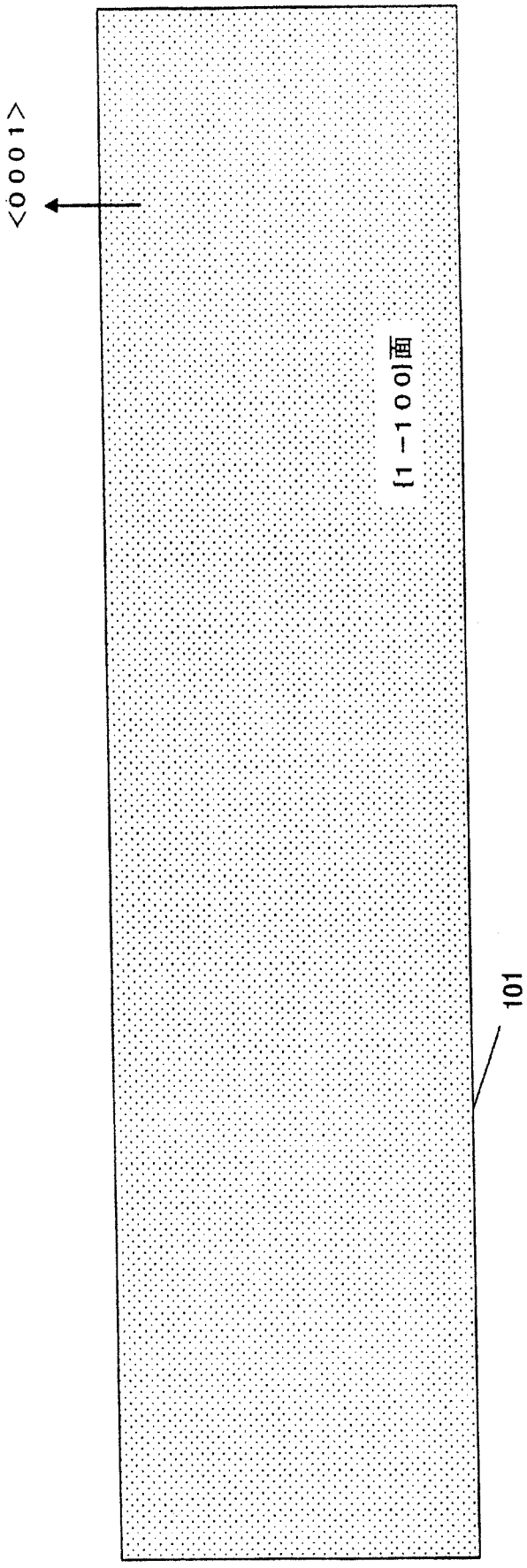


图 2

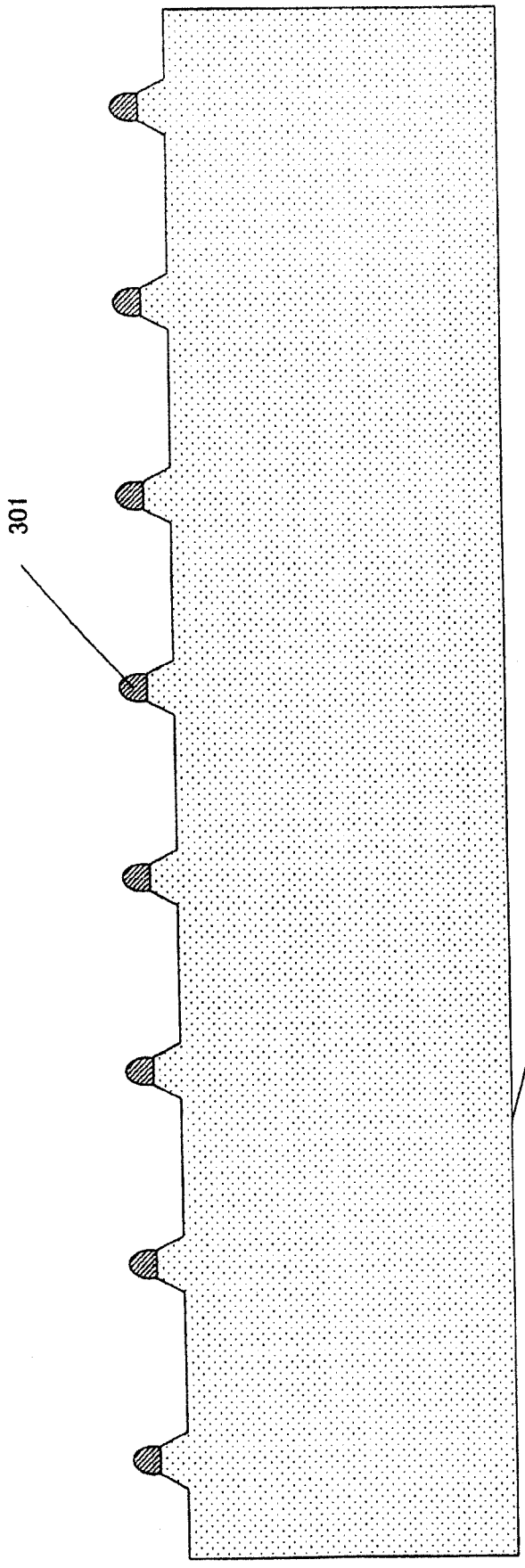


图 3

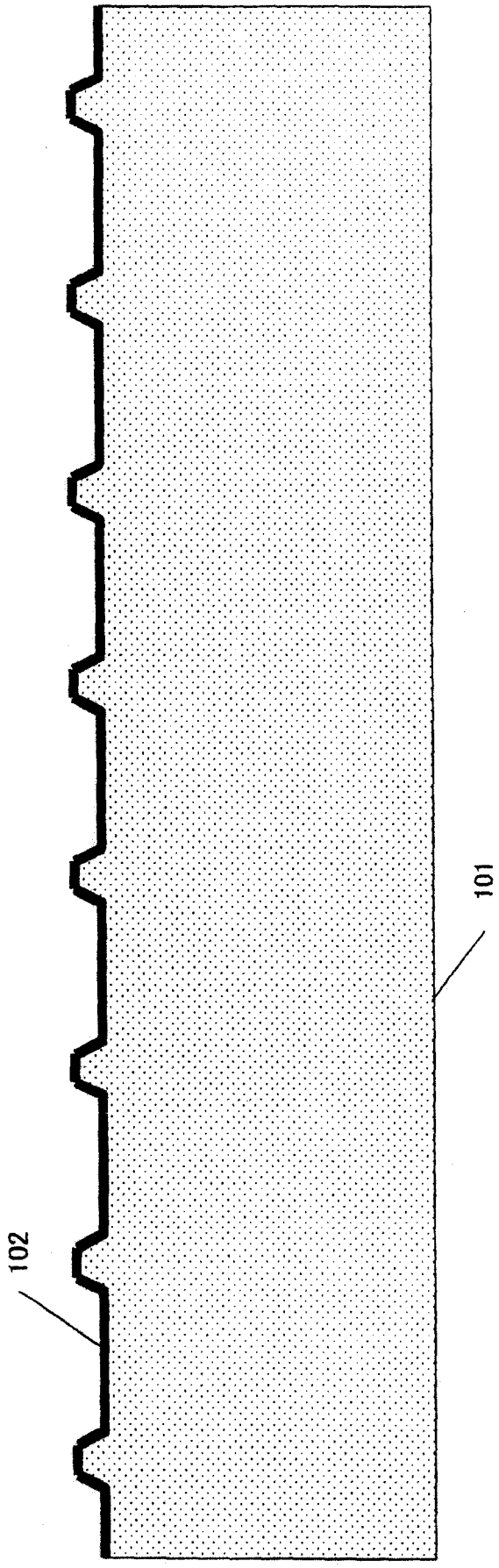


图 4

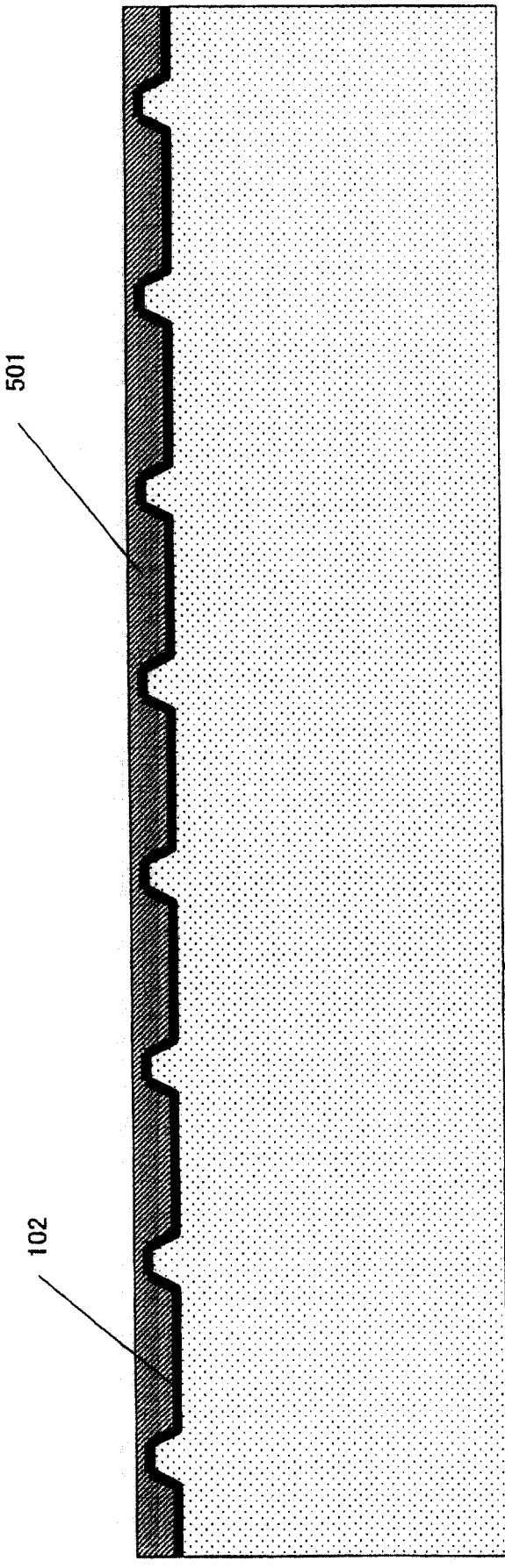


图 5

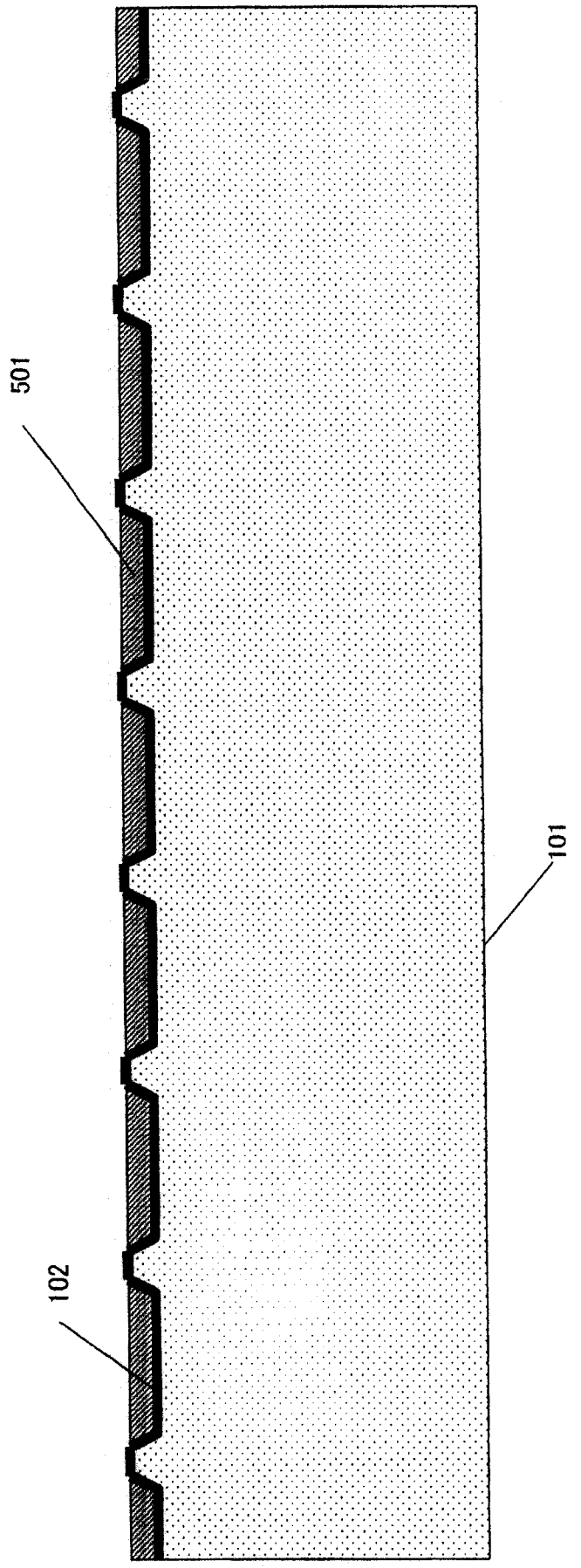


图 6

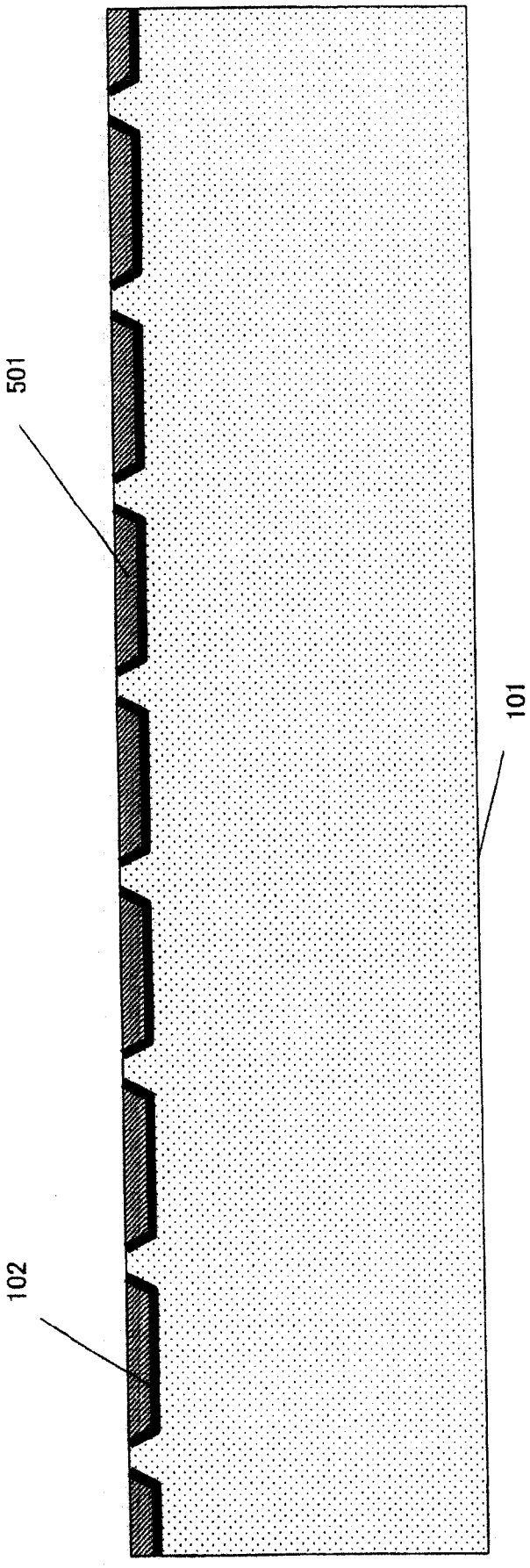


图 7

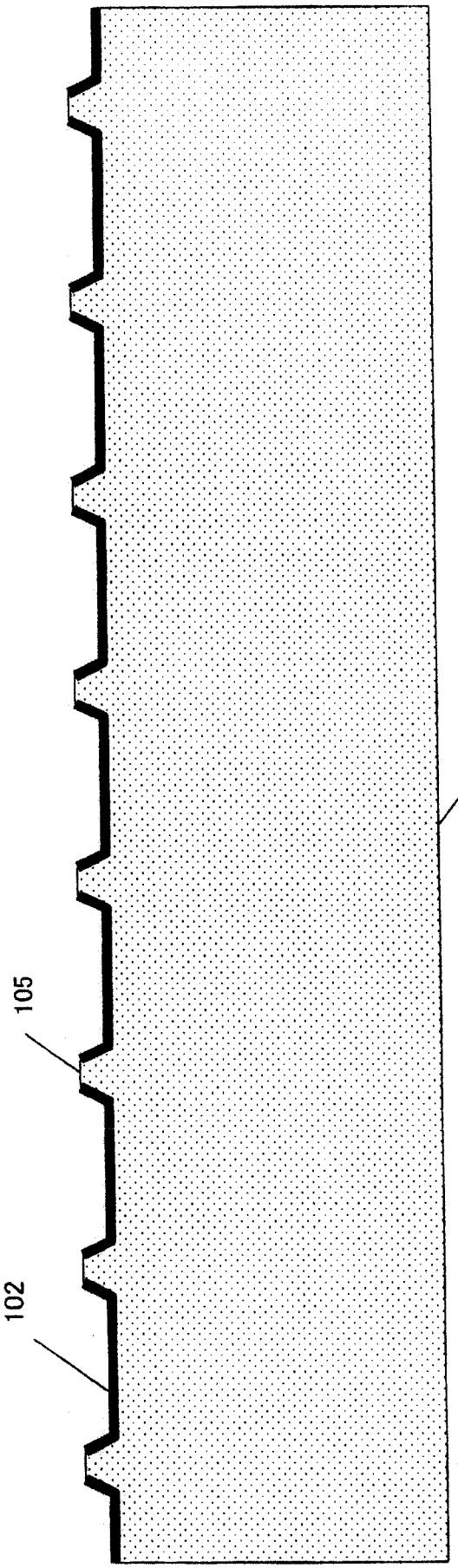


图 8

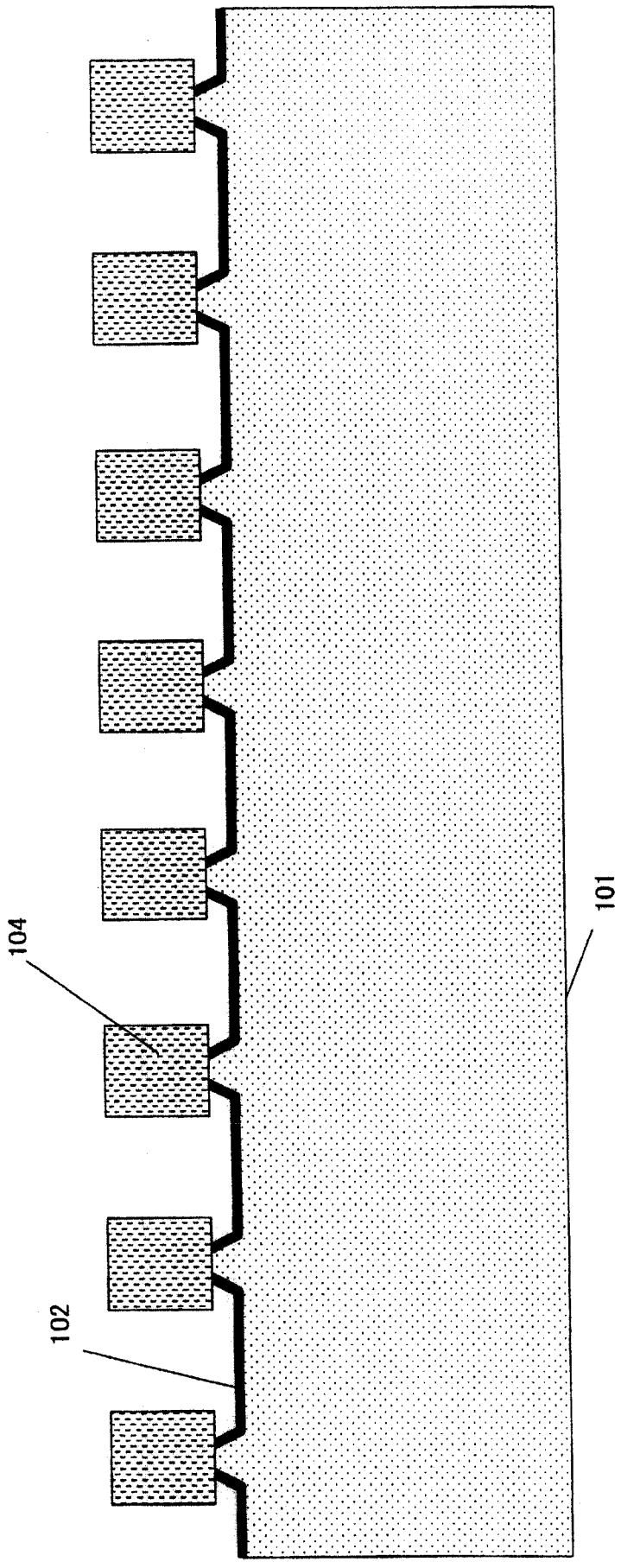


图 9

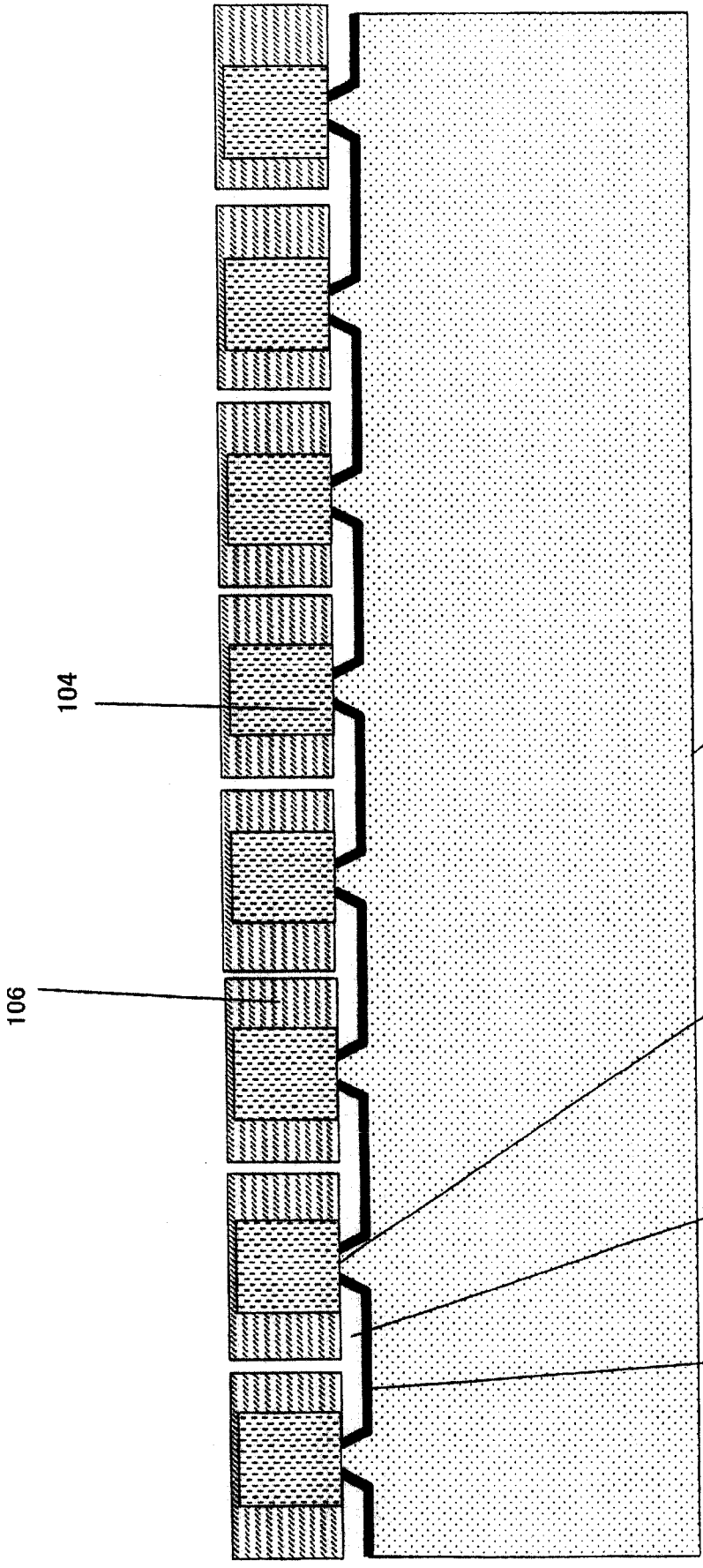


图 10

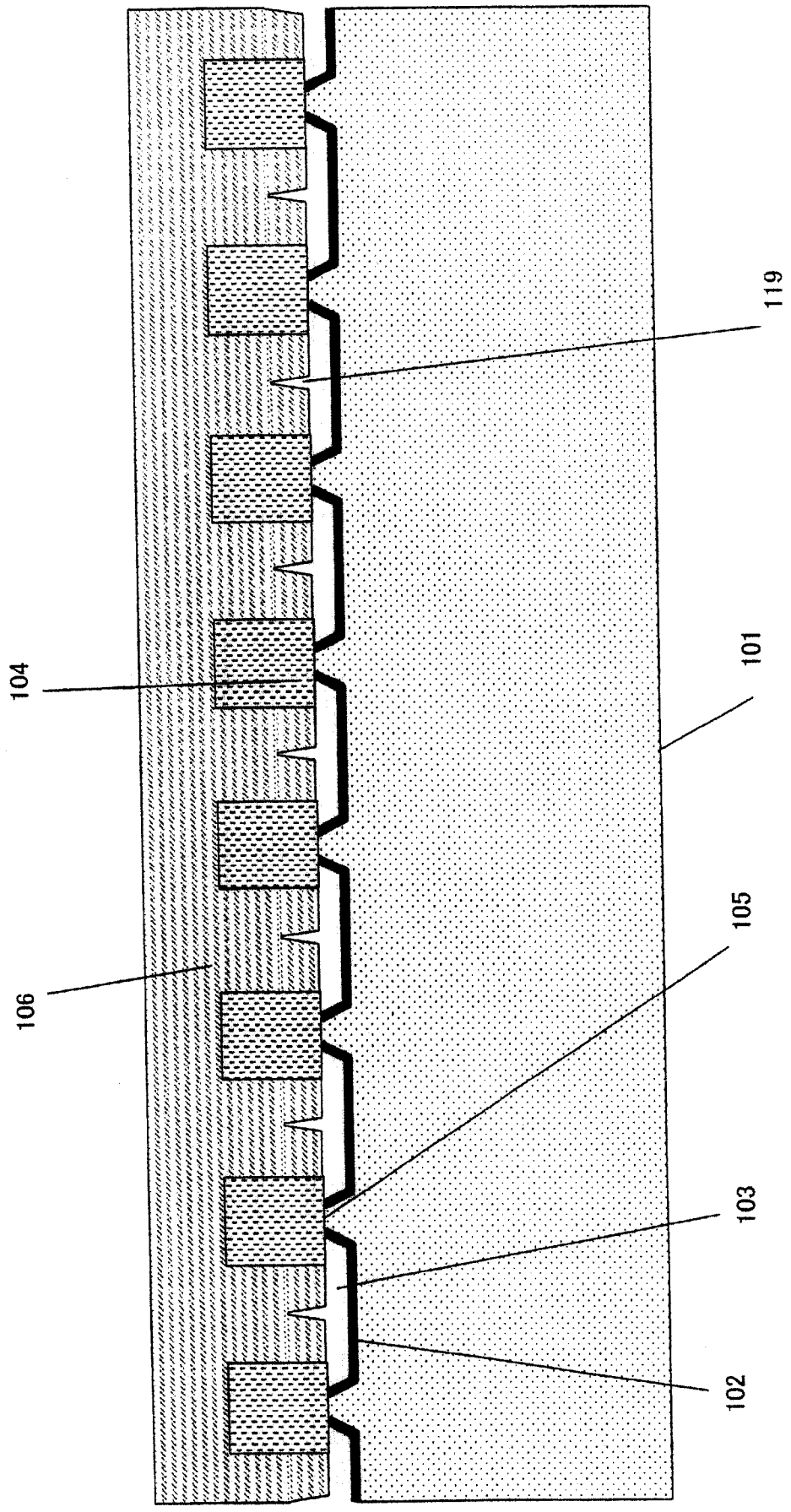


图 11

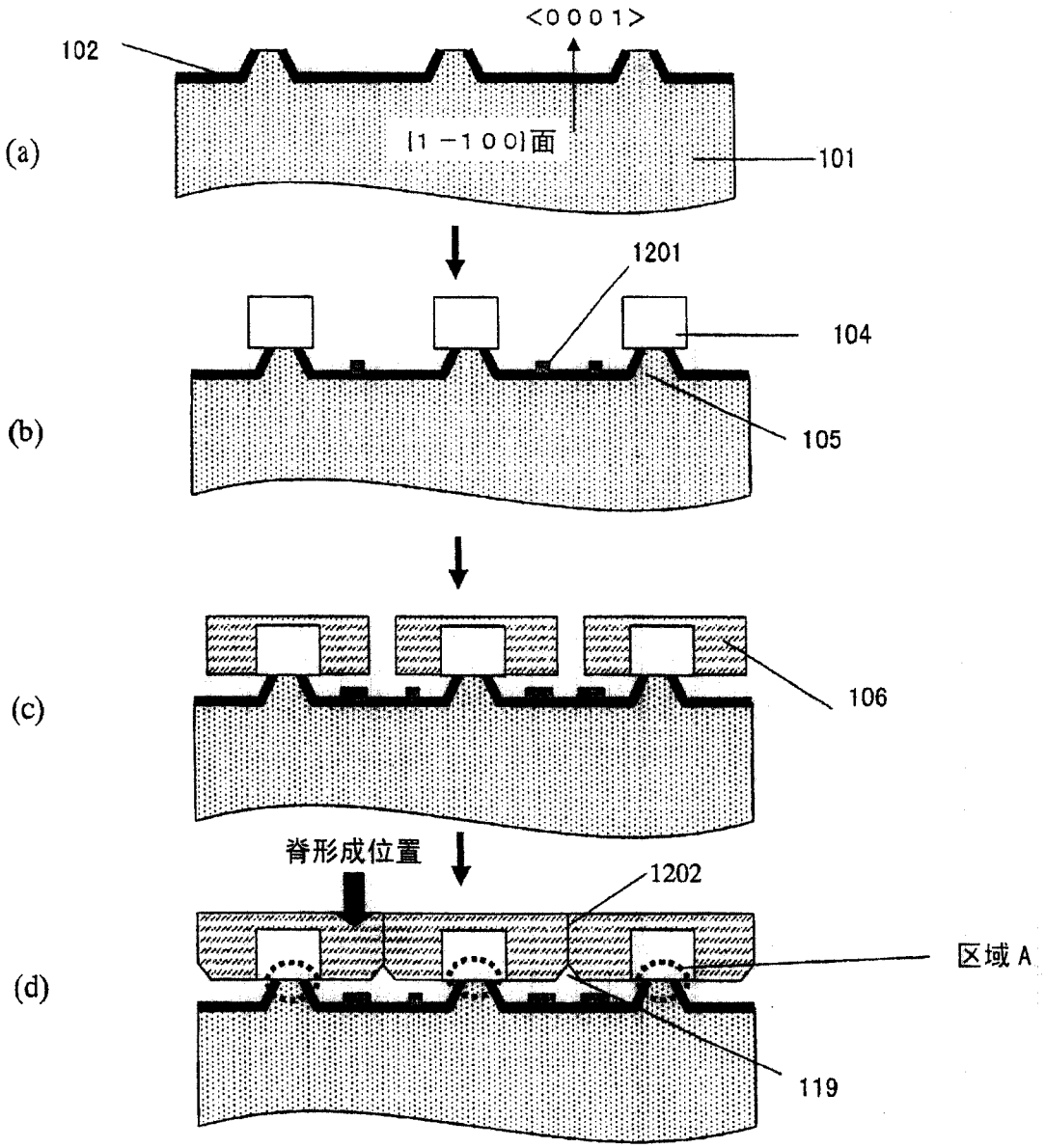


图 12

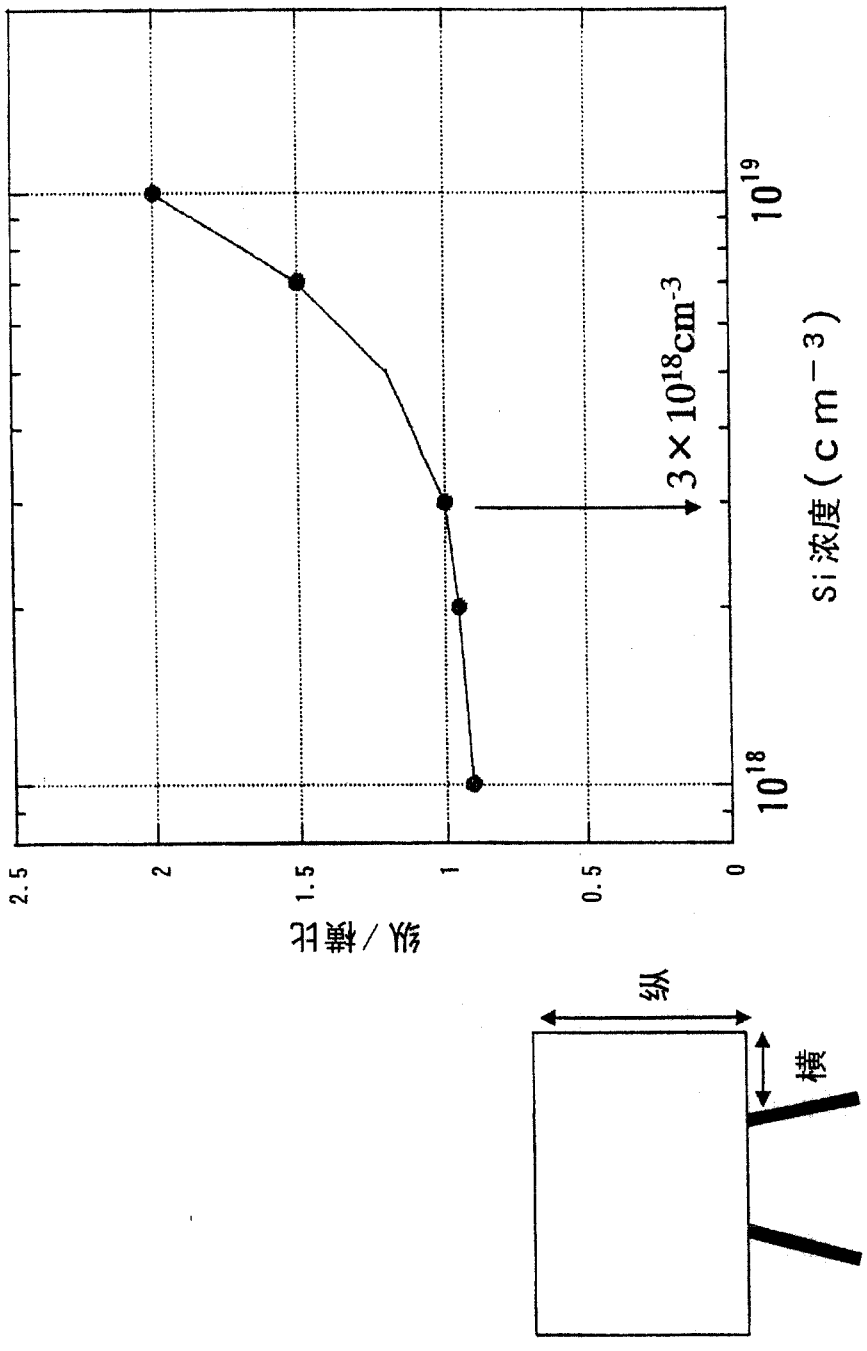


图 13

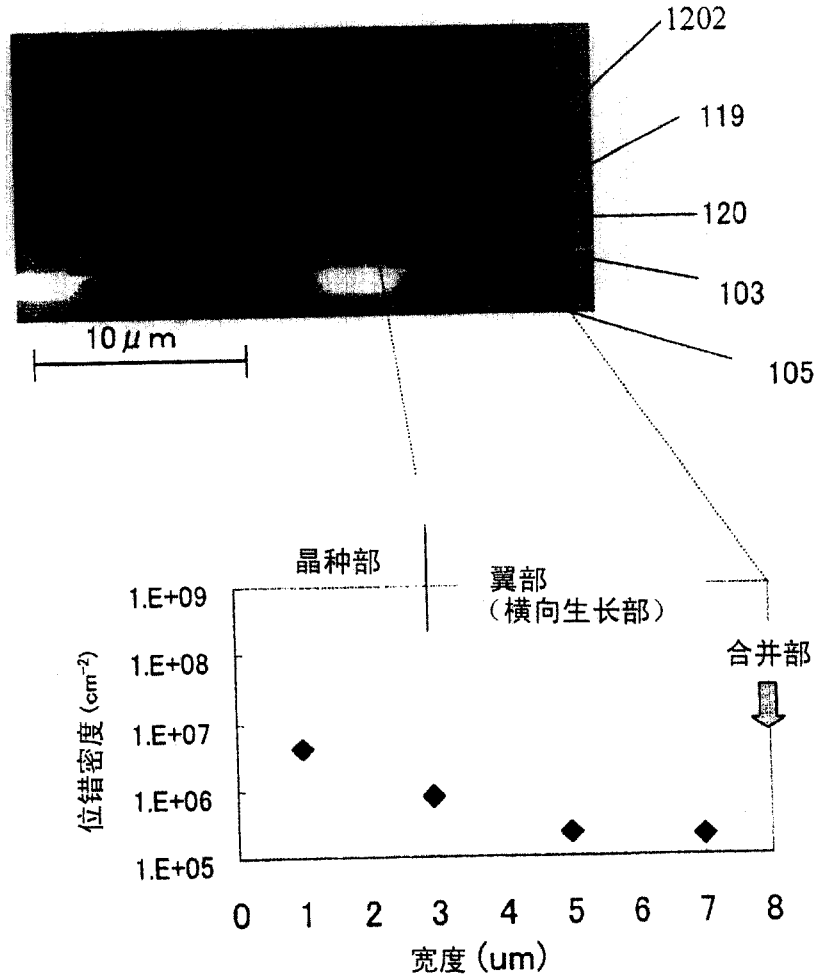

1202
119
120
103
105
10μm
晶种部
翼部
（横向生长部）
合并部
位错密度（cm⁻²）
1.E+09
1.E+08
1.E+07
1.E+06
1.E+05
0 1 2 3 4 5 6 7 8
宽度（um）

图 14

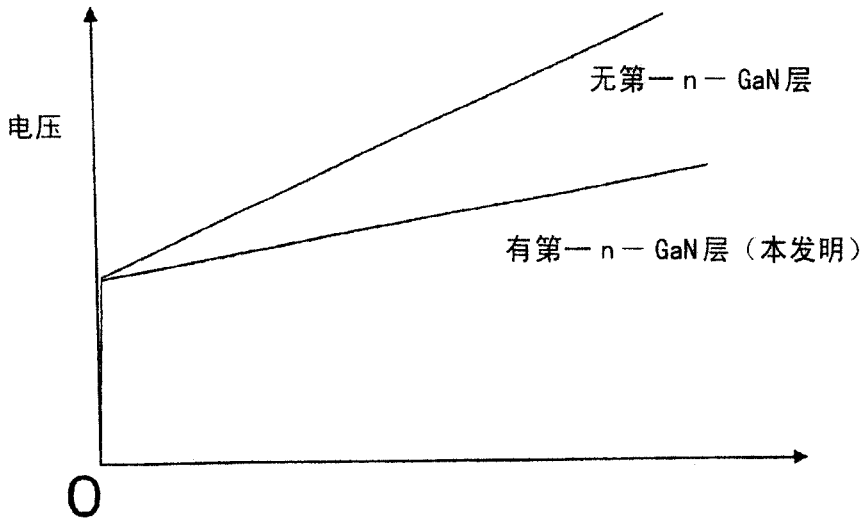

电压
无第一n－GaN层
有第一n－GaN层（本发明）
0

图 15

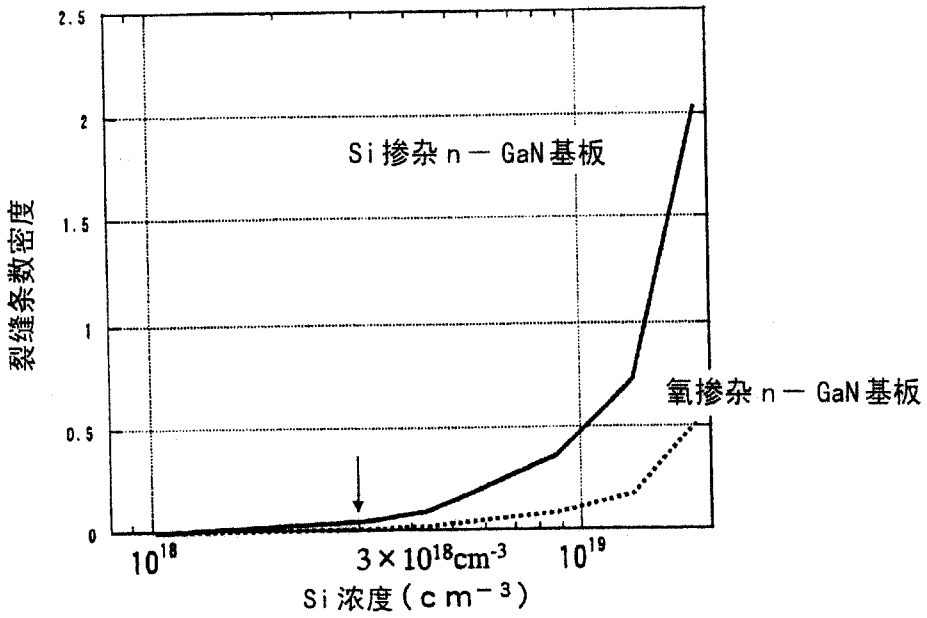

2.5
2
1.5
1
0.5
0
裂缝条数密度
Si掺杂n－GaN基板
氧掺杂n－GaN基板
10^18
3×10^18cm^-3
10^19
Si浓度（cm^-3）

图 16

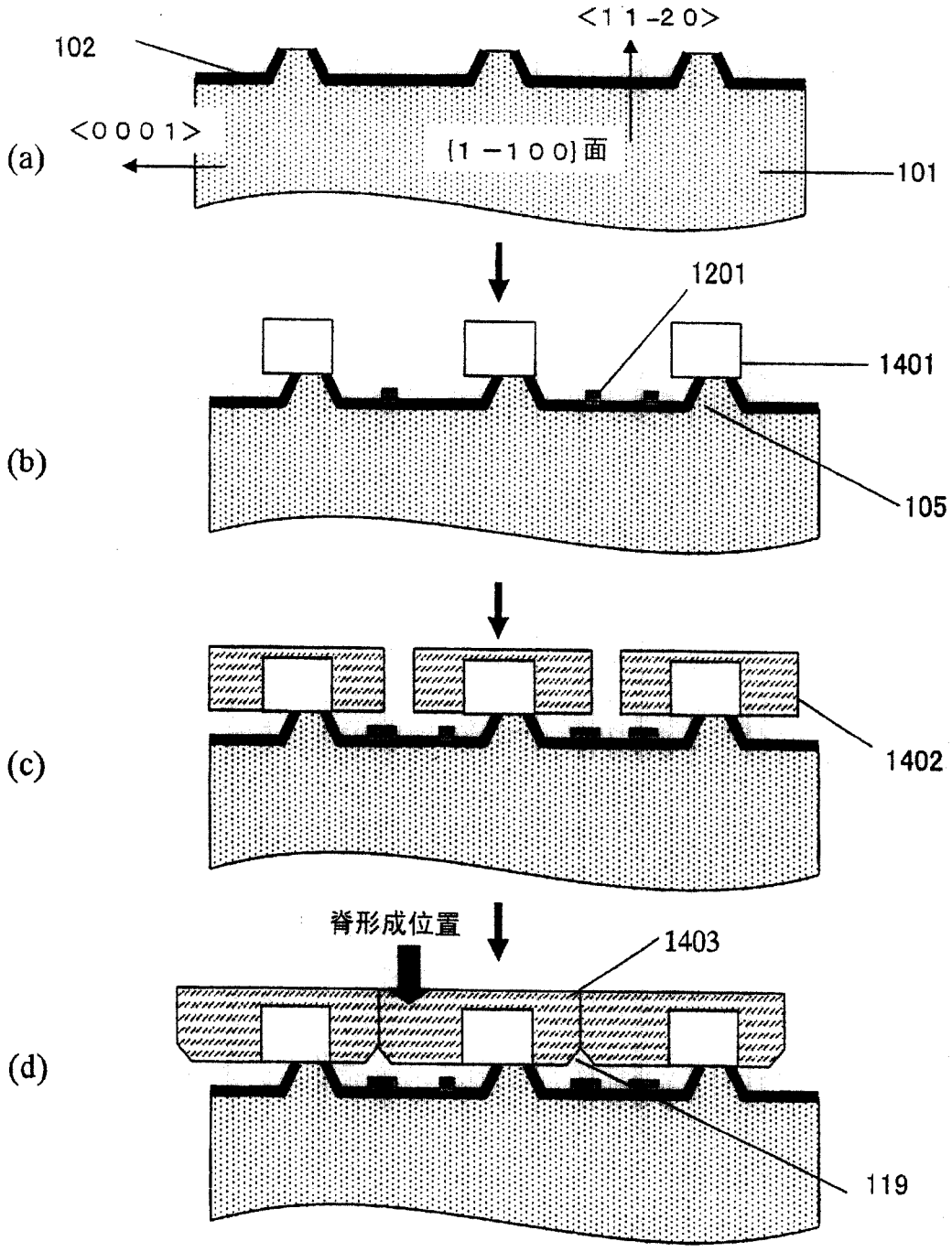

(a)
<1 1 -2 0>
102
<0 0 0 1>
{1 -1 0 0}面
101
(b)
1201
1401
105
(c)
1402
(d)
脊形成位置
1403
119

图 17

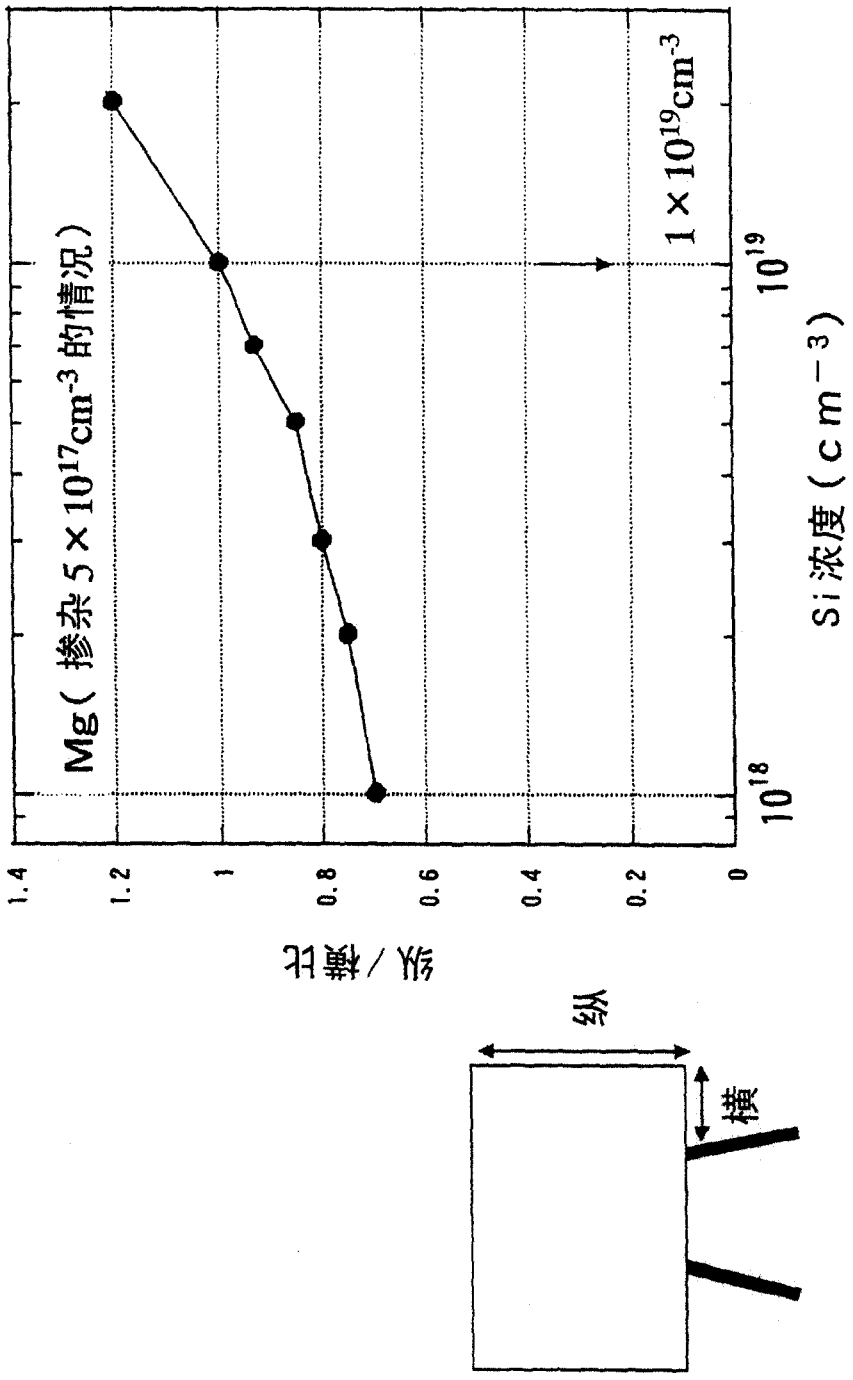

Mg（掺杂 $5\times10^{17}cm^{-3}$ 的情况）
$1\times10^{19}cm^{-3}$
纵/横比
Si浓度（cm^{-3}）
1.4
1.2
1
0.8
0.6
0.4
0.2
0
10^{18}
10^{19}
纵
横

图 18

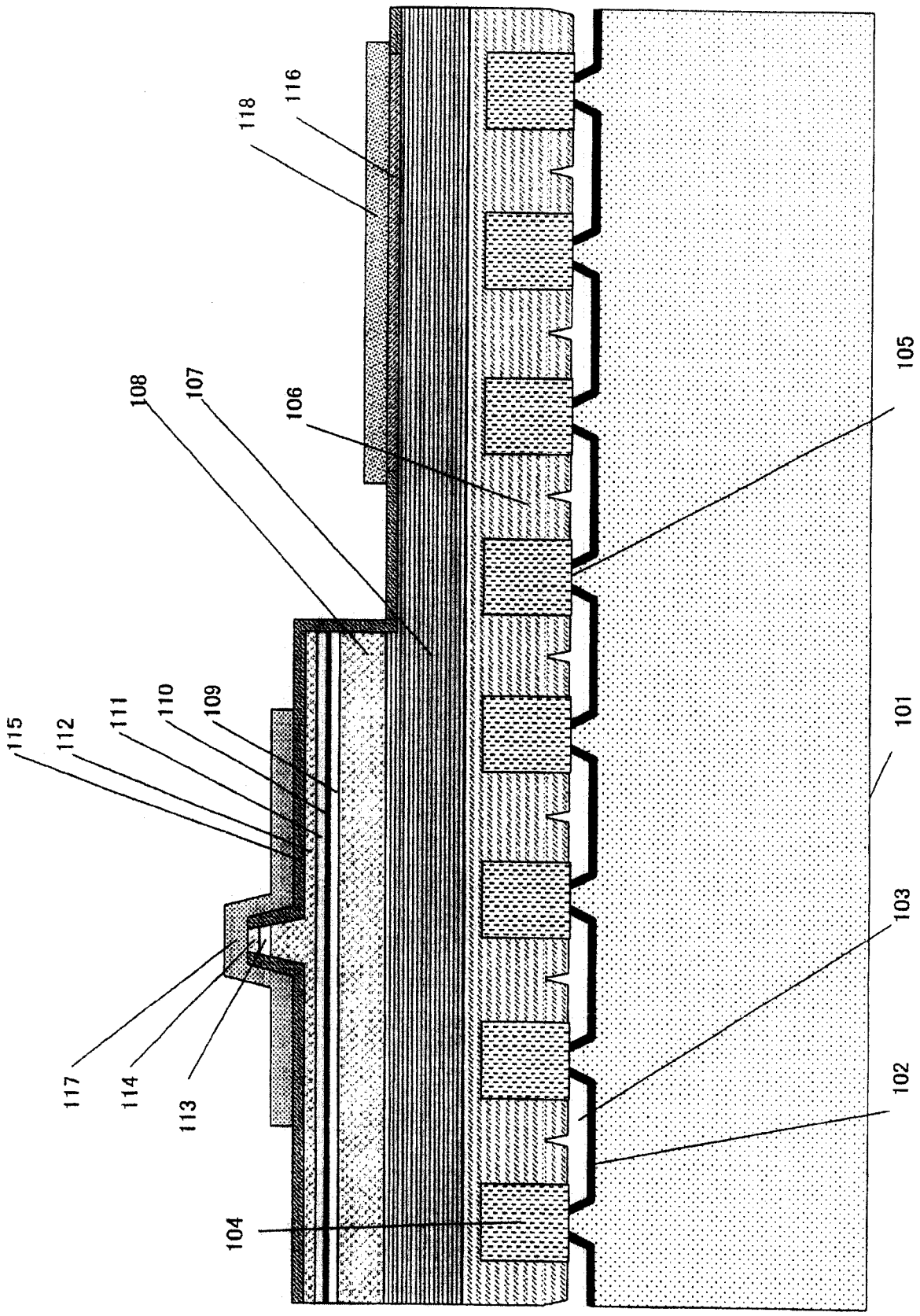

116
118
108
107
106
105
115
112
111
110
109
101
103
102
117
114
113
104

图 19

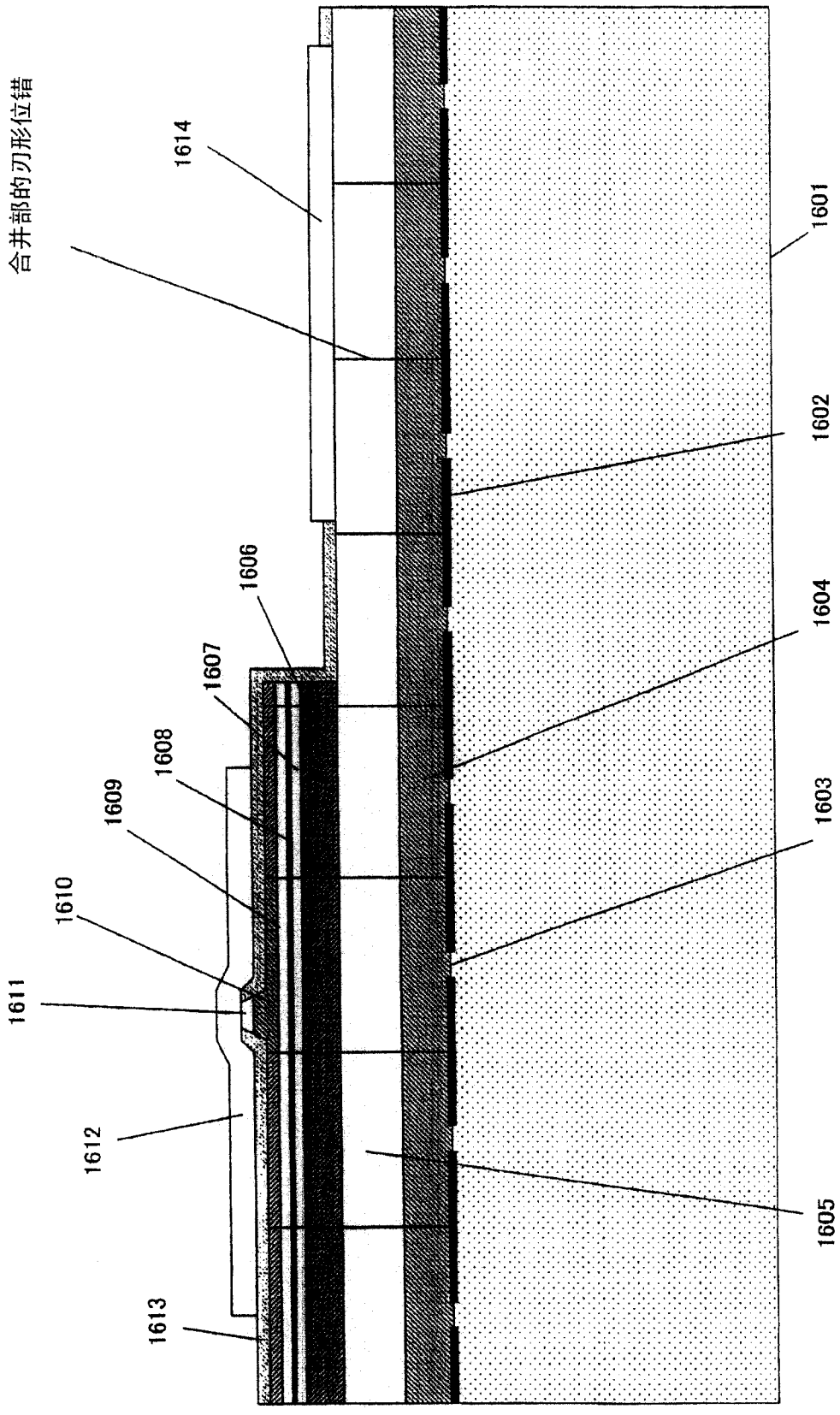

合并部的刃形位错
1614
1601
1602
1606
1604
1607
1608
1609
1603
1610
1611
1612
1605
1613

图 20