

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3849573号
(P3849573)

(45) 発行日 平成18年11月22日(2006.11.22)

(24) 登録日 平成18年9月8日(2006.9.8)

(51) Int. Cl.	F I
HO 1 L 23/12 (2006.01)	HO 1 L 23/12 J
HO 5 K 1/02 (2006.01)	HO 1 L 23/12 S
HO 5 K 1/05 (2006.01)	HO 5 K 1/02 F
HO 5 K 1/18 (2006.01)	HO 5 K 1/05 Z
HO 5 K 3/46 (2006.01)	HO 5 K 1/18 L

請求項の数 4 (全 28 頁) 最終頁に続く

(21) 出願番号 特願2002-143983 (P2002-143983)	(73) 特許権者 000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(22) 出願日 平成14年5月20日(2002.5.20)	(74) 代理人 100100310 弁理士 井上 学
(65) 公開番号 特開2003-46022 (P2003-46022A)	(72) 発明者 横塚 剛秀 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
(43) 公開日 平成15年2月14日(2003.2.14)	(72) 発明者 原田 正英 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
審査請求日 平成16年8月5日(2004.8.5)	(72) 発明者 長谷部 健彦 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
(31) 優先権主張番号 特願2001-151818 (P2001-151818)	
(32) 優先日 平成13年5月22日(2001.5.22)	
(33) 優先権主張国 日本国(JP)	

最終頁に続く

(54) 【発明の名称】 電子装置

(57) 【特許請求の範囲】

【請求項1】

金属板又は複合金属板で構成されたコア材と該コア材上に形成された絶縁層及び導体層で構成された配線層とを有するメタルコア基板、

前記配線層の前記導体層に接続された端子が第1面に形成された電子部品、及び

前記メタルコア基板がインターポーザ基板として搭載されたプリント基板を備え、

前記配線層に形成され且つ前記コア材に到達するビアホールには前記電子部品の前記第1面並びに該コア材に夫々接する第1の放熱用電極が設けられ、

前記プリント基板の前記メタルコア基板の前記配線層に対向する面には、該配線層上に形成された電極とはんだで接合された電極と、前記電子部品の前記第1面とは反対側の第2面に対向する第2の放熱用電極とが夫々形成され、

前記電子部品の前記第2面と前記第2の放熱用電極とはんだで接合されて、該電子部品で生じる熱が前記第1の放熱用電極並びに該第2の放熱用電極を夫々介して拡散されることを特徴とする電子装置。

【請求項2】

請求項1において、

前記第1の放熱用電極は、 $0.3\text{ W/m}\cdot\text{K}$ より高い熱伝導率を示す材料であることを特徴とする電子装置。

【請求項3】

請求項1において、

10

20

前記第1の放熱用電極は、Al、銀、金、導電性樹脂、銅、及びはんだの少なくとも1つ、又はこれらを組み合わせた材料を用いて形成されていることを特徴とする電子装置。

【請求項4】

請求項1から3のいずれかにおいて、

前記メタルコア基板の前記配線層の前記導体層と前記電子部品の前記第1面に形成された前記端子とは、フリップチップ方式で接続されていることを特徴とする電子装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、電子部品を搭載したメタルコア基板を備えた電子装置の構造及びその製造技術に関する。 10

【0002】

【従来技術】

電子基板を備えた電子装置は、電子部品による発熱に起因した不良が生じないようにする必要がある。そのため、出荷前には熱サイクル試験を行うことにしている。特に、ECU等の車載用電子装置では、環境等の変化による車体内の温度変化に加えてエンジンのオンオフによるLSIチップ発熱の有無が影響し、電子部品等は広い温度領域での熱サイクル（例えば、-40度～120度：自動車用電子機器の環境試験通則JASOD001）に耐える必要がある。今般、ECUをよりエンジン近くに配置する傾向があり、さらに、この温度範囲の上限がより高くなる傾向がある。このような熱サイクルにさらされると、ECU内の電子部品の性能が安定しなくなったり、電子部品の搭載基板と電子部品との間の接続不良が生じやすくなる。すなわち、電子装置には高い放熱性が要求され、特にECU等の車載用電子装置は一般の電子部品よりも優れた放熱性が求められている。 20

【0003】

基板に搭載される電子部品の発熱を考慮した一般的な電子装置の構造に関する従来技術に、特開平6-169189号公報がある。

【0004】

この公報には、内層にグラウンドを有するプリント基板上にスルーホールを介してこのグラウンドと接続されている放熱電極用パッドが形成され、さらにその放熱電極用パッドとチップ形発熱部品に設けられた放熱用電極とが整合するよう搭載されている電子回路基板が記載されている。この電子回路基板の構造は、チップ形発熱部品が発生する熱を、放熱電極、放熱電極用パッド、スルーホールを介してグラウンドへ逃がすことでプリント基板の放熱性を確保している。 30

【0005】

また、一般的な電子部品の基板としてメタルコア基板があり、そのメタルコア基板の放熱性を考慮した従来技術として特開平7-326690号公報がある。

【0006】

この公報には、内部配線パターンがメタルコア基板に形成され、アウターリードがその内部配線パターンに接続され、その内部配線パターンを、例えば銅箔をエッチング加工するなど薄膜を加工して形成すること、および内部配線パターンが形成されたメタルコア基板のチップ部品が搭載される部分を凹部に形成することが記載されている。 40

【0007】

【発明が解決しようとする課題】

特開平6-169189号公報は、ガラスエポキシ材を基板のコアとして使用しているので、基板の種類に対応した放熱構造どころかメタルコア基板に関しても何ら記載されていない。また、半導体部品のグラウンド端子も他の信号端子と同様に一定の大きさになっているため、放熱性を確保するには十分でない。

【0008】

また、特開平7-326690号公報では、メタルコア基板を用いているので基板自体の熱拡散効率は向上しているが、メタルコア基板と電子部品との間にエポキシ樹脂等の有機 50

接着材やポリイミド等の有機絶縁層を備えているので、電子部品から基板への熱導伝性が低い。つまり、電子部品から搭載基板への熱伝導性が十分に考慮されているとはいえない。

【0009】

また、これらの従来技術でメタルコア基板に配線を形成し、その配線されたメタルコア基板にフリップチップ方式の半導体部品を採用する場合に生じる半導体部品端子と配線との間の接続不良に関して何ら配慮がなされていない。

【0010】

また、電子基板を他の基板にインターポーザとして搭載する場合やチップを複数搭載したMCM（マルチチップモジュール）の場合の放熱構造に関するも何ら考慮されていない。

10

【0011】

本発明の目的は、メタルコア基板の構造を使用して電子基板の放熱性を向上させ、電子部品全体の放熱性（耐熱性）を向上させることにある。

【0012】

また、インターポーザを搭載した基板やMCM構造を採用した基板を有する電子装置全体の放熱性（耐熱性）を向上させることにある。

【0013】

【課題を解決するための手段】

本発明の実施態様のひとつに、金属板又は複合金属板で構成されるコア材と該コア材上に形成された配線層とを備えたメタルコア基板と、前記配線層と端子が接続されている前記電子部品とを有する電子装置であって、前記コア材と前記電子部品とが高熱導伝性部材を介して隣接するように該高熱導伝性部材が配置されているものがある。

20

【0014】

このような構造により、電子装置の放熱性が向上する。

【0015】

また、このような基板をインターポーザ（他の基板に搭載する基板のことをいう）として用いる場合、インターポーザが搭載される他の基板と高発熱電子部品とが、高熱導伝性部材を介して接するように該高熱導伝性部材を配置した構造

、もしくはインターポーザが搭載される他の基板とインターポーザとして用いた基板を構成する金属板とが高熱導伝性部材を介して接するように該高熱導伝性部材を配置した構造を備えた電子装置が好ましい。

30

【0016】

なお、上述の金属板に、少なくともニッケル、クロム、コバルト、アルミニウムのいずれかを含む鉄系合金、あるいは該鉄系合金に銅クラッドを施した鉄系複合材、タングステン、銅、モリブデン、タンタル、ニッケル、アルミニウムなどを用いると、高熱導伝性と高剛性を備えることができるようになる。例えば表1に示すように、銅やアルミニウムを用いると、安価に製造できるだけでなく、熱伝導率も高いので、放熱性が良い。また、メイン基板をアルミナやガラセラ等のセラミックを用いた基板とする場合には、インバー（鉄 - 36wt%ニッケル合金）や42アロイ（鉄 - 42wt%ニッケル合金）は高弾性でかつ熱膨張係数が低いので、これらを使用したメタルコアインターポーザを使用することにより、インターポーザとメイン基板の熱膨張率差を小さくして、はんだ接続信頼性を向上することができる。特にインバーや42アロイのような鉄 - ニッケルを主成分とする合金は、それらの組成を変化させることにより、メイン基板の種類に応じた熱膨張率のインターポーザとすることが可能であり、メイン基板とインターポーザ間のはんだ接続信頼性を向上することができる。

40

【0017】

【表1】

表1. コアメタル候補材料と物性値

素 材	弾性率 (GPa)	熱膨張係数 (ppm/°C)	熱伝導率 (W/m·K)
Invar	141	1.2	10
42 アロイ	147	4.3	10
Cu	110	17	385
Al	68	24	210

10

また、このような鉄 - ニッケルを主成分とする高弾性金属を前記金属板として用いる場合には、これらは熱伝導率が低いので、表面を熱伝導性が高い部材、例えば銅めっきで被覆する構造（複合金属板）とすることが好ましい。この被覆は、絶縁樹脂との密着性向上のための粗化处理を行う際にも有効に使用できる。

20

【0018】

なお、これまで述べてきた高熱伝導性部材は、一般に配線基板の絶縁材料として使用されるエポキシ・ポリイミドなどの樹脂材料（熱伝導率：0.2～0.3W/m·k）と比較して、熱伝導性の高い材料のことをいい、Al、銀、金、導電性樹脂、銅、及びはんだの少なくとも1つ若しくはこれらを組み合わせた材料（熱伝導率：数W/m·k以上）を用いるのが好ましい。

【0019】

特に、その接続に少なくともはんだを用いると、電子部品の搭載工程（リフロー）を用いて形成することができるので、プロセス工程の簡略化が可能である。

30

【0020】

また、電子部品の搭載を考慮すると、電子部品に金属（特に、Al、銀、金）の電極を形成しておき、この電極と金属板をはんだ、導電性樹脂などで接続する構成とすることが望ましい。場合によっては低コスト化のため、特に接続のためだけの金属電極を設けない電子部品を、銀ペースト等の導電性樹脂や接着剤で接続しても良い。ただし接着剤は、放熱性という観点では有利ではない。

【0021】

さらに、これまで述べてきた導体層は、一般的に多層配線板に使用されるステンレス、ニクロム、タングステン、アルミニウムなどの箔でもよいが、好ましくは銅の箔である。

【0022】

また、放熱用ビアホールを形成する方法としては、ドリルやプラズマ、感光性材料を混練した樹脂のフォトリソグラフィでも可能であるが、望ましくはレーザーによる加工である。レーザーとして、高エネルギー出力のCO₂レーザー、紫外線レーザー、Xeレーザー、エキシマレーザー、YAGレーザー、YLFレーザー、Arレーザーなどを用いて形成することが可能であるが、CO₂レーザー又は紫外線レーザーで形成することが好ましい。特に、紫外線レーザーは、樹脂を炭化させることなく分解し、微小径のビアホールを形成できる特徴を持っているので、高熱伝導性部材と信号配線の不要なコンタクトを防止することができる。また、ドリルを用いれば、製造コストを下げるができる。

40

【0023】

本発明に用いる配線形成法のめっきに、銅、錫、はんだ、ニッケル、クロム、金、および

50

これらの複合材のいずれかを用いることも好ましい。

【0024】

本発明に用いる放熱用ビアホールを介して電子部品および基板の金属板を接続する方法は、金属めっきにより接続する方法、導伝性物質（金属フィラを混練した樹脂・接着剤、導伝性樹脂など）をビアホールに塗布・充填する方法、またははんだを充填する方法などである。

【0025】

【発明の実施の形態】

以下、本発明の実施例について詳細に説明する。

<実施例1>

図1は、本発明に関わる電子装置に用いる電子基板の製造フローを示す図である。

【0026】

まず、本実施例により製造した電子基板の一例を図1の工程(g)で説明する。

【0027】

本実施例による電子基板は、金属板101（厚さ0.2mmの42アロイ）とその金属板101の表面を覆っている粗化されためっき層102とを備えたコア材である複合金属板103と、複合金属板103の上に絶縁層であるエポキシ樹脂（80μm厚程度）とそのエポキシ樹脂により積層接着された導体層である銅箔（約18μm厚）とエポキシ樹脂に開口されているビアホール107とで構成される配線層104と、放熱用ビアホール108（113）と、厚膜銅めっき109と、ソルダレジスト114と、外部端子118（A 20 g、Au、あるいはアルミのいずれかであるが本実施例ではAu）を有する半導体部品115と、放熱用電極117（Au）と、はんだ116とで構成されており、放熱用ビアホール113に充填され複合金属板103と放熱用電極117に接するように高熱導電性部材の一つであるはんだが形成されている。

【0028】

このように半導体部品の外部端子118以外の領域に形成されている放熱用電極117と放熱用ビアホール113に充填されたはんだの2層からなる高熱導伝性部材が半導体部品101から生じる熱を基板に拡散させているので、電子基板の一部に熱がこもることが無く、電子部品全体の放熱性を向上させることができる。

【0029】

次に、この電子基板の製造方法の一例について説明する。この製造方法は次の工程によりなされる。

【0030】

工程(a)：金属板101として、厚さ0.2mmの42アロイ（鉄-42wt%ニッケル合金）を用意する。この金属板101の42アロイに対し、銅めっき102を施して熱伝導性を向上させる。さらに、この銅めっき102の表面を粗化して複合金属板103を形成する。

【0031】

工程(b)：工程(a)の後、複合金属板の片面に樹脂（80μm厚程度）を塗布し、約18μm厚の銅箔104を積層して接着することによりメタルコア基板105を形成する。ここで、プリプレグと銅箔を積層すると安価ですむ。樹脂つき銅箔（RCF；Resin Coated Copper Foil）を使用すると、後の工程のレーザー穴あけ性や基板完成後の耐電触性が良いので、微細化対応に有利である。

【0032】

工程(c)：工程(b)の後、メタルコア基板105の一部の銅箔106を除去し、次にCO2レーザーの照射によりエポキシ樹脂を溶解、除去した後、複合金属板103まで到達する放熱用ビアホール108と、信号配線用のビアホール107を形成する。また、ビアホールの形成はドリルで行っても良く、この場合には安価ですむ。

【0033】

工程(d)：工程(c)の後、過マンガン酸カリウム法により樹脂残さの除去処理を施し

10

20

30

40

50

た後、薄付け化学銅めっき、電気銅めっき液に順次投入することで厚膜銅めっき109を析出させ、ビアホール107および放熱用ビアホール108を介して複合金属板103の表面銅箔と導通せしめる。

【0034】

工程(e)：工程(d)の後、表面銅箔の配線およびランド部となる箇所にエッチングレジスト110をラミネートし、塩化第二鉄を用いたエッチングにより配線層111を形成する。

【0035】

工程(f)：以上の工程(b)～(e)を繰り返して多層配線層111を形成する。多層配線層を形成した後、基板側配線の端子となる電極112及び放熱用ビアホール113を形成する。

10

【0036】

工程(g)：電極112(基板側端子)および放熱用ビアホール113が形成されている領域を除く領域にソルダレジスト114をラミネートすることにより、半導体部品115の外部端子118(素子自体の金メッキされた外部端子若しくは素子自体の端子から再配線された金メッキ再配線端子)と接続される基板側配線の電極(端子)112を形成する。その後、半導体部品115の外部端子以外の表面に形成された外部端子118とは絶縁されている放熱用電極117を半導体部品に形成する。次に、放熱用電極117と複合金属板103の間の放熱用ビアホール113にはんだをソルダレジストより若干高く充填するとともに、外部端子118と電極112の間にはんだを印刷形成する。

20

【0037】

その後、半導体部品を載置し、リフローすることにより半導体部品115を基板にはんだ接続する。

【0038】

本実施例の製造方法によれば、放熱用電極117と複合金属板103の接続にはんだを用いているので、外部端子118と電極112との接続に用いるリフロー工程で放熱用電極117と複合金属板103を接続できるようになり工程数の増加を抑制することができる。

【0039】

また、高熱導伝性部材を2層で形成しているため、下層の高熱導伝性部材の高さを調整することができる。外部端子118と放熱用電極117の高さをほぼ同じ高さにすることができるので、リフローの条件をほぼ一致させることができる。

30

【0040】

また、金属板の表面に金属板(42アロイ)よりも高熱導伝性材料である銅の膜を形成しているため、高い放熱性を確保できている。また、放熱性の確保を銅膜で行ない、金属板で熱膨張係数の制御を行っているため、基板と電子部品の熱膨張率差に起因する接続不良や電子部品の破壊を抑制することができる。また、金属板に高剛性で弾性率の高い材料を用いているため、コア基板の薄化によるスルーホール密度の低下を防止することができる。また、製造上の優れたハンドリング特性が得られる。

【0041】

なお、上述の金属板に、少なくともニッケル、クロム、コバルト、アルミニウムのいずれかを含む鉄系合金、あるいは該鉄系合金に銅クラッドを施した鉄系複合材、タングステン、銅、モリブデン、タンタル、ニッケル、アルミニウムなどを用いると、高熱伝導性と高剛性を備えることができるようになる。例えば表1に示すように、銅やアルミニウムを用いると、安価に製造できるだけでなく、熱伝導率も高いので、放熱性が良い。また、メイン基板をアルミナやガラセラ等のセラミックを用いた基板とする場合には、高弾性率のインバー(鉄-36wt%ニッケル合金)や42アロイ(鉄-42wt%ニッケル合金)は熱膨張係数が低いので、これらを使用したメタルコアインタポーザを使用することにより、インタポーザとメイン基板の熱膨張率差を小さくして、はんだ接続信頼性を向上することができる。特にインバーや42アロイのような鉄-ニッケルを主成分とする合金は、そ

40

50

これらの組成を変化させることにより、メイン基板の種類に応じた熱膨張率のインタポーザとすることが可能であり、メイン基板とインタポーザ間のはんだ接続信頼性を向上することができる。

【0042】

また、このような鉄 - ニッケルを主成分とする高弾性金属を前記金属板として用いる場合には、これらは熱伝導率が低いので、表面を熱伝導性が高い部材、例えば銅めっきで被覆する構造（複合金属板）とすることが好ましい。この被覆は、絶縁樹脂との密着性向上のための粗化处理を行う際にも有効に使用できる。

【0043】

なお、これまで述べてきた高熱伝導性部材は、一般に配線基板の絶縁材料として使用されるエポキシ・ポリイミドなどの樹脂材料（熱伝導率：0.2～0.3W/m・k）と比較して、熱伝導性の高い材料のことをいい、Al、銀、金、導電性樹脂、銅、及びはんだの少なくとも1つ若しくはこれらを組み合わせた材料（熱伝導率：数W/m・k以上）を用いるのが好ましい。

10

【0044】

特に、その接続にはんだを用いると電子部品の搭載工程（リフロー）を用いて形成することができるので、プロセス工程の簡略化が可能である。

【0045】

また、電子部品との搭載を考慮すると、電子部品に金属（特に、Al、銀、金）の電極を形成しておき、この電極と金属板をはんだ、導電性樹脂などで接続する構成とすることが望ましい。

20

【0046】

さらに、これまで述べてきた導体層は、一般的に多層配線板に使用されるステンレス、ニクロム、タングステン、アルミニウムなどの箔でもよいが、好ましくは銅の箔である。

【0047】

また、放熱用ビアホールを形成する方法としては、ドリルやプラズマ、感光性材料を混練した樹脂のフォトリソグラフィでも可能であるが、望ましくはレーザーによる加工である。レーザーとして、高エネルギー出力のCO₂レーザー、紫外線レーザー、Xeレーザー、エキシマレーザー、YAGレーザー、YLFレーザー、Arレーザーなどを用いて形成することが可能であるが、CO₂レーザー又は紫外線レーザーで形成することが好ましい。特に、紫外線レーザーは、樹脂を炭化させることなく分解し、微小径のビアホールを形成できる特徴を持っているので、高熱伝導性部材と信号配線の不要なコンタクトを防止することができる。

30

放熱用ビアホールの形成は、複数の絶縁層および配線層を一括で行うことも可能である。すなわち基板表面から複合金属板103まで到達するざぐり加工113を工程（f）で行い、工程（c）のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45（b）に、図1記載の工程による放熱用ビアホール端面の構造を図45（a）に示す。

【0048】

本発明に用いる配線形成法のめっきに、銅、錫、はんだ、ニッケル、クロム、金、およびこれらの複合材のいずれかを用いることも好ましい。

40

【0049】

本発明に用いる放熱用ビアホールを介して電子部品および基板の金属板を接続する方法は、金属めっきにより接続する方法、導伝性物質（金属フィラを混練した樹脂・接着剤、導伝性樹脂など）をビアホールに塗布・充填する方法、またははんだを充填する方法などである。

<実施例2>

実施例2を電子基板の構造断面図である図2を用いて説明する。

【0050】

多層配線層201が複合金属板の両面に積層されていること以外は、実施例1と同様の構造である。

50

【 0 0 5 1 】

この構造は、実施例 1 の工程 (b) の前に、基板の反対側の面に放熱用ビアホール形成を除いて (b) ~ (f) の工程を順に実施し、基板の反転を行って (b) ~ (g) を実施する。

【 0 0 5 2 】

この実施例の構造は、メタルコア基板の表裏の構成が近くなるので、コア材を中心として表裏の熱膨張係数が近くなるため、バイメタル効果による基板の反りが少さくなる。本実施例によれば、実施例 1 よりも半導体部品の外部端子と電子基板の電極との間の接続信頼性を高めることができる。また、基板のコア材を薄くすることが可能となるため、基板の軽量化、低コスト化が可能となる。

10

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 1 0 8 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 4 5 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 4 5 (a) に示す。

< 実施例 3 >

実施例 3 について電子基板の製造フローを示す図 3 を用いて説明する。

【 0 0 5 3 】

(1 文削除)

【 0 0 5 4 】

実施例 3 の構造で、実施例 2 の構造と異なるのは、複合金属板 3 0 5 の一部に窓 3 0 3 があり、その窓を用いて形成されている銅めっきされたスルーホール 3 1 2 により他方の面に形成されている配線層と接続されている点である。

20

【 0 0 5 5 】

(削除) 図 3 の (a) ~ (h) を用いてこの構成を製造することが可能な製造方法について説明する。

【 0 0 5 6 】

工程 (a) : 金属板 3 0 1 として厚さ 0 . 1 m m の 4 2 アロイを用意する。次に、金属板の両面にエッチングレジスト 3 0 2 をラミネートし、両面より露光・現像することにより、窓 3 0 3 を形成する箇所のレジストを除去する。さらに、塩化第二鉄溶液を用いたエッチングにより金属板に窓 3 0 3 を形成する。この窓としては、 $0 . 2 \text{ m m}^2$ を 0 . 4 m m 間隔に、必要な箇所に並べて配置する。

30

【 0 0 5 7 】

工程 (b) : 金属板に対して銅めっき 3 0 4 を施すことにより電気伝導性の向上させて複合金属板を形成する。この形成後、銅めっきの表面を粗化する。

【 0 0 5 8 】

工程 (c) : 複合金属板の両面に樹脂付き銅箔 3 0 6 もしくは樹脂プリプレグと銅箔を個別に積層接着し、メタルコア基板 3 0 7 とする。

【 0 0 5 9 】

工程 (d) : 複合金属板 3 0 1 の窓 3 0 3 および窓ではない領域の一部の表面銅箔 3 0 8 を除去した後、CO₂ レーザを照射してエポキシ樹脂を溶解・除去することにより、窓を貫通するスルーホール 3 0 9、複合金属板を底とするビアホール 3 1 0 および放熱用ビアホール 3 1 1 を形成する。

40

【 0 0 6 0 】

工程 (e) : 過マンガン酸カリウム法により樹脂残さの除去処理を施した後、薄付け化学銅めっき、電気銅めっき液に順次投入することで厚膜銅めっき 3 1 2 を析出させ、スルーホール 3 0 9 を介して基板表裏の銅箔間、ビアホール 3 1 0 および放熱用ビアホール 3 1 1 を介して複合金属板と最上面の銅箔との間を導通せしめる。

【 0 0 6 1 】

工程 (f) : 基板側配線の電極及びランド部となる箇所にエッチングレジスト 3 1 3 をラミネートし、塩化第二鉄を用いたエッチングにより多層配線層 3 1 4 の 1 層目の配線を形

50

成する。

【0062】

工程(g) : (c) ~ (e) の工程を繰り返して多層化した多層配線層314を構成する。

【0063】

工程(h) : 基板の配線電極(端子)308と放熱用ビアホールに充填した銅めっき319を除く領域にソルダレジスト315を製膜する。

【0064】

次に、半導体部品に外部端子と同じ高さに放熱用電極317を形成する。最後に、半導体部品316の外部端子318と基板側配線の電極(端子)308、半導体部品316の放熱用電極317と銅めっき304とを、はんだを用いて接続する。

【0065】

本実施例の構造によれば、実施例2よりも表裏の配線の接続の自由度を上げることができるため、配線パターンの設計自由度が増し、またより高性能、多機能な電子部品を搭載することが可能となる。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例4>

実施例4を、電子基板の構造断面図である図4を用いて説明する。

【0066】

実施例4と実施例3の構成上の相違点は、実施例3では1つの放熱用ビアホール311に高熱導伝性部材が充填されていたのに対して、実施例4では2つの放熱用ビアホール部401、402を設け、はんだを充填している。

【0067】

また、本実施例の構造は、実施例3の工程(c)(d)における放熱用ビアホールの形成個所を別のマスクを用いて複数個に分割して行うことにより、実施例3の工程を用いて製造することができる。

【0068】

本実施例の構造によれば、個々の放熱用ビアホールの大きさを小さくすることにより、その形成方法が容易になるため、低コスト化が可能となる。また、放熱パスに使用して、配線等に使用できなくなるスペースを小さくすることができるため、基板スペースを効率よく使用することができ、また配線設計ルールを緩和することができる。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例5>

実施例5を、電子基板の構造断面図である図5を用いて説明する。

【0069】

実施例1の構造と異なるのは、図1の放熱用電極117の下方のはんだの層をはんだではなく銅めっきが充填されており、その銅めっきと放熱用電極がはんだで接続される点である。

【0070】

この構造は次の工程により製造される。

工程(a) ~ 工程(f) : 実施例1と同様。

工程(g) : 実施例1の工程(g)では、放熱用ビアホールをはんだで充填しているが、本実施例では、はんだを充填するのではなく銅めっきで充填し、充填後基板表面を研磨により平坦化させる。

10

20

30

40

50

【0071】

上述の工程の後、基板側配線の電極（端子）および銅めっきを除く領域にソルダレジスト515をラミネートする。その後、半導体部品を仮置した後、半導体部品516の外部端子519とメタルコア基板の電極512、半導体部品516の放熱用電極518と充填した銅を、はんだ517で接続する。

【0072】

本実施例の構造によれば、放熱用ビアホールを熱導伝性の高い銅で充填しているため、電子基板の放熱特性を向上させることができる。また、絶縁層高さと同様放熱用ビアホール高さをほぼ一致させておくことにより、はんだ接続性を良くし、またはんだボイドの発生率を低下することができる。

10

【0073】

また、充填した銅をはんだで接続しているため、半導体部品516の外部端子519と電極512との接続を行うリフロー工程で、放熱用電極518との接続も行うことができるため、製造コストを抑えることができる。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例6>

実施例6を、電子基板の構造断面図である図6を用いて説明する。

20

【0074】

実施例6は、積層配線層を複合金属板の他方の面にも積層したこと以外は、実施例5と同様の構造である。

【0075】

この実施例の構造は、実施例5の工程(b)の前に、基板の反対側の面に放熱用ビアホールの形成を除いて(b)~(f)の工程を順に実施した後、基板を反転することで製造することができる。

【0076】

この実施例の構造によれば、メタルコア基板の表裏の材料構成が近くなるので、コア材を中心として表裏の熱膨張係数が近似することになる。従って、基板の反りを抑制でき、半導体部品の外部端子519と基板側配線の電極512との間の接続信頼性を高めることができる。

30

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例7>

実施例7を、電子基板の構造断面図である図7を用いて説明する。

【0077】

実施例7の構造は、金属板の上下の配線構造体を金属板に設けた窓を貫通するビアホール701が設けられていること以外は、実施例6と同様である。なお、スルーホール701の形成は実施例3の工程を用いる。

40

【0078】

実施例7の構造によれば、実施例6の構造に比べ、上下の配線層を接続するビアホールを高密度化することができるため、基板の配線密度を向上することができる。

(一文削除)

【0079】

この構造は実施例6の工程(a)の前に、実施例3の工程(a)を実施することで製造可能である。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括

50

で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例8>

実施例8を、電子基板の構造断面図である図8を用いて説明する。

【0080】

実施例8の構造で実施例7の構造と異なるのは、複合金属板に接続された放熱用ビアホール801が複数に分割され、そのビアホールに銅めっきが充填され、その銅めっきがはんだを介して半導体部品の放熱用電極と接続されている点である。

【0081】

この構造は、実施例6の工程(b)~(g)における絶縁層と導体層の除去パターンを変更することにより製造可能である。

【0082】

実施例8の構造によれば、実施例7と比較して、配線を施すことが可能なスペースを増やすことが可能で、基板の小面積化や配線設計ルールの緩和が可能である。また、放熱ビア部形成コストも下げることができる。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例9>

実施例9を、電子基板の構造断面図である図9を用いて説明する。

【0083】

実施例9の構造で実施例8の構造と異なるのは、ビアホール801を配線層の最上層から複合金属板までではなく、配線層の第1層目のビアホールが形成されていた領域に第1層目の配線層を形成している点、ビアホール801の第2層目から最上層までが銅めっき902で充填されているビアホール901としている点である。

【0084】

実施例9の構造では、放熱用ビアホール部における熱伝導性が実施例8に比べて若干劣るが、ビアホール穴あけの工程を1回省略できるので、低コスト化が可能である。

<実施例10>

実施例10を、電子基板の構造断面図である図10を用いて説明する。

【0085】

実施例10の構造で実施例7と異なるのは、配線層の第2層目の放熱用ビアホールを複数個に分けて設け、内部を銅めっき1002で充填する点と、2箇所の放熱用電極を共通のはんだで半導体部品に接続している点である。

【0086】

実施例10の構造によれば、放熱用ビアホール部における熱伝導性向上により半導体部品駆動時の熱をさらに効率よく拡散することができる。

【0087】

また、この構造もビアホールのパターンを変化させることで、実施例7の製造方法により製造することができる。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例11>

実施例11を、電子基板の構造断面図である図11を用いて説明する。

【0088】

実施例11の構造は、半導体部品の外部端子をバンプ型端子1102にしている点、その

10

20

30

40

50

バンプ型端子 1102 と接続されている基板の電極をバンプ型電極 1103 にしている点、放熱用電極を放熱用バンプ型電極 1105 にしている点、放熱用ビアホールに充填された銅めっきの上にバンプ型端子 1106 が形成されている点、バンプ型端子 1102 とバンプ型電極 1103 とが異方性導電樹脂により電氣的に接続されている点、及び放熱用バンプ型電極 1105 とバンプ型端子 1103 と異方性導電樹脂により電氣的に接続されている点以外は実施例 7 と同様である。

【0089】

より具体的には、実施例 5 の工程 (a) ~ (f) を実施することにより、積層配線層を形成した後、銅めっきを放熱用ビアホールに施して配線層の最上層と近接する高さにそろえる。電極及びビアホールを除く領域にソルダレジストを製膜する。次に基板の配線端子にバンプ型電極 1103 を、放熱用ビアホールに充填した銅めっき上にバンプ型端子 1106 を形成する。半導体部品の外部端子として、バンプ型端子 1102、1105 を形成する。これら形成したバンプ型の端子 (電極) 1102 と 1103 の間、端子 (電極) 1105 と 1106 の間に異方性導電樹脂を挟み込み、熱圧着することにより接続する。

10

【0090】

本実施例の構造によれば、はんだを用いる接続工程よりも低温で載置できるため、基板製造時の熱履歴を低減できる。さらに、材料コストも低減できる。

実施例 1 にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

20

< 実施例 1 2 >

実施例 1 2 は、図 1 2 に示すように、メタルコア基板と半導体部品の外部端子のない面とを対向させて載置し、ワイヤボンディングによりメタルコア基板表面の電極と半導体部品の外部端子とを接続している点、及び放熱用電極を設けずに充填したはんだのみで接続している点以外は、実施例 3 と同様である。

【0091】

本実施例の構造によれば、一般的に用いられるワイヤボンディングによる接続に対応し、また半導体部品と複合金属板との接続面積の増加により、複合金属板への熱拡散を高めることができる。

30

実施例 1 にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 1 3 >

実施例 1 3 は、図 1 3 に示すように、メタルコア基板と半導体部品の外部端子のない面 (背面) とを対向させて載置し、ワイヤボンディングによりメタルコア基板表面の電極と半導体部品の端子とを接続している点、及び放熱用電極を設けずに、充填しためっきと、そのめっきと半導体部品背面をはんだで接続している点以外は、実施例 7 と同様である。

【0092】

40

本実施例の構造によれば、半導体部品と複合金属板との接続面積の増加により、複合金属板への熱拡散をより高めることができる。

実施例 1 にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 1 4 >

実施例 1 4 の構造は、図 1 4 に示すように、半導体部品 1401 の主表面より大きなビアホールを形成して複合金属板を露出させ、そのビアホールの底面に半導体部品をはめ込み、はんだにより接続している点、半導体部品の外部端子 1402 とメタルコア基板側配線

50

の電極（配線）1404とをワイヤボンディング1403により接続したこと以外は、実施例1と同様である。半導体部品1401と複合金属板との接続は、はんだ以外にも、銀ペーストや接着剤でも良く、この場合半導体部品にはんだ接続用の金属層を形成しなくても良いため、低コスト化できる。

【0093】

本実施例の構造によれば、熱拡散効率を向上させることができるとともに、製造コストを下げることができる。

実施例1にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

10

<実施例15>

実施例15は、図15に示すように、半導体部品901を載置するメタルコア基板の複合金属部に窪み1501を設け、窪みに半導体部品901を載置した以外は、実施例14と同様である。

【0094】

本実施例の構造によれば、半導体の載置位置精度を高めることができ、放熱経路上の複合金属板厚さを薄くすることによる放熱性向上の効果を得ることができる。

【0095】

本実施例の構造は、実施例12（実施例1）の工程(a)の前に、複合金属板にくぼみを設ける工程を加えることで作成できる。

20

実施例1にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例16>

実施例16の構造は、図16に示す工程(f)までを、パターンを変えて実施し、放熱用ビアホールに充填した銅めっき1602を介して半導体部品1601をメタルコア基板に実装するとともに、半導体実装面の裏面に放熱用ビアホールを介して金属板と接続された放熱用電極1603を設けたこと以外は、実施例7と同様である。

30

【0096】

本実施例の構造によれば、放熱用電極を介して熱を拡散することができるため、より優れた冷却能力を付加することができる。

本実施例の構造は、両面にビアホールを設ける点を除いて実施例3と同様の工程で製造可能である。つまり、半導体部品の接続を除いて実施例3の(a)~(g)を両面に対して行うことで可能である。

実施例1にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

40

<実施例17>

実施例17は、図17に示すように、複数の半導体部品1701および1702をメタルコア基板の主表面に載置し、さらに電子部品1703を半導体部品1701および1702の裏面に実装したこと以外は、実施例3と同様である。

【0097】

本実施例の構造によれば、放熱用電極を介して熱を拡散することができるため、より優れた冷却能力を付加されたMCM構造が実現できる。

実施例1にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)

50

)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例18>

実施例18について図18を用いて説明する。

【0098】

図18において、1801 1812は実施例1の101~112と同じ構成を示し、工程(a)~(f)までは、電極1812を形成するとともに、電極1813を形成している点を除いて同様である。

工程(g):電極1813の形成後、少なくとも電極および放熱用ビアホールを除く所望部にソルダレジスト1815をラミネートし、半導体部品1816の端子と電極1812、半導体部品1816の表面と放熱用ビアホール1814とを、はんだ1817を介して接続した。

工程(h):最後に、プリプレグを介して銅配線を積層したプリント基板の最外層に設けた電極1818とメタルコア基板の電極1813をはんだ1819を介して接続した。

10

【0099】

本実施例の構造によれば、半導体部品の駆動時における熱を効率よく拡散することができた。さらにはビアホールおよび放熱用ビアホール部において良好な電気接続がなされているとともに高剛性である金属板をコアとしたため、製造上のハンドリングにも優れていた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

20

<実施例19>

実施例19について図19を用いて説明する。図19において、1901~1912は実施例3の301~312と同じ構成を示し、工程(a)~(f)までは電極1915を形成するとともに、電極1916を形成している点を除いて図3と同様な構成である。

電極1915および1916を形成した後、さらに、複合金属板より電気めっきを析出させ、放熱用ビアホールを銅で充填することで、複合金属板1905と接続された放熱用電極1918を形成する。少なくとも電極および放熱用電極を除く所望部にソルダレジスト1919を製膜する。半導体部品1920の端子とメタルコア基板の電極1915、半導体部品1920の表面とメタルコア基板の放熱用電極1918とを、はんだ1921を介して載置、接続した。最後にプリプレグを介して銅配線を積層したプリント基板の最外層に設けた電極1922とメタルコア基板の電極1916とをはんだ1923を介して接続した。

30

【0100】

本実施例の構造によれば、半導体部品駆動時の熱を効率よく拡散することができた。高剛性である42アロイをコアとしたため、コア基板の薄化によるコア層におけるスルーホール密度の向上が可能となるばかりでなく、製造上のハンドリングにも優れていた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

40

<実施例20>

実施例20は、図20に示すように、半導体部品2001を載置したメタルコア基板を実装するプリント基板の実装箇所に、放熱用電極2002を設け、半導体部品2001と放熱用電極2002とをはんだ2003を介して接続したこと以外は、実施例18と同様にして作成した。

【0101】

本実施例の構造によれば、半導体部品の駆動時における熱をさらに効率よく拡散することができた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減

50

減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例21>

実施例21は、図21に示すように、複合金属板の両面に放熱用電極2101、2102を形成したメタルコア基板の表裏一方の放熱用電極2101に半導体部品2103を載置し、他方の放熱用電極2102とプリント基板の放熱用電極2104とを、はんだ2105を介して接続したこと以外は、実施例19と同様に実装構造体を作成した。

【0102】

本実施例の構造によれば、プリント基板への半導体を実装する際の熱拡散効率向上することができた。

10

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例22>

実施例22は、図22に示すように、複数の半導体部品2201、2202とメモリ2203をメタルコア基板に載置したこと以外は、実施例19と同様に作製した。

【0103】

本実施例の構造によれば、プリント基板への実装密度を向上できた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

20

<実施例23>

実施例23は、図23に示すように、半導体部品2301、2302、2303を載置した複数のメタルコア基板2304、2305をプリント基板2306に載置したこと以外は、実施例19と同様に作製した。

【0104】

本実施例の構造によれば、プリント基板への実装密度向上できた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

30

<実施例24>

実施例24は、図24に示すように、半導体部品2401を載置したメタルコア基板2402の電極2403とセラミック基板2404に形成した電極2405とをはんだ2406を介して接続・載置したこと以外は、実施例19と同様にして電子装置を作製した。

【0105】

本実施例の構造によれば、耐熱性を向上することができた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

40

<実施例25>

実施例25は、図25に示すように、半導体部品2501を載置したメタルコア基板2502の電極2503とセラミック基板2504に形成した電極2505、メタルコア基板の内層金属板2506と接続された放熱用電極2507とセラミック基板に設けた放熱用電極2508とを、はんだ2509を介して接続・載置したこと以外は、実施例19と同様にして電子装置を作製した。

【0106】

本実施例の構造によれば、耐熱性を向上することができた。

50

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 26 >

実施例 26 は、図 26 に示すように、半導体部品 2601 を載置したメタルコア基板 A 2602 の電極 A 2603 とメタルコア基板 B 2604 に形成した電極 B 2605 とを、はんだ 2606 を介して接続・載置したこと以外は、実施例 19 と同様である。

【 0107 】

本実施例の構造によれば、耐熱性を向上することができた。

10

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 27 >

実施例 27 は、図 27 に示すように、半導体部品 2701 を載置したメタルコア基板 A 2702 の電極 A 2703 とメタルコア基板 B 2704 に形成した電極 B 2705、メタルコア基板 A の内層金属板 2706 と接続された放熱用電極 A 2707 とメタルコア基板 B に設けた放熱用電極 B 2708 とを、はんだ 2709 を介して接続・載置したこと以外は、実施例 19 と同様にして作製した。

【 0108 】

20

本実施例の構造によれば、耐熱性およびメイン基板への放熱性を向上することができた。実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 28 >

実施例 28 は、図 28 に示すように、メタルコア基板 2801 の複合金属板 2802 に接続された複数の放熱用ビアホール部 2803、2804 と、半導体部品 2805 とを、はんだ 2806 を介して接続したこと以外は、実施例 19 と同様にして作製した。

【 0109 】

30

本実施例の構造によれば、半導体部品駆動時の熱による応力を拡散することができた。また、放熱用ビアホール形成工程が簡単化されるので、低コスト化できた。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 29 >

実施例 29 は、図 29 に示すように、メタルコア基板 2901 の複合金属板 2902 に接続された複数の放熱用ビアホール 2903、2904 を設け、電気銅めっき 2905 を充填し、はんだ 2906 を介して半導体部品 2907 と接続したこと以外は、実施例 19 と同様にして作製した。

40

【 0110 】

本実施例の構造によれば、熱拡散性を有したまま、半導体部品とメタルコア基板のはんだの初期接続性および接続プロセスを簡易化することができ、低コスト化できた。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 30 >

実施例 30 は、図 30 に示すように、メタルコア基板 3001 の複合金属板 3002 に接続された第

50

1層目の樹脂付き銅箔部におけるビアホール3003を介して第2層目の樹脂付き銅箔部における放熱用ビアホール3004を複数個設け、電気銅めっきによりこれを充填し、これらの表面を放熱用電極3005としてはんだ3006を介して半導体部品3007と接続したこと以外は、実施例19と同様にして作製した。

【0111】

本実施例の構造によれば、熱拡散性を有したまま、半導体部品とメタルコア基板のはんだの初期接続性および接続プロセスを簡易化することができ、低コスト化できた。

<実施例31>

実施例31は、図31に示すように、メタルコア基板3101の複合金属板3102に接続された第1層目の樹脂付き銅箔部における1つの放熱用ビアホールに電気銅めっき3103を充填し、第2層目の樹脂付き銅箔部における放熱用ビアホールを複数個設け、内部を電気銅めっき3104を充填し、これを放熱用電極3105として、はんだ3106を介して半導体部品3107と接続したこと以外は、実施例19と同様にして実装構造体を作製した。

10

【0112】

本実施例の構造によれば、熱拡散性を有したまま、半導体部品とメタルコア基板のはんだの初期接続性および接続プロセスを簡易化することができ、低コスト化できた。

<実施例32>

実施例32は、図32に示すように、半導体部品3201のバンプ型端子3202をメタルコア基板3203のバンプ型電極3204とを、異方性導伝性樹脂3205を介して載置したこと以外は、実施例19と同様にして実装構造体を作製した。

20

【0113】

本実施例の構造によれば、はんだを用いる接続工程よりも低温で載置できるため、基板製造時の熱履歴を低減できた。さらに、材料コストも低減できた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例33>

実施例33は、図33に示すように、メタルコア基板3301と半導体部品3302の端子のない面とを対向させて載置し、ワイヤボンディング3303によりメタルコア基板表面の電極3304と半導体部品の端子3305とを接続したこと以外は、実施例19と同様にして作製した。

30

【0114】

本実施例の構造によれば、半導体部品と複合金属板との接続面積の増加により、複合金属板への熱拡散を高めることができた。

実施例1にも記載のとおり、放熱用ビアホールの形成を複数の絶縁層および配線層を一括で行えば、図1の工程(c)のざぐり加工108を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図45(b)に、図1記載の工程による放熱用ビアホール端面の構造を図45(a)に示す。

<実施例34>

実施例34は、図34に示すように、半導体部品3401の主表面より大きく露出させたメタルコア基板の露出複合金属部3402と、半導体部品の電極A3403を有する面Aの裏面Bとを、はんだにより接続し、電極Aとメタルコア基板の樹脂付き銅箔の表面に形成した電極B3404とをワイヤボンディング3405により接続したこと以外は、実施例19と同様にして作製した。

40

【0115】

本実施例の構造によれば、熱拡散効率を向上させることができるとともに、実装構造体の製造コストを安価にすることができた。

さらに図41に示すように、チップサイズよりも小さな放熱用ビアホールとして、チップ直下の領域にも内層配線を施せるようにすると、放熱性はやや落ちるが、配線パターン設計の自由度を上げ、またメタルコア基板の大きさを小さくすることが出来た。図40に代表さ

50

れる放熱性と放熱部面積の関係に従い、放熱性や基板配線自由度を考慮した基板設計が可能である。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 35 >

実施例 35 は、図 35 に示すように、半導体部品 3501 を載置するメタルコア基板 3502 の複合金属板 3503 の一部に窪みを設け、窪みに半導体部品 3501 を載置したこと以外は、実施例 19 と同様にして作製した。

10

【 0 1 1 6 】

本実施例の構造によれば、半導体の載置位置精度を高めることができ、半導体部品と複合金属板との距離を短縮することによる放熱性向上の効果を得た。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 36 >

実施例 36 は、図 36 に示すように、電極 3601 および放熱用電極 3602 を介して半導体部品 3603 をメタルコア基板 3604 に実装するとともに、半導体実装面の裏面に放熱用ビアホールを介して内層金属板と接続された放熱用電極 3605 を設けたこと以外は、実施例 19 と同様にして作製した。

20

【 0 1 1 7 】

本実施例の構造によれば、放熱用電極を介して熱を拡散することができるため、より優れた冷却能力を付加することができた。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

【 0 1 1 8 】

30

< 実施例 37 >

実施例 37 は、図 37 に示すように、メタルコア基板 3701 の半導体実装面の裏面に放熱用ビアホールに銅めっきを充填した部分 3706 を設ける以外は、実施例 33 と同様である。このことにより、さらに効率よく熱を拡散することができた。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 38 >

実施例 38 は、図 38 に示すように、チップサイズよりも小さな放熱用ビアホールとして 40

いる以外は、実施例 37 と同様である。本実施例の構造によれば、チップ直下の領域にも内層配線を施せるようになり、放熱性はやや落ちるが、配線パターン設計の自由度を上げ、またメタルコア基板の大きさを小さくすることが出来た。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 39 >

実施例 39 は、図 39 に示すように、メタルコア基板 3901 の半導体実装面の裏面側の放熱用ビアホールの銅めっき充填部の表面に、ソルダーレジストにより、電氣的接続用電

50

極径とほぼ同程度の大きさの放熱用電極を形成し、はんだ付け用にニッケル、金めっきを施し、メイン基板とはんだ接続する以外は、実施例 37 と同様である。本実施例によれば、はんだ接続性が良くなる。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 40 >

実施例 40 は、図 40 に示すように、メタルコア基板 A 4001 を接続するメイン基板も、放熱ビアが形成されたメタルコア基板 B 4002 であり、これらの放熱ピア同士をはんだ接続する以外は、実施例 37 と同様である。本実施例によれば、メイン基板への放熱性およびメイン基板からの熱の放散性が良くなる。

10

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 41 >

実施例 41 は、図 41 に示すように、メタルコア基板 A 4101 を接続するメイン基板も、放熱ビアが形成されたメタルコア基板 B 4102 であり、これらの放熱ピア同士をはんだ接続する以外は、実施例 39 と同様である。本実施例によれば、メイン基板への放熱性およびメイン基板からの熱の放散性が良くなる。

20

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 42 >

実施例 42 は、図 42 に示すように、メタルコア基板 4201 を接続するメイン基板が、放熱ビアが形成されたメタルベース基板 4202 であり、これらの放熱ピア同士をはんだ接続する以外は、実施例 37 と同様である。本実施例によれば、メイン基板への放熱性およびメイン基板からの熱の放散性が良くなる。

30

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 43 >

実施例 43 は、図 43 に示すように、半導体部品 4301 を載置したメタルコア基板 A 4302 の電極 A 4303 とメタルベース基板 B 4304 に形成した電極 B 4305、メタルベース基板 B のベースとなる金属板 4306 と接続された放熱用電極 B 4308 とメタルコア基板 A 4302 に設けた放熱用電極 A 4307 とを、はんだ 4309 を介して接続・載置したこと以外は、実施例 19 と同様にして作製した。

40

本実施例の構造によれば、耐熱性およびメイン基板への放熱性の向上だけでなく、メイン基板からの放熱性が向上した。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

< 実施例 44 >

実施例 44 は、図 44 に示すように、メタルコア基板 4401 を接続するメイン基板も、放熱ビアが形成されたメタルベース基板 4402 であり、これらの放熱ピア同士をはんだ接続する以外は、実施例 39 と同様である。本実施例によれば、メイン基板への放熱性お

50

よびメイン基板からの熱の放散性が良くなる。

実施例 1 にも記載のとおり、放熱用ビアホール形成を複数の絶縁層および配線層を一括で行えば、図 1 の工程 (c) のざぐり加工 108 を省略することができるため、工程数削減による低コスト化が可能である。このときの放熱用ビアホール端面の構造を図 45 (b) に、図 1 記載の工程による放熱用ビアホール端面の構造を図 45 (a) に示す。

【図面の簡単な説明】

【図 1】本発明に関わる電子装置に用いる電子基板の製造フローを示す図

【図 2】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 3】本発明に関わる電子装置に用いる電子基板の製造フローを示す図

【図 4】本発明に関わる電子装置に用いた電子基板の断面構造図

10

【図 5】本発明に関わる電子装置に用いる電子基板の製造フローを示す図

【図 6】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 7】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 8】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 9】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 10】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 11】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 12】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 13】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 14】本発明に関わる電子装置に用いた電子基板の断面構造図

20

【図 15】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 16】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 17】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 18】本発明に関わる電子装置に用いる電子基板の製造フローを示す図

【図 19】本発明に関わる電子装置に用いる電子基板の製造フローを示す図

【図 20】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 21】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 22】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 23】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 24】本発明に関わる電子装置に用いた電子基板の断面構造図

30

【図 25】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 26】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 27】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 28】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 29】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 30】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 31】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 32】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 33】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 34】本発明に関わる電子装置に用いた電子基板の断面構造図

40

【図 35】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 36】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 37】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 38】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 39】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 40】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 41】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 42】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 43】本発明に関わる電子装置に用いた電子基板の断面構造図

【図 44】本発明に関わる電子装置に用いた電子基板の断面構造図

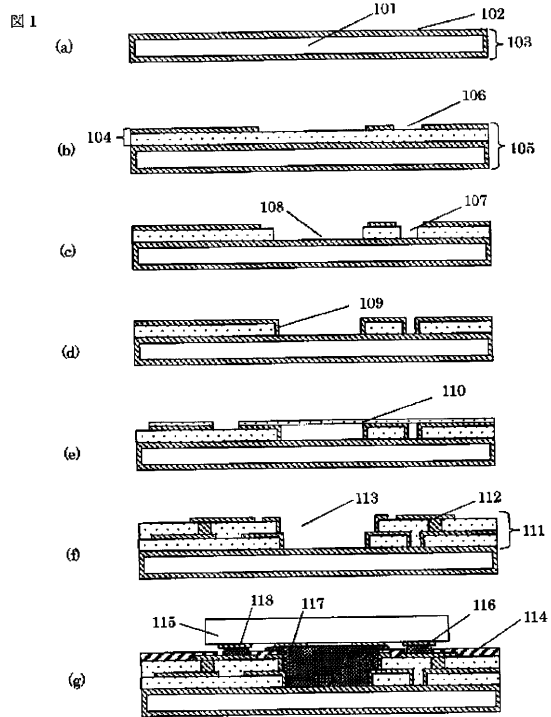
50

【図45】本発明に関わる放熱用ビアホール端面の構造図

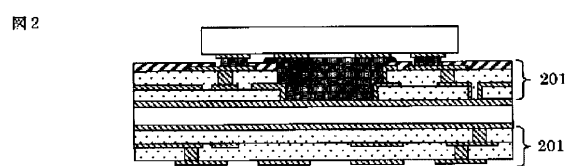
【符号の説明】

- 金属板・・・101
- めっき層・・・102
- 複合金属板・・・103
- ビアホール・・・107
- 配線層・・・104
- 放熱用ビアホール・・・108
- 厚膜銅めっき・・・109
- ソルダレジスト・・・114
- 外部端子・・・118
- 半導体部品・・・115
- 放熱用電極・・・117
- はんだ・・・116

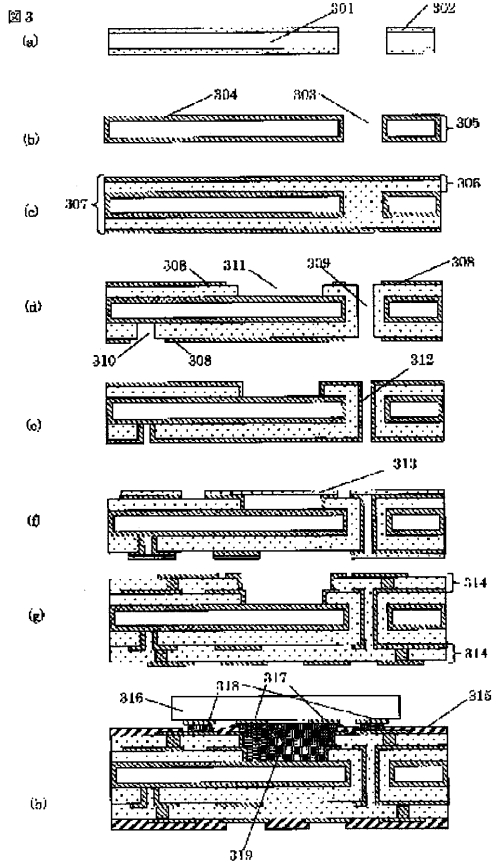
【図1】



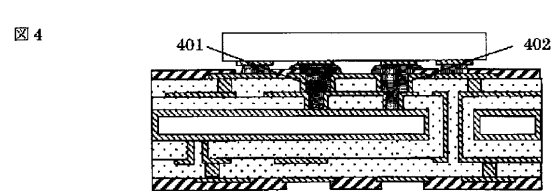
【図2】



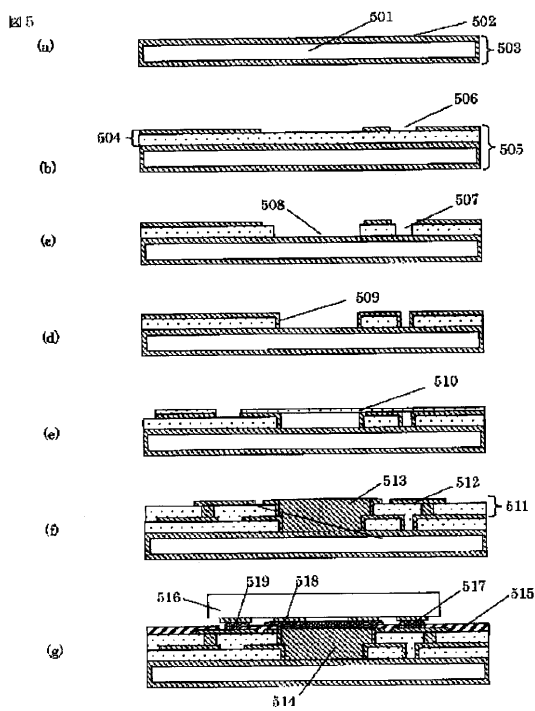
【 図 3 】



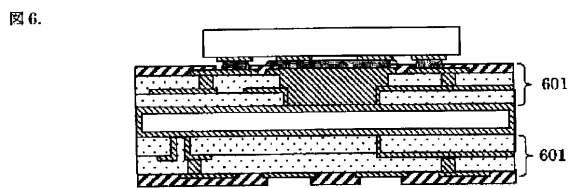
【 図 4 】



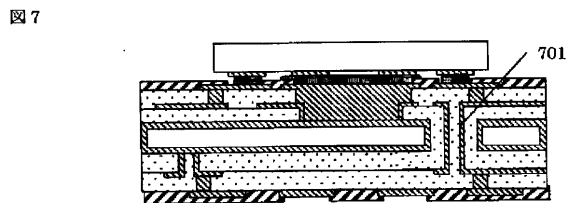
【 図 5 】



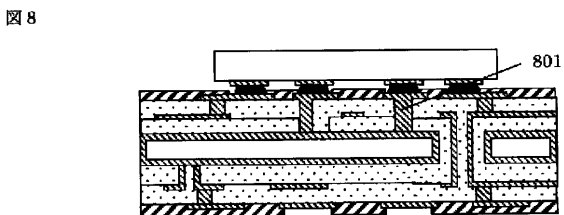
【 図 6 】



【 図 7 】

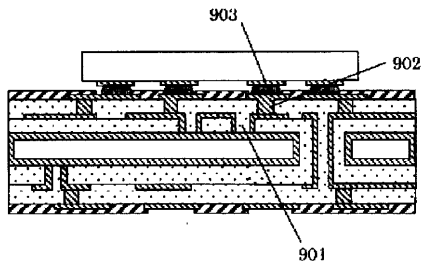


【 図 8 】



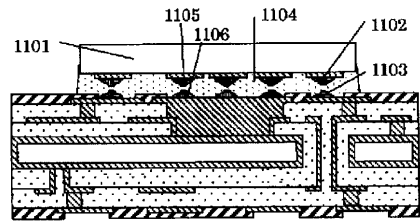
【 図 9 】

図 9



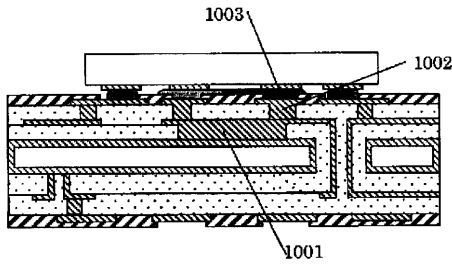
【 図 1 1 】

図 11



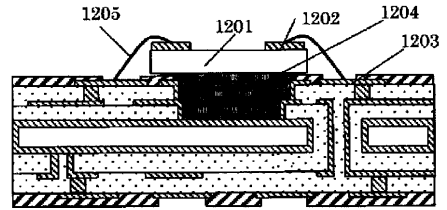
【 図 1 0 】

図 10



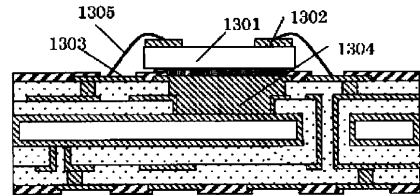
【 図 1 2 】

図 12



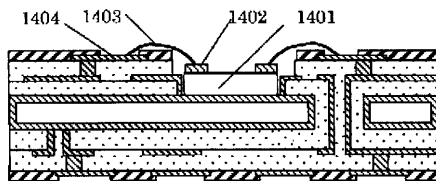
【 図 1 3 】

図 13



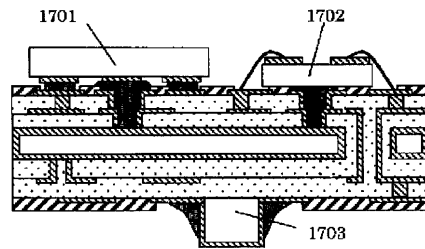
【 図 1 4 】

図 14



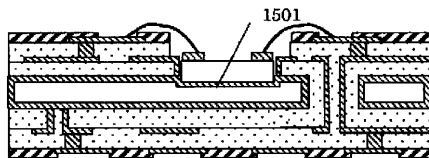
【 図 1 7 】

図 17



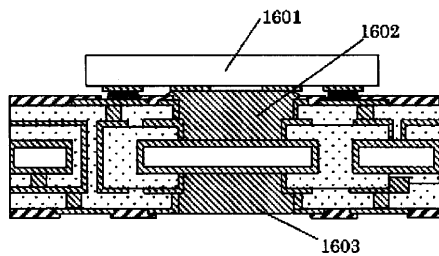
【 図 1 5 】

図 15

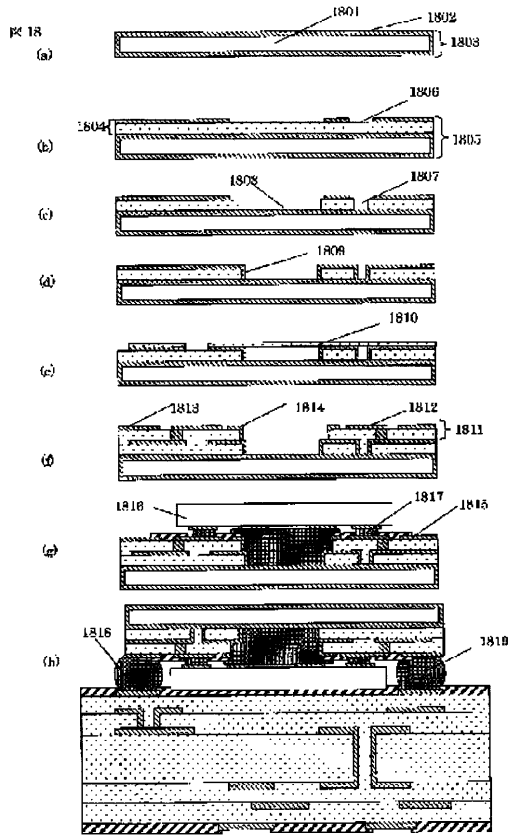


【 図 1 6 】

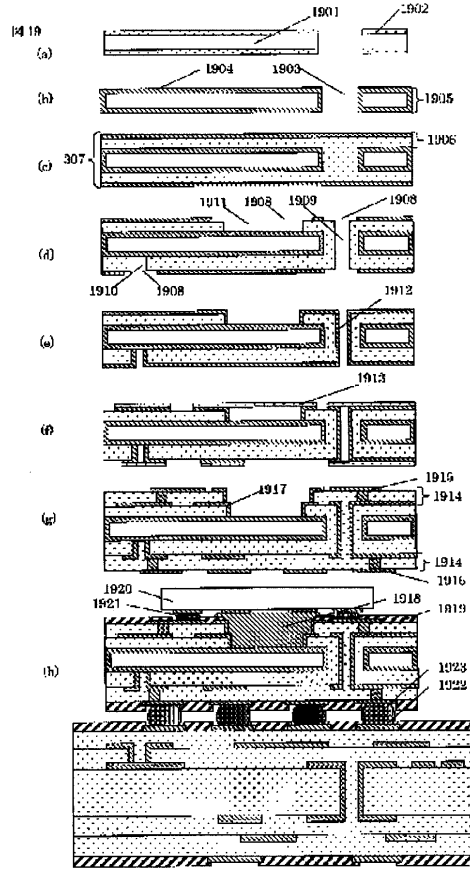
図 16



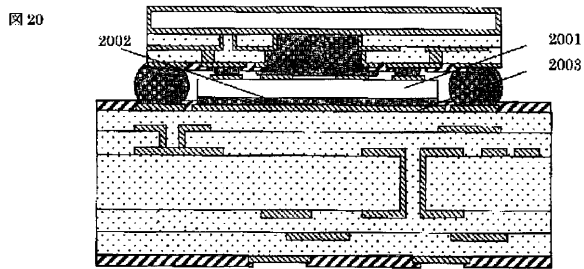
【 図 18 】



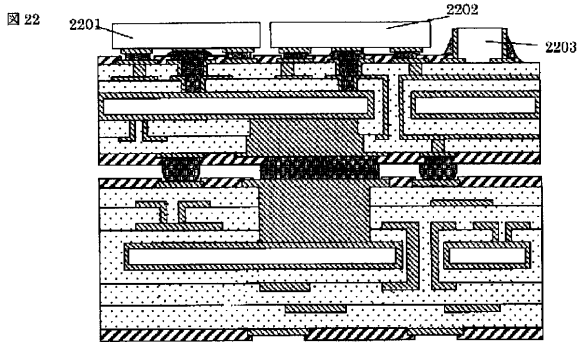
【 図 19 】



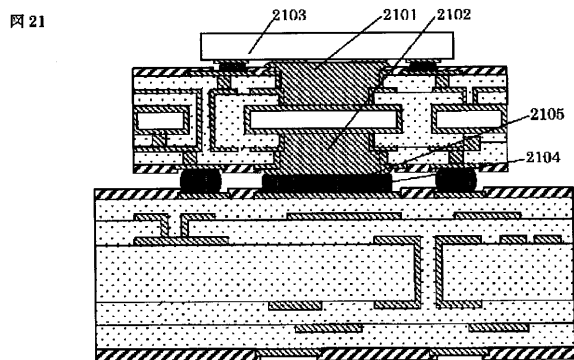
【 図 20 】



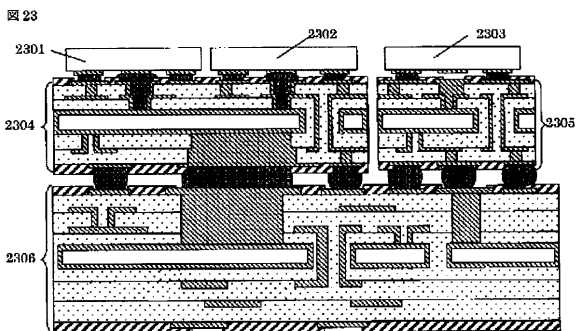
【 図 22 】



【 図 21 】

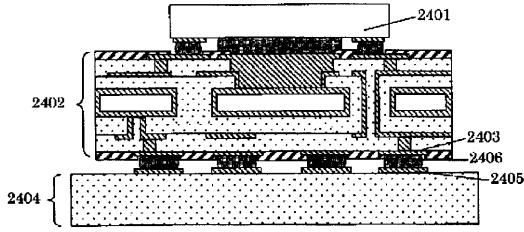


【 図 23 】



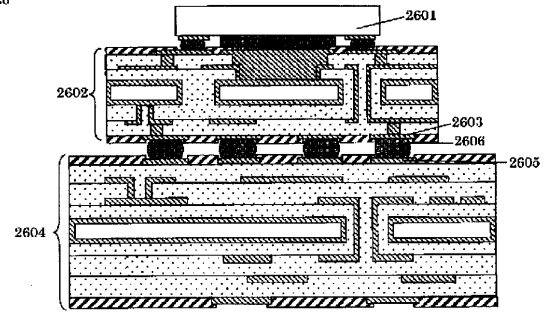
【 24 】

图 24



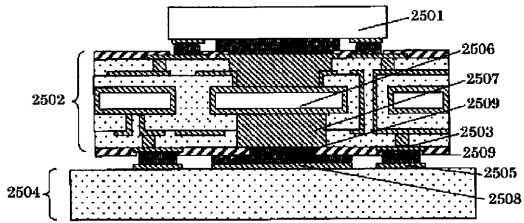
【 26 】

图 26



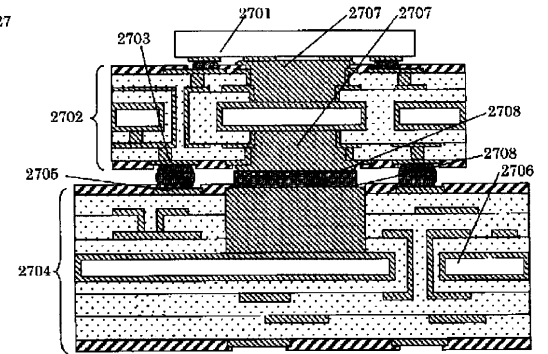
【 25 】

图 25



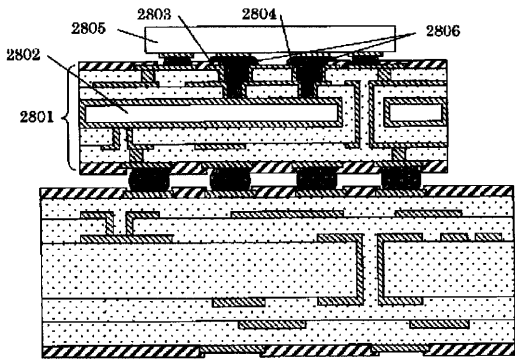
【 27 】

图 27



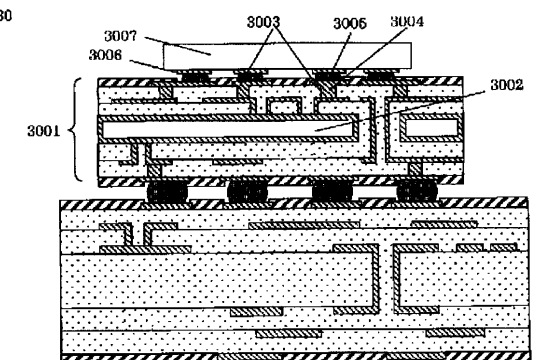
【 28 】

图 28



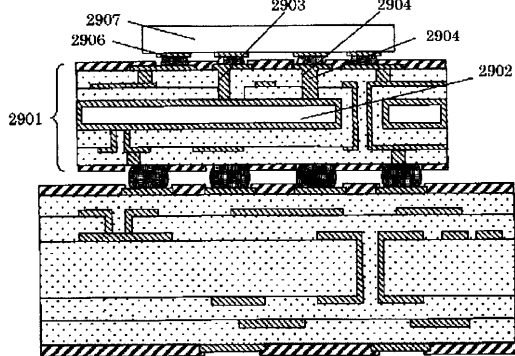
【 30 】

图 30



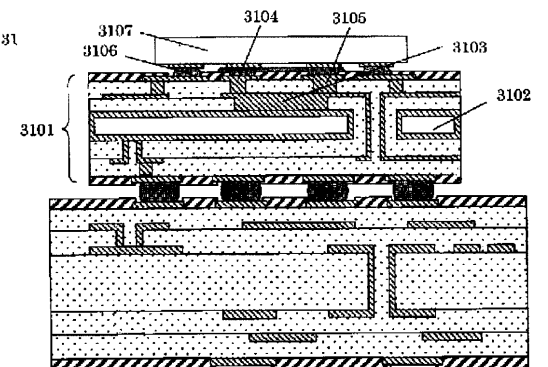
【 29 】

图 29



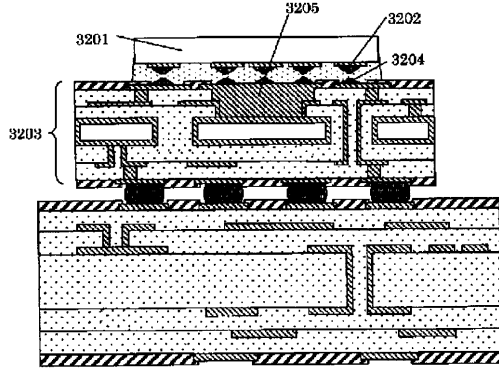
【 31 】

图 31



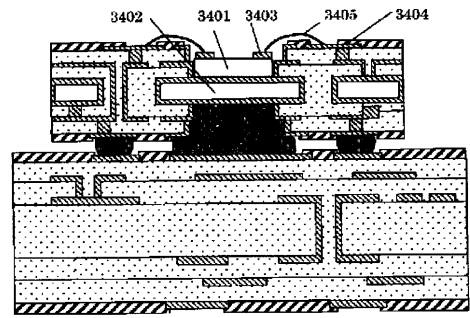
【 3 2 】

图 32



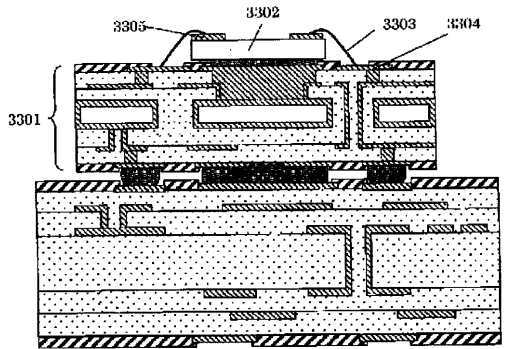
【 3 4 】

图 34



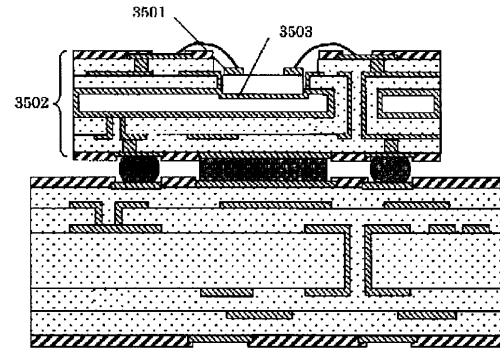
【 3 3 】

图 33



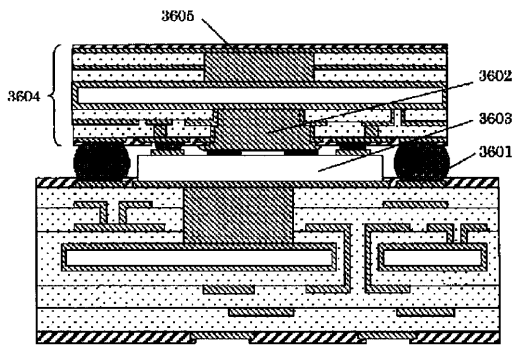
【 3 5 】

图 35



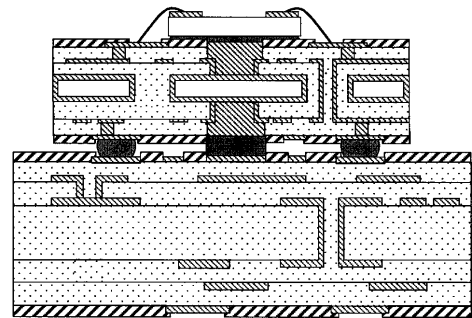
【 3 6 】

图 36



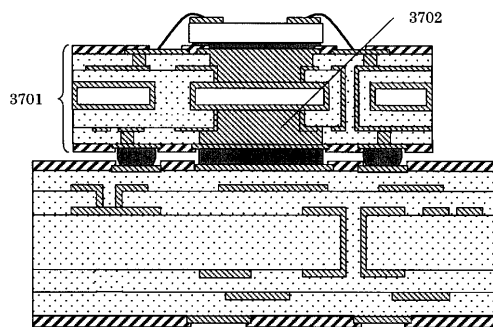
【 3 8 】

图 38



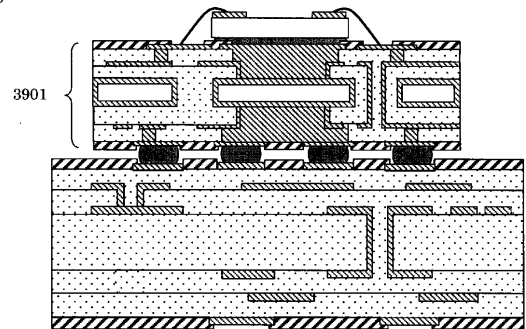
【 3 7 】

图 37



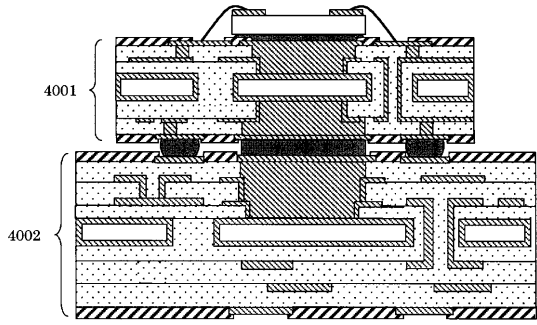
【 3 9 】

图 39



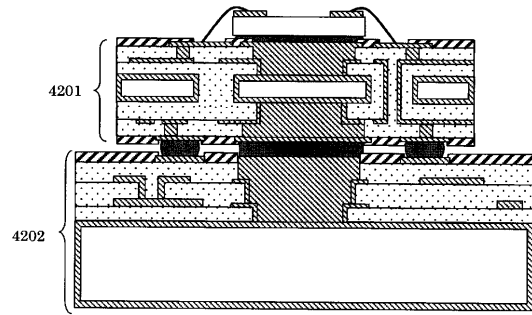
【 4 0 】

图 4 0



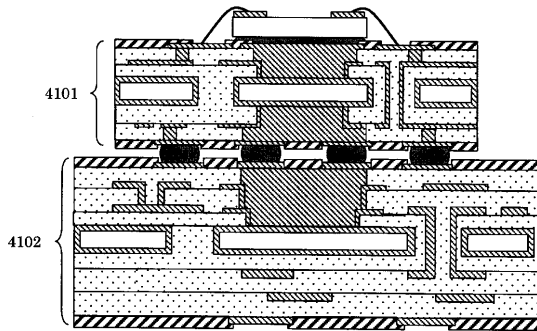
【 4 2 】

图 4 2



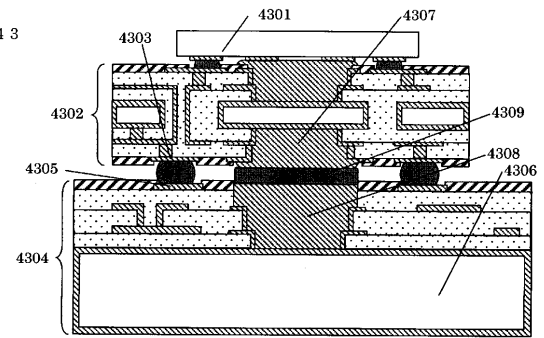
【 4 1 】

图 4 1



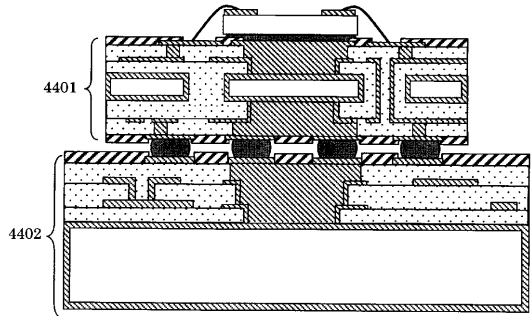
【 4 3 】

图 4 3



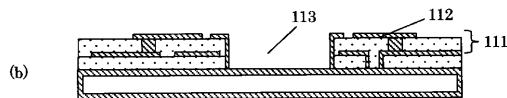
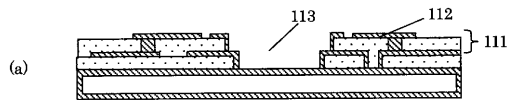
【 4 4 】

图 4 4



【 4 5 】

图 4 5



フロントページの続き

(51)Int.Cl. F I
H 0 5 K 3/46 U

- (72)発明者 牛房 信之
神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
- (72)発明者 山下 志郎
神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
- (72)発明者 宝蔵寺 裕之
神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内
- (72)発明者 松崎 永二
神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

審査官 菅野 智子

- (56)参考文献 特開2000-012723(JP,A)
特開平11-112153(JP,A)
特開2001-267705(JP,A)
特開2000-286357(JP,A)
特開平09-186261(JP,A)
特開平09-018140(JP,A)
国際公開第97/047165(WO,A1)
特開2000-277917(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 23/12
H05K 3/46
H05K 1/02
H05K 1/05
H05K 1/18