(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2013-0086396
(43) 공개일자 2013년08월02일

(51) 국제특허분류(Int. Cl.)
G11C 11/16 (2006.01)
(21) 출원번호 10-2012-0007110
(22) 출원일자 2012년01월25일
심사청구일자 2012년01월25일

(71) 출원인
인하대학교 산학협력단
인천광역시 남구 인하로 100, 인하대학교 (용현동)
(72) 발명자
유천열
서울특별시 강남구 대치동 503 개포1차우성아파트 7-1403
(74) 대리인
이평우

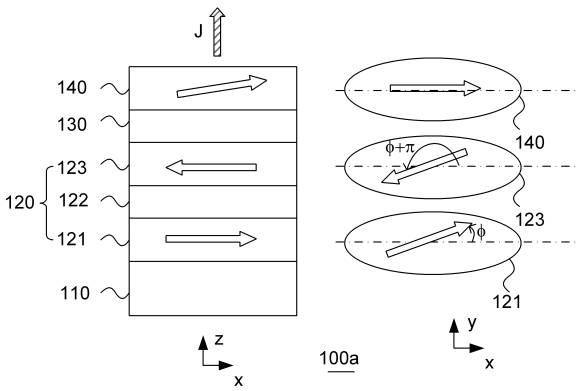
전체 청구항 수 : 총 7 항

(54) 발명의 명칭 **스핀 전달 토크 자기 랜덤 억세스 메모리**

(57) 요 약

본 발명은 STT-MRAM을 제공한다. 이 STT-MRAM은 반강자성층, 반강자성층 상에 배치되고 타원 기둥 형상을 가지는 기준층, 기준층 상에 배치된 절연층, 및 절연층 상에 배치된 자유층을 포함한다. 기준층은 반강자성층 상에 배치된 제1 강자성층, 제1 강자성층 상에 배치된 비자성층, 및 비자성층 상에 배치된 제2 강자성층을 포함하고, 제1 강자성층의 자화 용이축은 제1 강자성층의 타원의 장축과 5 도 내지 20 도 비틀어진다.

대 표 도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호	43982-1
부처명	교육과학기술부
연구사업명	기본연구지원사업
연구과제명	신개념 스핀소자 성능향상을 위한 강자성체 감쇠계수의 최적화 연구
주관기관	인하대학교 산학협력단
연구기간	2011.01.01 ~ 2012.08.31

특허청구의 범위

청구항 1

반강자성층;

상기 반강자성층 상에 배치되고 타원 기둥 형상을 가지는 기준층;

상기 기준층 상에 배치된 절연층; 및

상기 절연층 상에 배치된 자유층을 포함하고,

상기 기준층은:

상기 반강자성층 상에 배치된 제1 강자성층;

상기 제1 강자성층 상에 배치된 비자성층; 및

상기 비자성층 상에 배치된 제2 강자성층을 포함하고,

상기 제1 강자성층의 자화 용이축은 상기 제1 강자성층의 타원의 장축과 5 도 내지 20 도 비틀어진 것을 특징으로 하는 스핀 전달 토크 MRAM.

청구항 2

제1 항에 있어서,

상기 제1 강자성층의 자화 용이축은 상기 제1 강자성층의 타원의 장축과 10 도 내지 15 도 비틀어진 것을 특징으로 하는 스핀 전달 토크 MRAM.

청구항 3

제1 항에 있어서,

상기 자유층은 차례로 적층된 제1 강자성 자유층, 비자성 자유층, 및 제2 강자성 자유층을 포함하는 것을 특징으로 하는 스핀 전달 토크 MRAM.

청구항 4

제3 항에 있어서,

상기 자유층은 차례로 적층된 CoFeB/Ru/CoFeB인 것을 특징으로 하는 스핀 전달 토크 MRAM.

청구항 5

제1 항에 있어서,

상기 자유층은 CoFeB, CoFe, NiFeSiB, 및 이들의 조합 중에서 적어도 하나를 포함하는 것을 특징으로 하는 스핀 전달 토크 MRAM.

청구항 6

제1 항에 있어서,

상기 절연층은 AlO 또는 MgO을 포함하는 것을 특징으로 하는 스핀 전달 토크 MRAM.

청구항 7

제1 항에 있어서,

상기 절연층은:

제1 절연층;

상기 제1 절연층 상에 배치된 강자성층;

상기 강자성층 상에 배치된 제2 절연층을 포함하는 것을 특징으로 하는 스핀 전달 토크 MRAM.

명 세 서

기 술 분 야

[0001] 본 발명은 자기 랜덤 억세스 메모리에 관한 것으로, 더 구체적으로 스핀 전달 토크 자기 랜덤 억세스 메모리에 관한 것이다.

배 경 기 술

[0002] 최근 스핀 전달 토크 (spin transfer torque;STT) 현상을 이용한 새로운 개념의 자기 랜덤 억세스 메모리 (MRAM: magnetic random access memory) 에 대한 연구가 활발히 진행되고 있다. STT-MRAM은 DRAM의 속도 및 집적밀도와 비휘발성 메모리라는 우수한 성능을 가지고 있다.

[0003] STT-MRAM은 외부 자기장에 의해 자기터널접합의 자화방향을 바꾸는 방식이 아니라 직접 전류를 주입하여 자화 반전을 하는 방식이다. 따라서, 소장의 크기가 작아질수록 요구되는 전류밀도가 감소하여 고집적화에 유리하다. 그러나, STT-MRAM의 가장 해결하여야 할 과제는 자화 반전에 필요한 임계전류밀도를 감소시키는 것이다.

발명의 내용

해결하려는 과제

[0004] 본 발명의 해결하고자 하는 일 기술적 과제는 자화 반전에 필요한 임계전류밀도를 감소시킨 STT-MRAM의 구조를 제공하는 것이다.

과제의 해결 수단

[0005] 본 발명의 일 실시예에 따른 스핀 전달 토크 MRAM은 반강자성층; 상기 반강자성층 상에 배치되고 타원 기둥 형상을 가지는 기준층; 상기 기준층 상에 배치된 절연층; 및 상기 절연층 상에 배치된 자유층을 포함한다. 상기 기준층은 상기 반강자성층 상에 배치된 제1 강자성층; 상기 제1 강자성층 상에 배치된 비자성층; 및 상기 비자성층 상에 배치된 제2 강자성층을 포함하고, 상기 제1 강자성층의 자화 용이축은 상기 제1 강자성층의 타원의 장축과 5 도 내지 20 도 비틀어진다.

[0006] 본 발명의 일 실시예에 있어서, 상기 제1 강자성층의 자화 용이축은 상기 제1 강자성층의 타원의 장축과 10 도 내지 15 도 비틀어질 수 있다.

[0007] 본 발명의 일 실시예에 있어서, 상기 자유층은 차례로 적층된 제1 강자성 자유층, 비자성 자유층, 및 제2 강자성 자유층을 포함할 수 있다.

[0008] 본 발명의 일 실시예에 있어서, 상기 자유층은 차례로 적층된 CoFeB/Ru/CoFeB일 수 있다.

[0009] 본 발명의 일 실시예에 있어서, 상기 자유층은 CoFeB, CoFe, NiFeSiB, 및 이들의 조합 중에서 적어도 하나를 포함할 수 있다.

[0010] 본 발명의 일 실시예에 있어서, 상기 절연층은 AlO 또는 MgO 을 포함할 수 있다.

[0011] 본 발명의 일 실시예에 있어서, 상기 절연층은 제1 절연층; 상기 제1 절연층 상에 배치된 강자성층; 및 상기 강자성층 상에 배치된 제2 절연층을 포함할 수 있다.

발명의 효과

[0012] 본 발명의 일 실시예에 따른 STT-MRAM에서, 기준층의 자화방향을 타원의 장축방향과 평행하게 설계하는 것보다는 장축의 방향에서 약간 어긋나게 설계하는 것이 스위칭 임계전류를 40 퍼센트 이상 감소시킬 수 있다.

도면의 간단한 설명

[0013] 도 1은 본 발명의 일 실시예에 따른 STT-MRAM의 기본 구조를 설명하는 도면이다.

도 2는 본 발명의 일 실시예에 따른 임계 전류밀도를 나타내는 도면이다.

도 3 내지 도 5는 본 발명의 다른 실시예들에 따른 STT-MRAM을 설명하는 도면들이다.

도 6은 본 발명의 또 다른 실시예에 따른 STT-MRAM 시스템을 설명하는 도면이다.

발명을 실시하기 위한 구체적인 내용

[0014] 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되어지는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예는 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되어지는 것이다. 도면들에 있어서, 구성요소는 명확성을 기하기 위하여 과장되어진 것이다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 나타낸다.

[0015] 도 1은 본 발명의 일 실시예에 따른 STT-MRAM의 기본 구조를 설명하는 도면이다.

[0016] 도 1을 참조하면, STT-MRAM(100a)은 반강자성층(110), 상기 반강자성층(110) 상에 배치되고 타원 기둥 형상을 가지는 기준층(120), 상기 기준층(120) 상에 배치된 절연층(130), 및 상기 절연층(130) 상에 배치된 자유층(140)을 포함한다. 상기 기준층(120)은 상기 반강자성층(110) 상에 배치된 제1 강자성층(121), 상기 제1 강자성층(121) 상에 배치된 비자성층(122), 및 상기 비자성층(122) 상에 배치된 제2 강자성층(123)을 포함한다. 상기 제1 강자성층(121)의 자화 용이축은 상기 제1 강자성층(121)의 타원의 장축과 5 도 내지 20 도 비틀어져 있다.

[0017] STT- MRAM은 기준층(120) 상에 차례로 적층된 절연층(130) 및 자유층(140)을 포함한다. 상기 자유층(140)은 스핀 토크 현상에 의해 자화 방향이 좌(디지털 정보 "0")로 정렬, 또는 우(디지털 정보 "1")로 정렬된다. 상기 기준층(120)은 CoFeB, CoFe, NiFeSiB, 및 이들의 조합일 수 있다.

[0018] 상기 자유층(140)은 스핀토크 전류에 의해 좌, 우로 스위칭이 되어 디지털 정보를 기록한다. 따라서, 상기 기준층(140)의 자화방향은 외부의 간섭에 영향을 받지 않도록 설계되어야 한다

[0019] 상기 자유층(140)은 외부 스핀토크전류에 의해 가급적 낮은 전류밀도에서 자화 스위칭이 되는 것이 바람직하다. 특히, 자화 스위칭이 일어나는 임계 전류밀도가 높기 때문에, 임계 전류밀도 값을 줄이는 것이 매우 중요하다.

[0020] 상기 절연층(130)은 터널링 자기저항 (TMR: tunneling magneto resistance)을 위해 필요하다. 통상적으로 절연층은 마그네슘 산화막(MgO) 또는 알루미늄 산화막(AlO)가 사용된다.

[0021] 상기 기준층(120)은 상기 반강자성층(110) 상에 차례로 적층된 제1 강자성층(121), 비자성층(122), 및 제2 강자성층(123)으로 구성된다. 상기 기준층(120)은 서로 강한 반강자성 층간 결합을 이루어 외부 자기장에 대해 고정된 자화 방향을 유지한다. 또한 상기 반강자성층(110)은 제1 강자성층(121)의 자화방향을 특정 방향으로 유지시키는 역할을 한다. 이때, 전체적인 구조는 기둥 형상을 가지고, 그 단면은 타원의 형태를 가진다.

[0022] 통상적으로, 상기 제1 강자성층(121)은 형상 자기 이방성을 이용하여 타원의 장축 방향이 자화 용이축이 되도록 설계된다. 통상적인 STT-MRAM에서는 제1 강자성층 또는 제2 강자성층의 자화 방향은 타원의 장축과 평행 또는 반평행하게 설계된다. 즉, 제1 강자성층의 자화 방향은 타원의 장축 방향과 평행하게 설계되고, 제2 강자성층의 자화방향은 타원의 장축 방향과 반평행하게 설계된다. 이에 따라, 상기 자유층(140)의 스위칭되는 자화 방향은 타원의 장축 방향과 평행, 반평형하게 결정된다. 이때, 제1 강자성층(121)의 자화방향은 제작 과정 중에서 외부 자기장을 인가한 상태에서 온도를 반강자성층(110)의 닐(Neel) 온도 이상으로 증가시켰다가 식히는 과정을 통해서 결정된다. 통상적인 외부 자기장 인가 냉각 과정에서 외부 자기장의 방향은 타원의 장축과 평행한 방향으로 인가된다. 따라서 타원의 장축 방향이 상기 제1 강자성층(121)의 자화 용이축이 된다. 상기 제2 강자성층(123)의 자화 방향은 상기 비자성층(122)을 통한 제1 강자성층(121)과의 강한 반강자성 층간 교환결합을 통해서 제1 강자성층(121)의 자화 방향과는 반평행한 방향으로 정렬된다.

[0023] 그러나, 본 발명에 따르면, 제1 강자성층의 자화 방향은 타원의 장축 방향에서 소정의 각도를 이룬다. 이에 따라, 자유층을 자기 반전하는 임계 전류 밀도는 감소된다.

[0024] 제1 강자성층(121)의 자화 용이축은 외부 자기장 인가 냉각 과정에서 인가되는 외부 자기방의 방향에 의해 타원의 장축에서 일정한 각도(ϕ)를 가지도록 설정될 수 있다. 이 경우, 자화 용이축의 각도(ϕ)는 상기 반강자성층(110)의 교환바이어스 작용과 타원에 의한 형상자기 이방성 에너지에 의해 결정된다.제1 강자성층(121)의 자화 방향이 ϕ 로 결정이 되면, 제2 강자성층(123)은 $\phi+\pi$ 방향으로 정렬된다.

[0025] 제1 강자성층(121)의 자화방향은 타원의 장축에 대해서 반시계 방향으로 ϕ 회전하여 배치되고, 제2 강자성층(123)의 자화방향은 타원의 장축에 대해서 ϕ+π 회전하여 배치된다.

[0026] 자유층(140)은 타원의 형태에 의한 형상자기이방성과 제2 강자성층(123)과 제1 강자성층(121)에서 누설된 누설자기장(stray field)의 영향으로 자화방향이 결정될 수 있다. 자유층(140)은 타원의 장축 방향에서 크게 어긋나지는 않는다.

[0027] 본 발명의 일 실시예에 따르면, 기준층(120)의 자화 용이축이 타원의 장축에서 ϕ 만큼 회전된 구조는 자화 스위칭이 일어나는 임계전류 밀도를 감소시킬 수 있다. 이를 설명하기 위하여, 컴퓨터 시뮬레이션을 이용하였다.

[0028] 도 2는 본 발명의 일 실시예에 따른 임계 전류밀도를 나타내는 도면이다.

[0029] 도 1 및 2를 참조하면, 기준층(120)의 자화방향이 ϕ방향으로 정해져 있을 때, 자유층(140)의 자화방향이 스위칭이 되는 전류밀도를 컴퓨터 시뮬레이션을 통해서 구하였다.

[0030] 이 컴퓨터 시뮬레이션에서, 자유층(140), 제2 강자성층(123), 및 제1 강자성층(121)의 포화자화는 각각 1.3 106 A/m 으로 가정하였다. 자유층(140), 제2 강자성층(123), 및 제1 강자성층(121)의 두께는 각각 2 nm로 설정하였다. 비자성층(122)과 절연층(130)의 두께는 1 nm 로 설정하였다. 구조체의 단면은 60 X 40 nm^2이고, 로 시뮬레이션에서의 셀(cell)의 크기는 1 X 1 X 1 nm^3이다. 반강자성층(110)과 제1 강자성층(121)과의 교환 바이어스 자기장은 4 X 10^5 A/m 로 +x-방향 (장축)으로 설정하였다. 강한 반강자성 층간 교환 상호작용 에너지는 -1 X 10^{-3} J/m^2 를 설정하였다. 결정 자기이방성 에너지는 고려하지 않았으며, 교환 강성 상수 A (exchange stiffness constant A)는 2.0 X 10^{-11} J/m로 설정하고, 길버드 댐핑 상수 α(Gilbert damping constants α)는 0.02 로 설정하였다.

[0031] 스위칭 임계 전류밀도가 ϕ=0 인 기존의 구조에서는 2.7 X 10^{11} A/m^2 이다. 그러나, ϕ =10, 15 도(degree)인 경우, 임계 전류밀도는 약 1.65 X 10^{11} A/m^2 로 , ϕ=0 인 기존의 구조에 비하여 약 40 퍼센트 정도 감소하였다. 따라서, 기준층(120)의 자화방향을 타원의 장축방향과 평행하게 설계하는 것보다는 장축의 방향에서 약간 어긋나게 설계하는 것이 스위칭 임계전류를 감소시킬 수 있다.

[0032] 도 3은 본 발명의 다른 실시예에 따른 STT-MRAM(100b)을 설명하는 도면이다.

[0033] 도 3을 참조하면, 기준층(120)은 타원 기둥 형태이고, 상기 자유층(140)은 원형일 수 있다.

[0034] 본 발명의 변형된 실시예에 따르면, 상기 기준층(120)은 장축을 가지고 있으면서 대칭적인 다른 형태로 다양하게 변형될 수 있다.

[0035] 도 4는 본 발명의 또 다른 실시예에 따른 STT-MRAM(100c)을 설명하는 도면이다.

[0036] 도 4를 참조하면, 상기 절연층(130)은 제1 절연층(131), 상기 제1 절연층(131) 상에 배치된 강자성층(132), 상기 강자성층(132) 상에 배치된 제2 절연층(133)을 포함할 수 있다. 상기 절연층(130)은 이중 자기 터널 접합을 형성할 수 있다. 상기 제1 절연층(131) 및 상기 제2 절연층(133)은 MgO일 수 있고, 상기 강자성층(132)은 CoFeB 일 수 있다.

[0037] 도 5는 본 발명의 또 다른 실시예에 따른 STT-MRAM(100d)을 설명하는 도면이다.

[0038] 도 5를 참조하면, 자유층(140)은 차례로 적층된 제1 강자성 자유층(141), 비자성 자유층(142), 및 제2 강자성 자유층(143)을 포함할 수 있다.

[0039] 상기 제1 강자성층 및 상기 제2 강자성층은 CoFeB일 수 있고, 상기 비자성 자유층은 루세늄(Ru)일 수 있다.

[0040] 도 6은 본 발명의 또 다른 실시예에 따른 STT-MRAM 시스템을 설명하는 도면이다.

[0041] 도 6을 참조하면, STT-MRAM 시스템(10)은 기판(미도시) 상에 형성된 트렌지스터(94)와 상기 트렌지스터(94)의 게이트에 연결된 워드라인(92), 상기 트렌지스터(94)의 소스에 연결된 소스라인(91), 및 상기 트렌지스터(94)의 드레인에 연결된 STT-MRAM(100)을 포함할 수 있다. 상기 STT-MRAM(100)은 기판에 수직한 z축방향으로 타원 기둥 형상일 수 있다. 상기 STT-MRAM(100)의 일단은 상기 트렌지스터(94)의 드레인에 연결되고, 타단은 비트 라인(95)에 연결될 수 있다. 상기 비트라인(95)은 센스 엠프(98)에 연결된다.

[0042] 쓰기 동작시, 읽기/쓰기 회로(96)는 쓰기 전압을 비트라인(95)과 소스 라인(91) 사이에 인가한다. 비트 라인(95)과 소스 라인(91) 사이의 전압의 극성에 따라, STT-MRAM(100)의 자유층(140)의 극성이 변경된다.

[0043] 읽기 동작시, 읽기/쓰기 회로(96)는 읽기 전류를 발생시켜, 상기 비트라인(95)과 소스 라인(91) 사이에 인가한다. 전류는 트렌지스터(100)를 통하여 흐른다. 따라서, 상기 비트라인(95)과 소스 라인(91) 사이에 발생되는 전압차는 STT-MRAM(100)의 저항에 의존한다. 센스 엠프(98)는 이 전압차를 읽는다. 상기 센스 엠프(98)는 이 전압차를 기준값 제공부(97)의 기준값과 비교하여 증폭한다.

[0044] 이상에서는 본 발명을 특정의 바람직한 실시예에 대하여 도시하고 설명하였으나, 본 발명은 이러한 실시예에 한정되지 않으며, 당해 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 특허청구범위에서 청구하는 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 실시할 수 있는 다양한 형태의 실시예들을 모두 포함한다.

부호의 설명

[0045] 110: 반강자성층

120: 기준층

130: 절연층

140: 자유층

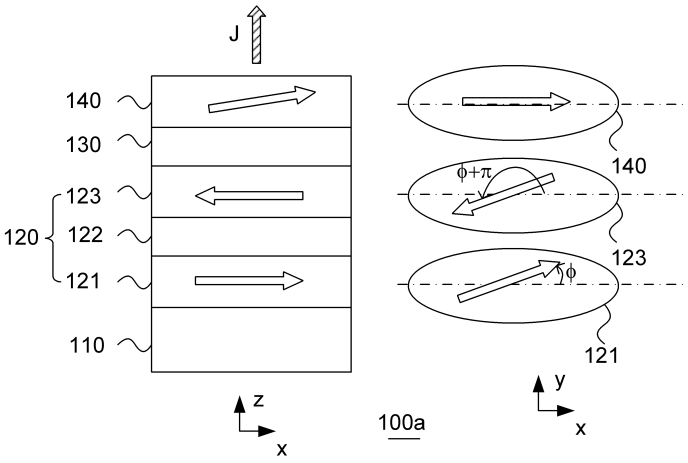
121: 제1 강자성층

122: 비자성층

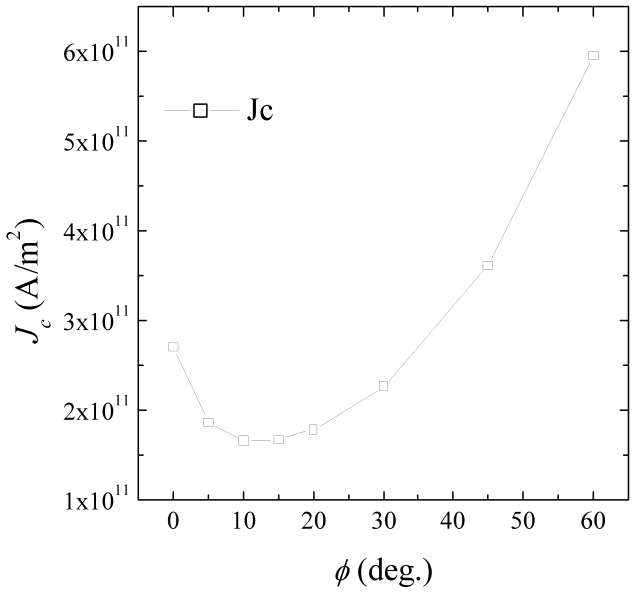
123: 제2 강자성층

도면

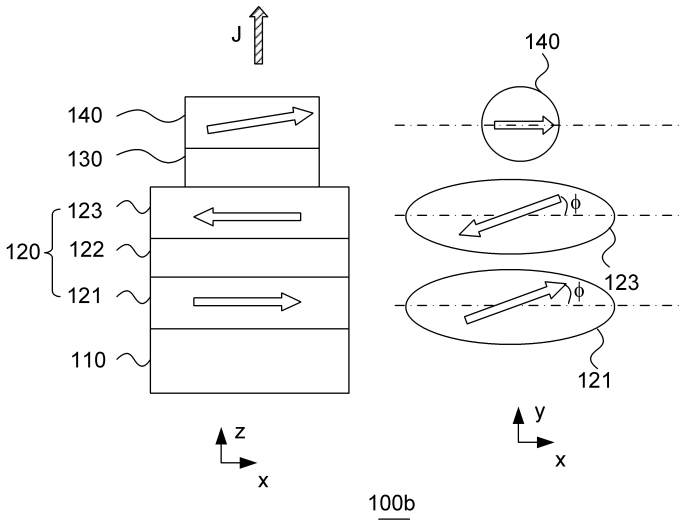
도면1



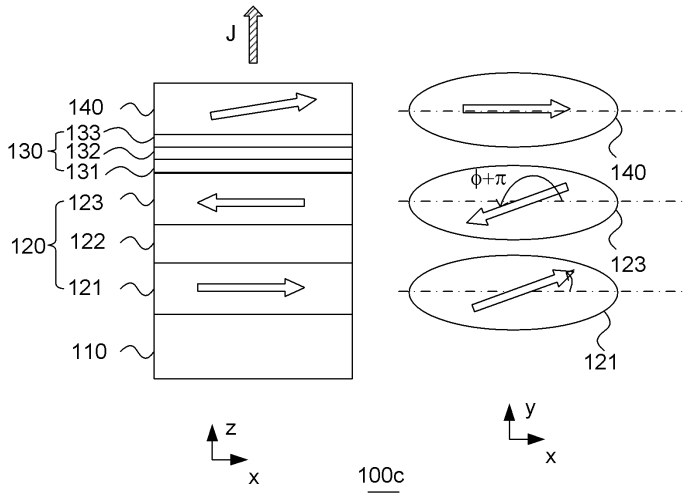
도면2


6x10^11
5x10^11
4x10^11
3x10^11
2x10^11
1x10^11
Jc
J_c (A/m^2)
0
10
20
30
40
50
60
φ (deg.)

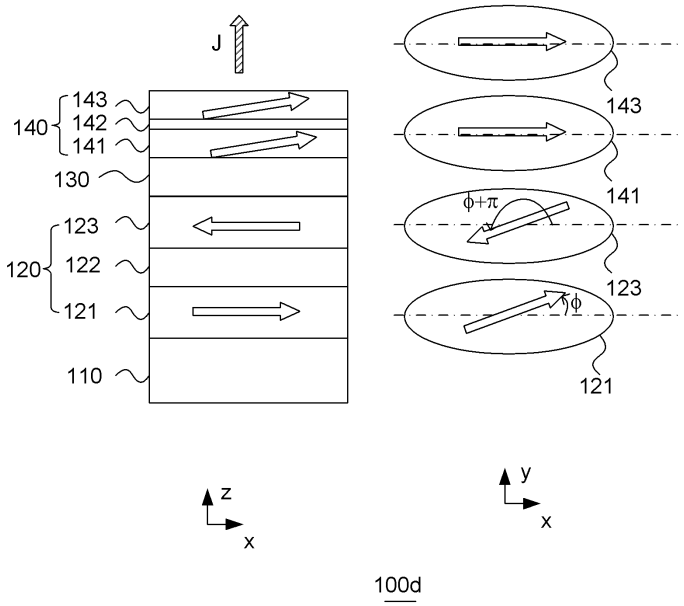
도면3


J
140
130
123
120
122
121
110
z
x
140
φ
123
φ
121
y
x
100b

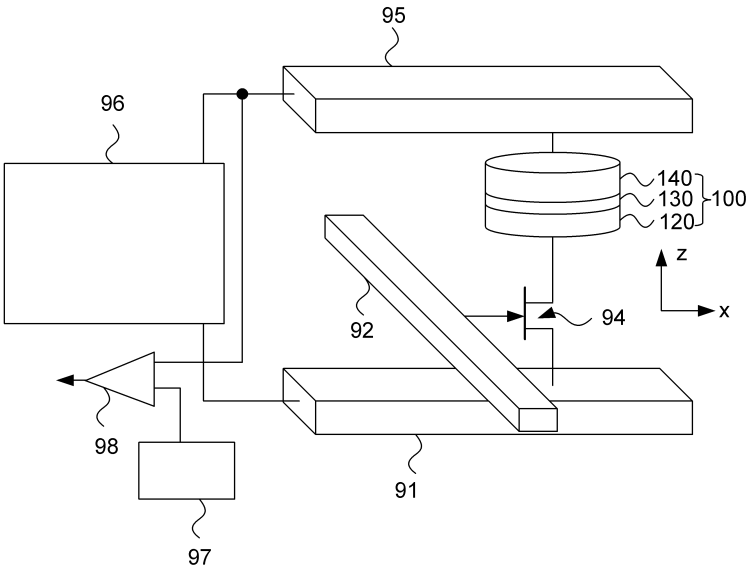
도면4


J
140
133
132
131
130
123
122
121
120
110
140
ϕ+π
123
121
z
x
y
x
100c

도면5


J
143
142
141
140
130
123
122
121
120
110
143
141
ϕ+π
123
ϕ
121
z
x
y
x
100d

도면6



10