



Patent dodatkowy
do patentu nr _____

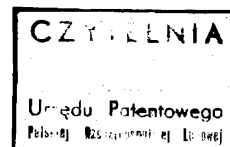
Zgłoszono: 12.08.77 (P. 200219)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 26.03.79

Opis patentowy opublikowano: 30.11.1981

Int. Cl.²
H03K 13/02



Twórcy wynalazku: Wiesław Martynow, Marek Lewandowski

Uprawniony z patentu: Centrum Naukowo-Produkcyjne Technik Komputerowych i Pomiarów, Ośrodek Badawczo-Rozwojowy Technik Komputerowych i Pomiarów, Warszawa (Polska)

Sposób i układ sterowania cyrkulacyjnym przetwornikiem analogowo-cyfrowym

1

Przedmiotem wynalazku jest sposób i układ sterowania cyrkulacyjnym przetwornikiem analogowo-cyfrowym, przeznaczony zwłaszcza do systemów pomiarowych i urządzeń sterujących procesami technologicznymi.

Znany jest sposób cyrkulacyjnego przetwarzania analogowo-cyfrowego, w którym kolejny cykl przetwarzania wielkości analogowej, na przykład napięcia, określa kolejny bit cyfrowego wyniku.

W pierwszym cyklu przetwarzania zapamiętywane jest napięcie mierzone oraz badany jego znak. Jeżeli napięcie mierzone jest większe od zera to pierwszy bit cyfrowego wyniku, który jest bitem znaku $a_0 = 1$, a jeżeli mniejsze to $a_0 = 0$. W następnych cyklach przetwarzania, to znaczy w czasie kolejnego formowania bitu wyniku bada się kolejno znak napięcia przekształconego w układzie przetwornika według wzoru

$$U_{i+1} = 2 \left(U_i - a_i \frac{UR}{2} + a_i \frac{-UR}{2} \right)$$

gdzie:

U_i — wartość napięcia przekształconego w kolejnym cyklu przetwarzania (dla $i = 0$ $U_0 = U_x$),

a_i — kolejny bit cyfrowego wyniku,

UR — napięcie odniesienia określające zakres pomiarowy przetwornika na $+UR$ ÷ $-UR$.

Oznacza to, że gdy w i — tym cyklu przetwarzania kolejny bit a_i jest równy 1 to od na-

2

pięcia U_i odejmuje się połowę napięcia odniesienia UR, a gdy bit a_i jest równy 0 to do napięcia U_i dodaje się połowę napięcia odniesienia UR i następnie wynik mnoży przez dwa tworząc w ten sposób nowe napięcie U_{i+1} . Dalej bada się znak tego napięcia U_{i+1} . Dalej bada się znak tego napięcia U_{i+1} i określa kolejny bit a_{i+1} w sposób analogiczny jak dla bitu znaku. Cykl ten jest powtarzany tyle razy ile wynosi długość cyfrowego słowa wyniku.

Znany jest przetwornik pracujący według podanego wyżej sposobu i sposób sterowania pracą tego przetwornika.

W pierwszym cyklu przetwornika układ sterowania łączy klucz wejściowy i kondensator wejściowy ładuje się do wartości napięcia mierzonego. W ten sposób wartość tego napięcia zostaje zapamiętana na kondensatorze wejściowym a następnie podana z niego poprzez wtórnik do klucza przełączającego i komparatora. Jednocześnie do wyjścia komparatora jest podłączony rejestr przesuwny, co powoduje, że każdy kolejny stan komparatora jest w nim zapisany.

W następnych cyklach przetwarzania, gdy jest formowany każdy kolejny bit wyniku, łączy się najpierw klucz przełączający łączący wyjście wtórnik z wejściem wzmacniacza i jedną końcówką kondensatora formującego. Druga końcówka tego kondensatora jest połączona poprzez przełącz-

nik ze źródłem napięcia $+\frac{UR}{2}$ gdy ostatni określony bit wyniku $a_1 = 1$, lub z masą układu gdy bit $a_1 = 0$. Wtedy kondensator formujący ładuje się od strony klucza przeładowującego do wartości napięcia jakie jest na kondensatorze wyjściowym a z drugiej strony przełącznik ustawia potencjał tego kondensatora na wartość $+\frac{UR}{2}$ lub 0. Po odpowiednim przeładowaniu się kondensatora formującego układ sterowania rozłącza klucz przeładowujący a następnie załącza klucz sprzęgający łączący wyjście wzmacniacza z kondensatorem wejściowym i przełącza przełącznik odpowiednio do wartości kolejnego bitu wyniku. Tak więc do napięcia na kondensatorze formującym dodaje się skok napięcia $+\frac{UR}{2}$ lub $-\frac{UR}{2}$ w zależności od wartości kolejnego bitu, a wynik jest mnożony przez dwa, to znaczy przez wartość wzmocnienia wzmacniacza. Wynik ten jest podawany przez klucz sprzęgający na kondensator wejściowy, który ładuje się do wartości wyjściowej napięcia ze wzmacniacza. Wartość ta analizowana jest w komparatorze, którego stan zostaje zapamiętany w rejestrze w chwili załączania klucza przeładowującego. Następnie układ sterowania rozłącza klucz sprzęgający by na początku kolejnego cyklu przetwarzania załączyć ponownie klucz przeładowujący. Cykl przetwarzania powtarzany jest tyle razy ile wynosi długość cyfrowego słowa wyniku.

Opisany sposób sterowania kluczami w cyrkulacyjnym przetworniku analogowo-cyfrowym posiada wadę, gdyż w czasie przełączania klucza sprzęgającego i przeładowującego oraz przełącznika występuje stan jednoczesnego załączenia klucza sprzęgającego i klucza przeładowującego z uwagi na skończoną szybkość przełączania kluczy. Powoduje to powstanie błędu przetwarzania tym większego im dłuższy jest czas przełączania tych kluczy w układzie przetwornika.

Celem wynalazku jest opracowanie nowego sposobu i układu sterowania cyrkulacyjnym przetwornikiem analogowo-cyfrowym nie posiadające go podanej wyżej wady.

Cel ten osiągnięto przez przejście z pracy dwutaktowej w cyklach formowania każdego bitu wyniku, za wyjątkiem bitu znaku, do pracy czterotaktowej poprzez wprowadzenie dwóch taktów pomocniczych będących stanami jednoczesnego rozwarcia klucza sprzęgającego i klucza przeładowującego przed każdym załączeniem się klucza sprzęgającego oraz każdym załączeniem klucza przeładowującego. Zbudowano też układ sterowania cyrkulacyjnym przetwornikiem analogowo-cyfrowym.

Sposób według wynalazku zostanie wyjaśniony w oparciu o układ cyrkulacyjnego przetwornika analogowo-cyfrowego, na którym fig. 1 przedstawia schemat ideowy cyrkulacyjnego przetwornika analogowo-cyfrowego, fig. 2 — schemat blokowy układu sterowania przetwornikiem a fig. 3 schemat ideowy jednej z realizacji układu sterowania.

W pierwszym cyklu cyrkulacyjnego przetwarzania analogowo-cyfrowego mierzone napięcie U_x poprzez załączony klucz wejściowy S1 podawane jest do kondensatora wejściowego C1 i wejścia

wtórnik WO1. Pracą klucza wejściowego S1 steruje układ logiczny typu NAND do którego jednego wejścia dochodzi sygnał z wyjścia pierwszego uniwersalnego W1 generatora czterotaktowego G, zaś do drugiego sygnał z przerzutnika P3 zespołu przerzutników ZP. W ten sposób wartość napięcia mierzonego U_x jest zapamiętana na kondensatorze wejściowym C1 i poprzez wtórnik WO1 podana do klucza przeładowującego S3 i komparatora K. Jeżeli napięcie mierzone U_x jest większe od zera to w rejestrze przesuwym RP podłączonym do wyjścia komparatora K zostaje zapisany pierwszy bit wyniku, to znaczy bit znaku $a_0 = 1$, a gdy napięcie mierzone U_x jest mniejsze od zera to zostaje zapisany bit znaku $a_0 = 0$. Jednocześnie do drugiego wejścia rejestru RP jest doprowadzony sygnał z wyjścia drugiego uniwersalnego W2 generatora czterotaktowego G.

W następnych cyklach przetwarzania, to znaczy w czasie formowania każdego następnego bitu wyniku, klucz wejściowy S1 jest rozłączony. W czasie każdego takiego cyklu kolejno załączany jest klucz przeładowujący S3, który jest sterowany z wyjścia trzeciego uniwersalnego W3 generatora czterotaktowego G. W ten sposób napięcie z wyjścia wtórnik WO1 podaje się na wejście wzmacniacza WO2 i jedną końcówkę kondensatora formującego C2. Druga końcówka tego kondensatora jest łączona poprzez przełącznik S4 ze źródłem napięcia $+\frac{UR}{2}$ (pozycja a przełącznika S4) gdy poprzedni bit wyniku a_1 jest równy 1 lub z masą układu (pozycja b) gdy ten znak jest równy 0.

Przełącznik S4 jest sterowany z wyjścia układu logicznego typu NAND, którego dwa wejścia połączone są z wyjściami układów typu NAND, przy czym wejście każdego z nich sterowane jest odpowiednio z wyjść przerzutnika P2 zespołu przerzutników ZP oraz z rejestru RP, z którego pobierana jest wartość ostatniego bitu wyniku. Tak więc przełącznik S4 ustawia potencjał drugiej końcówki kondensatora formującego C2 na wartość $+\frac{UR}{2}$ lub 0. Następnie rozłącza się klucz przeładowujący S3 i występuje stan jednoczesnego rozłączenia klucza sprzęgającego S2 i klucza przeładowującego S3.

Klucz sprzęgający S2 sterowany jest z wyjścia układu logicznego typu NAND, do którego jednego wejścia dochodzi sygnał z wyjścia pierwszego uniwersalnego W1 generatora czterotaktowego G zaś do drugiego sygnał z przerzutnika P3 zespołu przerzutników ZP.

W dalszym ciągu przetwarzania załącza się klucz sprzęgający S2, który łączy wyjście wzmacniacza WO2 z kondensatorem wejściowym C1 i wejściem wtórnik WO1, jednocześnie zaś przełącza się przełącznik S4 powodując dodanie się do napięcia na kondensatorze formującym C2 skoku napięcia $+\frac{UR}{2}$ lub $-\frac{UR}{2}$ odpowiednio do wcześniej podanego wzoru.

Komparator K analizuje znak tak zsumowanego na kondensatorze wejściowym C1 napięcia a jego stan zostaje zapisany w rejestrze RP, jako kolejny bit wyniku, w chwili załączania klucza przeładowującego S3 i następnie przełącznik S4 zostaje

ustawiony odpowiednio do tego bitu wyniku. Następnie jednocześnie rozłącza się klucz sprzęgający S2 i klucz przeładowujący S3 po czym załącza klucz przeładowujący S3, który na początku następnego cyklu przetwarzania przekazuje nową wartość napięcia z kondensatora wejściowego C1 poprzez wtórnik WO1 do kondensatora formującego C2 i wejścia wzmacniacza WO2.

Prawidłową pracę przetwornika zabezpiecza układ sterowania według wynalazku. Zapewnia on jednocześnie łączenie klucza sprzęgającego S2 i klucza przeładowującego S3 przed załączeniem klucza sprzęgającego S2 i przełączeniem przełącznika S4 oraz przed załączeniem klucza przeładowującego S3. Układ sterowania zbudowany jest z układu kończącego UK, na wejście którego podaje się sygnał zapoczątkowujący przetwarzanie. Jedno wyjście układu kończącego UK połączone jest poprzez generator czterotaktowy G z zespołem przerzutników ZP a drugie bezpośrednio z zespołem przerzutników ZP, przy czym zespół przerzutnikowy ZP jest połączony zwrotnie z układem kończącym UK przetwarzanie.

Generator czterotaktowy G zbudowany jest z czterech uniwibratorów W1, W2, W3 i W4 połączonych szeregowo w pętlę i wyzwanych przerzutnikiem P1 z układu kończącego UK. Ten czterotaktowy generator G steruje pracą przerzutników P2 i P3 zespołu przerzutników ZP, przy czym jeden przerzutnik P2 wyznacza chwile przełączania przełącznika S4 a drugi przerzutnik P3 rozdziela cykl próbkowania napięcia mierzonego Ux od cykli przetwarzania jego na wartość binarną. Układ kończący UK przetwarzanie zbudowany jest z szeregowo połączonego licznika L, dekodera D i przerzutnika P1, przy czym licznik L sterowany jest z generatora czterotaktowego G i zespołu przerzutników ZP. Uniwibratory W1 i W3 wyznaczają chwile czasowe załączania odpowiednio klucza sprzęgającego S2 i klucza przeładowującego S3, zaś uniwibratory W2 i W4 wyznaczają czas jednoczesnego rozłączania tych kluczy.

Opisany sposób sterowania cyrkulacyjnym przetwornikiem analogowo-cyfrowym jak również układ sterowania tym przetwornikiem umożliwił praktyczną realizację cyrkulacyjnego przetwornika analogowo-cyfrowego pozbawionego błędów przetwarzania wynikających ze skończonej szybkości przełączania kluczy. Przetwornik ten osiąga wy-

maganą dokładność i szybkość konwersji (rzędu 10 μ s na 1 bit) przy niezbyt rozbudowanym układzie elektronicznym.

Zastrzeżenia patentowe

1. Sposób sterowania cyrkulacyjnym przetwornikiem analogowo-cyfrowym w czasie formowania każdego bitu wyniku za wyjątkiem bitu znaku, w którym kolejno rozłącza się klucz przeładowujący przekazujący napięcie z kondensatora wejściowego poprzez wtórnik do kondensatora formującego i wejścia wzmacniacza, załącza się klucz sprzęgający łączący wyjście wzmacniacza z kondensatorem wejściowym oraz przełącza przełącznik łączący drugą końcówkę kondensatora formującego ze źródłem napięcia o wartości równej połowie napięcia odniesienia lub z masą układu odpowiednio do wartości kolejnego bitu wyniku, rozłącza się klucz sprzęgający i następnie załącza się klucz przeładowujący, przy czym w chwili załączenia klucza przeładowującego określa się wartość kolejnego bitu wyniku stanem komparatora połączonego swoim wejściem z wyjściem wtórnika **znamienny tym**, że przed załączeniem klucza sprzęgającego (S2) i przełączeniem przełącznika (S4) jednocześnie rozłącza się klucz przeładowujący (S3) i klucz sprzęgający (S2), a przed załączeniem klucza przeładowującego (S3) jednocześnie rozłącza się klucz sprzęgający (S2) i klucz przeładowujący (S3).

2. Układ sterowania cyrkulacyjnym przetwornikiem analogowo-cyfrowym, **znamienny tym**, że zbudowany jest z układu kończącego (UK), którego wejście (WE) jest wejściem sygnału zapoczątkowującego przetwarzanie, jedno jego wyjście połączone jest poprzez generator czterotaktowy (G) z zespołem przerzutników (ZP) a drugie bezpośrednio z zespołem przerzutników (ZP), przy czym zespół przerzutników (ZP) jest połączony zwrotnie z układem kończącym (UK), a wyjście (WY) zespołu przerzutników (ZP) jest wyjściem układu sterowania.

3. Układ według zastrz. 2, **znamienny tym**, że układ kończący (UK) zbudowany jest z szeregowo połączonych licznika (L), dekodera (D) i przerzutnika (P1).

4. Układ według zastrz. 2, **znamienny tym**, że układ kończący (UK) zbudowany jest z szeregowo połączonego licznika pierścieniowego i przerzutnika.

