



- (51) 국제특허분류:
G06F 12/02 (2006.01)
- (21) 국제출원번호: PCT/KR2013/012429
- (22) 국제출원일: 2013 년 12 월 31 일 (31.12.2013)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2013-0031375 2013 년 3 월 25 일 (25.03.2013) KR
- (71) 출원인: 아주대학교산학협력단 (AJOU UNIVERSITY INDUSTRY-ACADEMIC COOPERATION FOUNDATION) [KR/KR]; 443-749 경기도 수원시 영통구 월드컵로 206 (원천동), Gyeonggi-do (KR).
- (72) 발명자: 권세진 (KWON, Se Jin); 135-855 서울시 강남구 언주로 123 개포한신아파트 1 동 506 호 (도곡동), Seoul (KR). 정태선 (CHUNG, Tae Sun); 443-773 경기도 수원시 영통구 망포동 동수원엘지빌리지 3 차 301 동 1008 호, Gyeonggi-do (KR). 반재광 (BAN, Jae Kwang); 138-816 서울시 송파구 거여 1 동 우방아파트 102 동 1402 호, Seoul (KR). 정호영 (JUNG, Ho Young); 769-973 경상북도 의성군 다인면 덕미리 355 번지, Gyeongsangbuk-do (KR).

(74) 대리인: 특허법인 충정 (HWANG MOK PARK IP GROUP); 100-764 서울시 중구 서소문동 120-23 부영빌딩 6 층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

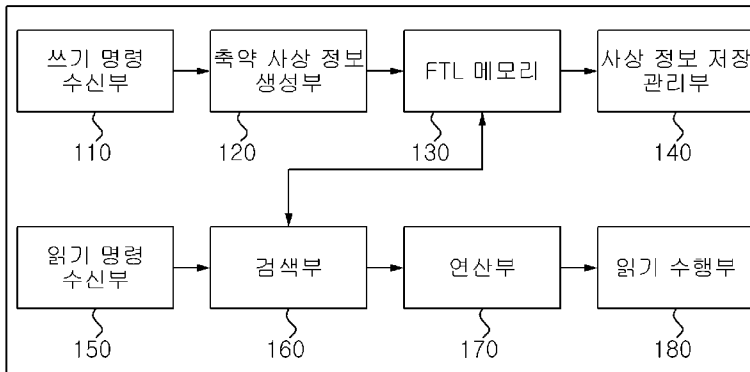
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: METHOD FOR MAPPING PAGE ADDRESS BASED ON FLASH MEMORY AND SYSTEM THEREFOR

(54) 발명의 명칭 : 플래시 메모리 기반의 페이지 주소 사상 방법 및 시스템



- 110 ... WRITING COMMAND RECEPTION PART
120 ... CONDENSED MAPPING INFORMATION GENERATION PART
130 ... FTL MEMORY
140 ... MAPPING INFORMATION STORAGE MANAGEMENT PART
150 ... READ COMMAND RECEPTION PART
160 ... SEARCH PART
170 ... CALCULATION PART
180 ... READ PART

(57) Abstract: The present invention relates to a method for mapping a page address based on flash memory and a system therefor, and more specifically to a method for improving the performance of the system booting by reducing the size of the mapping information and the size of the page mapping table by using the sequential logical address and the size of the data information so as to reduce the number of reading calculations, and to a system therefor. A method for mapping a page address based on a flash memory according to an embodiment of the present invention includes the steps of: receiving a read command from the file system; searching the FTL mapping table for the starting logical address which corresponds with or is smaller than and closest to the logical address demanded by the read command; calculating the physical address corresponding with the read command by means of the starting logical address and the logical address demanded by the read command; and reading the data stored in the calculated physical address of the flash memory.

(57) 요약서:

[다음 쪽 계속]



본 발명은 플래시 메모리 기반의 페이지 단위 주소 사상 방법 및 시스템에 관한 것으로, 보다 상세하게는 순차적인 논리 주소와 데이터 정보의 크기를 이용해 사상 정보의 크기 및 페이지 사상 테이블의 크기를 줄임으로써 읽기 연산의 횟수를 줄여 시스템 부팅 시 성능을 향상시키기 위한 방법 및 시스템에 관한 것이다. 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 상기 파일 시스템으로부터 읽기 명령을 수신하는 단계, 상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 상기 FTL 사상 테이블에서 검색하는 단계, 상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를 계산하는 단계 및 플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는 단계를 포함한다.

명세서

발명의 명칭: 플래시 메모리 기반의 페이지 주소 사상 방법 및 시스템

기술분야

- [1] 본 발명은 플래시 메모리 기반의 페이지 단위 주소 사상 방법 및 시스템에 관한 것으로, 보다 상세하게는 논리 주소와 물리 주소가 함께 순차적인 경우에, 순차적인 논리 주소와 데이터 정보의 크기를 이용해 사상 정보의 크기 및 페이지 사상 테이블의 크기를 줄임으로써 읽기 연산의 횟수를 줄여 시스템 부팅 시 성능을 향상시키기 위한 방법 및 시스템에 관한 것이다.
- [2] 본 발명은 교육과학기술부 및 한국연구재단의 일반연구자지원의 일환으로 수행한 연구로부터 도출된 것이다[과제관리번호: 1345176071, 과제명: 차세대 플래시 메모리 시스템을 지원하는 시스템 소프트웨어에 대한 연구].

배경기술

- [3] 파일 시스템으로부터 낸드 플래시 메모리 기반의 시스템으로 접근하고자 하는 요청을 수행하기 위해서 파일 시스템과 플래시 메모리 사이에는 FTL(Flash Translation Layer)이라는 플래시 변환 계층이라는 것이 존재한다. 통상적인 파일 시스템은 하드 디스크 기반으로 설계되어 읽기/쓰기 비용이 동일하고, 원래의 자리에 데이터를 덮어쓸 수 있다. 그러나 플래시 메모리 기반의 시스템은 읽기/쓰기/지우기 연산의 비용이 서로 다르고 제자리에 데이터를 덮어쓸 수 없으며 데이터를 쓰기 위해서는 데이터를 쓰기 전에 플래시 메모리를 소거해야 하는 제약이 있다. 따라서 운영 체제(OS, Operating System)나 파일 시스템에서 플래시 메모리 기반 시스템에 접근하는 경우에 원활한 동작을 위하여 플래시 변환 계층이 운영 체제나 파일 시스템과 플래시 메모리 사이에서 주소 사상(매핑) 및 사상 정보 관리 등의 기능을 수행한다.
- [4] FTL은 파일 시스템의 논리 섹터로부터의 요청을 플래시 메모리의 물리 페이지로 변환시킨다. 만약 플래시 메모리에 수정사항이 발생하였을 경우, FTL은 우선 새로 할당된 블록에, 요청된 섹터에 대한 데이터를 기록하고 그 후 사상 테이블의 사상 정보를 변경한다. 그리고 FTL은 플래시 메모리의 제한된 블록 삭제 횟수에 대한 마모도 평준화를 제공한다.
- [5] FTL의 알고리즘의 주된 사상 방식은 페이지 사상, 블록 사상, 그리고 혼합 사상이 있다.
- [6] 페이지 사상은 플래시 메모리 전체의 영역을 페이지 단위로 사상을 유지하며, 페이지 사상 테이블은 메모리(DRAM 혹은 SRAM)에 모두 유지할 수도 있고, 그렇지 않은 경우에는 일부만을 메모리에 캐싱할 수 있다. 이러한 페이지 사상은 플래시 메모리 내의 랜덤 쓰기 방식을 통한 데이터 쓰기에 유리하나, 많은 사상 메모리가 요구되는 단점이 있다.

- [7] 블록 사상은 사상 정보의 크기가 작다는 장점이 있지만 반복적인 요청에 있어서 고정된 오프셋 값에 의한 쓰기가 빈번하게 발생할 때 병합 연산의 증가로 인하여 성능이 떨어진다는 단점이 있다.
- [8] 그리고 혼합 사상은 앞선 두 사상 방식의 장단점을 잘 고려하고 있으나 페이지 사상 영역의 크기가 커질수록 랜덤 쓰기에 유연하게 대처하지만 맵 읽기나 쓰기 요청 시 혼합 영역을 탐색해야 하는 비용이 발생하고, 블록 내에서의 오프셋 검색에 있어서의 시간적 오버헤드가 크게 발생하는 단점이 있다. 상기와 같은 이유에 있어 기존의 플래시 변환 계층들은 시스템의 성능을 충분히 저하시킬 수 있다.
- [9] 이에 따라, 한국공개특허 제10-2012-0074707호 "플래시 메모리를 사용하는 저장장치 및 주소 사상과 데이터 페이지 할당 방법"은 플래시 메모리를 사용하는 저장장치를 위해 보다 효과적으로 주소 사상과 데이터 페이지 할당을 관리할 수 있는 방법을 제시한다.
- [10] 위 선행기술은 데이터의 쓰기 패턴에 따라 주소 사상방식을 서로 다르게 적용하고 또한 플래시 메모리의 물리적 위치를 각각의 쓰기 패턴에 따라 다르게 할당함으로써 데이터 영역에 대한 쓰레기 수집과정에 발생하는 비용을 줄이고, 플래시 메모리의 수명을 연장시킬 수 있는 효과가 있다.
- [11] 하지만 위 선행기술은 페이지 사상 테이블이 모든 페이지에 관한 주소를 기입하기 때문에 크기가 커서 시스템 부팅 시 사상 정보 조회를 위해 많은 읽기 연산을 수행하게 되므로 플래시 메모리의 성능이 저하 된다는 단점을 해결하지 못하고 있다.
- [12] 따라서, 사상 정보의 크기 및 페이지 사상 테이블의 크기를 축약함으로써 읽기 연산의 횟수를 줄여 시스템 부팅 성능을 향상시킬 수 있도록 하는 기술이 요구된다.

발명의 상세한 설명

기술적 과제

- [13] 본 발명은 논리 주소의 순차적인 정보 특성 및 데이터 정보의 크기를 이용하여 쓰기 명령의 사상 정보를 축약시키는 것을 목적으로 한다.
- [14] 본 발명은 단순히 페이지 사상 테이블을 DRAM에 저장하는 것이 아니라, 크기를 축약시킨 페이지 사상 테이블을 DRAM에 저장함으로써 읽기 연산의 횟수를 줄이려는 것을 목적으로 한다.
- [15] 또한 본 발명은 축약된 사상 정보를 DRAM 등 FTL 내의 메모리에 저장함으로써 부팅 정보를 읽는 시간을 단축하여 플래시 메모리 기반의 시스템 부팅 성능을 향상시키는 것을 목적으로 한다.

과제 해결 수단

- [16] 이러한 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 시스템은 쓰기 명령 수신부, 축약 사상 정보 생성부,

FTL 메모리(플래시 변환 계층 내의 메모리), 사상 정보 저장 관리부, 읽기 명령 수신부, 검색부, 연산부, 및 읽기 수행부를 포함할 수 있다.

[17] 또한 본 발명의 다른 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 시스템은 사상 정보 조회부, 검출부 및 사상 정보 관리부를 포함할 수 있다.

[18] 상기 쓰기 명령 수신부는 파일 시스템으로부터 쓰기 명령을 수신하고, 상기 축약 사상 정보 생성부는 상기 쓰기 명령의 데이터 정보의 크기와 상기 쓰기 명령에 순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여 축약된 사상 정보를 생성한다.

[19] 상기 FTL 메모리는 상기 축약된 사상 정보를 FTL 사상 테이블로서 저장하고, 상기 사상 정보 저장 관리부는 FTL 사상 테이블을 기반으로 상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보 크기를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리의 시스템 영역에 저장할 수 있다. 이 때 사상 정보 저장 관리부는 플래시 메모리 사상 테이블을 축약된 상태로 플래시 메모리의 시스템 영역에 저장할 수도 있고, 반대로 플래시 메모리 사상 테이블을 페이지 각각에 대한 사상 정보를 가지는 테이블로 압축을 풀어 플래시 메모리의 시스템 영역에 저장할 수도 있다.

[20] 또한, 사상 정보 저장 관리부는 상기 FTL 사상 테이블을 이용하여 논리 페이지 주소 및 물리 페이지 주소 간의 일대일 페이지 사상 정보를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리의 시스템 영역에 저장할 수도 있다.

[21] 상기 읽기 명령 수신부는 파일 시스템으로부터 읽기 명령을 수신하고, 상기 검색부는 상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 상기 FTL 사상 테이블에서 검색한다. 상기 연산부는 상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를 계산한다. 상기 읽기 수행부는 플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는다.

[22] 상기 사상 정보 조회부는 부팅 시 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여 플래시 메모리 사상 테이블의 논리 주소와 물리 주소 간의 사상 정보를 조회하고, 상기 검출부는 상기 조회된 사상 정보를 기반으로 순차적인 논리 주소와, 상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를 검출한다.

[23] 상기 사상 정보 관리부는 상기 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를 이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소, 및 순차적인 데이터 정보의 크기를 포함하는 플래시 메모리의 사상 정보를 축약하여 플래시 변환 계층의 메모리에 저장한다.

[24] 이때, 사상 정보 관리부는 상기 조회된 플래시 메모리 사상 테이블의 현재 항목과 다음 항목의 논리 주소 및 물리 주소가 순차적인지 여부를 판정한 후, 상기 현재 항목과 상기 다음 항목의 논리 주소 및 물리 주소가 순차적이면, 상기 현재 항목과 상기 다음 항목을 하나의 항목으로 축약함으로써 생성된 사상

정보를 플래시 변환 계층의 메모리에 저장할 수 있다.

- [25] 한편, 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 쓰기 명령을 수신하는 단계, 축약된 사상 정보를 생성하는 단계, 플래시 변환 계층의 메모리에 저장하는 단계 및 플래시 메모리의 시스템 영역에 저장하는 단계를 포함한다.
- [26] 상기 쓰기 명령을 수신하는 단계는 파일 시스템으로부터 쓰기 명령을 수신하고, 상기 축약된 사상 정보를 생성하는 단계는 상기 쓰기 명령의 데이터 정보의 크기와 상기 쓰기 명령에 순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여 생성한다.
- [27] 상기 플래시 변환 계층의 메모리에 저장하는 단계는 상기 축약된 사상 정보인 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 명령의 데이터 정보 크기를 FTL 사상 테이블로서 플래시 변환 계층의 메모리에 저장한다.
- [28] 상기 플래시 메모리의 시스템 영역에 저장하는 단계는 FTL 사상 테이블을 기반으로 상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보 크기를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리에 저장한다.
- [29] 또한 상기 플래시 메모리의 시스템 영역에 저장하는 단계는 FTL 사상 테이블을 기반으로 논리 페이지 주소 및 물리 페이지 주소 간의 일대일 페이지 사상 정보를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리에 저장할 수도 있다.
- [30] 또한 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 상기 파일 시스템으로부터 읽기 명령을 수신하는 단계, 상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 상기 FTL 사상 테이블에서 검색하는 단계, 상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를 계산하는 단계 및 플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는 단계를 더 포함한다.
- [31] 한편 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 부팅 시 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여 플래시 메모리에 저장된 논리 주소와 물리 주소 간의 사상 정보를 조회하는 단계, 상기 조회된 사상 정보를 기반으로 순차적인 논리 주소와, 상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를 검출하는 단계 및 상기 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를 이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소, 및 순차적인 데이터 정보의 크기를 포함하는 축약된 플래시 메모리 사상 정보를 플래시 변환 계층의 메모리에 저장하는 단계를 포함한다.
- [32] 또한 상기 순차적인 물리 주소를 검출하는 단계는 상기 플래시 메모리의

플래시 메모리 사상 테이블에서 조회된 사상 정보를 이용해 현재 항목과 다음 항목의 논리 주소 및 물리 주소가 순차적인지 여부를 판정하고, 상기 플래시 변환 계층의 메모리에 저장하는 단계는 상기 현재 항목과 상기 다음 항목의 논리 주소 및 물리 주소가 순차적이면, 상기 현재 항목과 상기 다음 항목을 하나의 항목으로 축약한 FTL 사상 정보를 플래시 변환 계층의 메모리에 저장한다.

발명의 효과

- [33] 본 발명은 논리 주소의 순차적인 정보 특성 및 데이터 정보의 크기를 이용하여 쓰기 명령의 사상 정보를 축약할 수 있는 효과가 있다.
- [34] 본 발명은 단순히 페이지 사상 테이블을 DRAM과 같은 FTL 메모리에 저장하는 것이 아니라, 크기를 축약시킨 페이지 사상 테이블을 DRAM에 저장함으로써 읽기 연산의 횟수를 줄일 수 있는 효과가 있다.
- [35] 본 발명은 페이지 단위의 논리 주소 및 사상 정보를 '시작 논리 주소, 시작 물리 주소 및 페이지 단위로 산정된 데이터 정보 크기'와 같이 축약한 정보를 플래시 메모리에 저장함으로써 사상 정보의 크기를 줄일 수 있는 효과가 있다.
- [36] 또한 본 발명은 Fast wake-up 연산을 이용하여 페이지 사상 테이블의 크기를 축약시키는 효과가 있다. 본 발명은 플래시 메모리 기반의 시스템 부팅 성능을 향상시킬 수 있다. 또한 본 발명은 플래시 메모리의 시스템 부팅 성능을 향상시킬 수 있기 때문에 각종 스마트 디바이스에 적용할 수 있다.

도면의 간단한 설명

- [37] 도 1은 본 발명의 플래시 메모리 기반의 페이지 주소 사상 시스템의 개략적인 구성을 나타낸 도면이다.
- [38] 도 2는 본 발명의 부팅 시 플래시 메모리 기반의 페이지 주소 사상 시스템의 개략적인 구성을 나타낸 도면이다.
- [39] 도 3은 본 발명의 일 실시예로 쓰기 명령이 수신되었을 때 사상 정보를 플래시 변환 계층에서 관리하는 과정을 나타낸 동작 흐름도이다.
- [40] 도 4는 본 발명의 일 실시예에 따른 사상 정보를 축약하는 읽기 연산의 수행 과정을 나타낸 동작 흐름도이다.
- [41] 도 5는 본 발명의 일 실시예로 부팅 시 사상 정보를 축약하여 플래시 변환 계층 내의 메모리에 저장하는 과정을 나타낸 동작 흐름도이다.
- [42] 도 6은 본 발명의 다른 일 실시예에 따른 쓰기 명령이 수신되었을 때 사상 정보를 플래시 변환 계층에서 플래시 메모리로 저장하는 과정을 도시하는 동작 흐름도이다.
- [43] 도 7은 본 발명의 또 다른 일 실시예에 따른 쓰기 명령이 수신되었을 때 사상 정보를 플래시 변환 계층에서 플래시 메모리로 저장하는 과정을 도시하는 동작 흐름도이다.

발명의 실시를 위한 최선의 형태

- [44] 이러한 목적을 달성하기 위하여 본 발명의 일 실시예에 따른 플래시 메모리

기반의 페이지 주소 사상 시스템은 쓰기 명령 수신부, 축약 사상 정보 생성부, FTL 메모리(플래시 변환 계층 내의 메모리), 사상 정보 저장 관리부, 읽기 명령 수신부, 검색부, 연산부, 및 읽기 수행부를 포함할 수 있다.

[45] 또한 본 발명의 다른 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 시스템은 사상 정보 조회부, 검출부 및 사상 정보 관리부를 포함할 수 있다.

[46] 상기 쓰기 명령 수신부는 파일 시스템으로부터 쓰기 명령을 수신하고, 상기 축약 사상 정보 생성부는 상기 쓰기 명령의 데이터 정보의 크기와 상기 쓰기 명령에 순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여 축약된 사상 정보를 생성한다.

[47] 상기 FTL 메모리는 상기 축약된 사상 정보를 FTL 사상 테이블로서 저장하고, 상기 사상 정보 저장 관리부는 FTL 사상 테이블을 기반으로 상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보 크기를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리의 시스템 영역에 저장할 수 있다. 이 때 사상 정보 저장 관리부는 플래시 메모리 사상 테이블을 축약된 상태로 플래시 메모리의 시스템 영역에 저장할 수도 있고, 반대로 플래시 메모리 사상 테이블을 페이지 각각에 대한 사상 정보를 가지는 테이블로 압축을 풀어 플래시 메모리의 시스템 영역에 저장할 수도 있다.

[48] 또한, 사상 정보 저장 관리부는 상기 FTL 사상 테이블을 이용하여 논리 페이지 주소 및 물리 페이지 주소 간의 일대일 페이지 사상 정보를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리의 시스템 영역에 저장할 수도 있다.

[49] 상기 읽기 명령 수신부는 파일 시스템으로부터 읽기 명령을 수신하고, 상기 검색부는 상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 상기 FTL 사상 테이블에서 검색한다. 상기 연산부는 상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를 계산한다. 상기 읽기 수행부는 플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는다.

[50] 상기 사상 정보 조회부는 부팅 시 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여 플래시 메모리 사상 테이블의 논리 주소와 물리 주소 간의 사상 정보를 조회하고, 상기 검출부는 상기 조회된 사상 정보를 기반으로 순차적인 논리 주소와, 상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를 검출한다.

[51] 상기 사상 정보 관리부는 상기 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를 이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소, 및 순차적인 데이터 정보의 크기를 포함하는 플래시 메모리의 사상 정보를 축약하여 플래시 변환 계층의 메모리에 저장한다.

[52] 이때, 사상 정보 관리부는 상기 조회된 플래시 메모리 사상 테이블의 현재 항목과 다음 항목의 논리 주소 및 물리 주소가 순차적인지 여부를 판정한 후, 상기 현재 항목과 상기 다음 항목의 논리 주소 및 물리 주소가 순차적이면, 상기

현재 항목과 상기 다음 항목을 하나의 항목으로 축약함으로써 생성된 사상 정보를 플래시 변환 계층의 메모리에 저장할 수 있다.

- [53] 한편, 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 쓰기 명령을 수신하는 단계, 축약된 사상 정보를 생성하는 단계, 플래시 변환 계층의 메모리에 저장하는 단계 및 플래시 메모리의 시스템 영역에 저장하는 단계를 포함한다.
- [54] 상기 쓰기 명령을 수신하는 단계는 파일 시스템으로부터 쓰기 명령을 수신하고, 상기 축약된 사상 정보를 생성하는 단계는 상기 쓰기 명령의 데이터 정보의 크기와 상기 쓰기 명령에 순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여 생성한다.
- [55] 상기 플래시 변환 계층의 메모리에 저장하는 단계는 상기 축약된 사상 정보인 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 명령의 데이터 정보 크기를 FTL 사상 테이블로서 플래시 변환 계층의 메모리에 저장한다.
- [56] 상기 플래시 메모리의 시스템 영역에 저장하는 단계는 FTL 사상 테이블을 기반으로 상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보 크기를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리에 저장한다.
- [57] 또한 상기 플래시 메모리의 시스템 영역에 저장하는 단계는 FTL 사상 테이블을 기반으로 논리 페이지 주소 및 물리 페이지 주소 간의 일대일 페이지 사상 정보를 포함하는 플래시 메모리 사상 테이블을 플래시 메모리에 저장할 수도 있다.
- [58] 또한 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 상기 파일 시스템으로부터 읽기 명령을 수신하는 단계, 상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 상기 FTL 사상 테이블에서 검색하는 단계, 상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를 계산하는 단계 및 플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는 단계를 더 포함한다.
- [59] 한편 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 부팅 시 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여 플래시 메모리에 저장된 논리 주소와 물리 주소 간의 사상 정보를 조회하는 단계, 상기 조회된 사상 정보를 기반으로 순차적인 논리 주소와, 상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를 검출하는 단계 및 상기 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를 이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소, 및 순차적인 데이터 정보의 크기를 포함하는 축약된 플래시 메모리 사상 정보를 플래시 변환 계층의 메모리에 저장하는 단계를 포함한다.

- [60] 또한 상기 순차적인 물리 주소를 검출하는 단계는 상기 플래시 메모리의 플래시 메모리 사상 테이블에서 조회된 사상 정보를 이용해 현재 항목과 다음 항목의 논리 주소 및 물리 주소가 순차적인지 여부를 판정하고, 상기 플래시 변환 계층의 메모리에 저장하는 단계는 상기 현재 항목과 상기 다음 항목의 논리 주소 및 물리 주소가 순차적이면, 상기 현재 항목과 상기 다음 항목을 하나의 항목으로 축약한 FTL 사상 정보를 플래시 변환 계층의 메모리에 저장한다.

발명의 실시를 위한 형태

- [61] 이하, 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다. 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략하기로 한다. 또한 본 발명의 실시 예들을 설명함에 있어 구체적인 수치는 실시예에 불과하다.
- [62] 파일 시스템으로부터 낸드 플래시 메모리 기반의 시스템에 접근하기 위한 요청을 수행하기 위해 플래시 메모리와 파일 시스템 사이에는 FTL(Flash Translation Layer)이라는 플래시 변환 계층이 존재하며, 플래시 변환 계층은 플래시 메모리에 저장하는 정보를 효율적으로 관리하기 위해 주소 사상 방법을 내포하고 있다. 기존 주소 사상 방법은 페이지 사상 방법과 블록 사상 방법으로 분류된다.
- [63] 플래시 메모리에 저장되는 정보는 속성 정보와 사용자 정보로 구별될 수 있는데, 속성 정보에 해당되는 쓰기 연산 명령은 정보의 크기가 1, 2, 4, 8개의 섹터로써 매우 작고, 속성 정보의 논리 주소가 불규칙적으로 할당된다. 반면, 사용자 정보에 해당되는 쓰기 연산 명령은 정보의 크기가 32, 64, 128개의 섹터로 매우 크고, 논리 주소가 순차적으로 할당된다.
- [64] 한편, 페이지 사상 방법은 최근 플래시 메모리들이 다중 채널 액세스(multi-channel access)를 사용함에 따라 널리 연구되고 있음에도 불구하고 페이지 사상 테이블이 모든 페이지에 관한 주소를 기입하여 크기가 커진다는 단점을 해결하는 기술은 찾아보기 힘들다.
- [65] 따라서 페이지 사상 테이블의 크기는 시스템 부팅 시 사상 정보 조회를 위해 많은 읽기 연산을 수행하기 때문에 성능에 큰 영향을 줄 수 있으므로, 본 발명에서는 사용자 정보가 정보의 크기가 크고 논리 주소가 순차적으로 할당된다는 점을 이용함으로써, 기존 페이지 주소 사상과 같이 해당되는 페이지 사상 정보를 모두 기입하는 것이 아니라 시작 논리 주소, 시작 물리 주소 및 데이터 정보 크기만을 기입한 축약된 사상 정보를 생성한다. 좀 더 자세한 설명은 이후에 도면을 참조하여 설명하기로 한다.
- [66] 또한, 일반적으로 페이지 사상 테이블은 전원이 꺼지기 전에 플래시 메모리 일정 영역(시스템 영역)에 저장되었다가 시스템이 부팅되면 플래시 메모리의 일정 영역(시스템 영역)에 읽기 연산을 수행하여 페이지 사상 테이블을 DRAM에

저장하는데, 본 발명은 파일 시스템으로부터 쓰기 명령을 수신한 후, 사상 정보의 크기를 줄인 FTL 사상 테이블을 생성하여 플래시 메모리의 시스템 영역에 저장하고, 부팅 시 플래시 메모리의 시스템 영역에 저장된 사상 정보를 읽어들이고, 저장된 사상 정보 기반으로 더 축약한 사상 정보를 플래시 변환 계층의 메모리에 저장하는 방법 및 시스템을 기술한다.

- [67] 도 1은 본 발명의 플래시 메모리 기반의 페이지 주소 사상 시스템의 개략적인 구성을 나타낸 도면이다.
- [68] 도 1을 참조하면, 본 발명의 플래시 메모리 기반의 페이지 주소 사상 시스템(100)은 쓰기 명령 수신부(110), 축약 사상 정보 생성부(120), FTL 메모리(130), 사상 정보 저장 관리부(140), 읽기 명령 수신부(150), 검색부(160), 연산부(170) 및 읽기 수행부(180)을 포함한다.
- [69] 쓰기 명령 수신부(110)는 파일 시스템으로부터 쓰기 명령을 수신한다.
- [70] 축약 사상 정보 생성부(120)는 쓰기 명령 수신부(110)에서 수신한 쓰기 명령의 데이터 정보 크기와 쓰기 명령에 순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여 축약된 사상 정보를 생성한다. 축약된 사상 정보는 상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 명령의 데이터 정보 크기를 이용하여 생성한다.
- [71] FTL 메모리(130)는 축약 사상 정보 생성부(120)에서 생성한 축약된 사상 정보를 FTL 사상 테이블로서 저장한다. FTL 메모리(130)는 DRAM과 같은 플래시 변환 계층의 메모리 상에 존재한다. 물론 FTL 메모리(130)가 반드시 DRAM이나 SRAM으로 구성되는 것만은 아니고, 랜덤 액세스가 가능하고 플래시 메모리에 비하여 빠른 시간 내에 읽기/쓰기가 가능한 메모리 장치라면 FTL 메모리(130)로서 기능할 수 있다.
- [72] 사상 정보 저장 관리부(140)는 FTL 메모리(130)에 저장된 FTL 사상 테이블을 기반으로 생성된 플래시 메모리 사상 테이블을 저장한다.
- [73] 이때, 플래시 메모리 사상 테이블의 사상 정보는 축약된 FTL 사상 테이블의 사상 정보를 축약된 채 그대로 플래시 메모리에 저장한 경우, 상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보 크기를 포함하고 있다.
- [74] 또는 플래시 메모리 사상 테이블의 사상 정보는 축약된 FTL 사상 테이블의 사상 정보를 풀어서 플래시 메모리에 저장한 경우, 논리 페이지 주소 및 물리 페이지 주소 간의 일대일 페이지 사상 정보를 포함하고 있다. 사상 정보 저장 관리부(140)는 플래시 메모리의 시스템 영역에 저장되는 사상 정보를 관리한다.
- [75] 읽기 명령 수신부(150)는 파일 시스템으로부터 읽기 명령을 수신하고, 검색부(160)는 FTL 사상 테이블에서 상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 검색한다.
- [76] 연산부(170)는 검색부(160)에서 검색된 시작 논리 주소와 읽기 명령 수신부(150)에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리

주소를 계산한다. 상기 물리 주소를 계산하는 방법은 추후에 더 자세히 설명하기로 한다.

[77] 읽기 수행부(180)는 연산부(170)에서 계산된 물리 주소에 저장된 데이터에 읽기를 수행한다.

[78] 도 2는 본 발명의 부팅 시 플래시 메모리 기반의 페이지 주소 사상 시스템의 개략적인 구성을 나타낸 도면이다.

[79] 도 2를 참조하면, 부팅 시 본 발명의 플래시 메모리 기반의 페이지 주소 사상 시스템(100)은 사상 정보 조회부(210), 검출부(220) 및 사상 정보 관리부(230)를 포함한다.

[80] 사상 정보 조회부(210)는 부팅 시 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여 플래시 메모리에 저장된 플래시 메모리 사상 테이블의 논리 주소와 물리 주소 간의 사상 정보를 조회한다.

[81] 이때, 플래시 메모리 사상 테이블의 사상 정보는 사상 정보 저장 관리부(140)에서 FTL 사상 테이블의 사상 정보를 축약된 채 그대로 플래시 메모리에 저장한 경우, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소, 순차적인 데이터 정보의 크기를 포함한다.

[82] 또는 플래시 메모리 사상 테이블의 사상 정보는 사상 정보 저장 관리부(140)에서 축약된 FTL 사상 테이블의 사상 정보를 풀어서 플래시 메모리에 저장한 경우, 상기 논리 주소 및 상기 물리 주소 간의 일대일 페이지 사상 정보를 포함한다.

[83] 검출부(220)는 사상 정보 조회부(210)에서 조회된 플래시 메모리 사상 테이블의 사상 정보를 기반으로 순차인 논리 주소와, 상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를 검출한다.

[84] 사상 정보 관리부(230)는 검출부(220)에서 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를 이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소, 및 순차적인 데이터 정보의 크기를 포함하는 더 축약된 사상 정보를 플래시 변환 계층의 메모리에 저장한다.

[85] 이때 플래시 변환 계층의 메모리에 저장되는 축약된 사상 정보는 검출부(220)에서 조회된 플래시 메모리 사상 테이블의 사상 정보를 이용해 현재 항목과 다음 항목의 논리 주소 및 물리 주소가 순차적인지 여부를 판정하고, 상기 현재 항목과 상기 다음 항목의 논리 주소 및 물리 주소가 순차적일 경우, 상기 현재 항목과 상기 다음 항목을 하나의 항목으로 축약하여 생성된 사상 정보이다. 사상 정보 관리부(230)는 플래시 변환 계층의 메모리(DRAM)에 저장되는 사상 정보를 관리한다.

[86] 이상으로 도 1 및 도 2를 참조하여 본 발명의 시스템에 대해 간단히 설명하였고, 이하 설명부터는 단계별로 좀 더 상세히 설명하기로 한다.

[87] 도 3은 본 발명의 일 실시예로 쓰기 명령이 수신되었을 때 사상 정보를 플래시 변환 계층에서 관리하는 과정을 나타낸 동작 흐름도이다.

- [88] 단계 S310은 쓰기 명령을 수신하는 단계로, 도 1을 함께 참조하면 쓰기 명령 수신부(110)가 파일 시스템으로부터 쓰기 명령을 수신한다.
- [89] 단계 S320은 FTL 사상 테이블을 생성하는 단계로, 축약 사상 정보 생성부(120)가 쓰기 명령 수신부(110)에서 수신한 쓰기 명령의 데이터 정보의 크기와 쓰기 명령에 순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여 축약된 사상 정보를 생성한다.
- [90] 단계 S330은 플래시 변환 계층의 메모리에 저장하는 단계로, 단계 S320에서 생성된 축약 사상 정보를 FTL 사상 테이블로서 플래시 변환 계층의 메모리(130)에 저장한다.
- [91] 예를 들면, 추상적으로 파일 시스템에서 "W, LSN 0, 128: 시작 논리 섹터 0에서 128개의 섹터를 쓰시오."라는 명령이 수행되었다고 가정하자. 하나의 페이지가 8개의 섹터로 구성되어 있다고 가정하면, 기존 페이지 단위 사상 방법은 페이지 단위로 (논리 페이지 0, 물리 페이지 0), (논리 페이지 1, 물리 페이지 1), (논리 페이지 2, 물리 페이지 2), ..., (논리 페이지 15, 물리 페이지 15)와 같이 16개의 항목을 모두 페이지 사상 테이블에 포함시킨다.
- [92] 이러한 기존 페이지 사상 방법은 페이지 사상 테이블의 크기를 매우 크게 만들기 때문에, 시스템 부팅 시 성능을 저하시키는 요인이 된다.
- [93] 본 발명은 축약 사상 정보 생성부(120)에서 사상 정보를 축약한다. 즉, 플래시 메모리에 저장되는 정보가 속성 정보가 아닌 사용자 정보(정보의 크기가 큼)일 경우, 모든 페이지 단위의 주소를 기입하는 것이 아니라 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 명령의 데이터 정보 크기를 이용하여 축약된 사상 정보를 생성한다.
- [94] 다시 말해, 쓰기 명령 수신부(110)에서 파일 시스템으로부터 "W, LSN 0, 128"을 수신하면(S310), 축약 사상 정보 생성부(120)는 (논리 페이지 0, 물리 페이지 0, 16)로 축약한 사상 정보를 생성한다(S320). FTL 메모리(130)는 축약된 정보, 즉 (논리 페이지 0, 물리 페이지 0, 16)를 저장한다(S330).
- [95] 도 6은 본 발명의 다른 일 실시예에 따른 쓰기 명령이 수신되었을 때 사상 정보를 플래시 변환 계층에서 플래시 메모리로 저장하는 과정을 도시하는 동작 흐름도이다.
- [96] 도 7은 본 발명의 또 다른 일 실시예에 따른 쓰기 명령이 수신되었을 때 사상 정보를 플래시 변환 계층에서 플래시 메모리로 저장하는 과정을 도시하는 동작 흐름도이다.
- [97] 도 6과 도 7을 참조하면, 사상 정보 저장 관리부(140)가 FTL 메모리(130)에 저장된 FTL 사상 테이블을 기반으로 생성된 플래시 메모리 사상 테이블을 플래시 메모리의 시스템 영역에 저장한다(S340, S350). 사상 정보 저장 관리부(140)는 플래시 메모리의 동작이 종료되기 전에 플래시 사상 계층의 메모리(130)에 저장된 사상 정보(FTL 사상 테이블)를 플래시 메모리의 시스템 영역에 저장하거나, 전원이 갑자기 차단되는 경우 데이터 손실을 방지하기 위해

주기적으로 FTL 사상 테이블을 플래시 메모리 사상 테이블로서 플래시 메모리의 시스템 영역에 저장할 수 있다(S340, S350).

- [98] 도 6을 참조하면 본 발명의 일 실시예에서 사상 정보 저장 관리부(140)는 FTL 사상 테이블이 축약된 채 그대로 FTL 사상 테이블을 플래시 메모리 사상 테이블로서 플래시 메모리의 시스템 영역에 저장할 수 있다(S340). 또한 도 7을 참조하면 본 발명의 다른 실시예에서는 사상 정보 저장 관리부(140)는 축약된 FTL 사상 테이블을 풀어서 페이지 각각의 일대일 사상 정보를 포함하는 플래시 메모리 사상 테이블을 생성하고, 플래시 메모리 사상 테이블을 플래시 메모리의 시스템 영역에 저장할 수 있다(S350).
- [99] 단계 S340의 경우 플래시 메모리 사상 테이블은 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보 크기를 포함하고 있으며, 단계 S350의 경우에는 플래시 메모리 사상 테이블은 논리 페이지 주소 및 물리 페이지 주소 간의 일대일 페이지 사상 정보를 포함하고 있다.
- [100] 단계 S340의 경우에는 플래시 메모리 사상 테이블은 종래의 기술과는 다른, 축약된 포맷의 사상 테이블이므로, 단계 S340을 구현하기 위해서는 플래시 메모리 상의 데이터 구조가 종래의 기술과도 달라질 수 있다. 다만 단계 S350의 경우에는 본 발명의 사상은 플래시 변환 계층 메모리(130)에서 사상 정보를 축약하는 과정에 포커싱되어 표현되고, 플래시 메모리에 저장되는 사상 테이블은 종래의 데이터 구조와 동일하다. 즉, 본 발명의 사상은 반드시 플래시 메모리 상의 데이터 구조가 축약된 사상 정보에 걸맞게 변형된 경우에만 미치지 않으며, 기존 기술의 플래시 메모리 사상 정보 및 데이터 구조를 사용하는 경우에도 본 발명을 적용할 수 있다.
- [101] 도 4는 본 발명의 일 실시 예로 읽기 연산의 과정을 나타낸 도면이다. 도 4의 실시예에서는 읽기 연산은 플래시 변환 계층의 메모리에 FTL 사상 테이블이 저장되어 있다는 전제 하에서 각 단계를 설명한다.
- [102] 정보의 크기가 큰 사용자 정보는 논리 주소가 순차적으로 진행되기 때문에 플래시 메모리에 저장되는 물리 주소도 순차적으로 저장된다. 따라서 오프셋에 따라 물리 페이지를 조회하면 된다.
- [103] 단계S410은 읽기 명령 수신부(150)에서 파일 시스템으로부터 읽기 명령을 수신한다.
- [104] 단계S420은 단계S410에서 수신한 읽기 명령어에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 FTL 사상 테이블에서 검색한다. 즉, 단계S420은 FTL 메모리(130)에 저장된 정보를 기반으로 검색부(160)에서 수행된다.
- [105] 단계S430은 단계S420에서 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소 간의 논리 오프셋을 구하고, 단계S440은 검색된 시작 논리 주소에 대응하는 시작 물리 주소에 단계S430에서 구한 논리 오프셋을 더하여

상기 읽기 명령에 대응하는 물리 주소를 계산한다. 단계S430 내지 단계S440은 연산부(170)에서 수행된다.

[106] 단계S450은 단계S440에서 계산된 물리 주소에 대해 읽기를 수행하며, 이는 읽기 수행부(180)에서 이루어진다.

[107] 예를 들어, 단계S410에서 파일 시스템으로부터 "R, LPN 0: 논리 페이지 0 읽기 연산을 수행하십시오."라고 읽기 명령어가 수신되었고, 플래시 변환 계층의 메모리(DRAM)에 "(논리 페이지 0, 물리 페이지 0, 16)"가 저장되어 있다고 가정하자.

[108] 단계S420은 단계S410에서 수신한 읽기 명령어에서 요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소로 "(논리 페이지 0, 물리 페이지 0, 16)" 항목의 논리 주소가 검색된다.

[109] 단계S430은 단계S420에서 검색된 시작 논리 주소(0)와 읽기 명령어에서 요구된 논리 주소(0) 간의 논리 오프셋을 구하므로, 논리 오프셋(논리 페이지 0 - 논리 페이지 0)은 "0"이 된다.

[110] 단계S440은 검색된 시작 논리 주소(0)에 대응하는 시작 물리 주소(0)에 논리오프셋(0)을 더하여 물리 주소를 계산하므로, 계산된 물리 주소는 "0"이 된다.

[111] 따라서 단계S450은 읽기 수행부(180)에서 물리 주소 "0"에 대해 읽기를 수행한다. 이로써 읽기 연산은 종료된다.

[112] 지금까지는 FTL 사상 테이블의 크기를 축약하기 위해서 모든 데이터를 저장하는 것이 아닌 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 페이지 단위로 산정된 상기 쓰기 명령의 데이터 정보 크기를 이용하여 축약된 사상 정보를 저장했다.

[113] 이하 설명은 본 발명의 시스템 부팅 성능을 향상시키기 위해 FTL 사상 테이블의 크기를 더 축약하는 기술을 제시하며, 본 명세서에서는 이와 같은 연산을 Fast wake-up 연산이라 명명하기로 한다.

[114] 도 5는 본 발명의 일 실시예로 부팅 시 흐름을 나타낸 도면이다.

[115] 도 5를 참조하면, 단계S520은 플래시 메모리 사상 테이블의 사상 정보 조회 및 순차적인 논리/물리 주소를 검출하는 단계로, 시스템의 부팅이 감지(단계S510)되면 사상 정보 조회부(210)에서 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여 플래시 메모리에 저장된 논리 주소와 물리 주소 간의 사상 정보인 플래시 메모리 사상 테이블을 조회한다. 그리고 검출부(220)에서는 상기 사상 정보 조회부(210)에서 조회된 플래시 메모리 사상 테이블의 사상 정보를 기반으로 순차적인 논리 주소와, 상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를 검출한다.

[116] 이때 플래시 메모리 사상 테이블의 사상 정보는 사상 정보 저장 관리부(140)에 FTL의 사상 정보가 축약된 채 그대로 저장되어 있을 경우, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 순차적인 데이터 정보의 크기를

포함하며, 사상 정보 저장 관리부(140)에 FTL의 사상 정보가 축약 되지 않은 채 풀어서 저장되어 있을 경우, 상기 논리 주소 및 상기 물리 주소 간의 일대일 페이지 사상 정보를 포함한다.

- [117] 그리고 사상 정보 관리부(230)는 단계S520에서 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를 이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 순차적인 데이터 정보의 크기를 포함하는 더 축약된 사상 정보를 저장한다. 사상 정보 관리부(230)는 플래시 변환 계층의 메모리(DRAM)에 존재하며, 이때 플래시 변환 계층의 메모리에 저장되는 사상 정보는 FTL 메모리(130)에 저장된 사상 정보가 더 축약된 FTL 사상 정보가 된다.
- [118] 상기 더 축약된 FTL 사상 정보를 만드는 과정은 이하 단계를 통해 설명한다.
- [119] 단계S530은 단계S520에서 검출된 현재 항목(논리 주소 i , 물리 주소 i , 정보 크기 i)과 다음 항목(논리 주소 $i+1$, 물리 주소 $i+1$, 정보 크기 $i+1$)의 논리주소 및 물리 주소가 순차적인지를 확인한다.
- [120] 상기 논리 주소 및 물리 주소가 순차적일 경우, 단계S540은 현재 항목과 다음 항목을 (논리 주소 i , 물리 주소 i , 정보크기 $i +$ 정보크기 i)로 축약한다.
- [121] 예를 들어, 현재 항목이 (논리 페이지 0, 물리 페이지 0, 16)이고 다음 항목이 (논리 페이지 16, 물리 페이지 16, 16)일 경우, 단계S530에서는 현재 항목은 논리 페이지를 0~15, 다음 항목은 논리 페이지를 16~31을 보유하고 있으므로 논리 주소가 순차적임을 확인할 수 있고, 마찬가지로 물리 페이지도 현재 항목 0~15, 다음 항목 16~31을 보유하고 있으므로 물리 주소가 순차적임을 확인할 수 있다. 따라서 단계S540에서는 (논리 페이지 0, 물리 페이지 0, 32(=16+16))로 축약할 수 있다.
- [122] 단계S550은 단계S540에서 축약한 정보 "(논리 페이지 0, 물리 페이지 0, 32)"를 현재 항목으로 정의한다.
- [123] 그리고 단계560에서 다음 항목의 존재 여부를 판단하여, 다음 항목이 존재할 경우에는 다시 단계S530을 수행하여 현재 항목과 다음 항목을 비교하고, 다음 항목이 존재하지 않을 경우에는 단계S570을 수행함으로써, 현재 항목을 플래시 변환 계층의 메모리에 저장한다. 즉, 단계570에서는 (논리 페이지 0, 물리 페이지 0, 32)가 플래시 변환 계층의 메모리에 저장된다.
- [124] 이와 같은 과정은 플래시 메모리에 저장되어 있던 사상 정보를 논리 주소 및 물리 주소가 순차적일 경우 더 축약함으로써, 플래시 변환 계층의 메모리(DRAM)에 더 축약된 사상 정보를 저장할 수 있고, 이로써 시스템 부팅 시 성능을 향상시킬 수 있다.
- [125] 한편, 단계S530에서 논리 주소 및 물리 주소가 순차적이지 않을 경우, 단계S580은 현재 항목인 (논리 주소 i , 물리 주소 i , 정보크기 i), 즉 (논리 페이지 0, 물리 페이지 0, 16)를 플래시 변환 계층의 메모리에 저장한다.
- [126] 단계S590은 다음 항목인 (논리 주소 $i+1$, 물리 주소 $i+1$, 정보 크기 $i+1$), 즉 (논리 페이지 16, 물리 페이지 16, 16)를 현재 항목으로 정의한다.

- [127] 그리고 단계560에서 다음 항목의 존재 여부를 판단하여, 다음 항목이 존재할 경우에는 다시 단계S530을 수행하여 현재 항목과 다음 항목을 비교하고, 다음 항목이 존재하지 않을 경우에는 단계S570을 수행함으로써, 현재 항목을 플래시 변환 계층의 메모리에 저장한다. 즉, 이때 단계570에서는 (논리 페이지 16, 물리 페이지 16, 16)가 플래시 변환 계층의 메모리에 저장된다
- [128] 본 발명의 일 실시 예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 본 발명을 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 상기된 하드웨어 장치는 본 발명의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.
- [129] 이상과 같이 본 발명에서는 구체적인 구성 요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명은 상기의 실시예에 한정되는 것은 아니며, 본 발명이 속하는 분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형이 가능하다.
- [130] 따라서, 본 발명의 사상은 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐 아니라 이 특허청구범위와 균등하거나 등가적 변형이 있는 모든 것들은 본 발명 사상의 범주에 속한다고 할 것이다.

산업상 이용가능성

- [131] 본 발명은 플래시 메모리 기반의 페이지 단위 주소 사상 방법 및 시스템에 관한 것으로, 보다 상세하게는 순차적인 논리 주소와 데이터 정보의 크기를 이용해 사상 정보의 크기 및 페이지 사상 테이블의 크기를 줄임으로써 읽기 연산의 횟수를 줄여 시스템 부팅 시 성능을 향상시키기 위한 방법 및 시스템에 관한 것이다.
- [132] 본 발명의 일 실시예에 따른 플래시 메모리 기반의 페이지 주소 사상 방법은 상기 파일 시스템으로부터 읽기 명령을 수신하는 단계, 상기 읽기 명령에서

요구된 논리 주소와 일치하거나 또는 작으면서 가장 근접한 시작 논리 주소를 상기 FTL 사상 테이블에서 검색하는 단계, 상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를 계산하는 단계 및 플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는 단계를 포함한다.

청구범위

- [청구항 1] 파일 시스템으로부터 쓰기 명령을 수신하는 단계;
상기 쓰기 명령의 데이터 정보의 크기와 상기 쓰기 명령에
순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여
축약된 사상 정보를 생성하는 단계; 및
상기 축약된 사상 정보를 플래시 변환 계층의 메모리에 제1 사상
테이블로서 저장하는 단계;
를 포함하는 플래시 메모리 기반의 페이지 주소 사상 방법.
- [청구항 2] 제1항에 있어서,
상기 축약된 사상 정보를 저장하는 단계는
상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리
주소 및 페이지 단위로 산정된 상기 쓰기 명령의 데이터 정보
크기를 상기 제1 사상 테이블로서 저장하는 것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 방법.
- [청구항 3] 제1항에 있어서,
상기 제1 사상 테이블을 기반으로 생성한 제2 사상 테이블을
플래시 메모리의 시스템 영역에 저장하는 단계;
를 더 포함하는 플래시 메모리 기반의 페이지 주소 사상 방법.
- [청구항 4] 제3항에 있어서,
상기 제2 사상 테이블을 저장하는 단계는
상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리
주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보
크기를 포함하는 제2 사상 테이블을 저장하는 것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 방법.
- [청구항 5] 제3항에 있어서,
상기 제2 사상 테이블을 저장하는 단계는
상기 제1 사상 테이블을 이용하여 논리 페이지 주소 및 물리
페이지 주소 간의 일대일 페이지 사상 정보를 포함하는 제2 사상
테이블을 생성하여 상기 플래시 메모리의 시스템 영역에 저장하는
것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 방법.
- [청구항 6] 제1항에 있어서,
상기 파일 시스템으로부터 읽기 명령을 수신하는 단계;
상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는
작으면서 가장 근접한 시작 논리 주소를 상기 제1 사상 테이블에서
검색하는 단계;
상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리

[청구항 7]

주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를
계산하는 단계; 및
플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는
단계;
를 더 포함하는 플래시 메모리 기반의 페이지 주소 사상 방법.
제6항에 있어서,
상기 읽기 명령에 대응하는 물리 주소를 계산하는 단계는
상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리
주소 간의 논리 오프셋을 계산하는 단계; 및
상기 검색된 시작 논리 주소에 대응하는 시작 물리 주소에 상기
논리 오프셋을 더하여 상기 읽기 명령에 대응하는 물리 주소를
계산하는 단계;
를 포함하는 플래시 메모리 기반의 페이지 주소 사상 방법.

[청구항 8]

부팅 시 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여
논리 주소와 물리 주소 간의 제1 사상 정보를 조회하는 단계;
상기 조회된 제1 사상 정보를 기반으로 순차적인 논리 주소와,
상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를
검출하는 단계; 및
상기 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를
이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작
물리 주소 및 순차적인 데이터 정보의 크기를 포함하는 제2 사상
정보를 플래시 변환 계층의 메모리에 저장하는 단계;
를 포함하는 플래시 메모리 기반의 페이지 주소 사상 방법.

[청구항 9]

제8항에 있어서,
상기 순차적인 논리 주소와 상기 순차적인 물리 주소를 검출하는
단계는
상기 조회된 제1 사상 정보의 현재 항목과 다음 항목의 논리 주소
및 물리 주소가 순차적인지 여부를 판정하고,
상기 제2 사상 정보를 저장하는 단계는
상기 현재 항목과 상기 다음 항목의 논리 주소 및 물리 주소가
순차적이면, 상기 현재 항목과 상기 다음 항목을 하나의 항목으로
축약하여 축약된 제2 사상 정보를 생성하는 것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 방법.

[청구항 10]

제8항에 있어서,
상기 제1 사상 정보는
시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소,
순차적인 데이터 정보의 크기를 포함하는 것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 방법.

- [청구항 11] 제8항에 있어서,
상기 제1 사상 정보는
상기 논리 주소 및 상기 물리 주소 간의 일대일 페이지 사상 정보를
포함하는 것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 방법.
- [청구항 12] 제1항 내지 제11항 중 어느 한 항의 방법을 실행하기 위한
프로그램이 기록되어 있는 것을 특징으로 하는 컴퓨터에서 판독
가능한 기록매체.
- [청구항 13] 파일 시스템으로부터 쓰기 명령을 수신하는 쓰기 명령 수신부;
상기 쓰기 명령의 데이터 정보의 크기와 상기 쓰기 명령에
순차적으로 할당된 논리 주소의 시작 논리 주소를 이용하여
축약된 사상 정보를 생성하는 축약 사상 정보 생성부; 및
상기 축약된 사상 정보를 제1 사상 테이블로서 저장하는 플래시
변환 계층의 메모리;
를 포함하는 플래시 메모리 기반의 페이지 주소 사상 시스템.
- [청구항 14] 제13항에 있어서,
상기 제1 사상 테이블을 기반으로 생성한 제2 사상 테이블을
플래시 메모리의 시스템 영역에 저장하는 사상 정보 저장 관리부;
를 더 포함하는 플래시 메모리 기반의 페이지 주소 사상 시스템.
- [청구항 15] 제14항에 있어서,
상기 사상 정보 저장 관리부는
상기 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리
주소 및 페이지 단위로 산정된 상기 쓰기 연산의 데이터 정보
크기를 포함하는 제2 사상 테이블을 저장하는 것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 시스템.
- [청구항 16] 제14항에 있어서,
상기 사상 정보 저장 관리부는
상기 제1 사상 테이블을 이용하여 논리 페이지 주소 및 물리
페이지 주소 간의 일대일 페이지 사상 정보를 포함하는 제2 사상
테이블을 생성하여 상기 플래시 메모리의 시스템 영역에 저장하는
것
을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 시스템.
- [청구항 17] 제13항에 있어서,
상기 파일 시스템으로부터 읽기 명령을 수신하는 읽기 명령
수신부;
상기 읽기 명령에서 요구된 논리 주소와 일치하거나 또는
작으면서 가장 근접한 시작 논리 주소를 상기 제1 사상 테이블에서
검색하는 검색부;

[청구항 18]

상기 검색된 시작 논리 주소와 상기 읽기 명령에서 요구된 논리 주소를 이용하여 상기 읽기 명령에 대응하는 물리 주소를 계산하는 연산부; 및

플래시 메모리의 상기 계산된 물리 주소에 저장된 데이터를 읽는 읽기 수행부;

를 더 포함하는 플래시 메모리 기반의 페이지 주소 사상 시스템.

부팅 시 플래시 메모리의 시스템 영역에 읽기 연산을 수행하여 논리 주소와 물리 주소 간의 제1 사상 정보를 조회하는 사상 정보 조회부;

상기 조회된 제1 사상 정보를 기반으로 순차적인 논리 주소와, 상기 순차적인 논리 주소에 대응하는 순차적인 물리 주소를 검출하는 검출부; 및

상기 검출된 순차적인 논리 주소 및 물리 주소의 순차적인 크기를 이용하여, 시작 논리 주소, 상기 시작 논리 주소에 대응하는 시작 물리 주소 및 순차적인 데이터 정보의 크기를 포함하는 제2 사상 정보를 플래시 변환 계층의 메모리에 저장하는 사상 정보 관리부; 를 포함하는 플래시 메모리 기반의 페이지 주소 사상 시스템.

[청구항 19]

제18항에 있어서,

상기 검출부는

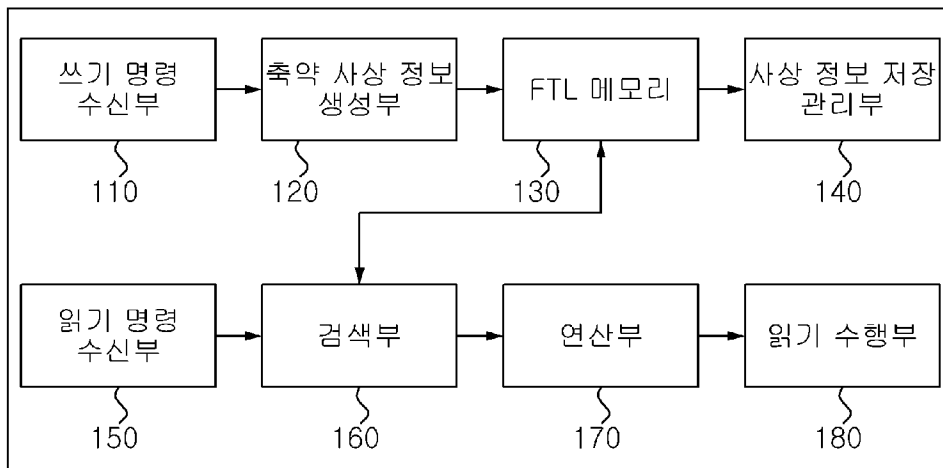
상기 조회된 제1 사상 정보의 현재 항목과 다음 항목의 논리 주소 및 물리 주소가 순차적인지 여부를 판정하고,

상기 사상 정보 관리부는

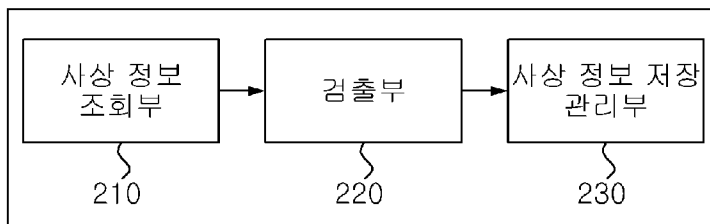
상기 현재 항목과 상기 다음 항목의 논리 주소 및 물리 주소가 순차적이면, 상기 현재 항목과 상기 다음 항목을 하나의 항목으로 축약하여 축약된 제2 사상 정보를 생성하는 것

을 특징으로 하는 플래시 메모리 기반의 페이지 주소 사상 시스템.

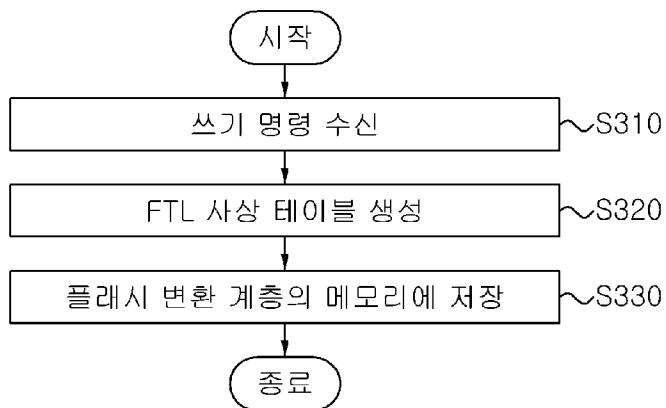
[Fig. 1]



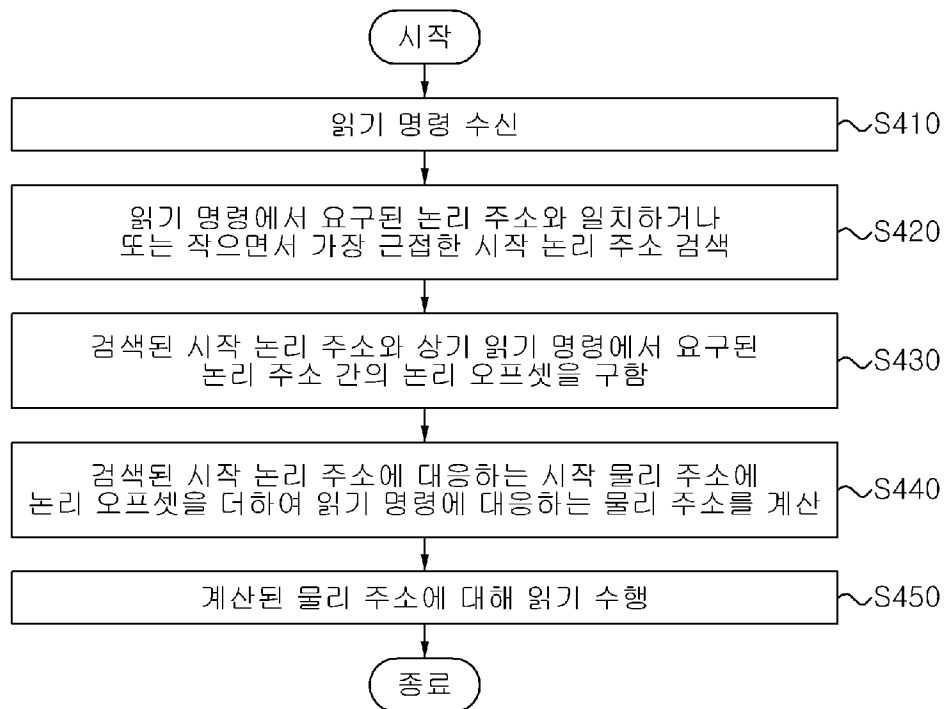
[Fig. 2]



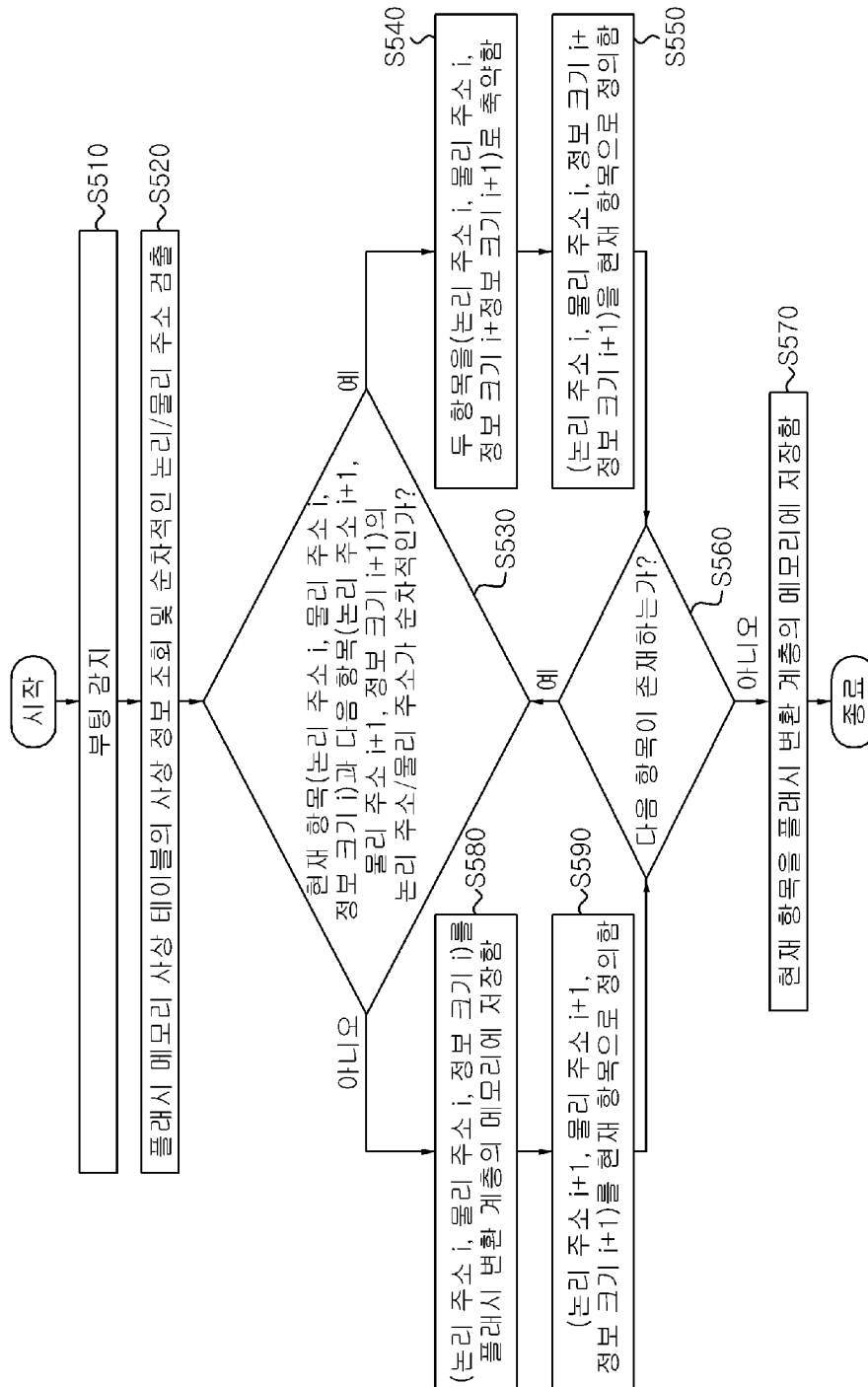
[Fig. 3]



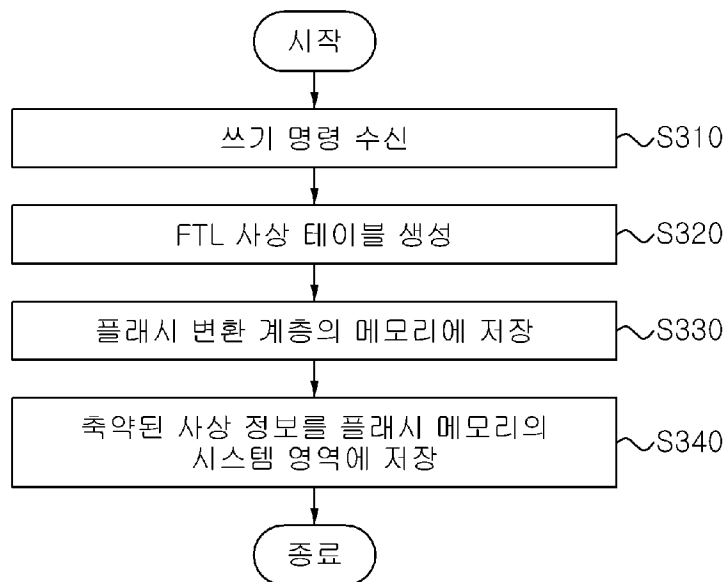
[Fig. 4]



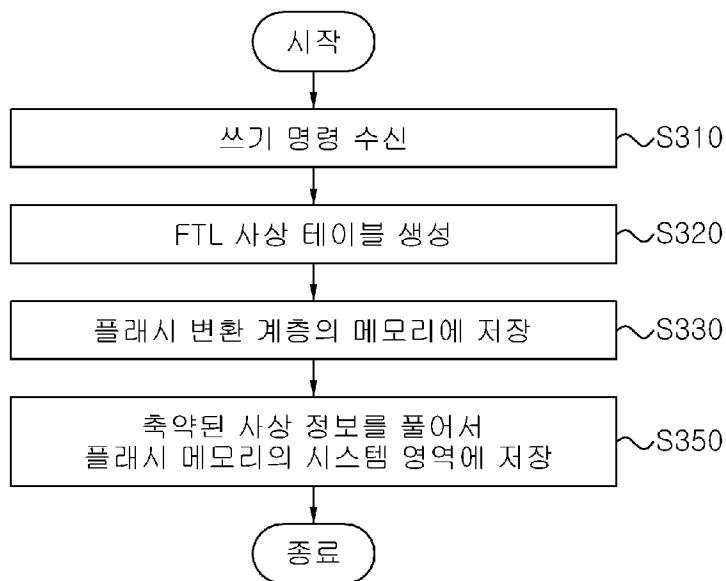
[Fig. 5]



[Fig. 6]



[Fig. 7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2013/012429**A. CLASSIFICATION OF SUBJECT MATTER****G06F 12/02(2006.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F 12/02; G06F 12/06; G11C 16/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: address, mapping, mapping, abbreviation, order

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	KR 10-2003-0095820 A (POINCHIPS CO., LTD.) 24 December 2003	1-8, 10-18
A	See abstract, pages 3-4, figures 2-5 and claims 1-12.	9, 19
Y	KR 10-2012-0074707 A (IUCF-HYU (INDUSTRY-UNIVERSITY COOPERATION FOUNDATION HANYANG UNIVERSITY)) 06 July 2012	1-8, 10-18
A	See abstract, paragraphs [0004-0005, 0026-0031], figures 2-5 and claims 1-9.	9, 19
A	KR 10-2012-0037218 A (RESEARCH & BUSINESS FOUNDATION SUNGKYUNKWAN UNIVERSITY) 19 April 2012	1-19
	See abstract, paragraphs [0032-0078], figures 5-10 and claims 15-17.	



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

17 MARCH 2014 (17.03.2014)

Date of mailing of the international search report

18 MARCH 2014 (18.03.2014)

Name and mailing address of the ISA/KR

Korean Intellectual Property Office
Government Complex-Daejeon, 189 Sconsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/KR2013/012429

Patent document cited in search report	Publication date	Patent family member	Publication date
KR 10-2003-0095820 A	24/12/2003	NONE	
KR 10-2012-0074707 A	06/07/2012	NONE	
KR 10-2012-0037218 A	19/04/2012	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G06F 12/02(2006.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G06F 12/02; G06F 12/06; G11C 16/06

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 주소, 사상, 맵핑, 축약, 순차

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
Y	KR 10-2003-0095820 A (주식회사 포인칩스) 2003.12.24	1-8, 10-18
A	요약, 페이지 3-4, 도면 2-5 및 청구항 1-12 참조.	9, 19
Y	KR 10-2012-0074707 A (한양대학교 산학협력단) 2012.07.06	1-8, 10-18
A	요약, 단락[0004-0005, 0026-0031], 도면 2-5 및 청구항 1-9 참조.	9, 19
A	KR 10-2012-0037218 A (성균관대학교산학협력단) 2012.04.19	1-19
	요약, 단락[0032-0078], 도면 5-10 및 청구항 15-17 참조.	

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

“A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

“T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

“E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

“X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

“L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

“Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

“O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

“&” 동일한 대응특허문헌에 속하는 문헌

“P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

국제조사의 실제 완료일

2014년 03월 17일 (17.03.2014)

국제조사보고서 발송일

2014년 03월 18일 (18.03.2014)

ISA/KR의 명칭 및 우편주소

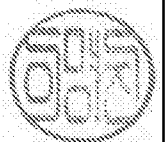
대한민국 특허청
(302-701) 대전광역시 서구 청사로 189,
4동 (둔산동, 정부대전청사)

팩스 번호 +82-42-472-7140

심사관

이명진

전화번호 +82-42-481-8474



국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2003-0095820 A	2003/12/24	없음	
KR 10-2012-0074707 A	2012/07/06	없음	
KR 10-2012-0037218 A	2012/04/19	없음	