



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2024년12월30일

(11) 등록번호 10-2748409

(24) 등록일자 2024년12월26일

- (51) 국제특허분류(Int. Cl.)  
**HO4L 1/16** (2023.01) **HO4L 1/00** (2006.01)  
**HO4L 1/18** (2023.01) **HO4L 47/00** (2024.01)  
**HO4L 5/00** (2006.01)
- (52) CPC특허분류  
**HO4L 1/1671** (2013.01)  
**HO4L 1/0073** (2013.01)
- (21) 출원번호 **10-2017-7025401**  
(22) 출원일자(국제) **2016년02월29일**  
심사청구일자 **2021년02월09일**  
(85) 번역문제출일자 **2017년09월08일**  
(65) 공개번호 **10-2017-0128283**  
(43) 공개일자 **2017년11월22일**  
(86) 국제출원번호 **PCT/US2016/020139**  
(87) 국제공개번호 **WO 2016/148891**  
국제공개일자 **2016년09월22일**
- (30) 우선권주장  
62/133,432 2015년03월15일 미국(US)  
14/958,656 2015년12월03일 미국(US)
- (56) 선행기술조사문헌  
US20070109988 A1\*  
US20120243515 A1\*  
WO2013138779 A1\*  
\*는 심사관에 의하여 인용된 문헌

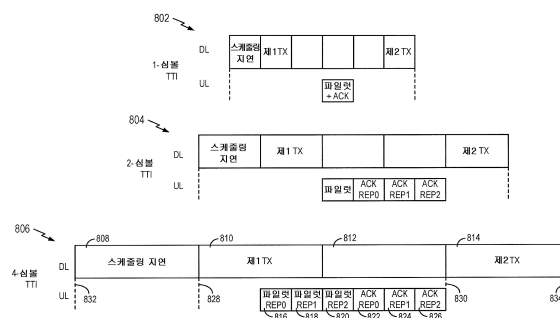
- (73) 특허권자  
**퀄컴 인코포레이티드**  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자  
**장 징**  
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775  
**무카빌리 크리쉬나**  
미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775  
(뒷면에 계속)
- (74) 대리인  
**특허법인코리아나**

전체 청구항 수 : 총 60 항

심사관 : 남옥우

(54) 발명의 명칭 **어드밴스드 파일럿 및 제어를 갖는 스케일러블 TTI****(57) 요약**

개시물은 일부 양태들에서 스케일러블 송신 시간 간격(TTI) 및 하이브리드 자동 반복 요청(HARQ) 설계에 관련된다. TTI는 트래픽의 상이한 타입들에 대한 레이턴시 및/또는 효율성 트레이드 오프들(예를 들어, 미션 크리티컬 트래픽 대 더 완료된 레이턴시 요건들을 갖는 트래픽)에 대해 스케일가능하다. 더 긴 TTI가 채용되는 경우, 빠른 턴 어라운드(turn-around) HARQ를 보장하기 위한 다양한 기법들이 개시되며, 이에 의해 고레벨의 통신 성능을 유지한다.

**대표도**

(52) CPC특허분류

*H04L 1/1812* (2023.01)  
*H04L 1/1825* (2023.01)  
*H04L 1/1854* (2013.01)  
*H04L 1/1861* (2013.01)  
*H04L 1/1887* (2013.01)  
*H04L 1/1893* (2013.01)  
*H04L 47/12* (2022.05)  
*H04L 5/0044* (2023.05)  
*H04L 5/0048* (2023.05)

(72) 발명자

**소리아가 조셉 비나미라**

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

**지 텅팡**

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

**리 치 평**

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

**스미 존**

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

**부산 나가**

미국 92121-1714 캘리포니아주 샌디에고 모어하우스 드라이브 5775

## 명세서

### 청구범위

#### 청구항 1

장치에 의한 무선 통신의 방법으로서,

복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 단계로서, 상기 복수의 심볼 시간 기간들은 상기 제 1 TTI 의 상기 복수의 심볼 시간 기간들 중 임의의 다른 심볼 시간 기간에 선행하는 제 1 심볼 시간 기간을 포함하는, 상기 데이터를 통신하는 단계;

상기 제 1 심볼 시간 기간 동안 제 1 주파수 밴드를 통해 파일럿 정보를 통신하는 단계;

상기 제 1 심볼 시간 기간 동안 제 2 주파수 밴드를 통해 제어 정보를 통신하는 단계; 및

복수의 심볼 시간 기간들을 포함하고 상기 제 1 TTI 에 후속하는 제 2 TTI 동안 상기 데이터에 기초하여 피드백 정보를 통신하는 단계를 포함하는, 무선 통신의 방법.

#### 청구항 2

제 1 항에 있어서,

상기 데이터의 통신은 상기 데이터를 수신하는 것을 포함하고,

상기 피드백 정보의 통신은 상기 피드백 정보를 송신하는 것을 포함하며; 그리고

상기 방법은, 상기 피드백 정보를 생성하기 위해 상기 제 2 TTI 동안 상기 데이터의 적어도 일부를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 3

제 2 항에 있어서,

상기 피드백 정보를 생성하기 위해 상기 제 1 TTI 동안 상기 데이터의 적어도 또 다른 부분을 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 4

제 2 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 방법은, 상기 채널 상태 피드백 정보를 생성하기 위해 상기 데이터를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 5

제 1 항에 있어서,

상기 데이터의 통신은 상기 데이터를 송신하는 것을 포함하고;

상기 피드백 정보의 통신은 상기 피드백 정보를 수신하는 것을 포함하며; 그리고

상기 방법은, 상기 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 동안 상기 피드백 정보의 적어도 일부를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 6

제 5 항에 있어서,

상기 데이터를 재송신할지 여부를 결정하기 위해 상기 제 1 TTI 동안 상기 피드백 정보의 적어도 또 다른 부분

을 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 7

제 5 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 방법은, 상기 데이터를 재송신할지 여부를 결정하기 위해 상기 채널 상태 피드백 정보를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 8

제 1 항에 있어서,

상기 피드백 정보는 파일럿 정보 및 확인응답 정보를 포함하고; 그리고

상기 파일럿 정보는 상기 제 2 TTI 의 상기 심볼 시간 기간들에서 프론트 로딩되는, 무선 통신의 방법.

#### 청구항 9

제 1 항에 있어서,

상기 피드백 정보는 파일럿 정보 및 확인응답 정보를 포함하고; 그리고

상기 파일럿 정보 및 상기 확인응답 정보는 공통 심볼 기간 동안 통신되는, 무선 통신의 방법.

#### 청구항 10

제 1 항에 있어서,

상기 데이터는 미션 크리티컬 트래픽 (mission critical traffic) 을 포함하는, 무선 통신의 방법.

#### 청구항 11

제 1 항에 있어서,

상기 피드백 정보의 상기 통신은 하이브리드 자동 반복 요청 (HARQ) 통신을 포함하는, 무선 통신의 방법.

#### 청구항 12

제 11 항에 있어서,

상기 스케일링된 TTI 는 또한, 복수의 TTI들을 통해 확산되고 있는 상기 HARQ 통신을 위한 시간 기간과 연관되는, 무선 통신의 방법.

#### 청구항 13

제 1 항에 있어서,

상기 제 1 TTI 및 상기 제 2 TTI 는 공통 지속기간을 갖고; 및

상기 제 2 TTI 는 상기 제 1 TTI 에 연속하여 후속하는, 무선 통신의 방법.

#### 청구항 14

제 1 항에 있어서,

상기 피드백 정보는 복수의 파일럿 표시들 및/또는 복수의 확인응답 표시들을 포함하는, 무선 통신의 방법.

#### 청구항 15

제 1 항에 있어서,

프로세싱 및 확인응답 시간 간격을 매칭하기 위해 상기 제 1 TTI 및 상기 제 2 TTI 의 각각의 길이를 선택하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 16

무선 통신을 위한 장치로서,

메모리 디바이스; 및

상기 메모리 디바이스에 커플링된 프로세싱 회로를 포함하고,

상기 프로세싱 회로는,

복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 것으로서, 상기 복수의 심볼 시간 기간들은 상기 제 1 TTI 의 상기 복수의 심볼 시간 기간들 중 임의의 다른 심볼 시간 기간에 선행하는 제 1 심볼 시간 기간을 포함하는, 상기 데이터를 통신하고;

상기 제 1 심볼 시간 기간 동안 제 1 주파수 밴드를 통해 파일럿 정보를 통신하고;

상기 제 1 심볼 시간 기간 동안 제 2 주파수 밴드를 통해 제어 정보를 통신하고; 그리고

복수의 심볼 시간 기간들을 포함하고 상기 제 1 TTI 에 후속하는 제 2 TTI 동안 상기 데이터에 기초하여 피드백 정보를 통신하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 17

제 16 항에 있어서,

상기 데이터의 통신은 상기 데이터를 수신하는 것을 포함하고,

상기 피드백 정보의 통신은 상기 피드백 정보를 송신하는 것을 포함하며; 그리고

상기 프로세싱 회로는 또한, 상기 피드백 정보를 생성하기 위해 상기 제 2 TTI 동안 상기 데이터의 적어도 일부를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 18

제 17 항에 있어서,

상기 프로세싱 회로는 또한, 상기 피드백 정보를 생성하기 위해 상기 제 1 TTI 동안 상기 데이터의 적어도 또 다른 부분을 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 19

제 17 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 프로세싱 회로는 또한, 상기 채널 상태 피드백 정보를 생성하기 위해 상기 데이터를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 20

제 16 항에 있어서,

상기 데이터의 통신은 상기 데이터를 송신하는 것을 포함하고;

상기 피드백 정보의 통신은 상기 피드백 정보를 수신하는 것을 포함하며; 그리고

상기 프로세싱 회로는 또한, 상기 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 동안 상기 피드백 정보의 적어도 일부를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 21

제 20 항에 있어서,

상기 프로세싱 회로는 또한,

상기 데이터를 재송신할지 여부를 결정하기 위해 상기 제 1 TTI 동안 상기 피드백 정보의 적어도 또 다른 부분

을 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

## 청구항 22

제 20 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 프로세싱 회로는 또한, 상기 데이터를 재송신할지 여부를 결정하기 위해 상기 채널 상태 피드백 정보를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

## 청구항 23

제 16 항에 있어서,

상기 피드백 정보의 상기 통신은 하이브리드 자동 반복 요청 (HARQ) 통신을 포함하는, 무선 통신을 위한 장치.

## 청구항 24

제 16 항에 있어서,

상기 프로세싱 회로는 또한,

프로세싱 및 확인응답 시간 간격을 매칭하기 위해 상기 제 1 TTI 및 상기 제 2 TTI 의 각각의 길이를 선택하도록 구성되는, 무선 통신을 위한 장치.

## 청구항 25

무선 통신을 위한 장치로서,

복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 수단으로서, 상기 복수의 심볼 시간 기간들은 상기 제 1 TTI 의 상기 복수의 심볼 시간 기간들 중 임의의 다른 심볼 시간 기간에 실행하는 제 1 심볼 시간 기간을 포함하고, 상기 데이터를 통신하는 수단은 상기 제 1 심볼 시간 기간 동안 제 1 주파수 밴드를 통해 파일럿 정보를 통신하고 상기 제 1 심볼 시간 기간 동안 제 2 주파수 밴드를 통해 제어 정보를 통신하도록 구성되는, 상기 데이터를 통신하는 수단; 및

복수의 심볼 시간 기간들을 포함하고 상기 제 1 TTI 에 후속하는 제 2 TTI 동안 상기 데이터에 기초하여 피드백 정보를 통신하는 수단을 포함하는, 무선 통신을 위한 장치.

## 청구항 26

제 25 항에 있어서,

상기 데이터의 통신은 상기 데이터를 수신하는 것을 포함하고,

상기 피드백 정보의 통신은 상기 피드백 정보를 송신하는 것을 포함하며; 그리고

상기 장치는, 상기 피드백 정보를 생성하기 위해 상기 제 2 TTI 동안 상기 데이터의 적어도 일부를 프로세싱하는 수단을 더 포함하는, 무선 통신을 위한 장치.

## 청구항 27

제 25 항에 있어서,

상기 데이터의 통신은 상기 데이터를 송신하는 것을 포함하고;

상기 피드백 정보의 통신은 상기 피드백 정보를 수신하는 것을 포함하며; 그리고

상기 장치는, 상기 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 동안 상기 피드백 정보의 적어도 일부를 프로세싱하는 수단을 더 포함하는, 무선 통신을 위한 장치.

## 청구항 28

제 25 항에 있어서,

상기 피드백 정보의 상기 통신은 하이브리드 자동 반복 요청 (HARQ) 통신을 포함하는, 무선 통신을 위한 장치.

#### 청구항 29

제 25 항에 있어서,

프로세싱 및 확인응답 시간 간격을 매칭하기 위해 상기 제 1 TTI 및 상기 제 2 TTI 의 각각의 길이를 선택하는 수단을 더 포함하는, 무선 통신을 위한 장치.

#### 청구항 30

장치에 의한 무선 통신을 위한 컴퓨터 실행가능 코드를 저장하는 비일시적 컴퓨터 판독가능 저장 매체로서,

상기 저장 매체는,

복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 것으로서, 상기 복수의 심볼 시간 기간들은 상기 제 1 TTI 의 상기 복수의 심볼 시간 기간들 중 임의의 다른 심볼 시간 기간에 선행하는 제 1 심볼 시간 기간을 포함하는, 상기 데이터를 통신하고;

상기 제 1 심볼 시간 기간 동안 제 1 주파수 밴드를 통해 파일럿 정보를 통신하고;

상기 제 1 심볼 시간 기간 동안 제 2 주파수 밴드를 통해 제어 정보를 통신하고; 그리고

복수의 심볼 시간 기간들을 포함하고 상기 제 1 TTI 에 후속하는 제 2 TTI 동안 상기 데이터에 기초하여 피드백 정보를 통신하기

위한 코드를 포함하는, 비일시적 컴퓨터 판독가능 저장 매체.

#### 청구항 31

무선 통신의 방법으로서,

제 1 지속시간을 갖는 제 1 송신 시간 간격 (TTI) 동안 제 1 데이터를 통신하는 단계;

상기 제 1 TTI 의 시작에 대한 제 1 턴 어라운드 시간에 따라 제 2 데이터를 통신하는 단계;

복수의 심볼 시간 기간들을 포함하는 제 2 TTI 동안 제 3 데이터를 통신하는 단계로서, 상기 제 2 TTI 는 상기 제 1 지속시간과 상이한 제 2 지속시간을 갖는, 상기 제 3 데이터를 통신하는 단계; 및

상기 제 2 TTI 의 시작에 대하여 제 2 턴 어라운드 시간에 따라 제 4 데이터를 통신하는 단계를 포함하고,

상기 제 1 턴 어라운드 시간과 상기 제 2 턴 어라운드 시간의 차이는 상기 제 1 지속시간과 상기 제 2 지속시간의 차이의 비선형 함수인, 무선 통신의 방법.

#### 청구항 32

제 31 항에 있어서,

상기 제 3 데이터의 통신은 상기 제 3 데이터를 수신하는 것을 포함하고;

상기 방법은, 피드백 정보를 송신하는 단계를 더 포함하며; 그리고

상기 방법은, 상기 피드백 정보를 생성하기 위해 상기 제 2 TTI 동안 상기 제 3 데이터의 적어도 일부를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 33

제 32 항에 있어서,

부가 피드백 정보를 생성하기 위해 상기 제 2 TTI 에 후속하는 제 3 TTI 동안 상기 제 3 데이터의 적어도 또 다른 부분을 프로세싱하는 단계; 및

상기 부가 피드백 정보를 통신하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 34

제 32 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 방법은, 상기 채널 상태 피드백 정보를 생성하기 위해 상기 제 3 데이터를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 35

제 31 항에 있어서,

상기 제 3 데이터의 통신은 상기 제 3 데이터를 송신하는 것을 포함하고;

상기 방법은, 피드백 정보를 수신하는 단계를 더 포함하며; 그리고

상기 방법은, 상기 제 3 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 동안 상기 피드백 정보의 적어도 일부를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 36

제 35 항에 있어서,

상기 제 3 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 에 후속하는 제 3 TTI 동안 상기 제 3 데이터의 적어도 또 다른 부분을 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 37

제 35 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 방법은, 상기 제 3 데이터를 재송신할지 여부를 결정하기 위해 상기 채널 상태 피드백 정보를 프로세싱하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 38

제 32 항에 있어서,

상기 피드백 정보는 파일럿 정보 및 확인응답 정보를 포함하는, 무선 통신의 방법.

#### 청구항 39

제 38 항에 있어서,

상기 파일럿 정보 및 상기 확인응답 정보는 공통 심볼 기간 동안 통신되는, 무선 통신의 방법.

#### 청구항 40

제 31 항에 있어서,

상기 데이터는 미션 크리티컬 트래픽을 포함하는, 무선 통신의 방법.

#### 청구항 41

제 32 항에 있어서,

상기 피드백 정보의 상기 송신은 하이브리드 자동 반복 요청 (HARQ) 통신을 포함하는, 무선 통신의 방법.

#### 청구항 42

제 41 항에 있어서,

상기 제 2 TTI 는 또한, 복수의 TTI들을 통해 확산되고 있는 상기 HARQ 통신에 대한 시간 기간과 연관되는, 무선 통신의 방법.

#### 청구항 43

제 32 항에 있어서,

상기 피드백 정보는 복수의 확인응답 표시들을 포함하는, 무선 통신의 방법.

#### 청구항 44

제 32 항에 있어서,

상기 피드백 정보는 복수의 파일럿 표시들을 포함하는, 무선 통신의 방법.

#### 청구항 45

제 31 항에 있어서,

프로세싱 및 확인응답 시간 간격을 매칭하기 위해 상기 제 2 TTI 의 길이를 선택하는 단계를 더 포함하는, 무선 통신의 방법.

#### 청구항 46

무선 통신을 위한 장치로서,

메모리 디바이스; 및

상기 메모리 디바이스에 커플링된 프로세싱 회로를 포함하고,

상기 프로세싱 회로는,

제 1 지속기간을 갖는 제 1 송신 시간 간격 (TTI) 동안 제 1 데이터를 통신하고;

상기 제 1 TTI 의 시작에 대한 제 1 턴 어라운드 시간에 따라 제 2 데이터를 통신하고;

복수의 심볼 시간 기간들을 포함하는 제 2 TTI 동안 제 3 데이터를 통신하는 것으로서, 상기 제 2 TTI 는 상기 제 1 지속기간과 상이한 제 2 지속기간을 갖는, 상기 제 3 데이터를 통신하고; 그리고

상기 제 2 TTI 의 시작에 대하여 제 2 턴 어라운드 시간에 따라 제 4 데이터를 통신하도록 구성되고,

상기 제 1 턴 어라운드 시간과 상기 제 2 턴 어라운드 시간의 차이는 상기 제 1 지속기간과 상기 제 2 지속기간의 차이의 비선형 함수인, 무선 통신을 위한 장치.

#### 청구항 47

제 46 항에 있어서,

상기 제 3 데이터의 통신은 상기 제 3 데이터를 수신하는 것을 포함하고;

상기 프로세싱 회로는 또한, 피드백 정보를 송신하도록 구성되며; 그리고

상기 프로세싱 회로는 또한, 상기 피드백 정보를 생성하기 위해 상기 제 2 TTI 동안 상기 제 3 데이터의 적어도 일부를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 48

제 47 항에 있어서,

상기 프로세싱 회로는 또한,

부가 피드백 정보를 생성하기 위해 상기 제 2 TTI 에 후속하는 제 3 TTI 동안 상기 제 3 데이터의 적어도 또 다른 부분을 프로세싱하고; 그리고

상기 부가 피드백 정보를 통신하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 49

제 47 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 프로세싱 회로는 또한, 상기 채널 상태 피드백 정보를 생성하기 위해 상기 제 3 데이터를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 50

제 46 항에 있어서,

상기 제 3 데이터의 통신은 상기 제 3 데이터를 송신하는 것을 포함하고;

상기 프로세싱 회로는 또한, 피드백 정보를 수신하도록 구성되며; 그리고

상기 프로세싱 회로는 또한, 상기 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 동안 상기 피드백 정보의 적어도 일부를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 51

제 50 항에 있어서,

상기 프로세싱 회로는 또한,

상기 제 3 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 에 후속하는 제 3 TTI 동안 상기 제 3 데이터의 적어도 또 다른 부분을 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 52

제 50 항에 있어서,

상기 피드백 정보는 채널 상태 피드백 정보를 포함하고; 그리고

상기 프로세싱 회로는 또한, 상기 제 3 데이터를 재송신할지 여부를 결정하기 위해 상기 채널 상태 피드백 정보를 프로세싱하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 53

제 47 항에 있어서,

상기 피드백 정보의 상기 송신은 하이브리드 자동 반복 요청 (HARQ) 통신을 포함하는, 무선 통신을 위한 장치.

#### 청구항 54

제 46 항에 있어서,

상기 프로세싱 회로는 또한,

프로세싱 및 확인응답 시간 간격을 매칭하기 위해 상기 제 2 TTI 의 길이를 선택하도록 구성되는, 무선 통신을 위한 장치.

#### 청구항 55

무선 통신을 위한 장치로서,

제 1 지속기간을 갖는 제 1 송신 시간 간격 (TTI) 동안 제 1 데이터를 통신하는 수단;

상기 제 1 TTI 의 시작에 대한 제 1 턴 어라운드 시간에 따라 제 2 데이터를 통신하는 수단;

복수의 심볼 시간 기간들을 포함하는 제 2 TTI 동안 제 3 데이터를 통신하는 수단으로서, 상기 제 2 TTI 는 상기 제 1 지속기간과 상이한 제 2 지속기간을 갖는, 상기 제 3 데이터를 통신하는 수단; 및

상기 제 2 TTI 의 시작에 대하여 제 2 턴 어라운드 시간에 따라 제 4 데이터를 통신하는 수단을 포함하고,

상기 제 1 턴 어라운드 시간과 상기 제 2 턴 어라운드 시간의 차이는 상기 제 1 지속기간과 상기 제 2 지속기간의 차이의 비선형 함수인, 무선 통신을 위한 장치.

#### 청구항 56

제 55 항에 있어서,

상기 제 3 데이터의 통신은 상기 제 3 데이터를 수신하는 것을 포함하고;

상기 장치는, 피드백 정보를 송신하는 수단을 더 포함하며; 그리고

상기 장치는, 상기 피드백 정보를 생성하기 위해 상기 제 2 TTI 동안 상기 제 3 데이터의 적어도 일부를 프로세싱하는 수단을 더 포함하는, 무선 통신을 위한 장치.

#### 청구항 57

제 55 항에 있어서,

상기 제 3 데이터의 통신은 상기 제 3 데이터를 송신하는 것을 포함하고;

상기 장치는, 피드백 정보를 수신하는 수단을 더 포함하며; 그리고

상기 장치는, 상기 제 3 데이터를 재송신할지 여부를 결정하기 위해 상기 제 2 TTI 동안 상기 피드백 정보의 적어도 일부를 프로세싱하는 수단을 더 포함하는, 무선 통신을 위한 장치.

#### 청구항 58

제 56 항에 있어서,

상기 피드백 정보의 상기 송신은 하이브리드 자동 반복 요청 (HARQ) 통신을 포함하는, 무선 통신을 위한 장치.

#### 청구항 59

제 55 항에 있어서,

프로세싱 및 확인응답 시간 간격을 매칭하기 위해 상기 제 2 TTI 의 길이를 선택하는 수단을 더 포함하는, 무선 통신을 위한 장치.

#### 청구항 60

장치에 의한 무선 통신을 위한 컴퓨터 실행가능 코드를 저장하는 비일시적 컴퓨터 판독가능 저장 매체로서,

상기 저장 매체는,

제 1 지속기간을 갖는 제 1 송신 시간 간격 (TTI) 동안 제 1 데이터를 통신하고;

상기 제 1 TTI 의 시작에 대한 제 1 턴 어라운드 시간에 따라 제 2 데이터를 통신하고;

복수의 심볼 시간 기간들을 포함하는 제 2 TTI 동안 제 3 데이터를 통신하는 것으로서, 상기 제 2 TTI 는 상기 제 1 지속기간과 상이한 제 2 지속기간을 갖는, 상기 제 3 데이터를 통신하고; 그리고

상기 제 2 TTI 의 시작에 대하여 제 2 턴 어라운드 시간에 따라 제 4 데이터를 통신하기 위한 코드를 포함하고,

상기 제 1 턴 어라운드 시간과 상기 제 2 턴 어라운드 시간의 차이는 상기 제 1 지속기간과 상기 제 2 지속기간의 차이의 비선형 함수인, 비일시적 컴퓨터 판독가능 저장 매체.

### 발명의 설명

### 기술 분야

[0001] 관련 출원들에 대한 상호 참조

[0002] 이 출원은 2015 년 3 월 15 일에 미국특허청 (USPTO) 에 출원된 가특허출원 제 62/133,432 호 및 2015 년 12 월 3 일에 미국특허청에 출원된 정규출원 제 14/958,656 호에 대한 우선권 및 이익을 주장하며, 그 전체 내용은 참조로서 본 명세서에 통합된다.

[0003] 개시물의 분야

[0004] 개시물의 양태들은 일반적으로 무선 통신에 관한 것이고, 보다 구체적이지만 배타적이지 않게, 스케일러블 송신 시간 간격 (TTI) 들을 지원하기 위한 기법들에 관한 것이다.

## 배경 기술

[0005] 텔레포니, 비디오, 데이터, 메시징, 브로딩캐스트 등과 같은 다양한 통신 서비스들을 제공하기 위해 무선 통신 네트워크들이 광범위하게 전개된다. 대개 다중 액세스 네트워크들인 이러한 네트워크들은 가용 네트워크 리소스들을 공유함으로써 다중 사용자들을 위한 통신을 지원한다. 예를 들어, 제 3 세대 파트너십 프로젝트 (3GPP) 롱텀 에볼루션 (LTE) 에서, 강화된 노드 B (eNB) 들은 eNB들의 커버리지 영역 내에서 사용자 장비 (UE) 에 대해 네트워크 접속성을 제공한다.

[0006] 낮은 레이턴시와 높은 신뢰성 및 효율성을 달성하기 위해 무선 통신을 개선하는 것이 바람직할 수도 있다. 예를 들어, 일부 무선 통신 네트워크들은 통신 신뢰성을 개선하기 위해 하이브리드 자동 반복 요청 (hybrid automatic repeat request; HARQ) 스킴을 채용한다.

## 발명의 내용

### 과제의 해결 수단

[0007] 다음은 이러한 양태들의 기본적인 이해를 제공하기 위해 본 개시물의 일부 양태들의 간략화된 요약을 제시한다. 본 요약은 본 개시물의 모든 고려되는 특성들의 광범위한 개요가 아니며, 본 개시물의 모든 양태들의 주요한 또는 중요한 엘리먼트들을 식별하도록 의도된 것도 아니고 본 개시물의 임의의 양태 또는 모든 양태들의 범위를 기술하도록 의도된 것도 아니다. 이것의 유일한 목적은 추후에 제시되는 상세한 설명에 대한 서두로서 본 개시물의 일부 양태들의 다양한 개념들을 간략화된 형태로 제시하는 것이다.

[0008] 일 양태에서, 본 개시물은 메모리 디바이스 및 메모리 디바이스에 커플링된 프로세싱 회로를 포함하는 통신을 위해 구성된 장치를 제공한다. 프로세싱 회로는 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하고; 그리고 복수의 심볼 시간 기간들을 포함하고 제 1 TTI 에 연속하여 후속하는 제 2 TTI 동안 데이터에 기초하여 피드백 정보를 통신하도록 구성된다.

[0009] 개시물의 또 다른 양태는 데이터 트래픽을 위한 접속성을 확립하기 위한 클라이언트 디바이스를 위한 방법을 제공한다. 방법은, 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 단계; 및 복수의 심볼 시간 기간들을 포함하고 제 1 TTI 에 연속하여 후속하는 제 2 TTI 동안 데이터에 기초하여 피드백 정보를 통신하는 단계를 포함한다.

[0010] 개시물의 또 다른 양태는 통신을 위해 구성된 장치를 제공한다. 장치는 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 수단; 및 복수의 심볼 시간 기간들을 포함하고 제 1 TTI 에 연속하여 후속하는 제 2 TTI 동안 데이터에 기초하여 피드백 정보를 통신하는 수단을 포함한다.

[0011] 개시물의 또 다른 양태는 컴퓨터 실행가능 코드를 저장하는 비일시적 컴퓨터 판독가능 매체를 제공하며, 컴퓨터 실행가능 코드는, 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하고; 그리고 복수의 심볼 시간 기간들을 포함하고 제 1 TTI 에 연속하여 후속하는 제 2 TTI 동안 데이터에 기초하여 피드백 정보를 통신하기 위한 코드를 포함한다.

[0012] 상기의 부가 양태들의 예들이 이어진다. 일부 양태들에서, 파일럿 정보 및/또는 제어 정보는 제 1 TTI 의 심볼 시간 기간들에서 프론트 로딩된다.

[0013] 일부 양태들에서, 데이터의 통신은 데이터를 수신하는 것을 포함하고; 그리고 피드백 정보의 통신은 피드백 정보를 수신하는 것을 포함한다. 이 경우, 데이터의 적어도 일부는 피드백 정보를 생성하기 위해 제 2 TTI 동안 프로세싱될 수도 있다. 일부 양태들에서, 데이터의 적어도 또 다른 부분은 피드백 정보를 생성하기 위해 제 1 TTI 동안 프로세싱될 수도 있다.

[0014] 일부 양태들에서, 피드백 정보는 채널 상태 피드백 정보를 포함할 수도 있다. 이 경우, 데이터는 채널 상태 피드백 정보를 생성하기 위해 프로세싱될 수도 있다.

[0015] 일부 양태들에서, 데이터의 통신은 데이터를 송신하는 것을 포함하고; 그리고 피드백 정보의 통신은 피드백 정보를 수신하는 것을 포함할 수도 있다. 이 경우, 피드백 정보의 적어도 일부는 데이터를 재송신할지 여부를

결정하기 위해 제 2 TTI 동안 프로세싱될 수도 있다.

- [0016] 일부 양태들에서, 피드백 정보의 적어도 또 다른 부분이 데이터를 재송신할지 여부를 결정하기 위해 제 1 TTI 동안 프로세싱될 수도 있다.
- [0017] 일부 양태들에서, 피드백 정보는 채널 상태 피드백 정보를 포함할 수도 있다. 이 경우, 채널 상태 피드백 정보는 데이터를 재송신할지 여부를 결정하기 위해 프로세싱될 수도 있다.
- [0018] 일부 양태들에서, 피드백 정보는 파일럿 정보 및 확인응답 정보를 포함할 수도 있다. 일부 양태들에서, 파일럿 정보 및 확인응답 정보는 공통 심볼 기간 동안 통신된다. 일부 양태들에서, 파일럿 정보는 제 2 TTI의 심볼 시간 기간들에서 프론트 로딩된다. 일부 양태들에서, 데이터는 기한 내에 성공적으로 수신되고 디코딩되도록 요구되는, 미션 크리티컬 트래픽 (mission critical traffic) 을 포함할 수도 있다.
- [0019] 일부 양태들에서, 결정은 제 1 트래픽이 통신될지 여부에 관하여 이루어질 수도 있으며, 제 1 트래픽은 현재 통신되고 있는 제 2 트래픽과 연관된 제 2 레이턴시 기간과 상이한 제 1 레이턴시 기간과 연관된다. 이 경우, 제 1 트래픽을 통신하기 위해 스케일링된 TTI 가 선택될 수도 있으며, 스케일링된 TTI 는 제 1 TTI 및 제 2 TTI의 각각에 대해 복수의 심볼 시간 기간들을 특정하며, 스케일링된 TTI 는 제 2 TTI 동안 하이브리드 자동 반복 요청 (HARQ) 통신과 연관된다. 일부 양태들에서, 스케일링된 TTI 는 또한 복수의 TTI들을 통해 확산되고 있는 HARQ 통신을 위한 시간 기간과 연관된다.
- [0020] 일부 양태들에서, 피드백 정보는 복수의 확인응답 표시들을 포함할 수도 있다. 일부 양태들에서, 피드백 정보는 복수의 파일럿 표시들을 포함할 수도 있다.
- [0021] 일부 양태들에서, 제 1 TTI 및 제 2 TTI 의 각각의 길이는 프로세싱 및 확인응답 시간 간격을 매칭하기 위해 선택될 수도 있다.
- [0022] 일 양태에서, 개시물은 메모리 디바이스 및 메모리 디바이스에 커플링된 프로세싱 회로를 포함하는 통신을 위해 구성된 장치를 제공한다. 프로세싱 회로는 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하고; 그리고 제 1 TTI 동안 데이터에 기초하여 피드백 정보를 통신하도록 구성된다.
- [0023] 개시물의 또 다른 양태는 데이터 트래픽을 위한 접속성을 확립하기 위한 클라이언트 디바이스를 위한 방법을 제공한다. 방법은 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 단계; 및 제 1 TTI 동안 데이터에 기초하여 피드백 정보를 통신하는 단계를 포함한다.
- [0024] 개시물의 또 다른 양태는 통신을 위해 구성된 장치를 제공한다. 장치는 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하는 수단; 및 제 1 TTI 동안 데이터에 기초하여 피드백 정보를 통신하는 수단을 포함한다.
- [0025] 개시물의 또 다른 양태는 컴퓨터 실행가능 코드를 저장하는 비일시적 컴퓨터 판독가능 매체를 제공하며, 컴퓨터 실행가능 코드는, 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 데이터를 통신하고; 그리고 제 1 TTI 동안 데이터에 기초하여 피드백 정보를 통신하기 위한 코드를 포함한다.
- [0026] 상기의 부가 양태들의 예들이 이어진다. 일부 양태들에서, 파일럿 정보 및/또는 제어 정보는 제 1 TTI 의 심볼 시간 기간들에서 프론트 로딩된다.
- [0027] 일부 양태들에서, 데이터의 통신은 데이터를 수신하는 것을 포함하고; 그리고 피드백 정보의 통신은 피드백 정보를 송신하는 것을 포함한다. 이 경우, 데이터의 적어도 일부가 피드백 정보를 생성하기 위해 제 1 TTI 동안 프로세싱될 수도 있다.
- [0028] 일부 양태들에서, 데이터의 적어도 또 다른 부분은 부가 피드백 정보를 생성하기 위해 복수의 심볼 시간 기간들을 포함하고 제 1 TTI 에 연속하여 후속하는 제 2 TTI 동안 프로세싱될 수도 있다. 부가적으로, 이러한 부가 피드백 정보는 통신될 수도 있다.
- [0029] 일부 양태들에서, 피드백 정보는 채널 상태 피드백 정보를 포함할 수도 있다. 이 경우, 데이터는 채널 상태 피드백 정보를 생성하기 위해 프로세싱될 수도 있다.
- [0030] 일부 양태들에서, 데이터의 통신은 데이터를 송신하는 것을 포함할 수도 있고; 그리고 피드백 정보의 통신은 피드백 정보를 수신하는 것을 포함할 수도 있다. 이 경우, 피드백 정보의 적어도 일부는 데이터를 재송신할지 여부를 결정하기 위해 제 1 TTI 동안 프로세싱될 수도 있다.

- [0031] 일부 양태들에서, 피드백 정보의 적어도 또 다른 부분은 데이터를 재송신할지 여부를 결정하기 위해 복수의 심볼 시간 기간들을 포함할 수도 있고 제 1 TTI 에 연속하여 후속하는 제 2 TTI 동안 프로세싱될 수도 있다.
- [0032] 일부 양태들에서, 피드백 정보는 채널 상태 피드백 정보를 포함할 수도 있다. 이 경우, 채널 상태 피드백 정보는 데이터를 재송신할지 여부를 결정하기 위해 프로세싱될 수도 있다.
- [0033] 일부 양태들에서, 피드백 정보는 파일럿 정보 및 확인응답 정보를 포함할 수도 있다. 일부 양태들에서, 파일럿 정보 및 확인응답 정보는 공통 심볼 기간 동안 통신된다. 일부 양태들에서, 파일럿 정보는 피드백 정보를 반송하는 심볼 시간 기간들에서 프론트 로딩된다. 일부 양태들에서, 데이터는 기한 내에 성공적으로 수신되고 디코딩되도록 요구되는 미션 크리티컬 트래픽을 포함할 수도 있다.
- [0034] 일부 양태들에서, 결정은 제 1 트래픽이 통신될지 여부에 관하여 이루어질 수도 있으며, 제 1 트래픽은 현재 통신되고 있는 제 2 트래픽과 연관된 제 2 레이턴시 기간과 상이한 제 1 레이턴시 기간과 연관된다. 이 경우, 제 1 트래픽을 통신하기 위해 스케일링된 TTI 가 선택될 수도 있고, 스케일링된 TTI 는 제 1 TTI 에 대한 복수의 심볼 시간 기간들을 특징하고, 스케일링된 TTI 는 제 1 TTI 동안 하이브리드 자동 반복 요청 (HARQ) 통신과 연관된다. 일부 양태들에서, 스케일링된 TTI 는 복수의 TTI들을 통해 확산되고 있는 HARQ 통신을 위한 시간 기간과 연관될 수도 있다.
- [0035] 일부 양태들에서, 피드백 정보는 복수의 확인응답 표시들을 포함할 수도 있다. 일부 양태들에서, 피드백 정보는 복수의 파일럿 표시들을 포함할 수도 있다.
- [0036] 일부 양태들에서, 제 1 TTI 의 길이는 프로세싱 및 확인응답 시간 간격을 매칭하기 위해 선택될 수도 있다.
- [0037] 본 개시물의 이들 및 다른 양태들은 뒤따르는 상세한 설명의 검토 시에 보다 충분히 이해될 것이다. 본 개시물의 다른 양태들, 피쳐들, 및 구현들은, 첨부 도면들과 연관되어 본 개시물의 특정 구현들의 다음의 설명의 검토 시에, 당업자들에게 자명해질 것이다. 본 개시물의 피쳐들이 하기에서 소정의 구현들 및 도면들에 대해 논의될 수도 있으나, 본 개시물의 모든 구현들은 본원에서 논의된 유리한 피쳐들 중 하나 이상을 포함할 수 있다. 다시 말하면, 하나 이상의 구현들이 소정의 유리한 피쳐들을 갖는 것으로 논의될 수도 있으나, 이러한 피쳐들 중 하나 이상은 또한 본원에서 논의된 본 개시물의 다양한 구현들에 따라 사용될 수도 있다. 유사한 방식으로, 소정의 구현들이 디바이스, 시스템, 또는 방법 구현들로서 하기에서 논의될 수도 있으나, 이러한 구현들은 다양한 디바이스들, 시스템들, 및 방법들로 구현될 수 있음이 이해되어야 한다.

### 도면의 간단한 설명

- [0038] 도 1 은 개시물의 하나 이상의 양태들이 어플리케이션을 찾을 수도 있는 액세스 네트워크의 일 예를 도시하는 블록 다이어그램이다.
- 도 2 는 개시물의 일부 양태들에 따른 통신 시스템에서 제 2 디바이스와 통신하는 제 1 디바이스의 일 예를 도시하는 블록 다이어그램이다.
- 도 3 은 개시물의 일부 양태들에 따른 스케일러블 TTI 의 시그널링 사용의 예들을 도시한다.
- 도 4 는 HARQ 타임라인의 일 예를 도시한다.
- 도 5 는 개시물의 일부 양태들에 따른 TTI 스케일링의 일 예를 도시한다.
- 도 6 은 개시물의 일부 양태들에 따른 TTI 스케일링의 또 다른 예를 도시한다.
- 도 7 은 개시물의 일부 양태들에 따른 상이한 TTI 설계들의 비교를 도시한다.
- 도 8 은 개시물의 일부 양태들에 따른 다중 심볼들을 갖는 좁은 (thin) TTI들의 예들을 도시한다.
- 도 9 는 개시물의 일부 양태들에 따른 레이턴시 대 HARQ 송신들의 수의 일 예의 비교를 도시한다.
- 도 10 은 개시물의 일부 양태들에 따른 타이트해진 TTI 타임라인들의 예들을 도시한다.
- 도 11 은 개시물의 일부 양태들에 따른 레이턴시 비 대 송신들의 수의 일 예의 비교를 도시한다.
- 도 12 는 개시물의 일부 양태들에 따른 피드백 정보를 통신하기 위한 프로세스의 일 예를 도시한다.
- 도 13 은 개시물의 일부 양태들에 따른 피드백 통신을 지원할 수 있는 장치 (예를 들어, 전자 디바이스) 의 일 예의 하드웨어 구현의 블록 다이어그램을 도시한다.

도 14 는 개시물의 일부 양태들에 따른 제 2 TTI 동안 피드백 정보를 통신하기 위한 프로세스의 일 예를 도시한다.

도 15 는 개시물의 일부 양태들에 따른 제 1 TTI 동안 피드백 정보를 통신하기 위한 프로세스의 일 예를 도시한다.

도 16 은 개시물의 일부 양태들에 따른 피드백 정보를 생성하기 위한 프로세스의 일 예를 도시한다.

도 17 은 개시물의 일부 양태들에 따른 데이터를 재송신할지 여부를 결정하기 위한 프로세스의 일 예를 도시한다.

도 18 은 개시물의 일부 양태들에 따른 스케일링된 TTI 를 선택하기 위한 프로세스의 일 예를 도시한다.

도 19 는 개시물의 일부 양태들에 따른 TTI 의 길이를 선택하기 위한 프로세스의 일 예를 도시한다.

### 발명을 실시하기 위한 구체적인 내용

[0039] 첨부된 도면들과 연관되어 하기에 설명되는 상세한 설명은, 다양한 구성들의 설명으로서 의도되며 본원에 설명된 개념들이 실시될 수도 있는 구성들만을 나타내도록 의도되지 않는다. 다음의 설명은 다양한 개념들의 완전한 이해를 제공하기 위한 목적으로 특정 상세들을 포함한다. 그러나, 이들 개념들이 이들 특정 상세들 없이 실시될 수도 있음이 당업자에게는 명백할 것이다. 일부 경우들에서, 이러한 개념들을 모호하게 하는 것을 방지하기 위해 잘 알려진 구조들 및 컴포넌트들은 블록도의 형태로 도시된다.

[0040] 일부 무선 통신 네트워크들은 통신 신뢰성을 개선하기 위해 하이브리드 자동 반복 요청 (HARQ) 스킴을 채용한다. 통상의 HARQ 스킴에서, 주어진 TT 동안 제 2 장치로부터 데이터를 수신하는 제 1 장치는 데이터가 성공적으로 수신되었는지 여부를 결정하기 위해 데이터를 프로세싱한다. 제 1 장치는 그 후 데이터가 성공적으로 수신되었는지 여부를 제 2 장치에 통지하기 위해 확인응답 메시지 (예를 들어, ACK 또는 NACK) 를 전송한다. 데이터가 성공적으로 수신되지 않은 (예를 들어, 제 1 장치가 NACK 를 전송한) 경우, 제 2 장치는 데이터를 재송신한다. 따라서, 일부 양태들에서, 통신 성능은 이른바 HARQ 의 라운드 트립 시간 (RTT) 에 의존한다. 일반적으로, HARQ RTT 는 제 1 송신의 시간 (예를 들어, 대응 TTI 의 시간) 으로부터 재송신의 시간 (예를 들어, 대응 후속 TTI 의 시간) 까지의 시간 기간으로서 정의될 수도 있다. 더 짧은 HARQ RTT 는 재송신이 더 빨리 전송될 수 있음을 의미한다.

[0041] 이 개시물 전체에 걸쳐 제시된 다양한 개념들은 광범위한 통신 시스템, 네트워크 아키텍처, 및 통신 표준들에 걸쳐 구현될 수도 있다. 도 1 을 참조하면, 한정이 아닌 예시로서, 액세스 네트워크 (100) 가 간략화된 형태로 나타나 있다. 액세스 네트워크 (100) 는, 제 5 세대 (5G) 기술, 제 4 세대 (4G) 기술, 제 3 세대 기술 (3G) 기술, 및 다른 네트워크 아키텍처들을 제한 없이 포함하는 다양한 네트워크 기술들에 따라 구현될 수도 있다. 따라서, 개시물의 다양한 양태들은 롱텀 에볼루션 (LTE), LTE-어드밴스드 (LTE-A)(FDD, TDD, 또는 양자의 모드에서), 유니버설 모바일 텔레통신 시스템 (Universal Mobile Telecommunications System; UMTS), 모바일 통신을 위한 글로벌 시스템 (Global System for Mobile Communications; GSM), 코드 분할 다중 액세스 (CDMA), 에볼루션 데이터 최적화 (Evolution-Data Optimized; EV-DO), 울트라 모바일 브로드밴드 (UMB), IEEE (Institute of Electrical and Electronics Engineers) 802.11 (Wi-Fi), IEEE 802.16 (WiMAX), IEEE 802.20, 초광대역 (UWB), 블루투스, 및/또는 다른 적절한 시스템들에 기초한 네트워크들로 확장될 수도 있다. 실제 텔레통신 표준, 네트워크 아키텍처, 및/또는 채용된 통신 표준은 시스템에 부과된 전체 설계 제약들 및 특정 어플리케이션에 의존할 것이다.

[0042] 액세스 네트워크 (100) 는, 각각이 하나 이상의 섹터들을 포함할 수도 있는, 셀들 (102, 104, 및 106) 을 포함하는, 다중 셀룰러 영역들 (셀들) 을 포함한다. 셀들은 예를 들어, 커버리지 영역에 의해 지리적으로 정의될 수도 있다. 섹터들로 분할되는 셀에서, 셀 내의 다중 섹터들은 안테나들의 그룹들에 의해 형성될 수도 있으며 각각의 안테나는 셀의 일부에서 AT들과의 통신을 담당한다. 예를 들어, 셀 (102) 에서, 안테나 그룹들 (112, 114, 및 116) 은 각각 상이한 섹터에 대응할 수도 있다. 셀 (104) 에서, 안테나 그룹들 (118, 120, 및 122) 는 각각 상이한 섹터에 대응할 수도 있다. 셀 (106) 에서, 안테나 그룹들 (124, 126, 및 128) 은 각각 상이한 섹터에 대응할 수도 있다.

[0043] 셀들 (102, 104, 및 106) 은 각각의 셀 (102, 104, 또는 106) 의 하나 이상의 섹터들과 통신할 수도 있는 수개의 액세스 단말기 (AT) 들을 포함할 수도 있다. 예를 들어, AT들 (130 및 132) 은 액세스 포인트 (AP)(142) 와 통신할 수도 있고, AT들 (134 및 136) 은 AP (144) 와 통신할 수도 있으며, AT들 (138 및 140)

은 AP (146) 과 통신할 수도 있다. AT들은 또한 피어-투-피어 통신을 지원할 수도 있다. 예를 들어, AT (132) 는 무선 통신 심볼 (148) 에 의해 나타낸 바와 같이 AT (141) 과 직접 통신할 수도 있다. 다양한 구현들에서, AP 는 기지국, 노드B, e노드B 등으로 지칭되고 이들로서 구현될 수도 있는 한편; AT 는 사용자 장비 (UE), 및 기지국 등으로 지칭되고 이들로서 구현될 수도 있다.

[0044] 도 2 는 제 2 디바이스 (250) 와 통신하는 제 1 디바이스 (210) 를 포함하는 시스템 (200) 의 블록 다이어그램 이고, 여기서 제 1 디바이스 (210) 및 제 2 디바이스 (250) 는 본 명세서에 교시된 바와 같은 기능성을 제공하도록 구성될 수도 있다. 일부 구현들에서, 제 1 디바이스 (210) 는 액세스 포인트 (AP) 이고 제 2 디바이스 (250) 는 AT 이다. 예를 들어, 제 1 디바이스 (210) 는 도 1 에서 AP (142, 144, 또는 146) 일 수도 있고, 제 2 디바이스 (250) 는 도 1 에서 AT (130, 132, 134, 136, 138, 또는 140) 일 수도 있다. 일부 구현들에서, 제 1 디바이스 (210) 및 제 2 디바이스 (250) 는 피어 디바이스들 (예를 들어, AT들) 이다. 일부 구현들에서, 제 2 디바이스 (250) 는 미션 크리티컬 (MiCr) 디바이스이다. 다양한 동작 시나리오들에서, 제 1 디바이스 (210) 및/또는 제 2 디바이스 (250) 는 송신기 또는 송신 디바이스, 또는 수신기 또는 수신 디바이스, 또는 이들 양자 모두일 수도 있다. 그러한 송신기들, 송신 디바이스들, 수신기들, 및 수신 디바이스들의 예들이 도 1, 도 3, 및 도 13 에 도시된다.

[0045] 제 1 디바이스 (210) 로부터 제 2 디바이스 (250) 로의 다운링크 (DL) 통신에서, 제어기 또는 프로세서 (제어기/프로세서)(240) 는 데이터 소스 (212) 로부터 데이터를 수신할 수도 있다. 채널 추정들은 송신기 (232) 에 대한 코딩, 변조, 확산, 및/또는 스크램블링 스킴들을 결정하기 위해 제어기/프로세서 (240) 에 의해 사용될 수도 있다. 이들 채널 추정들은 제 2 디바이스 (250) 에 의해 송신된 참조 신호로부터 또는 제 2 디바이스 (250) 로부터의 피드백으로부터 도출될 수도 있다. 송신기 (232) 는 안테나들 (234A-234N) 를 통한 무선 매체를 통해 다운링크 송신에 대해 캐리어 상으로 프레임들을 증폭, 필터링, 및 변조하는 것을 포함하는 다양한 신호 컨디셔닝 기능들을 제공할 수도 있다. 안테나들 (234A-234N) 은 예를 들어, 빔 스티어링 양방향 적응 안테나 어레이들, 다중-입력 다중-출력 (MIMO) 어레이들, 또는 임의의 다른 적절한 송신/수신 기술들을 포함할 하나 이상의 안테나들을 포함할 수도 있다.

[0046] 제 2 디바이스 (250) 에서, 수신기 (254) 는 안테나들 (252A-252N)(예를 들어, 하나 이상의 안테나들을 나타냄) 을 통해 다운링크 송신을 수신하고 그 송신을 프로세싱하여 캐리어 상으로 변조된 정보를 복구한다. 수신기 (254) 에 의해 복구된 정보는 제어기/프로세서 (290) 에 제공된다. 제어기/프로세서 (290) 는 심볼들을 디스크램블링하고 역확산하며, 변조 스킴에 기초하여 제 1 디바이스 (210) 에 의해 송신된 최빈 신호 콘스틀레이션 포인트들을 결정한다. 이러한 소프트 결정들은 제어기/프로세서 (290) 에 의해 산출된 채널 추정들에 기초할 수도 있다. 소프트 결정들은 그 후 데이터, 제어 및 참조 신호들을 복구하기 위해 디코딩되고 디인터리브된다. 그 후 사이클릭 리턴던시 체크 (CRC) 코드들이 프레임들이 성공적으로 디코딩되었는지 여부를 결정하기 위해 체크된다. 성공적으로 디코딩된 프레임들에 의해 반송된 데이터는 그 후 데이터 싱크 (272) 에 제공될 것이며, 이는 제 2 디바이스 (250) 및/또는 다양한 사용자 인터페이스들 (예를 들어, 디스플레이) 에서 작동하는 어플리케이션들을 나타낸다. 성공적으로 디코딩된 프레임들에 의해 반송된 제어 신호들은 제어기/프로세서 (290) 에 제공될 수도 있다. 프레임들이 비성공적으로 디코딩될 때, 제어기/프로세서 (290) 는 또한 그러한 프레임들에 대한 재송신 요청들을 지원하기 위해 확인응답 (ACK) 및/또는 부정 확인응답 (NACK) 프로토콜을 사용할 수도 있다.

[0047] 제 2 디바이스 (250) 로부터 제 1 디바이스 (210) 로의 업링크에서, 데이터 소스 (278) 로부터의 데이터 및 제어기/프로세서 (290) 로부터의 제어 신호들이 제공된다. 데이터 소스 (278) 는 제 2 디바이스 (250) 및 다양한 사용자 인터페이스들 (예를 들어, 키보드) 에서 작동하는 어플리케이션들을 나타낼 수도 있다. 제 1 디바이스 (210) 에 의한 다운링크 송신과 관련하여 기재된 기능성과 유사하게, 제어기/프로세서 (290) 는 FEC, 신호 콘스틀레이션들로의 매핑, OVSF들에 의한 확산, 및 일련의 심볼들을 생성하기 위한 스크램블링을 용이하게 하기 위해 CRC 코드들, 코딩 및 인터리빙을 포함한 다양한 신호 프로세싱 기능들을 제공한다. 제 1 디바이스 (210) 에 의해 송신된 참조 신호로부터 또는 제 1 디바이스 (210) 에 의해 송신된 미드앰블 (midamble) 에 포함된 피드백으로부터 제어기/프로세서 (290) 에 의해 도출된 채널 추정들은, 적절한 코딩, 변조, 확산, 및/또는 스크램블링 스킴들을 선택하기 위해 사용될 수도 있다. 제어기/프로세서 (290) 에 의해 생성된 심볼들은 프레임 구조를 생성하는데 활용될 것이다. 제어기/프로세서 (290) 는 부가 정보와 심볼들을 멀티플렉싱하는 것에 의해 이러한 프레임 구조를 생성함으로써, 결국 일련의 프레임들을 야기한다. 그 후 프레임들은 송신기 (256) 에 제공되며, 송신기는 안테나들 (252A-252N) 을 통한 무선 매체를 통해 업링크 송신에 대해 캐리어 상으로 프레임들을 증폭, 필터링 및 변조하는 것을 포함한 다양한 신호 컨디셔닝 기능들을 제공한다.

- [0048] 업링크 송신은 제 2 디바이스 (250) 에서 수신기 기능과 관련하여 기재된 것과 유사한 방식으로 제 1 디바이스 (210) 에서 프로세싱된다. 수신기 (235) 는 안테나들 (234A-234N) 을 통해 업링크 송신을 수신하고 그 송신을 프로세싱하여 캐리어 상으로 변조된 정보를 복구한다. 수신기 (235) 에 의해 복구된 정보는 제어기/프로세서 (240) 에 제공되며, 이는 각각의 프레임에 파싱한다. 제어기/프로세서 (240) 는 제 2 디바이스 (250) 에서 제어기/프로세서 (290) 에 의해 수행된 프로세싱을 역으로 수행한다. 성공적으로 디코딩된 프레임들에 의해 반송된 데이터 및 제어 신호들은 그 후 데이터 싱크 (239) 에 제공될 수도 있다. 프레임들의 일부가 성공적으로 디코딩되었다면, 제어기/프로세서 (240) 는 또한 긍정 확인응답 (ACK) 및/또는 부정 확인응답 (NACK) 프로토콜을 사용하여 그러한 프레임들에 대한 재송신 요청들을 지원할 수도 있다.
- [0049] 제어기들/프로세서들 (240 및 290) 은 제 1 디바이스 (210) 및 제 2 디바이스 (250) 에서의 동작을 각각 지시하는데 사용될 수도 있다. 예를 들어, 제어기들/프로세서들 (240 및 290) 은 타이밍, 주변 인터페이스들, 전압 조절, 전력 관리, 및 다른 제어 기능들을 포함한 다양한 기능들을 제공할 수도 있다. 메모리들 (242 및 292) 의 컴퓨터 판독가능 매체들은 제 1 디바이스 (210) 및 제 2 디바이스 (250) 에 대한 데이터 및 소프트웨어를 각각 저장할 수도 있다.
- [0050] 개시물의 다양한 양태들에 따라, 엘리먼트, 또는 엘리먼트의 임의의 부분, 또는 엘리먼트들의 임의의 조합이 제어기들/프로세서들 (240 및 290)(예를 들어, 하나 이상의 프로세서들을 각각 포함할 수도 있음) 로 구현될 수도 있다. 제어기들/프로세서들 (240 및 290) 은 메모리 (242 또는 292) 에 저장된 소프트웨어의 실행을 포함한, 일반 프로세싱을 담당한다. 소프트웨어는, 제어기들/프로세서들 (240 및 290) 에 의해 실행될 때, 제어기들/프로세서들 (240 및 290) 로 하여금 임의의 특정 디바이스에 대해 하기에 기재된 다양한 기능들을 수행하게 한다. 메모리 (242 또는 292) 는 또한 소프트웨어를 실행할 때 제어기들/프로세서들 (240 및 290) 에 의해 조작되는 데이터를 저장하기 위해 사용될 수도 있다.
- [0051] 개시물의 다양한 양태들에서, 디바이스는 스케줄링 엔티티 (예를 들어, 제 1 디바이스 (210)) 로서 및/또는 비스케줄링 또는 종속 엔티티 (예를 들어, 제 2 디바이스 (250)) 로서, 무선 통신 네트워크에서 활용될 수도 있다. 임의의 경우, 디바이스는 공중 인터페이스를 통해 하나 이상의 무선 엔티티들과 통신할 수도 있다. 임의의 무선 통신 네트워크에서, 공중 인터페이스에 대응하는 채널 조건들은 시간에 걸쳐 변화할 것이다.
- [0052] 따라서, 많은 네트워크들은 채널을 동적으로 적응하는데 하나 이상의 레이트 제어 루프들을 사용한다. 예를 들어, 송신 디바이스는 수신 디바이스에서 원하는 에러 레이트를 목표로 하기 위해 변조 및 코딩 스킴 (MCS), 송신 전력 등을 포함하지만 이에 제한되지 않는 하나 이상의 송신 파라미터들을 구성할 수도 있다. 패킷 교환형 데이터 스트림을 수신하는 수신 디바이스는 통상적으로 (예를 들어, 사이클릭 리던던시 체크 또는 CRC, 검사합계, 물리 계층 (PHY) 채널 코딩 통과/실패 스테이터스 등을 사용하여) 패킷들의 무결성을 체크하고, 확인응답 또는 부정 확인응답을 사용하여 송신 디바이스에 역 보고할 수도 있다. 이러한 무결성 체크 및 보고는 종종, 항상은 아니더라도, 자동 반복 요청 (ARQ) 및/또는 하이브리드 자동 반복 요청 (HARQ) 알고리즘의 형태를 취한다. 다른 예들에서, 채널 품질에 관한 보고들과 같은, 수신 디바이스로부터 송신 디바이스로 피드백 정보 또는 응답 송신들을 제공하는 임의의 적절한 알고리즘 및 수단이 사용될 수도 있다.
- [0053] **스케일러블 TTI 및 HARQ 최적화**
- [0054] 디바이스들 간 (예를 들어, eNB 및 상이한 UE들 간) 통신은 공칭 트래픽 및 미션 크리티컬 트래픽을 수반할 수 있다. 일부 양태들에서, 미션 크리티컬 트래픽은 공칭 트래픽과 비교하여 더 낮은 레이턴시 및/또는 더 높은 신뢰성을 필요로 할 수도 있다. 예를 들어, 미션 크리티컬 트래픽은, 송신된 데이터가 타이트해진 기한 (예를 들어, 초저 레이턴시) 내에 수신기에서 성공적으로 수신되고 디코딩되어야 하는 어플리케이션들과 연관될 수도 있다. 미션 크리티컬 트래픽을 채용할 수도 있는 어플리케이션들의 예들은, 가상 수술, 자동차 트래픽 제어 (예를 들어, 트래픽 그리드) 및 오브젝트들을 통한 자율 제어 (예를 들어, 자율 자동차, 드론 타입 비행체, 및/또는 무선 통신을 사용한 자율 제어 시스템들의 다른 타입들) 를 제한 없이 포함한다.
- [0055] 일반적으로, 미션 크리티컬 트래픽은 공칭 트래픽 보다 우선한다. 따라서, 무선 통신 리소스들 (예를 들어, 주파수 리소스들 및/또는 시간 리소스들) 의 주어진 세트에 걸쳐 공칭 트래픽 및 미션 크리티컬 트래픽을 멀티플렉싱하기 위해서, 필요한 경우 공칭 트래픽이 평처리될 수도 있다. 즉, 미션 크리티컬 트래픽이 다른 트래픽보다 우선순위를 취할 것이다.
- [0056] 개시물은 일부 양태들에서 TTI 및 HARQ 설계에 관련된다. TTI 는 예를 들어, 상이한 타입의 트래픽 (예를 들어, 미션 크리티컬 트래픽 대 보다 완화된 레이턴시 요건들을 갖는 트래픽) 에 대해 레이턴시/효율 트레이드

오프를 달성하기 위해 스케일가능하다. 부가적으로, 더 긴 TTI 가 채용되는 경우에 대해, 빠른 턴 어라운드 HARQ 를 보장하고 이로써 고 레벨의 통신 성능을 유지하기 위해 다양한 기법들이 사용된다.

[0057] 도 3 은 그러한 스케일러블 TTI 및 HARQ 설계를 지원하는 통신 시스템 (300) 의 일 예를 도시한다. 통신 시스템 (300) 은 상이한 TTI 길이들 및 HARQ 프로세스들을 사용하여 통신할 수도 있는 제 1 디바이스 (302) 및 제 2 디바이스 (304) 를 포함한다. 일부 구현들에서, 제 1 디바이스 (302) 는 액세스 포인트 (예를 들어, eNB) 이고 제 2 디바이스 (304) 는 액세스 단말기 (예를 들어, UE) 이다. 일부 구현들에서, 제 1 디바이스 (302) 및 제 2 디바이스 (304) 는 피어 디바이스들이다. 일부 시점에서 (예를 들어, 제 1 디바이스 (302) 및 제 2 디바이스 (304) 가 초기에 서로 연관할 때), 제 1 디바이스 (302) 및 제 2 디바이스 (304) 는 스케일러블 TTI 의 사용을 위한 지원을 시그널 (306) 한다. 예를 들어, 제 1 디바이스 (302) 는, 메시지들이 제 1 디바이스 (302) 가 다가오는 트래픽 플로우에 대해 멀티-심볼 좁은 TTI 를 사용할 것임을 표시하는 메시지를 제 2 디바이스 (304) 에 전송할 수도 있다. 결과적으로, 제 1 디바이스 (302) 및 제 2 디바이스 (304) 는 후속 통신 (308) 동안 멀티-심볼 좁은 TTI 에 대해 최적화되는 HARQ RTT 를 사용할 수도 있다.

[0058] 개시물은 일부 양태들에서 통신 레이턴시, 효율, 및 신뢰성을 개선하기 위해 최적화된 HARQ RTT 를 갖는 멀티-심볼 TTI 설계에 관련된다. 예를 들어, 단일 심볼 TTI 는 미션 크리티컬 트래픽을 위해 사용될 수도 있다. 보다 완화된 레이턴시 조건들을 갖는 트래픽에 대해, 멀티-심볼 TTI 가 채용될 수도 있다. 부가적으로, 멀티-심볼 TTI 가 채용될 때 빠른 HARQ RTT 를 용이하게 하기 위해, 데이터 프로세싱, 파일럿 송신, 및 확인 응답 송신이 멀티-심볼 TTI 의 수신 후 및/또는 수신 동안 짧게 수행될 수도 있다.

[0059] 개시물은 일부 양태들에서 최적화된 HARQ RTT 를 갖는 멀티-심볼 TTI 설계에 관련된다. 일부 양태들에서, 이 설계는 다른 스케일러블 TTI 설계들과 비교하여 개선된 레이턴시, 효율, 또는 신뢰성 중 적어도 하나를 제공할 수도 있다.

[0060] 개시물은 일부 양태들에서 미션 크리티컬 (MiCr) 트래픽을 위한 멀티-심볼 TTI 설계에 관련된다. 설계는 스케일러블 TTI 및 최적화된 HARQ 설계를 포함한다. 스케일러블 TTI 는 레이턴시/효율성 트레이드 오프를 제공하기 위해 사용될 수 있다. 부가적으로, 고 레벨의 통신 성능을 유지하기 위해 빠른 턴 어라운드 HARQ 가 채용될 수도 있다.

[0061] 설계는 다음의 피쳐들 중 하나 이상을 포함할 수도 있다. 일부 양태들에서, 파일럿 및 제어 오버헤드 분할 상환 (amortization) 이 멀티-심볼 TTI 의 사용을 통해 달성될 수 있다. 일부 양태들에서, 고도로 최적화된 제어/ACK 타임라인 (예를 들어, 이른 파일럿 및 ACK/NACK 스케줄링) 및 멀티-심볼 TTI 설계의 사용을 통해 (예를 들어, 다른 스케일러블 TTI 설계들과 비교하여) HARQ RTT 타임라인에서의 감소가 달성될 수 있다. 일부 양태들에서, 업링크 (UL) TTI 개선 (예를 들어, 더 높은 링크-버젝) 이 멀티-심볼 TTI 에 기초하여 HARQ RTT 최적화의 사용을 통해 달성될 수도 있다. 일부 양태들에서, UL 파일럿의 이른 스케줄링이 멀티-심볼 TTI 프레임워크에서 채용될 수도 있다. 일부 양태들에서, UL 채널 상태 피드백 (CSF) 의 이른 스케줄링이 멀티-심볼 TTI 프레임워크에서 채용될 수도 있다. 일부 양태들에서, TTI 정렬이 멀티-심볼 낮은 레이턴시 TTI들과 공칭 TTI들 사이에 제공되어 낮은 레이턴시 트래픽/핑처리 모니터링 및 간섭 관리를 용이하게 한다. 여기서, 정렬된 TTI들을 유지하는 것에 의해 (예를 들어, 멀티-심볼 경계들에서 동기), 공칭 및 낮은 레이턴시 (예를 들어, MiCr) 트래픽이 낮은 레이턴시 트래픽을 모니터링해야 하는 듀티 사이클이 감소될 수도 있다. 일부 양태들에서, 타이밍 어드밴스 (TA) 기법들 및/또는 CSF-기반 기법들의 사용을 통해 추가적인 RTT 타임라인 감소가 달성될 수 있다.

[0062] 개시물의 몇몇 예시의 양태들이 도 4 내지 도 12 를 참조하여 기재될 것이다. 본 명세서에서의 교시들은 다양한 타입의 디바이스들을 채용하고 다양한 타입의 무선 기술들 및 아키텍처들을 사용하여 구현될 수도 있다는 것을 알아야 한다. 또한, 다양한 동작들이 특정 타입의 컴포넌트들 (예를 들어, eNB들, 기지국들, 클라이언트 디바이스들, 피어-투-피어 디바이스들, MiCr 디바이스들, UE들 등) 에 의해 수행되는 것으로 기재될 수도 있다. 이들 동작들은 다른 타입의 디바이스들에 의해 수행될 수도 있다는 것을 이해해야 한다. 이러한 도면들의 복잡성을 감소시키기 위해, 적은 예의 컴포넌트들만을 나타낸다. 하지만, 본 명세서에서의 교시들은 상이한 수의 컴포넌트들 또는 다른 타입의 컴포넌트들을 사용하여 구현될 수 있다.

[0063] 도입을 위한 목적으로, 도 4 는 MiCr 단일 심볼 TTI DL HARQ 타임라인 (400) 의 일 예를 도시한다. MiCr DL HARQ 타임라인 (400) 은 eNB 스케줄링 및 UE 프로세싱을 도시한다. MiCr DL HARQ 타임라인 (400) 에서, 물리 계층 (PHY) TTI 는 (예를 들어, 31.25 마이크로초 (us) 의 기간 또는 일부 다른 적절한 기간을 갖는) 길이에서의 하나의 심볼이다. 단일 심볼 TTI 가 매우 낮은 레이턴시를 달성하기 위해 사용된다. 1 밀리초

(ms) 의 RTT 를 갖는 어플리케이션 계층의 일 예에 대해, 125  $\mu$ s 의 HARQ RTT 가 일부 시나리오들에서 채용될 수도 있다. 따라서, 도 4 의 HARQ RTT 는 4 개의 심볼들 (예를 들어, 125  $\mu$ s) 을 포함하는 것으로 나타나 있다. 일부 시나리오들에서, 이러한 예에 대한 최악의 경우 레이턴시는 6 심볼들 (예를 들어, 187.5  $\mu$ s) 이다.

[0064] 도 4 는 다운링크 제어 (DL CTRL)(402), 업링크 제어 (UL CRRL (404), 및 DL 데이터 (406) 에 대한 TTI들을 도시한다. 다음은 2 개의 HARQ 송신들을 기재한다.

[0065] 제 1 심볼 기간 1 동안, eNB 는 DL 을 통해 UE 에 데이터를 송신 (408) 한다. 따라서, eNB 는 심볼 (410) 에 의해 표시된 바와 같이 DL 데이터 및 승인을 송신할 수도 있고, 이 데이터는 심볼 (412) 에 의해 표시된 바와 같이 UE 에서 수신된다. 전파 지연 (414) 및 UE DL 디코딩 및 UL ACK/NACK 준비를 위한 시간 기간 (416) 후, UE 는 제 3 심볼 시간 (3) 동안 eNB 에 제 1 ACK 또는 NACK 를 전송 (418) 한다. 이 UL 제어 정보는 심볼 (420) 에 의해 표시된 바와 같이 eNB 에서 수신된다.

[0066] 전파 지연 (422) 및 eNB ACK/NACK 디코딩 및 DL 재송신 준비를 위한 시간 기간 (424) 후, eNB 는 제 5 심볼 기간 (5) 동안 UE 에 재송신을 전송 (426) 한다. 따라서, eNB 는 심볼 (428) 에 의해 표시된 바와 같이 DL 데이터 및 승인을 재송신할 수도 있고, 이 데이터는 심볼 (430) 에 의해 표시된 바와 같이 UE 에서 수신된다. 전파 지연 (432) 및 UE DL 디코딩 및 UL ACK/NACK 준비를 위한 시간 기간 (434) 후, UE 는 제 7 심볼 기간 (7) 동안 eNB 에 제 2 ACK 또는 NACK 를 전송 (436) 한다. 이러한 UE 제어 정보는 심볼 (438) 에 의해 표시된 바와 같이 eNB 에서 수신된다.

[0067] 개시물은 일부 양태들에서 통신 신뢰성 및 스펙트럼 효율을 개선하는 방식으로 상이한 레이턴시 요건들 하에서 TTI 를 스케일링 업하는 것에 관련된다. 예를 들어, 일부 사용 경우들은 높은 신뢰성을 필요로 하지만, (레이턴시 요건에 관하여) 완료된 타임라인을 갖는다. 특정 예로서, TTI 는 1 ms 의 양방향 어플리케이션 계층 레이턴시로부터 1 ms 의 일방향 어플리케이션 계층 레이턴시로의 스위치를 수용하기 위해 스케일링 업될 수도 있다.

[0068] TTI 의 스케일링 업은 (예를 들어, 미션 크리티컬 트래픽과 공칭 트래픽 또는 적은 크리티컬 레이턴시 요건을 갖는 트래픽 사이에서 스위칭할 때) 선형으로 행해질 수도 있고, 또는 TTI 에서의 심볼들의 수가 변화될 수도 있다. 개시물은 일부 양태들에서 링크 버젝, 신뢰성, 또는 스펙트럼 사용을 (TTI 당 다중 심볼들을 사용할 때) 개선하기 위해 TTI 를 스케일링 업하는 것에 관련된다. 하기에 논의되는 바와 같이, 선형으로 모든 것 (예를 들어, HARQ) 을 스케일링 업 하지 않는 것이 이로울 수도 있다.

[0069] 도 5 는 선형 스케일링 접근법 (500)(즉, TTI 가 그 전부에서 스케일링됨) 을 도시하고 도 6 은 비선형 스케일링 접근법 (600)(즉, HARQ TTI 가 선형으로 스케일링되지 않음) 을 도시한다. 파일럿/제어 오버헤드는 이들 양자의 경우들에서 동일한 양만큼 시간에 걸쳐 분할상환된다.

[0070] 도 5 의 선형 스케일링 접근법 (500) 에서, 하나의 좁은-심볼 (502)(예를 들어, 도 4 에서 채용된 바와 같은 심볼) 은 하나의 넓은 심볼 (504) 또는 하나의 더 넓은 심볼 (506) 에 매핑된다. 표시된 바와 같이, 좁은 심볼 (502) 의 파일럿 (508) 은 파일럿 (510) 및 파일럿 (512) 에 의해 각각 표시된 바와 같이 넓은-심볼 (504) 및 더 넓은 심볼 (506) 전체에 걸쳐 확산된다. 유사하게, 좁은-심볼 (502) 의 데이터 (514) 는 데이터 (516) 및 데이터 (518) 에 의해 각각 표시된 바와 같이 넓은 심볼 (504) 및 더 넓은 심볼 (506) 전체에 걸쳐 확산된다. 또한, 좁은-심볼 (502) 의 제어 정보 (CTRL)(520) 는 CTRL (522) 및 CTRL (524) 에 의해 각각 표시된 바와 같이 넓은-심볼 (504) 및 더 넓은-심볼 (506) 전체에 걸쳐 확산된다. 따라서, 파일럿 및/또는 제어 프로세싱은 상대적으로 높은 레이턴시 (전체 심볼 기간) 을 가질 수도 있다. 또한, 넓은-심볼 (504) 및 더 넓은-심볼 (506) 은 상대적으로 긴 사이클릭 프리픽스 (CP) 를 가질 수도 있다.

[0071] 도 6 의 비선형 스케일링 접근법 (600) 에서, 하나의 좁은-심볼 (602)(예를 들어, 좁은-심볼 (502) 와 동일한 심볼) 은 제 1 멀티-좁은-심볼 (604) 또는 제 2 멀티-좁은-심볼 (606) 에 매핑된다. 이 경우, 파일럿 및/또는 제어 프로세싱이 프론트 로딩된다. 예를 들어, 좁은-심볼 (602) 의 파일럿 (608) 은 파일럿 (610) 및 파일럿 (612) 에 의해 각각 표시된 바와 같이 제 1 멀티-좁은-심볼 (604) 또는 제 2 멀티-좁은-심볼 (606) 의 시작에 매핑된다. 유사하게, 좁은-심볼 (602) 의 제어 정보 (CTRL)(614) 은 CTRL (616) 및 CTRL (618) 에 의해 각각 표시된 바와 같이 제 1 멀티-좁은-심볼 (604) 또는 제 2 멀티-좁은-심볼 (606) 의 시작에 매핑된다. 결과로서, 비선형 스케일링 접근법 (600) 에서의 이러한 파일럿 및/또는 제어 프로세싱은 선형 스케일링 접근법 (500) 에서 보다 더 낮은 프로세싱 레이턴시를 가질 수도 있다. 또한, 비선형 스케일링 접근법 (600) 에

서의 멀티-홉은-심볼은 선형 스케일링 접근법 (500) 과 비교하여 상대적으로 짧은 CP 를 가질 수도 있다.

- [0072] 도 7 은 1-홉은-심볼 TTI 시나리오 (702) 의 일 예 (예를 들어, 도 4 에 도시됨), 1-넓은-심볼 TTI 시나리오 (704) 의 일 예 (예를 들어, 도 5 의 선형 스케일링 접근법 (500)), 및 2-홉은-심볼 TTI 시나리오 (706) 의 일 예 (예를 들어, 도 6 의 비선형 스케일링 접근법 (600)) 사이의 타이밍 비교들을 도시한다. 각각의 시나리오에서, 제 1 송신 (제 1 TX) 동안의 DL 송신과 제 2 송신 (제 2 TX) 동안의 DL 송신 사이의 프로세싱을 위한 TTI 갭들이 있다.
- [0073] 1-홉은-심볼 TTI 시나리오 (702) 는 스케줄링 지연 (708) 을 위한 제 1 TTI, 제 1 TX (710) 를 위한 제 2 TTI, 제 3 내지 제 5 TTI들 (712)(TTI 갭들), 및 제 2 TX (714) 를 위한 제 6 TTI 를 포함한다. 업링크에서, 파일럿 및 확인응답 (예를 들어, ACK) 신호들 (716) 은 제 1 TX (710) 후 전송된 2 개의 TTI들에서 전송된다.
- [0074] 1-넓은-심볼 TTI 시나리오 (704) 는 스케줄링 지연 (718) 을 위한 제 1 TTI, 제 1 TX (720) 를 위한 제 2 TTI, 제 3 내지 제 5 TTI들 (722)(TTI 갭들), 및 제 2 TX (724) 를 위한 제 6 TTI 를 포함한다. 업링크에서, 파일럿 및 확인응답 (예를 들어, ACK) 은 제 1 TX (720) 후 2 개의 TTI들에서 전송된다.
- [0075] 2-홉은-심볼 TTI 시나리오 (706) 은 스케줄링 지연 (728) 을 위한 제 1 TTI, 제 1 TX 를 위한 제 1 심볼 (SYMB0)(730) 및 제 2 심볼 (SYMB1)(732) 를 위한 제 2 TTI, 제 3 내지 제 4 TTI들 (734)(TTI 갭들), 및 제 2 TX 를 위한 제 1 심볼 (SYMB0)(736) 및 제 2 심볼 (SYMB1)(738) 을 위한 제 5 TTI 를 포함한다. 파일럿 및 제어 정보는 제 1 심볼 (예를 들어, SYMB0 (730)) 에서 업프론트 로딩된다. 업링크에서, 파일럿 신호들 (파일럿으로서 간단히 지칭될 수도 있음)(740) 및 확인응답 신호들 (ACK REPO 742, ACK REP1 744, 및 ACK REP2 746) 은 SYMB0 (730) 및 SYMB1 (732) 를 포함하는 제 2 TTI 에 바로 후속하는 TTI 에서 전송된다.
- [0076] 따라서, 2-홉은-심볼 TTI 시나리오 (706) 에 대해, 제어/ACK TTI 는 빠른 HARQ 턴 어라운드를 제공한다. 예를 들어, SYMB0 (730) 의 프로세싱은 SYMB1 (732) 시간 기간 동안 수행될 수도 있고, 이로써 ACK 가 더 빨리 생성되는 것을 가능하게 한다. 게다가, ACK 신호는 프론트-로딩된 파일럿 (740) 을 포함함으로써, ACK 가 더 빨리 프로세싱되는 것을 가능하게 한다. 도 7 의 시나리오들의 각각에 대한 타이밍의 비교가 이어진다.
- [0077] 1-홉은-심볼 TTI 시나리오 (702) 에서, DL 1 RTT = 4 홉은 심볼들 그리고 UL ACK Channel = 1 홉은 심볼들. 31.25  $\mu$ s 의 TTI 기간을 상정하면, 제 1 TX (710) 의 시작으로부터 제 2 TX (714) 의 시작 (750) 까지의 4-심볼 RTT 는 125  $\mu$ s 이다. 부가적으로, 스케줄링 지연을 고려하고, 스케줄링 지연 (708) 의 시작 (752) 으로부터 제 2 송신 TX (724) 의 종료 (754) 까지, 실패된 제 1 송신 및 제 2 송신을 완료하는 최악의 경우 6-심볼 엔드-투-엔드 지연은 187.5  $\mu$ s 이다. 상이한 구현들 및/또는 트래픽 시나리오들은 상이한 TTI 기간들을 사용할 수도 있다는 것을 알아야 한다.
- [0078] 1-넓은-심볼 TTI 시나리오 (704) 에서, DL 1 RTT = 8 홉은 심볼들 그리고 UL ACK 채널 = 2 홉은 심볼들. 여기서, "홉은 심볼" 은 1-홉은-심볼 TTI 시나리오 (702) 의 심볼 기간에 대응한다. 62.5  $\mu$ s 의 TTI 기간을 상정하면, 제 1 TX (720) 의 시작으로부터 제 2 TX (724) 의 시작까지의 8-심볼 RTT 는 250  $\mu$ s 이다. 부가적으로, 스케줄링 지연을 고려하고, 스케줄링 지연 (718) 의 시작 (760) 으로부터 제 2 송신 TX (724) 의 종료 (762) 까지, 실패된 제 1 송신 및 제 2 송신을 완료하는 최악의 경우 12-심볼 엔드-투-엔드 레이턴시는 375  $\mu$ s 이다. 상이한 구현들 및/또는 트래픽 시나리오들이 상이한 TTI 기간들을 사용할 수도 있다는 것을 알아야 한다.
- [0079] 대조적으로, 2-홉은-심볼 TTI 시나리오 (706) 에서, DL 1 RTT = 6 홉은 심볼들 그리고 UL ACK 채널 = 3 홉은 심볼들. 62.5  $\mu$ s 의 TTI 기간을 상정하면, SYMB0 (730) 의 시작 (764) 으로부터 SYMB0 (736) 의 시작 (766) 까지의 6-심볼 RTT 는 187.5  $\mu$ s 이다. 스케줄링 지연 (728) 의 시작 (768) 으로부터 SYMB1 (738) 의 종료 (770) 까지의 최악의 경우 10-심볼 엔드-투-엔드 레이턴시는 312.5  $\mu$ s 이다. 일부 시나리오들에서, ACK REP2 는 전송되지 않을 수도 있는데, 이는 eNB 가 제 2 송신 전에 ACK REP2 (746) 을 프로세싱하기에 충분한 시간을 갖지 않을 수도 있기 때문이다. 상이한 구현들 및/또는 트래픽 시나리오들이 상이한 TTI 기간들을 사용할 수도 있다는 것을 알아야 한다.
- [0080] 1-넓은-심볼 TTI 시나리오 (704) 및 2-홉은-심볼 TTI 시나리오 (706) 의 비교는 2-홉은-심볼 TTI 시나리오 (706) 가 일부 양태들에서 더 이롭다는 것을 나타낸다. 예를 들어, UL 에 대하여, 1-넓은-심볼 TTI 시나리오 (704) 와 비교하여 2-홉은-심볼 TTI 시나리오 (706) 에서 RTT 당 25% 레이턴시 감소가 있다. UL 에 대하여, 1-넓은-심볼 TTI 시나리오 (704) 와 비교하여 2-홉은-심볼 TTI 시나리오 (706) 에서 50% 보다 큰 TTI 지속기간 이득 (예를 들어, 전력 이득) 이 있다. 이러한 전력 이득 (또는 링크 버젯 이득) 은 파일럿 및

ACK/NACK 를 전송하기 위해 이용가능한 더 긴 시간 기간에 기인한다. 또한, 도 7 에 나타낸 바와 같이, 파일럿 및 ACK/NACK 를 전송하기 위해 이용가능한 더 긴 시간 기간은 수신 디바이스 (예를 들어, UE) 가 UL 상에서 다중 ACK들/NACK들 (예를 들어, ACK REPO (742) 및 ACK REP1 (744)) 를 전송하는 것을 가능하게 함으로써, 통신 성능을 잠재적으로 개선한다.

[0081] 상기를 요약하면, 각각의 TTI 에서 2 개의 심볼들을 채용하고, 제 1 심볼 (예를 들어, SYMBO (730)) 에서 업프론트 로딩된 파일럿 및 제어를 갖는 것에 의해; 데이터가 디코딩되기 전에도, 수신 디바이스는 제 1 심볼 (예를 들어, SYMBO (730)) 에서 파일럿 및 제어를 디코딩할 수 있다. 즉, 수신 디바이스는 대응 TTI 가 완료되기 전에 파일럿 및 제어를 프로세싱할 수 있다. 예를 들어, 제 2 심볼 (예를 들어, SYMB1 (732)) 에서, 수신 디바이스는 파일럿 및 제어를 프로세싱할 수 있고, 이에 의해 이러한 특정 TTI 에 그 디바이스를 위한 데이터가 있다는 것을 결정한다. 이것은 파일럿 및 제어 프로세싱에서 일부 프로세싱 타이밍 이점들을 제공한다.

[0082] 따라서, 대응 UL 에 대하여, 수신 디바이스는 1-넓은-심볼 TTI 시나리오 (704) 에서 행해질 수 있는 것 보다 (예를 들어, 도 7 에 나타낸 바와 같은 제 1 TX TTI 에 바로 후속하는 TTI 에서) 상위 계층들을 더 빨리 스케줄링하는 것을 시작할 수 있다. 또한, 파일럿이 더 일찍 스케줄링될 수 있다. 대조적으로, 하나의 TTI 심볼에서 파일럿 및 제어를 갖는, 1-넓은-심볼 TTI 시나리오 (704) 에서, 일부 시간은 UL 이 스케줄링될 수 있기 전에 이 정보를 프로세싱하는 것을 필요로 한다.

[0083] 반복하여 말하면, 2-좁은-심볼 TTI 시나리오 (706) 에서, SYMBO (730) 동안 DL 상에서 수신하는 디바이스 (예를 들어, UE) 는 SYMBO1 (732) 동안 수신된 신호들을 프로세싱하는 것을 시작할 수 있다. 각각의 TTI 가 다중 심볼들을 갖기 때문에, 제 1 TX TTI 에 바로 후속하는 TTI 에서, TTI 의 제 2 부분에 도달할 시, DL 의 전체 TTI 는 이미 디코딩되었을 수 있다. 따라서, 제 1 TX TTI 에 바로 후속하는 TTI 에서, UL ACK (예를 들어, ACK REPO (742)) 가 전송될 수 있다. UL ACK 에 대한 파일럿 (740) 이 또한 프론트 로딩된다. 따라서, 전체 타임라인은 1-넓은-심볼 TTI 시나리오 (704) 와 비교하여 타이트해지고 압축된다.

[0084] 게다가, UL TTI 지속기간에서의 증가가 있다. 결과적으로, 도 7 에 나타낸 바와 같은 다음 TTI 에서 ACK 가 반복될 수 있다.

[0085] 본 명세서에서의 교시들은 상이한 TTI 스케일링 팩터들 (예를 들어, 2, 4 등) 과 함께 채용될 수도 있다. 도 8 은 1-좁은-심볼 TTI 시나리오 (802) 의 일 예 (예를 들어, 도 7 의 1-좁은-심볼 TTI 시나리오 (702)), 2-좁은-심볼 TTI 시나리오 (804) 의 일 예 (예를 들어, 도 7 의 2-좁은-심볼 TTI 시나리오 (706)), 및 4-좁은-심볼 TTI 시나리오 (806) 의 일 예 사이의 타이밍 비교들을 도시한다.

[0086] 4-좁은-심볼 TTI 시나리오들 (806) 은 스케줄링 지연 (808) 을 위한 제 1 TTI, 제 1 TX (810) 를 위한 제 2 TTI, 갭 (812) 을 위한 제 3 TTI, 및 제 2 TX (814) 를 위한 제 4 TTI 를 포함한다. 파일럿 신호들 (PILOT REPO (816), PILOT REP1 (818), 및 PILOT REP2 (820)) 및 확인응답 신호들 (ACK REPO (822), ACK REP1 (824), 및 ACK REP2 (826)) 의 다중 복사들은 이 예에서 UL 상에서 전송된다.

[0087] 도 8 에 나타낸 바와 같이, 4-좁은-심볼 TTI 시나리오 (806) 는 더욱 더 빠른 HARQ 턴 어라운드를 제공한다. 예를 들어, 제 1 TX (810) 의 프로세싱은 제 1 TX (810) 동안 적어도 부분적으로 수행될 수도 있고, 이에 의해 ACK 가 더 빨리 생성되는 것을 가능하게 한다. 2-좁은-심볼 TTI 시나리오 (804) 및 4-좁은-심볼 TTI 시나리오 (806) 의 비교가 이어진다.

[0088] 도 6 과 함께 위에 논의된 바와 같이, 2-좁은-심볼 TTI 시나리오 (804) 은  $RTT = 3$  TTI들을 가지며, 최악의 경우 엔드-투-엔드 (E2E) 레이턴시는 5 TTI들이다. 따라서,  $62.5 \mu s$  의 TTI 기간에 의해, RTT 는  $187.5 \mu s$  이고, 최악의 경우 엔드-투-엔드 레이턴시는  $312.5 \mu s$  이다.

[0089] 4-좁은-심볼 TTI 시나리오 (806) 에서,  $1 RTT = 2$  TTI들이고, 최악의 경우 엔드-투-엔드 (E2E) 레이턴시는 4 TTI들이다.  $125 \mu s$  의 TTI 기간을 상정하면, 제 1 TX (810) 의 시작 (828) 으로부터 제 2 TX (814) 의 시작 (830) 까지의 2-TTI RTT 는  $250 \mu s$  이다. 스케줄링 지연 (808) 의 시작 (832) 으로부터 제 2 TX (814) 의 종료 (834) 까지의 최악의 경우 4-TTI 엔드-투-엔드 레이턴시는  $500 \mu s$  이다. 상이한 구현들 및/또는 트래픽 시나리오들은 상이한 TTI 기간들을 사용할 수도 있다는 것을 알아야 한다.

[0090] 도 8 에 나타낸 바와 같이, 이른 파일럿 및/또는 제어 프로세싱이 이른 UL 파일럿 사전-스케줄링 (데이터가 디코딩되기 전에) 을 가능하게 하도록 채용된다. 예를 들어, 4-좁은-심볼 TTI 시나리오 (806) 에서, 수신 디바이스는 ACK 를 빨리 생성하기 위해 제 1 TX (810) 동안 수신된 데이터를 프로세싱할 수도 있다. 또한, 파일럿들은 4-좁은-심볼 TTI 시나리오 (806) 에서 제 1 TX (810) 동안 전송될 수도 있어서, 데이터를 송신했던 디

바이스가 수신 디바이스로부터 더 빨리 피드백을 디코딩하는 것을 가능하게 한다.

[0091] 부가적으로, 4-좁은-심볼 TTI 시나리오 (806) 에 대해 나타낸 바와 같이, 데이터 TTI 의 기간은 프로세싱 및 ACK 시간 간격에 매칭될 수도 있다. 따라서, 송신들 사이의 프로세싱을 위한 겹은 나타낸 바와 같이 단일 TTI 일 수도 있다.

[0092] 표 1 은 멀티-심볼 TTI 성능과 단일-심볼 TTI 성능 사이의 예시의 비교들을 도시한다.

표 1

| 예들                      | 1-좁은-<br>심볼<br>TTI | 2-좁은-<br>심볼<br>TTI | 1-넓은-<br>심볼<br>TTI | 4-좁은-<br>심볼<br>TTI | 1-더 넓은-<br>심볼<br>TTI |
|-------------------------|--------------------|--------------------|--------------------|--------------------|----------------------|
| TTI 당 심볼들의 수            | 1                  | 2                  | 1                  | 4                  | 1                    |
| 서브캐리어 스페이싱<br>(kHz)     | 36                 | 36                 | 18                 | 36                 | 9                    |
| TTI 지속기간 (μs)           | 31.25              | 62.50              | 62.50              | 125.00             | 125.00               |
| HARQ RTT (μs)           | 125.00             | 187.50             | 250.00             | 250.00             | 500.00               |
| 파일럿/제어 오버헤드             | 0.250              | 0.125              | 0.125              | 0.063              | 0.063                |
| UL ACK 지속기간 (μs)        | 31.25              | 93.75              | 62.50              | 156.25             | 125.00               |
| CP 지속기간 (μs)            | 3.47               | 3.47               | 6.94               | 3.47               | 13.89                |
| ms 유닛 당 MiCr<br>TTI들의 수 | 32                 | 16                 | 16                 | 8                  | 8                    |

[0093]

[0094] 1-좁은-심볼 TTI 를 통한 멀티-좁은-심볼 TTI 의 이점들은 다음 중 하나 이상을 포함할 수 있다. 제어/ACK 기간은 데이터 TTI 기간에 매칭될 수도 있다: 서브-선형 RTT 는 4-심볼 (예를 들어, 125 μs) 로부터 8-심볼 (예를 들어, 250 μs) 까지 증가된다. 파일럿 오버헤드 및/또는 제어 오버헤드에서 감소가 있을 수도 있다.

예를 들어, 1-좁은-심볼 TTI 로부터 4-좁은-심볼 TTI 까지, 오버헤드는 25% 내지 6% 까지 변화할 수도 있다.

UL 피드백 TTI 에서 이득이 있을 수도 있다. 예를 들어, 1-좁은-심볼 TTI 로부터 4-좁은-심볼 TTI 까지, UL 송신 시간은 1-좁은-심볼에서 5-좁은-심볼까지 증가할 수도 있다 (도 8 참조). MiCr 트래픽 모니터링 및/또는 MiCr 간섭 모니터링에 대해, 모니터링 빈도 (간격) 에서의 감소가 있을 수도 있다. 예를 들어, 1-좁은-심볼 TTI 에서 4-좁은-심볼 TTI 까지, MiCr 트래픽 모니터링의 주기성 (TTI 당 한번) 은 ms 당 32 회에서 ms 당 8 회까지 변화할 수도 있다.

[0095] (도 7 로부터) 1-넓은-심볼 TTI 를 통한 멀티-좁은-심볼 TTI 의 이점들은 다음 중 하나 이상을 포함할 수 있다.

좁은 제어 및/또는 ACK 의 사용으로 인해 RTT (동일한 TTI 를 가짐) 의 감소가 있을 수도 있다. 더 긴 시간 기간을 통한 파일럿 및 제어의 분할 상황에 기인하여 UL 제어 채널 용량 이득 및/또는 전력 이득이 있을 수도 있다.

[0096] 도 9 는 멀티-좁은-심볼 TTI E2E 레이턴시 대 HARQ 송신들의 수의 그래프 (900) 를 도시한다. 제 1 곡선 (902) 은 1-좁은-심볼 TTI 에 대응한다. 제 2 곡선 (904) 은 2-좁은-심볼 TTI 에 대응한다. 제 3 곡선 (906) 은 4-좁은-심볼 TTI 에 대응한다. 제 4 곡선 (908) 은 1-넓은-심볼 TTI 에 대응한다. 제 5 곡선 (910) 은 1-더 넓은-심볼 TTI (예를 들어, 1-넓은-심볼 TTI 의 폭의 2 배) 에 대응한다.

[0097] 단일-심볼에 대해,  $RTT = 4 \text{ TTI들}$  그리고 스케줄링 + 마지막 TTI = 2 TTI들. 레이턴시 =  $4(\text{num\_HARQ\_Tx} - 1) \text{ TTI} + 2 \text{ TTI들}$ .

[0098] 2-좁은-심볼에 대해,  $RTT = 3 \text{ TTI들}$  그리고 스케줄링 + 마지막 TTI = 2 TTI들. 레이턴시 =  $3(\text{num\_HARQ\_Tx} - 1) \text{ TTI} + 2 \text{ TTI들}$ .

[0099] 4-좁은-심볼에 대해,  $RTT = 2 \text{ TTI들}$  그리고 스케줄링 + 마지막 TTI = 2 TTI들. 레이턴시 =  $2(\text{num\_HARQ\_Tx} - 1) \text{ TTI} + 2 \text{ TTI들}$ .

[0100] 따라서, 4 TTI들 대신 멀티-심볼  $RTT = 2$  또는 3 TTI들. 따라서, 멀티-좁은-심볼의 사용은 많은 HARQ 송신들로 더 효율적이다. 도 9 에 나타낸 바와 같이, 멀티-좁은-심볼 TTI 는 넓은 심볼 TTI들보다 더 양호한 기울기를 갖는다.

[0101] 이제 도 10 및 도 11 을 참조하면, TTI 의 추가적인 단축 (타이트해짐) 은 채널 상태 피드백 (CSF) 및/또는 타

이밍 어드밴스의 사용을 통해 가능할 수도 있다.

- [0102] 도 10 은 스케일러블 멀티-홉-심볼 TTI 타임라인들의 예들을 도시한다. 1-홉-심볼 TTI 시나리오 (1002) 는 타이밍 어드밴스의 사용을 통해 타이트해짐을 채용하고, 2-홉-심볼 TTI 시나리오 (1004) 는 타이밍 어드밴스의 사용을 통해 타이트해짐을 채용하며, 4-홉-심볼 TTI 시나리오 (1006) 는 채널 상태 피드백 (CSF) 의 사용을 통해 타이트해짐을 채용한다.
- [0103] 1-홉-심볼 TTI 시나리오 (1002) 및 2-홉-심볼 TTI 시나리오 (1004) 에 대해 나타난 바와 같이, 파일럿 및 ACK 채널 RTT 는 파일럿 및 ACK 의 송신의 타이밍을 어드밴싱하는 것에 의해 타이트해진다. 일부 구현들에서, 파일럿 및 ACK 는 동일한 심볼 기간 동안 (예를 들어, 상이한 주파수 대역들을 통해) 전송될 수도 있다. (예를 들어, 비간섭성 수신기들을 채용하는) 일부 구현들에서 여기에 파일럿은 채용될지 않을 수도 있다.
- [0104] 1-홉-심볼 TTI 시나리오 (1002) 는 스케줄링 지연 (1008) 을 위한 제 1 TTI, 제 1 송신 (1010) 을 위한 제 2 TTI, 제 1 갭 (1012) 을 위한 제 3 TTI, 제 2 갭 (1014) 을 위한 제 4 TTI, 및 제 2 TX (1016) 를 위한 제 5 TTI 를 포함한다. 따라서 1-홉-심볼 TTI 시나리오 (1002) 는 도 8 의 1-홉-심볼 TTI 시나리오 (802) 에서 사용된 3 개의 프로세싱 갭 기간들과 비교하여 2 개의 갭 프로세싱 기간들을 사용한다.
- [0105] 부가적으로, 파일럿 및 ACK (1018) 는 도 8 의 1-홉-심볼 TTI 시나리오 (802)(여기서 제 2 갭 동안 파일럿 및 ACK 가 시작함) 과 비교하여 시간에 맞춰 (제 1 갭 (1012) 동안 시작함) 어드밴스된다. 또한, 상대적으로 작은 갭들은 DL 및 UL 프로세싱에 대해 파일럿 및 ACK (1018) 의 각각의 측 상에 제공된다.
- [0106] 1-홉-심볼 TTI 시나리오 (1002) 에 대해, 1 RTT = 3 TTI, 최악의 경우 E2E 레이턴시 = 5 symbol 들. 따라서, 31.25  $\mu$ s 의 TTI 기간을 상정하면, 제 1 TX (1010) 의 시작 (1020) 으로부터 제 2 TX (1016) 의 시작 (1022) 까지의 3-심볼 TTI 는 93.75  $\mu$ s 이다. 부가적으로, 스케줄링 지연 (1008) 의 시작 (1024) 로부터 제 2 TX (1016) 의 종료 (1026) 까지의 최악의 경우 5-심볼 엔드-투-엔드 레이턴시는 156.25  $\mu$ s 이다. 상이한 구현들 및/또는 트래픽 시나리오는 상이한 TTI 기간들을 사용할 수도 있다.
- [0107] 2-홉-심볼 TTI 시나리오 (1004) 는 스케줄링 지연 (1028) 을 위한 제 1 TTI, 제 1 TX (1030) 를 위한 제 2 TTI, 갭 (1032) 을 위한 제 3 TTI, 및 제 2 TX (1034) 를 위한 제 4 TTI 를 포함한다. 따라서, 2-홉-심볼 TTI 시나리오 (1004) 는 도 8 의 2-홉-심볼 TTI 시나리오 (804) 에서 사용된 2 개의 프로세싱 갭 기간과 비교하여 하나의 갭 프로세싱 기간을 사용한다. 상대적으로 작은 갭들이 DL 및 UL 프로세싱에 대해 파일럿 및 ACK (1036) 의 각각의 측 상에 제공된다.
- [0108] 2-홉-심볼 TTI 시나리오 (1004) 에 대해, 1 RTT = 2 TTI 들, 최악의 경우 E2E 레이턴시 = 8 심볼 들. 따라서, 62.5  $\mu$ s 의 TTI 기간을 상정하면, 제 1 TX (1030) 의 시작 (1038) 으로부터 제 2 TX (1034) 의 시작 (1040) 까지의 4-심볼 RTT 는 125  $\mu$ s 이다. 부가적으로, 스케줄링 지연 (1028) 의 시작 (1042) 로부터 제 2 TX (1034) 의 종료 (1044) 까지의 최악의 경우 8-심볼 엔드-투-엔드 레이턴시는 250  $\mu$ s 이다. 상이한 구현들 및/또는 트래픽 시나리오들은 상이한 TTI 기간들을 사용할 수도 있다.
- [0109] 4-홉-심볼 TTI 시나리오 (1006) 는 스케줄링 지연 (1046) 을 위한 제 1 TTI, 제 1 TX (1048) 을 위한 제 2 TTI, 및 제 2 TX (1050) 을 위한 제 3 TTI 를 포함한다. 여기서, 갭 (812) 를 채용하는 도 8 의 4-홉-심볼 TTI 시나리오 (806) 과 대조적으로 제 1 송신에 재송신이 바로 후속할 수도 있다는 것을 알 수도 있다.
- [0110] 부가적으로, UL 피드백 (예를 들어, 파일럿 (1052), CSF (1054), 파일럿 (1056), 및 ACK (1058)) 은 도 8 의 4-홉-심볼 TTI 시나리오와 비교하여 시간에 맞춰 어드밴스된다. 예를 들어, 파일럿 (1052) 은 도 10 에서 제 1 TX (1048) 의 제 1 절반 동안 개시하는 한편, 파일럿 REP0 (816) 은 도 8 에서 제 1 TX (810) 의 중간에서 개시한다.
- [0111] 4-홉-심볼 TTI 시나리오 (1006) 에 대해, 1 RTT = 1 TTI, 최악의 경우 E2E 레이턴시 = 12 심볼 들. 125  $\mu$ s 의 TTI 기간을 상정하면, 제 1 TX (1048) 의 시작 (1060) 으로부터 제 2 TX (1050) 의 시작 (1062) 까지의 4-심볼 RTT 는 125  $\mu$ s 이다. 부가적으로, 스케줄링 지연 (1046) 의 시작 (1064) 으로부터 제 2 TX (1050) 의 종료 (1066) 까지의 최악의 경우 12-심볼 엔드-투-엔드 레이턴시는 375  $\mu$ s 이다. 상이한 구현들 및/또는 트래픽 시나리오들은 상이한 TTI 기간들을 사용할 수도 있다.
- [0112] 도 10 에 나타난 바와 같이, 4-홉-심볼 TTI 시나리오 (1006) 는 재송신이 있을지 여부를 제어하기 위해 ACK 대신 채널 상태 피드백 (CSF) 를 사용할 수도 있다. 예를 들어, 제 1 TX (1048) 동안, 수신 디바이스는 그 시점까지 수신된 데이터에 기초하여 채널 추정을 생성할 수도 있다. 이 채널 추정 정보 (예를 들어, CSF)

는 UL 상에서 송신될 수도 있다. 채널 추정 정보를 수신할 시, 송신 디바이스는 채널이 허용가능한지 여부를 결정할 수도 있다. 채널이 허용가능하지 않은 경우 (예를 들어, 채널 품질이 예상보다 더 열악함), 송신기는 열악한 채널 조건들로 인해 재송신이 필요할 것임이 상정될 수도 있기 때문에 데이터를 재송신할 것이다. 부가적으로, 결국, 수신 디바이스는 ACK (1058) 를 전송할 수도 있다 (예를 들어, 도 10 에 나타난 프로세싱의 종료에서). 이 예에서, ACK 재송신은 여분의 125  $\mu$ s 지연을 갖는다.

[0113] 도 11 은 통상 타임라인들 (예를 들어, 도 8 에 대응) 및 타이트한 타임라인 (예를 들어, 도 10 에 대응) 을 비교하는 멀티-좁은-심볼 TTI 레이턴시의 일 예를 도시한다. 제 1 곡선 (1102) 은 1-좁은-심볼 TTI (예를 들어, 도 8 에서와 같음) 에 대응한다. 제 2 곡선 (1104) 는 2-좁은-심볼 TTI (예를 들어, 도 8 에서와 같음) 에 대응한다. 제 3 곡선 (1106) 은 4-좁은-심볼 TTI (예를 들어, 도 8 에서와 같음) 에 대응한다. 제 4 곡선 (1108) 은 타이트해진 RTT 를 갖는 2-좁은-심볼 TTI (예를 들어, 도 10 에서와 같음) 에 대응한다. 제 5 곡선 (1110) 은 타이트해진 RTT 4-좁은-심볼 TTI (예를 들어, 도 10 에서와 같음) 에 대응한다. 나타낸 바와 같이, 주어진 수의 송신들에 대해, 멀티-좁은-심볼 TTI 시나리오들에 대해 레이턴시 비가 더 낮다.

[0114] 도 12 는 개시물의 일부 양태들에 따른 통신을 위한 프로세서 (1200) 를 도시한다. 프로세서 (1200) 는, 액세스 포인트, 액세스 단말기, 피어 디바이스, MiCr 디바이스, 또는 일부 다른 적절한 장치에 위치될 수도 있는, 프로세싱 회로 (예를 들어, 도 13 의 프로세싱 회로 (1310)) 내에서 발생할 수도 있다. 물론, 개시물의 범위 내의 다양한 양태들에서, 프로세서 (1200) 는 통신 동작들을 지원할 수 있는 임의의 적절한 장치에 의해 구현될 수도 있다.

[0115] 동작 블록 (1202) 에서, 제 1 디바이스는 통신될 데이터를 식별할 수도 있다. 예를 들어, UE 또는 eNB 는 미션 크리티컬 트래픽이 송신되거나 수신될 필요가 있음을 결정할 수도 있다.

[0116] 동작 블록 (1204) 에서, 제 1 디바이스는 데이터의 통신을 위해 스케일링된 TTI 를 선택할 수도 있다. 예를 들어, UE 또는 eNB 는 미션 임계 트래픽의 더 엄격한 레이턴시 요건들을 충족하기 위해 더 짧은 TTI 를 선출할 수도 있다.

[0117] 블록 (1206) 에서, 제 1 디바이스는 제 1 TTI 동안 데이터를 제 2 디바이스에 전송한다. 제 1 TTI 는 블록 (1204) 에 따라 스케일링될 수도 있다.

[0118] 블록 (1208) 에서, 데이터의 수신 시, 제 2 디바이스는 피드백 정보 (예를 들어, ACK, NACK, CSF 값 등) 을 생성하기 위해 데이터를 프로세싱한다. 도 7, 도 8, 및 도 10 과 함께 위에 논의된 바와 같이, 이러한 프로세싱은 제 1 TTI 동안 및/또는 제 1 TTI 에 바로 후속하는 제 2 TTI 동안 발생할 수도 있다. 제 2 TTI 는 블록 (1204) 에 따라 스케일링될 수도 있다.

[0119] 블록 (1210) 에서, 제 2 디바이스는 제 1 디바이스에 피드백 정보를 전송한다. 도 7, 도 8, 및 도 10 과 함께 위에 논의된 바와 같이, 제 2 디바이스는 제 1 TTI 및/또는 제 2 TTI 동안 피드백 정보를 송신할 수도 있다.

[0120] 블록 (1212) 에서, 제 1 디바이스는 데이터를 재송신할지 여부를 결정하기 위해 피드백 정보를 프로세싱한다. 도 7, 도 8, 및 도 10 과 함께 위에 논의된 바와 같이, 이러한 프로세싱은 제 1 TTI 및/또는 제 2 TTI 동안 발생할 수도 있다.

#### [0121] 예시의 장치

[0122] 도 13 은 개시물의 하나 이상의 양태들에 따라 통신을 지원하도록 구성된 장치 (1300) 의 일 예의 하드웨어 구현의 블록 다이어그램을 도시한다. 예를 들어, 장치 (1300) 은 액세스 단말기, 액세스 포인트, 또는 일부 다른 타입의 디바이스를 구체화할 수 있다. 다양한 구현들에서, 장치 (1300) 는 모바일 폰, 스마트 폰, 태블릿, 포터블 컴퓨터, 서버, 개인용 컴퓨터, 센서, 어플라이언스, 자동차, 및 또는 회로부를 갖는 임의의 다른 전자 디바이스일 수 있다.

[0123] 장치 (1300) 는 통신 인터페이스 (예를 들어, 적어도 하나의 트랜시버)(1302), 저장 매체 (1304), 사용자 인터페이스 (1306), 메모리 디바이스 (예를 들어, 메모리 회로)(1308), 및 프로세싱 회로 (예를 들어, 적어도 하나의 프로세서)(1310) 을 포함한다. 다양한 구현들에서, 사용자 인터페이스 (1306) 는, 키패드, 디스플레이, 스피커, 마이크로폰, 터치스크린 디스플레이, 사용자로부터 입력을 수신하거나 사용자에게 출력을 전송하기 위한 일부 다른 회로부 중 하나 이상을 포함할 수도 있다.

[0124] 이들 컴포넌트들은 도 15 에서 접속 라인들에 의해 일반적으로 표현된, 시그널링 버스 또는 다른 적합한 컴포넌트를 통해 서로와 전기 통신하도록 커플링 및/또는 배치될 수 있다. 시그널링 버스는 프로세싱 회로 (1310)

및 전체 설계 제약들의 특정 애플리케이션들에 따라 임의의 수의 상호접속하는 버스들 및 브리지들을 포함할 수도 있다. 시그널링 버스는, 통신 인터페이스 (1302), 저장 매체 (1304), 사용자 인터페이스 (1306), 및 메모리 디바이스 (1308) 가 프로세싱 회로 (1310) 에 커플링되고/되거나 프로세싱 회로와 전기 통신하도록 다양한 회로들을 함께 연결한다. 시그널링 버스는 또한, 다른 회로들 (미도시), 예컨대 타이밍 소스들, 주변장치들, 전압 조절기들, 및 전력 관리 회로들을 링크할 수도 있으며, 이는 당해 기술에 잘 알려져 있어 추가로 설명되지 않을 것이다.

[0125] 통신 인터페이스 (1302) 는 송신 매체를 통해 다른 장치들과 통신하기 위한 수단을 제공한다. 일부 구현들에서, 통신 인터페이스 (1302) 는 네트워크 내의 하나 이상의 통신 디바이스들에 대하여 양-방향으로 정보의 통신을 용이하게 하도록 적응된 회로부 및/또는 프로그래밍을 포함한다. 일부 구현들에서, 통신 인터페이스 (1302) 는 장치 (1300) 의 무선 통신을 용이하게 하도록 적응된다. 이들 구현들에서, 통신 인터페이스 (1302) 는 무선 통신 시스템 내의 무선 통신을 위해 도 13 에 나타낸 바와 같이 하나 이상의 안테나들 (1312) 에 커플링될 수도 있다. 통신 인터페이스 (1302) 는 하나 이상의 독립형 수신기들 및/또는 송신기들, 뿐만 아니라 하나 이상의 트랜시버들과 함께 구성될 수 있다. 예시된 예에서, 통신 인터페이스 (1302) 는 송신기 (1314) 및 수신기 (1316) 를 포함한다. 통신 인터페이스 (1302) 는 수신하는 수단 및/또는 송신하는 수단의 하나의 예로서 작용한다.

[0126] 메모리 디바이스 (1308) 는 하나 이상의 메모리 디바이스들을 나타낼 수도 있다. 나타낸 바와 같이, 메모리 디바이스 (1308) 는 장치 (1300) 에 의해 사용된 다른 정보와 함께 TTI 및 HARQ 정보 (1318) 를 보유할 수도 있다. 일부 구현들에서, 메모리 디바이스 (1308) 및 저장 매체 (1304) 는 공통 메모리 컴포넌트로서 구현된다. 메모리 디바이스 (1308) 는 또한, 프로세싱 회로 (1310) 또는 장치 (1300) 의 일부 다른 컴포넌트에 의해 조작되는 데이터를 저장하기 위해 사용될 수도 있다.

[0127] 저장 매체 (1304) 는 프로그래밍, 예컨대, 프로세서 실행가능 코드 또는 명령들 (예를 들어, 소프트웨어, 펌웨어), 전자 데이터, 데이터베이스들, 또는 다른 디지털 정보를 저장하기 위한 하나 이상의 컴퓨터 판독가능, 머신 판독가능, 및/또는 프로세서 판독가능 디바이스들을 나타낼 수도 있다. 저장 매체 (1304) 는 또한, 프로그래밍을 실행하는 경우 프로세싱 회로 (1310) 에 의해 조작되는 데이터를 저장하는데 사용될 수도 있다. 저장 매체 (1304) 는, 휴대용 또는 고정 저장 디바이스들, 광학 저장 디바이스들, 및 프로그래밍을 저장, 포함, 또는 반송할 수 있는 다양한 다른 매체들을 포함하여, 범용 또는 특수 목적용 프로세서에 의해 액세스될 수 있는 임의의 이용가능한 매체일 수도 있다.

[0128] 비제한적인 예로서, 저장 매체 (1304) 는 자기 저장 디바이스 (예를 들어, 하드 디스크, 플로피 디스크, 자기 스트립), 광학 디스크 (예를 들어, 콤팩트 디스크 (CD) 또는 디지털 다기능 디스크 (DVD)), 스마트 카드, 플래시 메모리 디바이스 (예를 들어, 카드, 스틱, 또는 키 드라이브), 랜덤 액세스 메모리 (RAM), 판독 전용 메모리 (ROM), 프로그래머블 ROM (PROM), 소거가능 PROM (EPROM), 전기적으로 소거가능 PROM (EEPROM), 레지스터, 탈착가능 디스크, 및 컴퓨터에 의해 액세스 및 판독될 수도 있는 소프트웨어 및/또는 명령들을 저장하기 위한 임의의 다른 적합한 매체를 포함할 수도 있다. 저장 매체 (1304) 는 제조품 (예를 들어, 컴퓨터 프로그램 제품) 에서 구현될 수도 있다. 예로써, 컴퓨터 프로그램 제품은 패키징 재료들 내의 컴퓨터 판독가능 매체를 포함할 수도 있다. 위의 관점에서, 일부 구현들에서, 저장 매체 (1304) 는 비-일시적 (예를 들어, 유형의) 저장 매체일 수도 있다.

[0129] 저장 매체 (1304) 는, 프로세싱 회로 (1310) 가 저장 매체 (1304) 로부터 정보를 판독하고, 저장 매체에 정보를 기입할 수 있도록 프로세싱 회로 (1310) 에 커플링될 수도 있다. 즉, 적어도 하나의 저장 매체가 프로세싱 회로 (1310) 에 통합되는 예들 및/또는 적어도 하나의 저장 매체가 프로세싱 회로 (1310) 로부터 별개인 (예를 들어, 장치 (1300) 에 상주하는, 장치 (1300) 의 외부에 있는, 다수의 엔티티들에 걸쳐 분산된) 예들을 포함하여, 저장 매체 (1304) 가 적어도 프로세싱 회로 (1302) 에 의해 액세스가능하도록 저장 매체 (1304) 가 프로세싱 회로 (1302) 에 커플링될 수 있다.

[0130] 저장 매체 (1304) 에 저장된 프로그래밍은, 프로세싱 회로 (1310) 에 의해 실행되는 경우, 프로세싱 회로 (1310) 로 하여금, 본원에 설명된 다양한 기능들 및/또는 프로세스 동작들 중 하나 이상을 수행하게 한다. 예를 들어, 저장 매체 (1304) 는 프로세싱 회로 (1310) 의 하나 이상의 하드웨어 블록들에서 동작들을 조절하기 위해, 뿐만 아니라 그들 각각의 통신 프로토콜들을 이용하는 무선 통신을 위한 통신 인터페이스 (1302) 를 이용하도록 구성된 동작들을 포함할 수도 있다.

[0131] 프로세싱 회로 (1310) 는 일반적으로, 저장 매체 (1304) 상에 저장된 이러한 프로그래밍의 실행을 포함하는, 프

로세싱을 위해 적응된다. 본원에 사용된 바와 같이, 용어들 "코드" 또는 "프로그래밍" 이 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 하드웨어 설명 언어, 또는 달리 지칭되든 아니든, 명령들, 명령 세트들, 데이터, 코드, 코드 세그먼트들, 프로그램 코드, 프로그램들, 프로그래밍, 하위프로그램들, 소프트웨어 모듈들, 애플리케이션들, 소프트웨어 애플리케이션들, 소프트웨어 패키지들, 루틴들, 하위루틴들, 오브젝트들, 실행가능물들, 실행의 스레드들, 절차들, 기능들 등을 제한 없이 포함하도록 광범위하게 해석될 것이다.

[0132] 프로세싱 회로 (1310) 는 데이터를 획득, 프로세싱, 및/또는 전송하고, 데이터 액세스 및 저장을 제어하고, 커맨드들을 발행하며, 다른 원하는 동작들을 제어하도록 배열된다. 프로세싱 회로 (1310) 는 적어도 하나의 예에서 적합한 매체에 의해 제공된 원하는 프로그래밍을 구현하도록 구성된 회로부를 포함할 수도 있다. 예를 들어, 프로세싱 회로 (1310) 는 하나 이상의 프로세서들, 하나 이상의 제어기들, 및/또는 실행가능한 프로그래밍을 실행하도록 구성된 다른 구조물로서 구현될 수도 있다. 프로세싱 회로 (1310) 의 예들은, 범용 프로세서, 디지털 신호 프로세서 (DSP), 주문형 집적 회로 (ASIC), 필드 프로그래머블 게이트 어레이 (FPGA) 또는 다른 프로그래머블 로직 컴포넌트, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 또는 본원에 설명된 기능들을 수행하도록 설계된 이들의 임의의 조합을 포함할 수도 있다. 범용 프로세서는 마이크로프로세서, 뿐만 아니라 임의의 종래의 프로세서, 제어기, 마이크로제어기, 또는 상태 머신을 포함할 수도 있다. 프로세싱 회로 (1310) 는 또한, 컴퓨팅 컴포넌트들의 조합, 예컨대, DSP 와 마이크로 프로세서의 조합, 다수의 마이크로프로세서들, DSP 코어와 연관되는 하나 이상의 마이크로프로세서들, ASIC 와 마이크로프로세서, 또는 임의의 다른 수의 다양한 구성들로서 구현될 수도 있다. 프로세싱 회로 (1310) 의 이들 예들은 예시적인 것이며 본 개시물의 범위 내에서 다른 적합한 구성들이 또한 고려된다.

[0133] 본 개시물의 하나 이상의 양태들에 따르면, 프로세싱 회로 (1310) 는 본원에 설명된 장치들 중 어느 하나 또는 전부에 대한 특성들, 프로세스들, 기능들, 동작들 및/또는 루틴들 중 어느 하나 또는 전부를 수행하도록 적응될 수도 있다. 예를 들어, 프로세싱 회로 (1310) 는 도 1 내지 도 12 및 도 13 내지 도 19 에 대하여 설명된 단계들, 기능들, 및/또는 프로세스들 중 어느 하나를 수행하도록 구성될 수도 있다. 본원에서 사용된 바와 같이, 프로세싱 회로 (1310) 와 관련한 용어 "적응된 (adapted)" 은, 본원에 설명된 다양한 특성들에 따른 특정 프로세스, 기능, 동작, 및/또는 루틴을 수행하도록 구성, 이용, 구현, 및/또는 프로그래밍된 것 중 하나 이상인 프로세싱 회로 (1310) 를 지칭할 수도 있다.

[0134] 프로세싱 회로 (1310) 는 도 1 내지 도 12 및 도 13 내지 도 19 와 함께 기재된 동작들 중 어느 하나를 수행하는 수단 (예를 들어, 구조) 로서 작용하는 주문형 집적 회로 (ASIC) 와 같은, 특수화된 프로세서일 수도 있다. 프로세싱 회로 (1310) 는 수신하는 수단, 트래픽을 제어할지 여부를 결정하는 수단, 트래픽을 제어하는 수단, 클래스를 식별하는 수단, 표시가 상이한지 여부를 결정하는 수단, 트래픽 라우팅 정책의 평가를 트리거하는 수단, 또는 표시를 전송하는 수단의 일 예로서 작용한다. 프로세싱 회로 (1310) 는 또한 수신 및/또는 송신하는 수단의 일 예로서 작용한다.

[0135] 장치 (1300) 의 적어도 일 예에 따라, 프로세싱 회로 (1310) 는 데이터를 통신하기 위한 회로/모듈 (1320), 피드백 정보를 통신하기 위한 회로/모듈 (1322), 데이터를 프로세싱하기 위한 회로/모듈 (1324), 피드백 정보를 프로세싱하기 위한 회로/모듈 (1326), 트래픽이 송신될 것을 결정하기 위한 회로/모듈 (1328), 스케일링된 TTI 를 선택하기 위한 회로/모듈 (1330), 또는 TTI 의 길이를 선택하기 위한 회로/모듈 (1332) 의 하나 이상을 포함할 수도 있다.

[0136] 통신하기 위한 회로/모듈 (1320) 은, 예를 들어 데이터를 전송 및/또는 수신하는 것에 관련한 여러 기능들을 수행하도록 적응된 회로부 및/또는 프로그래밍 (예를 들어, 저장 매체 (1304) 에 저장된 통신하기 위한 코드 (1334)) 을 포함할 수도 있다. 일부 구현들에서, 데이터는 복수의 심볼 시간 기간들을 포함하는 제 1 송신 시간 간격 (TTI) 동안 통신된다. 이 경우, 통신하기 위한 회로/모듈 (1320) 은 제 1 TTI 를 식별하고 그 TTI 동안 데이터의 수신 또는 데이터의 전송을 개시할 수도 있다. 일부 구현들에서, 통신 인터페이스 (1302) 는 데이터를 통신하기 위한 회로/모듈 (1320) 및/또는 통신하기 위한 코드 (1334) 를 포함한다.

[0137] 일부 시나리오들에서, 통신하는 것은 데이터를 송신한 디바이스로부터 직접 데이터를 수신하거나 또는 장치 (1300) 의 컴포넌트 (예를 들어, 수신기 (1316), 메모리 디바이스 (1308), 또는 일부 다른 컴포넌트) 로부터 데이터를 수신하는 통신하기 위한 회로/모듈 (1320) 을 수반한다. 이 경우에서, 통신하기 위한 회로/모듈 (1320) 은 수신된 데이터를 프로세싱 (예를 들어, 디코딩) 할 수도 있다. 통신하기 위한 회로/모듈 (1320) 은 그 후, 수신된 데이터를 장치 (1300) 의 컴포넌트 (예를 들어, 메모리 디바이스 (1308), 데이터를 프로세싱하기 위한 회로/모듈 (1324), 또는 일부 다른 컴포넌트) 로 출력한다.

- [0138] 일부 시나리오들에서, 통신하는 것은 다른 디바이스로의 송신을 위한 장치 (1300) 의 다른 컴포넌트 (예를 들어, 송신기 (1314)) 로 데이터를 전송하거나 또는 (예를 들어, 통신하기 위한 회로/모듈 (1320) 이 송신기를 포함하면) 궁극적인 목적지로 직접 데이터를 전송하는 것을 수반한다. 이 경우에서, 통신하기 위한 회로/모듈 (1320) 은 처음에, (예를 들어, 메모리 디바이스 (1308), 데이터가 통신될 것임을 결정하기 위한 회로/모듈 (1328), 또는 일부 다른 컴포넌트로부터) 통신될 데이터를 획득한다. 데이터를 통신하기 위한 회로/모듈 (1320) 은 송신될 데이터를 프로세싱 (예를 들어, 인코딩) 할 수도 있다. 데이터를 통신하기 위한 회로/모듈 (1320) 은 그 후, 데이터로 하여금 송신되게 한다. 예를 들어, 통신하기 위한 회로/모듈 (1320) 은 데이터를 직접적으로 송신하거나 또는 후속의 무선 주파수 (RF) 송신을 위해 송신기 (1314) 로 이 데이터를 패스할 수 있다.
- [0139] 피드백 정보 (1322) 를 통신하기 위한 회로/모듈 (1322) 은 예를 들어, 피드백 정보를 전송하는 것 및/또는 수신하는 것에 관한 몇몇 기능들을 수행하도록 적응된 회로부 및/또는 프로그래밍 (예를 들어, 저장 매체 (1304) 상에 저장된 피드백 정보를 통신하기 위한 코드 (1336)) 을 포함할 수도 있다. 일부 구현들에서, 피드백 정보는 데이터를 통신하기 위한 회로/모듈 (1320) 에 의해 통신 (예를 들어, 수신 또는 전송) 되는 데이터에 기초한다. 일부 시나리오들에서, 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 제 1 TTI 동안 피드백 정보를 통신할 수도 있다. 이 경우, 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 제 1 TTI 를 식별하고 그 TTI 동안 피드백 정보의 전송 또는 피드백 정보의 수신을 개시할 수도 있다. 일부 시나리오들에서, 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 복수의 심볼 시간 기간들을 포함하고 제 1 TTI 에 연속하여 후속하는 제 2 TTI 동안 피드백 정보를 통신할 수도 있다. 이 경우, 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 제 2 TTI 를 식별하고 그 TTI 동안 피드백 정보의 전송 또는 피드백 정보의 수신을 개시할 수도 있다. 일부 구현들에서, 통신 인터페이스 (1302) 는 피드백 정보를 통신하기 위한 회로/모듈 (1322) 및/또는 피드백 정보를 통신하기 위한 코드 (1336) 를 포함한다.
- [0140] 일부 시나리오들에서, 통신하는 것은 피드백 정보를 송신했던 장치로부터 직접 피드백 정보를 수신하거나 장치 (1300) 의 컴포넌트 (예를 들어, 수신기 (1316), 메모리 디바이스 (1308), 또는 일부 다른 컴포넌트) 로부터 피드백 정보를 수신하는 피드백 정보를 통신하기 위한 회로/모듈 (1322) 를 수반한다. 이 경우, 피드백 정보 (1322) 를 통신하기 위한 회로/모듈은 수신된 피드백 정보를 프로세싱 (예를 들어, 디코딩) 할 수도 있다. 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 그 후 수신된 피드백 정보를 장치 (1300) 의 컴포넌트 (예를 들어, 메모리 디바이스 (1308), 피드백 정보를 프로세싱하기 위한 회로/모듈 (1326), 또는 일부 다른 컴포넌트) 에 출력한다.
- [0141] 일부 시나리오들에서, 통신하는 것은 또 다른 디바이스로의 송신을 위해 장치 (1300) 의 또 다른 컴포넌트 (예를 들어, 송신기 (1314)) 에 피드백 정보를 전송하는 것 또는 최종 목적지에 피드백 정보를 직접 전송하는 것을 수반한다 (예를 들어, 피드백 정보를 통신하기 위한 회로/모듈 (1322) 이 송신기를 포함하는 경우). 이 경우, 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 통신될 피드백 정보를 초기에 획득한다 (예를 들어, 메모리 디바이스 (1308), 데이터를 프로세싱하기 위한 회로/모듈 (1324), 또는 일부 다른 컴포넌트). 피드백 정보 (1322) 를 통신하기 위한 회로/모듈 (1322) 은 통신될 피드백 정보를 프로세싱 (예를 들어, 인코딩) 할 수도 있다. 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 그 후 피드백 정보가 통신되게 한다. 예를 들어, 피드백 정보를 통신하기 위한 회로/모듈 (1322) 은 후속 무선 주파수 (RF) 송신을 위해 송신기에 피드백 정보를 직접 송신하거나 피드백 정보를 패스할 수 있다.
- [0142] 데이터를 프로세싱하기 위한 회로/모듈 (1324) 은, 예를 들어 피드백 정보를 생성하기 위해 데이터를 프로세싱하는 것에 관한 몇몇 기능들을 수행하도록 적응된 회로부 및/또는 프로그래밍 (예를 들어, 저장 매체 (1304) 상에 저장된 데이터를 프로세싱 하기 위한 코드 (1338)) 을 포함할 수도 있다. 일부 시나리오들에서, 데이터의 적어도 일부는 피드백 정보를 생성하기 위해 제 2 TTI 동안 프로세싱될 수도 있다. 일부 시나리오들에서, 데이터의 적어도 일부 (예를 들어, 또 다FMS 부분) 은 피드백 정보를 생성하기 위해 제 1 TTI 동안 프로세싱될 수도 있다. 일부 시나리오들에서, 데이터는 그 데이터에 기초하여 채널 상태 피드백 정보를 생성하기 위해 프로세싱된다.
- [0143] 일부 시점에서, 데이터를 프로세싱하기 위한 회로/모듈 (1324) 은 프로세싱될 데이터를 획득한다. 예를 들어, 데이터 (1324) 를 프로세싱하기 위한 회로/모듈은 장치 (1300) 의 컴포넌트로부터 (예를 들어, 데이터를 통신하기 위한 회로/모듈 (1320), 메모리 디바이스 (1308), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트로부터) 이 정보를 획득할 수도 있다. 데이터를 프로세싱하기 위한 회로/모듈 (1324) 은 그 후 피드백 정보 (예를 들어, 긍정 확인응답, 부정 확인응답, 에러 레이트 등) 을 생성하기 위해 데이터를 프로세싱 (예를 들어,

HARQ 프로세스를 수행, 에러 체크를 수행 등) 한다. 데이터를 프로세싱하기 위한 회로/모듈 (1324) 은 그 후 장치 (1100) 의 컴포넌트 (예를 들어, 피드백 정보를 통신하기 위한 회로/모듈 (1322), 메모리 디바이스 (1308), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트) 에 피드백 정보를 전송할 수도 있다.

[0144] 피드백 정보를 프로세싱하기 위한 회로/모듈 (1326) 은, 예를 들어 데이터가 송신될 필요가 있는지 여부를 결정하기 위해 피드백 정보를 프로세싱하는 것에 관한 몇몇 기능들을 수행하도록 적응된 회로부 및/또는 프로그래밍 (예를 들어, 저장 매체 (1304) 상에 저장된 피드백 정보를 프로세싱하기 위한 코드 (1340)) 을 포함할 수도 있다. 일부 시나리오들에서, 피드백 정보의 적어도 일부는 데이터를 재송신할지 여부를 결정하기 위해 제 2 TTI 동안 프로세싱될 수도 있다. 일부 시나리오들에서, 피드백 정보의 적어도 일부 (예를 들어, 또 다른 부분) 은 데이터를 재송신할지 여부를 결정하기 위해 제 1 TTI 동안 프로세싱될 수도 있다. 일부 시나리오들에서, 채널 상태 피드백 정보는 데이터를 재송신할지 여부를 결정하기 위해 프로세싱된다.

[0145] 일부 시점에서, 피드백 정보를 프로세싱하기 위한 회로/모듈 (1326) 은 프로세싱될 피드백 정보를 획득한다. 예를 들어, 장치 (1300) 의 컴포넌트로부터 (예를 들어, 피드백 정보를 통신하기 위한 회로/모듈 (1322), 메모리 디바이스 (1308), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트로부터) 이 피드백 정보를 획득할 수도 있다. 피드백 정보를 프로세싱하기 위한 회로/모듈 (1326) 은 그 후 또 다른 장치에 의해 데이터가 성공적으로 수신되었는지 여부를 결정하기 위해 피드백 정보를 프로세싱 (예를 들어, 성공을 나타내는 제 1 값 및 실패를 나타내는 제 2 값과 수신된 값을 비교) 한다. 피드백 정보를 프로세싱하기 위한 회로/모듈 (1326) 은 그 후 장치 (1100) 의 컴포넌트 (예를 들어, 트래픽이 통신될 것을 결정하기 위한 회로/모듈 (1328), 메모리 디바이스 (1308), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트) 에 프로세싱의 결과 (예를 들어, 데이터가 송신될 필요가 있는지 여부) 의 표시를 전송할 수도 있다.

[0146] 트래픽이 통신될 것을 결정하기 위한 회로/모듈 (1328) 은, 예를 들어 트래픽 (예를 들어, 제 1 트래픽) 이 전송될지 또는 수신될지를 결정하는 것에 관한 몇몇 기능들을 수행하도록 적응된 회로부 및/또는 프로그래밍 (예를 들어, 저장 매체 (1304) 상에 저장된 트래픽이 송신될지를 결정하기 위한 코드 (1342)) 를 포함할 수도 있다. 일부 시나리오들에서, 제 1 트래픽은 현재 통신되고 있는 제 2 트래픽과 연관된 제 2 레이턴시 기간과 상이한 제 1 레이턴시 기간과 연관된다.

[0147] 일부 시점에서, 트래픽이 통신될 것을 결정하기 위한 회로/모듈 (1328) 은 데이터가 전송될 필요가 있거나 수신될 것으로 예상되는 표시를 (예를 들어, 어느 TTI들이 송신 또는 수신을 위해 사용되는지를 표시하는 스케줄에 기초하여, 버퍼 스테이터스에 기초하여 등) 획득할 수도 있다. 트래픽이 통신될 것을 결정하기 위한 회로/모듈 (1328) 은, 예를 들어 데이터 (1320) 을 통신하기 위한 회로/모듈 (1320), 메모리 디바이스 (1308), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트로부터 이 표시를 획득할 수도 있다. 트래픽이 통신될 것을 결정하기 위한 회로/모듈 (1328) 은 그 후 장치의 컴포넌트 (1300) 에 (예를 들어, 메모리 디바이스 (1308), 스케일링된 TTI 를 선택하기 위한 회로/모듈 (1330), 또는 일부 다른 컴포넌트) 에 트래픽이 통신될지 여부의 대응 결정의 표시를 출력한다.

[0148] 스케일링된 TTI 를 선택하기 위한 회로/모듈 (1330) 은, 예를 들어 트래픽을 통신하기 위해 스케일링된 TTI 를 선택하는 것에 관한 몇몇 기능들을 수행하도록 적응된 회로부 및/또는 프로그래밍 (예를 들어, 저장 매체 (1304) 상에 저장된 스케일링된 TTI 를 선택하기 위한 코드 (1344)) 를 포함할 수도 있다. 일부 시나리오들에서, 스케일링된 TTI 는 제 1 TTI 및/또는 제 2 TTI 에 대한 복수의 심볼 기간들을 특징하고, 스케일링된 TTI 는 제 2 TTI 동안 하이브리드 자동 반복 요청 (HARQ) 통신과 연관된다. 일부 시나리오들에서, 스케일링된 TTI 는 또한 복수의 TTI들을 통해 확산되고 있는 HARQ 통신을 위한 제 1 시간 기간과 연관된다.

[0149] 일부 구현들에서, 스케일링된 TTI 를 선택하기 위한 회로/모듈 (1330) 은 통신될 트래픽의 타입에 기초하여 TTI 길이를 선택한다. 예를 들어, TTI 는 미션 크리티컬 트래픽과 공칭 트래픽 사이의 스위치를 수용하도록 스케일링 업될 수도 있다. 이를 위해서, 스케일링된 TTI 를 선택하기 위한 회로/모듈 (1330) 은 통신될 트래픽의 표시를 (예를 들어, 메모리 디바이스 (1308), 트래픽이 통신될 것을 결정하기 위한 회로/모듈 (1328), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트로부터) 획득할 수도 있다. 스케일링된 TTI 를 선택하기 위한 회로/모듈 (1330) 은 그 후 장치 (1300) 의 컴포넌트 (예를 들어, 메모리 디바이스 (1308), 데이터를 통신하기 위한 회로/모듈 (1320), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트) 에 선택의 표시를 출력할 수도 있다.

[0150] TTI 의 길이를 선택하기 위한 회로/모듈 (1332) 은, 예를 들어 프로세싱 및 확인응답 시간 간격을 매칭하기 위해 TTI 길이 (예를 들어, 제 1 TTI 및 제 2 TTI 에 대해) 를 선택하는 것에 관한 몇몇 기능들을 수행하도록 적

응된 회로부 및/또는 프로그래밍 (예를 들어, 저장 매체 (1304) 상에 저장된 TTI 의 길이를 선택하기 위한 코드 (1346)) 를 포함할 수도 있다. 이를 위해서, TTI 의 길이를 선택하기 위한 회로/모듈 (1332) 은 프로세싱 및 확인응답 시간 간격의 표시를 (예를 들어, 메모리 디바이스 (1308), 데이터를 통신하기 위한 회로/모듈 (1320), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트) 를 획득한다. TTI 의 길이를 선택하기 위한 회로/모듈 (1332) 은 그 후 이러한 간격과 동일한 TTI 간격을 설정할 수도 있다. 부가적으로, TTI 의 길이를 선택하기 위한 회로/모듈 (1322) 은 장치 (1300) 의 컴포넌트 (예를 들어, 메모리 디바이스 (1308), 데이터를 통신하기 위한 회로/모듈 (1320), 통신 인터페이스 (1302), 또는 일부 다른 컴포넌트) 에 그 선택의 표시를 출력할 수도 있다.

[0151] 위에 언급된 바와 같이, 저장 매체 (1304) 에 의해 저장된 프로그래밍은, 프로세싱 회로 (1310) 에 의해 실행될 때, 프로세싱 회로 (1310) 로 하여금 본 명세서에 기재된 다양한 기능들 및/또는 프로세스 동작들 중 하나 이상을 수행하게 한다. 예를 들어, 프로그래밍은, 프로세싱 회로 (1310) 에 의해 실행될 때 프로세싱 회로 (1310) 로 하여금 도 1 내지 도 12 및 도 13 내지 도 19 에 관하여 본 명세서에 기재된 다양한 기능들, 단계들, 및/또는 프로세스들을 다양한 구현들로 수행하게 할 수도 있다. 도 13 에 나타난 바와 같이, 저장 매체 (1304) 는 데이터를 통신하기 위한 코드 (1334), 피드백 정보를 통신하기 위한 코드 (1336), 데이터를 프로세싱하기 위한 코드 (1338), 피드백 정보를 프로세싱하기 위한 코드 (1340), 트래픽이 통신될 것을 결정하기 위한 코드 (1342), 스케일링된 TTI 를 선택하기 위한 코드 (1344), 또는 TTI 의 길이를 선택하기 위한 코드 (1346) 중 하나 이상을 포함할 수도 있다.

#### [0152] 예시의 프로세스들

[0153] 도 14 는 개시물의 일부 양태들에 따른 통신하기 위한 프로세스 (1400) 를 도시한다. 프로세스 (1400) 는, 액세스 포인트, 액세스 단말기, 피어 디바이스, MiCr 디바이스, 또는 일부 다른 적절한 장치에 위치될 수도 있는, 프로세싱 회로 (예를 들어, 도 13 의 프로세싱 회로 (1310)) 내에서 발생할 수도 있다. 물론, 개시물의 범위 내의 다양한 양태들에서, 프로세스 (1400) 는 통신 동작들을 지원할 수 있는 임의의 적절한 장치에 의해 구현될 수도 있다.

[0154] 블록 (1402) 에서, 장치는 제 1 TTI 동안 데이터를 통신 (예를 들어, 전송 또는 수신) 한다. 제 1 TTI 는 복수의 심볼 시간 기간들을 포함한다. 따라서, 제 1 TTI 는 본 명세서에 교시된 바와 같은, 2-좁은-심볼 TTI, 4-좁은-심볼 TTI 등에 대응할 수도 있다. 예를 들어, 제 1 TTI 는 도 7 의 SYMB0 (730) 및 SYMB1 (732), 도 8 의 제 1 TX (810), 도 10 의 제 1 TX (1010), 도 10 의 제 1 TX (1030), 또는 도 10 의 제 1 TX (1048) 에 대응할 수도 있다. 일부 양태들에서, 파일럿 정보 및/또는 제어 정보는, 제 1 TTI 의 심볼 시간 기간들에서 적어도 부분적으로, 프론트 로딩될 수도 있다. 예를 들어, 제 1 심볼 시간 기간은 파일럿 정보 및 제어 정보를 포함할 수도 있다.

[0155] 일부 시나리오들에서, 프로세스 (1400) 는 데이터를 수신하는 장치에 의해 수행될 수도 있다. 따라서, 일부 양태들에서, 블록 (1402) 에서 데이터의 통신은 데이터를 수신하는 것을 수반할 수도 있다.

[0156] 일부 시나리오들에서, 프로세스 (1400) 는 데이터를 송신하는 장치에 의해 수행될 수도 있다. 따라서, 일부 양태들에서, 블록 (1402) 에서 데이터의 통신은 데이터를 송신하는 것을 수반할 수도 있다.

[0157] 일부 양태들에서, 데이터는 미션 크리티컬 트래픽을 포함할 수도 있다. 따라서, 제 1 TTI 는 본 명세서에 교시된 바와 같은 스케일링된 TTI 일 수도 있다.

[0158] 블록 (1404) 에서, 장치는 제 2 TTI 동안 데이터에 기초하여 피드백 정보를 통신 (예를 들어, 전송 또는 수신) 한다. 제 2 TTI 는 제 1 TTI 에 연속하여 후속한다. 예를 들어, 제 2 TTI 는 도 7 의 제 3 TTI (예를 들어 SYMB1 (732) 에 바로 후속하는 TTI), 도 8 의 겹 (812) 을 위한 제 3 TTI, 도 10 의 제 2 겹 (1014) 를 위한 제 4 TTI, 도 10 의 겹 (1032) 또는 도 10 의 제 2 TX (1050) 를 위한 제 3 TTI) 에 대응할 수도 있다.

[0159] 제 2 TTI 는 복수의 심볼 시간 기간들을 포함할 수도 있다. 예를 들어, 제 2 TTI 는 본 명세서에 교시된 바와 같은, 2-좁은-심볼 TTI, 4-좁은-심볼 TTI 등에 대응할 수도 있다. 일부 양태들에서, 파일럿 정보는, 제 2 TTI 의 심볼 시간 기간들에서, 적어도 부분적으로, 프론트 로딩될 수도 있다. 예를 들어, 제 1 심볼 시간 기간은 파일럿 정보를 포함할 수도 있다.

[0160] 프로세스 (1400) 가 블록 (1402) 에서 데이터를 수신하는 장치에 의해 수행되는 시나리오들에서, 피드백 정보의 통신은 피드백 정보를 송신하는 것을 수반할 수도 있다. 이 경우, 피드백 정보 (예를 들어, ACK/NACK 정보, 채널 상태 피드백 정보 등) 를 생성하기 위해, 장치는 제 2 TTI 및/또는 제 1 TTI 동안 수신된 데이터의 적어도

일부를 프로세싱할 수도 있다.

- [0161] 프로세스 (1400) 가 블록 (1402) 에서 데이터를 송신하는 장치에 의해 수행되는 시나리오들에서, 피드백 정보의 통신은 피드백 정보를 수신하는 것을 수반할 수도 있다. 이 경우, 블록 (1402) 에서 송신된 데이터를 재송신할지 여부를 결정하기 위해, 장치는 제 2 TTI 및/또는 제 1 TTI 동안 수신된 피드백 정보 (예를 들어, ACK/NACK 정보, 채널 상태 피드백 정보 등) 의 적어도 일부를 프로세싱할 수도 있다.
- [0162] 일부 양태들에서, 피드백 정보는 파일럿 정보 및 확인응답 정보를 포함할 수도 있다. 이 경우, 파일럿 정보 및 확인응답 정보는 공통 (즉, 동일한) 심볼 기간 동안 통신될 수도 있다.
- [0163] 일부 양태들에서, 피드백 정보는 복수의 확인응답 표시들 및/또는 복수의 파일럿 표시들을 포함할 수도 있다.
- [0164] 도 15 는 개시물의 일부 양태들에 따른 통신하기 위한 프로세스 (1500) 를 도시한다. 프로세스 (1500) 는, 액세스 포인트, 액세스 단말기, 피어 디바이스, MiCr 디바이스, 또는 일부 다른 적절한 장치에 위치될 수도 있는 프로세싱 회로 (예를 들어, 도 13 의 프로세싱 회로 (1310)) 내에서 발생할 수도 있다. 물론, 개시물의 범위 내의 다양한 양태들에서, 프로세스 (1500) 는 통신 동작들을 지원할 수 있는 임의의 적절한 장치에 의해 구현될 수도 있다.
- [0165] 블록 (1502) 에서, 장치는 제 1 TTI 동안 데이터를 통신 (예를 들어, 전송 또는 수신) 한다. 제 1 TTI 는 복수의 심볼 시간 기간들을 포함한다. 따라서, 제 1 TTI 는 본 명세서에 교시된 바와 같은, 2-좁은-심볼 TTI, 4-좁은-심볼 TTI 등에 대응할 수도 있다. 예를 들어, 제 1 TTI 는 도 7 의 SYMB0 (730) 및 SYMB1 (732), 도 8 의 제 1 TX (810), 도 10 의 제 1 TX (1010), 도 10 의 제 1 TX (1030), 또는 도 10 의 제 1 TX (1048) 에 대응할 수도 있다. 일부 양태들에서, 파일럿 정보 및/또는 제어 정보는, 제 1 TTI 의 심볼 시간 기간들에서 적어도 부분적으로, 프론트 로딩될 수도 있다. 예를 들어, 제 1 심볼 시간 기간은 파일럿 정보 및 제어 정보를 포함할 수도 있다.
- [0166] 일부 시나리오들에서, 프로세스 (1500) 는 데이터를 수신하는 장치에 의해 수행될 수도 있다. 따라서, 일부 양태들에서, 블록 (1502) 에서 데이터의 통신은 데이터를 수신하는 것을 수반할 수도 있다.
- [0167] 일부 시나리오들에서, 프로세스 (1500) 는 데이터를 송신하는 장치에 의해 수행될 수도 있다. 따라서, 일부 양태들에서, 블록 (1502) 에서 데이터의 통신은 데이터를 송신하는 것을 수반할 수도 있다.
- [0168] 일부 양태들에서, 데이터는 미션 크리티컬 트래픽을 포함할 수도 있다. 따라서, 제 1 TTI 는 본 명세서에 교시된 바와 같은 스케일링된 TTI 일 수도 있다.
- [0169] 블록 (1504) 에서, 장치는 제 1 TTI 동안 데이터에 기초하여 피드백 정보를 통신 (예를 들어 전송 또는 수신) 한다.
- [0170] 프로세스 (1500) 가 블록 (1502) 에서 데이터를 수신하는 장치에 의해 수행되는 시나리오들에서, 피드백 정보의 통신은 피드백 정보를 송신하는 것을 수반할 수도 있다. 이 경우, 피드백 정보 (예를 들어, ACK/NACK 정보, 채널 상태 피드백 정보 등) 를 생성하기 위해, 장치는 제 2 TTI 및/또는 제 1 TTI 동안 수신된 데이터의 적어도 일부를 프로세싱할 수도 있다.
- [0171] 프로세스 (1500) 가 블록 (1502) 에서 데이터를 송신하는 장치에 의해 수행되는 시나리오들에서, 피드백 정보의 통신은 피드백 정보를 수신하는 것을 수반할 수도 있다. 이 경우, 블록 (1502) 에서 송신된 데이터를 재송신할지 여부를 결정하기 위해, 장치는 제 2 TTI 및/또는 제 1 TTI 동안 수신된 피드백 정보 (예를 들어, ACK/NACK 정보, 채널 상태 피드백 정보 등) 의 적어도 일부를 프로세싱할 수도 있다.
- [0172] 일부 양태들에서, 피드백 정보는 파일럿 정보 및 확인응답 정보를 포함할 수도 있다. 이 경우, 파일럿 정보 및 확인응답 정보는 공통 (즉, 동일한) 심볼 기간 동안 통신될 수도 있다.
- [0173] 일부 양태들에서, 피드백 정보는 복수의 확인응답 표시들 및/또는 복수의 파일럿 표시들을 포함할 수도 있다. 일부 양태들에서, 피드백 정보는 피드백 정보를 반송하는 심볼 시간 기간들에서, 적어도 부분적으로, 프론트 로딩될 수도 있다. 예를 들어, 제 1 심볼 시간 기간은 파일럿 정보를 포함할 수도 있다.
- [0174] 도 16 은 본 개시물의 일부 양태들에 따른 도 14 의 프로세서 (1400) 및/또는 도 15 의 프로세스 (1500) 와 함께 채용될 수도 있는 프로세스 (1600) 의 샘플 동작들을 도시한다. 프로세스 (1600) 는, 액세스 포인트, 액세스 단말기, 피어 디바이스, MiCr 디바이스, 또는 일부 다른 적절한 장치에 위치될 수도 있는 프로세싱 회로 (예를 들어, 도 13 의 프로세싱 회로 (1310)) 내에서 발생할 수도 있다. 물론, 개시물의 범위 내의 다양한

양태들에서, 프로세스 (1600) 는 통신 동작들을 지원할 수 있는 임의의 적절한 장치에 의해 구현될 수도 있다.

- [0175] 블록 (1602) 에서, 장치는 데이터를 수신한다. 따라서, 일부 양태들에서, 장치는 도 14 의 블록 (1402) 또는 도 15 의 블록 (1502) 에서 제 1 TTI 동안 통신된 데이터를 수신하는 장치에 대응할 수도 있다.
- [0176] 옵션 블록 (1604) 에서, 제 1 TTI 동안, 장치는 피드백 정보를 생성하기 위해 블록 (1602) 에서 수신된 데이터의 적어도 일부를 프로세싱할 수도 있다. 피드백 정보가 채널 상태 피드백 정보를 포함하는 시나리오에서, 장치는 채널 상태 피드백 정보를 생성하기 위해 데이터를 프로세싱할 수도 있다.
- [0177] 옵션 블록 (1606) 에서, 장치는 제 1 TTI 동안 피드백 정보의 적어도 일부를 송신할 수도 있다. 예를 들어, 장치는 파일럿, ACK 또는 CSF 정보 중 하나를 송신할 수도 있다.
- [0178] 옵션 블록 (1608) 에서, 제 2 TTI 동안, 장치는 피드백 정보를 생성하기 위해 블록 (1602) 에서 수신된 데이터의 적어도 일부 (예를 들어, 또 다른 부분) 를 프로세싱할 수도 있다. 피드백 정보가 채널 상태 피드백 정보를 포함하는 시나리오에서, 장치는 채널 상태 피드백 정보를 생성하기 위해 데이터를 프로세싱할 수도 있다.
- [0179] 옵션 블록 (1610) 에서, 장치는 제 2 TTI 동안 피드백 정보의 적어도 일부 (예를 들어, 또 다른 부분) 를 송신할 수도 있다. 예를 들어, 장치는 파일럿, ACK, 또는 CSF 정보 중 적어도 하나를 송신할 수도 있다.
- [0180] 도 17 은 개시물의 일부 양태들에 따라 도 14 의 프로세스 (1400) 및/또는 도 15 의 프로세스 (1500) 와 함께 채용될 수도 있는 프로세스 (1700) 의 샘플 동작들을 도시한다. 프로세스 (1700) 는 액세스 포인트, 액세스 단말기, 피어 디바이스, MiCr 디바이스, 또는 일부 다른 적절한 장치에 위치될 수도 있는, 프로세싱 회로 (예를 들어, 도 13 의 프로세싱 회로 (1310)) 내에서 발생할 수도 있다. 물론, 개시물의 범위 내의 다양한 양태들에서, 프로세스 (1700) 는 통신 동작들을 지원할 수 있는 임의의 적절한 장치에 의해 구현될 수도 있다.
- [0181] 블록 (1702) 에서, 장치는 제 1 TTI 동안 데이터를 송신한다. 따라서, 일부 양태들에서, 장치는 도 14 의 블록 (1402) 또는 도 15 의 블록 (1502) 에서 제 1 TTI 동안 통신된 데이터를 송신하는 장치에 대응할 수도 있다.
- [0182] 옵션 블록 (1704) 에서, 장치는 제 1 TTI 동안 피드백 정보를 수신할 수도 있다. 이 피드백 정보는 블록 (1702) 에서 송신된 데이터에 대응한다.
- [0183] 옵션 블록 (1706) 에서, 장치는 블록 (1704) 에서 수신된 피드백 정보를 프로세싱할 수도 있다. 예를 들어, 제 1 TTI 동안, 장치는 블록 (1702) 에서 원래 송신되었던 데이터를 재송신할지 여부를 결정하기 위해 피드백 정보의 적어도 일부를 프로세싱할 수도 있다. 피드백 정보가 채널 상태 피드백 정보를 포함하는 시나리오에서, 장치는 데이터를 재송신할지 여부를 결정하기 위해 채널 상태 피드백 정보를 프로세싱할 수도 있다.
- [0184] 옵션 블록 (1708) 에서, 장치는 제 2 TTI 동안 피드백 정보를 수신할 수도 있다. 이 피드백 정보는 블록 (1702) 에서 송신된 데이터에 대응한다.
- [0185] 옵션 블록 (1710) 에서, 장치는 블록 (1708) 에서 수신된 피드백 정보를 프로세싱할 수도 있다. 예를 들어, 제 2 TTI 동안, 장치는 블록 (1702) 에서 원래 송신되었던 데이터를 송신할지 여부를 결정하기 위해 피드백 정보의 적어도 일부를 프로세싱할 수도 있다. 피드백 정보가 채널 상태 피드백 정보를 포함하는 시나리오에서, 장치는 데이터를 재송신할지 여부를 결정하기 위해 채널 상태 피드백 정보를 프로세싱할 수도 있다.
- [0186] 도 18 은 개시물의 일부 양태들에 따라 도 14 의 프로세스 (1400) 및/또는 도 15 의 프로세스 (1500) 와 함께 채용될 수도 있는 프로세스 (1800) 의 샘플 동작들을 도시한다. 프로세스 (1800) 는 액세스 단말기, 피어 디바이스, MiCr 디바이스, 또는 일부 다른 적절한 장치에 위치될 수도 있는, 프로세싱 회로 (예를 들어, 도 13 의 프로세싱 회로 (1310)) 내에서 발생할 수도 있다. 물론, 개시물의 범위 내의 다양한 양태들에서, 프로세스 (1800) 는 통신 동작들을 지원할 수 있는 임의의 적절한 장치에 의해 구현될 수도 있다.
- [0187] 블록 (1802) 에서, 장치는 트래픽 (예를 들어, 데이터) 이 통신될 것을 결정한다. 여기서, 통신될 제 1 트래픽은 현재 통신되고 있는 제 2 트래픽과 연관된 제 2 레이턴시 기간과 상이한 제 1 레이턴시 기간과 연관될 수도 있다.
- [0188] 블록 (1804) 에서, 장치는 블록 (1802) 의 트래픽을 통신하기 위해 스케일링된 TTI 를 선택한다. 스케일링된 TTI 는 제 1 TTI 및 제 2 TTI 의 각각에 대해 복수의 심볼 시간 기간들을 특정할 수도 있다. 부가적으로, 스케일링된 TTI 는 제 2 TTI 동안 하이브리드 자동 반복 요청 (HARQ) 통신과 연관될 수도 있다.

일부 양태들에서, 스케일링된 TTI 는 복수의 TTI들을 통해 확산되고 있는 HARQ 통신을 위한 제 1 시간 기간과 연관될 수도 있다.

[0189] 도 19 는 개시물의 일부 양태들에 따른 도 14 의 프로세스 (1400) 및/또는 도 15 의 프로세스 (1500) 와 함께 채용될 수도 있는 프로세스 (1900) 의 샘플 동작들을 도시한다. 프로세스 (1900) 는 액세스 포인트, 액세스 단말기, 피어 디바이스, MiCr 디바이스, 또는 일부 다른 적절한 장치에 위치될 수도 있는, 프로세싱 회로 (예를 들어, 도 13 의 프로세싱 회로 (1310)) 내에서 발생할 수도 있다. 물론, 개시물의 범위 내의 다양한 양태들에서, 프로세스 (1900) 는 통신 동작들을 지원할 수 있는 임의의 적절한 장치에 의해 구현될 수도 있다.

[0190] 블록 (1902) 에서, 장치는 프로세싱 및 확인응답 시간 간격을 결정한다. 예를 들어, 장치는, 장치가 특정 타입의 트래픽을 프로세싱하고 확인응답하는데 걸리는 시간의 양의 기록을 유지할 수도 있다. 따라서, 일부 경우들에서, 장치는 통신될 필요가 있는 특정 타입의 트래픽과 연관된 프로세싱 및 확인응답 시간 간격을 식별할 것이다.

[0191] 블록 (1904) 에서, 장치는 통신을 위해 사용될 각각의 TTI 의 길이 (예를 들어, 도 14 내지 도 17 의 제 1 TTI 및 제 2 TTI) 를 선택한다. 일부 양태들에서, 장치는 블록 (1902) 에서 결정된 프로세싱 및 확인응답 시간 간격을 매칭하기 위해 제 1 TTI 및 제 2 TTI 의 각각의 길이를 선택할 수도 있다 (예를 들어, 도 10 의 4-좁은-심볼 TTI 시나리오 (1006) 에 대해 나타낸 바와 같음).

## [0192] 부가 양태들

[0193] 도면들에 도시된 컴포넌트들, 단계들, 피쳐들 및/또는 기능들은 몇몇 컴포넌트들, 단계들, 또는 기능들에서 구현되는 단일 컴포넌트, 단계, 피쳐, 또는 기능으로 재배열되고 및/또는 결합될 수도 있다. 부가 엘리먼트들, 컴포넌트들, 단계들, 및/또는 기능들이 또한 본 명세서에 개시된 신규 피쳐들로부터 벗어나지 않으면서 부가될 수도 있다. 도면들에 도시된 장치, 디바이스들, 및/또는 컴포넌트들은 본 명세서에 기재된 방법들, 피쳐들, 또는 단계들 중 하나 이상을 수행하도록 구성될 수도 있다. 본 명세서에 기재된 신규 알고리즘은 또한 효율적으로 소프트웨어에서 구현될 수도 있고 및/또는 하드웨어에 임베딩될 수도 있다.

[0194] 개시된 방법들에서의 단계들의 특정 순서 또는 계층은 예시의 프로세스들의 예시인 것을 이해해야 한다. 설계 선호도들에 기초하여, 방법들에서의 특정 순서 또는 계층은 재배열될 수도 있음이 이해된다. 첨부한 방법 청구항들은 샘플 순서로 다양한 단계들의 엘리먼트들을 제시하며, 본 명세서에서 구체적으로 인용되지 않으면 제시된 특정 순서 또는 계층에 제한되는 것으로 의미되지 않는다. 부가 엘리먼트들, 컴포넌트들, 단계들, 및/또는 기능들은 또한 부가될 수도 있지만 개시물로부터 벗어나지 않으면서 활용될 수도 있다.

[0195] 개시물의 피쳐들은 소정의 구현들 및 도면들에 대해 논의되었을 수도 있지만, 개시물의 모든 구현들은 본 명세서에 논의된 이로인 피쳐들 중 하나 이상을 포함할 수도 있다. 즉, 하나 이상의 구현들이 소정의 이로인 피쳐들 갖는 것으로 논의되었을 수도 있지만, 그러한 피쳐들의 하나 이상은 또한 본 명세서에 논의된 다양한 구현들 중 임의의 것에 따라 사용될 수도 있다. 유사한 방식으로, 예시의 구현들은 디바이스, 시스템, 또는 방법 구현들로서 본 명세서에 논의되었을 수도 있지만, 그러한 예시의 구현들은 다양한 디바이스들, 시스템들, 및 방법들에서 구현될 수도 있음을 이해해야 한다.

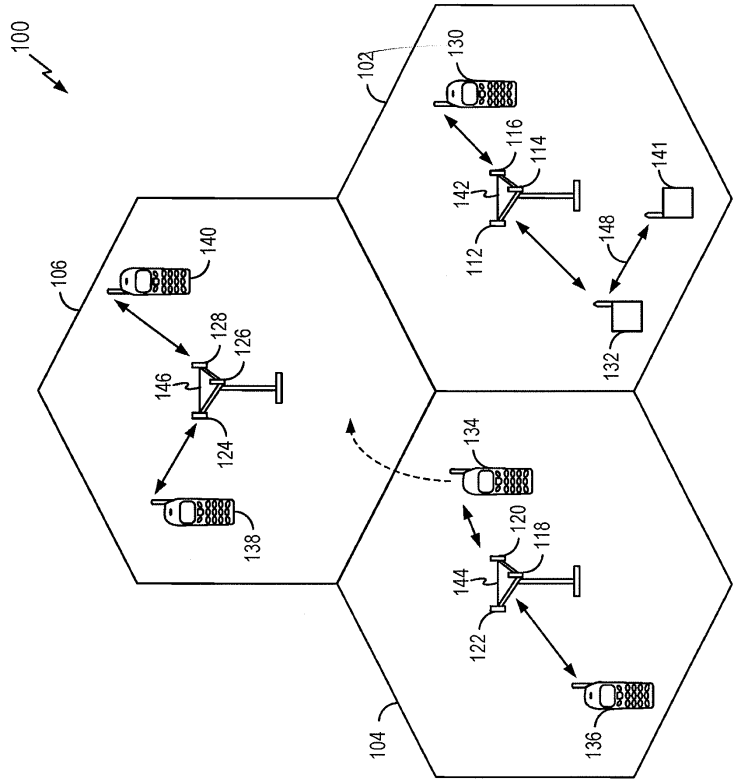
[0196] 또한, 적어도 일부 구현들은 플로우차트, 플로우 다이어그램, 구조 다이어그램, 또는 블록 다이어그램으로서 도시되는 프로세스로 기재되었음을 유의해야 한다. 플로우차트는 동작들을 순차적 프로세스로서 기재할 수도 있지만, 많은 동작들이 병렬로 또는 동시에 수행될 수도 있다. 부가적으로, 동작들의 순서는 재배열될 수도 있다. 프로세스는 그 동작들이 완료될 때 종료된다. 일부 양태들에서, 프로세스는 방법, 기능, 절차, 서브루틴, 서브프로그램 등에 대응할 수도 있다. 프로세스가 기능에 대응할 때, 그 종료는 콜링 기능 또는 메인 기능으로의 기능의 복귀에 대응한다. 본 명세서에 기재된 다양한 방법들 중 하나 이상은 머신 판독가능, 컴퓨터 판독가능, 및/또는 프로세서 판독가능 저장 매체에 저장되고, 하나 이상의 프로세서들, 머신들 및/또는 디바이스들에 의해 실행될 수도 있는 프로그래밍 (예를 들어, 명령들 및/또는 데이터) 에 의해 부분적으로 또는 전부 구현될 수도 있다.

[0197] 당업자는 본 명세서에 개시된 구현들과 관련하여 기재된 다양한 예시적인 논리 블록들, 모듈들, 회로들, 및 알고리즘 단계들은 하드웨어, 소프트웨어, 펌웨어, 미들웨어, 마이크로코드, 또는 그 임의의 조합으로서 구현될 수도 있음을 또한 알아야 한다. 이러한 상호교환성을 명확히 예시하기 위해, 다양한 예시적인 컴포넌트들, 블록들, 모듈들, 회로들, 및 단계들이 그 기능성에 관하여 일반적으로 상술하였다. 그러한 기능성이 하드웨어 또는 소프트웨어로 구현되는지는 전체 시스템에 부과된 설계 제약들 및 특정 어플리케이션에 의존한다.

- [0198] 본 개시물 내에서, 단어 "예시적인"은 "예, 경우, 또는 예시로서 역할을 하는" 것을 의미하도록 사용된다. 본원에서 "예시적인"으로서 설명된 임의의 구현 또는 양태는 반드시 본 개시물의 다른 양태들에 비해 바람직하거나 또는 유리한 것으로서 해석되지는 않는다. 마찬가지로, 용어 "양태들"은 본 개시물의 모든 양태들이 논의된 특성, 이점, 또는 동작의 모드를 포함하는 것을 요구하지는 않는다. 용어 "커플링된"은 2 개의 객체들 간의 직접적인 또는 간접적인 커플링을 지칭하도록 본원에서 사용된다. 예를 들어, 객체 A가 객체 B를 물리적으로 접촉하고 객체 B가 객체 C를 접촉하면, 객체 A와 C는 서로 직접 물리적으로 접촉하지 않더라도 서로 커플링된 것으로 고려될 수도 있다. 예를 들어, 제 1 다이가 제 2 다이와 절대 직접 물리적으로 접촉하지 않는 경우에도 제 1 다이는 패키지에서 제 2 다이에 커플링될 수도 있다. 용어들 "회로" 및 "회로부"는 광범위하게 사용되며, 프로세서에 의해 실행될 때, 본 개시물에 설명된 기능들의 수행을 가능하게 하는 정보 및 명령들의 소프트웨어 구현들 뿐만 아니라, 전자 회로들의 유형에 관한 제한 없이, 접속되고 구성될 때, 본 개시물에 설명된 기능들의 수행을 가능하게 하는 전기 디바이스들 및 도체들의 하드웨어 구현들 양자 모두를 포함하도록 의도된다.
- [0199] 본 명세서에서 사용된 바와 같이, 용어 "결정하는 것"은 광범위한 액션들을 포괄한다. 예를 들어, "결정하는 것"은 계산하는 것, 산출하는 것, 프로세싱하는 것, 도출하는 것, 조사하는 것, 검색하는 것 (예를 들어, 테이블, 데이터베이스, 또는 다른 데이터 구조에서 검색하는 것), 확인하는 것 등을 포함할 수도 있다. 또한, "결정하는 것"은 수신하는 것 (예를 들어, 정보를 수신하는 것), 액세스하는 것(예를 들어 메모리에서의 데이터에 액세스하는 것) 등을 포함할 수도 있다. 또한, "결정하는 것"은 해결하는 것, 선택하는 것, 선정하는 것, 확립하는 것 등을 포함할 수도 있다.
- [0200] 이전 설명은 당업자가 본원에 설명된 다양한 양태들을 실시할 수 있도록 제공된다. 이들 양태들에 대한 다양한 변형들은 당업자들에게 자명할 것이고, 본원에 정의된 일반적인 원리들은 다른 양태들에 적용될 수도 있다. 따라서, 청구항들은 본원에 도시된 양태들에 제한되도록 의도되지 않고, 청구항들의 언어와 일치되는 전체 범위를 따르도록 의도되며, 여기서 단수의 엘리먼트에 대한 참조는 특별히 구체적으로 명시되지 않는다면 "하나 그리고 단지 하나"를 의미하도록 의도되지 않고, 차라리 "하나 이상"을 의미하고자 한다. 구체적으로 명시되지 않는다면, 용어 "일부 (some)"는 하나 이상을 지칭한다. 아이템들의 리스트 중 "~ 중 적어도 하나"를 지칭하는 문구는 단일의 부재들을 포함하여, 이들 아이템들의 임의의 조합을 지칭한다. 예로서, "a, b, 또는 c 중 적어도 하나"는 a; b; c; a 및 b; a 및 c; b 및 c; 및 a, b 및 c 등을 커버하도록 의도된다. 당업자에게 알려져 있거나 이후에 알려질 본 개시물 전체에 설명된 다양한 양태들의 엘리먼트들에 대한 구조적 및 기능적 등가물들 모두는 청구항들에 의해 포함되도록 의도되고 참조에 의해 본원에 명백하게 포함된다. 더욱이, 이러한 개시물이 청구항들에 명백하게 인용되는지 여부에 관계없이 대중에게 전용되도록 의도되는 것은 본원에 개시되지 않는다. 엘리먼트가 "하기 위한 수단"이라는 문구를 사용하여 명확하게 인용되거나, 또는 방법 청구항의 경우에서 엘리먼트가 "하는 단계"라는 문구를 사용하여 인용되지 않는다면, 어떤 청구항 엘리먼트도 35 U.S.C. § 112, 6 번째 구절의 조항들 하에서 해석되지 않는다.
- [0201] 따라서, 첨부한 도면들에 나타내고 본 명세서에 기재된 예들과 연관하는 다양한 피쳐들은 개시물의 범위로부터 벗어나지 않으면서 상이한 예들 및 구현들에서 구현될 수 있다. 따라서, 소정의 특정 구성들 및 배열들이 첨부한 도면들에 기재되고 나타나 있지만, 기재된 구현들로의 다양한 다른 부가들 및 수정들 그리고 이 구현들로부터의 삭제들이 당업자에게 자명할 것이기 때문에, 그러한 구현들은 단지 예시적인 것이고 개시물의 범위를 한정하지 않는다. 따라서, 개시물의 범위는 단지 후속하는 청구항들의 문자 그대로의 언어 및 법정 등가물들에 의해서만 결정된다.

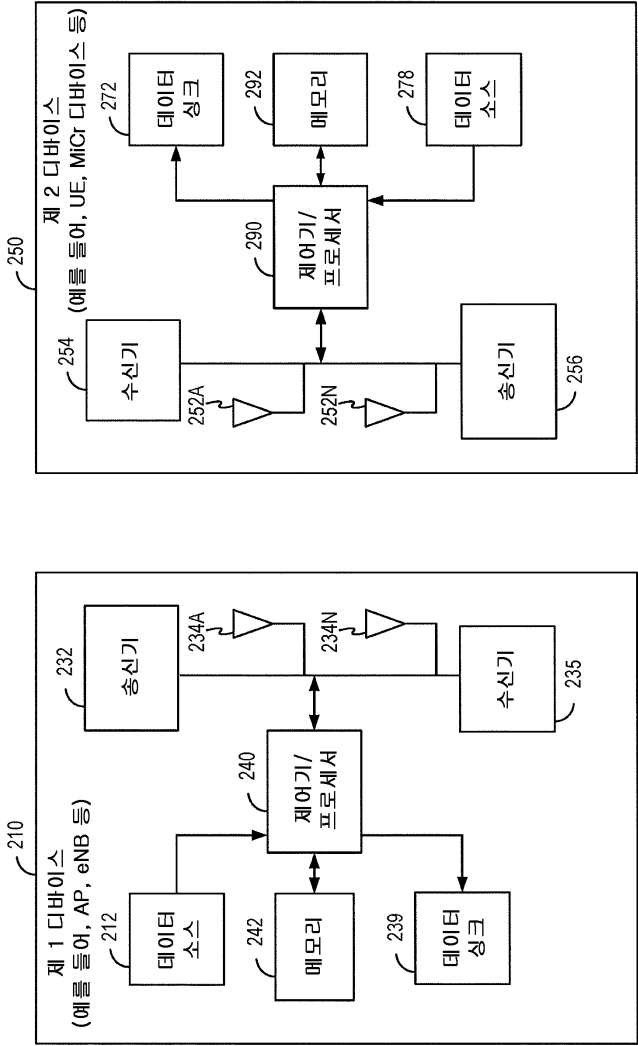
도면

도면1



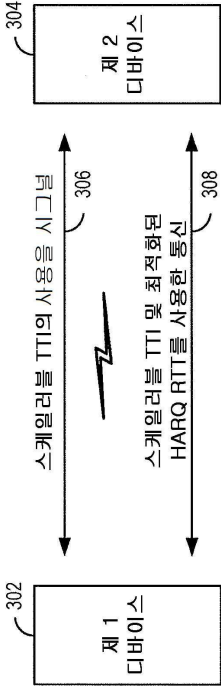
도면2

200 ↗



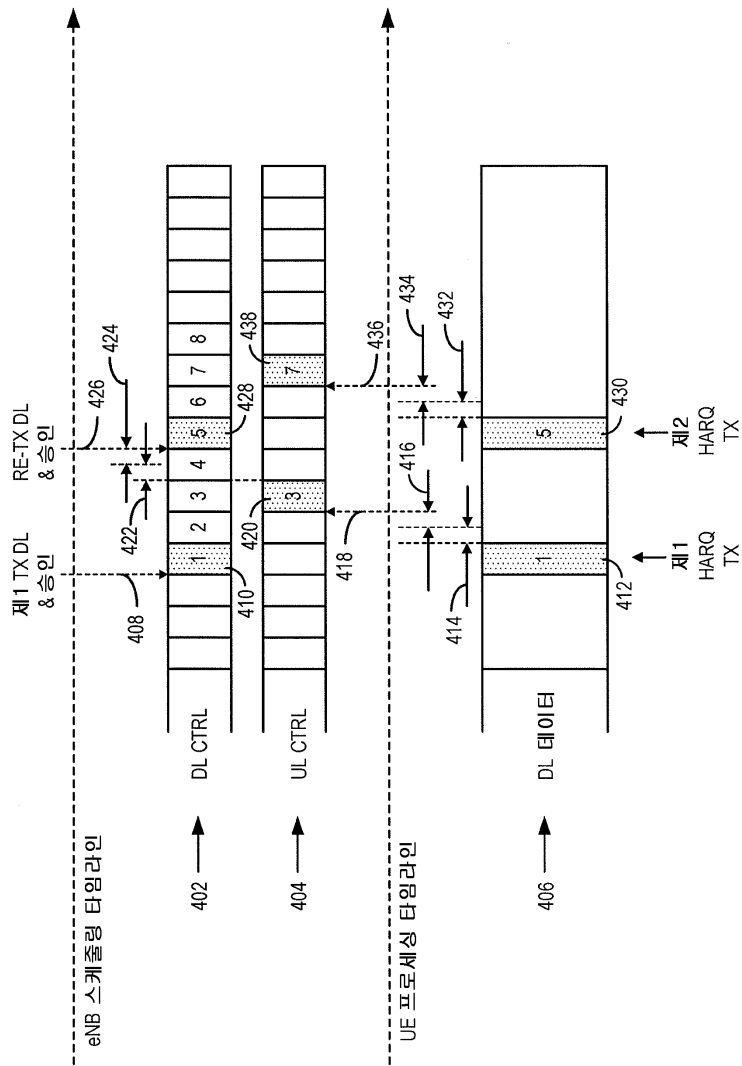
도면3

300

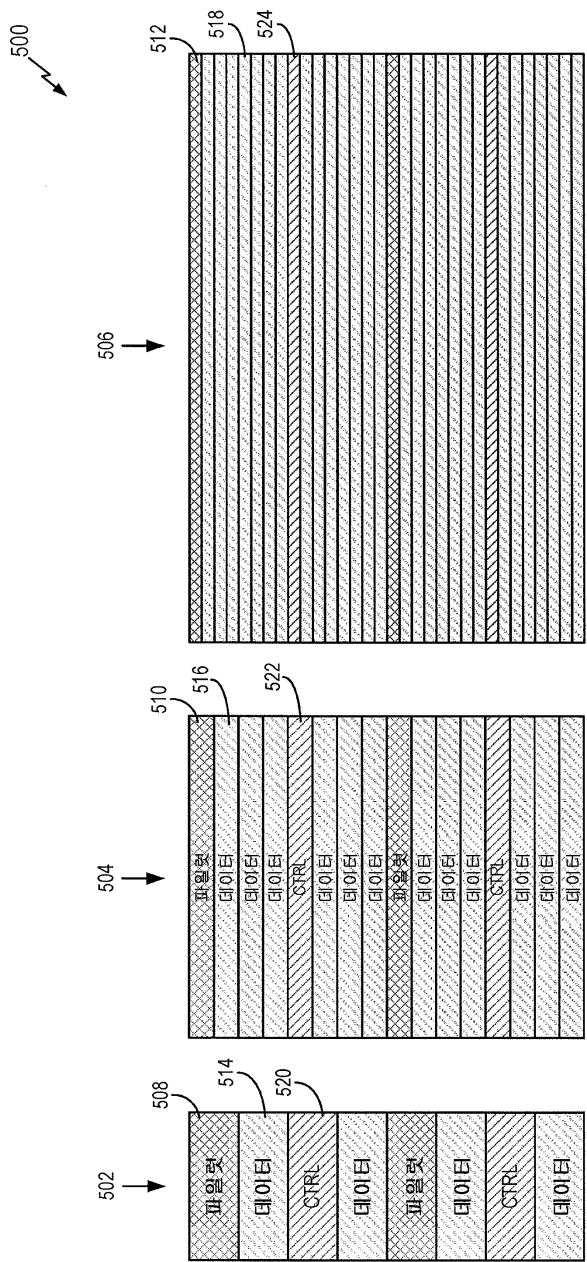


도면4

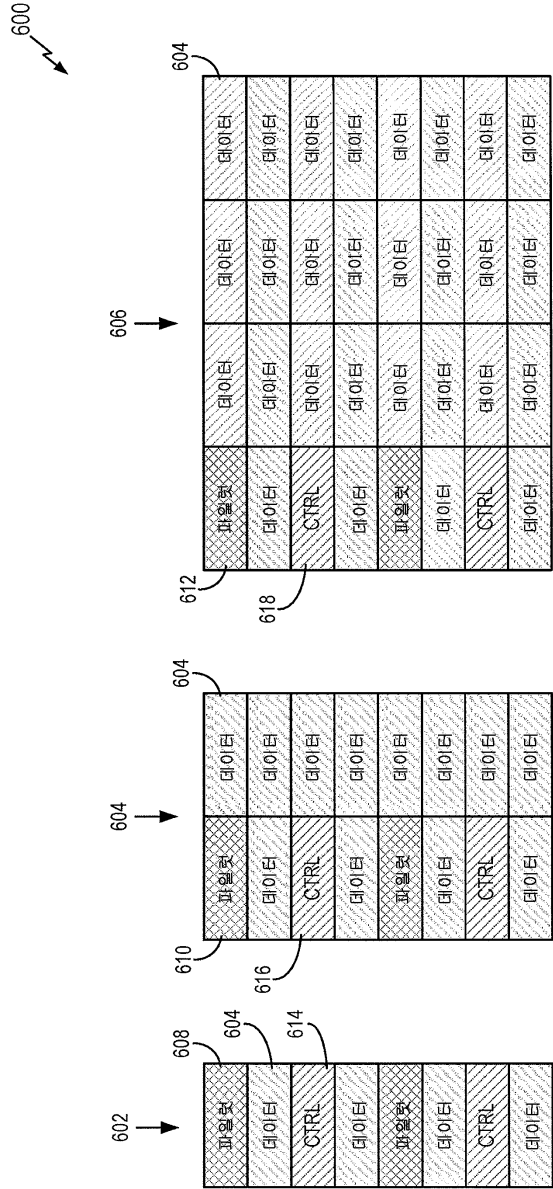
400



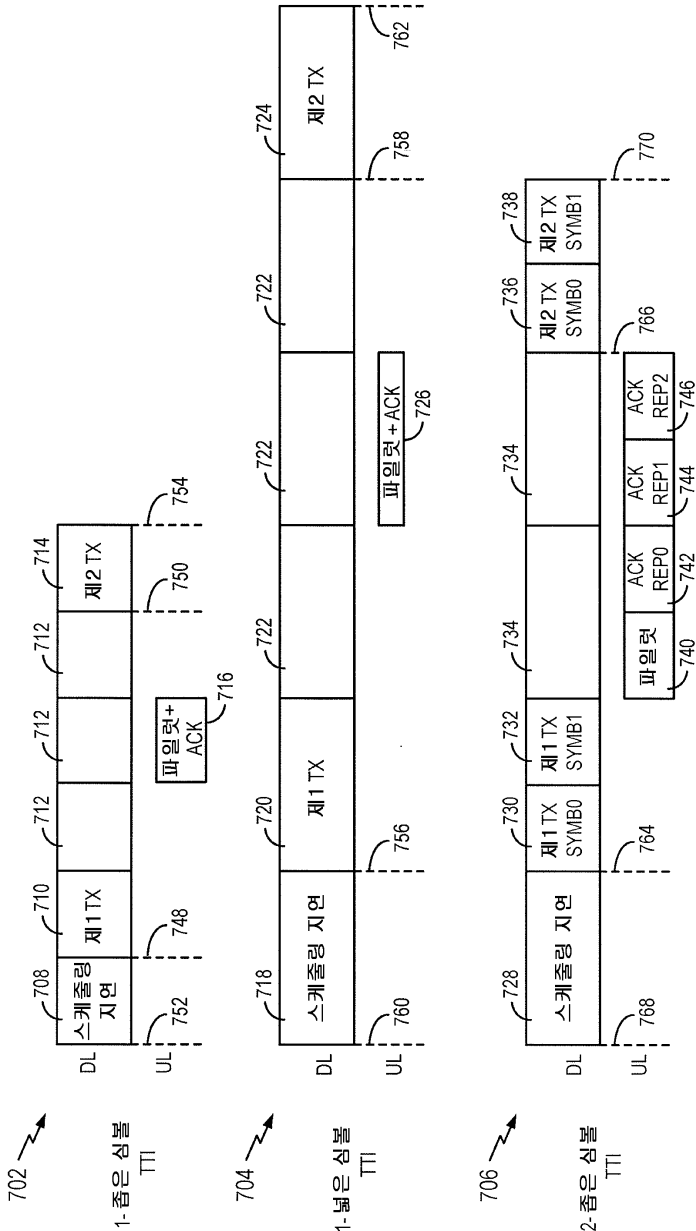
도면5



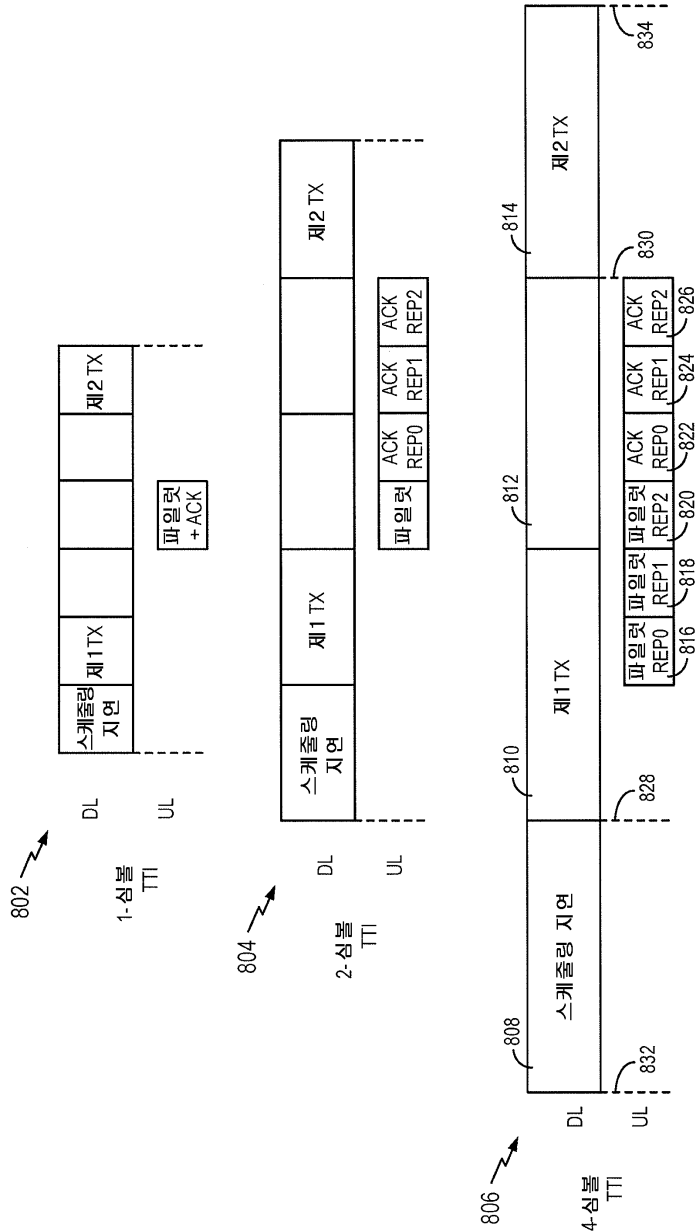
도면6



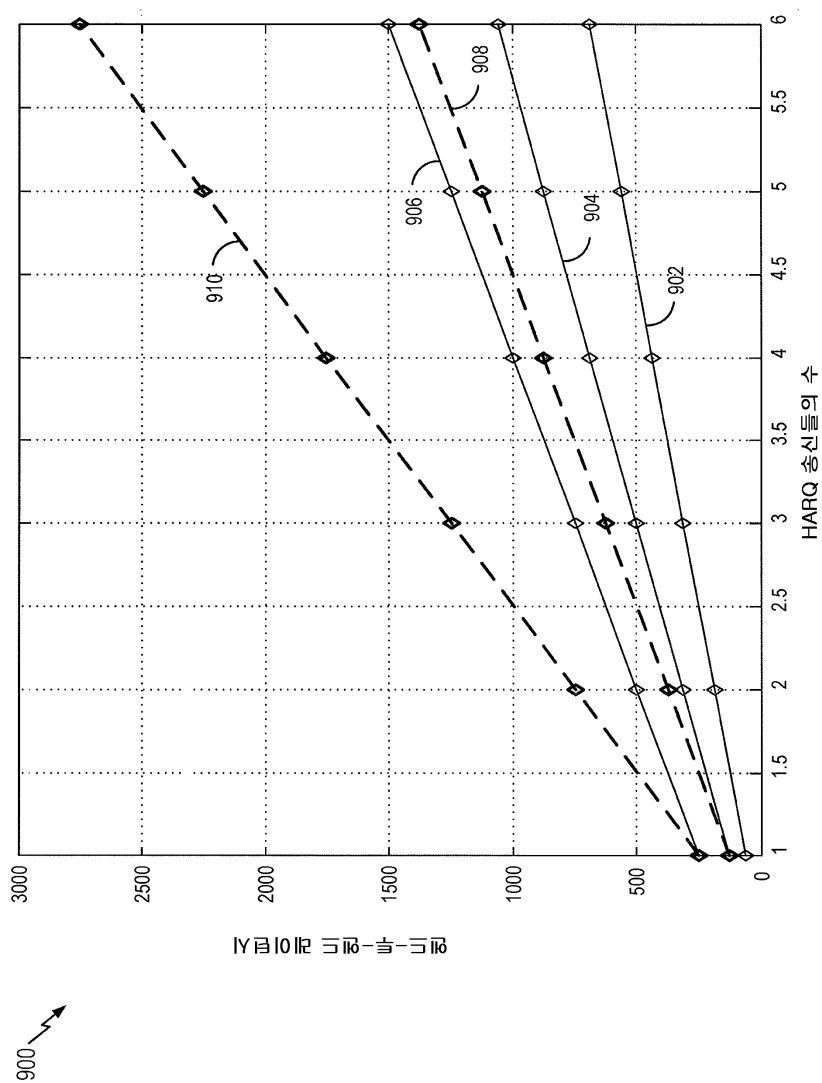
도면7



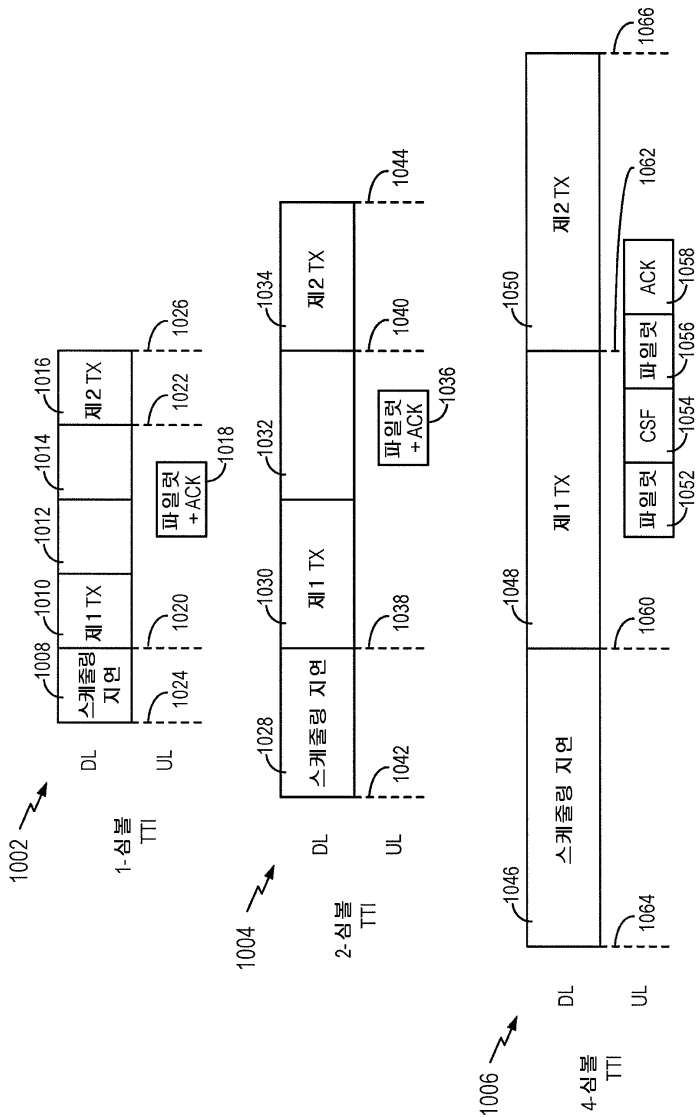
도면8



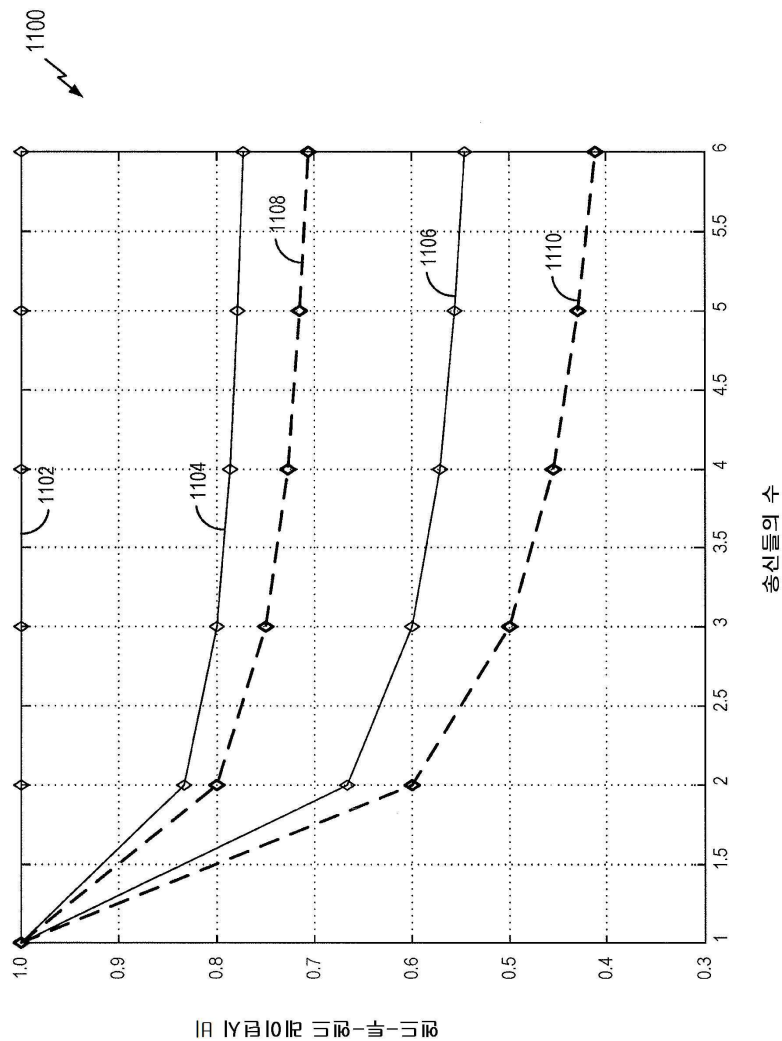
도면9



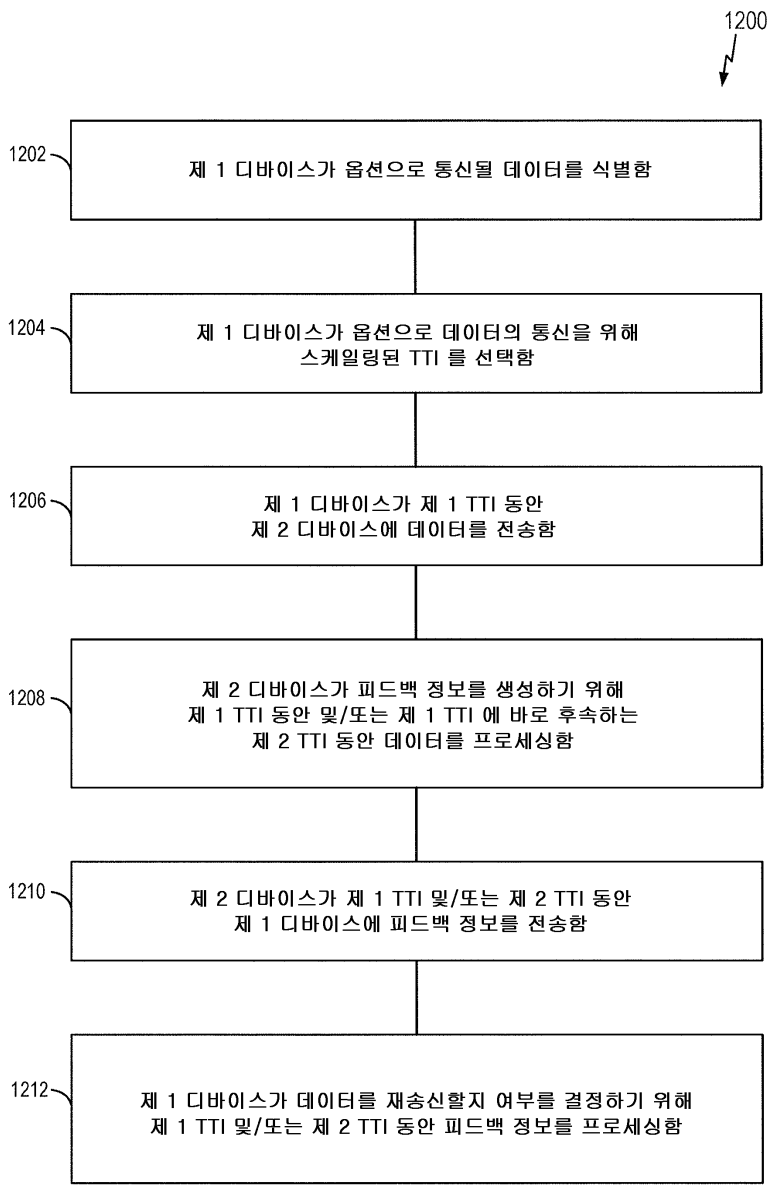
도면10



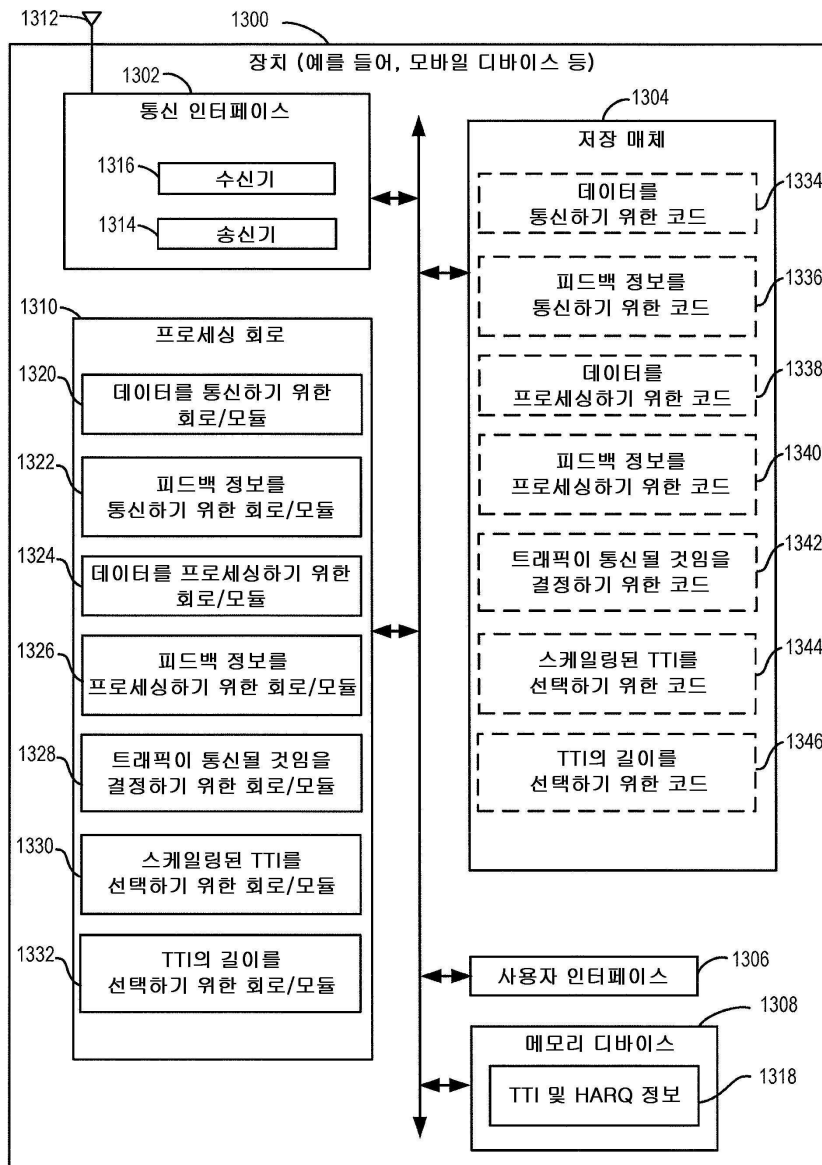
도면11



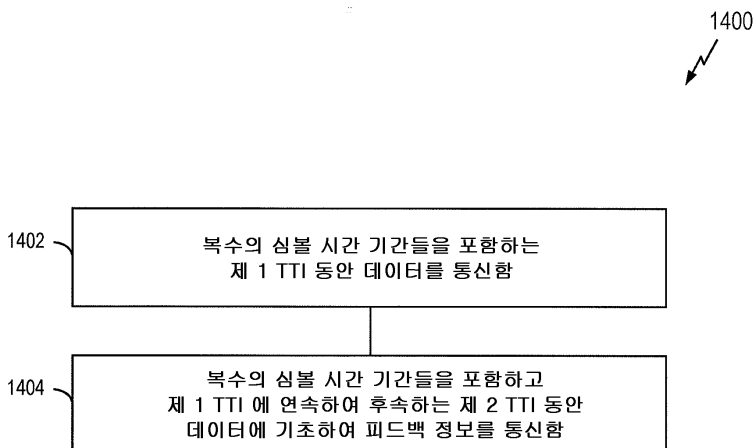
도면12



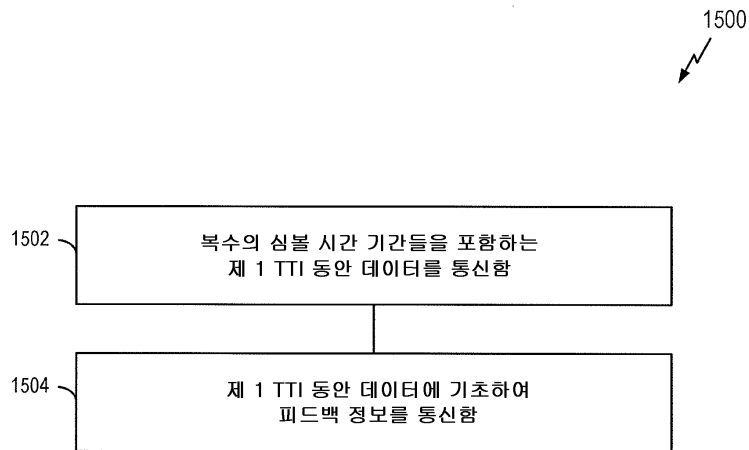
도면13



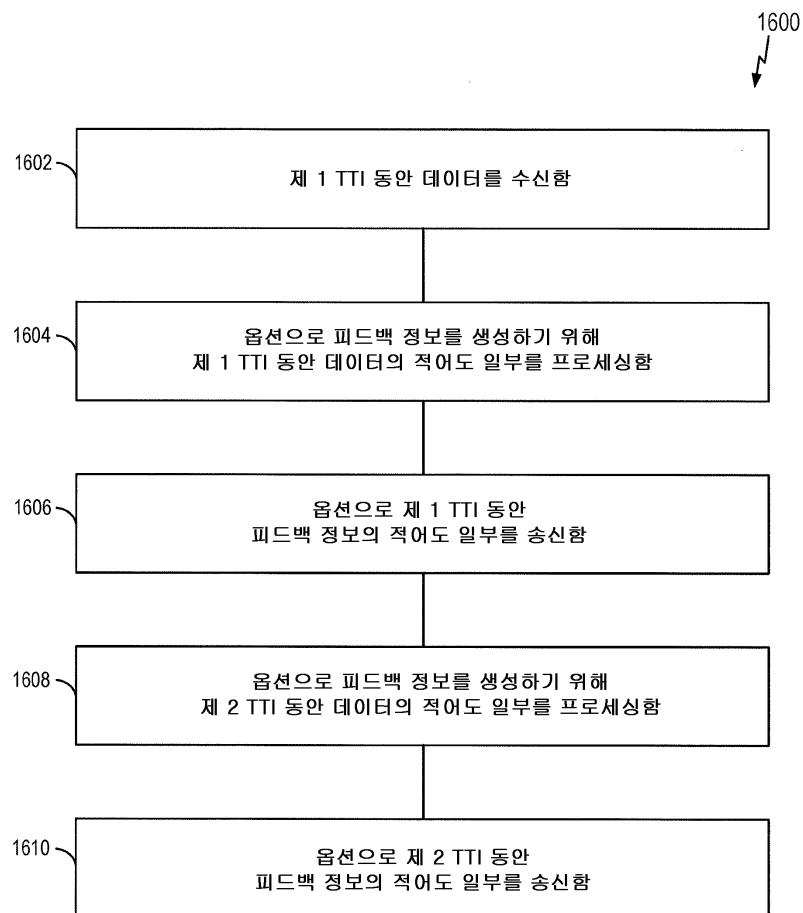
도면14



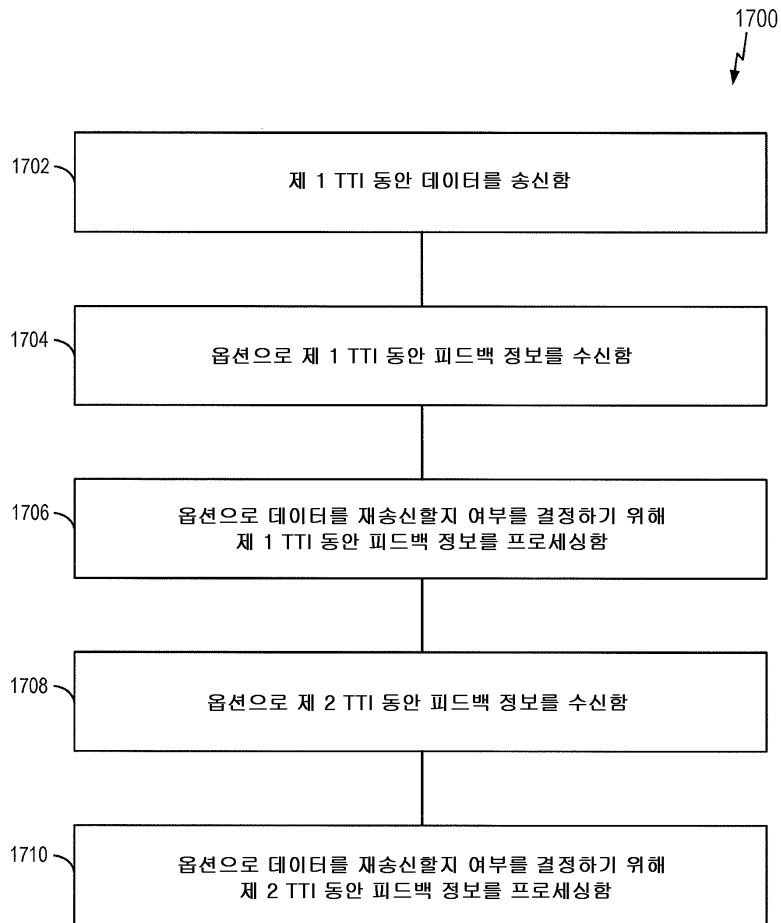
도면15



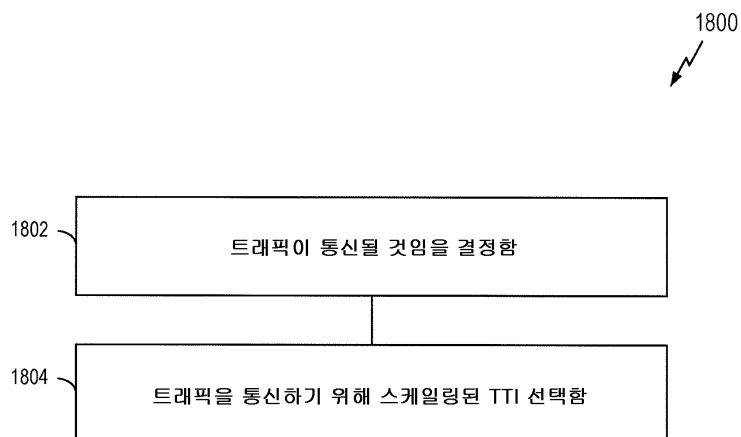
도면16



도면17



도면18



도면19

