

①9 RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

①1 N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 554 948

②1 N° d'enregistrement national :

84 17441

⑤1 Int Cl* : G 09 G 1/16.

⑫

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 15 novembre 1984.

③0 Priorité : US, 16 novembre 1983, n° 552 574.

④3 Date de la mise à disposition du public de la
demande : BOPI « Brevets » n° 20 du 17 mai 1985.

⑥0 Références à d'autres documents nationaux appa-
rentés :

⑦1 Demandeur(s) : Société dite : GENERAL PARAMETRICS
CORPORATION, constituée selon les lois de l'Etat de
Californie. — US.

⑦2 Inventeur(s) : Eugene Sanders.

⑦3 Titulaire(s) :

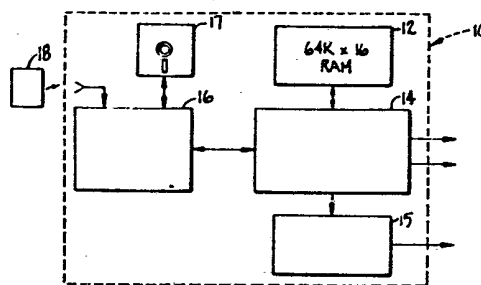
⑦4 Mandataire(s) : Cabinet Simonnot.

⑤4 Procédés et appareils de codage et d'affectation d'emplacements de mémoire pour affichage d'images traitées
numériquement.

⑤7 L'invention concerne un appareil destiné à affecter des
couleurs tirées d'emplacements d'une mémoire tampon d'i-
mage à des emplacements d'affichage.

Elle se rapporte à un appareil qui comporte une mémoire
tampon d'image 12 qui contient une représentation numérique
d'une image à afficher. Selon l'invention, une seule composante
de couleur est conservée pour chaque emplacement d'affi-
chage, et la composante réellement reconstruite pour chaque
point est obtenue à partir de la valeur correspondant au point
considéré et des valeurs correspondant aux points voisins. De
cette manière, la taille de la mémoire nécessaire peut être
réduite et le nombre de niveaux de couleurs obtenus peut être
extrêmement important.

Application aux appareils d'affichage vidéo d'images fixes.



FR 2 554 948 - A1

La présente invention concerne l'affichage de données numériques et plus précisément l'affichage en plusieurs couleurs et avec une résolution élevée d'images construites à partir de bits.

5 Les affichages connus à balayage comportent un canon lumineux en une seule couleur destiné à déplacer un faisceau d'électrons le long d'une ligne, de gauche à droite sur un écran d'affichage qui a environ 480 lignes de haut en bas. L'information est représentée sur l'écran
10 par commutation du faisceau d'électrons par tout ou rien lorsqu'il se déplace le long de chaque ligne. Une mémoire numérique correspondante, incorporée à un ordinateur associé, appelée "mémoire tampon d'image" contient une matrice d'emplacements de mémorisation de données (bits)
15 représentant chacun l'état du faisceau d'électrons en un point quelconque de l'écran d'affichage, par tout ou rien.

Le nombre de bits présents en mémoire est égal au nombre d'emplacements individuels, adressables séparément, sur l'écran d'affichage. Le nombre d'emplacements
20 séparés sur l'écran détermine la résolution de l'affichage. Il faut une mémoire numérique de 307 200 bits pour la mémorisation d'une image à afficher lorsque celle-ci a une résolution comprenant 640 emplacements par ligne dans un affichage de 480 lignes (appelé "affichage de haute
25 résolution" 640 x 480).

L'information d'image conservée dans la mémoire constitue une carte électronique de la surface de l'écran d'affichage, lue de façon continue et qui assure constamment
30 la commande du faisceau d'électrons lorsqu'il se déplace sur l'écran d'affichage. Cette technique est appelée "représentation de bits" c'est-à-dire que chaque bit de la mémoire présente une relation biunivoque avec un emplacement correspondant de l'écran. L'état du bit à chaque
35 emplacement de mémoire fixe la présence ou l'absence du faisceau d'électrons au point considéré sur l'écran d'affichage. La résolution élevée est obtenue par augmen-

tation du nombre d'emplacements d'affichage et du nombre correspondant de bits dans la mémoire.

Un affichage en couleurs nécessite l'addition d'une information de couleurs pour chaque emplacement de l'écran (ou chaque bit de la mémoire) ainsi qu'une information sur la présence ou l'absence du faisceau. Par exemple, lorsque l'une de quatre couleurs doit être affichée à chaque emplacement d'écran, il faut deux bits par emplacement pour la mémorisation de l'information de sélection d'une couleur sur quatre. Dans le cas de quatre couleurs, avec un écran ayant une résolution de 640 x 480, il faut 640 x 480 x 2 ou 614 400 bits dans la mémoire. Lorsque seize couleurs doivent pouvoir être utilisées par emplacement d'écran, il faut alors 680 x 480 x 4 soit 1 228 800 bits de mémoire.

Lorsque la résolution ou la sélection des couleurs augmente encore, la dimension de la mémoire doit aussi augmenter. Les normes de l'industrie considèrent qu'un affichage de 640 x 480 est un affichage de haute résolution, qu'un affichage de 768 x 768 est un affichage de très haute résolution et qu'un affichage de 1024 x 1024 est un affichage de résolution extrêmement élevée. La sélection élevée des couleurs est considérée comme donnant un choix de 64 couleurs. En conséquence, dans le cas d'un système de résolution extrêmement élevée, à 64 couleurs, il faut une mémoire de 1024 x 1024 x 6 soit 6 291 456 bits.

La présente invention donne une résolution efficace d'affichage de 2048 x 512 avec plus de 4000 possibilités de sélection de couleurs à l'aide de 1 048 576 bits de mémoire tampon d'image seulement. L'invention permet une augmentation de la résolution par un facteur 3 et une augmentation de la sélection des couleurs par un facteur 500 pour une même quantité de mémoire que dans un système d'affichage à huit couleurs, de résolution élevée classique. L'invention obtient cette économie de mémoire et une vitesse correspondante de traitement par une nouvelle combinaison de techniques de représentation mémoire-écran et de physiologie visuelle.

Selon la présente invention, la "mémoire tampon d'image" est la région dans laquelle une représentation numérique de "l'écran d'affichage" est conservée. La mémoire tampon d'image, dans un mode de réalisation préféré de l'invention, comprend 1 048 576 positions individuelles de bits dans un format 2048 x 512, 2048 représentant la division de chaque "ligne" de l'écran d'affichage en 2048 emplacements de bits (ou pels), l'écran étant divisé en 512 lignes. L'image affichée sur l'écran (qui est visible pour un observateur) est constituée de 2048 pels par ligne, avec 484 lignes.

Les pels se trouvant sur l'écran d'affichage (2048 x 484) sont reliés aux bits se trouvant dans la mémoire tampon d'image (2048 x 512) mais pas obligatoirement suivant une relation biunivoque. Chaque bit de la mémoire tampon d'image représente une position de pel sur l'écran d'affichage. En outre, chaque pel de l'écran d'affichage peut avoir une présence de couleurs rouge, verte et/bleue. Comme il faut trois éléments d'information de couleurs pour chaque pel, il n'est pas possible qu'un bit de la mémoire tampon d'image contienne toute l'information de couleurs pour chaque pel.

L'invention concerne une mémoire tampon d'image à "voisinage" destinée à réaliser la "reconstruction" de l'écran. L'invention transforme le contenu de chaque bit de la mémoire tampon d'image en un pel à trois couleurs par observation des valeurs de bits voisines à cette position particulière dans la mémoire tampon d'image (c'est-à-dire dans le voisinage), et par détermination ultérieure du fait que le pel résultant contient une information rouge, verte et/ou bleue. La transformation des bits de la mémoire tampon d'image en information de couleurs et en pel de l'écran d'affichage (rouge, vert et bleu) est appelée "représentation".

Lorsque chaque bit de la mémoire tampon d'image est mis à l'état 1, la mémoire tampon d'image a une répartition de couleurs telle qu'indiquée dans le tableau qui suit (R désignant le rouge, V le vert et B le bleu).

TABLEAU - REPARTITION DE COULEURS

		bit	0	1	2	3	4	.	.	.	.	.	.	.	.	.	.	2047	
ligne																			
5	0		V	R	V	B	V	R	V	B	V	R	V	B	V	R	.	.	.
	1		R	V	B	V	R	V	B	V	R	V	B	V	R	V	.	.	.
	2		V	B	V	R	V	B	V	R	V	B	V	R	V	B	.	.	.
	3		B	V	R	V	B	V	R	V	B	V	R	V	B	V	.	.	.
	4		V	R	V	B	V	R	V	B	V	R	V	B	V	R	.	.	.
	.		.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	
10	.		.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	.	

La répartition des couleurs du tableau précédent n'indique pas l'information de couleurs et d'affichage qui est présentée en réalité sur l'écran. Au contraire, l'information des bits est traitée suivant un schéma de répartition de couleurs afin que l'image à afficher sur l'écran soit "représentée" ou reconstruite. Selon l'invention, on s'est rendu compte que la composante verte, dans un affichage, contribuait pour plus de la moitié de la luminance "apparente" de l'affichage. Dans un mode de réalisation préféré, l'invention affecte deux fois plus de bits de la mémoire tampon d'image à la couleur verte qu'à chacune des couleurs rouge et bleue. Comme l'oeil humain est plus sensible aux variations de luminance qu'aux variations de teinte, la disposition d'un plus grand nombre de bits verts dans la mémoire tampon d'image que de bits rouges ou bleus donne une augmentation "apparente" du contraste et de la résolution d'affichage. Ainsi, l'invention met en oeuvre de manière utile la propriété de l'oeil humain selon laquelle un détail est détecté plus facilement sous forme d'une variation de luminance que d'une variation de teinte.

Une caractéristique originale de l'invention est qu'un seul bit de mémoire tampon d'image est nécessaire pour la formation de trois bits d'information de couleurs par pel (présence/absence de rouge, présence/absence de vert et/ou présence/absence de bleu). L'invention réduit

notablement la dimension de la mémoire tampon d'image et rend réalisable physiquement et intéressant au point de vue de la rentabilité un tel système. L'invention concerne un schéma de représentation grâce auquel une
5 réduction de la dimension de la mémoire tampon d'image donne une augmentation correspondante de la vitesse de travail de celle-ci. En conséquence, des effets d'affichage qu'on a pas pu encore obtenir jusqu'à présent peuvent être rapidement obtenus sans perte de résolution.

10 L'invention peut mettre en oeuvre un certain nombre de schémas de représentation reposant sur la découverte du fait que l'information de couleurs peut être partagée entre des bits voisins. Un tel schéma de représentation permet la réalisation d'un appareil de détermination
15 du fait que les canons rouge, vert et/ou bleu doivent être mis en fonctionnement à un emplacement particulier de l'écran d'affichage. La mémoire tampon d'image est balayée à la même fréquence et dans la même position que le balayage des faisceaux d'électrons (rouge, vert et
20 bleu pour un affichage en couleurs) sur l'écran d'affichage. Par exemple, lorsque la couleur qui doit être placée sur l'écran à la position 5986 (ligne n° 5, pel n° 986) est en cours de détermination, la mémoire tampon d'image est analysée dans la position 5986 afin que cette détermination soit
25 effectuée.

On considère maintenant un exemple d'un tel schéma de représentation de couleurs.

a) Vert

1) Si le bit de la mémoire tampon d'image est V
30 (vert), le canon vert est mis en fonctionnement lorsque le bit de cette position est à 1.

2) Lorsque le bit de la mémoire tampon d'image n'est pas V, le canon vert est mis en fonctionnement lorsque le bit V qui se trouve juste au-dessous est à
35 l'état 1.

b) Rouge

1) Lorsque le bit de la mémoire tampon d'image

est R (rouge), le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste au-dessous et à gauche est à 1.

5 2) Lorsque le bit de la mémoire tampon d'image est B (bleu), le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste au-dessous et à droite est à 1.

10 3) Lorsque le bit de la mémoire tampon d'image est V précédé par B, le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste à droite est à 1.

15 4) Lorsque le bit de la mémoire tampon d'image est V précédé par R, le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste à gauche est à 1.

c) Bleu

1) Lorsque le bit de la mémoire tampon d'image est B, le canon bleu est mis en fonctionnement lorsque le bit B qui se trouve au-dessous et à gauche est à 1.

20 2) Lorsque le bit de la mémoire tampon d'image est R, le canon bleu est mis en fonctionnement lorsque le bit B qui se trouve juste au-dessous et à droite est à 1.

25 3) Lorsque le bit de la mémoire tampon d'image est V précédé par R, le canon bleu est mis en fonctionnement lorsque le bit B qui se trouve juste à droite est à 1.

4) Lorsque le bit de la mémoire tampon d'image est V précédé par B, le canon bleu est mis en fonctionnement lorsque le bit B qui se trouve juste à gauche est à 1.

30 Chaque bit V détermine l'état de fonctionnement du canon vert dans la position du pel correspondant et dans la position de pel qui se trouve juste au-dessus. Chaque bit R détermine l'état de fonctionnement du canon rouge dans la position de pel se trouvant à droite, à gauche, à gauche au-dessus et à droite au-dessus. Chaque
35 bit B détermine l'état de fonctionnement du canon bleu pour les positions de pels se trouvant à gauche, à droite, au-dessus à gauche et au-dessus à droite.

L'invention transforme aussi l'information RVB suivant la norme NTSC. D'autres schémas de représentation peuvent aussi être obtenus suivant divers modes de réalisation de l'invention, avec différents rapports d'affectation de couleurs et différents schémas de répartition. Un autre mode de réalisation de l'invention donne une représentation de l'information de chrominance et de luminance à la place de l'information rouge, verte et bleue, afin qu'elle forme un signal en couleurs suivant toute norme d'affichage, par exemple suivant la norme NTSC.

D'autres caractéristiques et avantages de l'invention ressortiront mieux de la description qui va suivre, faite en référence aux dessins annexés sur lesquels :

la figure 1 est un diagramme synoptique d'un mode de réalisation avantageux d'appareil selon l'invention;

la figure 2 est un tableau illustrant un premier schéma avantageux de représentation ;

la figure 3 est un tableau d'un second schéma de représentation selon l'invention ;

la figure 4 est un diagramme synoptique d'un circuit tampon à grande vitesse selon l'invention ;

les figures 5A à 5C forment ensemble un schéma d'un circuit tampon à grande vitesse ;

la figure 6 est un diagramme synoptique d'un codeur NTSC selon l'invention ; et

les figures 7A à 7C forment ensemble un schéma du codeur NTSC.

Dans un mode de réalisation préféré de l'invention, le format d'affichage est un format vidéo à 2048 pels et 512 lignes, permettant la sélection de plus de 4000 couleurs. L'affichage de haute résolution donné selon l'invention est obtenu avec 1 048 476 bits de mémoire tampon d'image. Ainsi, l'invention permet une économie de mémoire et une vitesse correspondante de traitement. Ces perfectionnements sont obtenus par le procédé et l'appareil de représentation mémoire-écran selon l'invention.

La figure 1 est un diagramme synoptique simplifié

représentant une application de l'invention à un système d'affichage vidéo 10. Une mémoire tampon d'image 12 comprend une mémoire à accès direct de 16 x 64 kilobits. Chaque bit de la mémoire 12 conserve l'information de représentation destinée à l'image de l'affichage. Un circuit logique 14 de lecture-écriture et de synchronisation vidéo reçoit l'information de la mémoire 12 sur la base d'un bit de mémoire par pel, et détermine, par un processus d'examen du voisinage, la composante de couleur à chaque emplacement.

10 Un signal analogique et numérique RVB (rouge, vert, bleu) de sortie est formé. Un signal supplémentaire du circuit logique 14 est transmis à un codeur 15 qui forme un signal vidéo composite NTSC.

L'application préférée de l'invention est un projecteur de diapositives vidéo, sous la commande d'un processeur 16, dans lequel des données numériques correspondant aux diverses images sont conservées sur un disque souple 17. Lorsqu'une image doit être affichée, l'information est lue sur le disque 17 et placée dans la mémoire 12

20 sous la commande du processeur 16. Celui-ci peut être commandé par un organe 18 de commande infrarouge à distance le cas échéant.

Il faut noter que l'invention est destinée à diverses applications vidéo et peut être utilisée dans diverses technologies d'affichage. Ainsi, le processeur 16 et le circuit associé ne sont pas représentés en détail. Il faut noter que tout processeur ou micro-ordinateur, tel que "Apple IIE" ou "IBM PC" peut être utilisé pour la lecture et l'écriture des données dans la mémoire 12.

30 La figure 2 représente schématiquement un premier schéma préféré de représentation qui peut être mis en oeuvre par le circuit logique 14. Sur la figure 2, l'affectation des bits dans la mémoire tampon d'image est représentée sous forme d'une matrice comprenant une série de lignes représentant les lignes d'affichage et de colonnes de position d'affichage (pels). Dans la matrice, V représente la couleur verte, R la couleur rouge et B la couleur

bleue. Cette désignation est gardée dans tout le présent mémoire. La matrice affiche seulement une petite partie de l'écran total d'affichage, mais une partie suffisante est représentée pour qu'elle indique un schéma avantageux d'affectation.

On se réfère à un mode de réalisation préféré pour la compréhension de la mise en oeuvre de l'invention. Il faut noter que les valeurs de la taille de la mémoire et de la taille d'affichage ainsi que les arrangements de dessins de bits décrits sont purement illustratifs. Il faut noter que divers modes de réalisation sont possibles.

Le mode de réalisation considéré à titre illustratif met en oeuvre une mémoire tampon d'image à 16 x 64 kilobits pour un total de 1 048 576 bits. Chaque bit de la mémoire correspond à un emplacement sur un écran d'affichage. Dans les schémas classiques de représentation, la couleur est formée par trois bits par pel par emplacement d'affichage, par exemple un bit par canon de couleur, dans un affichage rouge-bleu-vert. On s'est rendu compte selon l'invention qu'il n'était pas nécessaire de disposer d'une valeur séparée de couleur pour chaque canon de couleur à chaque emplacement de bits mais au contraire que l'information de couleur pouvait être partagée entre des emplacements voisins. Ainsi, chaque bit de la mémoire tampon ne commande qu'un seul des trois canons (rouge, vert et bleu) pour cet emplacement. L'état des autres canons, à cet emplacement, est fonction des affectations des bits voisins de couleur. Comme l'indiquent les affectations de la figure 2, on note que, à la ligne 0, position 0, un bit vert est formé et commande le canon vert ; à la ligne 0, position 1, un bit rouge est présent, et ainsi de suite.

La figure 2 indique aussi les affectations des bits de couleur, couleur par couleur. Ainsi, le vert occupe une position de bit sur deux alors que le rouge n'occupe qu'une position sur quatre et le bleu aussi. Cette affectation particulière repose sur la recon-

naissance selon l'invention du fait que la plus grande partie de l'information de luminance dans un affichage vidéo est donnée par le canon de couleur verte. Ainsi, l'invention, destinée à donner un contraste et une résolution élevés, affecte à la couleur verte une fréquence de bit double de celle des couleurs rouge et bleue. Dans le mode de réalisation préféré de l'invention, 500 000 bits verts et 250 000 bits rouges et 250 000 bits bleus sont utilisés environ. Ainsi, il y a à peu près 500 000 emplacements réels d'affichage vert et 250 000 emplacements réels d'affichage rouge et autant d'affichage bleu.

L'information de commande des trois canons de couleur est nécessaire à chaque emplacement d'affichage. Ainsi, un certain partage d'information est nécessaire entre les emplacements d'affichage. Ce partage est assuré selon l'invention. Sur la figure 2, la position entre la représentation et l'écran est représentée pour chaque couleur. Par exemple, les lignes vertes 1 et 2, position 0 (1,0 et 2,0) sont commandées par le bit vert à la ligne 2, position 0 (2,0). Le canon rouge des lignes 1 et 2, positions 2 et 4 (1,2 ; 1,4 ; 2,2 ; et 2,4) de chaque ligne est commandé par le bit de la ligne 2, position 3 (2,3). Ainsi, dans le cas du rouge (et de même dans le cas du bleu) du schéma préféré de représentation, les couleurs à gauche et à droite et juste au-dessous de la gauche et de la droite, sont commandées par le bit de couleur de l'emplacement actuel d'affichage. Chaque bit vert de la mémoire commande la valeur verte à deux emplacements d'affichage, et chaque bit rouge et bleu commande la valeur rouge et bleue à quatre emplacements d'affichage.

La luminance de l'affichage et la teinte perçue par un observateur sont fonction de la répartition des bits rouge, vert et bleu. Cette répartition peut être réalisée suivant tout schéma voulu et peut être conforme à des dessins prédéterminés conservés dans un générateur de dessins (non représenté) afin que toute couleur voulue soit obtenue. Des dessins de forme et de symbole courants

peuvent être conservés dans un générateur de caractères (non représenté).

La mémoire tampon d'image est analysée à la même fréquence et à la même position que le balayage des faisceaux d'électrons (rouge, vert et bleu dans le cas d'un affichage en couleurs) sur l'écran d'affichage. Par exemple, lors de la détermination de la couleur de l'écran à la position 5986 (ligne n° 5, pel n° 986), la mémoire tampon est analysée dans la position 5986, afin que cette détermination soit exécutée.

On considère maintenant un exemple d'un tel schéma de représentation en couleurs.

a) Vert

1) Si le bit de la mémoire tampon d'image est V (vert), le canon vert est mis en fonctionnement lorsque le bit de cette position est à 1.

2) Lorsque le bit de la mémoire tampon d'image n'est pas V, le canon vert est mis en fonctionnement lorsque le bit V qui se trouve juste au-dessous est à l'état 1.

b) Rouge

1) Lorsque le bit de la mémoire tampon d'image est R (rouge), le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste au-dessous et à gauche est à 1.

2) Lorsque le bit de la mémoire tampon d'image est B (bleu), le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste au-dessous et à droite est à 1.

3) Lorsque le bit de la mémoire tampon d'image est V précédé par B, le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste à droite est à 1.

4) Lorsque le bit de la mémoire tampon d'image est V précédé par R, le canon rouge est mis en fonctionnement lorsque le bit R qui se trouve juste à gauche est à 1.

c) Bleu

1) Lorsque le bit de la mémoire tampon d'image est B, le canon bleu est mis en fonctionnement lorsque le bit B qui se trouve au-dessous et à gauche est à 1.

5 2) Lorsque le bit de la mémoire tampon d'image est R, le canon bleu est mis en fonctionnement lorsque le bit B qui se trouve juste au-dessous et à droite est à 1.

3) Lorsque le bit de la mémoire tampon d'image est V précédé par R, le canon bleu est mis en fonctionnement
10 lorsque le bit B qui se trouve juste à droite est à 1.

4) Lorsque le bit de la mémoire tampon d'image est V précédé par B, le canon bleu est mis en fonctionnement lorsque le bit B qui se trouve juste à gauche est à 1.

Chaque bit V détermine l'état de fonctionnement
15 du canon vert dans la position du pel correspondant et dans la position de pel juste au-dessus. Chaque bit R détermine l'état de fonctionnement du canon rouge dans la position de pel à droite, à gauche, au-dessus à gauche et au-dessus à droite. Chaque bit B détermine l'état de fonctionnement
20 du canon bleu dans les positions de pels à gauche, à droite, à gauche au-dessus et à droite au-dessus.

La figure 3 représente schématiquement un autre schéma avantageux de représentation de couleurs qui correspond à la même procédure de représentation du vert mais
25 modifie la représentation du rouge et du bleu. Dans le cas du rouge, le bit correspond à la ligne 3, position 2 (3,2) commande les lignes 2 et 3, positions 2 et 3 pour chaque ligne (2,2 ; 2,3 ; 3,2 et 3,3). Le même schéma d'affectation est appliqué au bleu. D'autres schémas
30 d'affectation peuvent être utilisés et donnent aussi une résolution élevée. La considération importante dans tous ces schémas est qu'un voisinage examiné peut ne comprendre que la ligne actuelle d'affichage et au moins une autre ligne qui se trouve juste au-dessus ou au-dessous
35 (ou à une distance correspondant à un certain nombre de lignes).

La figure 4 est un diagramme synoptique d'un

circuit tampon à grande vitesse selon l'invention permettant la mise en oeuvre des schémas précités de représentation. La mémoire 12 est représentée sous forme d'un dispositif à semi-conducteur du type métal-oxyde à
5 16 x 64 kilobits, ayant 2048 emplacements d'affichage sur chaque ligne de 512 lignes d'affichage placées sous forme de 128 mots de 16 bits par ligne d'affichage. Deux lignes d'affichage sont lues par cycle de balayage.

Les données d'image sont lues dans la mémoire
10 tampon en blocs de 16 mots utilisant la caractéristique de "mode de page" des mémoires dynamiques à accès direct de 64 kilobits. Le circuit tampon est écrit pendant l'intervalle compris entre les lectures de blocs.

Les données d'image provenant de la mémoire
15 12 sont acheminées par la ligne commune D de données à un circuit tampon intermédiaire 21 de 2 kilobits du type premier entré-premier sorti. Le circuit tampon 21 reçoit un signal d'entrée à 16 mots de la mémoire 12 pour chaque ligne actuelle de balayage pendant un cycle de balayage
20 et pour chaque ligne suivante à balayer pendant un cycle suivant de balayage. Un générateur 20 d'adresses achemine des signaux d'adresse par l'intermédiaire d'une ligne commune A d'adresse afin que le circuit tampon intermédiaire 21 soit commandé et forme des signaux à mots de données
25 de 16 bits correspondant à chaque ligne actuelle de balayage et à chaque ligne suivante de balayage séquentiel. Dans le cas d'un système de balayage entrelacé dans lequel il existe des lignes impaires et des lignes paires d'affichage, le signal du circuit tampon 21 donne l'information
30 rouge, verte et bleue pour une ligne impaire et l'information rouge, verte et bleue pour une ligne paire juxtaposée.

Le signal de sortie du circuit tampon intermédiaire 21 est acheminé à quatre registres à décalage 22 à 8 bits. Chaque registre reçoit 8 bits de données de
35 l'un des mots de données à 16 bits. Le mot à 16 bits d'une ligne impaire est chargé dans deux registres à 8 bits et le mot à 16 bits d'une ligne paire adjacente est

chargé dans les deux autres registres à 8 bits. Le signal de sortie des registres 22 est retardé par un circuit 23 afin que des valeurs de couleur de voisinage soient transmises au circuit logique séquentiel 24.

5 Le signal de sortie du circuit logique 24 contient un signal rouge (R), un signal bleu (B) et deux signaux verts (V_A et V_B). Ces derniers signaux V_A et V_B sont couplés à un circuit démultiplexeur 25 commandé à une
10 fréquence d'horloge égale au double de la fréquence normale d'horloge du circuit afin qu'un seul signal vert (V) soit formé.

 Dans le mode préféré de l'invention, deux lignes sont lues à la fois dans un cycle de balayage afin qu'un voisinage d'emplacements d'affichage et une information
15 correspondante des valeurs de couleur des emplacements d'affichage soient obtenus. Pendant l'opération de traitement dans le tampon intermédiaire et de décalage de bits dans les registres 22, le voisinage des emplacements d'affichage est examiné et l'information de couleur
20 est formée. Les valeurs du voisinage sont fonction de l'affectation des valeurs de couleur d'emplacements d'affichage et du schéma de représentation par sélection, par exemple représenté sur les figures 2 et 3. Le schéma des figures 5A à 5B et 7A à 7B correspond à la figure 3.

25 Les figures 5A à 5C représentent une partie du circuit logique 14 de lecture-écriture et de synchronisation vidéo. La figure 5A est un schéma du circuit générateur d'adresses 20. La création des adresses est un facteur lors de la production des emplacements et des
30 affectations de voisinage de couleurs. Le circuit générateur 20 compte dans un ordre prédéterminé afin qu'il charge le circuit tampon intermédiaire 21 à partir de la mémoire tampon d'image 12 pendant le cycle particulier de balayage.

35 La figure 5B représente la ligne commune D de données et la ligne commune A d'adresses reliées au circuit tampon intermédiaire 21. Une sortie du circuit

tampon intermédiaire est couplée à quatre registres à décalage 22 à 8 bits qui transmettent un signal au circuit à retard 23.

La figure 5C représente le circuit logique séquentiel 24. Les données d'affichage extraites des quatre registres 22 parviennent à l'entrée du circuit logique séquentiel 24. Celui-ci assure le mélange des informations d'une ligne impaire et d'une ligne paire et forme une information de couleur et d'affichage destinée à deux emplacements séquentiels d'affichage. Bien que, dans un mode de réalisation préféré, le voisinage porte sur deux lignes d'affichage et deux emplacements d'affichage séquentiel, il faut noter qu'un nombre quelconque de lignes et d'emplacements d'affichage peut être utilisé dans d'autres modes de réalisation, suivant les affectations de dessins et les schémas choisis de représentations.

La figure 6 est un diagramme synoptique d'une partie d'un codeur NTSC. Un courant de bits contenant des informations rouge, verte et bleue est transmis à des registres correspondants à décalage 51, 52, 53, 31, 32 et 33, sous la commande de signaux d'horloge. Les registres à décalage assurent la conversion analogique-numérique. Différents signaux de sortie produits par chaque registre parviennent à des amplificateurs additionneurs 34 et 35 et des signaux de différence de couleurs en phase et de différence de couleurs en quadrature sont formés par ces amplificateurs. En outre, l'information rouge, verte et bleue est transmise à un amplificateur d'addition 30 qui crée un signal de luminance.

Les figures 7A à 7C représentent un schéma de codage RVB et NTSC. La figure 7A représente les signaux rouge, bleu et vert (V_A V_B) transmis aux registres 51, 52 et 53, destinés à former des signaux de sortie RVB numériques et analogiques. Les signaux numériques sont couplés à un basculeur quadruple 42 qui crée un signal de sortie contenant des composantes rouge, verte et bleue. Les composantes rouge et bleue du signal du basculeur 42 sont

directement transmises au circuit tampon 41. L'horloge du circuit qui commande le basculeur 42 (non représenté) fonctionne à une fréquence correspondant à deux emplacements d'affichage (la moitié de la fréquence de balayage). Le
5 signal de sortie d'information de la composante verte provenant du basculeur 42 est transmis au démultiplexeur 25 qui est commandé à une fréquence égale à la fréquence de balayage. L'information des composantes rouge et bleue est affichée pour deux emplacements successifs d'affichage
10 pendant un cycle de balayage et l'information de la composante verte est remise à jour pour chaque emplacement d'affichage pendant un cycle de balayage.

Les figures 7A et 7B représentent des registres à décalage 51, 52, 53, 31, 32 et 33 couplés à des ampli-
15 ficateurs additionneurs 34 et 35 afin qu'un signal de différence de couleurs en phase et un signal de différence de couleurs en quadrature soient formés. Un signal de salve de couleur est transmis à un circuit 36 amplificateur de salve et à un circuit 37 d'amplitude et de phase
20 de salve afin qu'une composante de salve soit formée pour les signaux de différence de couleurs en phase et en quadrature.

La figure 7C représente un circuit de sortie 55 NTSC grâce auquel les signaux de différence de couleurs
25 en phase et en quadrature sont combinés afin qu'ils forment un signal composite NTSC. L'information de luminance est alors ajoutée par un amplificateur additionneur de luminance 30 et le signal composite est transmis à un moniteur (non représenté). Bien qu'on ait décrit un codeur
30 NTSC, il faut noter que l'invention s'applique aussi à d'autres normes de télévision telles que PAL et SECAM.

Ainsi, l'invention permet une réduction importante de la dimension de mémoire nécessaire à l'obtention d'affichage de haute résolution en plusieurs couleurs. L'in-
35 vention permet aussi une réduction importante du temps d'accès et d'affichage. Bien qu'elle soit décrite, dans un mode de réalisation, dans le cas d'un affichage de diapositives graphiques, elle s'adapte facilement à tout

type d'affichage graphique, mettant en oeuvre des affichages dynamiques et statiques. L'invention transmet des signaux de sortie analogiques, numériques et composites.

L'invention augmente notablement la résolution
5 d'affichage par combinaison de l'information de couleur tirée du voisinage d'un emplacement d'affichage avec formation d'une valeur de luminance et de couleur d'un emplacement d'affichage. Dans un mode de réalisation préféré, l'information verte est deux fois plus importante
10 que l'information rouge et que l'information bleue. Le schéma de représentation mémoire-affichage grâce auquel l'information de couleur est partagée et combinée, est réalisé de manière que les caractéristiques de couleurs de bords de l'image soient minimales et que d'autres distorsions de l'affichage soient éliminées.
15

Le scintillement dû au balayage entrelacé est notablement réduit par mélange des lignes adjacentes. L'invention assure éventuellement une création de dessins et peut comprendre une "bibliothèque" de symboles graphiques
20 et de couleurs. D'autres modes de réalisation de l'invention transmettent une information de bit de couleur désaligné et d'autres affectations de bits de couleurs. Il est cependant important de noter que tous les modes de réalisation réduisent notablement la quantité de mémoire
25 nécessaire aux affichages de haute résolution en plusieurs couleurs (ou ayant une échelle de gris). Ceci est réalisé par partage de l'information de couleur entre des emplacements voisins d'affichage et par examen des emplacements voisins d'affichage pour l'assemblage de l'information
30 de couleur correspondant à chaque emplacement d'affichage.

REVENDICATIONS

1. Appareil d'affectation de valeurs de couleur d'une mémoire de représentation numérique à des emplacements d'affichage, caractérisé en ce qu'il comprend :
- 5 une mémoire tampon d'image (12) destinée à représentation numérique d'une image d'affichage,
- un dispositif tampon (21) relié à la mémoire tampon d'image et destiné à conserver une représentation numérique d'au moins deux lignes d'affichage de l'image
- 10 d'affichage,
- un dispositif à registres (22) relié au dispositif tampon et destiné à conserver une représentation numérique d'au moins deux emplacements d'affichage le long de chacune des deux lignes d'image d'affichage au moins, et
- 15 un dispositif de représentation (14) relié au dispositif à registres (22) et destiné à affecter des valeurs de couleur à chaque emplacement d'image d'affichage sous la commande du dispositif à registres et en fonction des valeurs de couleur affectées à un voisinage
- 20 correspondant de l'image d'affichage, si bien que l'état numérique de chaque emplacement de la mémoire tampon d'image donne une valeur correspondante d'image d'affichage et une valeur de couleur du voisinage de l'image d'affichage.
- 25 2. Appareil selon la revendication 1, caractérisé en ce que les valeurs de couleur sont destinées à commander sélectivement des faisceaux électroniques rouge, bleu et vert, dans un moniteur en couleurs.
- 30 3. Appareil selon la revendication 1, caractérisé en ce que les valeurs de couleur sont destinées à donner sélectivement des signaux de luminance, de différence de couleurs en phase et de différence de couleurs en quadrature pour la commande d'un moniteur en couleurs.
- 35 4. Appareil selon la revendication 1, caractérisé en ce qu'il comprend en outre un dispositif d'analyse de la mémoire tampon d'image (12) à la même fréquence et dans la même position que le balayage de l'image sur un dispositif d'affichage.

5. Appareil selon la revendication 1, caractérisé en ce qu'il comprend en outre un dispositif destiné à examiner les valeurs de couleur affectées audit voisinage de l'image d'affichage afin qu'il détermine la valeur de couleur pour chaque emplacement successif de l'image d'affichage, si bien que l'information de couleur pour chaque emplacement de l'image d'affichage est partagée parmi des emplacements voisins d'image d'affichage.

6. Appareil selon la revendication 5, caractérisé en ce que le dispositif d'examen comporte :

a) un premier dispositif destiné à examiner la valeur de couleur d'un emplacement d'affichage se trouvant juste au-dessous d'un premier emplacement actuel d'affichage d'une valeur de couleur afin qu'il détermine

une première valeur de couleur à l'emplacement en cours,

b) un second dispositif destiné à examiner la valeur de couleur d'emplacements d'affichage juste au-dessous, à gauche et à droite, et juste à gauche et à droite d'un second emplacement actuel d'affichage de valeur de couleur afin qu'il détermine une seconde valeur de couleur à l'emplacement en cours, et

c) un troisième dispositif d'examen de la valeur de couleur d'emplacement d'affichage juste au-dessous à gauche et à droite et juste à gauche et à droite d'un troisième emplacement en cours d'affichage de valeur de couleur afin qu'il détermine une troisième valeur de couleur à l'emplacement en cours, si bien que le contenu de la mémoire tampon d'image est représenté sur un affichage sous forme de valeurs correspondantes de couleur.

7. Appareil d'assemblage d'une représentation numérique d'image en une image vidéo de résolution élevée et en plusieurs couleurs, dans un appareil de mémorisation d'image vidéo comprenant un processeur destiné à conserver une telle représentation numérique et à la restituer à partir d'un support, ledit appareil étant caractérisé en ce qu'il comprend :

une mémoire tampon d'image (12) destinée à

recevoir la représentation du processeur et à conserver cette représentation numérique de l'image vidéo sous forme d'une implantation de bits, et

un dispositif d'implantation (14) relié à la
5 mémoire tampon d'image et destiné à affecter des valeurs de couleur à chaque emplacement d'image vidéo en fonction des valeurs de couleur affectées à un voisinage correspondant de l'image vidéo, chaque emplacement de l'image vidéo étant implanté à partir de la mémoire tampon d'image
10 et étant une combinaison de valeurs de composantes de couleur contenant une valeur numérique correspondante de bits de la mémoire tampon d'image et des valeurs de bits numériques du voisinage provenant de la mémoire tampon d'image.

15 8. Codeur vidéo composite destiné à un appareil d'affectation de couleur d'une mémoire d'implantation de bits à des emplacements d'affichage vidéo, caractérisé en ce qu'il comprend :

des registres à décalage (31, 32, 33) reliés
20 de manière qu'ils reçoivent une partie formant une composante d'une valeur de couleur destinée à un emplacement d'affichage en couleurs, les registres étant destinés à former ainsi des signaux de différence de couleurs en phase et en quadrature,

25 un dispositif additionneur (34, 35) relié aux registres à décalage et destiné à recevoir les signaux de différence de couleurs en phase et en quadrature pour chacune des parties formant des composantes de la valeur de couleur et destiné à former des signaux de sortie
30 de différence de couleurs en phase et en quadrature qui sont une sommation des signaux de composantes de couleur, et

un dispositif additionneur (30) couplé afin qu'il reçoive une partie constituant une composante de chacune des valeurs de couleur et qu'il forme une sommation
35 desdites parties formant des composantes de la valeur de couleur afin qu'un signal correspondant de luminance soit formé.

9. Procédé d'affectation de valeurs de couleur d'une mémoire d'implantation de bits à des emplacements d'affichage vidéo, caractérisé en ce qu'il comprend :

la mémorisation d'une représentation numérique
5 d'une image vidéo dans une mémoire tampon d'image (12),
la mémorisation d'une représentation numérique d'au moins deux lignes d'affichage de l'image vidéo dans un circuit tampon intermédiaire (21) relié à la mémoire tampon d'image (12),

10 la mémorisation d'une représentation numérique d'au moins deux emplacements d'affichage le long de chacune des deux lignes d'affichage d'image vidéo au moins, dans un registre (22) couplé au circuit tampon (21),

l'affectation de valeurs de couleur à chaque
15 emplacement d'image vidéo sous la commande du registre et en fonction des valeurs de couleur affectées à un voisinage correspondant de l'image vidéo, à l'aide d'un circuit d'implantation (14) couplé au registre, et

la transmission d'une valeur correspondante
20 d'image vidéo et d'une valeur de couleur de voisinage d'image vidéo en fonction de l'état numérique de chaque emplacement de la mémoire tampon d'image.

10. Procédé de codage des valeurs des composantes de couleur tirées d'une mémoire d'implantation de bits à
25 des emplacements d'affichage vidéo, caractérisé en ce qu'il comprend :

la transformation de chaque valeur de composantes de couleur d'un signal numérique en un signal analogique, comprenant une composante de différence de couleurs en
30 phase et une composante de différence de couleurs en quadrature,

la sommation des composantes de différence de couleurs en phase et en quadrature correspondantes afin qu'une composante de différence de couleurs en phase
35 sommée et une composante de différence de couleurs en quadrature sommée soient formées, et

la sommation des composantes de couleur afin qu'une composante de luminance soit formée et qu'un signal vidéo composite soit réalisé.

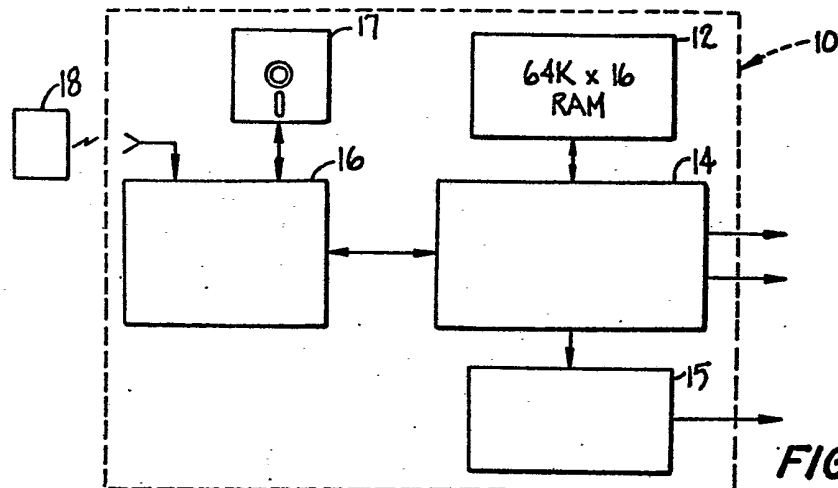


FIG. 1.

AFFECTATION DE BITS DANS TAMPON IMAGE

POSITION DE BITS	0	1	2	3	4	5	6...
LIGNE 0	V	R	V	B	V	R	V
1	R	V	B	V	R	V	B
2	V	B	V	R	V	B	V
3	B	V	R	V	B	V	R
4	V	R	V	B	V	R	V
...							

FIG. 2.

	VUE COULEUR PAR COULEUR							LIGNE DE BALAYAGE	IMPLANTATION SUR POSITION ECRAN						
	0	1	2	3	4	5	6...		0	1	2	3	4	5	6...
VERT	0	V		V		V		0	0,0	1,1	0,2	1,3	0,4	1,5	0,6
	1		V		V		V	1	2,0	3,1	2,2	3,3	2,4	3,5	2,6
	2	V		V		V		2	4,0	5,1	4,2	5,3	4,4	5,5	4,6
	3		V		V		V	3							
	4	V		V		V		4							
ROUGE	0		R			R		0	0,1	1,0	0,1	1,4	0,5	1,4	0,5
	1	R			R			1	2,1	3,0	2,3	3,2	2,3	3,6	2,7
	2			R				2	4,1	5,0	4,1	5,4	4,5	5,5	4,6
	3		R				R	3							
	4		R			R		4							
BLEU	0			B				0	0,1	1,2	0,3	1,2	0,3	1,6	0,7
	1			B			B	1	2,1	3,0	2,1	3,4	2,5	3,4	2,5
	2		B					2	4,1	5,0	4,3	5,2	4,3	5,6	4,7
	3	B				B		3							
	4			B				4							

		IMPLANTATION						
		0	1	2	3	4	5	6
ROUGE	0		R			R		
	1	R			R			
	2			R				
	3		R			R		
	4	R			R			
LEU	0			B				
	1		B			B		
	2			B			B	
	3	B			B			
	4			B				

FIG. 3.

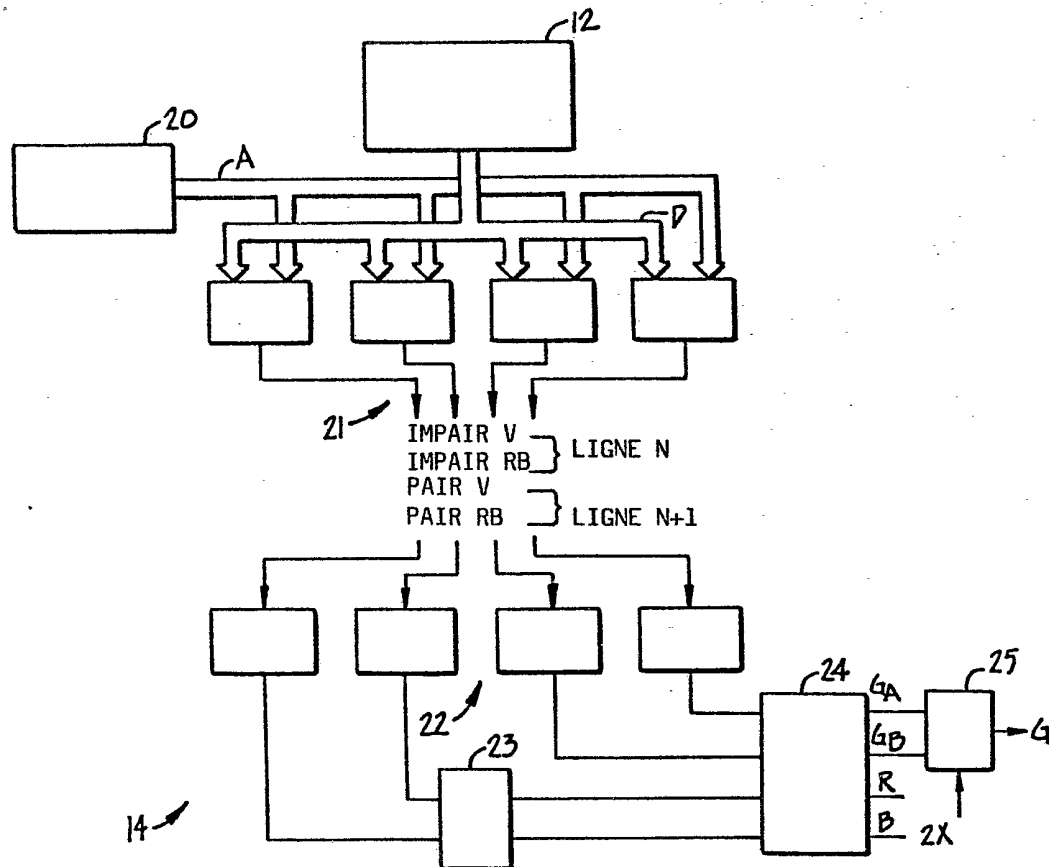


FIG. 4.

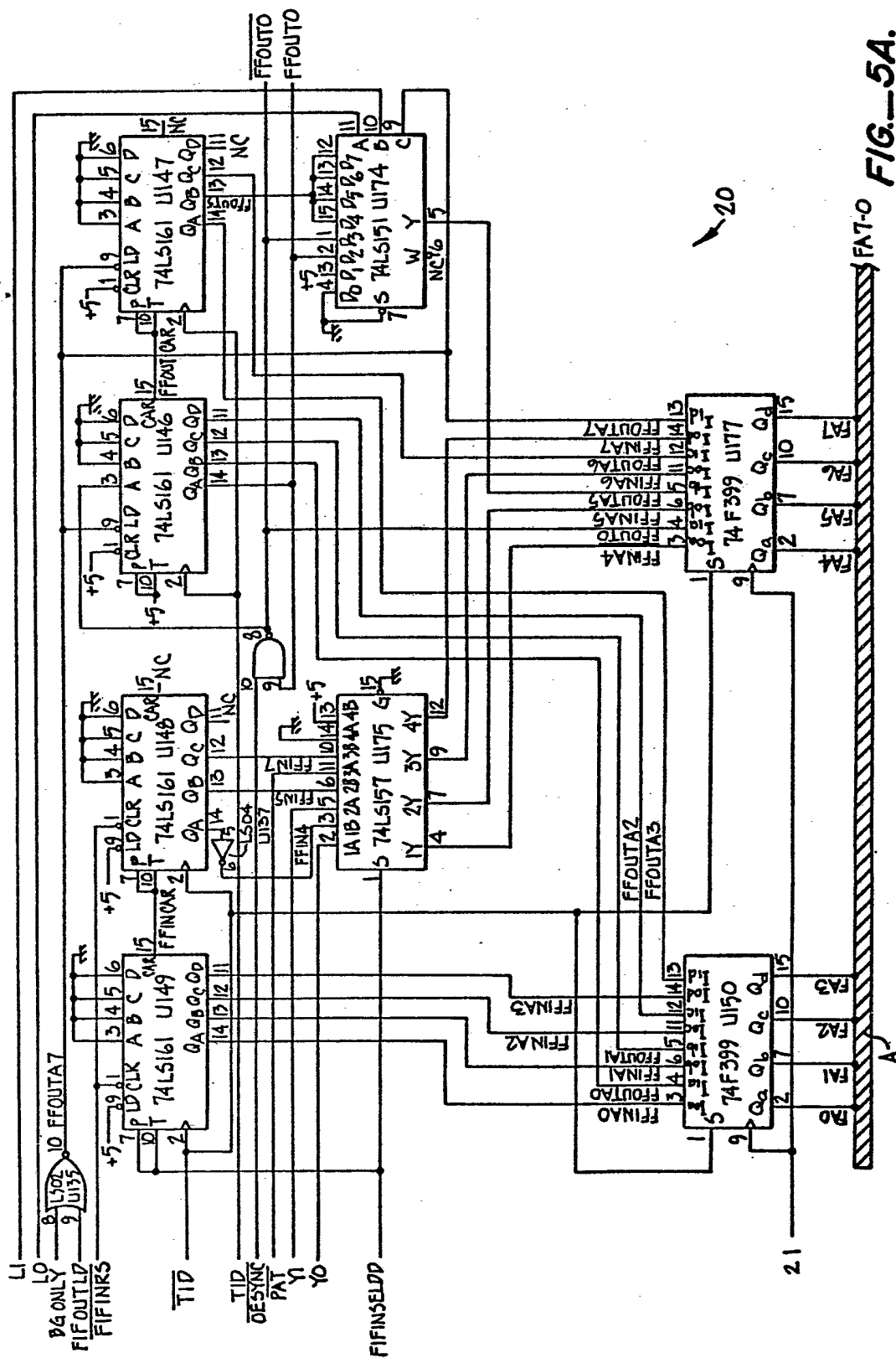


FIG. 5A.



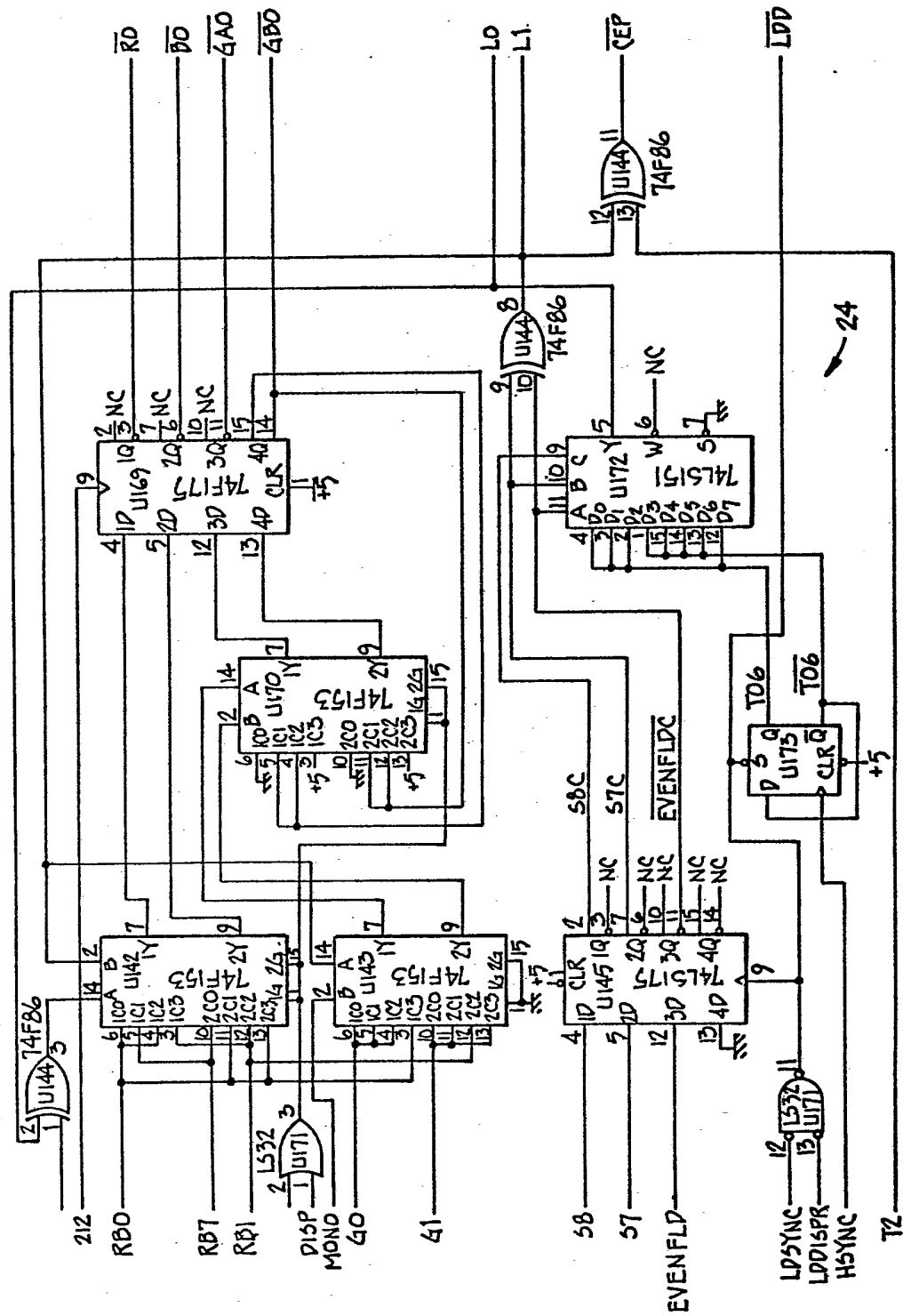


FIG. 5C.

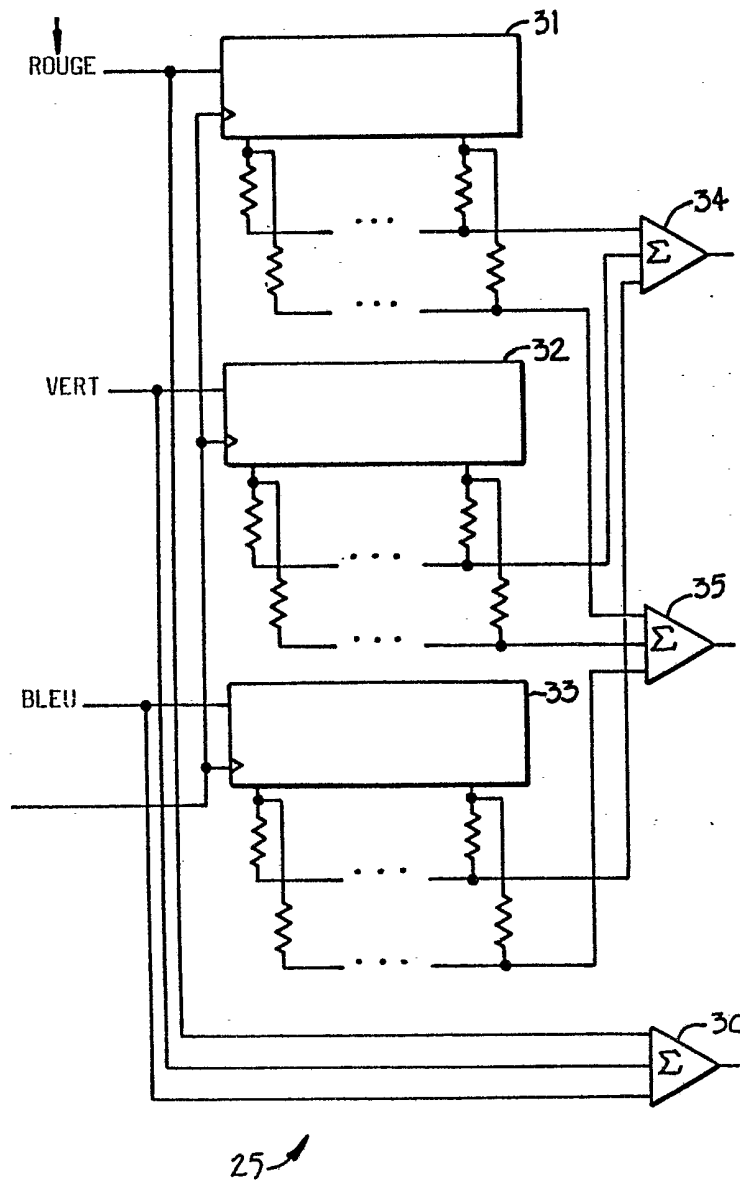
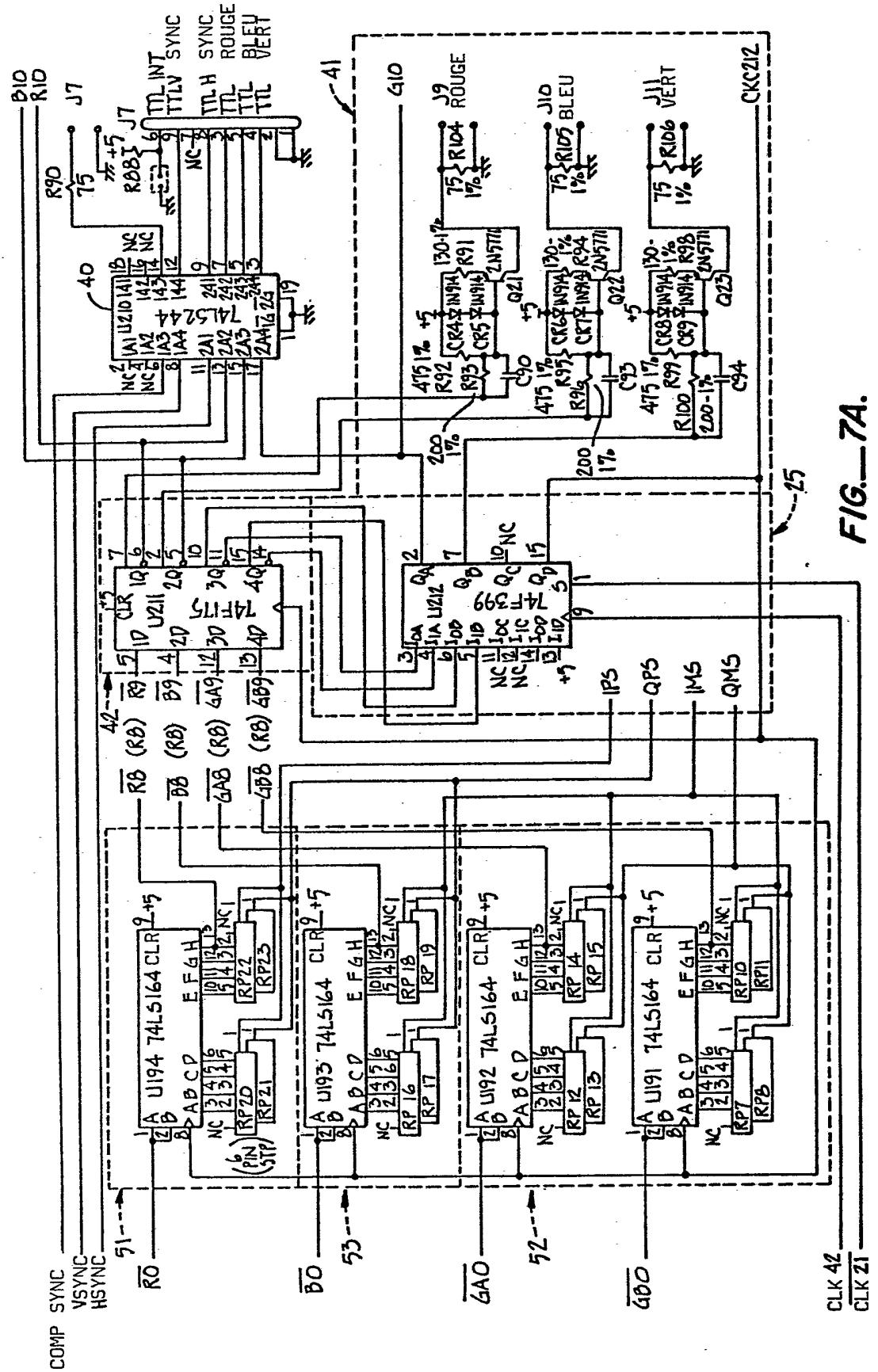


FIG. 6.



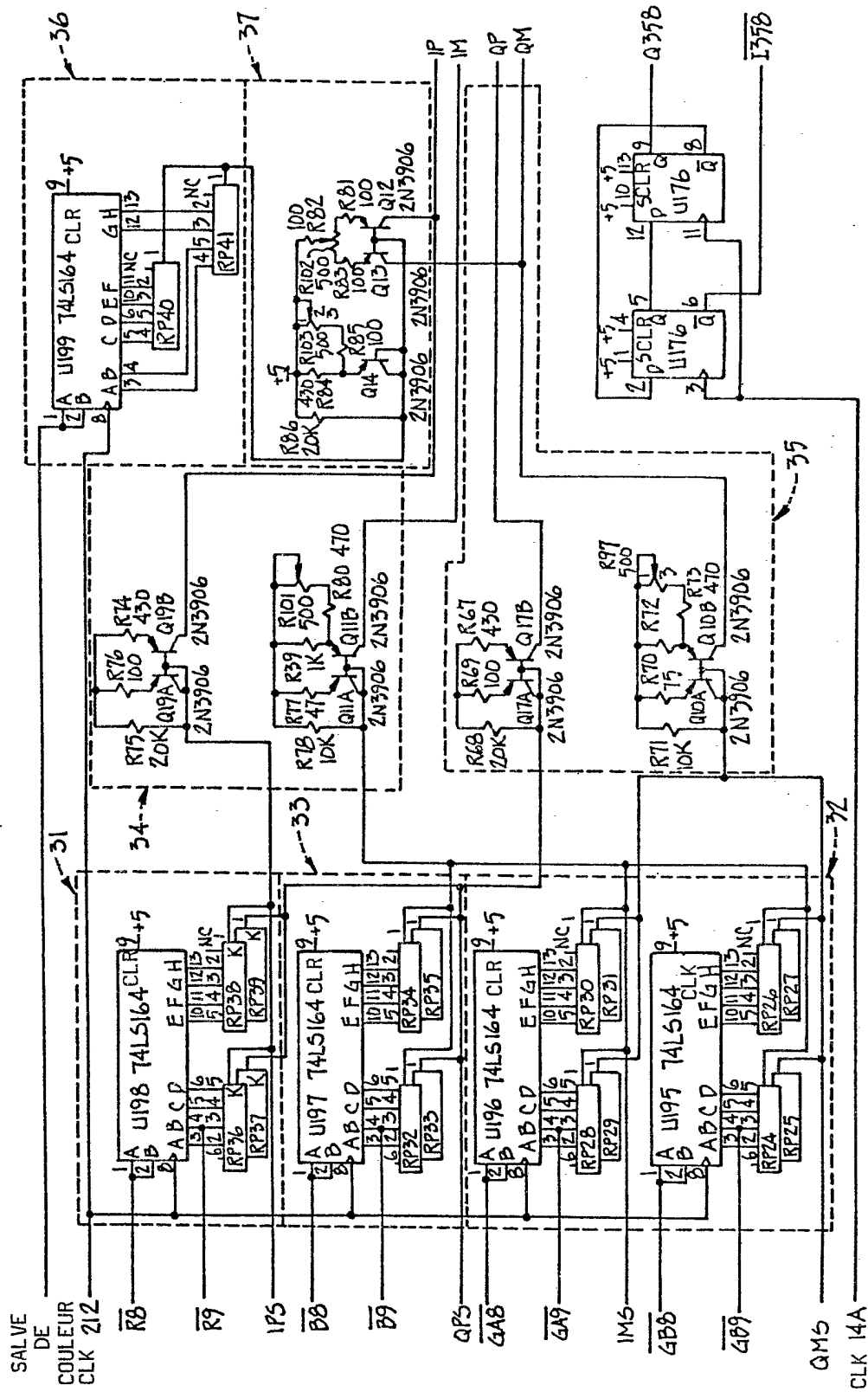


FIG. 7B.



FIG.-7C.