

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 4 区分

【発行日】平成 26 年 6 月 26 日 (2014.6.26)

【公開番号】特開 2012-10580 (P2012-10580A)

【公開日】平成 24 年 1 月 12 日 (2012.1.12)

【年通号数】公開・登録公報 2012-002

【出願番号】特願 2011-109368 (P2011-109368)

【国際特許分類】

H 0 2 M 3/155 (2006.01)

G 0 9 G 3/36 (2006.01)

G 0 9 G 3/20 (2006.01)

G 0 2 F 1/133 (2006.01)

【F I】

H 0 2 M 3/155 N

G 0 9 G 3/36

G 0 9 G 3/20 6 1 2 D

G 0 9 G 3/20 6 1 1 A

G 0 9 G 3/20 6 2 1 K

G 0 9 G 3/20 6 6 0 U

G 0 2 F 1/133 5 5 0

G 0 2 F 1/133 5 2 0

G 0 9 G 3/20 6 6 0 V

【手続補正書】

【提出日】平成 26 年 5 月 12 日 (2014.5.12)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

直流変換回路を有し、

前記直流変換回路は、変換回路と、比較回路と、論理回路とを有し、

前記変換回路は、誘導素子と、トランジスタとを有し、

前記比較回路は、前記変換回路の出力と基準値とを比較し、

前記論理回路は、前記比較回路の出力とマイクロプロセッサからの信号とを演算し、

前記変換回路では、前記トランジスタが前記論理回路の出力に応じて前記誘導素子に流れる電流を制御し、前記誘導素子に流れる前記電流に応じて前記変換回路の出力が生成されることを特徴とする半導体装置。

【請求項 2】

直流変換回路と、画素が配置された表示部とを有し、

前記直流変換回路は、変換回路と、比較回路と、論理回路とを有し、

前記変換回路は、誘導素子と、トランジスタとを有し、

前記比較回路は、前記変換回路の出力と基準値とを比較し、

前記論理回路は、前記比較回路の出力とマイクロプロセッサからの信号とを演算し、

前記変換回路では、前記トランジスタが前記論理回路の出力に応じて前記誘導素子に流れる電流を制御し、前記誘導素子に流れる前記電流に応じて前記変換回路の出力が生成され、

前記表示部は、前記変換回路の出力に応じて、前記画素を駆動することを特徴とする表示装置。

【請求項 3】

直流変換回路と、画素が配置された表示部とを有し、

前記直流変換回路は、変換回路と、増幅回路と、比較回路と、論理回路とを有し、

前記変換回路は、誘導素子と、トランジスタとを有し、

前記比較回路は、前記変換回路の出力と第 1 の基準値とを比較し、

前記論理回路は、前記比較回路の出力とマイクロプロセッサからの信号とを演算する第 1 の動作を行う機能を有し、

前記増幅回路及び前記変換回路は、前記増幅回路において前記変換回路の出力と第 2 の基準値との差分を増幅し、前記比較回路において前記増幅回路の出力と三角波とを比較する第 2 の動作を行う機能を有し、

前記変換回路では、前記トランジスタが前記第 1 の動作による前記論理回路の出力又は前記第 2 の動作による前記比較回路の出力に応じて前記誘導素子に流れる電流を制御し、前記誘導素子に流れる前記電流に応じて前記変換回路の出力が生成され、

前記表示部では、前記画素に 1 秒以上 600 秒以下の間隔でビデオ信号を書き込む第 1 の駆動、又は、前記画素に 1 / 60 秒以下の間隔で前記ビデオ信号を書き込む第 2 の駆動を行い、

前記表示部は、前記第 1 の駆動を行う場合、前記第 1 の動作による前記変換回路の出力に応じて前記画素を駆動し、前記第 2 の駆動を行う場合、前記第 2 の動作による前記変換回路の出力に応じて前記画素を駆動することを特徴とする表示装置。

【請求項 4】

直流変換回路を有し、

前記直流変換回路は、変換回路と、増幅回路と、比較回路と、論理回路と、第 1 のマルチプレクサと、第 2 のマルチプレクサとを有し、

前記変換回路は、誘導素子と、トランジスタとを有し、

前記誘導素子は、前記トランジスタのソース又はドレインの一方と電氣的に接続され、

前記増幅回路は、前記変換回路の出力と電氣的に接続され、

前記第 1 のマルチプレクサの第 1 の入力は、前記変換回路の出力と電氣的に接続され、

前記第 1 のマルチプレクサの第 2 の入力は、前記増幅回路の出力と電氣的に接続され、

前記比較回路の入力は、前記第 1 のマルチプレクサの出力と電氣的に接続され、

前記論理回路の第 1 の入力は、前記比較回路の出力と電氣的に接続され、

前記論理回路の第 2 の入力は、マイクロプロセッサと電氣的に接続され、

前記第 2 のマルチプレクサの第 1 の入力は、前記論理回路の出力と電氣的に接続され、

前記第 2 のマルチプレクサの第 2 の入力は、前記比較回路の出力と電氣的に接続され、

前記第 2 のマルチプレクサの出力は、前記トランジスタのゲートと電氣的に接続されていることを特徴とする半導体装置。