

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-15805  
(P2012-15805A)

(43) 公開日 平成24年1月19日(2012.1.19)

(51) Int.Cl. F I テーマコード(参考)  
H04L 7/02 (2006.01) H04L 7/02 Z 5K047

審査請求 未請求 請求項の数 5 O L (全 9 頁)

(21) 出願番号 特願2010-150455 (P2010-150455)  
(22) 出願日 平成22年6月30日 (2010. 6. 30)

(71) 出願人 000003078  
株式会社東芝  
東京都港区芝浦一丁目1番1号  
(74) 代理人 100108855  
弁理士 蔵田 昌俊  
(74) 代理人 100091351  
弁理士 河野 哲  
(74) 代理人 100088683  
弁理士 中村 誠  
(74) 代理人 100109830  
弁理士 福原 淑弘  
(74) 代理人 100075672  
弁理士 峰 隆司  
(74) 代理人 100095441  
弁理士 白根 俊郎

最終頁に続く

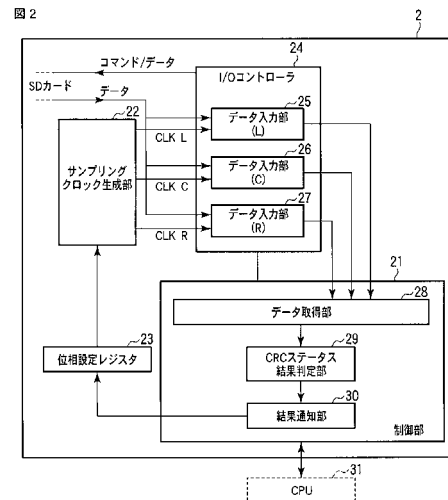
(54) 【発明の名称】 ホストコントローラ、情報処理装置、およびサンプリング方法

(57) 【要約】

【課題】 メモリカードからのデータを正しく得ることができ且つデータの転送効率を向上させることができるようにすること。

【解決手段】 実施形態によれば、ライトデータに対して返されるCRCステータスを対象に、位相が異なる複数のクロックに従ってサンプリングを行うことによって複数の値を取得する動作を繰り返す複数のデータ入力手段(25~27)と、前記複数のデータ入力手段により取得された複数の値の中から、前記CRCステータスの値として正しく取得された値を識別し、データ転送が成功したか否かを示す判定結果を所定のデバイスに通知する制御手段(21)とを具備するホストコントローラが提供される。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

ライトデータに対して返されるCRCステータスを対象に、位相が異なる複数のクロックに従ってサンプリングを行うことによって複数の値を取得する動作を繰り返す複数のデータ入力手段と、

前記複数のデータ入力手段により取得された複数の値の中から、前記CRCステータスの値として正しく取得された値を識別し、データ転送が成功したか否かを示す判定結果を所定のデバイスに通知する制御手段と

を具備するホストコントローラ。

## 【請求項 2】

前記制御手段は、前記複数のデータ入力手段により取得された複数の値の中に、前記CRCステータスの値として正しく取得された値が存在し、且つ、前記CRCステータスの値として誤って取得された値が存在しない場合に、データ転送が成功したものと判定する請求項 1 に記載のホストコントローラ。

## 【請求項 3】

請求項 1 又は 2 に記載のホストコントローラと、当該ホストコントローラを制御するプロセッサとを具備する情報処理装置。

## 【請求項 4】

ライトデータに対して返されるCRCステータスを対象に、位相が異なる複数のクロックに従ってサンプリングを行うことによって複数の値を取得する動作を繰り返し、

前記取得した複数の値の中から、前記CRCステータスの値として正しく取得された値を識別し、データ転送が成功したか否かを示す判定結果を所定のデバイスに通知する、サンプリング方法。

## 【請求項 5】

前記取得した複数の値の中に、前記CRCステータスの値として正しく取得された値が存在し、且つ、前記CRCステータスの値として誤って取得された値が存在しない場合に、データ転送が成功したものと判定する、請求項 4 に記載のサンプリング方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明の実施形態は、メモリカードのホストコントローラ、該ホストコントローラを備えた情報処理装置、および該ホストコントローラによるサンプリング方法に関する。

## 【背景技術】

## 【0002】

最近のSD (Secure Digital) カードは従来よりもデータ転送速度がさらに高速化されてきているため、従前は固定であったデータ受信時の遅延量が定められなくなり、ホストコントローラ側においてサンプリング位置の位相設定が必要になっている。

## 【0003】

位相設定には、データ転送前に受信データと期待値とを比較することにより位相調整を行なうチューニング (もしくはキャリブレーション) という方法が採られることが一般的である。

## 【0004】

なお、特許文献 1 に開示の技術のように、ビット位相同期回路で、位相の異なる複数 (3 つ) のクロックを生成してデータをラッチし、この 3 つのデータにより位相比較を行った上でクロックを決定することにより、短時間でビット同期をとれるようにした方法もある。

## 【先行技術文献】

## 【特許文献】

## 【0005】

【特許文献 1】特開平 02 - 250535 号公報

10

20

30

40

50

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0006】

しかしながら、上述のチューニング（もしくはキャリブレーション）を行ったとしても、温度ドリフトなどの影響によりデータ転送中に位相がずれてしまった場合には、メモリカードからのデータ（ライトデータに対して返されるCRC（Cyclic Redundancy Check）ステータスなど）を正しく得ることができなくなるため、データの再転送を繰り返さなければならず、そのためにデータの転送効率が低下するという問題がある。

## 【0007】

また、特許文献1に開示の技術は、前述の比較結果から選択可能なクロックの中の1つを決定するものにすぎず、データ受信時の遅延量が定められないような転送速度が高速なデータ通信に適用することはできない。

## 【0008】

そこで、本発明はメモリカードからのデータを正しく得ることができ且つデータの転送効率を向上させることができるホストコントローラ、情報処理装置、およびサンプリング方法を提供することを目的とする。

## 【課題を解決するための手段】

## 【0009】

実施形態によれば、ライトデータに対して返されるCRCステータスを対象に、位相が異なる複数のクロックに従ってサンプリングを行うことによって複数の値を取得する動作を繰り返す複数のデータ入力手段と、前記複数のデータ入力手段により取得された複数の値の中から、前記CRCステータスの値として正しく取得された値を識別し、データ転送が成功したか否かを示す判定結果を所定のデバイスに通知する制御手段とを具備するホストコントローラが提供される。

## 【図面の簡単な説明】

## 【0010】

【図1】一実施形態に係るノートブック型パーソナルコンピュータの外観を示す図。

【図2】ホストコントローラの概略構成を示すブロック図。

【図3】マルチプルライト処理の各ライトデータの転送の後にそれぞれ返されるCRCステータスをサンプリングすることを説明するための図。

【図4】従来の単一のサンプリングクロックを用いた場合のサンプリングにおける問題点を説明するための図。

【図5】3種の位相の異なるサンプリングクロックを用いてCRCステータスをサンプリングすることを説明するための図。

【図6】図5に示される3種の位相の異なるサンプリングクロックを用いてサンプリングされた場合の、CRCステータスの値、および、当該CRCステータスの値が正しく取得できたかどうかを示す分類結果、ならびに、転送が成功したか失敗したかを示す判定結果を示す図。

【図7】データ転送が成功したか失敗したかの判定が「OK」の数および「NG」の数によることを説明するための図。

## 【発明を実施するための形態】

## 【0011】

以下、図面を参照して実施の形態について説明する。

## 【0012】

図1は、一実施形態に係るノートブック型パーソナルコンピュータ（以下、PC1と称す）の外観を示す図である。

## 【0013】

PC1は、本体11と、表示ユニット12とを備えている。本体11は、キーボード13と、ポインティングデバイスであるタッチパッド14とを備えている。本体11内部には、メイン回路基板、同図符号2で示す破線部分のSD（Secure Digital）カードホスト

10

20

30

40

50

コントローラ（詳細は後述；以下、ホストコントローラと称す）、O D Dユニット（Optical Disk Device）、S Dカードスロット等が収容されている。

【0014】

S Dカードスロットは、本体11の周壁に設けられている。この周壁には、S Dカードスロット用の開口部15が設けられている。ユーザは、この開口部15を通じて本体11の外部からS Dカード3をカードスロットに挿抜することが可能である。

【0015】

P C 1には、ホストコントローラ2を制御するためのデバイスドライバであるホストドライバがインストールされており、このホストドライバとホストコントローラ2により、S Dカードスロットに装着されたS Dカード3に対するリード/ライト処理やチューニング（もしくはキャリブレーション処理）等を行うことが可能となっている。

10

【0016】

なお、本実施形態では、ホストコントローラ2をP C 1に内蔵する構成としているが、ホストコントローラ2を、U S Bインターフェースやその他のインターフェースを介して外付けされるS Dカードリーダー/ライター等に内蔵させた構成とすることもできる。また、本実施形態では、ホストコントローラ2の制御対象としてS Dカードを例に挙げ説明するが、これに限らず、データ受信時の遅延量が固定されておらず、サンプリング位置の位相設定が必要になるその他のメモリカードであってもよい。

【0017】

また、情報処理装置としては、上記のようなパーソナルコンピュータに限らず、携帯電話、P D A（Personal Digital Assistant）、デジタルスチルカメラ、デジタルビデオカメラ、デジタルテレビジョン受像機等もあり、これらについても本発明を適用することができる。

20

【0018】

図2は、ホストコントローラ2の概略構成を示すブロック図である。

【0019】

ホストコントローラ2は、A S I C（Application Specific Integrated Circuit）やF P G A（Field Programmable Gate Array）などによるハードウェアとして構成することができる。

【0020】

このホストコントローラ2は、P C 1のC P U（Central Processing Unit）31が実行するホストドライバにより制御される。ホストドライバによる各種要求は、制御部21内のシステムバスインターフェース（図示せず）を通じて、制御部21に渡される。

30

【0021】

サンプリングクロック生成部22は、制御部21により位相設定レジスタ23に設定された位相設定に従って、受信データサンプリング用のクロック位相をシフトさせた3種の位相の異なるサンプリングクロック（C L K L, C L K C, C L K R）を生成し、I / Oコントローラ24に供給する。なお、各サンプリングクロックは、その位相が、前回のチューニング（もしくはキャリブレーション）により受信データを正しく受信できたサンプリングクロック位相の範囲内となるよう生成するものとする。

40

【0022】

I / Oコントローラ24は、S Dカードスロットに装着されたS Dカード3に対するコマンドを、S Dバスプロトコルに従ったコマンドとしてS Dカード3に送信したり、あるいはマルチプルライト処理で複数ブロックのデータをS Dカード3に送信したり、S Dカード3からのデータ（例えばマルチプルライトデータに対するC R Cステータス）を受信したりする。また、データ入力部（L）25、データ入力部（C）26、データ入力部（R）27を備え、これらはそれぞれ、サンプリングクロック生成部22からの3種の位相の異なるサンプリングクロック（C L K L, C L K C, C L K R）に従って、S Dカード3からの受信データをサンプリングし、制御部21へ渡す。

【0023】

50

例えば、図3に示されるように、データラインにおいてマルチブライト処理による複数ブロックのデータのライト転送が行われる場合、I/Oコントローラ24は、各ライトデータの転送の後にそれぞれ返されるCRCステータス40をサンプリングする。CRCステータス40に対し、上記3種の位相の異なるサンプリングクロックを用いてサンプリングすることの利点については、後で詳しく説明する。

【0024】

なお、PC1のCPU31からSDカード3へのアクセス時には、データ入力部(C)26でサンプリングされた受信データが、制御部21内のシステムバスインターフェースを介してPC1のCPU31へ送られる。PC1のCPU31は、ホストドライバを実行することによりホストコントローラ2を制御する制御手段としても機能するものであり、本明細書では、このCPU31とホストドライバの組をホストコントローラ2に対してホスト側と称す。

10

【0025】

制御部21は、データ入力部(L)25、データ入力部(C)26、データ入力部(R)27によりそれぞれ取得される3つの値の中から、CRCステータスの値として正しく取得された値を識別し、データ転送が成功したか否かを示す判定結果を所定のデバイスに通知する機能を有する。また、この制御部21は、位相設定レジスタ23にを通じてクロックの位相を調整する機能も有する。制御部21は、データ取得部28、CRCステータス結果判定部29、および結果通知部30を備えている。

【0026】

20

データ取得部28は、データ入力部(L)25、データ入力部(C)26、データ入力部(R)27でデータをサンプリングして得られる3つの値を取得する。

【0027】

CRCステータス結果判定部29は、データ取得部28により取得された3つの値のそれぞれに対し、「OK」(CRCステータスの値が正しく得られた状態)、「NG」(CRCステータスの値が誤って得られた状態)、あるいは「該当なし」(値が得られなかった状態)を判別する。また、CRCステータス結果判定部29は、「OK」を示す結果が存在し、且つ、「NG」を示す結果が存在しない場合に、データ転送が成功したものと判定し、そうでない場合にはデータ転送が失敗したものと判定する。

【0028】

30

結果通知部30は、CRCステータス結果判定部29による判定結果をホスト側のCPU31等に通知する。

【0029】

ここで、3種の位相の異なるサンプリングクロックではなく、従来の単一のサンプリングクロックを用いた場合のサンプリングにおける問題点について、図4を用いて説明する。

【0030】

例えば、CRCステータス40が、スタートビット“0”で始まり、ステータスそのものを表す3つビット“0”，“1”，“0”が続き、エンドビット“1”で終わるものとする。このとき、温度ドリフトは起きておらず、図4(a)に示されるように、サンプリングクロックに対して受信データの位相はずれていない。そのような場合、CRCステータス40の値を正しく取得することができる。

40

【0031】

しかしながら、データ転送量が増加し、転送時間が長くなるにつれ、温度ドリフトが起きる。そのような場合、図4(b)に示されるように、温度ドリフトの影響により、サンプリングクロックに対して受信データの位相がずれてくるため、正しいCRCステータス40が転送されてきているにもかかわらず、CRCステータス40の値を正しく取得することができない。これにより、ホストコントローラ2は、転送失敗を示す結果をホスト側に通知すると、ホスト側からライトデータの再転送を指示され、ライトデータのSDカード3への再転送を繰り返し行うことになるため、転送効率が低下してしまう。

50

## 【0032】

そこで、本実施形態では、温度ドリフトが起きた場合でも、図5に示されるように、3種の位相の異なるサンプリングクロック（CLK<sub>L</sub>、CLK<sub>C</sub>、CLK<sub>R</sub>）を用いてCRCステータス40をサンプリングすることにより、CRCステータス40の値の取りこぼしを防ぎ、CRCステータス40の値を正しく取得できるようにする。なお、サンプリングクロックCLK<sub>L</sub>は、基本クロックCLK<sub>C</sub>に対してその位相を予め定められる1単位分だけ遅らせたクロックであり、CLK<sub>R</sub>は、CLK<sub>C</sub>に対してその位相を1単位分進めたクロックである。

## 【0033】

図6には、温度ドリフトの影響によりサンプリングクロックに対して受信データの位相がずれている状態で、図5に示される3種の位相の異なるサンプリングクロックを用いてサンプリングされた場合の、CRCステータスの値、および、当該CRCステータスの値が正しく取得できたかどうかを示す分類結果、ならびに、転送が成功したか失敗したかを示す判定結果が示されている。

10

## 【0034】

図6の例では、サンプリングクロックCLK<sub>L</sub>でサンプリングされたCRCステータスのbit2、bit1、bit0の値は“0”、“-”、“-”であり、値が得られなかった状態を示す“-”のビットがあるため、分類結果は「該当なし」とされている。

## 【0035】

また、サンプリングクロックCLK<sub>C</sub>でサンプリングされたCRCステータスのbit2、bit1、bit0の値は“0”、“1”、“-”であり、値が得られなかった状態を示す“-”のビットがあるため、分類結果は「該当なし」とされている。

20

## 【0036】

一方、サンプリングクロックCLK<sub>R</sub>でサンプリングされたCRCステータスのbit2、bit1、bit0の値は“0”、“1”、“0”であり、値が正しく取得されているため、分類結果は「OK」とされている。なお、ここには例示されていないが、値が誤って取得されている場合、例えばCRCステータスのbit2、bit1、bit0の値が“1”、“0”、“1”である場合、分類結果は「NG」とされる。

## 【0037】

データ転送が成功したか失敗したかの判定は、図7に示されるように、「OK」の数および「NG」の数による。すなわち、「OK」の数が“0”で、「NG」の数が“0以上”であれば、“転送失敗”と判定される。また、「OK」の数が“1以上”であっても、「NG」の数が“1以上”であれば、“転送失敗”と判定される。一方、「OK」の数が“1以上”で、「NG」の数が“0”であれば、“転送成功”と判定される。

30

## 【0038】

従って、図6の例では、「OK」の数が“1以上”で、「NG」の数が“0”であるため、“転送成功”と判定される。

## 【0039】

このように、本実施形態によれば、3種の位相の異なるサンプリングクロックを用いてCRCステータスをサンプリングすることにより、温度ドリフトなどの影響によりサンプリングクロックに対して受信データの位相がずれてきた場合であっても、CRCステータスの値の取りこぼしを防ぎ、CRCステータスの値を正しく取得することができ、転送成功をホスト側に通知することができる。また、CRCステータスの値を正しく取得することから、ライトデータのSDカード3への再転送の回数を低減することができ、転送効率を向上させることができる。

40

## 【0040】

なお、上記実施形態では、3種の位相の異なるサンプリングクロックを用いてサンプリングを行っているが、3種に限るものではなく、さらに多数種類のサンプリングクロックを用いてサンプリングを行うことも可能である。

## 【0041】

50

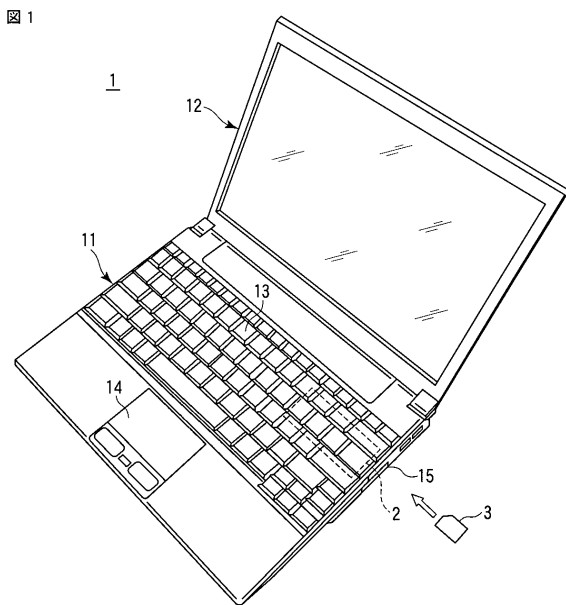
本発明は上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに、異なる実施形態にわたる構成要素を適宜組み合わせてもよい。

【符号の説明】

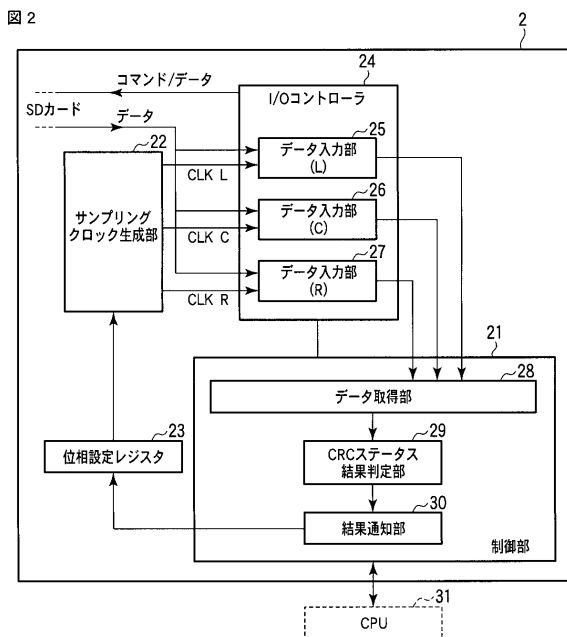
【0042】

1 ... PC、2 ... ホストコントローラ、3 ... SDカード、11 ... PC本体、12 ... 表示ユニット、13 ... キーボード、14 ... タッチパッド、15 ... 開口部、21 ... 制御部、22 ... サンプリングクロック生成部、23 ... 位相設定レジスタ、24 ... I/Oコントローラ、25 ... データ入力部(L)、26 ... データ入力部(C)、27 ... データ入力部(R)、28 ... データ取得部、29 ... CRCステータス結果判定部、30 ... 結果通知部、31 ... CPU

【図1】

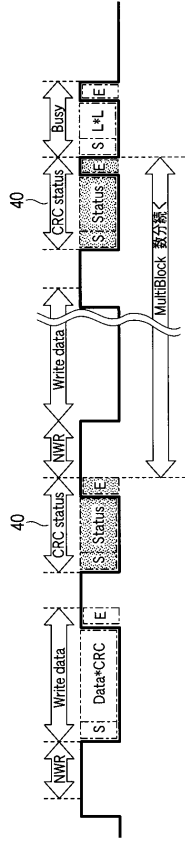


【図2】



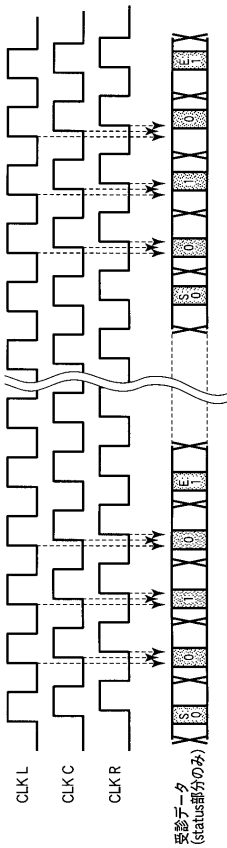
【 図 3 】

図 3



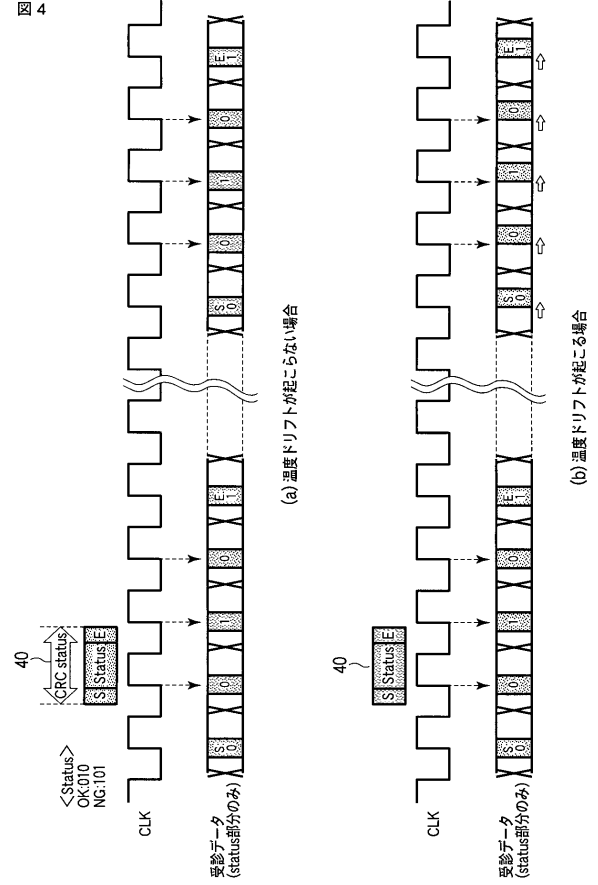
【 図 5 】

図 5



【 図 4 】

図 4



【 図 6 】

図 6

サンプリング クロック	Status			分類	判定
	bit2	bit1	bit0		
CLK L	0	—	—	該当なし	◎
CLK C	0	1	—	該当なし	
CLK R	0	1	1	OK	

— : 不定  
◎ : 転送成功

【 図 7 】

図 7

OK数	NG数	判定
0	0以上	×
1以上	0	◎
	1以上	×

× : 転送失敗  
◎ : 転送成功

## フロントページの続き

- (74)代理人 100084618  
弁理士 村松 貞男
- (74)代理人 100103034  
弁理士 野河 信久
- (74)代理人 100119976  
弁理士 幸長 保次郎
- (74)代理人 100153051  
弁理士 河野 直樹
- (74)代理人 100140176  
弁理士 砂川 克
- (74)代理人 100101812  
弁理士 勝村 紘
- (74)代理人 100124394  
弁理士 佐藤 立志
- (74)代理人 100112807  
弁理士 岡田 貴志
- (74)代理人 100111073  
弁理士 堀内 美保子
- (74)代理人 100134290  
弁理士 竹内 将訓
- (74)代理人 100127144  
弁理士 市原 卓三
- (74)代理人 100141933  
弁理士 山下 元
- (72)発明者 村山 正佳

東京都港区芝浦一丁目1番1号 株式会社東芝内

Fターム(参考) 5K047 AA03 AA05 AA11 GG11 GG29 GG45 HH57 MM01 MM23 MM24  
MM38 MM60