

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 11 月 22 日(22.11.2012)



(10) 国際公開番号
WO 2012/157371 A1

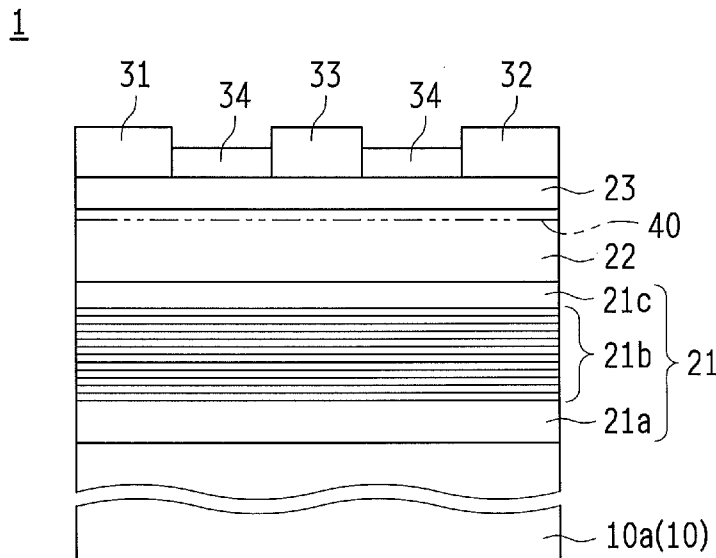
- (51) 国際特許分類:
H01L 21/338 (2006.01) H01L 29/778 (2006.01)
H01L 21/205 (2006.01) H01L 29/812 (2006.01)
- (21) 国際出願番号: PCT/JP2012/059648
- (22) 国際出願日: 2012 年 4 月 9 日(09.04.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-111015 2011 年 5 月 18 日(18.05.2011) JP
- (71) 出願人 (米国を除く全ての指定国について):
シャープ株式会社(SHARP KABUSHIKI KAISHA)
[JP/JP]; 〒5458522 大阪府大阪市阿倍野区長池町
2 2 番 2 2 号 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 寺口 信明
(TERAGUCHI, Nobuaki) [JP/—].
- (74) 代理人: 特許業務法人あーく特許事務所 (ARC
PATENT ATTORNEYS' OFFICE); 〒5300047 大阪
府大阪市北区西天満 4 丁目 1 4 番 3 号 住友生
命御堂筋ビル Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,
BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO,
CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI,
GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS,
KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT,
LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA,
RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV,
SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC,
VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保
護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW,
MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシ
ア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨー

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE

(54) 発明の名称: 半導体装置

[図1]



(57) Abstract: A semiconductor device (1) is provided with a buffer layer (21) formed on a substrate (10) (silicon substrate (10a), a channel layer (22) formed on the buffer layer (21), and a barrier layer (23) which is formed on the channel layer (22), and constitutes a heterojunction with the channel layer (22). The buffer layer (21) and the channel layer (22) are formed by a nitride semiconductor. The film thickness of the channel layer (22) is set at 1 μm to 2 μm , and the carbon concentration is set to not more than $5 \times 10^{16} \text{ cm}^{-3}$.

(57) 要約: 半導体装置 1 は、基板 10 (シリコン基板 10a) の上に形成されたバッファ層 21 と、バッファ層 21 の上に形成されたチャネル層 22 と、チャネル層 22 の上に形成され、チャネル層 22 とヘテロ接合を構成する障壁層 23 とを備える。バッファ層 21 およびチャネル層 22 は、窒化物半導体で形成されている。チャネル層 22 は、膜厚を 1 μm 以上 2 μm 以下とされ、炭素濃度を $5 \times 10^{16} \text{ cm}^{-3}$ 以下とされている。

WO 2012/157371 A1



ロツパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE,
ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV,
MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,
SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ,
GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：半導体装置

技術分野

[0001] 本発明は、ヘテロ構造を有する半導体装置に関する。

背景技術

[0002] トランジスタに対する高耐圧化、大電流化への要求が高まっており、窒化物半導体を用いたヘテロ構造を有する電界効果トランジスタは、次世代のパワーエレクトロニクスのキーデバイスとして注目されている。従来から用いられているシリコンに対して、窒化物半導体は、物性定数が優れているため、トランジスタに適用した場合でも、優れた特性が得られると考えられている。窒化物半導体を用いたトランジスタについて、様々な研究が進められているが、実用化のためには、解決しなければならない課題が存在する。

[0003] 解決すべき課題として、例えば、電流コラプスの発生が挙げられる。電流コラプスとは、低電圧動作でのトランジスタのオン抵抗値と比べて、高電圧動作でのオン抵抗値が高くなってしまいう現象である。電流コラプスが発生する原因として様々な推論がなされており、例えば、伝導電子が高電圧動作時にチャネル層から飛び出して、半導体と半導体の表面を保護するパッシベーション膜との界面準位に捕獲されることなどが考えられている。このような電流コラプスを抑制する方法として、窒化物半導体の表面に水素を添加した窒化珪素（SiN）膜を堆積することが挙げられる（例えば、特許文献1参照。）。

[0004] また、優れた特性のトランジスタを実用化するためには、直流耐圧の向上とリーク電流の低減を検討する必要がある。そこで、トランジスタの直流耐圧とリーク電流とを改善する方法として、窒化物半導体に炭素（カーボン）をドーピングすることが考えられている（例えば、特許文献2参照。）。

[0005] 上述した窒化物半導体を用いたトランジスタは、高耐圧であることからスイッチング電源回路に適用することが検討されている。スイッチング電源回

路では、雷によるサージなどによって、トランジスタに想定以上の高電圧が印加される虞があるため、トランジスタには高い直流耐圧が要求されている。具体的には、トランジスタの直流耐圧を600V程度に改善することが望ましい。

先行技術文献

特許文献

[0006] 特許文献1：特開2005-286135号公報

特許文献2：特開2010-245504号公報

発明の概要

発明が解決しようとする課題

[0007] 電流コラプスの抑制には、窒化珪素などで形成されたパッシベーション膜の堆積が有効であるが、パッシベーション膜の堆積だけで電流コラプスを完全に抑制することは困難であった。

[0008] また、トランジスタの特性は、複数の要素によって決定されるため、カーボンドープによって直流耐圧が改善されたとしても、電流コラプスが発生する虞があった。

[0009] ところで、トランジスタのスイッチング特性を評価する指標として、さらに短絡耐量が挙げられる。従来、トランジスタは、オン状態の際に負荷が短絡して高電力を印加されたとき、高電力を印加された時間が極めて短い時間であれば、素子の破壊には至らない。上述した短絡耐量は、高電力を印加されてから素子の破壊に至るまでの時間であって、ソース電極ードレイン電極間に印加された電圧が大きくなるにつれて短くなる。なお、以下では、このときにソース電極ードレイン電極間に印加された電圧を、オン状態破壊電圧と呼ぶこととする。

[0010] そして、窒化物半導体を用いたトランジスタにおける短絡耐量を調べた際、オン状態破壊電圧に着目したところ、直流耐圧に対してオン状態破壊電圧が想定以上に低いことがわかった。つまり、直流耐圧が改善されていれば、

高いオン状態破壊電圧が得られると思われていた。しかしながら、従来の窒化物半導体を用いたトランジスタでは、直流耐圧を600V程度に改善させたとき、オン状態破壊電圧は240～320Vであり、オン状態破壊電圧が低いため、高電圧を印加したときに短絡破壊を生じる虞があった。

[0011] 本発明は、上記の課題を解決するためになされたものであり、チャネル層の炭素濃度と膜厚とを規定することによって、高電圧を印加しても短絡破壊を生じないトランジスタとして動作する半導体装置を提供することを目的とする。

課題を解決するための手段

[0012] 本発明に係る半導体装置は、基板の上に形成されたバッファ層と、前記バッファ層の上に形成されたチャネル層と、前記チャネル層の上に形成され、前記チャネル層とヘテロ接合を構成する障壁層とを備える半導体装置であって、前記バッファ層および前記チャネル層は、窒化物半導体で形成されており、前記チャネル層は、膜厚が1 μm 以上2 μm 以下であって、炭素濃度が $5 \times 10^{16} \text{ cm}^{-3}$ 以下であることによって特徴付けられている。

[0013] この構成によると、チャネル層の炭素濃度と膜厚とを規定することによって、高電圧を印加しても短絡破壊を生じないトランジスタとして、半導体装置を動作させることができる。つまり、チャネル層の膜厚を1 μm 以上とすることにより、オン状態破壊電圧を向上させることができる。また、チャネル層の膜厚を2 μm 以下とすることにより、チャネル層を流れる横リーク電流を抑制することができる。チャネル層の炭素濃度を $5 \times 10^{16} \text{ cm}^{-3}$ 以下として電流導通部分に存在する不純物を低減させることで、電流コラプスの発生を抑制し、オン抵抗を低下させることができる。

[0014] 本発明に係る半導体装置では、前記バッファ層は、膜厚が3 μm 以上7 μm 以下であって、炭素濃度が $3.4 \times 10^{18} \text{ cm}^{-3}$ 以上 $1 \times 10^{20} \text{ cm}^{-3}$ 以下であることが望ましい。

[0015] この構成によると、バッファ層の膜厚および炭素濃度を規定することによって、直流耐圧の高い半導体装置を実現することができる。つまり、バッフ

ァ層の炭素濃度を $3.4 \times 10^{18} \text{ cm}^{-3}$ 以上とすることで、バッファ層の絶縁破壊電界が増大し、半導体装置の直流耐圧を向上させることができる。なお、バッファ層の炭素濃度を増加させると、バッファ層の結晶性が悪くなり、転位が増加するため、バッファ層の炭素濃度を $1 \times 10^{20} \text{ cm}^{-3}$ 以下とすることが望ましい。また、バッファ層の膜厚を $3 \mu\text{m}$ 以上とすることにより、半導体装置の直流耐圧を向上させることができる。なお、膜厚を増加させると、基板の反りやクラックなどが発生するため、バッファ層の膜厚は、 $7 \mu\text{m}$ 以下とすることが望ましい。

[0016] 本発明に係る半導体装置では、前記バッファ層は、貫通転位密度が $1 \times 10^4 \text{ cm}^{-2}$ 以上 $1 \times 10^6 \text{ cm}^{-2}$ 以下であることが望ましい。

[0017] この構成によると、バッファ層の貫通転位密度を $1 \times 10^6 \text{ cm}^{-2}$ 以下に低下させることで、転位によって形成された深い準位を介しての電界破壊を防ぐことができる。なお、バッファ層の貫通転位密度が低下すると、バッファ層へのリーク電流が増加するため、バッファ層の貫通転位密度は、 $1 \times 10^4 \text{ cm}^{-2}$ 以上とすることが望ましい。

[0018] 本発明に係る半導体装置では、前記チャネル層は、窒化ガリウムで形成され、前記障壁層は、窒化アルミニウムガリウムで形成されていてもよい。

[0019] この構成によると、チャネル層に2次元電子ガス層を容易に形成することができ、半導体装置を高電子移動度トランジスタとして構成することができる。

[0020] 本発明に係る半導体装置では、前記バッファ層は、窒化ガリウムで形成されていてもよい。

[0021] この構成によると、窒化ガリウムは絶縁破壊電圧が高く、耐熱性に優れていることから、高耐圧で大電流容量の電子デバイスを提供することができる。

[0022] 本発明に係る半導体装置では、前記バッファ層は、窒化ガリウムで形成されており、前記チャネル層と接するカーボンドープ層と、窒化アルミニウムで形成された層と窒化アルミニウムガリウムで形成された層とが交互に積層

された超格子層と、を含む構成であってもよい。

[0023] この構成によると、超格子構造を適用することによって、基板の材質にかかわらず、適切なバンド構造を有する窒化物半導体を積層することができる。

[0024] 本発明に係る半導体装置では、前記基板は、シリコン、サファイア、炭化珪素、窒化ガリウム、またはホウ化ジルコニウムで形成されていることが好ましい。

[0025] この構成によると、基板の上に窒化物半導体で形成されたバッファ層を結晶成長させることができる。例えば、シリコンを用いると、安価で大口径の基板とすることができる。サファイア、炭化珪素、または窒化ガリウムを用いると、窒化物半導体の結晶性を向上させることができる。また、シリコンやホウ化ジルコニウムは、高い導電性を有するため、基板を電極として用いることができる。

発明の効果

[0026] 本発明によると、チャネル層の炭素濃度と膜厚とを規定することによって、高電圧を印加しても短絡破壊を生じないトランジスタとして、半導体装置を動作させることができる。つまり、チャネル層の膜厚を $1\ \mu\text{m}$ 以上とすることで、チャネル層の耐圧を向上させることができる。また、チャネル層を流れる横リーク電流を抑制するために、チャネル層の膜厚を $2\ \mu\text{m}$ 以下とすることが望ましい。チャネル層の炭素濃度を $5 \times 10^{16}\ \text{cm}^{-3}$ 以下として電流導通部分に存在する不純物を低減させることで、電流コラプスの発生を抑制し、オン抵抗を低下させることができる。

図面の簡単な説明

[0027] [図1]本発明の実施の形態1に係る半導体装置の概略断面図である。

[図2]本発明の実施の形態2に係る半導体装置の概略断面図である。

[図3]本実施形態のチャネル層の膜厚とオン状態破壊電圧との関係を示す特性図である。

[図4]図3のグラフの具体的な数値を示す特性図表である。

[図5]本実施形態のチャネル層の炭素濃度とオン抵抗との関係を示す特性図である。

[図6]図5のグラフの具体的な数値を示す特性図表である。

[図7]本実施形態のチャネル層の膜厚と横リーク電流との関係を示す特性図である。

[図8]図7のグラフの具体的な数値を示す特性図表である。

[図9]本実施形態のバッファ層の炭素濃度と破壊電界強度との関係を示す特性図である。

[図10]図9のグラフの具体的な数値を示す特性図表である。

発明を実施するための形態

[0028] <実施の形態1>

図1は、本発明の実施の形態1に係る半導体装置の概略断面図である。なお、図の見易さを考慮して、ハッチングは省略する。

[0029] 本発明の実施の形態1に係る半導体装置1は、基板10（シリコン基板10a）の上に形成されたバッファ層21と、バッファ層21の上に形成されたチャネル層22と、チャネル層22の上に形成され、チャネル層22とヘテロ接合を構成する障壁層23とを備える。バッファ層21およびチャネル層22は、窒化物半導体で形成されている。チャネル層22は、膜厚を $1\mu\text{m}$ 以上 $2\mu\text{m}$ 以下とされ、炭素濃度を $5 \times 10^{16} \text{ cm}^{-3}$ 以下とされている。なお、チャネル層22の詳細については後述する。

[0030] この構成の半導体装置1は、チャネル層22の炭素濃度と膜厚とを上記のように規定することによって、高電圧を印加しても短絡破壊を生じないトランジスタとして、動作させることができる。つまり、チャネル層22の膜厚を $1\mu\text{m}$ 以上とすることにより、オン状態破壊電圧を向上させることができる。また、チャネル層22の膜厚を $2\mu\text{m}$ 以下とすることにより、チャネル層22を流れる横リーク電流を抑制することができる。また、チャネル層22の炭素濃度を $5 \times 10^{16} \text{ cm}^{-3}$ 以下とすることにより、電流導通部分に存在する不純物を低減させることができ、その結果、電流コラプスの発生が抑制

され、オン抵抗を低下させることができる。

[0031] バッファ層 21 は、膜厚が $3\ \mu\text{m}$ 以上 $7\ \mu\text{m}$ 以下であって、炭素濃度が $3.4 \times 10^{18}\ \text{cm}^{-3}$ 以上 $1 \times 10^{20}\ \text{cm}^{-3}$ 以下であることが望ましい。なお、バッファ層 21 の詳細については後述する。バッファ層 21 の膜厚および炭素濃度をこのように規定することによって、直流耐圧の高い半導体装置 1 を実現することができる。つまり、バッファ層 21 の炭素濃度を $3.4 \times 10^{18}\ \text{cm}^{-3}$ 以上とすることにより、バッファ層 21 の絶縁破壊電界が増大し、半導体装置の直流耐圧を向上させることができる。なお、バッファ層 21 の炭素濃度を増加させると、バッファ層 21 の結晶性が悪くなり、転位が増加するため、バッファ層 21 の炭素濃度を $1 \times 10^{20}\ \text{cm}^{-3}$ 以下とすることが望ましい。また、バッファ層 21 の膜厚を $3\ \mu\text{m}$ 以上とすることにより、半導体装置 1 の直流耐圧を向上させることができる。なお、膜厚を増加させると、基板 10 の反りやクラックなどが発生するため、バッファ層 21 の膜厚は、 $7\ \mu\text{m}$ 以下とすることが望ましい。

[0032] 実施の形態 1 に係る半導体装置 1 は、基板 10 の上にバッファ層 21、チャネル層 22、および障壁層 23 が積層されており、障壁層 23 の上に、ソース電極 31、ドレイン電極 32、およびゲート電極 33 がそれぞれ離間して形成されている。また、障壁層 23 の表面には、障壁層 23 の表面を保護するパッシベーション膜 34 が設けられている。なお、パッシベーション膜 34 は、ソース電極 31、ドレイン電極 32、およびゲート電極 33 が配置されている部分には形成されていない。

[0033] 基板 10 は、シリコン (Si) で形成されたシリコン基板 10a である。なお、本実施形態 1 はこれに限定されず、基板 10 は、サファイア (Al_2O_3)、炭化珪素 (SiC)、窒化ガリウム (GaN)、またはホウ化ジルコニウム (ZrB_2) で形成されていてもよい。この構成によると、基板 10 の上に窒化物半導体で形成されたバッファ層 21 を結晶成長させることができる。例えば、シリコンを用いると、安価で大口径の基板とすることができる。サファイア、炭化珪素、または窒化ガリウムを用いると、窒化物半導体の結

晶性を向上させることができる。また、シリコンやホウ化ジルコニウムは、高い導電性を有するため、基板 10 を介して電流を流すのに適している。

[0034] バッファ層 21 として、シード層 21 a、超格子層 21 b、およびカーボンドープ層 21 c が、順に基板 10 の上に積層されている。つまり、バッファ層 21 の膜厚は、シード層 21 a、超格子層 21 b、およびカーボンドープ層 21 c の膜厚を足し合わせたものであって、約 $3.4 \mu\text{m}$ である。本実施の形態では、バッファ層 21 の転位密度は、螺旋転位密度が $2 \times 10^9 \text{ cm}^{-2}$ であり、刃状転位密度が $5 \times 10^9 \text{ cm}^{-2}$ であって、貫通転位密度は、螺旋転位密度と刃状転位密度とを足し合わせた $7 \times 10^9 \text{ cm}^{-2}$ であった。なお、転位密度は、X線回折等で測定することができる。

[0035] シード層 21 a は、窒化アルミニウム (AlN) で形成され、膜厚が $0.1 \mu\text{m}$ である。

[0036] 超格子層 21 b は、窒化アルミニウムで形成され、膜厚が 3 nm の第 1 層と、窒化アルミニウムガリウム ($\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$) で形成され、膜厚が 20 nm の第 2 層とが、交互に積層された構造である。本実施の形態では、超格子層 21 b は、第 1 層と第 2 層とが、それぞれ 120 回積層されており、第 1 層と第 2 層とを合計した膜厚が約 $2.8 \mu\text{m}$ である。

[0037] カーボンドープ層 21 c は、窒化ガリウムで形成され、膜厚が $0.5 \mu\text{m}$ であり、炭素 (C) 濃度が $1 \times 10^{19} \text{ cm}^{-3}$ である。

[0038] 上述したように、バッファ層 21 は、窒化ガリウムで形成されチャネル層 22 と接するカーボンドープ層 21 c と、窒化アルミニウムで形成された層と窒化アルミニウムガリウムで形成された層とが交互に積層された超格子層 21 b とを含む構成である。この構成では、超格子構造を適用することによって、基板の材質にかかわらず、適切なバンド構造を有する窒化物半導体を積層することができる。

[0039] チャネル層 22 は、窒化ガリウムで形成され、膜厚が $1.0 \mu\text{m}$ であり、炭素濃度が $5 \times 10^{16} \text{ cm}^{-3}$ である。

[0040] 障壁層 23 は、Al 組成 17% の窒化アルミニウムガリウム ($\text{Al}_{0.17}\text{Ga}_{0.83}\text{N}$) で形成され、膜厚が $0.5 \mu\text{m}$ である。

⁸³N) で形成され、膜厚が 30 nm である。

[0041] チャネル層 22 と障壁層 23 との界面には、ソース電極 31 とドレイン電極 32 との間に電子を流すチャネルとして、2次元電子ガス層 40 が形成される。

[0042] 上述したように、チャネル層 22 は、窒化ガリウムで形成され、障壁層 23 は、窒化アルミニウムガリウムで形成されている。この構成によると、チャネル層 22 に 2次元電子ガス層 40 を容易に形成することができ、半導体装置 1 を高電子移動度トランジスタとして構成することができる。

[0043] ソース電極 31 およびドレイン電極 32 は、Hf / Al / Hf / Au で形成され、膜厚が 13 / 85 / 13 / 60 nm である。なお、ソース電極 31 およびドレイン電極 32 に用いられる材料は、導電性を示す金属であり、障壁層 23 とオーミック接合を形成する物質であればよく、例えば、Ti / Al / Mo / Au といった組み合わせでもよい。

[0044] ゲート電極 33 は、WN / W / Au で形成され、膜厚が 10 / 10 / 100 nm である。なお、ゲート電極 33 に用いられる材料は、導電性を示す金属であり、障壁層 23 とショットキー接合を形成する物質であればよい。なお、ゲート電極 33 は、ソース電極 31 とドレイン電極 32 との間に配置されている。

[0045] パッシベーション膜 34 は、窒化珪素 (SiN) で形成され、膜厚が 20 nm である。障壁層 23 の表面をパッシベーション膜 34 で保護することによって、電流コラプスの発生を抑制することができる。

[0046] 次に、本発明の実施の形態 1 に係る半導体装置 1 の製造方法について説明する。

[0047] 基板 10 を 10% HF (フッ酸) 溶液で洗浄した後、有機金属気相成長装置 (MOCVD) に導入する。基板 10 は、流量が 10 slm (Standard Liter per Minute: L/min) の水素雰囲気中で基板温度 1100℃ に加熱されて表面のクリーニングが行われる。

[0048] そして、基板 10 の上に、バッファ層 21、チャネル層 22、および障壁

層 2 3 を積層して結晶成長を行う。次に、各層の成長条件について説明する。

- [0049] シード層 2 1 a は、成長圧力を 1 3 . 3 k P a とし、基板温度を 1 1 0 0 °C で成膜した。ここで、シード層 2 1 a である A l N の原料として、流量を $1 0 0 \mu \text{mol} / \text{min}$ とした TMA (トリメチルアルミニウム) と、流量を 1 2 . 5 s l m とした N H ₃ (アンモニア) とを供給した。
- [0050] 超格子層 2 1 b は、シード層 2 1 a と同様にして、成長圧力を 1 3 . 3 k P a とし、基板温度を 1 1 0 0 °C で成膜した。超格子層 2 1 b を形成する際は、供給する原料を交互に切り替えて、A l N と A l _{0.1} G a _{0.9} N とを積層した。A l _{0.1} G a _{0.9} N の原料として、流量を $8 0 \mu \text{mol} / \text{min}$ とした TMA と、流量を $7 2 0 \mu \text{mol} / \text{min}$ とした TMG (トリメチルガリウム) と、流量を 1 2 . 5 s l m とした N H ₃ とを供給した。なお、超格子層 2 1 b の A l N の原料は、シード層 2 1 a と同様にして供給した。
- [0051] カーボンドープ層 2 1 c は、シード層 2 1 a と同様にして、成長圧力を 1 3 . 3 k P a とし、基板温度を 1 1 0 0 °C で成膜した。ここで、カーボンドープ層 2 1 c である G a N の原料として、流量を $7 2 0 \mu \text{mol} / \text{min}$ とした TMG と、流量を 1 2 . 5 s l m とした N H ₃ とを供給した。なお、カーボンドープ層 2 1 c には、TMG に含まれる炭素が自動的にドーピングされ、成長圧力や TMG の流量を変更することで、炭素濃度を調整することができる。
- [0052] チャネル層 2 2 は、成長圧力を 1 0 0 k P a とし、基板温度を 1 1 0 0 °C で成膜した。ここで、チャネル層 2 2 である G a N の原料として、流量を $1 0 0 \mu \text{mol} / \text{min}$ とした TMG と、流量を 1 2 . 5 s l m とした N H ₃ とを供給した。なお、チャネル層 2 2 には、カーボンドープ層 2 1 c と同様に、TMG に含まれる炭素が自動的にドーピングされる。また、TMG の流量を下げることで、チャネル層 2 2 の炭素濃度を下げることができる。なお、チャネル層 2 2 の炭素濃度を低減させても電流コラプスの発生を抑制することができ、成長圧力を低下させることで $5 \times 1 0^{14} \text{cm}^{-3}$ 程度の炭素濃度を実

現することができる。つまり、チャネル層 22 の炭素濃度は、 $5 \times 10^{14} \text{ cm}^{-3}$ 以上とするのが好ましい。

[0053] 障壁層 23 は、シード層 21a と同様にして、成長圧力を 13.3 kPa とし、基板温度を 1100℃ で成膜した。ここで、障壁層 23 である $\text{Al}_{0.17}\text{Ga}_{0.83}\text{N}$ の原料として、流量を $8 \mu\text{mol}/\text{min}$ とした TMA と、流量を $50 \mu\text{mol}/\text{min}$ とした TMG と、流量を 12.5 slm とした NH_3 とを供給した。

[0054] 次に、ソース電極 31、ドレイン電極 32、およびゲート電極 33 を形成する。ソース電極 31、ドレイン電極 32、およびゲート電極 33 の製造方法は、特に限定されず、例えば、蒸着等の公知の方法を使用できる。ソース電極 31 およびドレイン電極 32 の間隔は、電界効果トランジスタの所望する性能に応じて調整される。また、ソース電極 31 およびドレイン電極 32 を形成した後、窒素雰囲気中で 800℃ の熱処理を 1 分間施すことによって、オーミック接触が得られる。

[0055] また、障壁層 23 の上に、プラズマ CVD 等の公知の方法でパッシベーション膜 34 を形成する。なお、ソース電極 31、ドレイン電極 32、ゲート電極 33、およびパッシベーション膜 34 を形成する順番は、特に限定されず、パッシベーション膜 34 を先に形成してもよい。

[0056] <実施の形態 2>

図 2 は、本発明の実施の形態 2 に係る半導体装置の概略断面図である。なお、図の見易さを考慮して、ハッチングは省略する。なお、実施の形態 1 と同様の機能を有する構成要素については同じ符号を付し、その説明を省略する。

[0057] 本発明の実施の形態 2 に係る半導体装置 2 は、基板 10（窒化ガリウム基板 10b）の上に形成されたバッファ層 21 と、バッファ層 21 の上に形成されたチャネル層 22 と、チャネル層 22 の上に形成され、チャネル層 22 とヘテロ接合を構成する障壁層 23 とを備える。バッファ層 21 およびチャネル層 22 は、窒化物半導体で形成されている。チャネル層 22 は、膜厚を

1 μm 以上2 μm 以下とされ、炭素濃度を $5 \times 10^{16} \text{cm}^{-3}$ 以下とされている。

[0058] バッファ層21は、膜厚が3 μm 以上7 μm 以下であって、炭素濃度が $3.4 \times 10^{18} \text{cm}^{-3}$ 以上 $1 \times 10^{20} \text{cm}^{-3}$ 以下であることが望ましい。

[0059] バッファ層21は、貫通転位密度が $1 \times 10^4 \text{cm}^{-2}$ 以上 $1 \times 10^6 \text{cm}^{-2}$ 以下であることが望ましい。この構成によると、バッファ層21の貫通転位密度を $1 \times 10^6 \text{cm}^{-2}$ 以下に低下させることで、転位によって形成された深い準位を介しての電界破壊を防ぐことができる。なお、バッファ層21の貫通転位密度が低下すると、バッファ層21へのリーク電流が増加するため、バッファ層21の貫通転位密度は、 $1 \times 10^4 \text{cm}^{-2}$ 以上とすることが望ましい。

[0060] 実施の形態2に係る半導体装置2の構造は、基板10の上にバッファ層21、チャネル層22、および障壁層23が積層されており、障壁層23の上に、ソース電極31、ドレイン電極32、およびゲート電極33がそれぞれ離間して形成されている。また、障壁層23の表面には、障壁層23の表面を保護するパッシベーション膜34が設けられている。なお、パッシベーション膜34は、ソース電極31、ドレイン電極32、およびゲート電極33が配置されている部分には形成されていない。つまり、半導体装置2の構成は、実施の形態1と同様の構成であって、基板10の材質が異なっており、バッファ層21が超格子構造を含まない構成とされているため、カーボンドープ層21cの膜厚が異なる点で実施の形態1と異なる。

[0061] 基板10は、窒化ガリウム (GaN) で形成された窒化ガリウム基板10bである。

[0062] バッファ層21は、カーボンドープ層21cだけで構成されている。つまり、窒化ガリウム基板10bを用いることによって、格子定数の差が小さくなり、基板10に直接カーボンドープ層21cを積層することができる。

[0063] カーボンドープ層21cは、窒化ガリウムで形成され、膜厚が3 μm であり、炭素濃度が $1 \times 10^{19} \text{cm}^{-3}$ であり、貫通転位密度が $5 \times 10^5 \text{cm}^{-2}$ である。

- [0064] チャネル層 22 は、窒化ガリウムで形成され、膜厚が $1.0 \mu\text{m}$ であり、炭素濃度が $5 \times 10^{16} \text{cm}^{-3}$ である。
- [0065] 障壁層 23 は、Al 組成 17% の窒化アルミニウムガリウムで形成され、膜厚が 30nm である。
- [0066] チャネル層 22 と障壁層 23 との界面には、ソース電極 31 とドレイン電極 32 との間に電子を流すチャネルとして、2次元電子ガス層 40 が形成される。
- [0067] ソース電極 31 およびドレイン電極 32 は、 $\text{Hf}/\text{Al}/\text{Hf}/\text{Au}$ で形成され、膜厚が $13/85/13/60 \text{nm}$ である。なお、ソース電極 31 およびドレイン電極 32 に用いられる材料は、導電性を示す金属であり、障壁層 23 とオーミック接合を形成する物質であればよい。
- [0068] ゲート電極 33 は、 $\text{WN}/\text{W}/\text{Au}$ で形成され、膜厚が $10/10/100 \text{nm}$ である。なお、ゲート電極 33 に用いられる材料は、導電性を示す金属であり、障壁層 23 とショットキー接合を形成する物質であればよい。なお、ゲート電極 33 は、ソース電極 31 とドレイン電極 32 との間に配置されている。
- [0069] パッシベーション膜 34 は、窒化珪素 (SiN) で形成され、膜厚が 20nm である。障壁層 23 の表面をパッシベーション膜 34 で保護することによって、電流コラプスの発生を抑制することができる。
- [0070] 次に、本発明の実施の形態 2 に係る半導体装置 2 の製造方法について説明する。半導体装置 2 の製造方法は、実施の形態 1 と略同様であり、バッファ層 21 の成長条件が異なる。
- [0071] 基板 10 を 10% HF (フッ酸) 溶液で洗浄した後、有機金属気相成長装置 (MOCVD) に導入する。基板 10 は、流量が 10slm の水素雰囲気中で基板温度 1100°C に加熱されて表面のクリーニングが行われる。
- [0072] そして、基板 10 の上に、バッファ層 21、チャネル層 22、および障壁層 23 を積層して結晶成長を行う。次に、各層の成長条件について説明する。

[0073] バッファ層 21（カーボンドープ層 21c）は、成長圧力を 13.3 kPa とし、基板温度を 1100℃ で成膜した。ここで、カーボンドープ層 21c である GaN の原料として、流量を $720 \mu\text{mol}/\text{min}$ とした TMG と、流量を 12.5 slm とした NH_3 とを供給した。なお、カーボンドープ層 21c には、TMG に含まれる炭素が自動的にドーピングされ、成長圧力や TMG の流量を変更することで、炭素濃度を調整することができる。また、原料を供給する時間を変更することで、カーボンドープ層 21c の膜厚を調整することができる。

[0074] チャネル層 22 は、成長圧力を 100 kPa とし、基板温度を 1100℃ で成膜した。ここで、チャネル層 22 である GaN の原料として、流量を $100 \mu\text{mol}/\text{min}$ とした TMG と、流量を 12.5 slm とした NH_3 とを供給した。なお、チャネル層 22 には、カーボンドープ層 21c と同様に、TMG に含まれる炭素が自動的にドーピングされる。また、TMG の流量を下げることで、チャネル層 22 の炭素濃度を下げることができる。

[0075] 障壁層 23 は、カーボンドープ層 21c と同様にして、成長圧力を 13.3 kPa とし、基板温度を 1100℃ で成膜した。ここで、障壁層 23 である $\text{Al}_{0.17}\text{Ga}_{0.83}\text{N}$ の原料として、流量を $8 \mu\text{mol}/\text{min}$ とした TMA と、流量を $50 \mu\text{mol}/\text{min}$ とした TMG と、流量を 12.5 slm とした NH_3 とを供給した。

[0076] 次に、ソース電極 31、ドレイン電極 32、およびゲート電極 33 を形成する。ソース電極 31、ドレイン電極 32、およびゲート電極 33 の製造方法は、特に限定されず、例えば、蒸着等の公知の方法を使用できる。

[0077] また、障壁層 23 の上に、プラズマ CVD 等の公知の方法でパッシベーション膜 34 を形成する。

[0078] <測定結果>

次に、実施の形態 1 または実施の形態 2 に係る半導体装置の特性について説明する。なお、比較のため、実施の形態 1 と一部の構成要素の異なるサンプルを略同様の方法で製造し、特性を測定したので、併せて説明する。

[0079] 図3は、チャネル層の膜厚とオン状態破壊電圧との関係を示す特性図であって、図4は、図3のグラフの具体的な数値を示す特性図表である。

[0080] 実施の形態1および実施の形態2に係る半導体装置1(2)は、ノーマリーオンのトランジスタであって、ゲート電極33に-5Vの電圧を印加したときにオフ状態となる。オン状態破壊電圧を測定する際は、ソース電極31ードレイン電極32間に所定の直流電圧を印加した状態で、ゲート電極33に0Vのパルス電圧(方形波)を印加して3 μ 秒間トランジスタをオンにして、トランジスタが破壊されるか否かを確認する。トランジスタが破壊されていないときは、ソース電極31ードレイン電極32間に印加する電圧を上昇させて作業を繰り返し、トランジスタが破壊される限度の電圧をオン状態破壊電圧とする。

[0081] オン状態破壊電圧を評価するため、チャネル層22の膜厚が異なるサンプルを用意し、それぞれ複数回測定した。チャネル層22の膜厚が0.5 μ mの場合、オン状態破壊電圧は240~320Vであった。チャネル層22の膜厚が0.8 μ mの場合、オン状態破壊電圧は310~340Vであった。チャネル層22の膜厚が1.0 μ mの場合、オン状態破壊電圧は400~420Vであった。チャネル層22の膜厚が1.5 μ mの場合、オン状態破壊電圧は450~480Vであった。チャネル層22の膜厚が2.0 μ mの場合、オン状態破壊電圧は480~540Vであった。上述した結果によると、チャネル層22の膜厚が増加するとオン状態破壊電圧が増大し、膜厚が1.0 μ mを越えると、オン状態破壊電圧は400Vを超えた。なお、図3のグラフには、複数回測定した平均値が示されている。

[0082] 本発明に係る半導体装置は、民生用の電源回路におけるトランジスタとして適用できる。電源回路は、200Vの電圧を出力できることが要求されており、回路内のトランジスタには、400V程度の電圧が印加されると想定されている。ここで、オン状態破壊電圧が400Vを超えていない場合、トランジスタの短絡破壊を生じる虞がある。つまり、チャネル層22の膜厚を1 μ m以上とすることで、民生用の電源回路を動作させるのに必要なオン状

態破壊電圧とすることができる。

[0083] なお、チャネル層 2 2 の膜厚は、 $1\ \mu\text{m}$ 以上 $1.5\ \mu\text{m}$ 以下とするのがさらに好ましい。この構成によると、横リーク電流をさらに抑制することができる。

[0084] 図 5 は、チャネル層の炭素濃度とオン抵抗との関係を示す特性図であって、図 6 は、図 5 のグラフの具体的な数値を示す特性図表である。

[0085] オン抵抗を評価するため、チャネル層 2 2 の炭素濃度が異なるサンプルを用意した。ソース電極 3 1 -ドレイン電極 3 2 間に $1\ \text{V}$ の電圧を印加したときのオン抵抗は、それぞれ $20\ \Omega$ であった。そして、ソース電極 3 1 -ドレイン電極 3 2 間に $400\ \text{V}$ の電圧を印加して、オン抵抗を測定した。つまり、ソース電極 3 1 -ドレイン電極 3 2 間に印加する電圧を、低電圧にした場合と高電圧にした場合とのオン抵抗を比較することで、電流コラプスの発生を確認する。なお、オン抵抗は、素子のサイズ（例えば、ソース電極 3 1 -ドレイン電極 3 2 間の距離、電極の面積）によって規定され、本実施の形態では、 $20\ \Omega$ が最小値である。

[0086] チャネル層 2 2 の炭素濃度が $5.0 \times 10^{16}\ \text{cm}^{-3}$ の場合、オン抵抗は $20\ \Omega$ であった。チャネル層 2 2 の炭素濃度が $8.0 \times 10^{16}\ \text{cm}^{-3}$ の場合、オン抵抗は $40\ \Omega$ であった。チャネル層 2 2 の炭素濃度が $1.2 \times 10^{17}\ \text{cm}^{-3}$ の場合、オン抵抗は $40\ \Omega$ であった。上述した結果によると、チャネル層 2 2 の炭素濃度が $5 \times 10^{16}\ \text{cm}^{-3}$ 以下のとき、オン抵抗は増加しないことがわかる。つまり、オン抵抗が増加していないことから、電流コラプスが抑制されていることがわかる。

[0087] 図 7 は、チャネル層の膜厚と横リーク電流との関係を示す特性図であって、図 8 は、図 7 のグラフの具体的な数値を示す特性図表である。

[0088] 横リーク電流は、ドレイン電極 3 2 に電圧を印加した状態で、トランジスタをオフにしたとき（ゲート電極 3 3 に印加する電圧を $-5\ \text{V}$ としたとき）にソース電極 3 1 からドレイン電極 3 2 に流れる電流を示す。

[0089] 横リーク電流を評価するため、チャネル層 2 2 の膜厚が異なるサンプルを

用意し、ドレイン電極 3 2 に電圧を 6 0 0 V 印加した。チャネル層 2 2 の膜厚が $1.0 \mu\text{m}$ の場合、横リーク電流は $1.0 \times 10^{-7} \text{A} / \text{cm}$ であった。チャネル層 2 2 の膜厚が $2.0 \mu\text{m}$ の場合、横リーク電流は $2.8 \times 10^{-7} \text{A} / \text{cm}$ であった。チャネル層 2 2 の膜厚が $2.5 \mu\text{m}$ の場合、横リーク電流は $5.0 \times 10^{-6} \text{A} / \text{cm}$ であった。ソース電極 3 1 - ドレイン電極 3 2 間に電圧を 6 0 0 V 印加したときに流れる横リーク電流が、 $3.0 \times 10^{-7} \text{A} / \text{cm}$ より小さければ、トランジスタをオンにしたとき（ゲート電極 3 3 に印加する電圧を 0 V としたとき）にソース電極 3 1 からドレイン電極 3 2 に流れる電流 ($0.1 \text{A} / \text{cm}$) に比べて充分小さいため、横リーク電流による損失を無視できる。

[0090] 図 9 は、バッファ層の炭素濃度と破壊電界強度との関係を示す特性図であって、図 10 は、図 9 のグラフの具体的な数値を示す特性図表である。

[0091] 破壊電界強度を評価するため、バッファ層 2 1 の炭素濃度が異なるサンプルを用意した。なお、バッファ層 2 1 の膜厚は $3 \mu\text{m}$ である。バッファ層 2 1 の炭素濃度が $5.0 \times 10^{16} \text{cm}^{-3}$ の場合、破壊電界強度は $1.05 \text{MV} / \text{cm}$ であった。バッファ層 2 1 の炭素濃度が $3.0 \times 10^{17} \text{cm}^{-3}$ の場合、破壊電界強度は $1.55 \text{MV} / \text{cm}$ であった。バッファ層 2 1 の炭素濃度が $2.0 \times 10^{18} \text{cm}^{-3}$ の場合、破壊電界強度は $1.85 \text{MV} / \text{cm}$ であった。バッファ層 2 1 の炭素濃度が $3.4 \times 10^{18} \text{cm}^{-3}$ の場合、破壊電界強度は $2.20 \text{MV} / \text{cm}$ であった。バッファ層 2 1 の炭素濃度が $2.1 \times 10^{19} \text{cm}^{-3}$ の場合、破壊電界強度は $2.43 \text{MV} / \text{cm}$ であった。上述した結果によると、バッファ層 2 1 の炭素濃度を増加させると、破壊電界強度が増大し、炭素濃度が $3.4 \times 10^{18} \text{cm}^{-3}$ 以上のとき、破壊電界強度は $2 \text{MV} / \text{cm}$ を越える。

[0092] ところで、電源回路におけるトランジスタには、雷によるサージなどによって、想定以上の高電圧が印加される虞があるため、高い直流耐圧が要求されており、民生用の電源回路においては、6 0 0 V 程度の直流耐圧が必要とされている。ここで、バッファ層 2 1 の破壊電界強度が $2 \text{MV} / \text{cm}$ である

ならば、バッファ層 2 1 の膜厚を 3 μ m 以上とすることで、半導体装置の直流耐圧を 600 V とすることができる。

産業上の利用可能性

[0093] 本発明は、パワーデバイス、パワーモジュールなど、パワーエレクトロニクスの技術分野に寄与するところが多い。

符号の説明

- [0094]
- 1、2 半導体装置
 - 1 0 基板
 - 1 0 a シリコン基板
 - 1 0 b 窒化ガリウム基板
 - 2 1 バッファ層
 - 2 1 a シード層
 - 2 1 b 超格子層
 - 2 1 c カーボンドープ層
 - 2 2 チャネル層
 - 2 3 障壁層
 - 3 1 ソース電極
 - 3 2 ドレイン電極
 - 3 3 ゲート電極
 - 3 4 パッシベーション膜
 - 4 0 2次元電子ガス層

請求の範囲

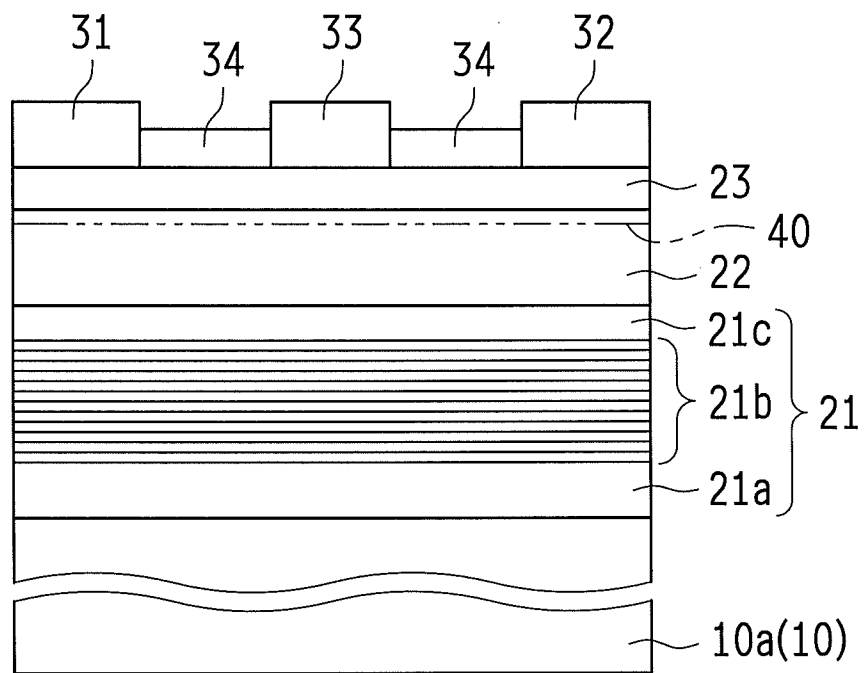
- [請求項1] 基板の上に形成されたバッファ層と、
前記バッファ層の上に形成されたチャネル層と、
前記チャネル層の上に形成され、前記チャネル層とヘテロ接合を構成する障壁層とを備える半導体装置であって、
前記バッファ層および前記チャネル層は、窒化物半導体で形成されており、
前記チャネル層は、膜厚が $1\ \mu\text{m}$ 以上 $2\ \mu\text{m}$ 以下であって、炭素濃度が $5 \times 10^{16}\ \text{cm}^{-3}$ 以下であることを特徴とする半導体装置。
- [請求項2] 請求項1に記載の半導体装置であって、
前記バッファ層は、膜厚が $3\ \mu\text{m}$ 以上 $7\ \mu\text{m}$ 以下であって、炭素濃度が $3.4 \times 10^{18}\ \text{cm}^{-3}$ 以上 $1 \times 10^{20}\ \text{cm}^{-3}$ 以下であることを特徴とする半導体装置。
- [請求項3] 請求項1または請求項2に記載の半導体装置であって、
前記バッファ層は、貫通転位密度が $1 \times 10^4\ \text{cm}^{-2}$ 以上 $1 \times 10^6\ \text{cm}^{-2}$ 以下であることを特徴とする半導体装置。
- [請求項4] 請求項1から請求項3までのいずれか1つに記載の半導体装置であって、
前記チャネル層は、窒化ガリウムで形成され、
前記障壁層は、窒化アルミニウムガリウムで形成されていることを特徴とする半導体装置。
- [請求項5] 請求項4に記載の半導体装置であって、
前記バッファ層は、窒化ガリウムで形成されていることを特徴とする半導体装置。
- [請求項6] 請求項4に記載の半導体装置であって、
前記バッファ層は、窒化ガリウムで形成され、前記チャネル層と接するカーボンドープ層と、窒化アルミニウムで形成された層と窒化アルミニウムガリウムで形成された層とが交互に積層された超格子層と

、を含む構成であることを特徴とする半導体装置。

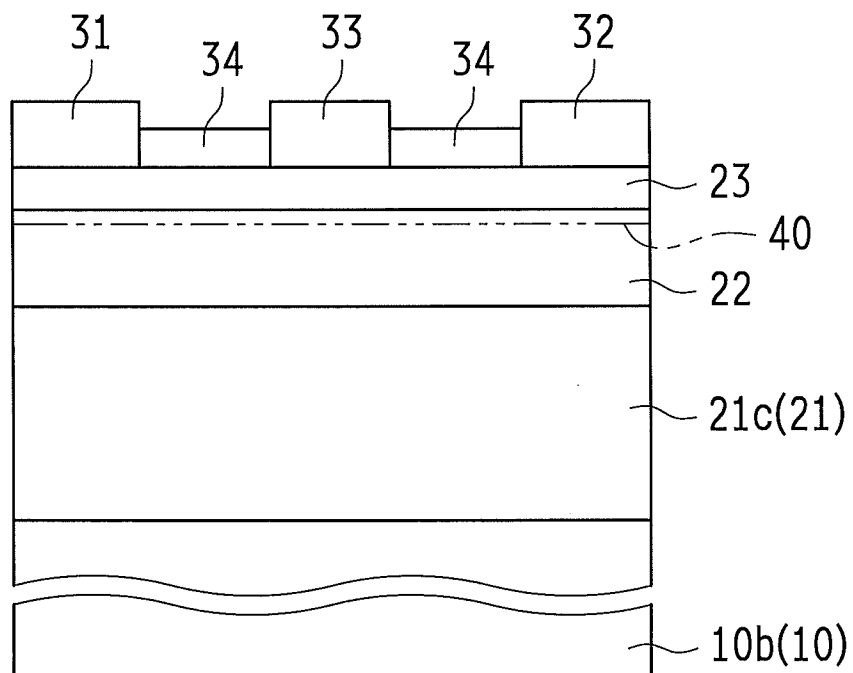
[請求項7] 請求項1 から請求項6 までのいずれか1 つに記載の半導体装置であって、

前記基板は、シリコン、サファイア、炭化珪素、窒化ガリウム、またはホウ化ジルコニウムで形成されていることを特徴とする半導体装置。

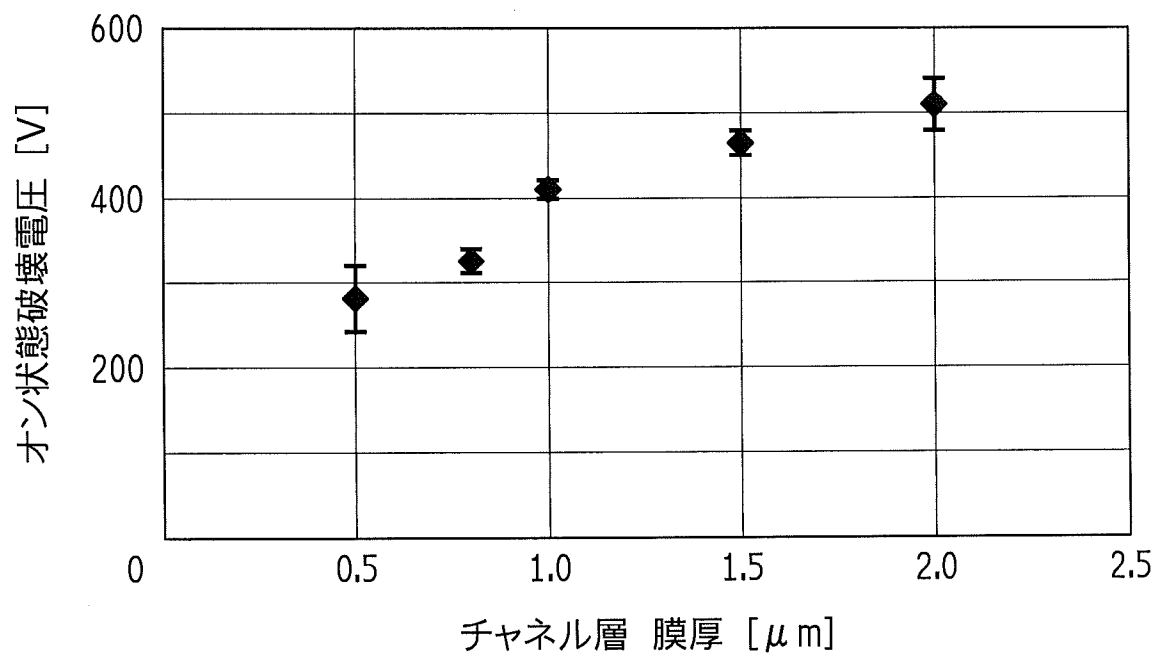
[図1]

1

[図2]

2

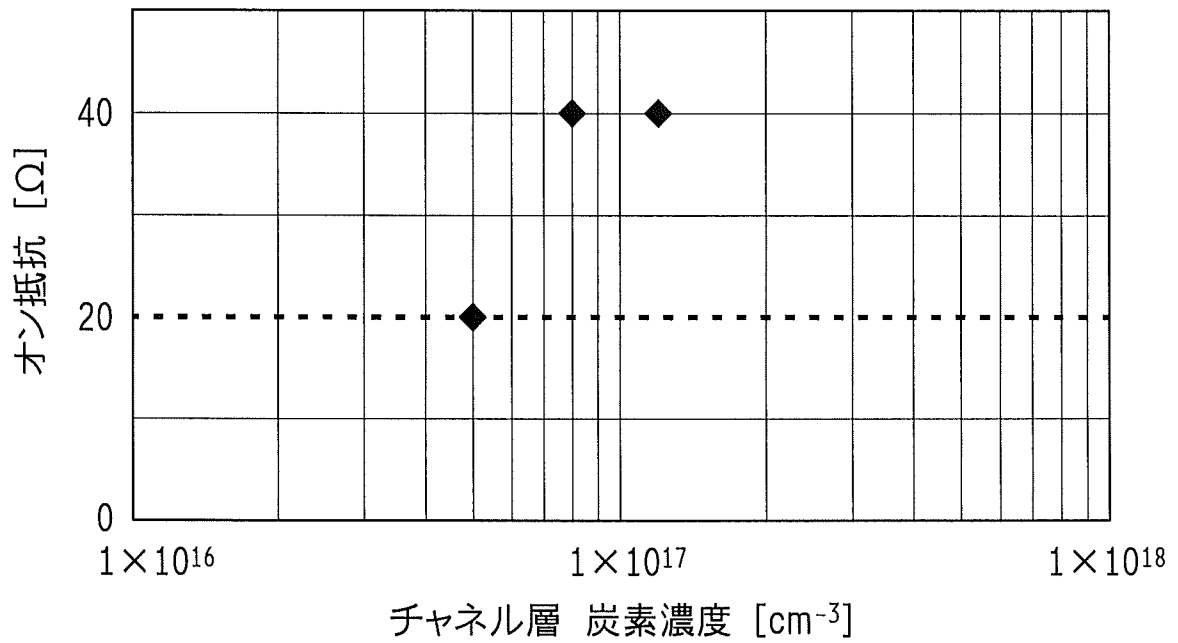
[図3]



[図4]

チャネル層 膜厚 [μm]	オン状態破壊電圧 [V]
0.5	240 ~ 320
0.8	310 ~ 340
1.0	400 ~ 420
1.5	450 ~ 480
2.0	480 ~ 540

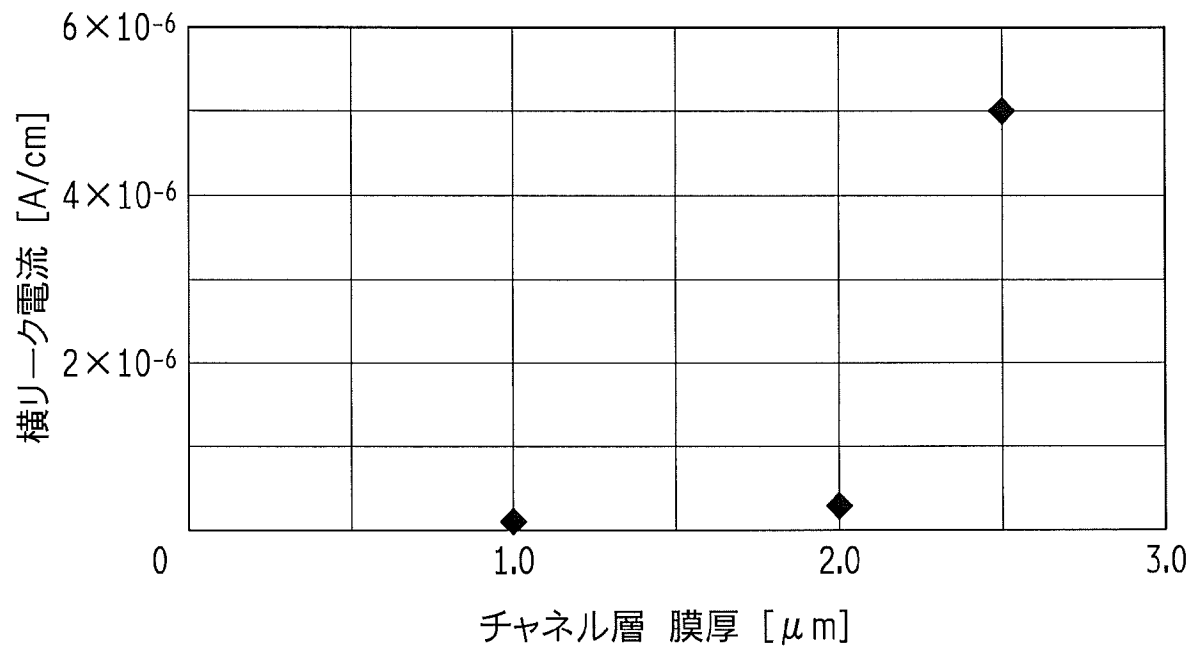
[図5]



[図6]

チャンネル層 炭素濃度 [cm ⁻³]	オン抵抗 [Ω]
5.0 × 10 ¹⁶	20
8.0 × 10 ¹⁶	40
1.2 × 10 ¹⁷	40

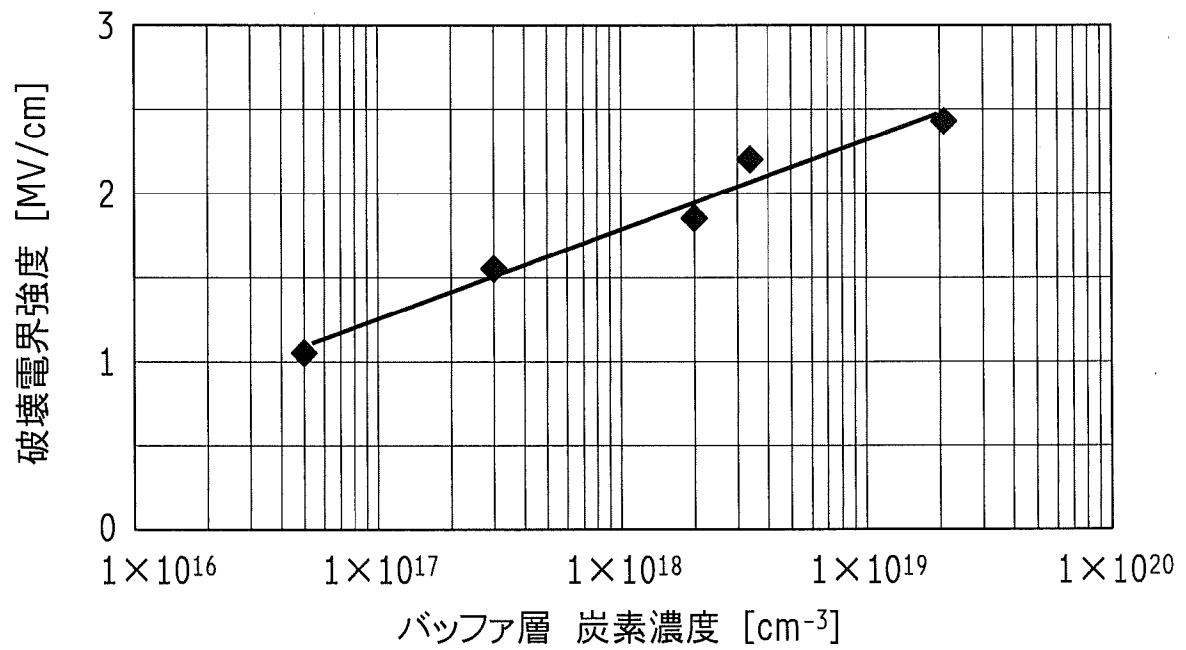
[図7]



[図8]

チャネル層 膜厚 [μm]	横リーク電流 [A/cm]
1.0	1.0×10^{-7}
2.0	2.8×10^{-7}
2.5	5.0×10^{-6}

[図9]



[図10]

バッファ層 炭素濃度 [cm ⁻³]	破壊電界強度 [MV/cm]
5.0 × 10 ¹⁶	1.05
3.0 × 10 ¹⁷	1.55
2.0 × 10 ¹⁸	1.85
3.4 × 10 ¹⁸	2.20
2.1 × 10 ¹⁹	2.43

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/059648

A. CLASSIFICATION OF SUBJECT MATTER

H01L21/338(2006.01)i, H01L21/205(2006.01)i, H01L29/778(2006.01)i,
H01L29/812(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/80-29/812, H01L29/778; 21/337-21/338

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2012
Kokai Jitsuyo Shinan Koho	1971-2012	Toroku Jitsuyo Shinan Koho	1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2011-82494 A (Covalent Materials Corp.), 21 April 2011 (21.04.2011), paragraphs [0018] to [0031]; fig. 1 & US 2011/0062556 A1 & DE 102010045196 A	1, 2, 4-7 3, 6
X Y	WO 2007/097264 A1 (The Furukawa Electric Co., Ltd.), 30 August 2007 (30.08.2007), paragraphs [0032] to [0048]; fig. 1 & JP 2007-251144 A	1, 2, 4, 5, 7 3, 6
Y	JP 2007-324263 A (Matsushita Electric Industrial Co., Ltd.), 13 December 2007 (13.12.2007), paragraphs [0044] to [0052] & US 2007/0278507 A1	3

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
23 April, 2012 (23.04.12)

Date of mailing of the international search report
15 May, 2012 (15.05.12)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L21/338 (2006.01) i, H01L21/205 (2006.01) i, H01L29/778 (2006.01) i, H01L29/812 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L29/80-29/812
H01L29/778;21/337-21/338

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y	JP 2011-82494 A (コバレントマテリアル株式会社) 2011.04.21, 【0018】-【0031】、【図1】 & US 2011/0062556 A1 & DE 102010045196 A	1, 2, 4-7 3, 6
X Y	WO 2007/097264 A1 (古河電気工業株式会社) 2007.08.30, [0032]-[0048]、[図1] & JP 2007-251144 A	1, 2, 4, 5, 7 3, 6

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 3 . 0 4 . 2 0 1 2

国際調査報告の発送日

1 5 . 0 5 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

行武 哲太郎

5 F

4 4 4 7

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-324263 A (松下電器産業株式会社) 2007. 12. 13, 【0044】－【0052】 & US 2007/0278507 A1	3