

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成22年3月4日(2010.3.4)

【公表番号】特表2009-524231(P2009-524231A)

【公表日】平成21年6月25日(2009.6.25)

【年通号数】公開・登録公報2009-025

【出願番号】特願2008-550830(P2008-550830)

【国際特許分類】

H 01 L 21/336 (2006.01)

H 01 L 29/786 (2006.01)

H 01 L 51/05 (2006.01)

H 01 L 21/3205 (2006.01)

H 01 L 21/28 (2006.01)

H 01 L 21/288 (2006.01)

【F I】

H 01 L 29/78 6 1 6 K

H 01 L 29/78 6 1 7 J

H 01 L 29/78 6 2 6 C

H 01 L 29/78 6 1 8 B

H 01 L 29/28 1 0 0 A

H 01 L 21/88 B

H 01 L 21/28 A

H 01 L 21/288 E

【手続補正書】

【提出日】平成22年1月12日(2010.1.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1電極層が接触し且つ第2電極層が誘電体層(8)により分離されている半導体層(14)を含む多層半導体デバイスのための電極構造体を製造する方法において、

(i) 支持層の選択されたエリアのみにパターン化材料(20)を付与して、前記第1電極層の構成体を画成するステップと、

(ii) 前記パターン化材料(20)に応答するようにされた触媒(24)を前記支持層に付与するステップと、

(iii) 前記支持層に導電性材料(26)を付与して、前記第1電極層を形成するステップと、

を備え、前記支持層、前記パターン化材料(20)、及び前記触媒(24)が協働して、前記触媒(24)が付与された前記支持層の選択されたエリアのみに前記導電性材料(26)が堆積するようとする方法。

【請求項2】

前記支持層は、誘電体層(8)を含む、請求項1に記載の方法。

【請求項3】

前記第2電極層を形成し、そこに誘電体材料を付与して、誘電体層(8)を形成する初期ステップを更に備えた、請求項2に記載の方法。

【請求項4】

前記誘電体層(8)に導電性材料(26)を堆積して、第1及び第2の金属電極(12a, 12b)を形成し、そして更に、

(iv) 前記誘電体層(8)の少なくとも一部分に半導体材料を付与することにより前記半導体層(14)を形成して、前記第1及び第2の金属電極(12a, 12b)との電気的接触をなすステップ、

を備えた請求項3に記載の方法。

【請求項5】

前記支持層は、基板層(4)を含む、請求項1に記載の方法。

【請求項6】

前記基板層(4)に導電性材料(26)を堆積して、第1及び第2の金属電極(12a, 12b)を形成し、そして更に、

(iv) 前記基板層(4)の少なくとも一部分に半導体材料を付与することにより前記半導体層(14)を形成して、前記第1及び第2の金属電極(12a, 12b)との電気的接触をなすステップと、

(v) 前記半導体層(14)に誘電体材料を付与して誘電体層(8)を形成するステップと、

(vi) 前記誘電体層(8)に実質的に導電性の電極(6)を付与することにより前記第2電極層を形成するステップと、

を備えた請求項5に記載の方法。

【請求項7】

前記半導体デバイスは、前記第2電極層が実質的に導電性のゲート電極(6)を形成し、そして前記第1及び第2の金属電極(12a, 12b)が各々ソース及びドレインを形成するような薄膜トランジスタ(2)として構成された、請求項1から6のいずれかに記載の方法。

【請求項8】

前記支持層は、エポキシド化合物を含む、請求項1から7のいずれかに記載の方法。

【請求項9】

前記誘電体材料は、エポキシド化合物を含む、請求項3、4、6又は7に記載の方法。

【請求項10】

前記誘電体材料は、1ないし12の範囲の機能度を有するエポキシド化合物を含む、請求項9に記載の方法。

【請求項11】

前記パターン化材料(20)は、表面ヒドロキシルグループに取り付けるようにされる、請求項1から10のいずれかに記載の方法。

【請求項12】

前記パターン化材料(20)は、金属の無電解堆積に対して触媒作用する材料を結合するようになる、請求項1から11のいずれかに記載の方法。

【請求項13】

前記パターン化材料(20)は、スルファン酸材料、トリハロシラン材料、及びトリアルコキシシラン材料の少なくとも1つを含み、トリアルコキシシランは、1つ以上のアミン、アミノカルボキシチオール、ジケトネート、オキシム又は置換ホスフィングループで置換されたものである、請求項1から12のいずれかに記載の方法。

【請求項14】

支持層に導電性材料(26)を付与する前記ステップは、無電解堆積を含む、請求項12又は13に記載の方法。

【請求項15】

エポキシド材料を含むゲート絶縁層(8)を有する薄膜トランジスタ(2)。

【請求項16】

前記エポキシド材料は、1ないし12の範囲の機能度を有するエポキシド化合物を含む、請求項15に記載の薄膜トランジスタ(2)。

【請求項17】

前記ゲート絶縁層(8)に堆積されたメッキ金属のソース及びドレイン電極(12a,12b)を備えた請求項1_5又は1_6に記載の薄膜トランジスタ(2)。