

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2008-526106
(P2008-526106A)

(43) 公表日 平成20年7月17日(2008.7.17)

(51) Int.Cl.	F 1	テーマコード (参考)
H03H 7/48 (2006.01)	H03H 7/48	C 5 J 0 2 4
H03H 7/075 (2006.01)	H03H 7/075	
H01P 5/18 (2006.01)	H01P 5/18	J

審査請求 未請求 予備審査請求 未請求 (全 14 頁)

(21) 出願番号	特願2007-548222 (P2007-548222)
(86) (22) 出願日	平成17年11月10日 (2005.11.10)
(85) 翻訳文提出日	平成19年4月26日 (2007.4.26)
(86) 国際出願番号	PCT/US2005/041048
(87) 国際公開番号	W02006/071371
(87) 国際公開日	平成18年7月6日 (2006.7.6)
(31) 優先権主張番号	11/021,843
(32) 優先日	平成16年12月23日 (2004.12.23)
(33) 優先権主張国	米国(US)

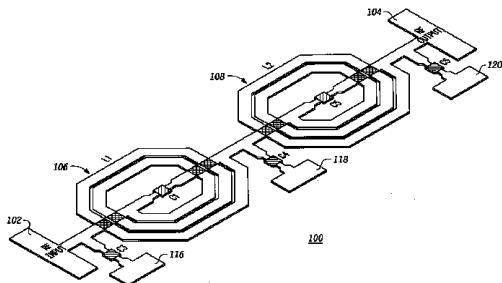
(71) 出願人	504199127 フリースケール セミコンダクター イン コーポレイテッド アメリカ合衆国 78735 テキサス州 オースティン ウィリアム キャノン ドライブ ウエスト 6501
(74) 代理人	100116322 弁理士 桑垣 衡
(72) 発明者	リウ、リアンジュン アメリカ合衆国 85296 アリゾナ州 ギルバート イースト アイバンホー コート 852

最終頁に続く

(54) 【発明の名称】集積オンチップ無線周波数信号結合器を備えた無線周波数回路

(57) 【要約】

本発明の一実施形態により構成された無線周波数 (RF) (100) 回路が、集積受動デバイス (IPD) 加工技術を用いて基板上に組み立てられる。RF回路 (100) (例えば、高調波フィルタ) は、1つ以上のRF信号路部 (204) と、RF信号路部に近接して配置された集積RF結合器 (304) とを備える。集積RF結合器 (304)、その出力 (212) 及び接地接触パッド (210)、並びにその整合回路網 (208) は、同じ基板上に同じIPD加工技術を用いて組み立てられる。集積RF結合器はRF回路のダイ実装面積を増加させることなく、効率的で再現可能なRF結合を提供する。



【特許請求の範囲】

【請求項 1】

半導体基板と、
半導体基板上に形成されており、かつ、無線周波数 (RF) 信号路部を含むRF回路と、
半導体基板上に形成されており、かつ、RF信号路部に近接して配置された結合部を含むRF結合器と、からなる電子装置。

【請求項 2】

RF回路は半導体基板上に形成された幾つかの集積受動デバイスを含む請求項1に記載の電子装置。

10

【請求項 3】

RF信号路部は半導体基板上の第1の金属層から形成されており、結合部は半導体基板上の第2の金属層から形成されている請求項1に記載の電子装置。

【請求項 4】

結合部はRF信号路部に平行である請求項1に記載の電子装置。

【請求項 5】

結合部はRF信号路部に隣接している請求項1に記載の電子装置。

【請求項 6】

結合部のうちの少なくとも一部はRF信号路部の下に配置されている請求項1に記載の電子装置。

20

【請求項 7】

RF回路は高調波フィルタとして構成されている請求項1に記載の電子装置。

【請求項 8】

半導体基板と、
半導体基板上に形成されており、かつ、第1の側面及び第1の側面に対向する第2の側面を有する無線周波数 (RF) 信号路部を含むRF回路と、

半導体基板上に形成されており、かつ、RF信号路部の第1の側面に近接して配置された第1の結合部及びRF信号路部の第2の側面に近接して配置された第2の結合部を含むRF結合器と、からなる電子装置。

【請求項 9】

RF回路は半導体基板上に形成された幾つかの集積受動デバイスを含む請求項8に記載の電子装置。

30

【請求項 10】

第1の結合部はRF信号路部の第1の側面に平行であり、第2の結合部はRF信号路部の第2の側面に平行である請求項8に記載の電子装置。

【請求項 11】

第1の結合部は第2の結合部へ接続されている請求項8に記載の電子装置。

【請求項 12】

第1の結合部は第1の出力端及び第1の接地端を有することと、

第2の結合部は第2の出力端及び第2の接地端を有することと、

第1の出力端は第2の出力端へ接続されていることと、

第1の接地端は第2の接地端へ接続されていることと、を含む請求項11に記載の電子装置。

40

【請求項 13】

第1の結合部はRF信号路部を跨ぐブリッジを介して第2の結合部へ接続されている請求項11に記載の電子装置。

【請求項 14】

第1の結合部は接続部を介して第2の結合部へ接続されていることと、

RF信号路部は接続部に跨がるブリッジを含むことと、を含む請求項11に記載の電子装置。

50

【請求項 15】

半導体加工技術を用いて、結合部を含む無線周波数（RF）結合器を基板上に形成するRF結合器形成工程と、

同半導体加工技術を用いて、結合部に近接して配置されたRF信号路部を同基板上に形成する信号路形成工程と、

同半導体加工技術を用いて、RF信号路部へ接続されている1つ以上の集積受動デバイスを同基板上に形成する受動デバイス形成工程と、からなる電子装置組立方法。

【請求項 16】

結合部及びRF信号路部は結合部がRF信号路部に平行であるように形成される請求項15に記載の電子装置組立方法。

10

【請求項 17】

結合部及びRF信号路部は結合部のうちの少なくとも一部がRF信号路部の下に配置されるように形成される請求項15に記載の電子装置組立方法。

【請求項 18】

RF信号路部は第1の側面及び第1の側面に対向する第2の側面を有するように形成されることと、

RF結合器形成工程は第1の結合部及び第1の結合部に接続された第2の結合部を形成する工程を含むことと、

RF結合器及びRF信号路部は、第1の結合部がRF信号路部の第1の側面に近接して配置され、かつ、第2の結合部がRF信号路部の第2の側面に近接して配置されるように形成されていることと、を含む請求項15に記載の電子装置組立方法。

20

【請求項 19】

RF結合器形成工程は、RF信号路部を跨ぎ、かつ、第1の結合部を第2の結合部に接続するブリッジを形成する工程を含む請求項18に記載の電子装置組立方法。

【請求項 20】

RF結合器形成工程は第1の結合部と第2の結合部との間に接続部を形成する工程を含むことと、

30

信号路形成工程は接続部に跨がるブリッジを形成する工程を含むことと、を含む請求項18に記載の電子装置組立方法。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は電子構成要素に関する。より詳細には、本発明は集積受動デバイスを用いる電子構成要素に用いるための無線周波数（RF）結合器に関する。

【背景技術】**【0002】**

従来技術には、高周波数データ通信用途のために設計された電子装置や構成要素がふんだんに盛り込まれている。そのような装置や構成要素に共通の実際の用途は、セル方式電話通信システムである。この点において、高度な機能を備えた高性能携帯電話用のモジュールサイズが減少するにつれて、構成要素集積化の必要性が増大すると思われる。セル方式電話無線送信機は、フィルタ処理、インピーダンス整合、及びスイッチング等の機能用の幾つかの受動構成要素を用いる。これらの構成要素の幾つかは、モジュールパラメータ制御やコストを改善するために集積化され得る。高調波フィルタは、無線帯域上での信号選択に用いられ、他方、RF結合器は、信号レベル感知や制御に用いられる。例えば、RF結合器は、送信経路にあるRF信号を、信号パワーレベル制御用の検出器に結合するために用いられ得る。従来用途では、RF結合器と高調波フィルタは、2つの別個の構成要素であり、各々、物理的なサイズは約1mm²である。そのような用途では、独特な構成要素を用いると、モジュールの全体的な実装面積は必然的に大きくなり、他方、製造組立コストが高くなる。更に、別個のRF結合器を用いると、異なるデバイス組立工程が必要になり、その結果、結合性能、インピーダンス整合、及び他の動作特性が予測不可能とな

40

50

ことがある。

【0003】

従って、予測可能な結合特性を有する集積RF結合器が小型で低コストのRF装置に含まれることが望ましい。実際の用途では、電子装置の物理的なサイズを大幅に増大させないように、RF信号ラインを有する電子装置にRF結合器を組み込むことが望ましい。

【発明を実施するための最良の形態】

【0004】

本発明の一実施形態に基づき構成された電子装置には、集積RF結合器が含まれる。このRF結合器は、電子装置のRF部と同じ基板上に形成され、電子装置及びRF結合器は、同じ半導体加工技術を用いて組み立てられる。この集積RF結合器を備えた電子装置は、装置の実装面積を増大することなく実現されるので、集積装置の全体的なサイズ及びパッケージ化要件を低減し得る。

【0005】

本発明の上述の態様及び他の態様は、一形態では、半導体基板と、その半導体基板上に形成されており、かつ、RF信号路部を有するRF回路と、同じ半導体基板上に形成されたRF結合器と、を備える電子装置によって実施され得る。このRF結合器は、RF信号路部に近接して配置された結合部を備える。

【0006】

また、本発明の上述の態様及び他の態様は、半導体基板と、その半導体基板上に形成されており、かつ、RF信号路部を有するRF回路と、同じ半導体基板上に形成されたRF結合器と、を備える電子装置によって実施され得る。このRF結合器は、RF信号路部に近接して配置された結合部を備え、結合部はRF信号路部の端部に平行である。

【0007】

また、本発明の上述の態様及び他の態様は、半導体基板と、その半導体基板上に形成されており、かつ、RF信号路部を有するRF回路と、同じ半導体基板上に形成されたRF結合器と、を備える電子装置によって実施され得る。このRF結合器は、RF信号路部に近接して配置された結合部を備え、結合部のうちの少なくとも一部はRF信号路部の上方に配置されている。

【0008】

また、本発明の上述の態様及び他の態様は、半導体基板と、その半導体基板上に形成されており、かつ、第1の側面及び第1の側面に対向する第2の側面を有するRF信号路部を含むRF回路と、同じ半導体基板上に形成されたRF結合器と、を備える電子装置によって実施され得る。このRF結合器は、RF信号路部の第1の側面に近接して配置された第1の結合部及びRF信号路部の第2の側面に近接して配置された第2の結合部を備える。RF信号路部は半導体基板上の第1の金属層から形成されており、結合部は半導体基板上の第2の金属層から形成されている。

【0009】

また、本発明の上述の態様及び他の態様は、半導体基板と、その半導体基板上に形成されており、かつ、第1の側面及び第1の側面に対向する第2の側面を有するRF信号路部を含むRF高調波フィルタ回路と、同じ半導体基板上に形成されたRF結合器と、を備える電子装置によって実施され得る。このRF結合器は、RF信号路部の第1の側面に近接して配置された第1の結合部及びRF信号路部の第2の側面に近接して配置された第2の結合部を備える。

【0010】

また、本発明の上述の態様及び他の態様は、半導体加工技術を用いて、結合部を含むRF結合器を基板上に形成する工程と、同半導体加工技術を用いて、結合部に近接して配置されたRF信号路部を基板上に形成する工程と、同半導体加工技術を用いて、RF信号路部に接続されている1つ以上の集積受動デバイスを基板上に形成する工程と、からなる電子装置組立方法によって実施され得る。また、この方法は、同半導体加工技術を用いて高調波フィルタを基板上に形成する工程を含み、この場合、高調波フィルタはRF信号路部

10

20

30

40

50

及び 1 つ以上の集積受動デバイスを備える。

【 0 0 1 1 】

また、本発明の上述の態様及び他の態様は、半導体加工技術を用いて、結合部を含む R F 結合器を基板上に形成する工程と、同半導体加工技術を用いて、結合部に近接して配置された R F 信号路部を基板上に形成する工程と、同半導体加工技術を用いて、R F 信号路部に接続されている 1 つ以上の集積受動デバイスを基板上に形成する工程と、からなる電子装置組立方法によって実施され得る。R F 信号路部は半導体基板上の第 1 の金属層から形成されており、結合部は半導体基板上の第 2 の金属層から形成されている。

【 0 0 1 2 】

また、本発明の上記及び他の態様は、半導体加工技術を用いて、基板上に R F 結合器を形成する段階であって、R F 結合器が結合部を有する前記段階と、同じ半導体加工技術を用いて基板上に R F 信号路部を形成する段階であって、R F 信号路部が、結合部に近接して配置される前記段階と、同じ半導体加工技術を用いて、少なくとも 1 つの集積受動デバイスを基板上に形成する段階であって、少なくとも 1 つの集積受動デバイスが、R F 信号路部に接続される前記段階と、を伴う電子装置組立方法によって実施し得る。結合部及び R F 信号路部は、結合部の少なくとも一部が、R F 信号路部の上方に配置されるように形成される。

【 0 0 1 3 】

また、本発明の上述の態様及び他の態様は、半導体加工技術を用いて、結合部を含む R F 結合器を基板上に形成する工程と、同半導体加工技術を用いて、結合部に近接して配置された R F 信号路部を基板上に形成する工程と、同半導体加工技術を用いて、R F 信号路部に接続されている 1 つ以上の集積受動デバイスを基板上に形成する工程と、からなる電子装置組立方法によって実施され得る。この結合部及び R F 信号路部は、結合部のうちの少なくとも一部が R F 信号路部の上方に配置されるように形成される。

【 0 0 1 4 】

図 1 は、R F 高調波フィルタ 100 の一般的な配置を示す概略図であり、図 2 は、高調波フィルタ 100 の集積受動デバイス (I P D) レイアウトの一例の透視図である。R F 信号が、入力ポート 102 において、高調波フィルタ 100 に入力され、所望の R F 帯域内にあるフィルタ処理済み R F 信号が、出力ポート 104 へ提供される。図 2 に示す実際のレイアウトにおいて、R F エネルギーは、絶縁 (半導電性) 基板上に形成された導電配線を介して伝搬する。R F 入力信号に関連する高調波成分は、3 つの高調波共振回路、即ち、第 2 高調波回路 106 、第 3 高調波回路 108 、及び第 4 高調波回路 110 によって阻止される。第 2 高調波回路 106 は、(インダクタ L 1 がコンデンサ C 1 と並列である) L C タンク回路として実現され、第 3 高調波回路 108 は、(インダクタ L 2 がコンデンサ C 2 と並列である) L C タンク回路として実現され、第 4 高調波回路 110 は、(コンデンサ C 4 がインダクタ L 4 と直列である) L C 直列組合せとして実現される。また、高調波フィルタ 100 は、入力インピーダンス整合回路 112 及び出力インピーダンス整合回路 114 も備える。入力インピーダンス整合回路 112 は、(コンデンサ C 3 がインダクタ L 3 と直列である) L C 直列組合せとして実現され、出力インピーダンス整合回路 114 は、(コンデンサ C 5 がインダクタ L 5 と直列である) L C 直列組合せとして実現される。高調波フィルタ 100 の具体的なインダクタ及びコンデンサの値は、所望のフィルタ処理特性及び所望の出力周波数帯に応じて選択される。例えば、高調波フィルタ 100 は、A M P S / G S M 用途 (824 ~ 915 M H z) 又は D C S / P C S 用途 (1710 ~ 1910 M H z) での動作に対して適切に構成され得る。

【 0 0 1 5 】

実際に、I P D (集積受動デバイス) は、構成要素及びモジュールのサイズを効果的に低減するために用いられ得る。本明細書において用いられる I P D は、半導体加工技術を用いて組み立てられ得る受動電子装置、即ち、受動電子構成要素である。I P D は、半導体ウェーハ処理技術を利用することによって、極めて高い精度、優れた再現性、及び低コストで製造され得る。図 2 に示す高調波フィルタ 100 のレイアウトは、I P D を実現し

10

20

30

40

50

たものを表し、この場合、示した全ての要素は、同じ半導体加工技術を用いて（即ち、IPDが形成される組立又は製造工程によって）、同じ基板（例えば、GaAs、ガラス、又はセラミックスなどの半導体又は絶縁基板）上に形成される。図2において、インダクタL1, L2は、導電性RF信号路ループとして実現され（各インダクタの4つの“交点”では、それぞれC1, C2伝送路からインダクタループを絶縁するためにエアブリッジが用いられる）、また、コンデンサは、基板上の所望の場所にIPDとして形成される。詳細には、インダクタL3, L4, L5（図2には示さず）は、それぞれの接触パッド（図2の番号116, 118, 120）と接地パッド（チップ外の場合もある）との間のボンディングワイヤとして実現される。従って、インダクタL3, L4, L5は実際にはIPD自体の一部ではなく、高調波フィルタ100が“2インダクタ”IPDと呼ばれる場合もある。

10

【0016】

本発明の好適な一実施形態では、RF結合器は、同じ半導体加工技術を用いて、対応するRF回路（例えば、高調波フィルタ回路）と同じ基板上に形成される。このようにして、RF結合器は、RF回路の任意の適切に利用可能なRF信号路部に隣接して導電配線を形成することによって、RF回路と集積され得る。この点において、図3は、本発明の実施形態の一例により構成されたRFインダクタ200及びRF結合器202の概略図であり、図4は、共通の半導体基板203上に形成され得るRFインダクタ200及びRF結合器202のデバイスレイアウトの一例の上面図である。この例において、図4は、図1に示すものなど高調波フィルタの入力部に対応する。図3, 4に示す各RF回路は、整合回路網208、接地接触パッド210、及び出力接触パッド212を備える（以下にさらに詳細に記載する）。

20

【0017】

既知の半導体組立手法に基づき、RFインダクタ200、RF結合器202、IPD構成要素、及び図4に示すRF回路の他の要素は、複数の金属層及び幾つかの誘電層を用いて、共通の半導体基板上に形成され得る。金属層が成膜され、エッチングその他の手法によって、金属層から所望の導電配線が形成される。金属層は、組立工程中に基板上に成膜又は形成される順番を示すように、通常、“金属1”、“金属2”、“金属3”などと呼ばれる。1つの実施形態では、RF結合器202は金属1層から形成され、少なくともコンデンサ及び抵抗器の一部は金属2層から形成され、RFインダクタ200のループは金属3層から形成される。1つの実際の半導体加工技術では、金属1要素の厚さは約0.6μm～2.0μmであり、金属2要素の厚さは約2.5μmであり、金属3要素の厚さは約10μmである。

30

【0018】

RF回路は、基板203上に形成された1つ以上のRF信号路部204及び1つ以上のIPD構成要素を含んでよい。例えば、図4には、RF回路に関連する2つのIPDコンデンサ（C1, C3とラベル表示）及びIPD RFインダクタ200（L1とラベル表示）を示す。RF信号路部204の幅、RFインダクタ200によって形成されたループの数、及びこのレイアウトの他の寸法は、特定の用途に適合するように選択される。一例の実施形態では、RF信号路部204を含むRFインダクタ200の全ての部位は、約10μm幅の金メタライゼーションから形成される。

40

【0019】

RF結合器202は、共通基板203上に形成された1つ以上の結合部206及び1つ以上のIPD構成要素を含んでよい。例えば、図4には、接触パッド210へ接続されたIPD整合回路網208を示す。接触パッド210は、チップ外接地パッドへワイヤボンディングで接続され得る。整合回路網208は、RF結合器202を形成する導電配線の一端へ接続される。言い換えると、RF結合器202の1つの側面（隔離側面）は、整合回路網208を介して接地へ接続される。実際の実施形態では、整合回路網208は、終端IPD抵抗器、又は1つ以上のIPD抵抗器と1つ以上のIPDコンデンサとの並列組合せとして実現され得る。整合回路網208における構成要素の値は、結合部206、即

50

ち、RF結合器202の伝送路に良好なインピーダンス整合を提供するように選択される。良好なインピーダンス整合は、良好な結合器指向性を確立するのに重要である。RF結合器202を形成する導電配線の他端は、出力接触パッド212へ接続され得る。出力接触パッド212は、結合RF信号を提供するための別の接触パッド又はチップ外要素ヘワイヤボンディングで接続され得る。

【0020】

実際には、結合部206の幅は、高インピーダンスを確立するには比較的狭いので、結合出力ポートでのインピーダンス変換の必要性は減少する。この実施形態の例では、結合部206は、約2μm幅の金メタライゼーションから形成される。RF結合器202によって達成される結合の量は、主として、結合部206の長さ、及び結合部206と結合部206に近接して配置された対応するRF信号路部204との間の離隔間隙によって決定される。この実施形態の例では、離隔間隙は、約1~2μmである。離隔間隙は、結合部206の長さに沿って均一であるべきである。実際には、結合部206はRF信号路部204に隣接し、かつ、それに平行である。より詳細には、この実施形態の例では、結合部206はRF信号路部204の外端部に隣接し、かつ、それに平行である。動作時、RFインダクタ200におけるわずかな量のRF信号が、RF結合器202に結合する。この例では、RF結合器202は、RF入力レベルを感知するように構成される。

【0021】

RF結合器の有効性は、結合係数、指向性、及び絶縁によって測定され、この場合、結合は、4ポートRF回路網におけるSパラメータS₃₁として測定される。指向性は、S₂₃とS₂₁との差であり、絶縁は、結合と指向性との絶対和であり、dBで表される。通常の値は、結合が-15dB~-20dBであり、指向性が14dB~20dBである。上述のように、整合回路網208は、終端抵抗器として実現され、これにより、結合器インピーダンスを大きくして整合を行い、また、強制的に指向性を改善し得る（抵抗値が高くなると、指向性が改善され、インピーダンスが高くなる）。終端は、抵抗器に並列なコンデンサ等のリアクタンス構成要素を含み、終端インピーダンスの何らかの周波数調整を行い得る。実際の実施形態では、RFインダクタ200に対する抵抗器の配置は重要である。正の指向性を確保するには、インダクタの電流ベクトルJ_{inductor}及び結合器の電流ベクトルJ_{coupler}が、RFインダクタ200の付近で同じ方向である必要がある。図3において、RFインダクタ200の周囲を循環する矢印は、J_{inductor}電流ベクトルを表す、他方、RF結合器202の周囲を循環する矢印は、J_{coupler}電流ベクトルを表す。図3に示すように、RF結合器202において電流が接地に流れることから、整合回路網208はRF結合器202を形成する導電配線の端部付近に置かれる。対照的に、電流が結合器に流れ込む場所近くの（出力接触パッド212付近の）対向端上に整合回路網208を置くと、その場所のRF信号レベルは高くなるため、結合が反転する。

【0022】

図2に戻ると、RF結合器は、無線モジュールの次段へのRF信号出力を感知可能とするために、高調波フィルタ回路の出力側にあるL2インダクタの傍に置かれてよい。出力RF結合器は、入力RF結合器に加えて又は入力RF結合器に代えて配備され得る。出力RF結合器が利用される場合、好適には、適切な終端抵抗器又は整合回路網は上述のように構成及び配置され、正の結合が提供される。

【0023】

詳細には、RF結合器202は、他の場合には占有されない基板203の領域に実現され得る。その結果、RF結合器202とRF回路との集積により、ダイサイズの増大や、パッケージサイズの増大の必要がない。更に、RF結合器202は、RF回路と同じ半導体加工技術を用いて組み立てられる。これにより、実際の実施形態における実現は簡単となる。

【0024】

図5は、RF回路300のデバイスレイアウトの一例の上面図である。図5には、RF

10

20

30

40

50

回路 300 からの RF 信号路 302 の一部と、共通基板 306 上に形成された RF 結合器 304 とを示す。RF 回路 300 の或る態様及び特徴は、図 4 に示す RF 回路と共有されてよい。共有される特徴について、ここでは重ねて記載しない。簡単に言うと、RF 結合器 304 のうちの少なくとも一部は、RF 信号路 302 の相当する部分の下に配置される。実際には、RF 結合器 304 と RF 信号路 302 との間に誘電層（図示せず）が存在する。この構成は、図 4 に示す構成に対し、RF 結合を強化することの必要な用途において望ましいことがある。

【0025】

RF 信号路 302 は、RF 結合器 304 の結合部 310 の上方に、結合部 310 と平行に形成された直線部 308 を備える。本発明の要件ではないが、結合部 310 は、直線部 308 の全長に跨がる。RF 信号路 302、RF 結合器 304、及び分離誘電層の影響による容量結合により、図 4 に示す構成に比べて、RF 結合は大幅に大きくなる。実際の一実施形態では、結合部 310 を含む RF 結合器 304 の伝送路は、金属 1 層から形成され、RF 信号路 302 は金属 3 層から形成される。結合部 310 と直線部 308 との間の誘電層は、金属 3 層が形成される前に、成膜その他の方法で形成される。RF 回路 300 の代替の一実施形態では、結合部 310 は、RF 信号路 302 の下ではなく、RF 信号路 302 の上方に配置される。そのような代替の一実施形態では、RF 信号路 302 及び誘電層は、結合部 310 の形成より前に形成される。

【0026】

図 6 は、本発明の代替の一実施形態に基づき構成された、RF 信号路 402 の一部及び RF 結合器 404 の一部のデバイスレイアウトの一例の上面図である。図 6 に示す RF 回路の或る態様及び特徴は、図 4、5 に示す RF 回路と共有されてよい。共有される特徴について、ここでは重ねて記載しない。図 6 には、RF 信号路 402 の直線部 406 が、RF 結合器 404 の結合部 408 と部分的に重なり合う一実施形態を示す。言い換えると、RF 信号路 402 の外端部の投影像は、結合部 408 の幅内に入る。実際には、結合部 408 を含む RF 結合器 404 の伝送路は、RF 信号路 402 とは異なる層に形成され（好適には RF 信号路 402 の下、場合によっては RF 信号路 402 の上方に）、誘電層によって結合部 408 が RF 信号路 402 から分離される。この構成は、高い容量結合が不要であるか又は好ましくない用途において望ましい場合がある。

【0027】

図 7 は、本発明の別の代替の実施形態に基づき構成された、RF 信号路 502 の一部及び RF 結合器 504 の一部のデバイスレイアウトの一例の上面図である。図 7 に示す RF 回路の或る態様及び特徴は、図 4、5 に示す RF 回路と共有されてよい。共有される特徴について、ここでは重ねて記載しない。図 7 には、RF 信号路 502 の直線部 506 が、RF 結合器 504 の短い突出状結合部 508 と完全に重なり合う一実施形態を示す。対照的に、図 5 に示す構成では、直線部 308 の全長に跨がる結合部 310 が用いられる。代替の一実施形態では、図 6 に示すように、RF 信号路 502 は結合部 508 と部分的にのみ重なり合い得る。実際には、結合部 508 を含む RF 結合器 504 の伝送路は、RF 信号路 502 とは異なる層上に形成され（RF 信号路 502 の下、場合によっては RF 信号路 502 の上方に）、誘電層によって結合部 508 が RF 信号路 502 から分離される。この構成は、高い容量結合が不要であるか又は好ましくない用途において望ましい場合がある。

【0028】

図 8 は、RF 回路 600 のデバイスレイアウトの一部を示す上面図である。図 8 には、RF 回路 600 からの RF 信号路部 602 の一部と、共通基板上に形成された RF 結合器 604 とのみを示す。RF 回路 600 の或る態様及び特徴は、図 4 に示す RF 回路と共有されてよい。共有される特徴について、ここでは重ねて記載しない。この点において、RF 信号路部 602 は、高調波フィルタにおける I P D インダクタの一部であってよい。

【0029】

RF 信号路部 602 は、第 1 の側面 606（外端部に相当する）と、第 1 の側面 606

10

20

30

40

50

に対向する第2の側面608(内端部に相当する)とを備える。この実施形態の例では、第1の側面606は第2の側面608と平行である。RF結合器604は、第1の側面606に近接して配置された第1の結合部610と、第2の側面608に近接して配置された第2の結合部612とを備える。好適な実施形態では、第1の結合部610は第1の側面606に隣接し、かつ、平行であり、第2の結合部612は第2の側面608に隣接し、かつ、平行である。第1の結合部610は第2の結合部612へ接続され、これによって、容量結合をもたらすことなくRF結合が強化される。

【0030】

この実施形態の例では、第1の結合部610は出力端614及び接地端616を有し、第2の結合部612は出力端618及び接地端620を有する。出力端614/618は、接続部619を介して互いに接続されており、接地端616/620は、接続部621を介して互いに接続されている。また、出力端614/618は出力接触パッド212へ接続されており、接地端616/620は整合回路網208を介して接地接触パッド210へ接続されている。好適な実際の一実施形態では、最初にRF結合器604の伝送路が形成され、続いてRF信号路部602が形成される。その結果、RF信号路部602は、接続部619/621に跨る適切に構成されたブリッジを含むように組み立てられる。ブリッジと接続部619/621との間に誘電材料が配置されてもよく、RF信号路部602が接続部619/621を横切るエアブリッジを形成してもよい。最初にRF信号路部602が形成され、続いてRF結合器604の伝送路が形成される代替の一実施形態では、接続部619/621は、所望の場所でRF信号路部602を跨ぐブリッジ(誘電ブリッジ又はエアブリッジ)を形成してよい。

10

20

30

40

【0031】

図8には示さないが、RF結合器604は、別のRF信号路部622の内端部に隣接する第3の結合部を備えてよい(この例では、RF信号路部622は、IPDインダクタの別のループ部、即ち、RF信号路部602の延長部を表す)。上述のように、第3の結合部は、ブリッジを用いて両端で第2の結合部612に接続され得る。この手法は、所望の場合、他のRF信号路部へ拡張され得る。

【0032】

上述のように、結合部とRF信号路部との間における離隔間隙によって、RF結合因子が決定される。しかしながら、実際には、製造ばらつきによって、理想的な又は公称の離隔間隙とは異なる実際の離隔間隙になり得る。離隔間隙のわずかな差がRF結合特性に影響を及ぼすことから、単一“脚(leg)”の結合器(例えば、図4に示す)は、そのような工程のばらつきの影響を受けやすい場合がある。対照的に、多“脚”的結合器(例えば、図8に示す)は、幾つかの結合部の相殺効果のため、ある程度、工程の調整不良の影響を受けない。これに関して、図9(RF信号路部602及びRF結合器604の概略横断面図)には、調整不良問題を示す。理想的には、第1の結合部610及び第2の結合部612は、RF信号路部602から均一に離間され、RF信号路部602の両側で等しい離隔間隙を形成する。しかしながら、結合部610/612を形成する金属層が基板203上に成膜又はエッチングされるとき、そのパターンは理想的な設計からずれて、図9に示すように、結合部610/612の調整不良が生じる場合がある。結合部610/612の両方はともにずれ、第1の結合部610とRF信号路部602との間の間隙が大きくなり、第2の結合部612とRF信号路部602との間の間隙は小さくなる。その結果、第1の結合部610が寄与する結合の量は減少するが、第2の結合部612が寄与する結合の量が増加するので、第1の結合部610の減少した結合が補償される。この相殺効果によって、RF結合器604は、製造許容誤差の実際の範囲より優れた予測可能かつ再現可能な性能特性を有し得る。

40

【0033】

なお、図8のRF回路600では、図5~7に示す任意の代替構成、即ち、RF信号路部602と結合部610/612のうちの一方又は両方との間の部分的な又は完全な重なり合いが利用されてよい。多結合部610/612の補償機能は、レイアウト配置にかか

50

わらず適合する。

【0034】

集積RF結合器を備えたRF回路を組み立てるための半導体加工技術の一例は、GaAs、ガラス、又はセラミックスなどの絶縁基板又は半導電性基板から開始され得る。次いで、SiN等の適切な誘電体が成膜され、続いてIPD抵抗器金属が成膜される。抵抗器金属には、TiW又はTiWNなど、高融点金属が用いられてよい。フォトレジスト画成後、抵抗器金属がリアクティブイオンエッチングにより処理され得る。次いで、成膜/エッチング又はリフトオフ手法を用いて、パターン形成された金属1層が形成される。上述の1つ以上の結合部を含む金属/絶縁体/金属コンデンサ及びRF結合器伝送路の底部電極は、この金属1層に形成され得る。金属1層と金属2層との間の絶縁体として機能し、IPDコンデンサの絶縁体として機能する他の誘電層が成膜される。次いで、成膜/エッチング又はリフトオフ手法を用いて、パターン形成された金属2層が形成される。IPDコンデンサの頂部電極は、この層に形成され得る。次に、金属2層と金属3層との間の絶縁体として機能する別の誘電層が成膜される。エアブリッジパターンはフォトレジスト手法を用いて形成され、次いで、成膜/エッチング又はリフトオフ手法を用いて、パターン形成された金属3層が形成される。インダクタ巻き線は、金属3層に形成され得る。実際には、インダクタは、金属1及び金属の2積層をアンダーパスに用い、金属3(10μm金)をインダクタのリングに用いて組み立てられる。最後に、フォトレジストエアブリッジ層が除去され、続いて誘電パッシベーション層の成膜及びパターン形成が行われ得る。

【0035】

より詳細に上述において記載したように、インダクタリングはRF結合器との結合用のRF信号路部として機能する。特定の実施形態に応じて、RF結合器伝送路はRF信号路に隣接してもよく、部分的にRF信号路の下にあってもよく、完全にRF信号路の下にあってもよい。しかしながら、RF結合器伝送路がRF信号路の形成後に形成される場合、RF結合器伝送路はRF信号路に隣接して配置されてもよく、部分的にRF信号路の上にあってもよく、完全にRF信号路の上にあってもよい。また、好適には、RF信号路部は金属3から形成される。RF回路が多脚RF結合器(図8を参照)を用いる場合、適切なRF信号路部に1つ以上のブリッジが形成される。図8に示すように、ブリッジ(エアブリッジ又は誘電ブリッジ)はRF結合器伝送路の接続部に跨がる。

【0036】

通常、金属1は金であり、厚さは1μmである。通常、金属2は金であり、厚さは2.5μmである。通常、金属3は金であり、厚さは10μmである。金属1層と金属2層との間の誘電層は、厚さが約100ナノメートル(約1000オングストローム)のSiNであってよい。この組合せは、IPDコンデンサ、例えば、金属/絶縁体/金属積層として用いられ、650pF/mm²のコンデンサ密度を提供し得る。当然のことながら、実際の一実施形態では、他の特定のコンデンサパラメータが用いられ得る。また、金属1層と金属3層との間の誘電体もSiNであり、金属2層と金属3層との間の誘電体の厚さは、約100ナノメートル(約1000オングストローム)である。

【0037】

詳細には、RF結合器は、RF回路と同じ基板上に、同じ半導体加工技術を用いて形成される。言い換えると、金属材料及び誘電材料、成膜手法、エッチング手法、並びに他の組立手法は、RF結合器を製造するためにカスタマイズする必要がない。このRF結合器は、チップ/ダイの物理的なサイズを増加させることなく、同じチップ/ダイに集積可能であるため、移動通信装置等の小規模小型用途にとって望ましい。

【図面の簡単な説明】

【0038】

【図1】本発明の実施形態の一例による高調波フィルタ配置の概略回路図。

【図2】図1に示す高調波フィルタのデバイスレイアウトの一例の透視図。

【図3】本発明の実施形態の一例により構成されたRFインダクタ及びRF結合器の概略図。

10

20

30

40

50

【図4】本発明の実施形態の一例により共通基板に形成されたRFインダクタ及びRF結合器のデバイスレイアウトの一例を示す上面図。

【図5】本発明の実施形態の例により共通基板に形成されたRF信号ライン及びRF結合器の一部の異なるデバイスレイアウトの例を示す上面図。

【図6】本発明の実施形態の例により共通基板に形成されたRF信号ライン及びRF結合器の一部の異なるデバイスレイアウトの例を示す上面図。

【図7】本発明の実施形態の例により共通基板に形成されたRF信号ライン及びRF結合器の一部の異なるデバイスレイアウトの例を示す上面図。

【図8】本発明の実施形態の例により共通基板に形成されたRF信号ライン及びRF結合器の一部の異なるデバイスレイアウトの例を示す上面図。

【図9】図8に示すRF信号路及びRF結合器の概略横断面図。

10

【図1】

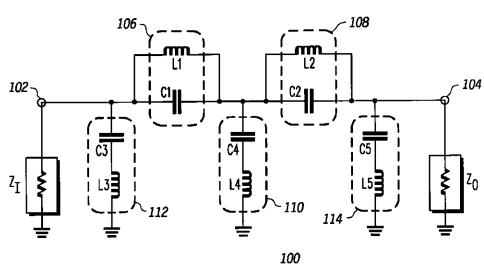
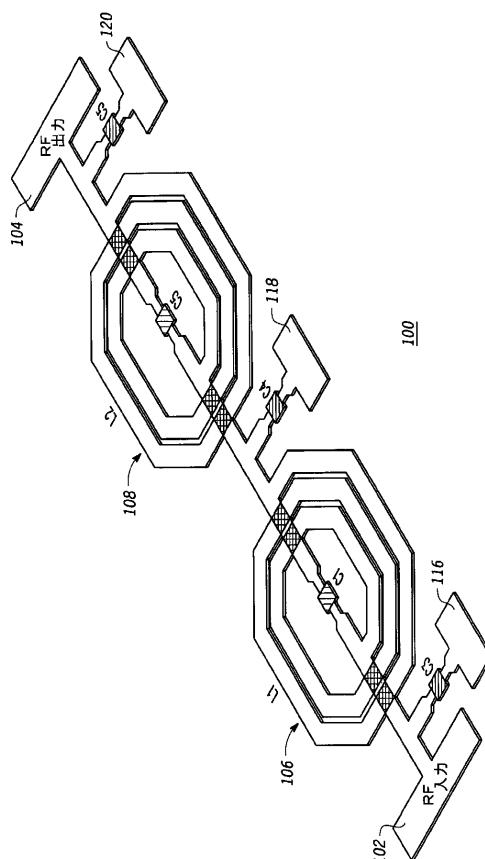
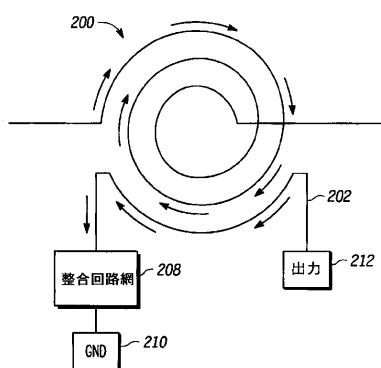


FIG. 1

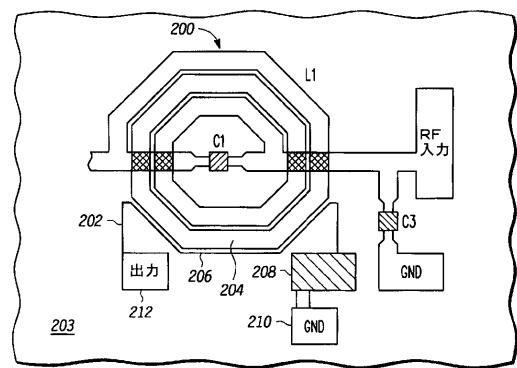
【図2】



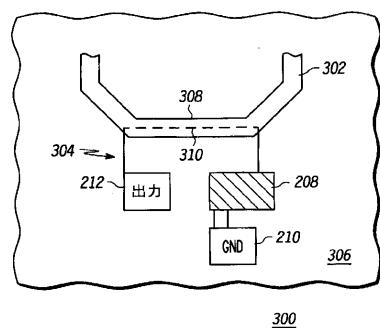
【図3】



【図4】



【図5】



【図6】

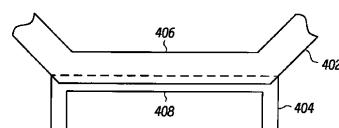


FIG. 6

【図7】

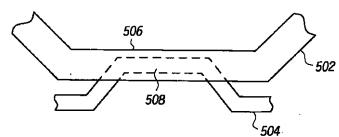
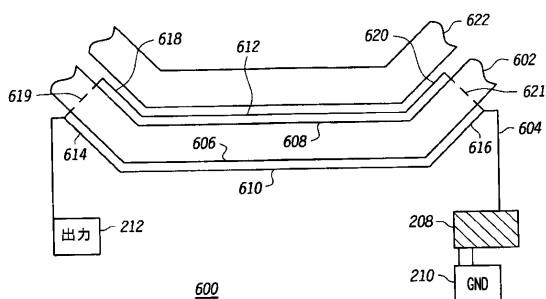


FIG. 7

【図8】



【図9】

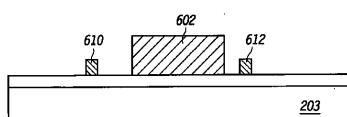


FIG. 9

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US05/41048
A. CLASSIFICATION OF SUBJECT MATTER IPC: H04B 1/28(2006.01)		
USPC: 455/333,307,334,338,280,281,325,339,124;333/116,185,219,115,238 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) U.S. : 455/333,307,334,338,280,281,325,339,124; 333/116,185,219,115,238		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched None		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) USPGPUB, DERWENT, EPO, JPO, IBM_IPD.		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6,370,404 B1 (SHEN) 9 APRIL 2002, substrate 30, resonant spirals 33, 34, 34a, 33a and input/output coupling lines 35, 35a in Fig. 3A/3B & col. 5, lines 54-66; abstract.	1-2, 4-5, 7
A	US 7,088,201 B2 (PIERNAS) 8 AUGUST 2006, Fig. 2, col. 5, lines 1-11.	3, 6
A	US 6,952,147 B2 (GURVICH ET AL.) 4 October 2005, Fig. 1-2, abstract, col. 1, lines 61-63.	8-20
A	US 6,448,873 B1 (MOSTOV) 10 September 2002, abstract, col.7, lines 43-54.	13-14
A	US 6,590,473 B1 (SEO ET AL.) 8 July 2003, abstract, Fig. 5, col. 3, line 19 to col. 4, line 7.	15-16, 18, 20
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier application or patent published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 25 September 2006 (25.09.2006)		Date of mailing of the international search report 23 OCT 2006
Name and mailing address of the ISA/US Mail Stop PCT, Attn: ISA/US Commissioner for Patents P.O. Box 1450 Alexandria, Virginia 22313-1450 Facsimile No. (571) 273-3201		Authorized officer Charles Chow Telephone No. (571) 272-7889

Form PCT/ISA/210 (second sheet) (April 2005)

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LC,LK,LR,LS,LT,LU,LV,LY,MA,MD,MG,MK,MN,MW,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RU,SC,SD,SE,SG,SK,SL,SM,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,YU,ZA,ZM,ZW

(72)発明者 アプロクワー、ジョナサン ケイ .

アメリカ合衆国 8 5 2 2 5 アリゾナ州 チャンドラー イー.ハリソン ストリート 1 9 2
2

(72)発明者 レイ、マーカス アール .

アメリカ合衆国 8 5 2 8 4 アリゾナ州 テンペ エス.デイトランド ドライブ 8 0 6 2

F ターム(参考) 5J024 AA01 BA11 CA02 CA03 DA04 DA29 EA08