

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4284834号  
(P4284834)

(45) 発行日 平成21年6月24日 (2009. 6. 24)

(24) 登録日 平成21年4月3日 (2009. 4. 3)

(51) Int. Cl.

F I

G 1 1 B 20/10 (2006. 01)

G 1 1 B 20/10 3 2 1 Z

G 1 1 B 20/14 (2006. 01)

G 1 1 B 20/14 3 5 1 Z

請求項の数 11 (全 16 頁)

(21) 出願番号 特願2000-175977 (P2000-175977)  
 (22) 出願日 平成12年6月12日 (2000. 6. 12)  
 (65) 公開番号 特開2001-67809 (P2001-67809A)  
 (43) 公開日 平成13年3月16日 (2001. 3. 16)  
 審査請求日 平成19年2月21日 (2007. 2. 21)  
 (31) 優先権主張番号 特願平11-177154  
 (32) 優先日 平成11年6月23日 (1999. 6. 23)  
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000002185  
 ソニー株式会社  
 東京都港区港南1丁目7番1号  
 (74) 代理人 100122884  
 弁理士 角田 芳末  
 (74) 代理人 100113516  
 弁理士 磯山 弘信  
 (74) 代理人 100080883  
 弁理士 松隈 秀盛  
 (72) 発明者 樺沢 憲一  
 東京都品川区北品川6丁目7番35号 ソ  
 ニー株式会社内  
 (72) 発明者 柚木 宏友  
 東京都品川区北品川6丁目7番35号 ソ  
 ニー株式会社内

最終頁に続く

(54) 【発明の名称】 再生方法および再生装置

(57) 【特許請求の範囲】

【請求項 1】

可変速再生可能な記録媒体からデータを読み出して一時メモリに記憶してから再生する再生方法であって、

前記記録媒体から再生される同期信号の有無を検出するステップと、

前記同期信号を検出したときに読み出されるデータの連続性を判断するステップと、

読み出されるデータに連続性があると判断された場合に、前記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力するステップと、

を含む

再生方法。

【請求項 2】

請求項 1 記載の再生方法であって、

前記再生は、前記記録媒体から前記一時メモリに書き込まれたデータを読み出すステップと、前記一時メモリに書き込みを行うステップとを非同期に行われる

再生方法。

【請求項 3】

請求項 1 記載の再生方法であって、

前記データを書き込むことを許可する第1の許可信号を保持している間に、前記保持さ

れた信号と一時メモリにデータを書き込むタイミングを示す信号との論理積をとるステップと、

前記論理積をとった信号の終了点から所定の期間以内に、前記一時メモリにデータを書き込む動作を許可する第2の許可信号を出力するステップと、を更に含む

再生方法。

【請求項4】

可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出手段と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定手段と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に、割込処理すること無しに、前記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力する第1の許可信号手段と、  
を含む

再生装置。

【請求項5】

請求項4記載の再生装置であって、

前記第1の許可信号出力手段から出力された第1の許可信号に基づいて、前記一時メモリに前記記録媒体から読み出されるデータを書き込むとともに、前記一時メモリから読み出されるデータを再生するために、

前記データの書き込みとは非同期に、前記一時メモリからデータを読み出すメモリ制御手段を更に含む

再生装置。

【請求項6】

請求項5記載の再生装置であって、

前記メモリ制御手段は、

前記第1の許可信号を保持する保持手段と、

前記保持手段によって保持された信号と前記一時メモリにデータを書き込み可能なタイミングを示す書き込み、同期信号との論理積を取得する論理積手段と、

前記論理積手段から出力される信号の終了後に所定期間前記一時メモリにデータを書き込む動作を許可する第2の許可信号を出力する第2の許可信号出力手段と、  
を含む

再生装置。

【請求項7】

可変速再生可能な記録媒体からデータを読み出して一時メモリに記憶してから再生する再生方法であって、

前記記録媒体から再生される同期信号の有無を検出するステップと、

前記同期信号を検出したときに読み出されるデータの連続性を判断するステップと、

読み出されるデータに連続性があると判断された場合に前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力するステップと、

前記データを書き込むことを許可する第1の許可信号を保持している間に、前記保持された信号と前記一時メモリにデータを書き込むタイミングを示す信号との論理積をとるステップと、

前記論理積をとった信号の後縁から所定期間、前記一時メモリにデータを書き込む動作を許可する第2の許可信号を出力するステップと、  
を含む

再生方法。

【請求項8】

10

20

30

40

50

請求項 7 記載の再生方法であって、

前記再生は、前記記録媒体から前記一時メモリに書き込まれたデータを読み出すステップと、前記一時メモリに書き込みを行うステップとを非同期に行われる

再生方法。

【請求項 9】

可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出手段と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定手段と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に割込処理すること無しに前記一時メモリに前記データを書き込むことを許可する第 1 の許可信号を出力する第 1 の許可信号手段と、

前記第 1 の許可信号出力手段から出力された第 1 の許可信号に基づいて、前記一時メモリに前記記録媒体から読み出されるデータを書き込むとともに、前記一時メモリから読み出されるデータを再生するために、前記データの書き込みとは非同期に、前記一時メモリからデータを読み出すメモリ制御手段と、

を含み、

前記メモリ制御手段は、

前記第 1 の許可信号を保持する保持手段と、

前記保持手段によって保持された信号と前記一時メモリにデータを書き込み可能なタイミングを示す書き込み同期信号との論理積を取得する論理積手段と、

前記論理積手段から出力される信号の後縁から所定期間前記一時メモリにデータを書き込む動作を許可する第 2 の許可信号を出力する第 2 の許可信号出力手段と、を含む

再生装置。

【請求項 10】

可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出部と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定部と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に割込処理すること無しに前記一時メモリに前記データを書き込むことを許可する第 1 の許可信号を出力する第 1 の許可信号部と、

前記第 1 の許可信号出力部から出力された第 1 の許可信号に基づいて、前記一時メモリに前記記録媒体から読み出されるデータを書き込むとともに、前記一時メモリから読み出されるデータを再生するために、前記データの書き込みとは非同期に、前記一時メモリからデータを読み出すメモリ制御部と、

を含み、

前記メモリ制御部は、

前記第 1 の許可信号を保持する保持部と、

前記保持部によって保持された信号と前記一時メモリにデータを書き込み可能なタイミングを示す書き込み同期信号との論理積を取得する論理積部と、

前記論理積部から出力される信号の後縁から所定期間前記一時メモリにデータを書き込む動作を許可する第 2 の許可信号を出力する第 2 の許可信号出力部と、を含む

再生装置。

【請求項 11】

可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出部と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判

10

20

30

40

50

定部と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に、割込処理すること無しに、前記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力する第1の許可信号部と、を含む

再生装置。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、例えば、変動する駆動速度で駆動される記録媒体からデータを読み出して、読み出しタイミングとは異なる所定周期で発生する一時記憶手段への記憶タイミングでデータを一時記憶手段に記憶してから再生する再生方法および再生装置に適用することができる。

【0002】

【従来の技術】

従来、記録媒体に記録されたオーディオデータを再生する際に装置に加わった振動によって記録媒体からのデータの読み取りが中断することで読み取りの不連続が発生してオーディオデータの再生中断が起こることを防止する技術として、例えば、スピンドルモータを通常のオーディオデータの再生に必要な回転速度よりも高速で回転させて光ピックアップにより読み取った記録媒体上のデータを信号処理部により信号処理してオーディオデータとしてRAM(Random Access Memory)コントローラを通して一旦バッファRAMに蓄えておく。このようにしておくことで読み取りの不連続が発生したときでもオーディオデータを連続して所定速度で読み出すようにマイクロコンピュータが制御する方式があった。

20

【0003】

ところが、ディスクからの再生RF信号から抽出されるクロックに同期したフレーム同期信号(以下、「SCOR信号」という。)と水晶系クロックに同期したフレーム同期信号(以下、「GRSCOR信号」という。)との間にジッターがある場合に、マイクロコンピュータはGRSCOR信号を基準としてメモリコントローラに対するXQOK信号を生成して、バッファRAMへのデータ書き込み開始および停止を制御していた。

30

【0004】

また、図6A、図6Dに示すようにメモリコントローラではGRSCOR信号の後縁を基準にしてバッファRAMへの書き込み制御を開始する必要がある。そのため図5に示すような回路によって従来はバッファRAMへのデータ書き込みを許可する制御信号の生成をしていた。

【0005】

図5に示したように、マイクロコンピュータ12は割込信号入力端子(INT)に加えられる水晶系クロックに同期したフレーム同期信号GRSCOR信号がハイレベルとなったことを検出する図6Bに示すXQOK信号を生成する。

40

【0006】

XQOK信号は反転(NOT)回路7aによって論理反転された後にアンド(AND)回路7bの一方の入力端子に入力される。またアンド(AND)回路7bの他方の入力端子にはGRSCOR信号が入力される。アンド(AND)回路7bではGRSCOR信号とXQOK信号との論理積を取りその結果がラッチ回路7cに入力される。ラッチ回路7cの出力はアンド(AND)回路7dの一方の入力端子に入力される。またアンド(AND)回路7dの他方の入力端子にはGRSCOR信号が入力される。アンド(AND)回路7dにおいてラッチ出力とGRSCOR信号との論理積を取りその結果がタイマ回路7eに入力される。

50

## 【 0 0 0 7 】

タイマ回路 7 e からはメモリ書き込み制御ブロック 7 f が動作を開始する許可信号が出力され、この許可信号に基づいてメモリ書き込み制御ブロック 7 f はバッファ RAM 8 に対してデータの書き込みを制御する。また、タイマ回路 7 e から出力される許可信号はラッチ回路 7 c のリセット入力端子 ( R ) に入力され、ラッチ回路 7 c は出力をネゲート ( n e g a t e ) する。

## 【 0 0 0 8 】

この場合、図 6 A、図 6 B、図 6 C、図 6 D の従来のバッファ RAM へのデータ書き込みタイミングの生成のタイミングチャートに示すように、マイクロコンピュータは、GRSCOR 信号がハイレベルの T 4 の期間に T 5 の期間だけアクティロー ( A c t i v e L o w ) となる、マイクロコンピュータが RAM コントローラに対してデータ書き込みを許可する許可信号 ( 以下、「XQOK 信号」という。 ) を生成して RAM コントローラに送らなければならない。このため、マイクロコンピュータは割り込み端子 ( I N T ) により割り込み処理で GRSCOR 信号を取り込み、その後直ちに上述した厳格なタイミングで XQOK 信号を送ることが要求されていた。

10

## 【 0 0 0 9 】

図 7 に、従来のバッファ RAM へのデータ書き込みタイミング生成の動作のフローチャートを示す。図 7 において、ステップ S 1 1 でマイクロコンピュータは SCOR 信号が入力されたときに、ステップ S 1 2 へ進み信号処理部からサブコード Q のデータを取り込む。ステップ S 1 3 でマイクロコンピュータは取り込んだサブコード Q のデータからアドレスの連続性をチェックし、アドレスが不連続のときはステップ S 1 1 の SCOR 信号の有無を判断した後にステップ S 1 2 のサブコード Q のデータ取り込みおよびステップ S 1 3 のアドレス連続性チェックを繰り返し、アドレスが連続のときはステップ S 1 4 へ進み割り込み処理が発生しているか否かを判断する。

20

## 【 0 0 1 0 】

ステップ S 1 4 で割り込み処理が発生しているときは、ステップ S 1 5 へ進み GRSCOR 信号はハイレベルであるか否かを判断する。GRSCOR 信号がハイレベルであるときは、ステップ S 1 6 へ進みマイクロコンピュータは RAM コントローラに対してデータ書き込みを許可する XQOK 信号を送る。XQOK 信号の生成のタイミングは上述した図 6 A、図 6 B に示したとおりである。なお、ステップ S 1 5 で GRSCOR 信号がハイレベルでないときはステップ S 1 7 へ進み別の割り込み処理を行う。

30

## 【 0 0 1 1 】

## 【 発明が解決しようとする課題 】

上述したように、従来の装置に加わった振動によって記録媒体からのデータの読み取りが中断することで読み取りの不連続が発生してオーディオデータの再生中断が起ることを防止する技術においては、マイクロコンピュータが RAM コントローラに対してデータ書き込みを許可する XQOK 信号を送ることができるタイミングが厳しく制限されていた。このため、マイクロコンピュータは、割り込み処理のための割り込みポートを必要とし、ソフトウェア上も制限が加わって他の処理に影響を及ぼしかねないという不都合があった。

40

## 【 0 0 1 2 】

本発明は以上の点を考慮してなされたもので、オーディオデータの再生中断防止技術において、マイクロコンピュータが RAM コントローラに対してデータ書き込みを許可する許可信号のタイミング生成を緩やかにする再生方法および再生装置を提案しようとするものである。

## 【 0 0 1 3 】

## 【 課題を解決するための手段 】

かかる課題を解決するため本発明の再生方法は、可変速再生可能な記録媒体からデータを読み出して一時メモリに記憶してから再生する再生方法であって、

前記記録媒体から再生される同期信号の有無を検出するステップと、

50

前記同期信号を検出したときに読み出されるデータの連続性を判断するステップと、  
読み出されるデータに連続性があると判断された場合に、前記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力するステップと、を含むものである。

【0014】

更に、本発明の再生装置は、可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出手段と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定手段と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に、割込処理すること無しに、前記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力する第1の許可信号手段と、を含むものである。

また、本発明の再生方法は、可変速再生可能な記録媒体からデータを読み出して一時メモリに記憶してから再生する再生方法であって、

前記記録媒体から再生される同期信号の有無を検出するステップと、

前記同期信号を検出したときに読み出されるデータの連続性を判断するステップと、

読み出されるデータに連続性があると判断された場合に前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力するステップと、

前記データを書き込むことを許可する第1の許可信号を保持している間に、前記保持された信号と前記一時メモリにデータを書き込むタイミングを示す信号との論理積をとるステップと、

前記論理積をとった信号の後縁から所定期間、前記一時メモリにデータを書き込む動作を許可する第2の許可信号を出力するステップと、  
を含むものである。

また、本発明の再生装置は、可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出手段と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定手段と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に割込処理すること無しに前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力する第1の許可信号手段と、

前記第1の許可信号出力手段から出力された第1の許可信号に基づいて、前記一時メモリに前記記録媒体から読み出されるデータを書き込むとともに、前記一時メモリから読み出されるデータを再生するために、前記データの書き込みとは非同期に、前記一時メモリからデータを読み出すメモリ制御手段と、を含む、

前記メモリ制御手段は、

前記第1の許可信号を保持する保持手段と、

前記保持手段によって保持された信号と前記一時メモリにデータを書き込み可能なタイミングを示す書き込み同期信号との論理積を取得する論理積手段と、

前記論理積手段から出力される信号の後縁から所定期間前記一時メモリにデータを書き込む動作を許可する第2の許可信号を出力する第2の許可信号出力手段と、を含むものである。

10

20

30

40

50

また、本発明の再生装置は、可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出部と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定部と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に割込処理すること無しに前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力する第1の許可信号部と、

前記第1の許可信号出力部から出力された第1の許可信号に基づいて、前記一時メモリに前記記録媒体から読み出されるデータを書き込むとともに、前記一時メモリから読み出されるデータを再生するために、前記データの書き込みとは非同期に、前記一時メモリからデータを読み出すメモリ制御部と、

を含み、

前記メモリ制御部は、

前記第1の許可信号を保持する保持部と、

前記保持部によって保持された信号と前記一時メモリにデータを書き込み可能なタイミングを示す書き込み同期信号との論理積を取得する論理積部と、

前記論理積部から出力される信号の後縁から所定期間前記一時メモリにデータを書き込む動作を許可する第2の許可信号を出力する第2の許可信号出力部と、を含むものである。

また、本発明の再生装置は、可変速再生可能な記録媒体からデータを読み出して再生する再生装置であって、

前記記録媒体から再生される同期信号の有無を検出する検出部と、

前記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定部と、

前記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、

前記読み出されるデータに連続性があると判断された場合に、割込処理すること無しに、前記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、前記一時メモリに前記データを書き込むことを許可する第1の許可信号を出力する第1の許可信号部と、

を含むものである。

#### 【0015】

本発明の再生装置によれば、以下の作用をする。

再生手段は同期信号及びアドレス情報を含むデジタル信号が記録されたディスクを再生する。抽出手段は再生手段により再生されたデジタル信号から同期信号を抽出する。信号処理手段は再生手段により再生されたデジタル信号をデコードする。

#### 【0016】

検知手段は抽出手段にて抽出された同期信号が入力されたときに、信号処理手段からアドレス情報を取り込む。検知手段は取り込んだアドレス情報からアドレスの連続性をチェックし、アドレスが不連続のときはアドレス情報取り込みおよびアドレス連続性チェックを繰り返し、アドレスが連続のときはメモリ手段への信号処理手段から出力されるデジタル信号の取り込みを許可する許可信号を生成する。

#### 【0017】

ここで、検知手段は、アドレス情報の連続性をチェックして、データの連続性が乱れていない場合には、許可信号を生成するが、そのタイミングは抽出手段にて抽出された同期信号の後であって同期信号生成手段にて生成した同期信号が最も速く来るタイミングより手前でありさえすればよい。

#### 【0018】

このとき、抽出手段にて抽出された同期信号と同期信号生成手段にて生成した同期信号と

10

20

30

40

50

の間のジッターの幅よりも手前の任意のタイミングとなる。このため、検知手段は同期信号生成手段にて生成した同期信号を取り込んだり、監視したりすることなく、アドレス情報の連続性の処理が終わったら、任意のタイミングで許可信号を生成すればよい。

【 0 0 1 9 】

【 発明の実施の形態 】

以下、適宜図面を参照しながら本発明の実施の形態のデータ再生装置について詳述する。

図 1 は、本発明の実施の形態のデータ再生装置の構成を示すブロック図である。

本実施の形態のデータ再生装置は、オーディオデータが記録された光ディスク 1 と、光ディスク 1 を回転駆動させるスピンドルモータ 2 と、光ディスク 1 に再生のためのレーザービームを照射する光ピックアップ 3 と、光ピックアップ 3 により照射されたレーザービームのうちの光ディスク 1 からの反射光を検出して後段の信号処理が可能となるように加算または減算して増幅して R F 信号、フォーカスサーボ信号、トラッキングサーボ信号、スピンドルサーボ信号を生成するプリアンプ 4 と、プリアンプ 4 により生成されたフォーカスサーボ信号、トラッキングサーボ信号、スピンドルサーボ信号に基づいて光ピックアップ 3 の 2 軸アクチュエータのフォーカスコイルおよびトラッキングコイルを駆動させ、スピンドルモータ 2 を駆動させるサーボ回路 5 とを有して構成される。

【 0 0 2 0 】

また、本実施の形態のデータ再生装置は、プリアンプ 4 により生成された R F 信号からクロックを抽出して、R F 信号に E F M ( 8 - 1 4 変調 ) デコード、誤り訂正、補間及びサブコードデコード等の処理を施す信号処理部 6 と、信号処理部 6 により信号処理を施されたデータをバッファ R A M 8 に対して書き込みまたは読み出しの制御を行う R A M コントローラ 7 と、高速再生されたデータを一旦記憶して所定レートで読み出すために用いられるバッファ R A M 8 と、バッファ R A M 8 から読み出されたデータをアナログ信号に変換する D A C ( D / A コンバータ ) 9 と、変換されたアナログ信号のうちの所定周波数領域のみを取り出す L P F ( L o w P a s s F i l t e r ) 1 0 とを有して構成される。

【 0 0 2 1 】

また、本実施の形態のデータ再生装置は、所定周波数の水晶等の発振器によりクロックを生成して、信号処理部 6、R A M コントローラ 7、D A C 9 に対してクロック信号を供給するクロック生成手段 1 1 と、サーボ回路 5、信号処理部 6 および R A M コントローラ 7 に対して制御信号を供給してその動作を制御するマイクロコンピュータ 1 2 と、動作モードや再生トラック番号等を表示する表示部 1 3 と、動作の指示等を入力可能なキー 1 4 とを有して構成される。

【 0 0 2 2 】

なお、信号処理部 6 は、所定の信号復調処理により R F 信号からサブコード Q を取り出してマイクロコンピュータ 1 2 に供給する。また、信号処理部 6 は、再生 R F 信号から P L L ( P h a s e L o c k e d L o o p ) 回路により抽出されるクロックに同期したフレーム同期信号 S C O R 信号を生成してマイクロコンピュータ 1 2 に供給すると共に、水晶系クロックに同期したフレーム同期信号 G R S C O R 信号を生成する。また、マイクロコンピュータ 1 2 は R A M コントローラ 7 に対してバッファ R A M 8 へのデータ書き込み許可信号 X Q O K 信号を送る。

【 0 0 2 3 】

なお、光ピックアップ 3 は、同期信号及びアドレス情報を含むデジタル信号が記録されたディスクを再生する再生手段を構成する。

【 0 0 2 4 】

また、信号処理部 6 の P L L 回路は、光ピックアップ 3 により再生されたデジタル信号から同期信号を抽出する抽出手段を構成する。

【 0 0 2 5 】

また、信号処理部 6 は、光ピックアップ 3 により再生されたデジタル信号をデコードする信号処理手段を構成する。

【 0 0 2 6 】



また、クロック生成手段 11 は、任意の周波数を発生するクロック生成手段を構成する。

【0027】

また、信号処理部 6 は、クロック生成手段 11 にて発生した任意のクロックに基づいて同期信号 G R S C O R を生成する同期信号生成手段を構成する。

【0028】

また、バッファ R A M 8 は、信号処理部 6 から出力されるデジタル信号を一旦蓄積するメモリ手段を構成する。

【0029】

また、マイクロコンピュータ 12 は、信号処理部 6 の P L L 回路にて抽出された同期信号 S C O R に基づいて、信号処理部 6 にてデコードされたデジタル信号に含まれるアドレス情報 ( S u b C o d e Q ) を取り込み連続性を検知する検知手段を構成する。

10

【0030】

また、マイクロコンピュータ 12 は、信号処理部 6 の P L L 回路にて抽出された同期信号 S C O R が得られるタイミングから信号処理部 6 にて生成した同期信号 G R S C O R が得られるまでの期間にマイクロコンピュータ 12 にてアドレス情報 ( サブコード Q ) の連続性が確認できた場合にバッファ R A M 8 への信号処理部 6 から出力されるデジタル信号の取り込みを許可する許可信号 X Q O K 信号を生成するように構成される。

【0031】

図 2 は、図 1 に示した本実施の形態のうちの発明の要素となる部分を抜き出して示している。

20

図 2 において、反転 ( N O T ) 回路 7 a、ラッチ回路 7 c、アンド ( A N D ) 回路 7 d、タイマ回路 7 e、メモリ書き込み制御ブロック 7 f は、図 1 における R A M コントローラ 7 の一部であり、その他の回路はそれぞれ図 1 の対応する番号の回路に相当している。

【0032】

このように構成された本実施の形態の再生装置の動作を以下に説明する。

図 1 において、光ディスク 1 に記録された信号は光ピックアップ 3 からのレーザービームの照射により読み出され、プリアンプ 4 を通っていわゆる R F 信号となる。R F 信号は信号処理部 6 にて E F M デコード、誤り訂正、補間及びサブコードデコード等の処理を施され、そのメインデータであるオーディオデータ出力は R A M コントローラ 7 を介してバッファ R A M 8 に蓄えられる。

30

【0033】

なお、ここまでのデータ転送レートは、サーボ回路 5 からの駆動信号によりスピンドルモータ 2 を回転制御することにより、例えば、ディスク 1 を通常回転よりも速い速度で回す可変速回転手段により、最終的な再生出力より高いレートで再生オーディオデータのバッファ R A M 8 への書き込みが行われるものとする。

【0034】

バッファ R A M 8 に蓄えられたオーディオデータは再び R A M コントローラ 7 により通常の再生レートで読み出され、D A C 9 によりアナログ信号に変換され、L P F 10 により所定周波数領域のみが取り出されて、オーディオ出力となる。

【0035】

40

ここで、例えば、外乱等により、サーボ系が乱されることにより、再生信号がとぎれたとき、すなわち、第 1 に光ピックアップ 3 によるフォーカスサーボが外れた場合、第 2 に信号処理部 6 の信号復調処理で R F 信号から取り出されるサブコード Q が不連続となった場合、第 3 に信号処理部 6 の P L L 回路が一定時間以上不安定となった場合、第 4 に信号処理部 6 の補間処理のフラグが立った場合には、マイクロコンピュータ 12 が各状態をモニターすることにより、マイクロコンピュータ 12 は R A M コントローラ 7 によるバッファ R A M 8 へのオーディオデータの書き込みを中断するように制御する。

【0036】

そして、マイクロコンピュータ 12 はサーボ系を復帰させた後に、再生信号がとぎれた直前のバッファ R A M 8 上のオーディオデータ書き込みアドレスへ R A M コントローラ 7 に

50

よりアクセスし、そのポイントから書き込みを再開するように制御する。

【 0 0 3 7 】

これにより、バッファ R A M 8 に蓄えられたオーディオデータが空にならない限り、連続した再生出力が得られることになる。もちろん、この場合、バッファ R A M 8 に蓄えられたオーディオデータが、バッファ R A M 8 の記録容量一杯になった場合には、マイクロコンピュータ 1 2 は R A M コントローラ 7 によるオーディオデータの書き込みを中断してポーズ動作等に入る必要がある。

【 0 0 3 8 】

しかし、実際には、信号処理部 6 に入力される R F 信号は、ディスク 1 の回転むら等を含んだ P L L 系クロックに同期しているのに対して、R A M コントローラ 7 へ出力されるメインデータは水晶系クロック同期であるため、両者間にはジッターが存在し、バッファ R A M 8 へのデータ書き込みを再開するタイミングを上述のようにサブコード Q のアドレスに依存した場合、つなぎエラーによるデータの欠落または重複が発生することになる。

【 0 0 3 9 】

これを防ぐため、P L L 系クロックに同期したフレーム同期信号 S C O R 信号の他に水晶系クロックに同期したフレーム同期信号 G R S C O R 信号を作り出して、これを基準としてマイクロコンピュータ 1 2 は R A M コントローラ 7 によるバッファ R A M 8 へのデータ書き込みの開始または停止を制御している。

【 0 0 4 0 】

ここで、図 3 A、図 3 B、図 3 C、図 3 D、図 3 E、図 3 F、図 3 G の本実施の形態のバッファ R A M へのデータ書き込みタイミングの生成のタイミングチャートに示すマイクロコンピュータ 1 2 は、図 3 B に示すサブコード Q をチェックする。サブコード Q のチェックによってデータの連続性が乱れていないと判断される場合には、マイクロコンピュータ 1 2 は R A M コントローラ 7 によるバッファ R A M 8 へのデータ書き込み許可信号 X Q O K 信号 ( 図 3 C ) を送るが、そのタイミングは図 3 A に示す S C O R 信号のハイレベルになる後であって図 3 E に示す G R S C O R 信号が図 3 A の S C O R 信号との間でのジッターを考慮した場合に最も速くハイレベルになるタイミングより手前の T 1 以内でありさえすればよい。

【 0 0 4 1 】

このとき、図 3 A に示す S C O R 信号と図 3 E に示す G R S C O R 信号との間のジッターの幅を T 2 としたとき、T 1 は T 2 よりも手前の任意のタイミングで T 3 > 0 となる。

【 0 0 4 2 】

このため、マイクロコンピュータ 1 2 は G R S C O R 信号を取り込んだり、監視したりすることなく、サブコード Q の処理が終わったら、任意のタイミングで許可信号 X Q O K 信号を送ればよい。このため、マイクロコンピュータ 1 2 は割り込み端子 1 2 a ( I N T ) が不要となり、割り込み処理で G R S C O R 信号を取り込む必要もなく、厳格なタイミングで X Q O K 信号を送る必要がなくなった。

【 0 0 4 3 】

なお、G R S C O R 信号のタイミングは、予め処理条件の設定により、または信号処理部 6 からの出力データの所定のサンプリングにより、マイクロコンピュータ 1 2 が予め各条件を認識することにより、上述した T 1 , T 2 , T 3 のタイミングは容易に認識することができる。

【 0 0 4 4 】

更に詳細な動作を図 2 を用いて説明する。

図 2 において、マイクロコンピュータ 1 2 の入力ポート ( P o r t ) には S C O R 信号が入力されており、マイクロコンピュータ 1 2 は S C O R 信号に基づいてサブコード Q 信号を評価してアドレスの連続性が確認できた場合には X Q O K 信号を出力する。

【 0 0 4 5 】

反転 ( N O T ) 回路 7 a でマイクロコンピュータ 1 2 が出力する X Q O K 信号を反転して、ラッチ回路 7 c のセット入力 ( S ) に X Q O K 信号がラッチされる。ラッチ回路 7 c に

10

20

30

40

50

X Q O K 信号がラッチされることによってラッチ回路 7 c の Q 出力がアサートされ、アンド (AND) 回路 7 d による G R S C O R 信号のゲートが開くことになる。

【 0 0 4 6 】

この G R S C O R 信号のゲートが開いている間に G R S C O R 信号がアサートされると、G R S C O R 信号の後縁からタイマ回路 7 e が所定期間にメモリ書き込み制御ブロック 7 f への許可信号を Q 出力から出力する。

【 0 0 4 7 】

また、ラッチ回路 7 c は、リセット端子 (R) に入力される次の S C O R 信号によってリセットされ、G R S C O R 信号に対するゲートは閉じることになり、以降同様の動作を繰り返すことになる。

【 0 0 4 8 】

図 4 に、本実施の形態のバッファ RAM へのデータ書き込みタイミング生成の動作のフローチャートを示す。図 4 において、ステップ S 1 でマイクロコンピュータ 1 2 は S C O R 信号が入力されたときに、ステップ S 2 へ進み信号処理部 6 からサブコード Q のデータを取り込む。ステップ S 3 でマイクロコンピュータ 1 2 は取り込んだサブコード Q のデータからアドレスの連続性をチェックし、アドレスが不連続のときはステップ S 1 の S C O R 信号の有無を判断した後にステップ S 2 のサブコード Q のデータ取り込みおよびステップ S 3 のアドレス連続性チェックを繰り返し、アドレスが連続のときはステップ S 4 へ進みマイクロコンピュータ 1 2 は RAM コントローラ 7 に対してデータ書き込みを許可する X Q O K 信号を送る。X Q O K 信号の生成のタイミングは上述した図 3 A、図 3 B、図 3 C

【 0 0 4 9 】

本実施の形態の再生装置は、同期信号及びアドレス情報を含むデジタル信号が記録されたディスクを再生する再生手段としての光ピックアップ 3 と、光ピックアップ 3 により再生されたデジタル信号から同期信号 S C O R を抽出する抽出手段としての信号処理部 6 の P L L 回路と、光ピックアップ 3 により再生されたデジタル信号をデコードする信号処理手段としての信号処理部 6 と、任意の周波数を発生するクロック生成手段としてのクロック生成手段 1 1 と、クロック生成手段 1 1 にて発生した任意のクロックに基づいて同期信号 G R S C O R を生成する同期信号生成手段としての信号処理部 6 と、信号処理部 6 から出力されるデジタル信号を一旦蓄積するメモリ手段としてのバッファ RAM 8 と、信号処理部 6 の P L L 回路にて抽出された同期信号 S C O R に基づいて、信号処理部 6 にてデコードされたデジタル信号に含まれるアドレス情報 (サブコード Q) を取り込み連続性を検知する検知手段としてのマイクロコンピュータ 1 2 とを備え、信号処理部 6 の P L L 回路にて抽出された同期信号 S C O R が得られるタイミングから信号処理部 6 にて生成した同期信号 G R S C O R が得られるまでの期間 T 1 にマイクロコンピュータ 1 2 にてアドレス情報 (サブコード Q) の連続性が確認できた場合にバッファ RAM 8 への信号処理部 6 から出力されるデジタル信号の取り込みを許可する許可信号 X Q O K を生成するので、許可信号 X Q O K の生成のタイミングの自由度を広げることができ、さらに、許可信号のタイミング管理が緩やかになるので割り込み処理が不要となり構成および処理を簡単化することができる。

【 0 0 5 0 】

また、本実施の形態の再生装置は、上述において、信号処理部 6 の P L L 回路にて抽出された同期信号 S C O R と信号処理部 6 にて生成した同期信号 G R S C O R との間のジッターの幅があるときに許可信号 X Q O K の生成を行うので、バッファ RAM 8 によりジッターを吸収する幅を考慮した場合においても、許可信号のタイミング管理を緩やかにすることができる。

【 0 0 5 1 】

また、本実施の形態の再生装置は、上述において、信号処理部 6 の P L L 回路にて抽出された同期信号 S C O R と信号処理部 6 にて生成した同期信号 G R S C O R との間のジッターがないときに許可信号 X Q O K の生成を行うので、信号処理部 6 もクロック生成手段 1

10

20

30

40

50

1 から供給されるクロック信号ではなく P L L 回路にて抽出されたクロック信号で動作して、信号処理部 6 の P L L 回路にて抽出された同期信号 S C O R と信号処理部 6 にて生成した同期信号 G R S C O R とが同期している場合においても、許可信号のタイミング管理を緩やかにすることができる。

【 0 0 5 2 】

なお、上述した本実施の形態においては、光ディスク 1 は、C D (コンパクトディスク) である例を示したが、他の光ディスク、例えば、ミニディスク (M D)、デジタルバーサタイルディスク (D V D)、書き換え型の C D - R W、光磁気ディスク (M O) であっても良い。

【 0 0 5 3 】

【 発明の効果 】

本発明の再生方法は、可変速再生可能な記録媒体からデータを読み出して一時メモリに記憶してから再生する再生方法において、上記記録媒体から再生される同期信号の有無を検出するステップと、上記同期信号を検出したときに読み出されるデータの連続性を判断するステップと、上記読み出されるデータに連続性があると判断された場合に、上記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、上記一時メモリに上記データを書き込むことを許可する第 1 の許可信号を出力するステップとを備えたので、第 1 の許可信号の生成のタイミングの自由度を広げることができ、さらに、第 1 の許可信号のタイミング管理が緩やかになるので割り込み処理が不要となり構成および処理を簡単化することができるという効果を奏する。

【 0 0 5 4 】

また、本発明の再生方法は、上述において、上記再生は、上記記録媒体から上記一時メモリに書き込まれたデータを読み出すステップと、上記一時メモリに書き込みを行うステップとを非同期にして行われるので、一時メモリによりジッターを吸収する幅を考慮した場合においても、第 1 の許可信号のタイミング管理を緩やかにすることができるという効果を奏する。

【 0 0 5 5 】

また、本発明の再生方法は、上述において、上記データを書き込むことを許可する第 1 の許可信号を保持して上記保持された信号と上記一時メモリにデータを書き込むタイミングを示す信号との論理積をとるステップと、上記論理積をとった信号の終了点から所定期間上記一時メモリにデータを書き込む動作を許可する第 2 の許可信号を出力するステップとを更に備えるので、制御手段は信号処理部にて生成したシステムクロックに同期した同期信号を取り込んだり、監視したりすることなく、データの連続性判断の処理が終わったら、任意のタイミングで第 1 の許可信号を送ればよい。ため、制御手段は割り込み処理でシステムクロックに同期した同期信号を取り込む必要もなく、厳格なタイミングで第 1 の許可信号を送る必要が無くなくなり、第 1 の許可信号のタイミング管理を緩やかにすることができるという効果を奏する。

【 0 0 5 6 】

また、本発明の再生装置は、可変速再生可能な記録媒体からデータを読み出して再生する再生装置において、上記記録媒体から再生される同期信号の有無を検出する検出手段と、上記同期信号を検出したときに読み出されるデータに連続性があるか否かを判定する判定手段と、上記記録媒体から読み出されるデータを一時的に記憶する一時メモリと、上記読み出されるデータに連続性があると判定された場合に、割込処理すること無しに、上記同期信号が検出された後であり且つシステムクロックに同期した同期信号が生成される前の所定の期間以内に、上記一時メモリに上記データを書き込むことを許可する第 1 の許可信号を出力する第 1 の許可信号手段とを備えるので、第 1 の許可信号の生成のタイミングの自由度を広げることができ、さらに、第 1 の許可信号のタイミング管理が緩やかになるので制御手段に割り込み端子が不要となるとともにシステムクロックに同期した同期信号を取り込む割り込み処理も不要となり構成および処理を簡単化することができるという効果を奏する。

## 【 0 0 5 7 】

また、本発明の再生装置は、上述において、上記再生装置は、上記第 1 の許可信号出力手段から出力された第 1 の許可信号に基づいて、上記一時メモリに上記記録媒体から読み出されるデータを書き込むとともに、上記一時メモリから読み出されるデータを再生するために、上記データの書き込みとは非同期に上記一時メモリからデータを読み出すメモリ制御手段を更に備えるので、一時メモリによりジッターを吸収する幅を考慮した場合においても、第 1 の許可信号のタイミング管理を緩やかにすることができるという効果を奏する。

## 【 0 0 5 8 】

また、本発明の再生装置は、上述において、上記メモリ制御手段は、上記データを書き込むことを許可する第 1 の許可信号を保持する保持手段と、上記保持手段にて保持された信号と上記一時メモリにデータを書き込み可能なタイミングを示す書き込み同期信号との論理積をとる論理積手段と、上記論理積手段から出力される信号の終了後に所定期間上記一時メモリにデータを書き込む動作を許可する第 2 の許可信号を出力する第 2 の許可信号生成手段とを更に備えるので、制御手段は信号処理部にて生成したシステムクロックに同期した同期信号を取り込んだり、監視したりすることなく、データの連続性判断の処理が終わったら、任意のタイミングで第 1 の許可信号を送ればよい。また、制御手段に割り込み端子が不要となるとともに制御手段は割り込み処理でシステムクロックに同期した同期信号を取り込む必要もなく、厳格なタイミングで第 1 の許可信号を送る必要がなくなると、第 1 の許可信号のタイミング管理を緩やかにすることができるという効果を奏する。

## 【 図面の簡単な説明 】

【 図 1 】 本発明の実施の形態のデータ再生装置の構成を示すブロック図である。

【 図 2 】 本発明の実施の形態のうちの許可信号生成回路の図である。

【 図 3 】 本発明の実施の形態のバッファ RAM へのデータ書き込みタイミングの生成を示すタイミングチャートであり、図 3 A は S C O R 信号、図 3 B は S U B Q 信号、図 3 C は X Q O K 信号、図 3 D は Q 出力信号、図 3 E は G R S C O R 信号、図 3 F はアンド ( A N D ) 回路出力、図 3 G は許可信号である。

【 図 4 】 本発明の実施の形態のバッファ RAM へのデータ書き込みタイミング生成の動作を示すフローチャートである。

【 図 5 】 従来のデータ書き込みの許可信号生成回路の図である。

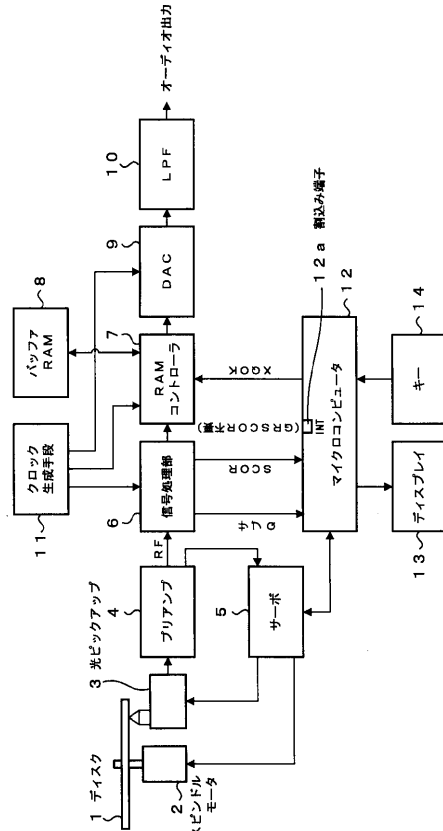
【 図 6 】 従来のバッファ RAM へのデータ書き込みタイミングの生成を示すタイミングチャートであり、図 6 A は G R S C O R 信号、図 6 B は X Q O K 信号、図 6 C はアンド ( A N D ) 回路出力、図 6 D は許可信号である。

【 図 7 】 従来のバッファ RAM へのデータ書き込みタイミング生成の動作を示すフローチャートである。

## 【 符号の説明 】

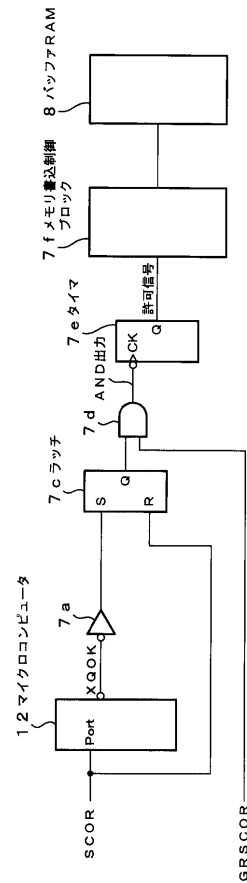
1 ..... 光ディスク、 2 ..... スピンドルモータ、 3 ..... 光ピックアップ、 4 ..... プリアンプ、 5 ..... サーボ回路、 6 ..... 信号処理部、 7 ..... RAM コントローラ、 8 ..... バッファ RAM、 9 ..... D / A コンバータ、 10 ..... L P F、 11 ..... クロック生成手段、 12 ..... マイコン、 12 a ..... 割り込み端子 I N T、 13 ..... ディスプレイ、 14 ..... キー、 7 a ..... 反転 ( N O T ) 回路、 7 c ..... ラッチ回路、 7 d ..... アンド ( A N D ) 回路、 7 e ... タイマ回路、 7 f ..... メモリ書き込み制御ブロック

【図 1】



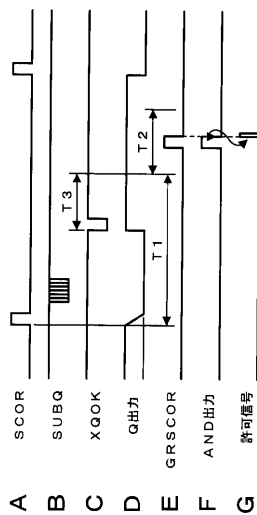
本実施の形態のデータ再生装置の構成を示すブロック図

【図 2】



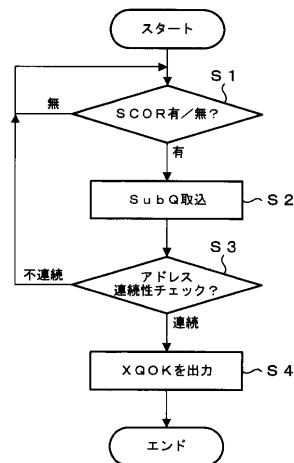
本実施の形態のうちの許可信号生成回路の図

【図 3】



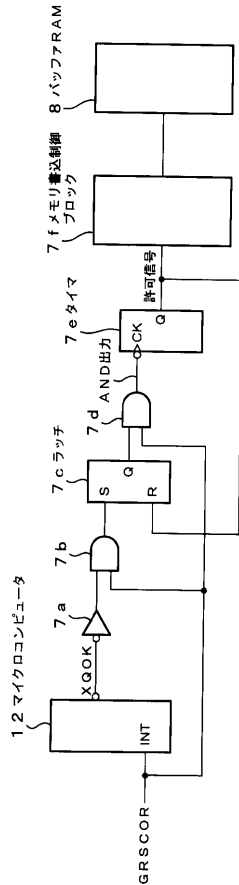
本実施の形態のバッファRAMへのデータ書き込みのタイミングを示すタイミングチャート

【図 4】



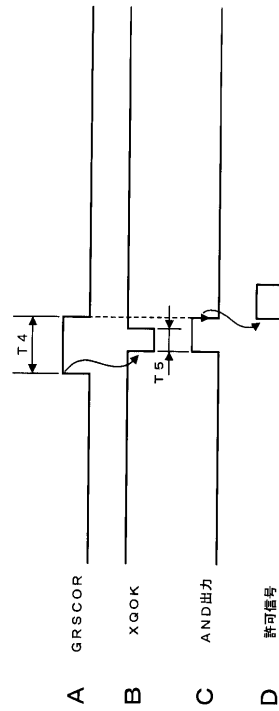
本実施の形態のバッファRAMへのデータ書き込みタイミング生成の動作を示すフローチャート

【図 5】



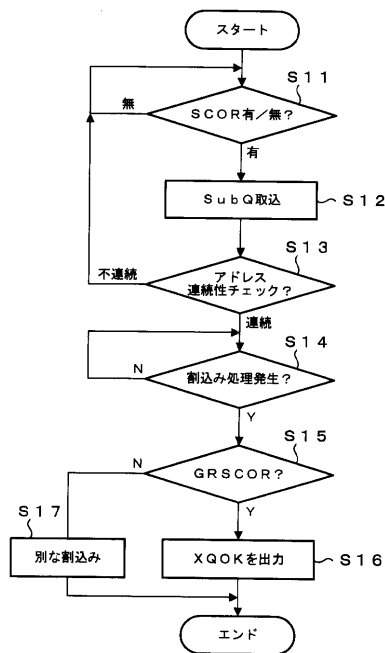
従来のデータ書き込み許可信号を生成する回路

【図 6】



従来のバッファRAMへのデータ書き込みのタイミングを示すタイミングチャート

【図 7】



従来のバッファRAMへのデータ書き込みタイミング生成の動作を示すフローチャート

---

フロントページの続き

(72)発明者 北村 篤司  
東京都品川区北品川6丁目7番35号 ソニー株式会社内

審査官 松平 英

(56)参考文献 特開平07-182790(JP,A)  
特開平6-176493(JP,A)  
特開平10-149628(JP,A)  
特開平10-149629(JP,A)

(58)調査した分野(Int.Cl., DB名)

G11B 20/10

G11B 20/14

G11B 7/00