

(51) Int Cl.:
G09G 3/288 (2006.01)

(22) Date de dépôt: **05.03.2008**

(72) Inventeurs:

- **Bezal, Jean-Raphaël**
38330 Montbonnot (FR)
- **Troussel, Gilles**
38000 Grenoble (FR)

(74) Mandataire: **de Beaumont, Michel**
1bis, rue Champollion
38000 Grenoble (FR)

(54) Dispositif et procédé de commande d'électrodes d'adressage d'un panneau d'affichage à plasma

tenir, au moins pendant une partie de la sélection de chaque ligne, au moins une électrode d'adressage à un potentiel de référence donné (V_{pp}) lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser, et à mettre à haute impédance ladite au moins une électrode d'adressage entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser.

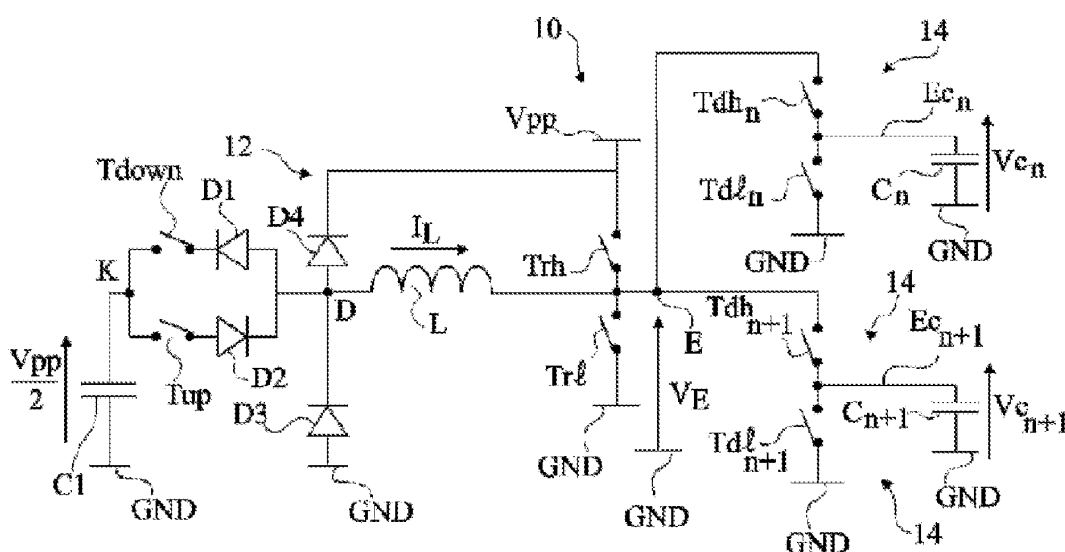


Fig 2

Description

Domaine de l'invention

[0001] La présente invention concerne un dispositif et un procédé de commande d'électrodes d'un panneau d'affichage, notamment d'un panneau d'affichage à plasma, qui sont utilisées pendant les phases d'adressage du panneau d'affichage.

Exposé de l'art antérieur

[0002] Un panneau d'affichage à plasma alternatif à effet mémoire comprend généralement deux dalles parallèles séparées par un espace contenant un gaz de décharge. Ces dalles sont dotées sur leurs faces internes de réseaux d'électrodes recouverts d'une couche diélectrique et qui définissent des éléments d'image ou pixels.

[0003] La figure 1 représente schématiquement une partie d'un panneau d'affichage à plasma dans lequel les pixels sont répartis en lignes et en colonnes. A titre d'exemple, on a représenté quatre pixels $P_{m,n}$; $P_{m,n+1}$; $P_{m+1,n}$ et $P_{m+1,n+1}$ de deux lignes Ligne_m et Ligne_{m+1} adjacentes et de deux colonnes Colonne_n et Colonne_{n+1} adjacentes où n est un entier variant de 1 à N et m est un entier variant de 1 à M. Dans la suite de la description, une référence sans indice est utilisée pour désigner un composant électronique ou un élément en général ou tous les composants électroniques ou éléments d'un même type et une référence avec un indice est utilisée pour désigner un composant électronique particulier ou un élément particulier. A chaque colonne est associée une électrode de colonne Ec et à chaque ligne est associée une électrode de ligne de balayage Els et une électrode de ligne commune Elcom.

[0004] Toutes les électrodes de lignes communes Elcom sont reliées à une même source de potentiel Com. Chaque électrode de ligne de balayage Els est associée à un circuit de commande d'électrode de ligne comprenant, par exemple, un premier interrupteur T1h adapté à relier l'électrode de ligne de balayage Els à un potentiel de référence de ligne haut Vscan et un second interrupteur T1l adapté à relier l'électrode de ligne de balayage Els à un potentiel de référence de ligne bas Vbw. Chaque électrode de colonne Ec est associée à un circuit de commande d'électrodes de colonne comprenant, par exemple, un premier interrupteur Tch adapté à relier l'électrode de colonne Ec à un potentiel de référence de colonne haut Vpp et un second interrupteur Tcl adapté à relier l'électrode de colonne Ec à un potentiel de référence de colonne bas, par exemple la masse GND.

[0005] Lorsque le panneau à plasma est en fonctionnement, pour afficher une image, on procède à une succession de balayages, voire de sous-balayages, de la matrice de pixels pour activer ou non certains pixels de la matrice. Chaque balayage ou sous-balayage comprend, par exemple, les étapes suivantes :

- d'abord, une étape sélective d'adressage qui a pour but de déposer des charges électriques sur la portion de couche diélectrique au niveau des pixels à activer, par application d'au moins une impulsion de tension entre les électrodes de colonne Ec et les électrodes de ligne de balayage Els se croisant au niveau de tels pixels ; et
- ensuite, une étape non sélective d'entretien pendant laquelle on applique, pour chaque ligne, une succession d'impulsions de tension entre l'électrode de ligne de balayage Els et l'électrode de ligne commune Elcom de manière à provoquer une succession de décharges lumineuses uniquement au niveau des pixels de la ligne qui ont été préalablement adressés.

[0006] Plus précisément, lors d'une phase d'adressage, les lignes sont adressées successivement en mettant l'électrode de ligne de balayage Els correspondante au potentiel Vbw, les autres électrodes de ligne étant maintenues au potentiel Vscan. Pour chaque ligne sélectionnée, les électrodes de colonne Ec des colonnes pour lesquelles on souhaite adresser les pixels de la ligne sélectionnée sont mis au potentiel Vpp, les autres électrodes de colonne étant maintenues à la masse GND.

[0007] Le panneau est vu par chaque électrode comme un condensateur que l'on vient charger ou décharger lors des étapes d'adressage et d'entretien à des tensions à des fréquences élevées. A titre d'exemple, les potentiels de référence haut des électrodes de colonne sont généralement supérieurs à 50 volts et les fréquences d'adressage sont généralement supérieures à 100 kilohertz. Un inconvénient des circuits de commande des électrodes de colonne Ec décrits précédemment est que l'énergie perdue au niveau des électrodes de colonne Ec par le panneau, qui peut dépasser 100 watts, est essentiellement dissipée dans les interrupteurs des circuits de commande des électrodes de colonne. Il peut être difficile d'évacuer efficacement la chaleur produite en particulier lorsque les interrupteurs des circuits de commande des électrodes de colonne sont réalisés de façon intégrée.

[0008] Pour réduire les pertes d'énergie, on peut utiliser un circuit de commande d'électrodes de colonne basé sur un circuit résonant qui consiste à faire résonner, pour chaque électrode de colonne Ec, le condensateur représentatif de la capacité du panneau avec une inductance autour d'une tension donnée. De façon théorique, un circuit de commande résonnant permet de réduire les pertes d'énergie lors de l'adressage des électrodes de colonne par rapport aux circuits de commande d'électrodes de colonne représentés en figure 1.

[0009] Toutefois, avec certains circuits de commande résonnants, une réduction des pertes d'énergie n'est en fait obtenue que pour l'affichage d'images pour lesquelles les pixels à adresser et à ne pas adresser du panneau sont relativement équirépartis. Ces circuits de commande résonnants peuvent même conduire à des pertes

d'énergie supérieures à celles obtenues avec les circuits de commande de la figure 1, notamment lorsque l'image comprend presque uniquement des pixels à adresser. En effet, dans ce cas, de nombreuses électrodes de colonne doivent être maintenues au potentiel de référence de colonne haut V_{pp} pendant la sélection successive de plusieurs lignes du panneau et le fonctionnement de certains circuits de commande résonants impose que ces électrodes de colonne passent de V_{pp} à 0 volt puis de 0 volt à V_{pp} à chaque sélection d'une nouvelle ligne, ce qui se traduit par des pertes d'énergie.

Résumé de l'invention

[0010] La présente invention vise à obtenir un dispositif et un procédé de commande des électrodes de commande d'un panneau d'affichage, notamment un panneau à plasma, permettant de réduire les pertes d'énergie lors des étapes d'adressage du panneau.

[0011] Selon un autre objet, le dispositif de commande comprend un nombre réduit de composants.

[0012] Pour atteindre tout ou partie de ces objets ainsi que d'autres, il est prévu un procédé de commande d'électrodes d'adressage d'un panneau d'affichage comprenant des pixels répartis en lignes et en colonnes, chaque électrode d'adressage étant associée à une colonne du panneau, chaque ligne du panneau étant successivement sélectionnée pour l'adressage des pixels de la ligne, le procédé consistant à maintenir, au moins pendant une partie de la sélection de chaque ligne, au moins une électrode d'adressage à un potentiel de référence donné lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser, et à mettre à haute impédance ladite au moins une électrode d'adressage entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser.

[0013] Selon un exemple de réalisation, ladite au moins une électrode d'adressage est reliée à un noeud par l'intermédiaire d'un interrupteur, le procédé comprenant les étapes consistant à amener, avant la sélection de chaque ligne, le noeud au moins d'un potentiel de référence supplémentaire audit potentiel de référence donné ; à maintenir le noeud audit potentiel de référence donné pendant la sélection de la ligne, l'interrupteur étant fermé au moins pendant une partie de la sélection de la ligne pour relier ladite au moins une électrode d'adressage au noeud lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser ; et à ouvrir l'interrupteur entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser pour mettre ladite au moins une électrode d'adressage à haute impédance.

[0014] Il est également prévu un dispositif de commande d'électrodes d'adressage d'un panneau d'affichage comprenant des pixels répartis en lignes et en colonnes, chaque électrode d'adressage étant associée à une co-

lonne du panneau, chaque ligne du panneau étant successivement sélectionnée pour l'adressage des pixels de la ligne, le dispositif comprenant un moyen de maintien, au moins pendant une partie de la sélection de chaque ligne, d'au moins une électrode d'adressage à un potentiel de référence donné lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser ; et un moyen de mise à haute impédance de ladite au moins une électrode d'adressage entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser.

[0015] Selon un exemple de réalisation, ladite au moins une électrode d'adressage est reliée à un noeud par l'intermédiaire d'un interrupteur, le dispositif comprenant en outre un circuit agencé pour, avant la sélection de chaque ligne, amener le noeud au moins d'un potentiel de référence supplémentaire audit potentiel de référence donné et à maintenir le noeud audit potentiel de référence donné pendant la sélection de la ligne ; un moyen de commande de la fermeture de l'interrupteur au moins pendant une partie de la sélection de la ligne pour relier ladite au moins une électrode d'adressage au noeud lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser ; et un moyen de commande de l'ouverture de l'interrupteur, entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser, pour mettre ladite au moins une électrode d'adressage à haute impédance.

[0016] Selon un exemple de réalisation, l'interrupteur comprend un premier transistor MOS comprenant une première borne de puissance reliée au noeud et une deuxième borne de puissance, le substrat du premier transistor étant relié à ladite deuxième borne de puissance, et un second transistor MOS comprenant une troisième borne de puissance reliée à la deuxième borne de puissance et une quatrième borne de puissance reliée à ladite au moins une électrode d'adressage, le substrat du second transistor MOS étant relié à la troisième borne de puissance.

[0017] Selon un exemple de réalisation, les grilles des premier et second transistors sont reliées en commun.

[0018] Selon un exemple de réalisation, le dispositif comprend un circuit résonnant comportant une source d'un autre potentiel de référence supplémentaire reliée au noeud par l'intermédiaire d'une inductance.

[0019] Selon un exemple de réalisation, ladite au moins une électrode d'adressage est reliée à une source du potentiel de référence supplémentaire par l'intermédiaire d'un interrupteur supplémentaire.

Brève description des dessins

[0020] Ces objets, caractéristiques et avantages, ainsi que d'autres seront exposés en détail dans la description suivante d'exemples de réalisation particuliers faite à titre non-limitatif en relation avec les figures jointes parmi

lesquelles :

la figure 1, précédemment décrite, représente schématiquement un exemple de circuits de commande classiques des électrodes de ligne et de colonne associées à quatre pixels adjacents d'un panneau d'affichage à plasma ;

la figure 2 représente un autre exemple de circuit de commande classique d'électrodes de colonne d'un panneau d'affichage à plasma ;

la figure 3 représente un exemple de chronogramme de signaux représentatifs d'un exemple de procédé de commande du circuit de commande de la figure 2 qui n'est pas optimal pour réduire les pertes d'énergie ;

la figure 4 représente un exemple de chronogramme de signaux représentatifs d'un autre exemple de procédé de commande du circuit de commande de la figure 2 permettant de réduire les pertes d'énergie ;

la figure 5 représente un exemple de réalisation plus détaillé d'un interrupteur du circuit de la figure 2 ;

la figure 6 représente un autre exemple de réalisation plus détaillé d'un interrupteur du circuit de la figure 2 ; et

la figure 7 représente un exemple de réalisation d'un système de commande de l'interrupteur du circuit de la figure 6.

Description détaillée

[0021] Par souci de clarté, de mêmes éléments ont été désignés par de mêmes références aux différentes figures.

[0022] La figure 2 représente un exemple de réalisation d'un circuit de commande 10 d'électrodes de colonne E_c d'un panneau à plasma basé sur un circuit résonant et permettant de réduire les pertes d'énergie.

[0023] Le circuit de commande 10 comprend un circuit de commande commun 12 qui est, de façon générale, relié à un nombre optimum d'électrodes de colonne. A titre d'exemple, on a représenté en figure 2 seulement deux électrodes de colonne E_{c_n} et $E_{c_{n+1}}$. A chaque électrode de colonne E_c est associé un condensateur C dont la capacité est équivalente à l'ensemble des capacités du panneau vues depuis l'électrode E_c . On note V_c la tension appliquée aux bornes du condensateur C. Le circuit de commande commun 12 comprend un condensateur C1 dont une borne est reliée à la masse GND et dont l'autre borne est reliée à un noeud K. Le noeud K est relié à un noeud D par l'intermédiaire d'un interrupteur Tdown en série avec une diode D1, l'anode de la diode D1 étant reliée au noeud D. Le noeud K est, en outre, relié au noeud D par l'intermédiaire d'un interrupteur Tup en série avec une diode D2, la cathode de la diode D2 étant reliée au noeud D. Le noeud D est relié à la masse GND par l'intermédiaire d'une diode D3, la cathode de la diode D3 étant reliée au noeud D. Le noeud D est relié à une source du potentiel V_{pp} par l'intermédiaire d'une

diode D4, l'anode de la diode D4 étant reliée au noeud D. Une inductance L est disposée entre le noeud D et un noeud E. On note I_L le courant circulant dans l'inductance L, le courant étant positif lorsqu'il circule du noeud D vers le noeud E. On note V_E la différence de potentiel entre les noeuds E et la masse GND. Le noeud E est relié à la masse GND par l'intermédiaire d'un interrupteur Trl et est relié à la source du potentiel V_{pp} par l'intermédiaire d'un interrupteur Trh.

[0024] Le circuit 10 comprend, pour chaque électrode de colonne E_c , un circuit dédié 14 comprenant un interrupteur Tdh adapté à relier l'électrode de colonne E_c au noeud E et un interrupteur Tdl adapté à relier l'électrode de colonne E_c à la masse GND.

[0025] Le condensateur C1 est chargé à la tension $V_{pp}/2$. Le principe de fonctionnement du circuit 10 est de faire résonner pour chaque électrode de colonne E_c le condensateur C représentatif de la capacité du panneau vue depuis l'électrode de colonne E_c avec l'inductance L autour de la tension aux bornes du condensateur C1. La tension aux bornes du condensateur C1 est maintenue automatiquement sensiblement à $V_{pp}/2$ par les transferts d'énergie se produisant lors du fonctionnement du circuit de commande 10.

[0026] La figure 3 représente un exemple de chronogramme de signaux caractéristiques du circuit de commande 10 de la figure 2 pour un exemple de procédé de commande des électrodes de colonne E_{c_n} , $E_{c_{n+1}}$, lors de la sélection successive d'une première ligne du panneau et d'une seconde ligne du panneau, qui ne permet pas d'optimiser la réduction des pertes d'énergie dans le cas où une majorité des pixels du panneau sont à adresser. On note S_{Tup} , S_{Tdown} , S_{Trh} , S_{Trl} , S_{Tdh_n} , S_{Tdl_n} , $S_{Tdh_{n+1}}$ et $S_{Tdl_{n+1}}$ les signaux de commande respectivement des interrupteurs Tup, Tdown, Trh, Trl, Tdh_n, Tdl_n, Tdh_{n+1} et Tdl_{n+1}. A titre d'exemple, un interrupteur est fermé lorsque le signal de commande correspondant est à un état haut et est ouvert lorsque le signal de commande correspondant est à un état bas, les états bas et haut des signaux de commande pouvant être différents. On note t_i , i variant de 1 à 8, des instants successifs.

[0027] Dans le présent exemple, on souhaite adresser seulement le pixel associé à l'électrode de colonne E_{c_n} lors de la sélection de la première ligne et on souhaite adresser les pixels associés aux électrodes de colonne E_{c_n} et $E_{c_{n+1}}$ lors de la sélection de la seconde ligne.

[0028] A l'instant t_1 , les interrupteurs Tdh_n et Tdl_{n+1} sont fermés et les interrupteurs Tdl_n et Tdh_{n+1} sont ouverts étant donné que l'on souhaite adresser seulement le pixel associé à l'électrode de colonne E_{c_n} . L'étape d'adressage commence par la fermeture de l'interrupteur Tup, les interrupteurs Trh, Trl et Tdown étant ouverts. Un courant I_L positif circule dans l'inductance L entraînant l'élévation de la tension V_E depuis 0 volt jusqu'à V_{pp} . On obtient donc une élévation de la tension V_{c_n} de 0 volt à V_{pp} tandis que la tension $V_{c_{n+1}}$ est maintenue à 0 volt.

[0029] A l'instant t_2 , le courant I_L s'annule lorsque la

tension V_E a presque atteint V_{pp} . La diode D2 empêche alors la circulation d'un courant IL négatif. La diode D4 permet d'éviter une discontinuité du courant lorsque D2 coupe le courant en maintenant le potentiel au noeud D à V_{pp} . L'interrupteur Tup est alors ouvert. La tension V_E est maintenue à V_{pp} en fermant l'interrupteur Trh.

[0030] A l'instant t_3 , correspondant à la fin de l'adressage du pixel de la première ligne associé à l'électrode de colonne Ec_n , l'interrupteur Trh est ouvert et l'interrupteur Tdown est fermé. Un courant IL négatif circule alors dans l'inductance L entraînant la diminution de la tension V_E depuis V_{pp} jusqu'à 0 volt. L'interrupteur Tdh_n étant fermé, la tension V_{c_n} diminue également de V_{pp} à 0 volt. L'interrupteur Tdl_{n+1} étant fermé, la tension $V_{c_{n+1}}$ est maintenue à 0 volt.

[0031] A l'instant t_4 , lorsque la tension V_E a presque atteint 0 volt, le courant IL s'annule. La diode D1 empêche la circulation d'un courant IL positif. La diode D3 permet d'éviter une discontinuité du courant lorsque D1 coupe le courant en maintenant le potentiel au noeud D à 0 volt. L'interrupteur Tdown est fermé et l'interrupteur Trl est ouvert pour maintenir la tension V_E à 0 volt.

[0032] A l'instant t_5 , l'interrupteur Tdh_n est maintenu fermé et l'interrupteur Tdl_n est maintenu ouvert étant donné que, lors de la sélection de la seconde ligne, le pixel correspondant associé à l'électrode de colonne Ec_n est à adresser. En outre, l'interrupteur Tdh_{n+1} est fermé et l'interrupteur Tdl_{n+1} est ouvert étant donné que, lors de la sélection de la seconde ligne, le pixel correspondant associé à l'électrode de colonne Ec_{n+1} est à adresser.

[0033] Aux instants t_5 et t_6 , lors de la sélection de la seconde ligne, les interrupteurs Tup et Trh sont successivement fermés comme cela a été décrit précédemment pour les instants t_1 et t_2 . Comme les interrupteurs Tdh_n et Tdh_{n+1} sont fermés, les tensions V_{c_n} et $V_{c_{n+1}}$ s'élèvent de 0 volt à V_{pp} . Enfin, à la fin de l'adressage des pixels de la seconde ligne, de l'instant t_7 à l'instant t_8 , l'interrupteur Tdown est fermé pour abaisser la tension V_E de V_{pp} à 0 volt.

[0034] Le procédé de commande décrit précédemment du circuit 10 est avantageux pour l'affichage d'une image dans laquelle les pixels d'une même colonne associés à deux lignes sélectionnées successivement sont à des états différents (état adressé ou état non adressé). L'énergie perdue lors de l'adressage des pixels est alors inférieure à celle perdue par les circuits de commande des électrodes de colonne représentés en figure 1. Toutefois, le procédé de commande décrit précédemment du circuit 10 n'est pas avantageux dès qu'il y a un nombre important de pixels de mêmes colonnes qui sont adressés pour plusieurs lignes sélectionnées successivement, ce qui est le cas par exemple pour des images uniformes. Dans ce cas, on obtient même des pertes d'énergie supérieures aux pertes obtenues avec les circuits de commande des électrodes de colonne représentés en figure 1 puisque les électrodes de colonne associées à des pixels adressés pour deux lignes sélectionnées successivement passent de V_{pp} à 0 puis de 0 à V_{pp} pour rien.

[0035] La présente invention consiste, lorsque les pixels associés à une même électrode de colonne sont à adresser lors de la sélection successive de première et seconde lignes, à maintenir l'électrode de colonne à haute impédance pendant la phase de transition, entre la fin de la sélection de la première ligne et le début de la sélection de la seconde ligne, pendant laquelle la tension V_E passe successivement de V_{pp} à 0 volt puis de 0 volt à V_{pp} . Ceci permet de maintenir l'électrode de colonne sensiblement à V_{pp} et donc de réduire les pertes d'énergie par rapport au procédé de commande du circuit 10 décrit précédemment en relation avec la figure 3.

[0036] La figure 4 représente un exemple de chronogramme de signaux caractéristiques du circuit de commande 10 de la figure 2 pour un autre exemple de procédé de commande des électrodes de colonne Ec_n , Ec_{n+1} qui permet d'obtenir une telle réduction des pertes d'énergie. Les conventions utilisées pour la figure 3 sont conservées. Dans le présent exemple, on souhaite adresser seulement le pixel associé à l'électrode de colonne Ec_n lors de la sélection de la première ligne et on souhaite adresser les pixels associés aux électrodes de colonne Ec_n et Ec_{n+1} lors de la sélection de la seconde ligne. On note t'_i , i variant de 1 à 8, des instants successifs.

[0037] Entre les instants t'_1 et t'_8 , les interrupteurs Tdl_n, Tdh_{n+1}, Tdl_{n+1}, Tup, Tdown, Trh et Trl sont commandés de façon identique à ce qui a été décrit précédemment entre les instants t_1 et t_8 en relation avec la figure 3. L'interrupteur Tdh_n est commandé, aux instants t'_1 et t'_2 , de façon identique à ce qui a été décrit précédemment aux instants t_1 et t_2 en relation avec la figure 3.

[0038] A l'instant t'_3 , correspondant à la fin de l'adressage du pixel de la première ligne associé à l'électrode de colonne Ec_n , l'interrupteur Tdh_n est ouvert. L'électrode de colonne Ec_n est alors maintenue à haute impédance. La tension V_{c_n} varie donc peu et reste sensiblement égale à V_{pp} .

[0039] L'interrupteur Tdh_n est maintenu ouvert jusqu'à l'instant t'_6 , c'est-à-dire pendant la totalité de la phase de transition pendant laquelle la tension V_E passe de V_{pp} à 0 volt puis de 0 volt à V_{pp} .

[0040] A l'instant t'_6 , l'interrupteur Tdh_n est fermé. Comme l'interrupteur Trh est également fermé, l'électrode de colonne Ec_n est alors maintenue à V_{pp} .

[0041] L'interrupteur Tdh_n est commandé, aux instants t'_7 et t'_8 , de façon identique à ce qui a été décrit précédemment aux instants t_7 et t_8 en relation avec la figure 3.

[0042] La figure 5 représente un exemple de réalisation plus détaillé du circuit dédié 14 d'une électrode de colonne Ec . L'interrupteur Tdh est constitué d'un unique transistor MOS T à canal N dont le drain est relié au noeud E, dont la source est reliée à l'électrode de colonne Ec et dont le substrat (en anglais "bulk" ou "body") est relié à la source du transistor T. La grille du transistor T est adaptée à recevoir le signal de commande S_{Tdh} . On a représenté une diode D montée en parallèle entre le drain et la source du transistor T, la cathode de la diode

D étant reliée au drain du transistor T. La diode D correspond à la diode "parasite" entre le drain et le substrat du transistor T. Un tel exemple de réalisation de l'interrupteur Tdh ne permet pas de mettre en oeuvre le procédé de commande du circuit 10 décrit précédemment en relation avec la figure 4. En effet, lorsque le transistor T est ouvert entre les instants t'_3 et t'_6 pour maintenir l'électrode de colonne Ec à haute impédance alors que l'interrupteur Tdl est lui-même ouvert, que la tension V_C est sensiblement égale à V_{pp} et que la tension V_E diminue de V_{pp} à 0 volt, un courant de fuite tend à s'écouler depuis la masse GND jusqu'au noeud E par l'intermédiaire de l'électrode de colonne Ec et de la diode D. On observe donc une diminution de la tension V_C , ce qui n'est pas souhaitable.

[0043] La figure 6 représente un autre exemple de réalisation plus détaillé du circuit dédié 14 d'une électrode de colonne Ec adapté à la mise en oeuvre du procédé de commande du circuit 10 décrit précédemment en relation avec la figure 4. L'interrupteur Tdh est constitué de deux transistors MOS Ta et Tb à canal N en série. Une première borne de puissance du transistor Ta est reliée au noeud E et la seconde borne de puissance du transistor Ta est reliée à un noeud F. Une première borne de puissance du transistor Tb est reliée au noeud F et la seconde borne de puissance du transistor Tb est reliée à l'électrode de colonne Ec. Les substrats des transistors Ta et Tb sont reliés au noeud F. La grille du transistor Ta est adaptée à recevoir un signal de commande S_{Ta} et la grille du transistor Tb est adaptée à recevoir un signal de commande S_{Tb} . Les signaux de commande S_{Ta} et S_{Tb} peuvent être tous deux égaux au signal de commande S_{Tdh} décrit précédemment. Autrement dit, les deux interrupteurs Ta et Tb sont ouverts ou fermés simultanément.

[0044] On a représenté une diode Da montée en parallèle aux bornes du transistor Ta, la cathode de la diode Da étant reliée au noeud E. La diode Da correspond à la diode "parasite" entre la première borne de puissance et le substrat du transistor Ta. On a, en outre, représenté une diode Db montée en parallèle aux bornes du transistor Tb, la cathode de la diode Db étant reliée à l'électrode de colonne Ec. La diode Db correspond à la diode "parasite" entre la seconde borne de puissance et le substrat du transistor Tb.

[0045] Le fait que la cathode de la diode Db soit reliée à l'électrode de colonne Ec empêche la circulation d'un courant de fuite de la masse GND vers le noeud E lorsque les deux transistors Ta et Tb sont ouverts alors que l'interrupteur Tdl est ouvert, que la tension V_C est sensiblement égale à V_{pp} et que la tension V_E diminue de V_{pp} à 0 volt.

[0046] La figure 7 représente un exemple de réalisation de la commande des transistors Ta et Tb de la figure 6. Les grilles des transistors Ta et Tb sont reliées à un noeud G. Une résistance R est disposée entre les noeuds G et F. Un interrupteur Tdh' et une source de courant SI sont disposés en série entre le noeud G et un noeud H.

Un condensateur C' est disposé entre les noeuds H et E. Une diode D' relie le noeud H à une source d'un potentiel de référence V_{cc} , qui est par exemple de quelques volts, la cathode de la diode D' étant reliée au noeud H. Le signal de commande de l'interrupteur Tdh' est égal au signal S_{Tdh} décrit précédemment. Lorsque l'interrupteur Tdh' est fermé, un courant circule dans la résistance R imposant une différence de potentiel positive entre les noeuds G et F et donc l'application d'une tension de grille positive à la grille des transistors Ta et Tb qui sont alors passants. Le condensateur C' maintient le potentiel au noeud H en permanence à un niveau supérieur au potentiel au noeud E pour assurer une polarisation convenable des grilles des transistors Ta, Tb. En effet, quand le noeud E est à 0 volt, le condensateur C' est chargé par la source du potentiel de référence V_{cc} et le potentiel au noeud H s'élève légèrement par rapport au potentiel au noeud E. Par la suite, lorsque le potentiel au noeud E augmente, le potentiel au noeud H augmente également par effet de couplage dû au condensateur C'.

[0047] Lorsque l'interrupteur Tdh' est ouvert, la tension aux grilles des transistors Ta et Tb est nulle. Ceux-ci sont donc fermés.

[0048] Des modes de réalisation particuliers de la présente invention ont été décrits. Diverses variantes et modifications apparaîtront à l'homme de l'art. En particulier, bien que la présente invention ait été décrite pour une structure particulière de circuits de commande 10 résonants, il est clair qu'elle peut s'appliquer à d'autres structures de circuits de commande résonants et même à des circuits autres que des circuits de commande résonants. En effet, la présente invention s'applique à n'importe quel circuit de commande adapté à faire varier la tension V_E , auquel sont reliées des électrodes de colonnes Ec par l'intermédiaire de l'interrupteur Tdh associé, entre un potentiel de référence bas et un potentiel de référence haut, et pour lequel la tension V_E varie pendant la phase de transition entre la fin de la sélection d'une ligne et le début de la sélection d'une autre ligne du panneau.

Revendications

1. Procédé de commande d'électrodes d'adressage (Ec_n , Ec_{n+1}) d'un panneau d'affichage comprenant des pixels répartis en lignes et en colonnes, chaque électrode d'adressage étant associée à une colonne du panneau, chaque ligne du panneau étant successivement sélectionnée pour l'adressage des pixels de la lignes, le procédé consistant à maintenir, au moins pendant une partie de la sélection de chaque ligne, au moins une électrode d'adressage à un potentiel de référence donné (V_{pp}) lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser, et à mettre à haute impédance ladite au moins une électrode d'adressage entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode

d'adressage sont à adresser.

2. Procédé selon la revendication 1, dans lequel ladite au moins une électrode d'adressage est reliée à un noeud (E) par l'intermédiaire d'un interrupteur (T_{dh_n} , $T_{dh_{n+1}}$), le procédé comprenant les étapes suivantes :

amener, avant la sélection de chaque ligne, le noeud au moins d'un potentiel de référence (GND) supplémentaire audit potentiel de référence donné (V_{pp}) ;
maintenir le noeud audit potentiel de référence donné pendant la sélection de la ligne, l'interrupteur étant fermé au moins pendant une partie de la sélection de la ligne pour relier ladite au moins une électrode d'adressage au noeud lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser ; et
ouvrir l'interrupteur entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser pour mettre ladite au moins une électrode d'adressage à haute impédance.

3. Dispositif (10) de commande d'électrodes d'adressage (E_{c_n} , $E_{c_{n+1}}$) d'un panneau d'affichage comprenant des pixels répartis en lignes et en colonnes, chaque électrode d'adressage étant associée à une colonne du panneau, chaque ligne du panneau étant successivement sélectionnée pour l'adressage des pixels de la ligne, le dispositif comprenant :

un moyen de maintien (12, T_{dh_n} , $T_{dh_{n+1}}$), au moins pendant une partie de la sélection de chaque ligne, d'au moins une électrode d'adressage à un potentiel de référence donné (V_{pp}) lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser ; et
un moyen (T_{dh_n} , $T_{dh_{n+1}}$) de mise à haute impédance de ladite au moins une électrode d'adressage entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser.

4. Dispositif de commande selon la revendication 3, dans lequel ladite au moins une électrode d'adressage est reliée à un noeud (E) par l'intermédiaire d'un interrupteur (T_{dh_n} , $T_{dh_{n+1}}$), le dispositif comprenant en outre :

un circuit (12) agencé pour, avant la sélection de chaque ligne, amener le noeud au moins d'un potentiel de référence (GND) supplémentaire audit potentiel de référence (V_{pp}) donné et à maintenir le noeud audit potentiel de référence donné pendant la sélection de la ligne ;

un moyen de commande de la fermeture de l'interrupteur au moins pendant une partie de la sélection de la ligne pour relier ladite au moins une électrode d'adressage au noeud lorsque le pixel de la ligne associé à ladite au moins une électrode d'adressage est à adresser ; et
un moyen de commande de l'ouverture de l'interrupteur, entre la sélection successive de deux lignes dont les pixels associés à ladite au moins une électrode d'adressage sont à adresser, pour mettre ladite au moins une électrode d'adressage à haute impédance.

5. Dispositif selon la revendication 4, dans lequel l'interrupteur (T_{dh_n} , $T_{dh_{n+1}}$) comprend un premier transistor MOS (T_a) comprenant une première borne de puissance reliée au noeud (E) et une deuxième borne de puissance, le substrat du premier transistor étant relié à ladite deuxième borne de puissance, et un second transistor MOS (T_b) comprenant une troisième borne de puissance reliée à la deuxième borne de puissance et une quatrième borne de puissance reliée à ladite au moins une électrode d'adressage (E_{c_n} , $E_{c_{n+1}}$), le substrat du second transistor MOS étant relié à la troisième borne de puissance.
6. Dispositif selon la revendication 5, dans lequel les grilles des premier et second transistors sont reliées en commun.
7. Dispositif selon la revendication 4, comprenant un circuit résonant (C_n , C_{n+1} , L) comportant une source d'un autre potentiel de référence ($V_{pp}/2$) supplémentaire reliée au noeud (E) par l'intermédiaire d'une inductance (L).
8. Dispositif selon la revendication 4, dans lequel ladite au moins une électrode d'adressage (E_{c_n} , $E_{c_{n+1}}$) est reliée à une source du potentiel de référence (GND) supplémentaire par l'intermédiaire d'un interrupteur supplémentaire (T_{dl_n} , $T_{dl_{n+1}}$).

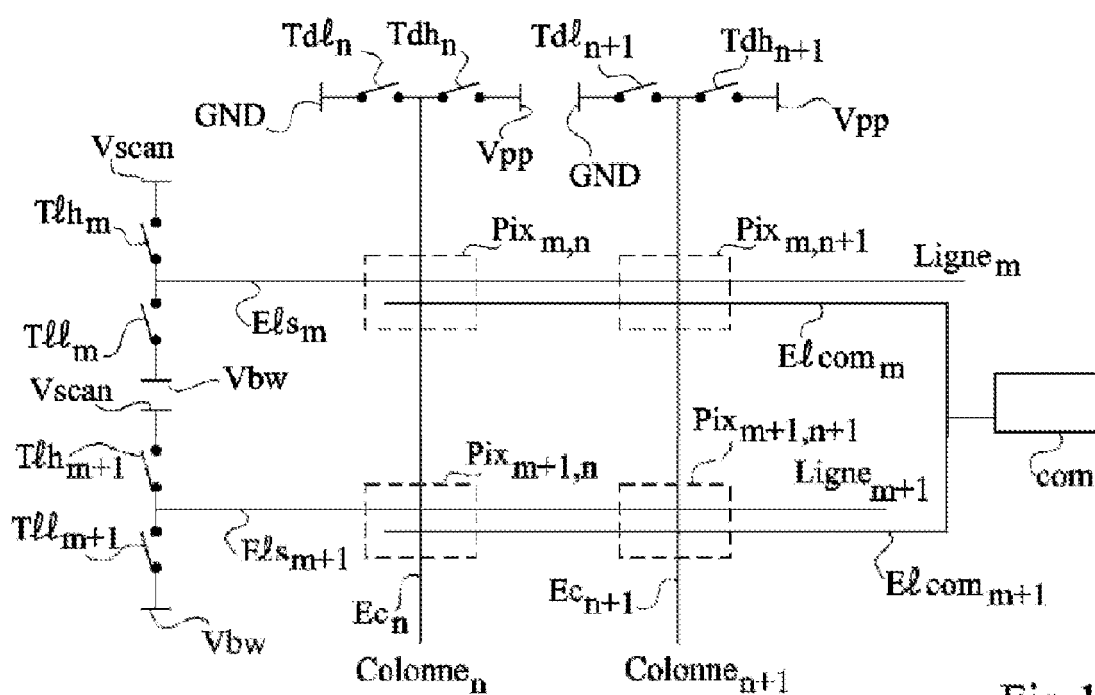


Fig 1

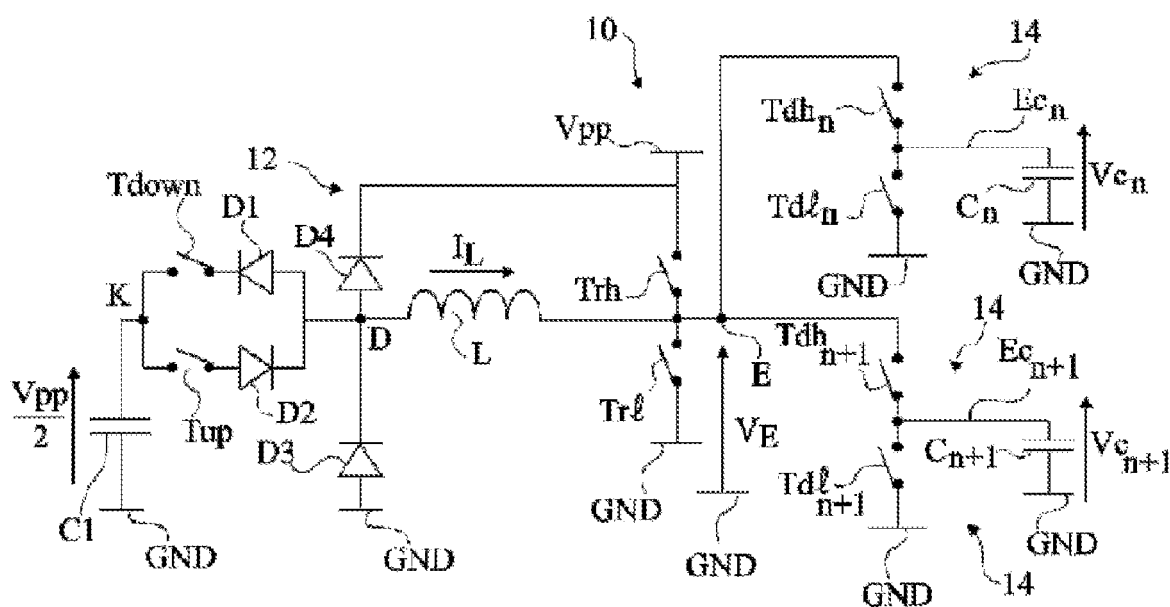


Fig 2

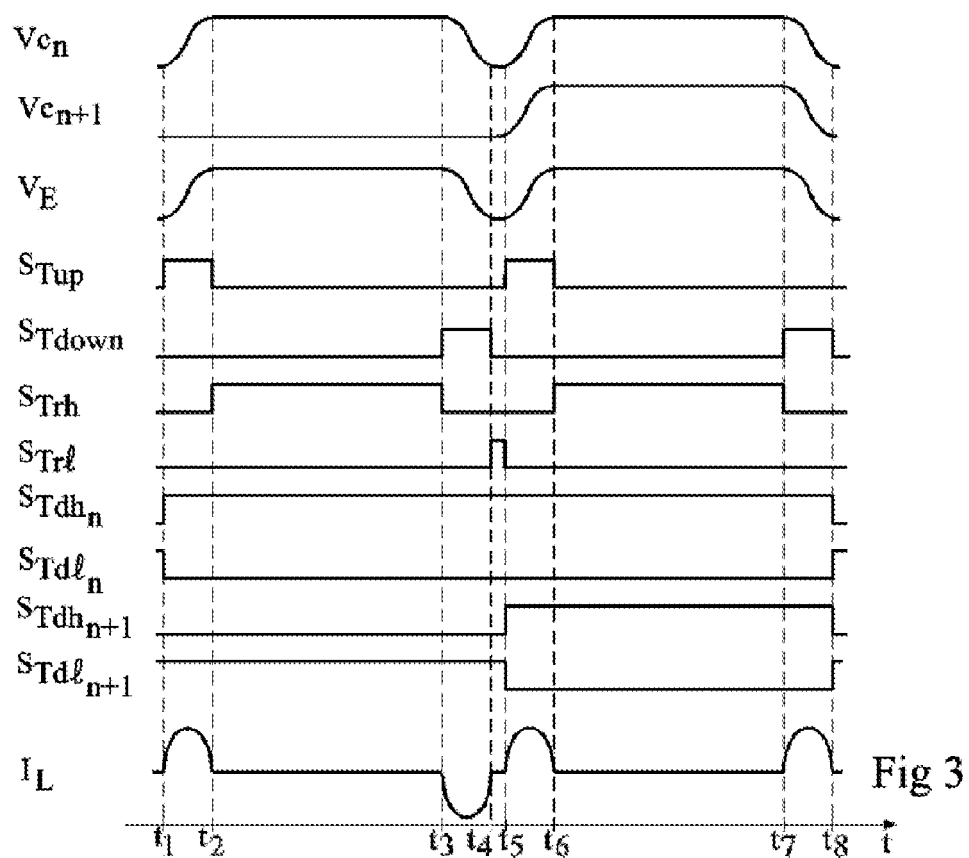


Fig 3

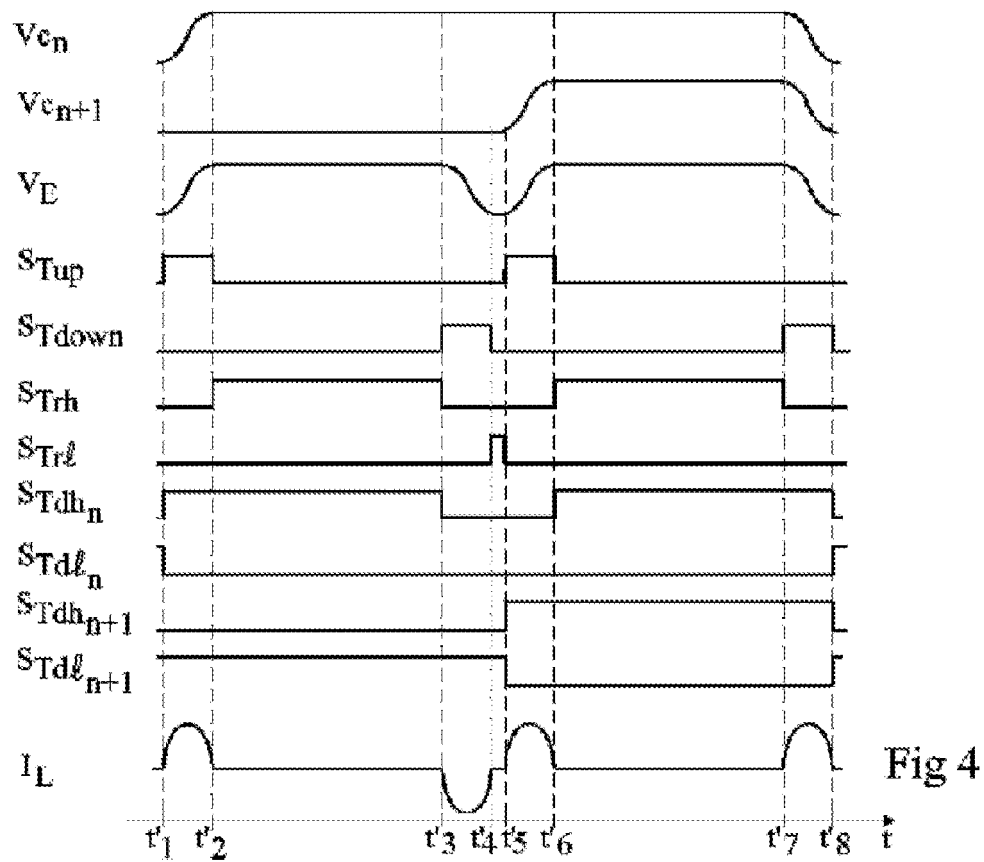


Fig 4

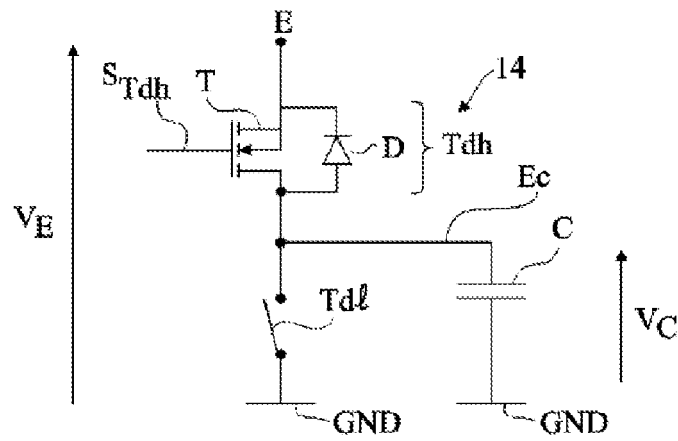


Fig 5

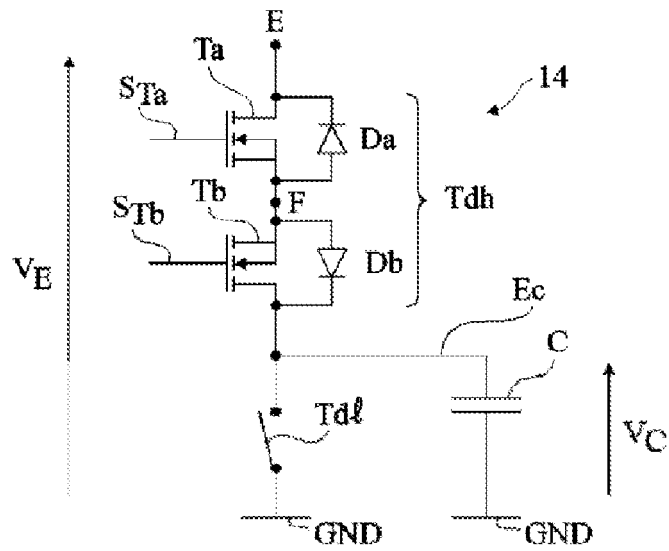


Fig 6

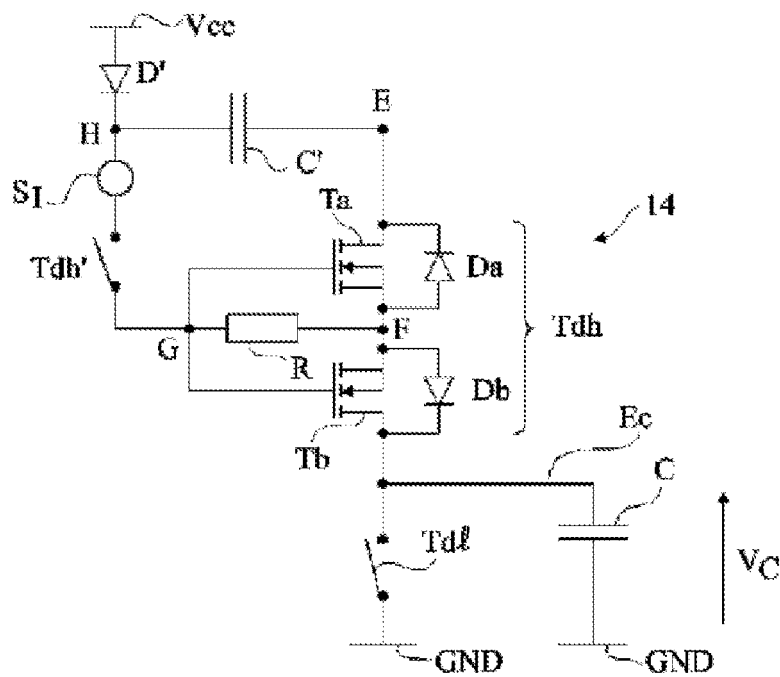


Fig 7