

(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)公開番号
特開2024-90994
(P2024-90994A)

(43)公開日 令和6年7月4日(2024.7.4)

(51)国際特許分類	F I			テーマコード (参考)	
B 4 1 J	2/14	(2006.01)	B 4 1 J	2/14	2 0 1
B 4 1 J	2/01	(2006.01)	B 4 1 J	2/14	6 1 1
			B 4 1 J	2/01	4 5 1
					2 C 0 5 6
					2 C 0 5 7

審査請求 未請求 請求項の数 10 O L (全17頁)

(21)出願番号	特願2022-207239(P2022-207239)	(71)出願人	000001007
(22)出願日	令和4年12月23日(2022.12.23)		キヤノン株式会社
			東京都大田区下丸子3丁目30番2号
		(74)代理人	110003281
			弁理士法人大塚国際特許事務所
		(72)発明者	深田 健司
			東京都大田区下丸子3丁目30番2号
			キヤノン株式会社内
		Fターム (参考)	2C056 EA14 EA20 EB08 EB11
			EB30 EB36 EB40 FA03
			FA10 HA05
			2C057 AF21 AF61 AF99 AG46
			AG91 AK07 AL25 AL40
			AN01 AQ02 BA04 BA13

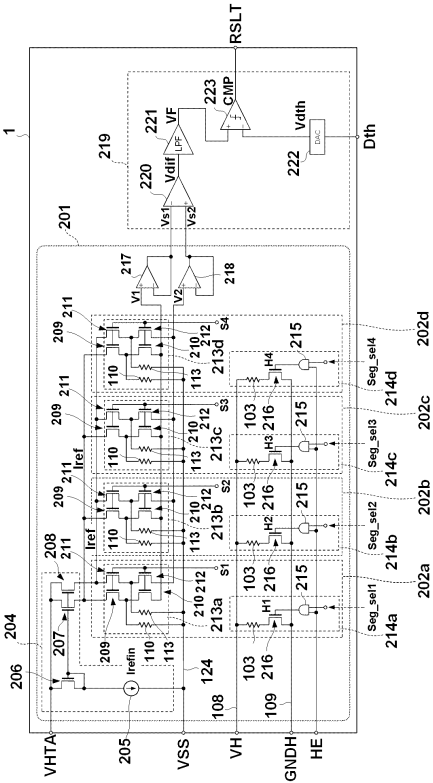
(54)【発明の名称】 素子基板及び記録装置

(57)【要約】

【課題】 温度検出素子に対するノイズの影響を低減する。

【解決手段】 電力の供給により、液体を吐出させる熱エネルギーを発生する第一の発熱素子と、前記第一の発熱素子の温度を検出する第一の温度検出素子と、前記第一の発熱素子の温度を検出する第二の温度検出素子と、前記第一の温度検出素子に通電して前記第一の温度検出素子の一方の端子の電圧を温度情報として出力する第一の出力回路と、前記第二の温度検出素子に通電して前記第二の温度検出素子の一方の端子の電圧を温度情報として出力する第二の出力回路と、を備えた素子基板であって、前記第一の温度検出素子の他方の端子及び前記第二の温度検出素子の他方の端子は、所定の電位に維持される共通の配線に接続されている。

【選択図】 図5



【特許請求の範囲】

【請求項 1】

電力の供給により、液体を吐出させる熱エネルギーを発生する第一の発熱素子と、
前記第一の発熱素子の温度を検出する第一の温度検出素子と、
前記第一の発熱素子の温度を検出する第二の温度検出素子と、
前記第一の温度検出素子に通電して前記第一の温度検出素子の一方の端子の電圧を温度
情報として出力する第一の出力回路と、
前記第二の温度検出素子に通電して前記第二の温度検出素子の一方の端子の電圧を温度
情報として出力する第二の出力回路と、を備えた素子基板であって、
前記第一の温度検出素子の他方の端子及び前記第二の温度検出素子の他方の端子は、所
定の電位に維持される共通の配線に接続されている、
ことを特徴とする素子基板。

10

【請求項 2】

請求項 1 に記載の素子基板であって、
前記所定の電位とは、前記素子基板の基準電位である、
ことを特徴とする素子基板。

【請求項 3】

請求項 1 に記載の素子基板であって、
前記第一の出力回路を介して前記第一の温度検出素子に電流を供給する第一の電流供給
回路と、
前記第二の出力回路を介して前記第二の温度検出素子に電流を供給する第二の電流供給
回路と、
前記第一の電流供給回路及び前記第二の電流供給回路に電流を供給する電流源と、を備
え、
前記第一の電流供給回路と前記第二の電流供給回路とはカレントミラー回路を構成する
、
ことを特徴とする素子基板。

20

【請求項 4】

請求項 1 に記載の素子基板であって、
前記第一の温度検出素子と、前記第二の温度検出素子とは、前記第一の発熱素子の中心
部位に対する最短距離が異なる、
ことを特徴とする素子基板。

30

【請求項 5】

請求項 1 に記載の素子基板であって、
前記第一の発熱素子は、帯状に形成され、
前記第一の温度検出素子と前記第二の温度検出素子の一方は、前記第一の発熱素子を幅
方向に横断し、他方は前記第一の発熱素子を幅方向に横断していない、
ことを特徴とする素子基板。

【請求項 6】

請求項 1 に記載の素子基板であって、
前記第一の出力回路から出力される前記温度情報が入力される第一のバッファ回路と、
前記第二の出力回路から出力される前記温度情報が入力される第二のバッファ回路と、
前記第一のバッファ回路及び前記第二のバッファ回路から出力される各温度情報の差分
を増幅して出力する差動アンプと、を備える、
ことを特徴とする素子基板。

40

【請求項 7】

請求項 1 に記載の素子基板であって、
電力の供給により、液体を吐出させる熱エネルギーを発生する第二の発熱素子と、
前記第二の発熱素子の温度を検出する第三の温度検出素子と、
前記第三の温度検出素子に通電して前記第三の温度検出素子の一方の端子の電圧を温度

50

情報として出力する第三の出力回路と、を備え、

前記第二の温度検出素子は、前記第二の発熱素子の温度も検出し、

前記第三の温度検出素子の他方の端子は、前記共通の配線に接続されている、
ことを特徴とする素子基板。

【請求項 8】

請求項 1 に記載の素子基板であって、

前記第一の発熱素子は、膜状の抵抗体であり、

前記第一の温度検出素子及び前記第二の温度検出素子は、それぞれ膜状の抵抗体であり

、
前記第一の発熱素子と、前記第一の温度検出素子及び前記第二の温度検出素子との間に
、絶縁材料が介在している、

事を特徴とする素子基板。

【請求項 9】

請求項 1 に記載の素子基板であって、

前記第一の出力回路は、

選択信号の入力によって前記第一の温度検出素子に通電する第一のスイッチ素子と、

前記第一のスイッチ素子と直列に接続され、前記選択信号の入力によって前記温度情報
を出力する第二のスイッチ素子と、を備え、

前記第一の温度検出素子の前記一方の端子は、前記第一のスイッチ素子と前記第二のス
イッチ素子との接続配線に接続されている、

ことを特徴とする素子基板。

【請求項 10】

記録媒体に液体を吐出する記録ヘッドを備えた記録装置であって、

前記記録ヘッドは、請求項 1 に記載の素子基板を備える、

ことを特徴とする記録装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は素子基板及び記録装置に関する。

【背景技術】

【0002】

インク等の液体の吐出機構として、発熱素子を用いた機構が知られている。発熱素子は
素子基板上に配置され、液体を吐出するノズルを構成する。発熱素子に電流を流すことで
生じる熱エネルギーによって、記録媒体に向けてノズルからインク等の液滴が吐出される。
こうした吐出機構を記録装置に適用することで、記録媒体に画像を形成することができる。
。特許文献 1 には、発熱素子の温度を監視することで、ノズルの状態（正常、不良）を判
定する技術が開示されている。温度の監視において、1つの発熱素子に対して2つの温度
検出素子が用いられ、これらの検出結果からノズルの状態を判定している。

【先行技術文献】

【特許文献】

【0003】

【特許文献 1】特許第 6388372 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

温度検出素子は、その周囲に存在する回路や配線からのノイズの影響を受ける場合があ
る。

【0005】

本発明は、温度検出素子に対するノイズの影響を低減可能な技術を提供するものである
。

10

20

30

40

50

【課題を解決するための手段】

【0006】

本発明によれば、
電力の供給により、液体を吐出させる熱エネルギーを発生する第一の発熱素子と、
前記第一の発熱素子の温度を検出する第一の温度検出素子と、
前記第一の発熱素子の温度を検出する第二の温度検出素子と、
前記第一の温度検出素子に通電して前記第一の温度検出素子の一方の端子の電圧を温度
情報として出力する第一の出力回路と、
前記第二の温度検出素子に通電して前記第二の温度検出素子の一方の端子の電圧を温度
情報として出力する第二の出力回路と、を備えた素子基板であって、
前記第一の温度検出素子の他方の端子及び前記第二の温度検出素子の他方の端子は、所
定の電位に維持される共通の配線に接続されている、
ことを特徴とする素子基板が提供される。

10

【発明の効果】

【0007】

本発明によれば、温度検出素子に対するノイズの影響を低減可能な技術を提供すること
ができる。

【図面の簡単な説明】

【0008】

【図1】本発明の一実施形態に係る記録装置の外観図。

20

【図2】記録ヘッド周辺の斜視図。

【図3】本発明の一実施形態に係る素子基板の主要な構成の配置を示す平面図。

【図4】(A)は図3のA-A線断面図、(B)は図3のB-B線断面図。

【図5】素子基板の回路図。

【図6】(A)～(C)は素子基板の一部の回路の説明図。

【図7】素子基板に入力される信号のタイミングチャート。

【図8】(A)及び(B)は温度検出素子の別の配置例を示す図。

【図9】温度検出素子の別の配置例を示す図。

【図10】図9の例における素子基板の回路図。

30

【発明を実施するための形態】

【0009】

以下、添付図面を参照して実施形態を詳しく説明する。尚、以下の実施形態は特許請求
の範囲に係る発明を限定するものではない。実施形態には複数の特徴が記載されているが
、これらの複数の特徴の全てが発明に必須のものとは限らず、また、複数の特徴は任意に
組み合わせられてもよい。さらに、添付図面においては、同一若しくは同様の構成に同一
の参照番号を付し、重複した説明は省略する。

【0010】

<第一実施形態>

図1は本発明の一実施形態に係る記録装置10の外観図である。記録装置10はインク
を吐出して記録媒体に記録を行うインクジェット記録装置である。なお、「記録」には、
文字、図形等有意の情報を形成する場合のみならず、有意無意を問わず、広く記録媒体上
に画像、模様、パターン等を形成する、又は媒体の加工を行う場合も含まれ、人間が視覚
で知覚し得るように顕在化したものであるか否かを問わない。また、本実施形態では「記
録媒体」としてシート状の紙を想定するが、布、プラスチック・フィルム等であってもよ
い。

40

【0011】

また、本発明が適用可能な記録装置はインクジェット記録装置には限定されず、例えば
、溶解型や昇華型等の熱転写方式の記録装置についても適用可能である。また、記録装置
は、例えば、カラーフィルタ、電子デバイス、光学デバイス、微小構造物等を所定の記録
方式で製造するための製造装置であってもよい。また、記録装置は、3Dデータから3次

50

元の像を形成する装置であってもよい。

【0012】

記録装置10は、一つのユニットとされたインクタンク11及び記録ヘッド12を備え、これらはキャリッジ14に搭載されている。記録ヘッド12はインクタンク11に収容された液体（インク）を記録媒体Pに吐出して記録を行う。キャリッジ14は、駆動ユニット15によって矢印方向に往復移動可能である。駆動ユニット15は、キャリッジ14の移動方向に延設されたリードスクリュウ15a及びガイドシャフト15bを備える。リードスクリュウ15aはキャリッジ14のネジ穴（不図示）と係合し、その回転によってキャリッジ14が移動する。モータ15c、ギア列15dはリードスクリュウ15aの回転機構である。ガイドシャフト15bはキャリッジ14の移動をガイドする。キャリッジ14の移動範囲の一端には、キャリッジ14の被検知片14aを検知する光センサ14bが配置されており、その検知結果はキャリッジ14の移動制御に用いられる。

10

【0013】

搬送ユニット13は、記録媒体Pを搬送する。搬送ユニット13は、駆動源であるモータ（不図示）と、モータの駆動力により回転する搬送ローラ（不図示）とを含み、搬送ローラの回転によって記録媒体Pが搬送される。

【0014】

記録装置10は、記録装置10で消費される電力を供給する内部電源16と、記録装置10を制御する制御回路17とを含む。制御回路17は、キャリッジ14の移動による記録ヘッド12の移動とインクの吐出と、記録媒体Pの搬送とを交互に行わせて記録媒体Pに画像を記録する。

20

【0015】

図2は、一つのユニットとされたインクタンク11及び記録ヘッド12の斜視図である。インクタンク11と記録ヘッド12は破線の位置で分離可能である。記録ヘッド12は、インクを吐出するノズルを形成する複数の吐出口116を有する。記録ヘッド12は、素子基板とノズル部材の積層体を有している。

【0016】

<素子基板及びノズル部材>

図3は記録ヘッド12を構成する素子基板1の主要な構成を示す平面図（基板の法線方向に見た図）であり、1個の吐出口116に関わる構造を示している。図4（A）及び図4（B）は図3のA-A線断面図及びB-B線断面図であり、素子基板1に積層されるノズル部材118も図示されている。

30

【0017】

素子基板1は、例えば単結晶シリコンからなる基板100を備え、基板100上に絶縁層101が形成されている。絶縁層101は例えば酸化珪素の無機質材料で形成され、電気絶縁性を備えており、絶縁層101内に形成された各配線を電氣的に分離している。なお、基板100上には、図示しないトランジスタや多層の配線が配置されている。

【0018】

絶縁層101の上層に発熱素子（発熱抵抗素子）103が配置されており、絶縁層101と発熱素子103の上層に保護膜106が積層されている。さらに保護膜106の上層に耐キャビテーション層107が積層されている。耐キャビテーション層107は、吐出口116からの液体の吐出後、気泡が消滅する際に発生する圧力波の衝撃を和らげるキャビテーションの耐性と、液体による電気化学的腐食からの耐性の役割がある。

40

【0019】

発熱素子103は、電力の供給により、吐出口116から液体（インク）を吐出させる熱エネルギーを発生する電気-熱変換素子である。発熱素子103は、例えば窒化タンタルシリコン、窒化タングステンシリコン等の抵抗材料により形成されている。保護膜106は例えば窒化シリコン等の無機質材料で形成されている。耐キャビテーション層107はタンタルやイリジウム等の金属材料で形成されている。

【0020】

50

本実施形態の発熱素子 103 は帯状に形成された薄膜状の抵抗体であり、平面視で矩形状を有している。発熱素子 103 は、長手方向の一端部において導電プラグ 104 を介して下層の信号配線 108 に接続され、長手方向の他端部において導電プラグ 105 を介して下層の信号配線 109 に接続される。なお、後述する図 5 に示すように、信号配線 108 は電源 (VH) に接続される電源線であり、信号配線 109 は後述のスイッチ素子 216 (図 5 参照) を介して接地 (GNDH) される接地線である。

【0021】

絶縁層 101 には、発熱素子 103 の下層に温度検出素子 110 と温度検出素子 113 が配置されている。言い換えると発熱素子 103 と温度検出素子 110 及び 113 との間には絶縁材料が介在している。本実施形態の場合、温度検出素子 110 及び 113 は、い
10
ずれも抵抗値の温度依存性のある薄膜状の抵抗体である。温度検出素子 110 と温度検出素子 113 は抵抗温度係数の大きい材料で形成されてもよい。例えばイリジウム、タンタル、チタン、タングステン、シリコン、窒化タンタルシリコン、窒化タングステンシリコン等の金属材料や合金により単層又は積層で、温度検出素子 110 と温度検出素子 113 とを形成する。

【0022】

本実施形態の場合、温度検出素子 110 と温度検出素子 113 は、同じ常温抵抗値となるように設計されている。温度検出素子 110 及び 113 の出力電圧を高めるために、温度検出素子 110 及び 113 は、温度抵抗係数が高い材料で、かつ、発熱素子 103 と同
20
等な比抵抗を有してもよい。

【0023】

本実施形態では、発熱素子 103 に対して温度検出素子 110 の熱感度と温度検出素子 113 の熱感度が異なるように、温度検出素子 110 及び 113 の形態が設計されている。熱感度とは発熱素子 103 から温度検出素子 110 及び 113 に対する温度の伝わりやすさである。これにより、同じ熱源 (発熱素子 103) に対して温度検出素子 110 及び 113 から出力される信号の大きさに差が出る。それら信号の大きさの差分を取ることで、ノズルの状態をより精度よく判別できる。

【0024】

温度検出素子 110 及び 113 の具体的な形態として、配置と形状が異なっている。温度検出素子 110 及び 113 は、平面視で発熱素子 103 に対して非対象となるように配置されている。本実施形態では、温度検出素子 110 と、温度検出素子 113 とで、発熱素子 103 の中心部位 CT に対する最短距離が異なる。温度検出素子 110 は発熱素子 103 を幅方向に横断し、温度検出素子 113 は発熱素子 103 を幅方向に横断していない。温度検出素子 110 は平面視で中心部位 CT と重なっており、最短距離は 0 である。温度検出素子 113 は発熱素子 103 と平面視で重ならない位置に配置されており、中心部位 CT に対する最短距離は温度検出素子 110 よりも長い。温度検出素子 113 は温度検出素子 110 よりも発熱素子 103 から離れた位置に配置されている。こうした形態によ
30
って、温度検出素子 110 と温度検出素子 113 とで、異なる熱感度を得ることができる。

【0025】

温度検出素子 110 は、導電プラグ 111、112 を介して所定の配線に接続され、温度検出素子 113 は導電プラグ 114、115 を介して所定の配線に接続される。具体的に述べると、温度検出素子 110 は導電プラグ 112 を介して下層のパッド 120 に接続され、導電プラグ 122 を介してさらに下層の信号配線 124 に接続される。温度検出素子 113 は導電プラグ 114 を介して下層のパッド 119 に接続され、導電プラグ 121 を介してさらに下層の信号配線 123 に接続される。

【0026】

発熱素子 103 の下方において、放熱用配線 127 が配され、放熱用配線 127 は、プラグ 125 を介してさらに下層の放熱用配線 128 に接続され、放熱用配線 128 は、プラグ 126 を介して基板 100 に接続される。このような構成によって、発熱素子 103
40
50

が発生した熱がプラグを介して基板 100 に放出される。

【0027】

導電プラグ 104、105、112、114、121、122、125、126 は例えばタングステンや銅を主成分とする金属材料で形成されている。信号配線 108、109、123、124 と放熱用配線 127、128 は例えばアルミニウムや銅を主成分とする金属材料で形成されている。

【0028】

ノズル部材 118 は、吐出口 116 や発泡室 117 を形成する。発泡室 117 はインクの吐出に寄与する領域であり、平面視で発熱素子 103 より面積が大きい領域である。また、インク供給口 118 とインク排出口 119 が発泡室 117 に対して形成される。

10

【0029】

＜素子基板の回路＞

図 5 は、素子基板 1 に実装される回路の構成例を示す。素子基板 1 は、ノズル列回路 201 と判定回路 219 とを含む。図 5 の例では、説明を簡単にするためにノズル列回路 201 が 4 つの発熱素子 103 を備える構成（ノズルが 4 つの例）を例示する。このため、図 5 の回路は 4 つの発熱素子 103 毎に設けられた制御回路 202a～202d（総称するときは制御回路 202 という）を備える。

【0030】

各制御回路 202 は、4 つの発熱素子 103 を個別に駆動する駆動回路 214a～214d と、4 組の温度検出素子 110 及び 113 の温度検出動作を制御する出力回路 213a～213d と、を含む。駆動回路 214a～214d を総称するときは駆動回路 214 という。出力回路 213a～213d を総称するときは駆動回路 213 という。各出力回路 213 は、検出動作を行う温度検出素子 110 及び 113 の選択（温度検出素子の通電）と、検出結果である温度情報（温度検出素子で発生した電圧）の出力とを行う。ノズル列回路 201 は、また、定電流回路 204、バッファ回路（ボルテージフォロワ）217 及び 218 を含む。

20

【0031】

素子基板 1 は、外部（内部電源 16 や制御回路 17）からの信号が入力される入力部や、外部へ信号を出力する出力部（総称して入出力部と呼ぶ）を備えている。入出力部はパッドあるいは端子で構成される。入出力部の一部として、VHTA は定電流回路 204 に供給される電圧（温度検出素子 110 及び 113 の駆動電力）が入力される。VSS は素子基板 1 の基準電位（グランド）である。VH は発熱抵抗素子 103 の駆動に用いられる電圧、GNDH は素子基板 1 の基準電位（グランド）である。

30

【0032】

発熱素子 103 を駆動する駆動回路 214 は、スイッチ素子（MOS トランジスタ）216、アンドゲート回路 215 を備える。アンドゲート 215 は 2 つの入力端子を有し、一方の端子に HE 信号が、他方の端子にマスク信号 Seg_sel1～Seg_sel4 が入力される。アンドゲート 215 の出力は、スイッチ素子（MOS トランジスタ）216 のゲート端子に接続される。発熱素子 103 の一方の端子は VH に接続される配線 108 に接続され、他方の端子はスイッチ素子 216 を介して GNDH 配線に接続される。

40

【0033】

HE 信号は、スイッチ素子 216 のオンまたはオフ状態を決める信号である。マスク信号 Seg_sel1～4 は、HE 信号をマスクする信号である。制御回路 202a の発熱素子 103 を駆動する場合、マスク信号 Seg_sel1 を選択し、H レベルにする。これにより HE 信号のマスクが解除され、アンドゲート 215 からスイッチ素子 216 のゲート端子に信号 H1 が出力される。H1 信号として H レベルの信号がスイッチ素子 216 のゲート端子に入力されることで発熱素子 103 は、一方の端子に VH（例えば 24V）、他方の端子に GNDH 電圧が印加され、この電力の供給により、液体（インク）を吐出させる熱エネルギーを発生する。

【0034】

50

同様に、制御回路 202b の発熱素子 103 を駆動する場合、マスク信号 Seg_sel2 を選択し、H レベルにする。H2 信号として H レベルの信号がスイッチ素子 216 のゲート端子に入力されることで発熱素子 103 は液体を吐出させる熱エネルギーを発生する。制御回路 202c の発熱素子 103 を駆動する場合、マスク信号 Seg_sel3 を選択し、H レベルにする。H3 信号として H レベルの信号がスイッチ素子 216 のゲート端子に入力されることで発熱素子 103 は液体を吐出させる熱エネルギーを発生する。制御回路 202d の発熱素子 103 を駆動する場合、マスク信号 Seg_sel4 を選択し、H レベルにする。H4 信号として H レベルの信号がスイッチ素子 216 のゲート端子に入力されることで発熱素子 103 は液体を吐出させる熱エネルギーを発生する。

【0035】

信号 $Seg_sel1 \sim 4$ は同時刻に複数選択することも可能ではあるが、温度検出素子 110 及び 113 を用いたノズルの状態検査をするときは、いずれか一つを選択する。これにより、他のノズルの回路からのノイズの影響を減らすことができる。

【0036】

出力回路 213 は、スイッチ素子 (MOS トランジスタ) スwitch素子 209 ~ 212 を含む。スイッチ素子 209 とスイッチ 210 は直列に接続される。スイッチ素子 210 の端子はバッファ回路 217 の + 側に接続され、温度情報がバッファ回路 217 に入力される。温度検出素子 110 の一方の端子は、スイッチ素子 209 とスイッチ素子 210 とを接続する配線に接続され、他方の端子は VSS に接続される配線 124 に接続される。スイッチ素子 211 とスイッチ 212 は直列に接続される。スイッチ 212 の端子はバッファ回路 218 の + 側に接続され、温度情報がバッファ回路 218 に入力される。温度検出素子 113 の一方の端子は、スイッチ素子 211 とスイッチ素子 212 とを接続する配線に接続され、他方の端子は VSS に接続される配線 124 に接続される。

【0037】

定電流回路 204 は、2 系統の電流供給回路 207 および 208、電流型 DAC コンバータ (DAC) 205、及び、ミラーリング回路 206 を含む。ミラーリング回路 206 の一方の端子は、VHTA に接続され、他方の端子は DAC 205 に直列に接続される。DAC 205 の他方の端子は、VSS に接続される。電流供給回路 207 の一方の端子は、VHTA 配線に接続され、他方の端子はスイッチ素子 209 に接続される。電流供給回路 208 の一方の端子は、VHTA に接続され、他方の端子はスイッチ素子 211 に接続される。ミラーリング回路 206 と電流供給回路 207 および 208 とは、それぞれのゲートが接続されている。

【0038】

電流供給回路 207 および 208 はカレントミラー回路を構成する。定電流回路 204 は、電流型 DAC 205 を基準電流源としてミラーリング回路 206 により n 倍の増幅率 (n = 実数) で電流供給回路 207 および 208 に電流 I_{ref} をミラーリングする。定電流回路 204 への電力供給元として、外部から定電流回路 204 の一方の端子に VHTA 電圧 (例えば 5V)、他方の端子に VSS 電圧が印加される。スイッチ素子 209 は温度検出素子 110 に対する電流供給回路 207 の電流の給電を制御する。また、スイッチ素子 210 は、温度検出素子 110 に発生する電圧の、バッファ回路 217 に対する出力を制御する。同様に、スイッチ素子 211 は温度検出素子 113 に対する電流供給回路 208 の電流の給電を制御する。また、スイッチ素子 212 は温度検出素子 113 に発生する電圧の、バッファ回路 218 に対する出力を制御する。

【0039】

選択信号 $S1 \sim S4$ は、スイッチ素子 209 ~ 212 の各ゲート端子に入力される。選択信号 $S1 \sim S4$ は、温度検出動作を行う対象となる温度検出素子 110 及び 113 の組を選択する信号である。

【0040】

信号 $S1$ は、出力回路 213a の温度検出素子 110 及び 113 の組を選択する信号である。信号 $S1$ を H レベルにすることで出力回路 213a のスイッチ素子 209 ~ 212

10

20

30

40

50

が同時にオンとなり、出力回路 2 1 3 a の温度検出素子 1 1 0 及び温度検出素子 1 1 3 が選択される。温度検出素子 1 1 0 及び温度検出素子 1 1 3 には電流供給回路 2 0 7 及び 2 0 8 からの電流が印加され、スイッチ素子 2 1 0 及び 2 1 2 から温度情報 V 1、V 2 がバッファ回路 2 1 7、2 1 8 に出力される。

【0041】

同様に信号 S 2 は、出力回路 2 1 3 b の温度検出素子 1 1 0 及び 1 1 3 の組を選択する信号である。信号 S 2 を H レベルにすることで出力回路 2 1 3 b のスイッチ素子 2 0 9 ~ 2 1 2 が同時にオンとなる。出力回路 2 1 3 b の温度検出素子 1 1 0 及び温度検出素子 1 1 3 には電流供給回路 2 0 7 及び 2 0 8 からの電流が印加され、スイッチ素子 2 1 0 及び 2 1 2 から温度情報 V 1、V 2 がバッファ回路 2 1 7、2 1 8 に出力される。信号 S 3 は、出力回路 2 1 3 c の温度検出素子 1 1 0 及び 1 1 3 の組を選択する信号である。信号 S 3 を H レベルにすることで出力回路 2 1 3 c のスイッチ素子 2 0 9 ~ 2 1 2 が同時にオンとなる。出力回路 2 1 3 c の温度検出素子 1 1 0 及び温度検出素子 1 1 3 には電流供給回路 2 0 7 及び 2 0 8 からの電流が印加され、スイッチ素子 2 1 0 及び 2 1 2 から温度情報 V 1、V 2 がバッファ回路 2 1 7、2 1 8 に出力される。信号 S 4 は、出力回路 2 1 3 d の温度検出素子 1 1 0 及び 1 1 3 の組を選択する信号である。信号 S 4 を H レベルにすることで出力回路 2 1 3 d のスイッチ素子 2 0 9 ~ 2 1 2 が同時にオンとなる。出力回路 2 1 3 d の温度検出素子 1 1 0 及び温度検出素子 1 1 3 には電流供給回路 2 0 7 及び 2 0 8 からの電流が印加され、スイッチ素子 2 1 0 及び 2 1 2 から温度情報 V 1、V 2 がバッファ回路 2 1 7、2 1 8 に出力される。

【0042】

なお、ノズルの状態検査をするときは、信号 S 1 ~ 信号 S 4 を順番に H レベルにし、同時に複数の信号が H レベルにならないようにする。

【0043】

温度検出素子 1 1 0 及び 1 1 3 において、常温温度を T 0、そのときの抵抗を R s 0、温度検出素子 1 1 0 の温度抵抗係数を T C R としたとき、温度検出素子 1 1 0 の温度 T 1 における抵抗 R s 1 は、以下の式 (1) で表される。

【0044】

$$R_{s1} = R_{s0} \cdot \{1 + TCR \cdot (T1 - T0)\} \quad (1)$$

そして、温度検出素子 1 1 0 の定電流給電側端子に発生する電圧 (温度情報) V 1 は、以下の式 (2) で表される。

【0045】

$$V1 = I_{ref} \cdot R_{s1} = I_{ref} \cdot R_{s0} \cdot \{1 + TCR \cdot (T1 - T0)\} \quad (2)$$

上式 (2) で表される温度情報 V 1 がバッファ回路 2 1 7 に出力される。

【0046】

温度検出素子 1 1 3 の温度 T 2 における抵抗 R s 2 は以下の式 (3) で表される。

【0047】

$$R_{s2} = R_{s0} \cdot \{1 + TCR \cdot (T2 - T0)\} \quad (3)$$

そして、温度検出素子 1 1 3 の定電流給電側端子に発生する電圧 (温度情報) V 2 は、以下の式 (4) で表される。

【0048】

$$V2 = I_{ref} \cdot R_{s2} = I_{ref} \cdot R_{s0} \cdot \{1 + TCR \cdot (T2 - T0)\} \quad (4)$$

上式 (4) で表される温度情報 V 2 が配線 V 2 を通じてバッファ回路 2 1 8 に出力される。

【0049】

なお、本実施形態では温度検出素子 1 1 0 及び温度検出素子 1 1 3 の常温抵抗値が同じ R s 0 となるように構成したが、常温抵抗値が異なっても構わない。その場合は常温 T 0 における温度情報 V 1、V 2 が等しくなるように、温度検出素子 1 1 0 及び温度検出素子 1 1 3 に給電する定電流値を電流供給回路 2 0 7、2 0 8 で調整すればよい。

【0050】

次に、本実施形態では、温度情報 V_1 、 V_2 をバッファ回路 217、218 を介して判定回路 219 に入力している。バッファ回路 217 及び 218 を介さずに判定回路 219 内の差動アンプ 220 に温度情報を入力すると、スイッチ素子の抵抗が差動アンプ 220 の入力インピーダンスに影響する場合がある。この結果、温度情報 V_1 、 V_2 が、電圧降下して差動アンプ 220 に入力されてしまう。そのため、本実施形態では温度情報 V_1 、 V_2 をバッファ回路 217、218 を介して、温度情報 V_{s1} 、 V_{s2} として差動アンプ 220 に入力している。

【0051】

判定回路 219 は、差動アンプ 220、ローパスフィルタ 221、電圧出力型の DAC コンバータ (DAC) 222、及び、コンパレータ 223 を含む。差動アンプ 220 は 2 つの入力端子があり、一方の端子にはバッファ回路 217 の出力端子が接続され、他方の端子にはバッファ回路 218 の出力端子が接続される。

10

【0052】

差動アンプ 220 の出力端子はローパスフィルタ 221 の入力端子に接続される。電圧出力型の DAC 222 の入力端子には、外部からの閾値信号 D_{th} が入力される。コンパレータ 223 は 2 つの入力端子を有し、一方の端子はローパスフィルタ 221 の出力端子に接続され、他方の端子は電圧出力型の DAC 222 の出力端子に接続される。コンパレータ 223 の出力は、RSLT を介して外部 (例えば制御回路 17) に出力される。

【0053】

図 6 (A) は差動アンプ 220 の詳細な回路構成を表した回路図である。差動アンプ 220 は、オペアンプ 301、定電圧源 302、抵抗 303 ~ 306 を含む。オペアンプ 301 は 2 つの入力端子を有し、一方の入力端子には抵抗 303 及び抵抗 305 の各一方の端子が接続され、他方の入力端子には抵抗 304 及び抵抗 306 の各一方の端子が接続される。抵抗 305 の他方の端子は、オペアンプ 301 の出力端子に接続される。抵抗 306 の他方の端子は定電圧源 302 を介して V_{SS} に接続される。

20

【0054】

差動アンプ 220 は温度情報 V_{s2} から温度情報 V_{s1} を差し引いた信号を、増幅率 G_{dif} で増幅する。そして、定電圧源 302 の電圧 V_{ofs} だけオフセットした、以下の式 (5) で表される信号 V_{dif} を出力する。

【0055】

$$\begin{aligned} V_{dif} &= G_{dif} \cdot (V_{s2} - V_{s1}) + V_{ofs} \\ &= V_{ofs} - G_{dif} \cdot I_{ref} \cdot R_{s0} \cdot TCR \cdot (T_2 - T_1) \end{aligned} \quad (5)$$

30

ここで、抵抗 303 及び 304 の各抵抗値を R_{D1} 、抵抗 305 及び 306 の各抵抗値を R_{D2} とすると、増幅率 G_{dif} は

$$G_{dif} = R_{D2} / R_{D1} \quad (6)$$

で表される。

【0056】

図 5 を参照する。 V_{s1} と V_{s2} は、個別にみるとノイズの影響がある。 V_{s2} から V_{s1} を差し引くことで上記のノイズを低減することができる。これが一つの発熱素子 103 に対して二つの温度検出素子 110 及び 113 を対応づけた利点でもある。また、信号 V_{dif} に残留するノイズは、ローパスフィルタ 221 によって抑制され、信号 V_F として出力される。

40

【0057】

電圧出力型の DAC 222 は、入力される閾値信号 D_{th} を閾値電圧 V_{dth} に変換して出力する。例えば V_{dth} は 8 mV 刻みで 0.5 V ~ 2.54 V まで 256 ランクで設定可能となっている。コンパレータ 223 において、信号 V_F を、閾値信号 D_{th} に基づいた閾値電圧 V_{dth} と比較することにより、ノズルの状態を判定する。 $V_F > V_{dth}$ であればハイレベル (不吐出状態)、 $V_F \leq V_{dth}$ であればローレベル (正常吐出状態) となる信号 CMP がコンパレータ 223 から出力される。信号 CMP は RSLT から外部に出力される。

50

【0058】

ノズルの状態検査は、1つの発熱素子103と、対応する一組の温度検出素子110及び113を順次選択して行う。言い換えると、制御回路202a～202dのいずれか一つを順次選択して行う。例えば、制御回路202aを選択する場合、マスク信号Seg_sel1と、選択信号S1がHレベルとされ、制御回路202aの発熱素子103と温度検出素子110及び113が選択される。そして、発熱素子103に対応するノズルの状態が判定される。

【0059】

図7は、HE信号、信号seg_sel1、H1信号、s1信号の時間変化の例を示す図であり、横軸が時間で縦軸がロジックレベル（HまたはLを表す図である）。HE信号は時刻t1でLレベルからHレベルに変化し、時刻t2でHレベルからLレベルに変化し、時刻t4でLレベルからHレベルに変化し、時刻t5でHレベルからLレベルに変化する。信号seg_sel1は、時刻t4でLレベルからHレベルに変化する。H1信号は、HE信号と信号seg_sel1の両方がHレベルになる時間のみHレベルに変化するため、時刻t4～時刻t5でHレベルとなる。S1信号は、時刻t4～時刻t5でHレベルとなる。Hレベル中、状態検査時間となる。状態検査は、時刻t4～時刻t6間で行われている。

【0060】

図7は、HE信号、信号seg_sel1、H1信号、s1信号の関係を示した。しかし、HE信号、信号seg_sel2、H2信号、s2信号や、HE信号、信号seg_sel3、H3信号、s3信号、或いは、HE信号、信号seg_sel4、H4信号、s4信号も同様な関係である。

【0061】

図6（B）は発熱素子103とその駆動回路214を簡易的に示した図である。図6（C）は温度検出素子110及び113とその出力回路213を簡易的に示した図である。温度検出素子110、113の一方の端子は、接点PAの共通電位に接続される。温度検出素子110の他方の端子は、直列に接続されたスイッチ素子209及び210の接続配線に接点PJで接続される。そして、温度検出素子110の他方の端子はスイッチ素子209を介して接点PBに接続され、また、スイッチ素子210を介して接点PCに接続される。温度検出素子113の他方の端子は、直列に接続されたスイッチ素子211及び212の接続配線に接点PKで接続される。そして、温度検出素子113の他方の端子はスイッチ素子211を介して接点PDに接続され、また、スイッチ素子212を介して接点PEに接続される。

【0062】

スイッチ素子209～212の各ゲート端子は接点PFに接続され、スイッチ素子209～212のドレイン端子－ソース端子間を接続状態または非接続状態にする制御信号（S1-S4）が接点PFに入力される。

【0063】

発熱素子103の一方の端子は接点PGに接続され、他方の端子はスイッチ素子216を介して接点PHに接続される。スイッチ素子216のゲート端子は接点PIに接続され、スイッチ素子216のドレイン端子－ソース端子間を接続状態または非接続状態にする制御信号（Seg_sel1-Seg_sel4）が接点PIに入力される。

【0064】

接点PBには電流供給回路207が接続され、接点PDには電流供給回路208が接続される（図5）。スイッチ素子210は、バッファ回路217を介して差動アンプ220の一方の接点PCに接続され、スイッチ素子212は、バッファ回路218を介して差動アンプ220の他方の接点PEに接続される。

【0065】

本実施形態では、温度検出素子110及び113の各一方の端子が、所定の電位に維持される共通の配線124に接続されている。温度検出素子110及び113の各一方の端

子の電位が安定し、外部ノイズに対して個別に電位が変動することを抑制することができる。したがって、温度検出素子 110 及び 113 に対するノイズの影響を低減することができる。また、各温度検出素子 110 及び 113 の電圧取出配線が電流供給側端子のみの 1 本となるなど、回路面積削減が期待できる。更に、本実施形態では、配線 124 は VSS に接続され、VSS は素子基板 1 の基準電位（グランド）である。温度検出素子 110 及び 113 の各一方の端子の電位をより確実に安定させることができる。

【0066】

なお、本実施形態では、判定回路 219 を素子基板 1 に設ける構成としたが、素子基板 1 外で記録ヘッド 12 に備えられた制御チップ内に設けても構わない。また判定回路 219 は記録ヘッド 12 外で記録装置 10 に備えられた制御チップ（例えば制御回路 17）に設けても構わない。

10

【0067】

<第二実施形態>

図 8（A）及び図 8（B）を参照して温度検出素子 110 及び 113 の他の配置例について説明する。

【0068】

図 8（A）の例は、素子基板 1 の平面視で、温度検出素子 113 の一部が発熱素子 103 と重なっている例である。このように温度検出素子 113 の少なくとも一部が発熱素子 103 と重なっていてもよい。この構成例によれば、ノズル同士の間を詰めることができ、素子基板 1 内により高密度及び多数のノズルを配置することが可能になる。

20

【0069】

図 8（B）の例は、温度検出素子 113 を、発熱素子 103 の短辺側に配置した例を示している。この構成例も、ノズル同士の間を詰めることができ、素子基板 1 内により高密度及び多数のノズルを配置することが可能になる。なお、図 8（B）の例においても図 8（A）の例のように、発熱素子 103 に温度検出素子 113 が重なるように配置してもよい。更に素子基板 1 内により高密度及び多数のノズルを配置することが可能になる。

【0070】

<第三実施形態>

隣接する 2 つの発熱素子 103 で、一組の温度検出素子 110 及び 113 の一方を共用してもよい。図 9 はその一例を示す素子基板 1 の平面図である。図示の例では、隣接する 2 つの発熱素子 103 に個別に温度検出素子 110 が設けられている。一方、隣接する 2 つの発熱素子 103 の間にこれらで共用する一つの温度検出素子 113 が配置されている。温度検出素子 113 は、2 つの発熱素子 103 に対して熱感度が同等となるように形成されており、本実施形態では各発熱素子 103 の中心部位 CT から等距離の位置に温度検出素子 113 が配置されている。

30

【0071】

図 10 は本実施形態における素子基板 1 の回路図である。一例として、図 5 の例と同様にノズル列回路 201 が 4 つの発熱素子 103 を備える構成（ノズルが 4 つの例）を例示し、図 5 の例と異なる構成について説明する。

【0072】

本実施形態の出力回路 213 b 及び 213 d は、温度検出素子 113 に対応するスイッチ素子 211 及び 212 等を有していない。すなわち、駆動回路 214 a 及び 214 b の各発熱素子 103 について、出力回路 213 a の温度検出素子 113 を共用する。また、駆動回路 214 c 及び 214 d の各発熱素子 103 について、出力回路 213 c の温度検出素子 113 を共用する。

40

【0073】

このため、選択信号 S1 及び S2 が入力されるオアゲート 601 A が設けられ、また、選択信号 S3 及び S4 が入力されるオアゲート 601 B が設けられている。オアゲート 601 A の出力は、スイッチ素子 211 及び 212 の各ゲート端子に入力される。選択信号 S1 が H レベルになると、出力回路 213 a の温度検出素子 110 及び 113 に通電され

50

、各温度情報がスイッチ素子 2 1 0 及び 2 1 2 から出力される。選択信号 S 2 が H レベルになると、出力回路 2 1 3 b の温度検出素子 1 1 0 と、出力回路 2 1 3 a の温度検出素子 1 1 3 に通電され、出力回路 2 1 3 b のスイッチ素子 2 1 0 と、出力回路 2 1 3 a のスイッチ素子 2 1 2 から温度情報がそれぞれ出力される。

【0074】

同様に、選択信号 S 3 が H レベルになると、出力回路 2 1 3 c の温度検出素子 1 1 0 及び 1 1 3 に通電され、各温度情報がスイッチ素子 2 1 0 及び 2 1 2 から出力される。選択信号 S 4 が H レベルになると、出力回路 2 1 3 d の温度検出素子 1 1 0 と、出力回路 2 1 3 c の温度検出素子 1 1 3 に通電され、出力回路 2 1 3 d のスイッチ素子 2 1 0 と、出力回路 2 1 3 c のスイッチ素子 2 1 2 から温度情報がそれぞれ出力される。

10

【0075】

このように、隣接する 2 つの発熱素子 1 0 3 で温度検出素子 1 1 3 を共用することで、温度検出素子の個数が削減できる。また、ノズル同士の間を詰めることができ、素子基板 1 内により高密度及び多数のノズルを配置することが可能になる。更に、温度検出素子 1 1 3 に関連する回路素子も削減でき、回路面積を削減できる。

【0076】

<他の実施形態>

本発明は、上記実施形態に限定されない。例えば、図 5 や図 10 の例では素子基板 1 におけるノズル数を 4 つの構成を便宜的に例示したが、ノズル数は例えば 5 1 2 個であってもよい。ノズル列回路 2 0 1 も 1 列でなく複数列あっても構わない。温度検出素子 1 1 0 の形状として、Z 字のような形を例示したが、これに限られない。温度検出素子 1 1 0 は発熱素子 1 0 3 の中央付近を、発熱素子 1 0 3 を幅方向に跨ぐ任意の形状であってもよい。

20

【0077】

<実施形態のまとめ>

上記実施形態は、少なくとも以下の素子基板及び記録装置を開示する。

【0078】

項目 1 .

電力の供給により、液体を吐出させる熱エネルギーを発生する第一の発熱素子と、
前記第一の発熱素子の温度を検出する第一の温度検出素子と、
前記第一の発熱素子の温度を検出する第二の温度検出素子と、
前記第一の温度検出素子に通電して前記第一の温度検出素子の一方の端子の電圧を温度情報として出力する第一の出力回路と、
前記第二の温度検出素子に通電して前記第二の温度検出素子の一方の端子の電圧を温度情報として出力する第二の出力回路と、を備えた素子基板であって、
前記第一の温度検出素子の他方の端子及び前記第二の温度検出素子の他方の端子は、所定の電位に維持される共通の配線に接続されている、
ことを特徴とする素子基板。

30

【0079】

項目 2 .

項目 1 に記載の素子基板であって、
前記所定の電位とは、前記素子基板の基準電位である、
ことを特徴とする素子基板。

40

【0080】

項目 3 .

項目 1 又は項目 2 に記載の素子基板であって、
前記第一の出力回路を介して前記第一の温度検出素子に電流を供給する第一の電流供給回路と、
前記第二の出力回路を介して前記第二の温度検出素子に電流を供給する第二の電流供給回路と、

50

前記第一の電流供給回路及び前記第二の電流供給回路に電流を供給する電流源と、を備え、

前記第一の電流供給回路と前記第二の電流供給回路とはカレントミラー回路を構成すること、を特徴とする素子基板。

【0081】

項目4.

項目1乃至項目3のいずれか一項に記載の素子基板であって、

前記第一の温度検出素子と、前記第二の温度検出素子とは、前記第一の発熱素子の中心部位に対する最短距離が異なる、

ことを特徴とする素子基板。

【0082】

項目5.

項目1乃至項目4のいずれか一項に記載の素子基板であって、

前記第一の発熱素子は、帯状に形成され、

前記第一の温度検出素子と前記第二の温度検出素子の一方は、前記第一の発熱素子を幅方向に横断し、他方は前記第一の発熱素子を幅方向に横断していない、

ことを特徴とする素子基板。

【0083】

項目6.

項目1乃至項目5のいずれか一項に記載の素子基板であって、

前記第一の出力回路から出力される前記温度情報が入力される第一のバッファ回路と、

前記第二の出力回路から出力される前記温度情報が入力される第二のバッファ回路と、

前記第一のバッファ回路及び前記第二のバッファ回路から出力される各温度情報の差分を増幅して出力する差動アンプと、を備える、
ことを特徴とする素子基板。

【0084】

項目7.

項目1乃至項目6のいずれか一項に記載の素子基板であって、

電力の供給により、液体を吐出させる熱エネルギーを発生する第二の発熱素子と、

前記第二の発熱素子の温度を検出する第三の温度検出素子と、

前記第三の温度検出素子に通電して前記第三の温度検出素子の一方の端子の電圧を温度情報として出力する第三の出力回路と、を備え、

前記第二の温度検出素子は、前記第二の発熱素子の温度も検出し、

前記第三の温度検出素子の他方の端子は、前記共通の配線に接続されている、

ことを特徴とする素子基板。

【0085】

項目8.

項目1乃至項目7のいずれか一項に記載の素子基板であって、

前記第一の発熱素子は、膜状の抵抗体であり、

前記第一の温度検出素子及び前記第二の温度検出素子は、それぞれ膜状の抵抗体であり、

前記第一の発熱素子と、前記第一の温度検出素子及び前記第二の温度検出素子との間に、絶縁材料が介在している、

事を特徴とする素子基板。

【0086】

項目9.

項目1乃至項目8のいずれか一項に記載の素子基板であって、

前記第一の出力回路は、

選択信号の入力によって前記第一の温度検出素子に通電する第一のスイッチ素子と、

10

20

30

40

50

前記第一のスイッチ素子と直列に接続され、前記選択信号の入力によって前記温度情報を出力する第二のスイッチ素子と、を備え、

前記第一の温度検出素子の前記一方の端子は、前記第一のスイッチ素子と前記第二のスイッチ素子との接続配線に接続されている、
ことを特徴とする素子基板。

【0087】

項目10.

記録媒体に液体を吐出する記録ヘッドを備えた記録装置であって、

前記記録ヘッドは、項目1乃至項目9のいずれか一項に記載の素子基板を備える、
ことを特徴とする記録装置。

【0088】

発明は上記実施形態に制限されるものではなく、発明の精神及び範囲から離脱することなく、様々な変更及び変形が可能である。従って、発明の範囲を公にするために請求項を添付する。

【符号の説明】

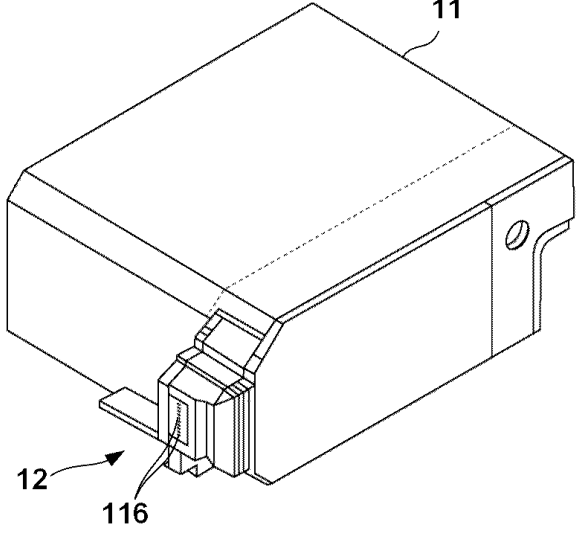
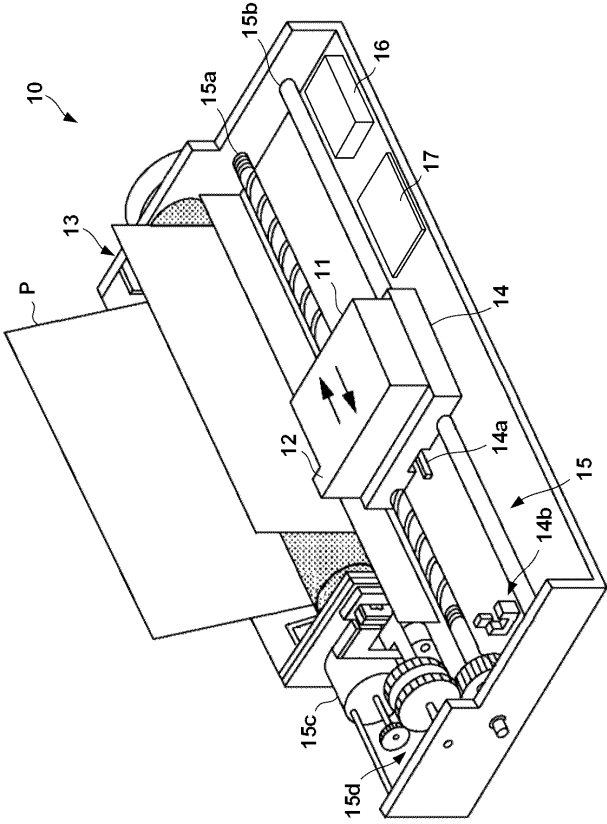
【0089】

1 素子基板、103 発熱素子、110 温度検出素子、113 温度検出素子、124 配線

【図面】

【図1】

【図2】



10

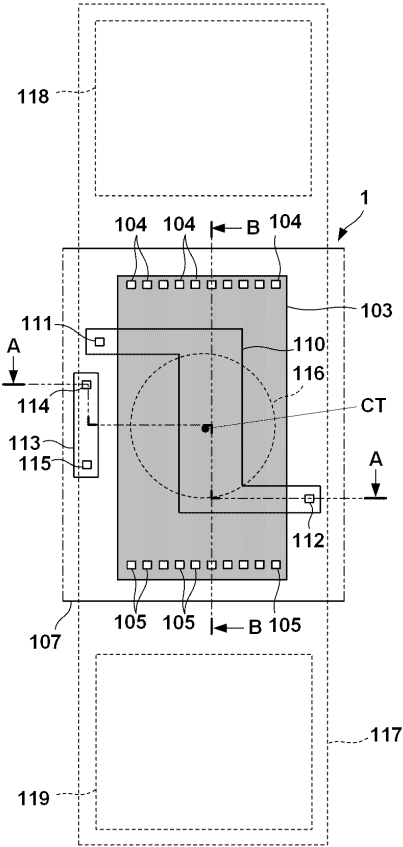
20

30

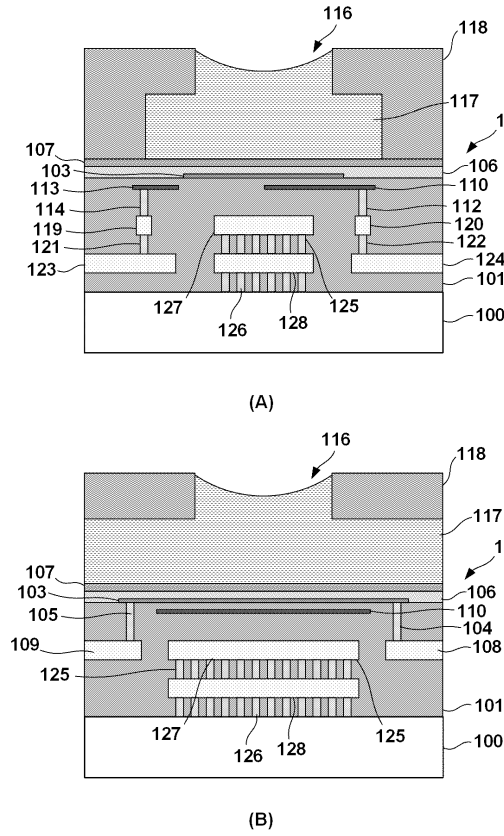
40

50

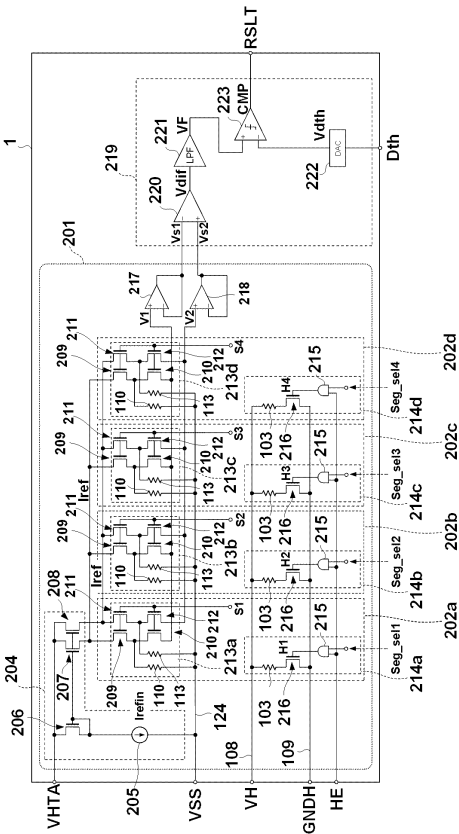
【図 3】



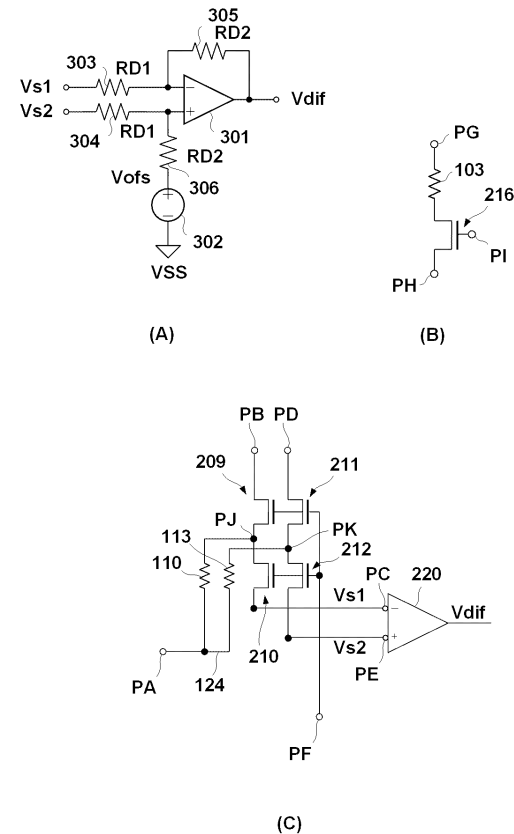
【図 4】



【図 5】



【図 6】



10

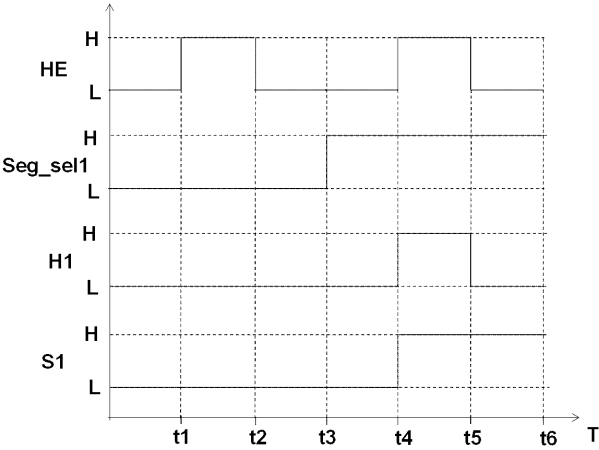
20

30

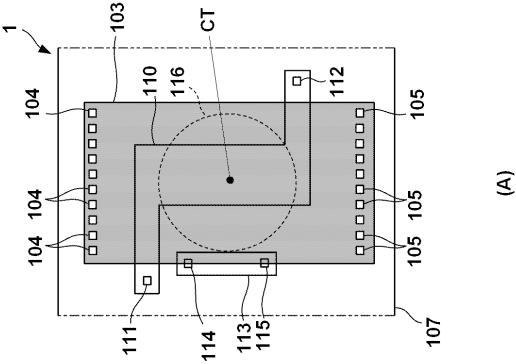
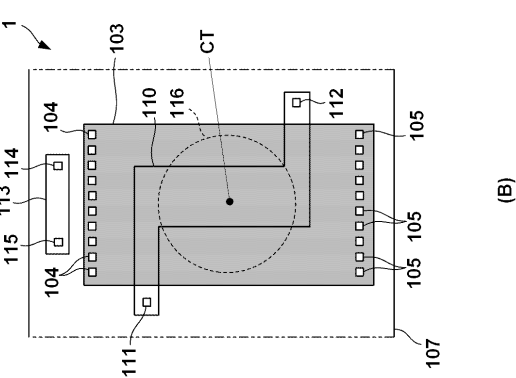
40

50

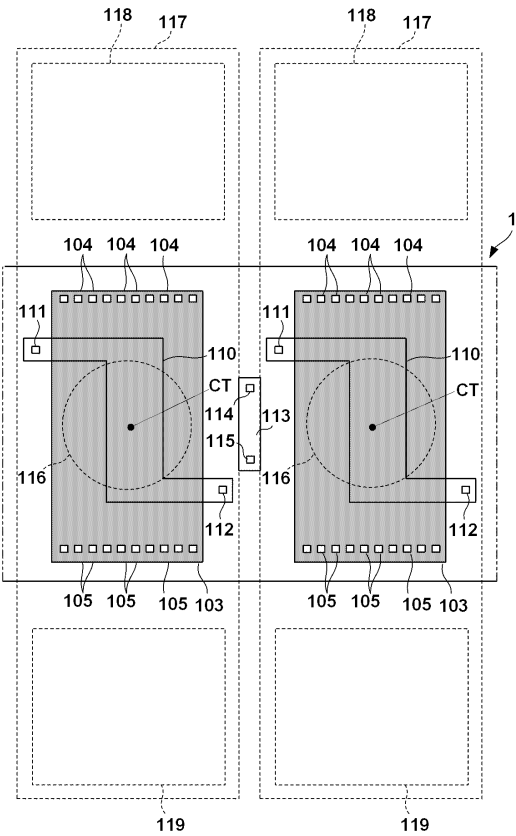
【図 7】



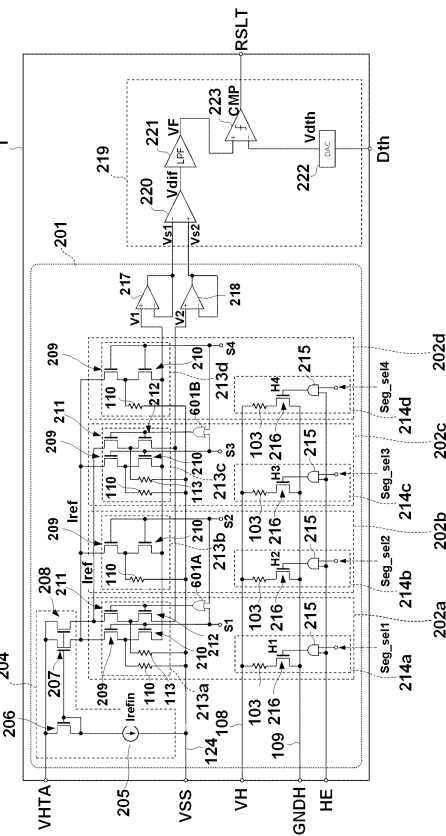
【図 8】



【図 9】



【図 10】



10

20

30

40

50