

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7635436号
(P7635436)

(45)発行日 令和7年2月25日(2025.2.25)

(24)登録日 令和7年2月14日(2025.2.14)

(51)国際特許分類		F I		
H 0 2 M	1/00 (2007.01)	H 0 2 M	1/00	C
H 0 2 M	7/48 (2007.01)	H 0 2 M	1/00	L
H 0 3 K	17/08 (2006.01)	H 0 2 M	7/48	M
H 0 3 K	17/0812(2006.01)	H 0 3 K	17/08	Z
H 0 3 K	17/567(2006.01)	H 0 3 K	17/0812	
請求項の数 10 (全12頁) 最終頁に続く				
(21)出願番号	特願2023-573854(P2023-573854)	(73)特許権者	502129933	
(86)(22)出願日	令和4年10月28日(2022.10.28)		株式会社日立産機システム	
(86)国際出願番号	PCT/JP2022/040359		東京都千代田区外神田一丁目5番1号	
(87)国際公開番号	WO2023/135901	(74)代理人	110001689	
(87)国際公開日	令和5年7月20日(2023.7.20)		青稜弁理士法人	
審査請求日	令和6年5月22日(2024.5.22)	(72)発明者	高田 直樹	
(31)優先権主張番号	特願2022-5374(P2022-5374)		東京都千代田区外神田一丁目5番1号	
(32)優先日	令和4年1月17日(2022.1.17)		株式会社日立産機システム内	
(33)優先権主張国・地域又は機関	日本国(JP)	(72)発明者	八木原 茂俊	
			東京都千代田区外神田一丁目5番1号	
			株式会社日立産機システム内	
		審査官	安食 泰秀	
最終頁に続く				

(54)【発明の名称】 電力変換装置

(57)【特許請求の範囲】

【請求項1】
複数のスイッチング素子と、
前記スイッチング素子にゲートの駆動をする駆動部と、
前記駆動部に制御信号を出力する制御部とを有する電力変換装置であって、
前記駆動部は、
前記スイッチング素子に接続されたゲート抵抗と、
前記ゲート抵抗の電位差を監視し、前記スイッチング素子にONの信号を出力した直後に
電圧のパルスが発生しない場合は前記スイッチング素子との接続の異常と判定する電圧監視部を有する電力変換装置。

【請求項2】
請求項1に記載の電力変換装置において、
前記電圧監視部は、
前記電位差を規定値と比較し、前記スイッチング素子と前記駆動部との間の断線の有無に応じて異なる信号を前記制御部に出力する電力変換装置。

【請求項3】
請求項1に記載の電力変換装置において、
前記スイッチング素子が、2つ並列に接続してあり、
それぞれの前記スイッチング素子に対して、前記ゲート抵抗と前記電圧監視部が、配置される電力変換装置。

【請求項 4】

請求項 1 に記載の電力変換装置において、
前記電圧監視部は、
前記電位差を規定値と比較し、
比較した結果の信号と、ゲートを制御する信号に基づいて、前記スイッチング素子と前記駆動部との間の断線の有無に応じて異なる信号を前記制御部に出力する電力変換装置。

【請求項 5】

請求項 4 に記載の電力変換装置において、
前記スイッチング素子が、2 つ並列に接続してあり、
それぞれの前記スイッチング素子に対して前記ゲート抵抗と、前記電圧監視部が、配置される電力変換装置。

10

【請求項 6】

請求項 1 に記載の電力変換装置において、
前記スイッチング素子として、第 1 のスイッチング素子と第 2 のスイッチング素子を有し、
第 1 のスイッチング素子と前記ゲート抵抗の間に、第 1 の抵抗が配置され、
第 2 のスイッチング素子と前記ゲート抵抗の間に、第 2 の抵抗が配置される電力変換装置。

【請求項 7】

請求項 6 に記載の電力変換装置において、
前記電圧監視部は、
前記電位差を規定値と比較し、
比較した結果の信号と、ゲートを制御する信号に基づいて、
前記スイッチング素子と前記駆動部との間の断線の有無に応じて異なる信号を前記制御部に出力する電力変換装置。

20

【請求項 8】

請求項 1 に記載の電力変換装置において、
前記スイッチング素子は、IGBTである電力変換装置。

【請求項 9】

請求項 1 に記載の電力変換装置において、
複数の前記スイッチング素子を有する逆変換器と、
前記駆動部と前記制御部を有する基板と、を有する電力変換装置。

30

【請求項 10】

請求項 9 に記載の電力変換装置において、
前記スイッチング素子は、パッケージ内に封入され、
前記スイッチング素子と、前記駆動部とは、配線を介して接続される電力変換装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電力変換装置に関する。

【背景技術】**【0002】**

電力変換装置に関する異常を検出できる技術として、特許文献 1 が知られている。特許文献 1 には、電力変換装置の回生動作時に、エネルギーを消費する制動抵抗器へ電流を流す制動回路の異常を検出する技術が開示されている。

40

【先行技術文献】**【特許文献】****【0003】**

【文献】特開 2019 - 176601 号公報

【発明の概要】**【発明が解決しようとする課題】****【0004】**

50

交流電力を受電し、整流回路にて直流電力に変換し、逆変換器によって交流に変換するのが電力変換装置である。逆変換器部はスイッチング素子である電力半導体で構成されることが多い。電力変換装置の制御を行う制御回路は、マイコンやその他ICおよび抵抗やコンデンサ等を用いた電子回路で行われる。制御回路の部品は、基板に実装されることが一般的である。

【 0 0 0 5 】

電力変換装置の出力容量が大きくなると、主力容量に応じて使用するスイッチング素子の容量も大きくする必要がある。スイッチング素子の容量が大きくなるとスイッチング素子のパッケージも大きくなる。そこで、基板とスイッチング素子との間での、半田付けなどによる直接の接続が困難になる。そこで、基板とスイッチング素子とは電線を介して接続される。

10

【 0 0 0 6 】

その電線に断線などの異常が生じる場合がある。その場合には、異常が生じたことを電力変換装置が検知する必要がある。

【 0 0 0 7 】

特許文献 1 には、このような接続の異常に対しては、何ら配慮されていない。

【 0 0 0 8 】

本発明の目的は、スイッチング素子との接続の異常を検出することができる電力変換装置を提供することにある。

【課題を解決するための手段】

20

【 0 0 0 9 】

本発明は、複数のスイッチング素子と、前記スイッチング素子にゲートの駆動をする駆動部と、前記駆動部に制御信号を出力する制御部とを有する電力変換装置であって、前記駆動部は、

前記スイッチング素子に接続されたゲート抵抗と、前記ゲート抵抗の電位差に基づいて、前記スイッチング素子との接続の異常を検出する電圧監視部を有する電力変換装置である。

【発明の効果】

【 0 0 1 0 】

本発明によれば、スイッチング素子との接続の異常を検出することができる。

【図面の簡単な説明】

30

【 0 0 1 1 】

【図 1】実施例 1 の回路図である。

【図 2】実施例 1 のタイミングチャートである。

【図 3】実施例 1 としての電力変換装置の全体概略回路図である。

【図 4】実施例 1 としての電力変換装置の全体概略構造図である。

【図 5】実施例 2 の回路図である。

【図 6】実施例 3 の回路図である。

【図 7】実施例 3 のタイミングチャートである。

【図 8】実施例 4 の回路図である。

【図 9】実施例 5 の回路図である。

40

【図 10】実施例 5 のタイミングチャートである。

【図 11】実施例 6 の回路図である。

【発明を実施するための形態】

【 0 0 1 2 】

まず、本実施例を適用する電力変換装置の構成を、図 3 と図 4 を用いて説明する。図 3 は、実施例 1 を適用する電力変換装置 1 の全体回路構成の一例である。

【 0 0 1 3 】

電力変換装置 1 では、交流電源 2 からの電力をダイオード 3 にて全波整流をし、コンデンサ 4 にて平滑化し、一旦、直流電力に変換する。変換された直流電力は、電力変換装置 1 の逆変換器により交流電力に変換する。逆変換器は、複数の IGBT (Insulated Gate Bipola

50

r Transistor) 5を備える。IGBT5が、ONもしくはOFFにスイッチングすることにより、直流電力から、任意の周波数、任意の電圧の交流電力に、変換が行なわれ、電力変換装置1は、負荷6に交流電力を出力する。

【0014】

電力変換装置1の制御を行う制御回路9、IGBT5のゲートの駆動を行うIGBTゲート駆動回路10などは、CPUやメモリなどを備えるマイコン、IC、トランジスタ等の半導体、抵抗、コンデンサ等で構成される。これらの回路は、基板8に実装されている。

【0015】

図4は、本実施例を適用する電力変換装置の全体構造の一例を示す図である。ダイオード、IGBTといった電力半導体は、パッケージに封入されたモジュールの状態で提供されることが多い。図4は、IGBT5をパッケージに封入されたモジュールで構成した例を示している。

10

【0016】

IGBT5には、ゲート信号を印加するゲート端子が配置されている。電力半導体から発生する熱を冷却する為、冷却フィン21上に、複数のダイオード3、複数のIGBT5が配置される。電線や銅バーといった配線材22にて、ダイオードやIGBT5といった各電力半導体とコンデンサ4とが配線される。複数のダイオード3もしくは複数のIGBT5は、電線や銅バーなどの主回路配線材23にて接続される。制御回路9、IGBTゲート駆動回路10が搭載された基板8の端子と、IGBT5のゲート端子間とは、電線や銅バーなどのIGBTゲート配線24にて接続される。

20

【0017】

制御回路9には、操作パネル7が接続される。操作パネル7は、電力変換装置への操作情報を外部から入力したり、電力変換装置の状態に関する情報を出力する。

【0018】

以下に、本発明の実施例を、図を用いて詳細に説明する。

【実施例1】

【0019】

図1は、実施例1におけるIGBTゲート駆動回路10、制御回路9、IGBT5を示す図である。図1では、IGBTゲート駆動回路10と制御回路9は、基板8に実装される。IGBTゲート駆動回路10は、ゲート信号増幅器31、ゲート抵抗32、電圧監視器33を備える。基板8とIGBT5との間には、IGBT5のゲートを制御する信号を送信するIGBTゲート配線24が設けられている。図1の回路は、図3で示したIGBTゲート駆動回路10とIGBT5の全部で6相あるうちの1相部分を示したものである。

30

【0020】

制御回路9からのゲート元信号であるON信号、またはOFF信号を、ゲート信号増幅器31がIGBTゲートに駆動に適した信号へ増幅する。増幅されたゲート制御信号は、ゲート抵抗32を経由してIGBTのゲート端子へ供給される。電圧監視器33はゲート抵抗32に発生する電圧の監視をし、IGBTのゲートにONの信号を出力した直後に電圧のパルスが発生するかどうかを監視する。パルスが発生する場合は正常と判定し、発生しない場合は異常と判定し、上位の制御回路9へ正常もしくは異常の信号を送る。

40

【0021】

次に、実施例1の回路の動作について説明する。図2は、図1の回路のタイミングチャートを示す。図2では、横軸は時間を示し、縦軸は図1の各部位での電圧を示す。

【0022】

図2の上の段から下段に向かって、制御回路9から出力されるIGBTのゲートをONまたはOFFするゲート元信号41、ゲート元信号41を増幅するゲート信号増幅器31の出力電圧であるゲート信号42、IGBTのゲートとエミッタ間の電圧(ゲート電圧)43、ゲート抵抗32の両端に発生する電圧44、電圧監視器33の出力電圧(断線信号)45を示す。

【0023】

時間t1で、制御回路9からのON信号によりゲート信号増幅器31のゲート信号42が立ち

50

上がる。ここでIGBTのゲートは容量性の為、ゲート抵抗32を通してIGBTゲートへ充電が行われる。その為、IGBTゲートの充電期間にゲート抵抗32に電圧が発生する。

【0024】

IGBTのターンOFF時には、逆にIGBTゲートからゲート抵抗32を経由して放電が行われる。その為、逆方向の電圧が発生する。IGBTゲートへON、またはOFF信号をおくる毎にゲート抵抗間に電位差の発生が繰り返される。

【0025】

時間 t_2 で、基板8とIGBT5との間のIGBTゲート配線24が、図1の断線箇所34にて断線したとする。その場合には、IGBTのターンON、またはOFF時に、IGBTゲートへの充電電流や放電電流が流れなくなる。その為、ゲート抵抗間には電圧が発生しなくなる。

10

【0026】

IGBTのターンオン直後のゲート抵抗間の電圧を、電圧監視器33が監視し、規定値以上の電圧パルスが発生すれば信号45を出さない（OFF信号を出力）。一方、ゲート抵抗間の電圧が規定値以上の電圧が発生しなかった場合には、電圧監視器33は、ONの断線信号45を出力する。このようにすれば、断線などの異常がない場合には、電圧監視器33は正常であるとして、信号45は出力しない。断線などの異常が生じている時には、電圧監視器33が異常信号45を出力するので、異常の検出ができる。

【0027】

制御回路9は、電圧監視器33からON信号45を受け取った場合には、基板8とIGBT5との間のIGBTゲート配線24が断線したと判断し、電力変換装置を停止させるように制御する。その場合には、制御回路9は、操作パネル7などの表示部に対して、断線が発生したことを、利用者もしくは管理者が、把握できるように外部に通知するように制御してもよい。

20

【0028】

本実施例によれば、基板8とIGBT5との間の配線における接続の異常が発生した場合に、その異常を検出でき、電力変換装置の動作を停止させることができる。

【実施例2】

【0029】

図5は、実施例2の回路を示す図である。実施例1と共通する点は、説明を省略する。本実施例は、IGBTを2並列で使用する場合の実施例である。IGBTを2並列で使用する理由は、IGBTに流れる電流の容量を稼ぎたい場合があるためである。

30

【0030】

ゲート信号増幅器31と並列のIGBTの間には、それぞれのIGBTのゲートに接続するゲート抵抗32を設ける。それぞれのゲート抵抗32に実施例1と同様の電圧監視器33を設ける。電圧監視器33からの出力をOR回路51に接続し電圧監視器33のいずれかが、異常を検出すると制御回路9に検出信号が伝送される構成である。

【0031】

本実施例は、IGBTを2並列にした場合であるが、それに限らず並列数が3以上でもよく、この場合はそれぞれのIGBTのゲート抵抗に、おのおの電圧監視器を設け、すべての出力に対しORをとる構成となる。

【0032】

40

並列に接続された2つのIGBTと基板8とを接続するIGBTゲート配線24のいずれか一方が、断線したことを示す信号を、OR回路51から制御回路9が、受け取った場合には、電力変換装置を停止させるように制御する。

【0033】

IGBTを2並列で使用する場合、どちらか一方のIGBTにおいてIGBTゲート信号配線が不良となって、一方のIGBTがON動作できない状態となっても、健全な配線のIGBTは正常のONで電流を流すことができる。つまり、IGBTを2並列で使用する場合には、片側のIGBTがONできない状況が顕在化しない。この為、電力変換装置としての出力は正常に行われることとなり異常が顕在化しない場合がある。

【0034】

50

このような状況下においても、本実施例では、IGBTゲートの配線不良を検知し、制御回路9が電力変換装置の動作を停止させ、二次的な故障を未然に防ぐことができる。

【実施例3】

【0035】

図6は、実施例3の回路を示す図である。本実施例では、実施例1における電圧監視器33を具体化した実施例である。本実施例では、図3における電圧監視器33は、電圧比較器61、エッジ検出器62、ラッチ回路63、XOR回路64とから構成されることになる。実施例1や実施例2と共通する点は、説明を省略する。

【0036】

電圧比較器61は、ゲート抵抗32における電圧44と基準電圧74とを比較する。基準電圧74よりもゲート抵抗32の電圧44が高い場合に、電圧比較器61は、ON信号71をラッチ回路63へ出力する。

10

【0037】

基準電圧74は電圧比較器61にあらかじめ設定しておく。この基準電圧74は正常時に、ゲート抵抗32の電圧44のパルス電圧より低いレベルとし、IGBTのターンオン時以外にノイズや検出誤差等で電圧比較器61が信号を出力しないレベルとする。

【0038】

電圧比較器61からの信号はラッチ回路63の入力に送信される。ラッチ回路63は、ON信号71が入ると出力信号73はONの状態を保持し、リセット信号72が入るとリセットされ、出力信号73はOFFになる。

20

【0039】

エッジ検出器62は、ゲート信号増幅器31の出力であるゲート信号42の立下りを検出し、立下り信号72を出力する。ラッチ回路63は、エッジ検出器62からの立下り信号（リセット信号）72を入力する。ラッチ回路63の出力信号73とゲート駆動回路のゲート信号42とがXOR回路64に入力される。XOR回路64が、ラッチ回路63の出力信号73とゲート駆動回路の出力であるゲート信号42のXOR（排他的論理和）をとる。

【0040】

ゲート信号42がON信号で、ラッチ回路63の出力信号73がON信号の場合には、XOR回路64の出力45は正常としてOFF信号となる。ゲート信号42がON信号で、ラッチ回路63の出力信号73がOFF信号の場合には、XOR回路64の出力45は、配線不良の異常としてON信号となる。

30

【0041】

制御回路9は、出力信号45を受け取り、異常信号の場合にはIGBTゲートの配線不良が発生していることを検知し、制御回路9が電力変換装置の動作を停止する制御をする。

【0042】

図7は、図6の回路のタイミングチャートを示す。図7では、横軸は時間を示し、縦軸は図6の各部位での電圧を示す。

【0043】

図7の上の段から下段に向かって、制御回路9から出力されるIGBTのゲートをONまたはOFFするゲート元信号41、ゲート元信号41を増幅するゲート信号増幅器31の出力電圧であるゲート信号42、IGBTのゲートとエミッタ間のゲート電圧43、ゲート抵抗32における電位差である電圧44、電圧比較器61からの信号71、ゲート信号42の立下り信号72、ラッチ回路63の出力信号73、XOR回路64の出力電圧45を示す。

40

【0044】

本実施例によれば、実施例1と同様に、基板8とIGBT5との間の配線における接続の異常が発生した場合に、その異常を検出できる。そして、電力変換装置の動作を停止させることができる。また、異常かどうかを決めるための基準電圧74は、回路の状況に応じて、任意に設定することができる。

【実施例4】

【0045】

50

図 8 は、実施例 4 の回路を示す図である。前記した実施例と共通する点は、説明を省略する。本実施例では、実施例 3 での電圧監視器 33 の具体化された回路を、IGBT のゲート抵抗ごとに、設けている。図 8 では、IGBT5 を 2 並列としているため、IGBT5 に対応して 2 つの電圧監視器 33 を接続している。実施例 3 と同様に、電圧監視器 33 は、電圧比較器 61、エッジ検出器 62、ラッチ回路 63、XOR 回路 64 とを有する。図 8 では、2 つの XOR 回路 64 の出力は、OR 回路 81 に接続される。OR 回路 81 は、2 つの XOR 回路 64 の出力の論理和を、制御回路 9 に出力する。並列接続された、いずれかの IGBT5 が配線不良の異常の場合には、制御回路 9 は、ON 信号を受け取ることで、配線異常が生じたことを検出できる。

【 0 0 4 6 】

本実施例によれば、実施例 2 と同様に、並列に接続された 2 つの IGBT と基板 8 とを接続する IGBT ゲート配線 24 のいずれか一方が、断線したことを示す信号を、OR 回路 81 から制御回路 9 が、受け取ることができる。そのため、電力変換装置を停止させるように制御でき、二次的な故障を未然に防ぐことができる。

【実施例 5】

【 0 0 4 7 】

図 9 は、実施例 5 の回路を示す図である。前記した実施例と共通する点は、説明を省略する。本実施例は、IGBT を並列に使用する場合に、一相あたりの電圧監視器 93 を、一つで実現する実施例である。本実施例では、ゲート抵抗 91 と接続し、それぞれの IGBT に接続される 2 つの抵抗 921、922 を配置した点が、前記の実施例とは異なる。共通のゲート抵抗 91 には、ゲート抵抗 91 に発生する電圧を監視する電圧監視器 93 を設ける。

【 0 0 4 8 】

本実施例の回路の動作について説明する。図 10 は、本実施例のタイミングチャートを示す。時間 t_1 で制御回路からの ON 信号によりゲート信号増幅器の出力電圧が立ち上がるタイミングでゲート抵抗 91、第 1 の抵抗 921、第 2 の抵抗 922 に電位差が生じるのは実施例 1 と同様である。

【 0 0 4 9 】

本実施例ではゲート抵抗 91 と第 1 の抵抗 921、および、ゲート抵抗 91 と第 2 の抵抗 922 とが直列に接続されている。その為、ゲート抵抗 91 に発生する電圧は抵抗分圧比となる。時間 t_2 で、IGBT ゲート配線 24 が断線箇所 34 で断線したとすると、抵抗分圧比が変わり発生する電圧が変わる。

【 0 0 5 0 】

ゲート抵抗 91 の抵抗値を R_{91} 、第 1 の抵抗 921 および第 2 の抵抗 922 の抵抗値を R_{92} とする。その場合には、IGBT ゲート配線 24 が、断線する前と後とでは、分圧比が $R_{91}/(R_{91}+R_{92}/2)$ から $R_{91}/(R_{91}+R_{92})$ へ変化する。

【 0 0 5 1 】

IGBT が ON する時のゲート電圧 V_H とする。その場合には、時間 t_2 の前ではゲート抵抗 91 に発生する電圧は $V_H \times R_{91}/(R_{91}+R_{92}/2)$ である。時間 t_2 の後では、ゲート抵抗 91 に発生する電圧 101 は、 $V_H \times R_{91}/(R_{91}+R_{92})$ になり、断線する前と比べて、ゲート抵抗 91 に発生する電圧 101 は小さくなる。

【 0 0 5 2 】

電圧監視器 93 の電圧検出判定の基準電圧 102 は、ゲート抵抗 91 の発生電圧 101 が $V_H \times R_{91}/(R_{91}+R_{92}/2)$ 時は IGBT が ON し、 $V_H \times R_{91}/(R_{91}+R_{92})$ 時は、IGBT が ON しないレベルに設定する。電圧監視器 93 は、ターンオン時に発生する電位差が基準電圧 102 を上回るか否かを検出する。

【 0 0 5 3 】

IGBT5 がターンオン時に発生する電位差が基準電圧 102 を上回る場合は、電圧監視器 93 が、正常の OFF 信号 45 を制御回路 9 へ出力する。

【 0 0 5 4 】

IGBT5 がターンオン時に発生するゲート抵抗 91 の電位差が基準電圧 102 を下回る、もしくはゲート抵抗 91 の電位差パルスが発生しない場合は、電圧監視器 93 は、異常の ON 信号

10

20

30

40

50

45を制御回路9へ出力する。

【0055】

本実施例によれば、IGBT5を並列で使用する場合に、一相あたりの電圧監視器93を、一つで構成して、IGBTゲートの配線不良と判断することができる。また、二次的な故障を未然に防ぐことができる。

【実施例6】

【0056】

図11は、実施例5の回路を示す図である。前記した実施例と共通する点は、説明を省略する。本実施例では、実施例5である図9の回路構成において、電圧監視器93の具体的な回路を、実施例3における電圧監視器33の回路を用いた場合の実施例である。

10

【0057】

図11は、図9での電圧監視器93を、電圧比較器61、エッジ検出器62、ラッチ回路63、XOR回路64から構成した。本実施例では、電圧比較器61の基準電圧を、実施例5と同様に、基準電圧102とした。また、本実施例では、電圧比較器の検出電圧は実施例3とは異なるが、他の動作は実施例3と同一である。

【0058】

本実施例によれば、IGBT5を並列で使用する場合に、実施例2や実施例4と比べて、IGBTのゲート抵抗ごとに、2つの電圧監視器を設ける必要はない。本実施例によれば、IGBTのゲート抵抗91は、1つであり、1つのゲート抵抗91に接続する一つの電圧監視器ですむ。そして、本実施例によっても、IGBTのゲートへの配線不良を判断することができる。また、二次的な故障を未然に防ぐことができる。

20

【0059】

さらに、実施例1から実施例6によれば、電力変換装置のIGBTなどの部品の損傷を未然に防ぐとともに、無駄な電力消費を抑えることができる。そのため、部品などの資源を有効に活用でき、無駄を排除できるから、環境保全を通じて、地球環境に悪影響を及ぼさない社会の実現にも寄与することができる。

【0060】

前記の実施例では、IGBTを例に説明したが、MOSFETなどの他のスイッチング素子に置き換えても構わない。

【符号の説明】

30

【0061】

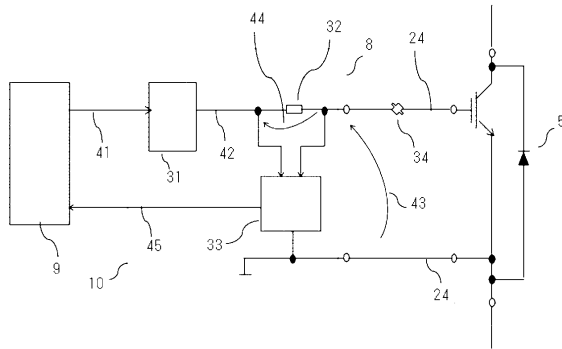
1...電力変換装置、2...交流電源、3...ダイオード、4...コンデンサ、5...IGBT、6...負荷、7...操作パネル、8...基板、9...制御回路、10...IGBTゲート駆動回路、21...冷却フィン、22...配線材、23...主回路配線材、24...IGBTゲート配線、31...ゲート信号増幅器、32...ゲート抵抗、33...電圧監視器、34...断線箇所、41...ゲート元信号、42...ゲート信号、43...ゲート電圧、44...ゲート抵抗の電圧、45...断線信号、51...OR回路、61...電圧比較器、62...エッジ検出器、63...ラッチ回路、64...XOR回路、71...電圧比較器の出力信号、72...エッジ検出器の出力信号、73...ラッチ回路の出力信号、921...第1の抵抗、922...第2の抵抗、102...電圧監視器の基準電圧

40

【図面】

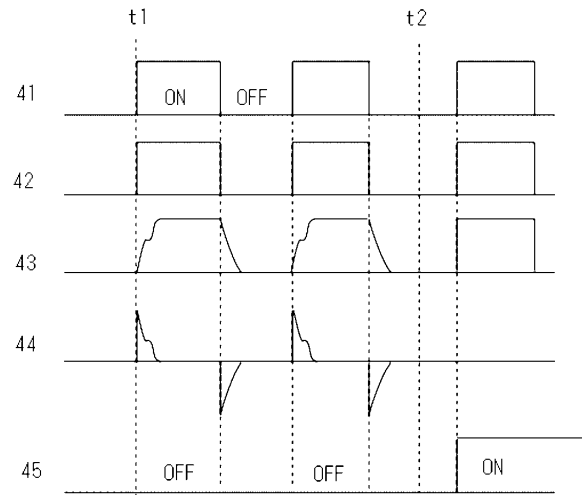
【図 1】

図 1



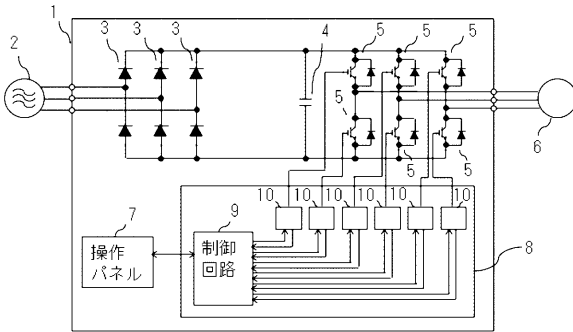
【図 2】

図 2



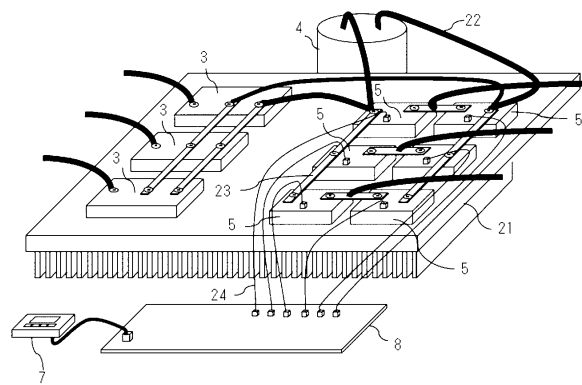
【図 3】

図 3



【図 4】

図 4



10

20

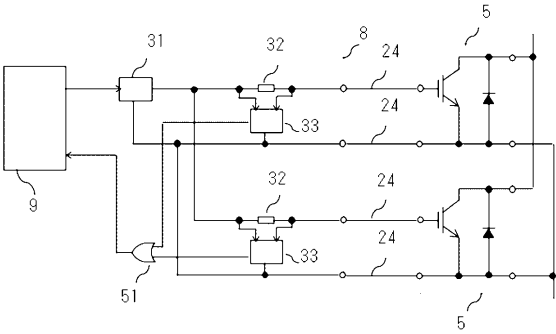
30

40

50

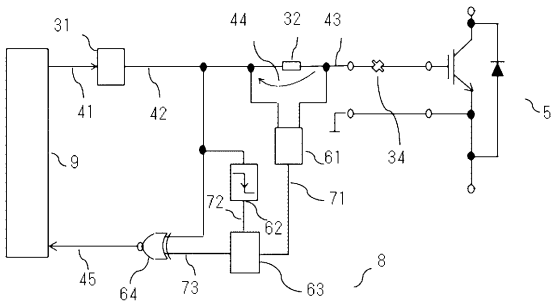
【図 5】

図 5



【図 6】

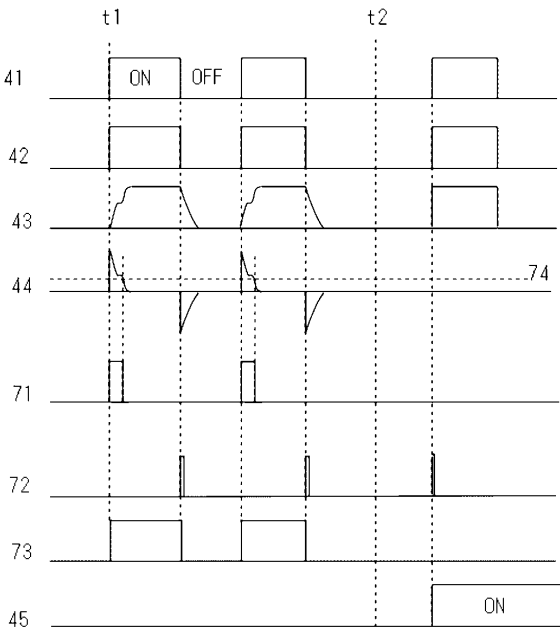
図 6



10

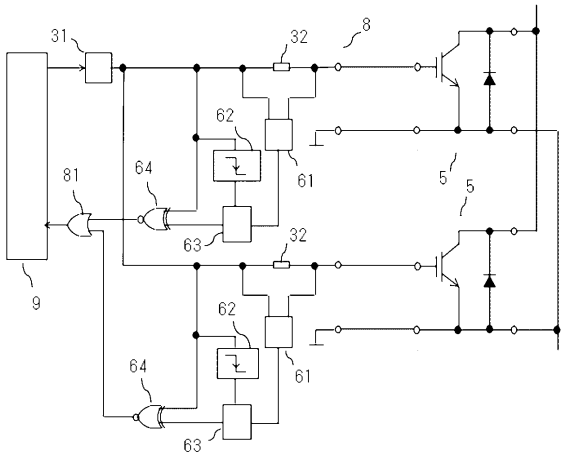
【図 7】

図 7



【図 8】

図 8



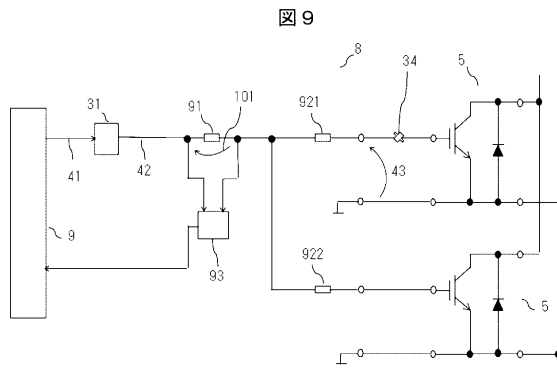
20

30

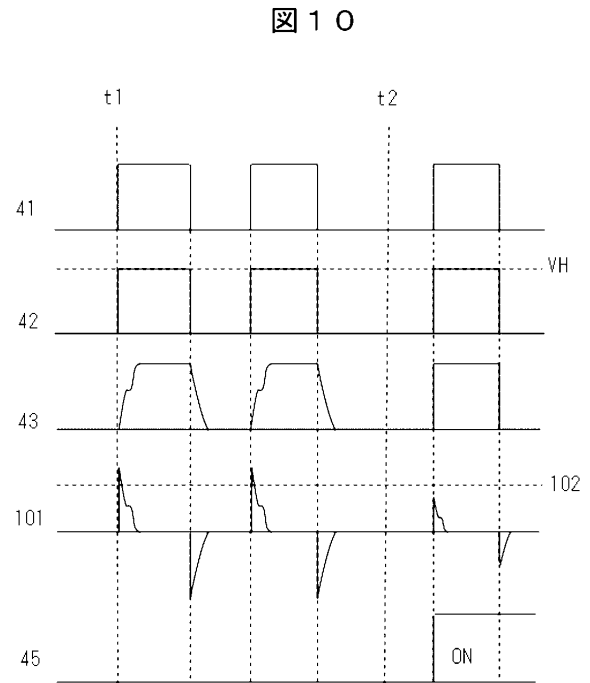
40

50

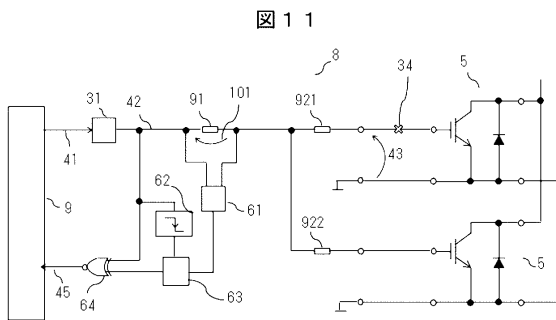
【 図 9 】



【 図 1 0 】



【 図 1 1 】



フロントページの続き

- (51)国際特許分類

H 0 3 K

17/12

(2006.01)

F I

H 0 3 K

17/567

H 0 3 K

17/12

(56)参考文献

特開 2 0 1 2 - 1 8 6 9 3 7 (J P , A)

特開 2 0 0 3 - 1 4 3 8 3 3 (J P , A)

国際公開第 2 0 2 1 / 2 4 1 1 3 7 (W O , A 1)

特開 2 0 1 3 - 2 4 7 7 3 4 (J P , A)

(58)調査した分野

(Int.Cl. , D B 名)

H 0 2 M

1 / 0 0

H 0 2 M

7 / 4 8

H 0 3 K

1 7 / 0 8

H 0 3 K

1 7 / 0 8 1 2

H 0 3 K

1 7 / 5 6 7

H 0 3 K

1 7 / 1 2