(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 695 34 936 T2** 2007.03.15

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 687 000 B1**
(21) Deutsches Aktenzeichen: **695 34 936.8**
(96) Europäisches Aktenzeichen: **95 108 350.0**
(96) Europäischer Anmeldetag: **31.05.1995**
(97) Erstveröffentlichung durch das EPA: **13.12.1995**
(97) Veröffentlichungstag
der Patenterteilung beim EPA: **19.04.2006**
(47) Veröffentlichungstag im Patentblatt: **15.03.2007**

(51) Int Cl.[8]: ***H01L 21/58*** (2006.01)
H01L 23/495 (2006.01)

(30) Unionspriorität:
250977 **31.05.1994** **US**

(84) Benannte Vertragsstaaten:
DE, FR, GB, IT, NL

(73) Patentinhaber:
Texas Instruments Inc., Dallas, Tex., US

(72) Erfinder:
Halstead, Linden T., Temple, TX 76502, US

(74) Vertreter:
Prinz und Partner GbR, 80335 München

(54) Bezeichnung: **Verfahren zum Verbinden integrierter Schaltungschips an Substraten**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

GEBIET DER ERFINDUNG

[0001] Die vorliegende Erfindung betrifft das Gebiet integrierter Schaltungsvorrichtungen. Die vorliegende Erfindung betrifft insbesondere ein Verfahren zum Bonden von IC-Chips an Substrate.

HINTERGRUND DER ERFINDUNG

[0002] Beim Bonden der Rückseite von Chips und bei der Kühlkörperbefestigung wird eine vollständige Klebeschicht eingesetzt. Chips können mit Substraten verbunden werden, die so verschiedene mechanische und thermische Eigenschaften aufweisen, wie keramische Chipträger, organische PWB, Kupferkühlkörper und Kovar-Leiterrahmen. Abgesehen von Leistungstransistoren, dient die Bondverbindung an der Rückseite keiner elektrischen Funktion oder ist höchstens ein Massekontakt. Leistungsvorrichtungen können einen hohen Strom übertragen, es ist jedoch nur ein kleiner Prozentsatz der Fläche für die Leitfähigkeit erforderlich. Fig. 1 zeigt eine Halbleitervorrichtung (Chip), der in herkömmlicher Weise vor dem Kapseln an die Rückseite eines Leiterrahmens gebondet und an diesen drahtgebondet ist. Fig. 2 zeigt die Vorrichtung aus Fig. 1 nach Abschluss des Kapselns. Fig. 3 zeigt eine direkt an die Rückseite einer gedruckten Leiterplatte (PWB) gebondete und an diese drahtgebondete nicht gekapselte Halbleitervorrichtung. Fig. 4 zeigt eine automatisch bandgebondete (TAB) gekapselte Halbleitervorrichtung, die direkt an die Rückseite einer gedruckten Leiterplatte (PWB) gebondet ist.

[0003] Chipbondklebstoffe fallen in zwei Kategorien, nämlich weiche und harte. Weiche Klebstoffe umfassen Lötmittel auf Bleibasis und organische Stoffe, insbesondere Epoxide und Polyimide, welche mit thermisch leitenden Teilchen gefüllt sind. Eine thermische Fehlanpassung zwischen dem Chip und dem Kühlkörper oder der Platine wird in erster Linie durch das Bondmaterial selbst absorbiert, wodurch es für Ermüdungsbrüche oder ein Lösen der Verbindung anfällig wird, es werden dadurch jedoch wenig schädigende Beanspruchungen auf den Chip übertragen. Harfe Klebstoffe umfassen goldbasierte eutektische Verbindungen (AuSi, AuSn, AuGe) und in jüngster Zeit gefülltes Glas. Verbindungen dieser Materialien sind sehr widerstandsfähig gegen Ermüdung, übertragen jedoch hohe Fehlanpassungsbeanspruchungen auf die Vorrichtung, welche zu einem Reißen von Chips führen könnten.

[0004] Sowohl Silicium/Gold-eutektische (harte) als auch polymerische (weiche) Bondverbindungen werden verwendet, um einen Chip an ein Substrat oder einen Leiterrahmen zu bonden. Automatisierte Hart- und Weichbondoperationen beginnen mit dem Laden eines Filmringhalters, an dem ein gesägter Wafer angebracht ist, auf den Indextisch der Bondmaschine. Leiterrahmen werden entlang einer Schiene zu einem Heizungsblock von Magazinen zugeführt. Beim Hartbonden wird ein kleines Quadrat aus einer Silicium/Gold-Legierung (6 % Si, 94 % Au) aus einem Zuführband ausgeschnitten und zur Chipträgerplattform übertragen. Ein optischer Scanner erfasst einen guten Chip auf dem gesägten Wafer und bewirkt, dass eine Sonde den Chip über die Waferebene schiebt, wo er von einer Spannvorrichtung aufgenommen wird, welche ihn zur erwärmten Chipträgerplattform überträgt. Der Chip und das eutektische Material werden nun durch die Spannvorrichtung gegeneinander gerieben, wodurch eine Hartlegierungsbindung gebildet wird. Die Temperatur des Heizers beträgt in etwa 420 °C. Die gesamte Zykluszeit für das eutektische Bonden beträgt etwa 6 bis 8 Sekunden.

[0005] Das Polymerbonden ist bei einer Zykluszeit von 2 Sekunden schneller als das eutektische Bonden. Zuführmechanismen für Polymerbondmaschinen gleichen eutektischen Bondern. Die Leiterrahmen werden jedoch nicht erwärmt. Silbergefüllte Epoxid- oder Polyimid-Klebeflüssigkeit, -paste oder -band wird durch einen Druckkopf zu einer Chipträgerplattform oder einer gedruckten Leiterplatte (PCB) übertragen, und der Chip wird unmittelbar nach dem Drucken in die Flüssigkeit, die Paste oder das Band gedrückt. Chipgebondete Leiterrahmenstreifen werden in Transportmagazine geladen. Eutektische gebondete Rahmen gehen direkt zum Drahtbonden, während Magazine, die polymergebondete Rahmen enthalten, zum Klebstoffhärten zu Öfen weitergeleitet werden. Die Härteatmosphäre besteht aus trockenem Stickstoff, und typische Pläne bestehen in einer Stunde bei 150 °C für Epoxide und 30 Minuten bei 150 °C, gefolgt von 30 Minuten bei 275 °C, für Polyimide.

[0006] Leider gibt es Temperatur- und Klebstoff-bezogene Probleme bei den vorstehend erwähnten Chipbefestigungsprozessen. Die Temperatur ist in der Hinsicht ein Problem, dass die für das Härten des thermoplastischen Chipbefestigungsfilms erforderlichen hohen Temperaturen häufig über der Glasübergangstemperatur (Tg) des Materials (FR4) der gedruckten Leiterplatte (PCB) liegen. Dieses Problem ist von besonderem Belang für Halbleiterhersteller, die automatisierte Band-Bond-TAB-PWB-Baugruppen herstellen. Klebstoffe sind in der Hinsicht problematisch, dass flüssige und pastenförmige Klebstoffe eine Lagerung bei einer niedrigen Temperatur erfordern, dass sie eine kurze Lagerungsdauer aufweisen und dass sie schwer nachzubearbeiten sind. Weiterhin erfordern gegenwärtige Techniken zum Bonden an der Rückseite kostspielige hochtemperaturteste Einrichtungen und kostspielige Druckausübungseinrichtungen. Es ist ein Chipbefestigungsverfahren erforderlich, das eines oder mehrere dieser Probleme

überwindet.

[0007] In EP-A-0 384 704 ist ein Chipbefestigungsmaterial offenbart, das ein thermoplastisches Polyimid, ein Lösungsmittel für das Polyimid und ein Lösungsmittel, das das Polyimid nicht löst, sondern der Mischung Thixotropie verleiht, aufweist. In dem Dokument ist weiter ein Prozess beschrieben, bei dem ein Substrat mit einem mit einem Lösungsmittel versehenen Polymermaterial beschichtet wird, das mit einem Lösungsmittel versehene Polymermaterial getrocknet wird, um eine Polymerschicht auf dem Substrat zu bilden, ein Lösungsmittel auf eine freigelegte Oberfläche der Polymerschicht aufgebracht wird, um' die Polymerschicht zu erweichen und darauf eine klebrige Oberfläche zu bilden, ein Chip auf die klebrige Oberfläche aufgebracht wird, um zu ermöglichen, dass die klebrige Oberfläche an dem Chip haftet, und die Polymerschicht getrocknet wird, um den Chip an dem Substrat anzubringen.

[0008] In US-A-4 029 628 ist eine Klebstoffzusammensetzung mit einem geringen Wärmewiderstand zum Befestigen integrierter Schaltungen an einem Kühlkörper offenbart. Um eine Klebstoffzusammensetzung zu erhalten, die die Konsistenz eines Kitts aufweist, wird ein thermoplastischer Polymerklebstoff, der normalerweise zu einer brüchigen, keramikartigen Substanz härtet, durch Hinzufügen eines Lösungsmittels oder eines Flexibilisierers zu dem Klebstoff in seinem geschmolzenen oder flüssigen Zustand modifiziert. Ein Füllmittel wird auch hinzugefügt, um die Wärmeleitfähigkeit des Klebstoffs zu erhöhen. Die Menge des hinzugefügten Füllmittels wird so gesteuert, dass die Kitt-artige Konsistenz nicht verloren geht.

ZUSAMMENFASSUNG DER ERFINDUNG

[0009] Die hier offenbarte vorliegende Erfindung sieht ein Verfahren zum Bonden von IC-Chips an Substrate vor, welches die in Anspruch 1, 2 oder 3 definierten Schritte aufweist. Gemäß einer bevorzugten Ausführungsform der Erfindung wird ein Lösungsmittel auf die obere und untere Fläche eines thermoplastischen Chipbefestigungsfilms aufgebracht, bevor eine Komponentenanordnung des Chips auf einer Leiterrahmen-Chipträgerkontaktstelle oder auf einer gedruckten Leiterplatte PCB erfolgt. Die Chipbefestigung wird an den IC-Chip und den Leiterrahmen oder den IC-Chip und die gedruckte Leiterplatte PCB nach dem Trocknen des Lösungsmittels gebondet.

KURZBESCHREIBUNG DER ZEICHNUNG

[0010] Die Erfindung selbst sowie andere Merkmale und Vorteile von ihr werden jedoch am besten anhand der detaillierten Beschreibung in Zusammenhang mit der anliegenden Zeichnung verständlich, wobei:

[0011] Fig. 1 eine Draufsicht einer an die Rückseite eines Leiterrahmens in herkömmlicher Weise vor dem Kapseln gebondeten und daran drahtgebondeten Halbleitervorrichtung zeigt,

[0012] Fig. 2 eine Draufsicht einer gekapselten Halbleitervorrichtung mit Leitungsstiften zeigt,

[0013] Fig. 3 eine Seitenansicht einer an die Rückseite einer Fläche einer gedruckten Leiterplatte (PWB) gebondeten und daran drahtgebondeten Halbleitervorrichtung zeigt,

[0014] Fig. 4 eine Seitenansicht einer an eine Fläche einer gedruckten Leiterplatte (PWB) gebondeten Halbleitervorrichtung zeigt, wobei ein automatisch bandgebondetes (TAB) Gehäuse die Halbleitervorrichtung elektrisch mit der gedruckten Leiterplatte verbindet,

[0015] Fig. 5 eine Draufsicht einer gedruckten Leiterplatte (PWB) mit mehreren thermischen Anschlussstellen, an denen Halbleitervorrichtungen anzubringen sind, zeigt,

[0016] Fig. 6 die gedruckte Leiterplatte (PWB) aus Fig. 5 zeigt, welche weiter die an den mehreren thermischen Anschlussstellen angeordneten Chipbefestigungsfilme aufweist,

[0017] Fig. 7 die gedruckte Leiterplatte (PWB) aus Fig. 6 zeigt, welche weiter auf den Chipbefestigungsfilmen angeordnete Halbleitervorrichtungen aufweist, und

[0018] Fig. 8 eine Draufsicht einer Halbleitervorrichtung zeigt, welche vor dem Kapseln gemäß einer Ausführungsform der Erfindung an die Rückseite eines Leiterrahmens gebondet und an diesen drahtgebondet ist.

DETAILLIERTE BESCHREIBUNG DER ERFINDUNG

[0019] Eine Lösung des Problems der Härtetemperaturen beim Befestigen von Chips oberhalb der Glasübergangstemperatur (Tg) des Materials (FR4) einer gedruckten Leiterplatte (PWB) umfasst das Erweichen des Chipbefestigungsfilms an der PWB/Chip-Befestigungsgrenzfläche und der Chip/Chip-Befestigungsgrenzfläche mit einem Lösungsmittel vor dem Anordnen der IC-Chips.

[0020] Gemäß einer Ausführungsform der Erfindung werden zum Bonden von Halbleitervorrichtungen an thermische Anschlussstellen **10** einer gedruckten Leiterplatte (PWB) **12** verwendete Chipbefestigungsfilme, wie in Fig. 5 dargestellt ist, auf bei-

den Seiten mit einem Lösungsmittel (Staysolv 808 von ALPHA METAL, wobei es sich um ein eingetragenes Warenzeichen handelt) besprüht, um den Chipbefestigungsfilm (STAYFORM 692 von ALPHA, wobei es sich um ein eingetragenes Warenzeichen handelt) vor dem Anordnen von IC-Chips zu erweichen. Die aufgebrachte Lösungsmittelmenge sollte ausreichend sein, um die Chipbefestigungsfilme zu beschichten, jedoch nicht zu sättigen. Die Chipbefestigungsfilme **14** werden dann auf thermischen Anschlussstellen **10** angeordnet, wie in Fig. 6 dargestellt ist, woraufhin Halbleitervorrichtungen **16** auf den Chipbefestigungsfilmen angeordnet werden, wie in Fig. 7 dargestellt ist. Das Lösungsmittel wird nach dem Anordnen der IC-Chips trocknen gelassen. Das Ausheizen kann bei Temperaturen unter Tg während kurzer Zeiträume ausgeführt werden, um das Trocknen zu beschleunigen. Längere Zeiträume sind erforderlich, falls das Lösungsmittel ohne Ausheizen luftgetrocknet wird. Die Halbleitervorrichtungen **16** werden beim Trocknen des Lösungsmittels an thermische Anschlussstellen **10** gebondet. In jedem Fall sind keine Einrichtungen zum Ausüben von Druck auf die Chips während des Befestigungshärtens erforderlich. Die Halbleitervorrichtungen **16** können nun an die gedruckte Leiterplatte (PWB) **12** draht- oder TAB-gebondet werden.

[0021] Gemäß einer nicht dargestellten weiteren Ausführungsform der Erfindung wird ein Lösungsmittel (Staysolv 808 von ALPHA) auf thermische Anschlussstellen **10** der gedruckten Leiterplatte PWB **12** gesprüht. Die Menge des aufgebrachten Lösungsmittels sollte ausreichen, um die Oberfläche der thermischen Anschlussstellen **10** zu beschichten. Chipbefestigungsfilme **14** werden auf thermischen Anschlussstellen **10** angeordnet, woraufhin die Chipbefestigungsfilme **14** in ausreichenden Mengen, um sie zu beschichten, jedoch nicht zu sättigen, mit einem Lösungsmittel (Staysolv 808 von ALPHA) besprüht werden. Die Halbleitervorrichtungen **16** werden auf Chipbefestigungsfilmen **14** angeordnet. Wie gemäß der vorhergehenden Ausführungsform der Erfindung wird das Lösungsmittel nach der Anordnung der IC-Chips trocknen gelassen. Das Ausheizen kann bei Temperaturen unter Tg während kurzer Zeiträume ausgeführt werden, um das Trocknen zu beschleunigen. Längere Zeiträume sind erforderlich, wenn das Lösungsmittel ohne Ausheizen luftgetrocknet wird. In jedem Fall sind keine Einrichtungen zum Ausüben von Druck auf die Chips während des Befestigungshärtens erforderlich. Die Halbleitervorrichtungen **16** können nun an die gedruckte Leiterplatte (PWB) **12** draht- oder TAB-gebondet werden.

[0022] Gemäß einer nicht dargestellten weiteren Ausführungsform der Erfindung wird ein Lösungsmittel (Staysolv 808 von ALPHA) auf thermische Anschlussstellen **10** der gedruckten Leiterplatte PWB **12** gesprüht. Die Menge des aufgebrachten Lösungsmittels sollte ausreichen, um die Oberfläche der thermischen Anschlussstellen **10** zu beschichten. Chipbefestigungsfilme **14** werden auf thermischen Anschlussstellen **10** angeordnet, woraufhin die Bodenflächen der Halbleitervorrichtungen **16** in ausreichenden Mengen, um sie zu beschichten, mit einem Lösungsmittel (Staysolv 808 von ALPHA) besprüht werden. Die Halbleitervorrichtungen **16** werden auf Chipbefestigungsfilmen **14** angeordnet. Wie gemäß den vorhergehenden Ausführungsformen der Erfindung wird das Lösungsmittel nach der Anordnung der IC-Chips trocknen gelassen. Das Ausheizen kann bei Temperaturen unter Tg während kurzer Zeiträume ausgeführt werden, um das Trocknen zu beschleunigen. Längere Zeiträume sind erforderlich, wenn das Lösungsmittel ohne Ausheizen luftgetrocknet wird. In jedem Fall sind keine Einrichtungen zum Ausüben von Druck auf die Chips während des Befestigungshärtens erforderlich. Die Halbleitervorrichtungen **16** können nun an die gedruckte Leiterplatte (PWB) **12** draht- oder TAB-gebondet werden.

[0023] Wenngleich traditionelle Härtetemperaturen bei der Chipbefestigung nicht so schädlich für einen Leiterrahmen-Bondkontaktstellenträger wie für eine gedruckte Leiterplatte PWB sind, kann die vorliegende Erfindung bei Verwendung beliebiger der zuvor erörterten Verfahren zum Befestigen von Halbleitervorrichtungen **16** an den Chipkontaktstellenträgern **18** von Leiterrahmen **20** verwendet werden, wie in Fig. 8 dargestellt ist.

[0024] Vorteile der Ausführungsformen der Erfindung umfassen das Beseitigen des Verziehens von Leiterplatten infolge hoher Temperaturausbrüche, das Beseitigen der Kosten der vielen Härteeinrichtungen, verringerte Laborkosten, eine verringerte Komponentenbeschädigung durch die Handhabung und eine reduzierte Zykluszeit und eine einfachere Neubearbeitung.

[0025] Wenngleich erwähnt wurde, dass Staysolv 808 von ALPHA das Lösungsmittel der Wahl ist, können auch andere Lösungsmittel mit ähnlichen Eigenschaften verwendet werden.

Patentansprüche

1. Verfahren zum Bonden von IC-Chips an Substrate mit den folgenden Schritten:
Bereitstellen eines Chipbefestigungsfilms (**14**),
Aufbringen eines Lösungsmittels, das in der Lage ist, den Chipbefestigungsfilm zu erweichen, auf die obere und die untere Fläche des Chipbefestigungsfilms (**14**),
Anordnen des lösungsmittelbeschichteten Chipbefestigungsfilms (**14**) auf einem Substrat,
Anordnen eines Halbleiterchips (**16**) auf dem lösungsmittelbeschichteten Chipbefestigungsfilm (**14**) und

Ermöglichen des Trocknens des Lösungsmittels, wodurch der Halbleiterchip durch den Chipbefestigungsfilm (**14**) an das Substrat gebondet wird.

2. Verfahren zum Bonden von IC-Chips an Substrate mit den folgenden Schritten:
Bereitstellen eines Substrats,
Beschichten eines Abschnitts des Substrats mit einem Lösungsmittel, das in der Lage ist, einen Chipbefestigungsfilm (**14**) zu erweichen,
Beschichten der Rückseite eines Halbleiterchips (**16**) mit dem Lösungsmittel, das in der Lage ist, den Chipbefestigungsfilm (**14**) zu erweichen,
Anordnen des Chipbefestigungsfilms (**14**) auf dem Substrat,
Anordnen des Halbleiterchips (**16**) auf dem Chipbefestigungsfilm (**14**) und
Ermöglichen des Trocknens des lösungsmittelbeschichteten Chipbefestigungsfilms (**14**), wodurch der Halbleiterchip durch den Chipbefestigungsfilm an das Substrat gebondet wird.

3. Verfahren zum Bonden von IC-Chips an Substrate mit den folgenden Schritten:
Bereitstellen eines Substrats,
Beschichten eines Abschnitts des Substrats mit einem Lösungsmittel, das in der Lage ist, den Chipbefestigungsfilm (**14**) zu erweichen,
Anordnen eines Chipbefestigungsfilms (**14**) auf dem Substrat,
Beschichten des Chipbefestigungsfilms (**14**) mit dem Lösungsmittel,
Anordnen eines Halbleiterchips (**16**) auf dem Chipbefestigungsfilm (**14**) und
Ermöglichen des Trocknens des lösungsmittelbeschichteten Chipbefestigungsfilms (**14**), wodurch der Halbleiterchip durch den Chipbefestigungsfilm an das Substrat gebondet wird.

4. Verfahren nach Anspruch 1, bei dem weiter der lösungsmittelbeschichtete Chipbefestigungsfilm (**14**) auf thermischen Kontaktstellen (**10**) auf dem Substrat angeordnet wird, wobei die thermischen Kontaktstellen die Chips tragen.

5. Verfahren nach Anspruch 1 oder 4, bei dem weiter beide Seiten des Chipbefestigungsfilms (**14**) mit dem Lösungsmittel beschichtet werden.

6. Verfahren nach Anspruch 1, 2, 3, 4 oder 5, bei dem das Substrat weiter als eine gedruckte Leiterplatte (PWB) (**12**) bereitgestellt wird.

7. Verfahren nach Anspruch 1, 2, 3, 4 oder 5, bei dem das Substrat weiter als ein Leiterrahmen-Chipkontaktstellenträger (**18**) bereitgestellt wird.

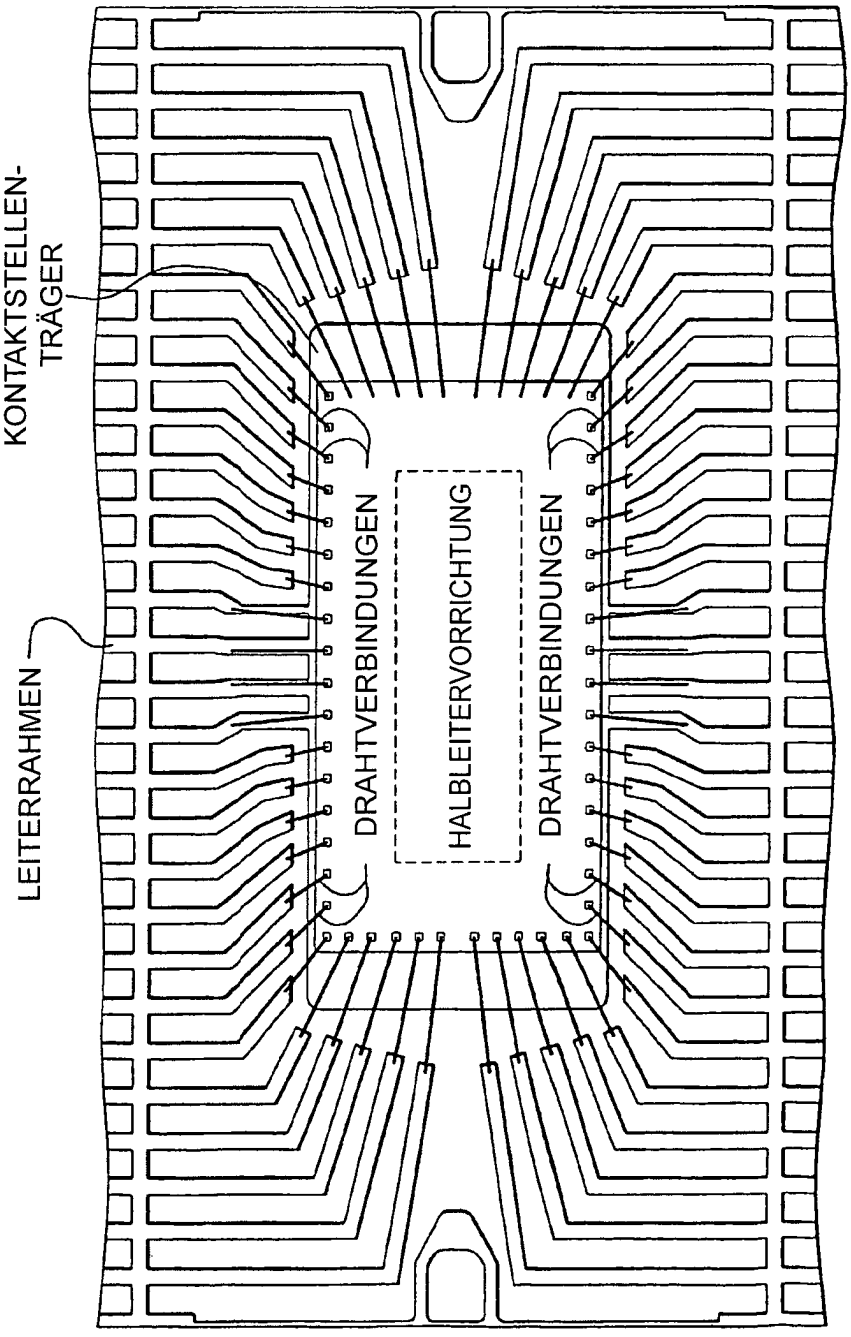
8. Verfahren nach einem der Ansprüche 1 bis 7, bei dem der Chipbefestigungsfilm (**14**) weiter als ein thermoplastischer Film bereitgestellt wird.

9. Verfahren nach Anspruch 6, welches weiter den Schritt des anschließenden Härtens der gedruckten Leiterplatte (PWB) (**12**) aufweist, wobei sich der Chipbefestigungsfilm (**14**) und der Halbleiterchip (**16**) bei Temperaturen unterhalb der Glasübergangstemperatur (Tg) der gedruckten Leiterplatte (PWB) (**12**) befinden, um das Trocknen zu beschleunigen.

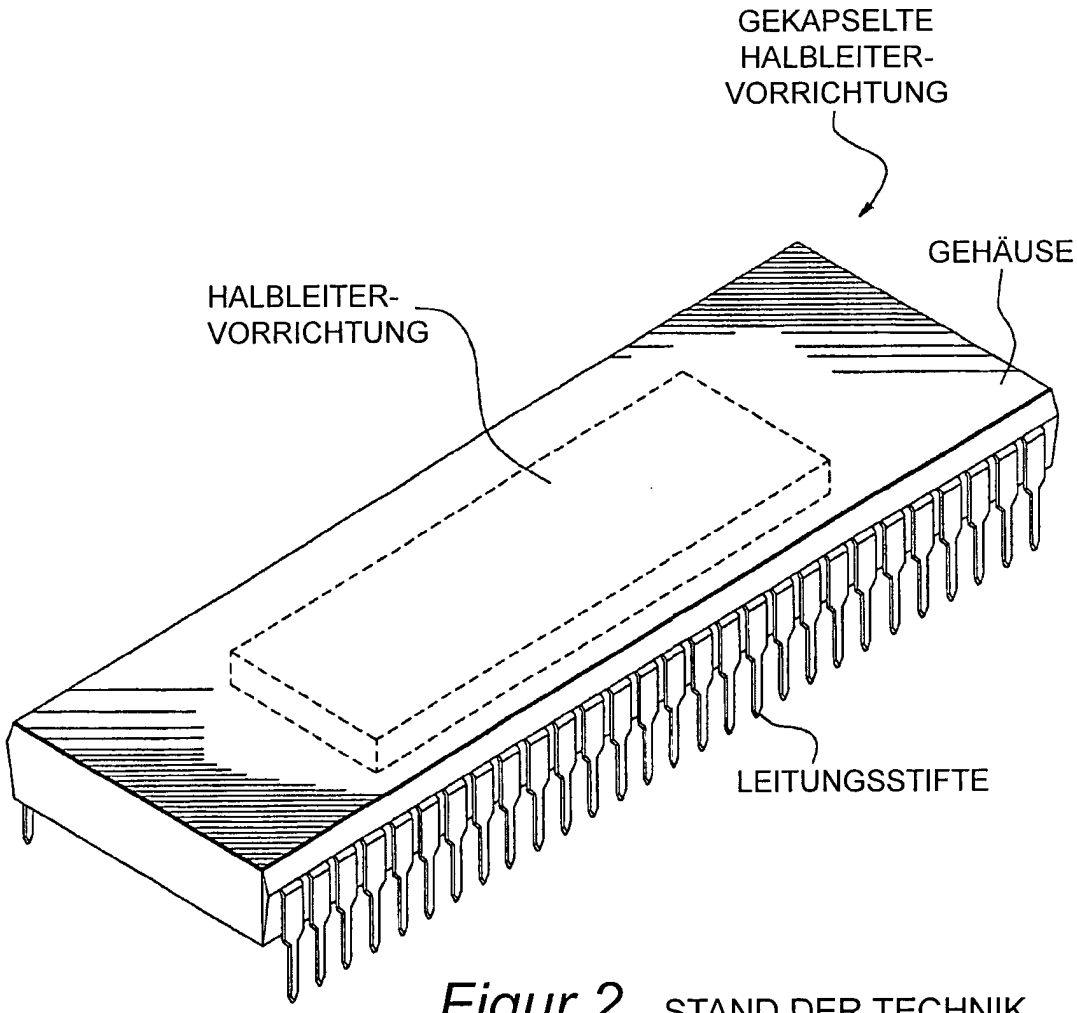
10. Verfahren nach einem der Ansprüche 1 bis 9, wobei keine Spannvorrichtungen zum Anwenden von Druck auf die Chips während des Befestigungshärtens verwendet werden.

Es folgen 6 Blatt Zeichnungen

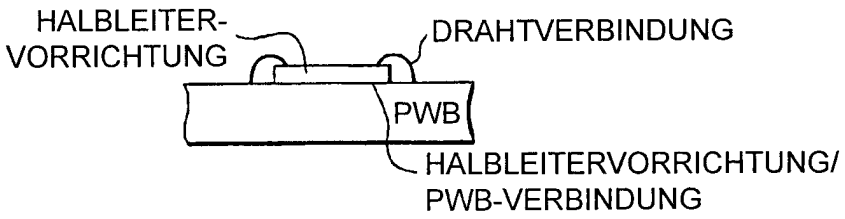
Anhängende Zeichnungen



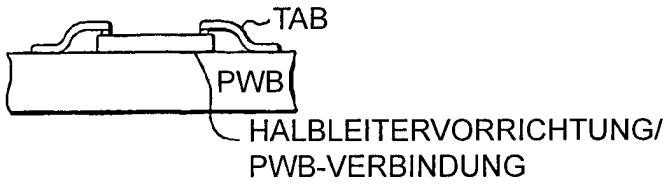
Figur 1



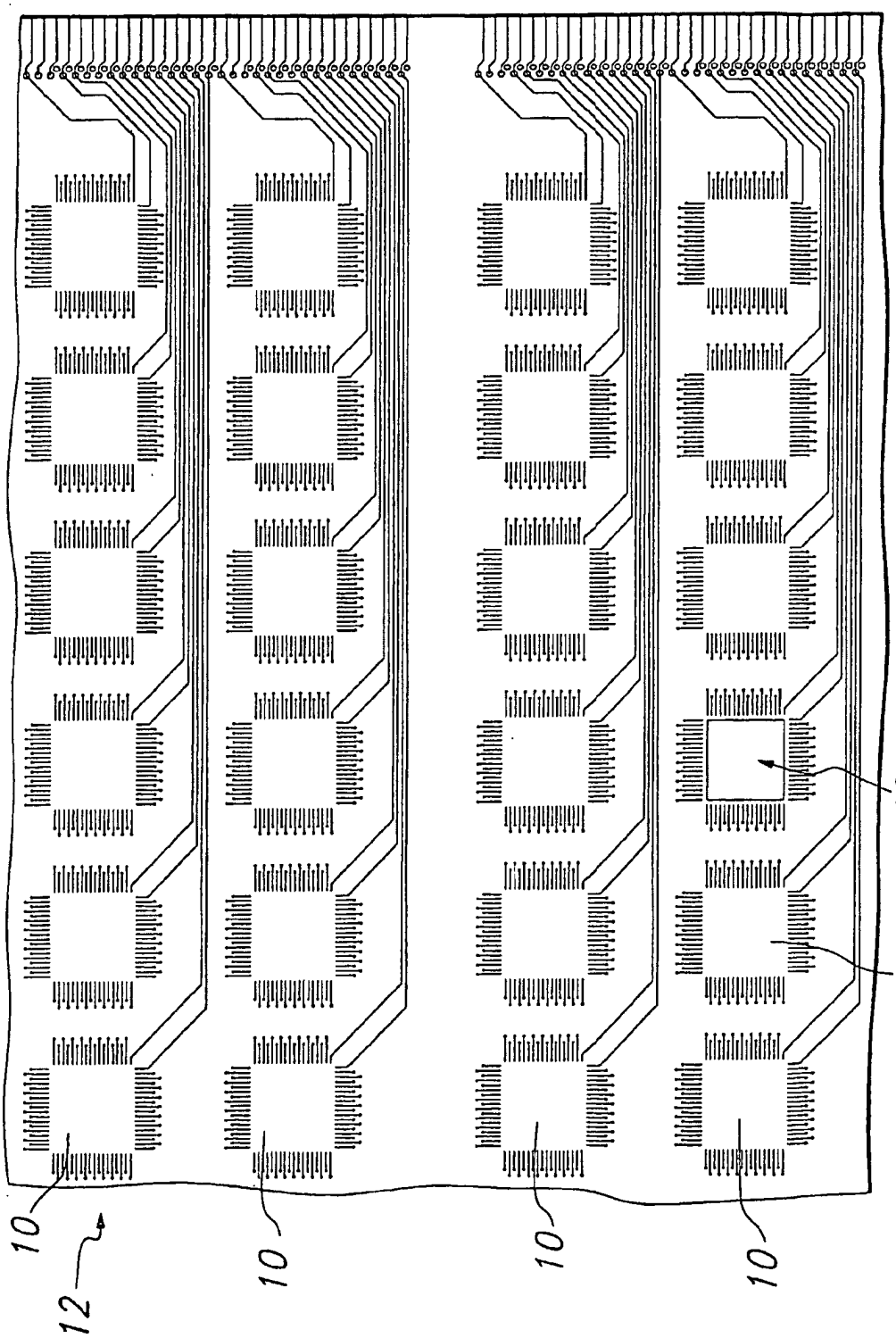
Figur 2 STAND DER TECHNIK



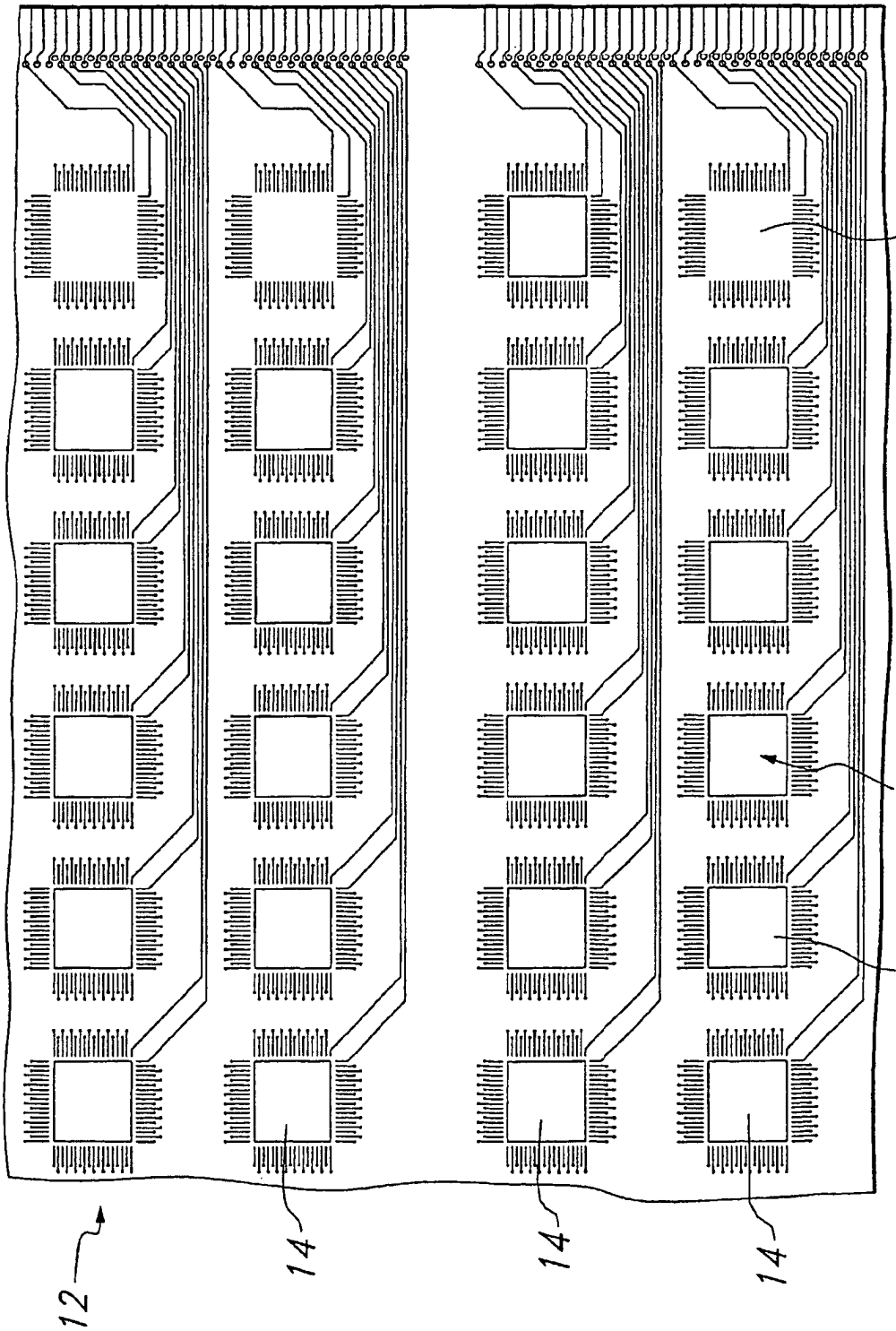
Figur 3 STAND DER TECHNIK



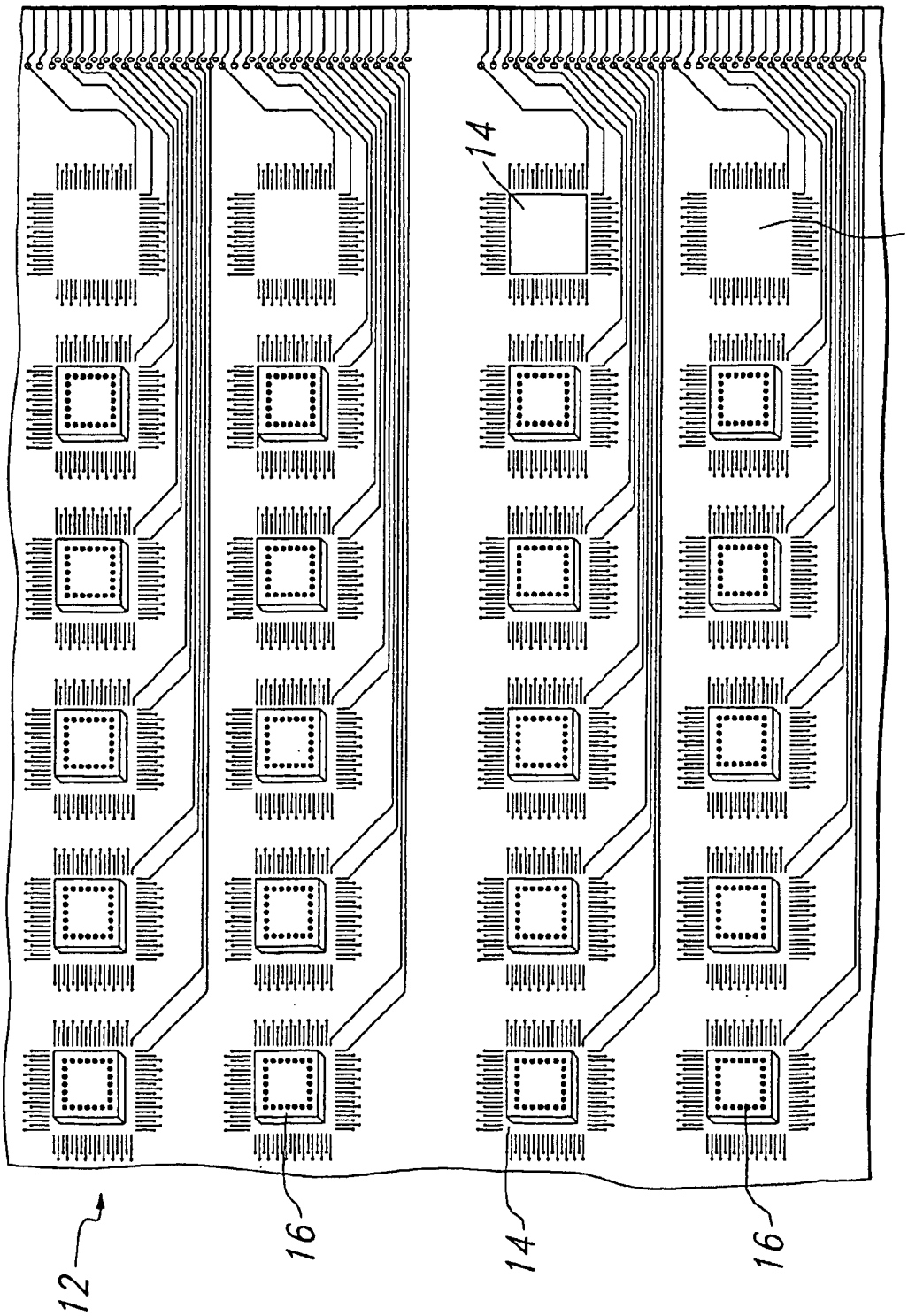
Figur 4 STAND DER TECHNIK



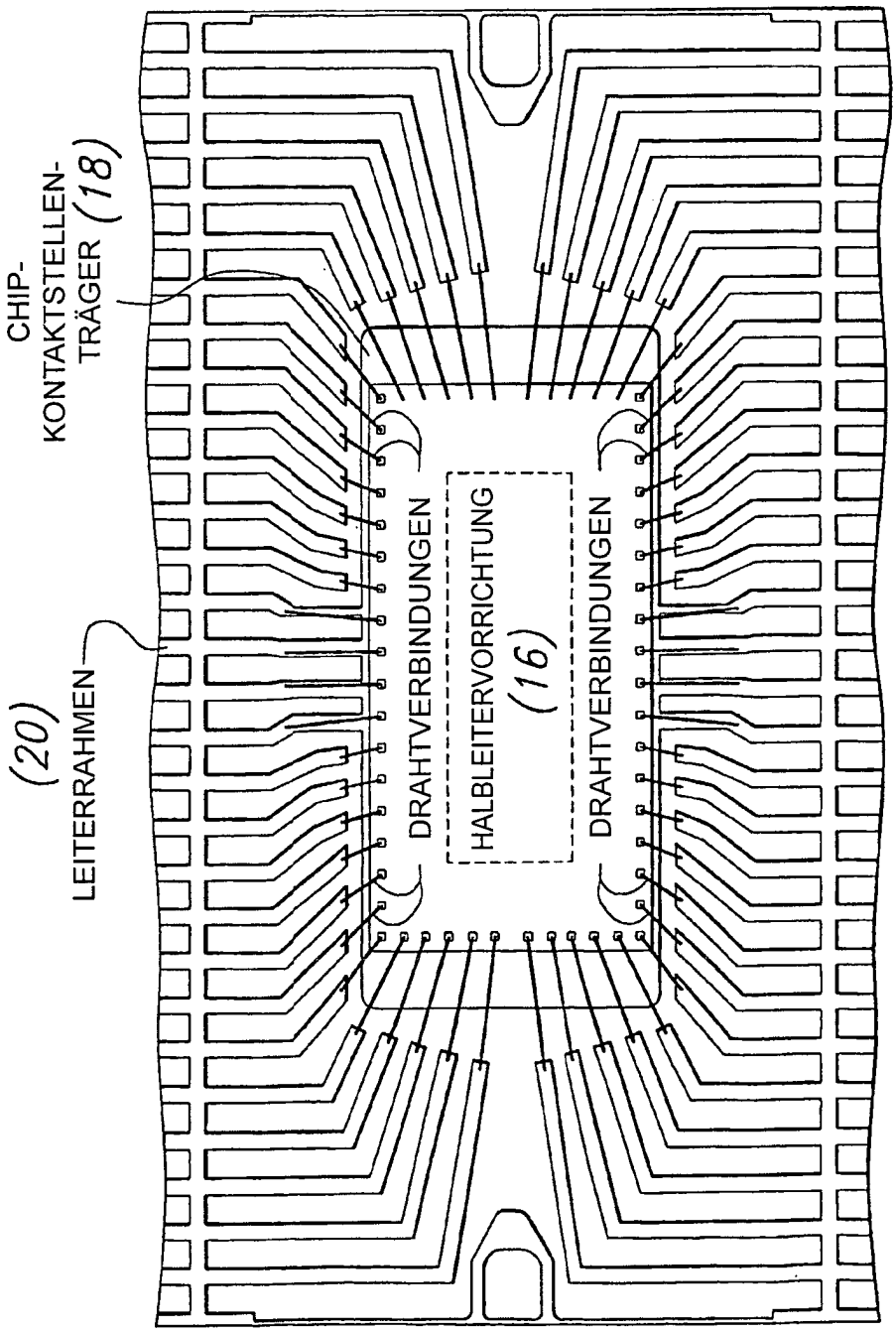
Figur 5



Figur 6



Figur 7


CHIP-
KONTAKTSTELLEN-
TRÄGER (18)
(20)
LEITERRAHMEN
DRAHTVERBINDUNGEN
HALBLEITERVORRICHTUNG
(16)
DRAHTVERBINDUNGEN

Figur 8