

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001年2月8日 (08.02.2001)

PCT

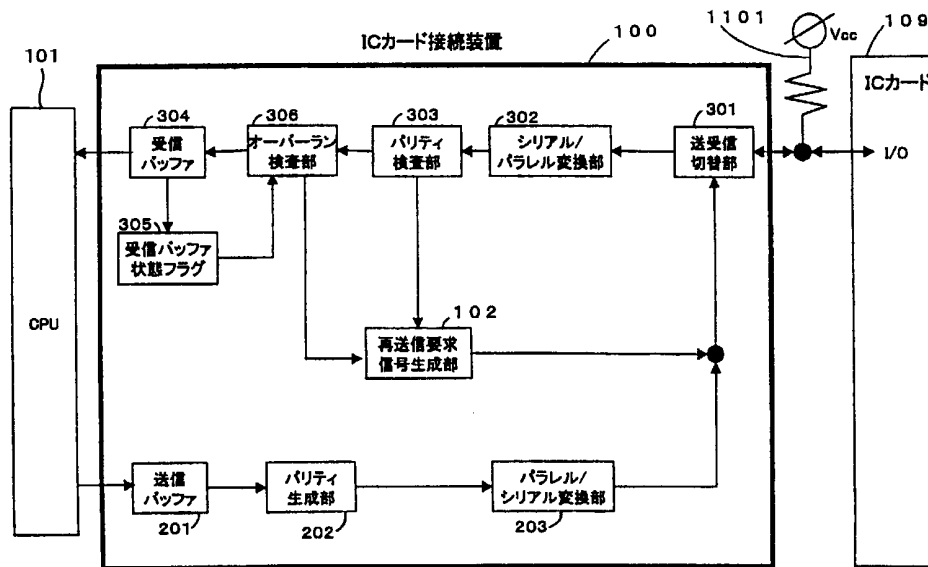
(10) 国際公開番号  
WO 01/09709 A1

- (51) 国際特許分類: G06F 3/06, 3/08, G06K 17/00
- (21) 国際出願番号: PCT/JP00/05154
- (22) 国際出願日: 2000年8月1日 (01.08.2000)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願平11/219118 1999年8月2日 (02.08.1999) JP
- (71) 出願人 (米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒571-8501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 山田幹彦 (YAMADA, Mikihiko) [JP/JP]; 〒567-0835 大阪府茨木市新堂3丁目10-8 Osaka (JP).
- (74) 代理人: 弁理士 松田正道 (MATSUDA, Masamichi); 〒532-0003 大阪府大阪市淀川区宮原5丁目1番3号 新大阪生島ビル Osaka (JP).

[続葉有]

(54) Title: IC CARD CONNECTOR

(54) 発明の名称: ICカード接続装置



- 100...IC CARD CONNECTOR
- 304...RECEIVING BUFFER
- 305...RECEIVING BUFFER STATUS FLAG
- 306...OVERRUN INSPECTING SECTION
- 303...PARITY INSPECTING SECTION
- 302...SERIAL/PARALLEL CONVERTING SECTION
- 301...TRANSMISSION/RECEPTION SWITCHING SECTION
- 102...RESENDING REQUEST SIGNAL GENERATING SECTION
- 201...TRANSMITTING BUFFER
- 202...PARITY GENERATING SECTION
- 203...PARALLEL/SERIAL CONVERTING SECTION
- 109...IC CARD

(57) Abstract: There have been a problem that if the capacity of a receiving buffer is small, data cannot be reliably received and another problem that the rate of detection of transmission errors caused by influence of noise is low. The IC card connector comprises a receiving buffer status flag (305) set up when a receiving buffer (304) cannot hold any more data, an overrun inspecting section (306) for detecting reception of another data while the receiving buffer status flag (305) is set up, and a resending request signal generating section (102) for requesting an IC card to resend the received data if the overrun inspecting section (306) detects overrun. If a receiving buffer (304) receives another data though the receiving buffer (304) cannot hold any more data, the IC card is requested to resend the data, and the same data is received again.

[続葉有]

WO 01/09709 A1



(81) 指定国 (国内): US.

(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

— 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

---

(57) 要約:

受信バッファの容量が小さいと確実にデータを受信できない。また、ノイズなどの影響により生じる伝送誤りの検出率が悪い。

受信バッファ304がそれ以上データを格納できない時にセットされる受信バッファ状態フラグ305と、受信バッファ状態フラグ305がセットされている時に新たにデータを受信したことを検出するオーバーラン検査部306と、オーバーラン検査部306でオーバーランが検出された時に、ICカードに対して受信データの再送信を要求する再送信要求信号生成部102とを備え、受信バッファ304がそれ以上データを格納できない時に新たにデータを受信した場合に、ICカードに対して再送信要求を行い再度同一データを受信する。

## 明 細 書

## I Cカード接続装置

## 技術分野

本発明は、I Cカードから送られてくるデータを受信するI Cカード接続装置に関する。

## 背景技術

外部端子付きI Cカード（以下、I Cカードと略称する）の接続装置（リーダー・ライター）の従来一般的な構成を図11に示す。I Cカードに関する規格には、I E C / I S O 7 8 1 6がある。図11において、1000はI Cカード接続装置、101はCPU、109はI Cカードである。また、I Cカード接続装置1000において、201は送信バッファであり、CPU101から送られてくる送信データを一時的に格納する。202はパリティ生成部であり、送信データのパリティを算出し付加する。203はパラレル／シリアル変換部であり、スタートビット、送信データおよびパリティビットをシリアル送出する。204は再送信要求信号生成回路であり、受信データにパリティエラーがある場合に再送信要求信号を生成し、I Cカード109に送出する。301は送受信切替部であり、I Cカード109との通信において送信と受信を切り替える。302はシリアル／パラレル変換部であり、I Cカード109からシリアルに送られてくるスタートビット、データ、パリティビットを受信する。303はパリティ検査部であり、受信したデータのパリティを検査し、パリティエラーがある場合には再送信要求信号生成回路204に通知する。304は受信バッファであり、受信したデータをC

P U 1 0 1 に読み込まれるまで一時的に格納する。また、1 1 0 1 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをH i g h またはL o w に切り替える。

このように構成された従来の I C カード接続装置のデータ受信について、図 1 1 および図 1 2 ( a ) ( b ) を参照して説明する。ただし図 1 2 ( a ) ( b ) は I C カード 1 0 9 から送られてくるデータのフォーマットである。

I C カード 1 0 9 のデータ端子は未通信時ハイインピーダンス状態を保持し、プルアップ抵抗 1 1 0 1 により信号レベルH i g h に固定されている。I C カード 1 0 9 のデータ伝送は、キャラクタ 1 2 0 0 を一単位として行われ、信号レベルL o w のスタートビット 1 2 0 1 から始まり、続いてデータ 8 ビット ( D a 、 D b 、 D c 、 D d 、 D e 、 D f 、 D g 、 D h ) 1 2 0 2 、パリティビット 1 2 0 3 の計 1 0 ビットから構成される。パリティビット 1 2 0 3 は、データ 8 ビット 1 2 0 2 の信号レベルH i g h の個数を数え、その個数が偶数ならば信号レベルL o w を、奇数ならば信号レベルH i g h となるように設定されている。パリティビット 1 2 0 1 送出後、データ端子をハイインピーダンス状態に戻す。データ端子はプルアップ抵抗 1 1 0 1 によって信号レベルH i g h に固定される。これに対して受信側の I C カード接続装置 1 0 0 0 は、受信したデータ 8 ビット 1 2 0 2 から算出されるパリティビットの値と受信したパリティビット 1 2 0 3 の値とを比較する。パリティビット 1 2 0 3 の値が正しい場合、受信側は次のデータの受信に備える。パリティビット 1 2 0 3 の値が正しくない場合、パリティエラーが発生したと判断し、スタートビット 1 2 0 1 の先端の  $(10.5 \pm 0.2) \text{ etu}$  後から最小  $1 \text{ etu}$ 、最大  $2 \text{ etu}$  の間、誤り信号としてデータ端子を信号レベルL o w にする。このとき誤り信号 1 2 2 0 は、図 1 2 ( b )

に示すように、キャラクタ保護期間 1 2 1 0 内に位置する。送信側はスタートビットから  $(11 \pm 0.2) \text{ e t u}$  後にデータ端子の信号レベルを検査し、次の動作を行う。

(A) データ端子が信号レベル H i g h の場合、正常に受信されたと判断する。(B) データ端子が信号レベル L o w の場合、つまり誤り信号 1 2 2 0 を受信した場合、伝送が正しく行われなかったと判断し、データの再送を行う。

通常、I C カードはユーザが携帯して使用することが考えられるが、I C カードのデータ端子は外部に露出しているため、摩耗や腐食などによって端子が劣化しやすく、汚れ、水、静電気などの影響を受けやすい。したがって、I C カード接続装置にはこのような外乱要因に対して I C カードとのデータの送受信を正しく確実にを行うことが求められている。

また、I C カードが広く普及するためには、データの送受信を正しく確実にを行う機能を安価に実現する必要がある。

そこで、受信データを C P U が読み取るまで一時的に蓄えておく受信バッファの容量は小さいことが望まれる。しかし、受信バッファがそれ以上データを蓄えることができない時に次のデータを受信した場合（以下、この場合を受信オーバーランと呼ぶ）、受信データを破棄するか、すでに受信バッファに蓄えられているデータを破棄する他はなく、C P U は正しい受信データを読み出すことができない。受信バッファの容量を小さくするとこのような受信オーバーランが発生しやすくなる。従来は、I C カードの初期応答受信時に受信オーバーランが発生した場合、I C カードをリセットし全データを再受信する必要があった。

また、図 1 3 は、送信側と受信側のそれぞれにおける 1 キャラクタ分のデータの受信サンプリングタイミングを示す図である。クロック端子（図 1 1 には示さず）がノイズの影響を受ける等の原因で送信側と受信

側の伝送レートが異なる場合、図13に示すように、送信データ1300側のデータ8ビット1302の内容と受信データ1310側のデータ8ビット1312の内容との間に狂いが生じて、データの内容が正しく受信できない場合があり、このような誤りはパリティエラーとして検出できるものではない。従来はこのような伝送誤りを検出する機能はなく、受信側は結果としてICカード側から間違っただータを受信していた。

### 発明の開示

本発明は、従来のICカードとのデータの送受信におけるこのような課題を考慮し、受信バッファの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により生じる伝送誤りの検出率を向上できより確実なデータ伝送を実現できるICカード接続装置を提供することを目的とするものである。

上記の目的を達成するために、第1の本発明（請求項1に対応）は、ICカードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出するとともに、前記新たに受信したデータを破棄するオーバーラン検出手段と、

少なくとも前記オーバーランが検出された時に、前記ICカードに対して、前記破棄したデータと同一の内容のデータの再送信を要求する再

送信要求手段とを備えたことを特徴とする I C カード接続装置であって、 I C カードから送られてくるデータを確実に受信することができる。

また、第 2 の本発明（請求項 2 に対応）は、前記 I C カードがデータをキャラクタ単位で再送信できる場合にのみセットされる P T S フラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記 P T S フラグがセットされている場合に、前記 I C カードに対して前記受信データの再送信要求を行うものであることを特徴とする第 1 の本発明の I C カード接続装置であって、キャラクタ単位でデータの再送信ができる I C カードから送られてくるデータを確実に受信することができる。

また、第 3 の本発明（請求項 3 に対応）は、前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする第 1 の本発明の I C カード接続装置であって、 I C カードから送られてくるデータを確実に受信することができる。

また、第 4 の本発明（請求項 4 に対応）は、前記オーバーラン検出手段により検出された前記オーバーランの回数を数えるオーバーラン検出カウンタと、

前記オーバーランの回数の最大値を規定する再送信要求回数レジスタと、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記検出されたオーバーランの回数が前記規定回数に達した場合は、前記破棄したデータと同一内容のデータの再送信要求を行わないことを特徴とする第 1 の本発明の I C カード接続装置であって、 I C カードから送られてく

るデータを確実に受信するための機能が無限ループに陥らない。

また、第5の本発明（請求項5に対応）は、前記検出されたオーバーランの回数が前記再送信要求回数レジスタに規定された回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする第4の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第6の本発明（請求項6に対応）は、ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第7の本発明（請求項7に対応）は、前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする第6の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第8の本発明（請求項8に対応）は、前記ICカードが前記データをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする第6または第7の本発明のICカード接続装置であって、キャラクタ単位でデータの再送信ができるICカードから送られてくるデータを確実に受信することができる。

また、第9の本発明（請求項9に対応）は、前記信号レベル検査手段が前記所定の期間中に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする第6または第7の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信することができる。

また、第10の本発明（請求項10に対応）は、前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする第6または第7の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第11の本発明（請求項11に対応）は、前記所定の期間中に前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタの

規定回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする第10の本発明のICカード接続装置であって、ICカードから送られてくるデータを確実に受信するための機能が無限ループに陥らない。

また、第12の本発明（請求項12に対応）は、第1から第11のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体である。

また、第13の本発明（請求項13に対応）は、第1から第11のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであることを特徴とする情報集合体である。

以上のような本発明のICカード接続装置は、受信バッファがデータを格納できるか検査する機能を有し、受信バッファがそれ以上受信データを格納できない時に新たなデータを受信した場合、ICカードに再送信要求を行う。これによって、ICカードは同一データを再度送信するが、この間にCPUが受信バッファからデータを読み込めば受信バッファにデータを格納することができるようになる。このように本発明は、受信オーバーランを防ぎ、確実に正しいデータを受信することを特徴としたものである。本発明によれば、受信バッファの容量を小さくしても確実にデータを受信できるので、安価なICカード接続装置を提供することができる。

また、パリティビットに続く信号レベルがHighでなければならない期間に信号レベルLowを検出した場合（以下、この場合をフレームエラーと呼ぶ）、ICカードに再送信要求を行うことによって、上記と

同様に確実に正しいデータを受信することを特徴としたものである。本発明によれば、ノイズ等の影響で受信側と送信側のデータ伝送レートが一時的に異なるために生じる伝送誤りの検出率が向上するので、より確実なデータ伝送を実現することができる。

#### 図面の簡単な説明

図1は、本発明の実施の形態1におけるICカード接続装置のシステム図である。

図2は、本発明の実施の形態2におけるICカード接続装置のシステム図である。

図3は、本発明の実施の形態3におけるICカード接続装置のシステム図である。

図4は、本発明の実施の形態4におけるICカード接続装置のシステム図である。

図5は、本発明の実施の形態5におけるICカード接続装置のシステム図である。

図6は、本発明の実施の形態6におけるICカード接続装置のシステム図である。

図7は、本発明の実施の形態7におけるICカード接続装置のシステム図である。

図8は、本発明の実施の形態8におけるICカード接続装置のシステム図である。

図9は、本発明の実施の形態9におけるICカード接続装置のシステム図である。

図10は、本発明の実施の形態10におけるICカード接続装置のシステム図である。

図 1 1 は、従来の I C カード接続装置のシステム図である。

図 1 2 は、( a ) ( b ) I C カードの伝送データフォーマットを示す図である。

図 1 3 は、パリティエラーが発生しない伝送例を示すタイミング図である。

図 1 4 は、本発明の実施の形態 6 における I C カード接続装置の処理において、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

#### 符号の説明

1 0 0, 1 1 0, 1 2 0, 1 3 0, 1 4 0, 1 5 0, 1 6 0, 1 7 0,  
1 8 0, 1 9 0, 1 0 0 0 I C カード接続装置

1 0 1 CPU

1 0 2, 1 0 3, 1 0 4, 1 0 5, 1 0 6, 1 0 7 再送信要求信号  
生成部

1 0 9 I C カード

2 0 1 送信バッファ

2 0 2 パリティ生成部

2 0 3 パラレル／シリアル変換部

2 0 4 再送信要求信号生成回路

3 0 1 送受信切替部

3 0 2 シリアル／パラレル変換部

3 0 3 パリティ検査部

3 0 4 受信バッファ

3 0 5 受信バッファ状態フラグ

3 0 6 オーバーラン検査部

- 307 PTSフラグ
- 308 オーバーラン検出フラグ
- 309 オーバーラン検出カウンタ
- 310 リトライ回数レジスタ
- 311 比較部
- 312 リトライ状態レジスタ
- 401 フレーム検査部
- 402 フレーム違反フラグ
- 403 フレーム違反検出カウンタ
- 1101 プルアップ抵抗
- 1200 キャラクタ
- 1201、1301、1311、1401、1411 スタートビット
- ト
- 1202、1302、1312、1402、1412 データ8ビット
- ト
- 1203、1303、1313、1403、1413 パリティビット
- ト
- 1210、1404、1420 キャラクタ保護期間
- 1220 誤り信号
- 1300、1400 送信データ
- 1310、1410 受信データ

#### 発明を実施するための最良の形態

以下に、本発明をその実施の形態を示す図面に基づいて説明する。

(実施の形態1)

図1は、本発明の実施の形態1におけるICカード接続装置のシステ

ム図である。本実施の形態における I C カード接続装置は、I C カードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に、新たにデータを受信した場合、その新たなデータを破棄して、I C カードに対して再送信要求を行い、再度同一データを受信する機能を有するものである。

図 1 において、100 は I C カード接続装置、101 は CPU、109 は I C カードである。また、I C カード接続装置 100 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102 は I C カード 109 に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301 は、I C カードへのデータ送信と I C カード 109 からのデータ受信とを切り替える送受信切替部である。302 は I C カード 109 からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305 は受信バッファ 304 の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306 は受信バッファ状態フラグ 305 がセットされている場合に新たにデータを受信したこと（受信オーバーラン）を検出する本発明のオーバーラン検出手段としてのオーバーラン検査部である。また、1101 はプルアップ抵抗であり、データ端子（図示せず）の信号レベルを High または Low に切り替える。

以上のように構成された本発明の実施の形態 1 による I C カード接続

装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、図12のようにキャラクタ単位を有し、1つのキャラクタ1200はスタートビット1201で始まり、次いでデータ8ビット1202、パリティビット1203で構成され、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビット1202から算出されるパリティと受信したパリティビット1203とが一致するかを検査する。両者のパリティが一致しない場合は、再送信要求信号生成部102に通知され、再送信要求信号生成部102はICカード109に対して再送信要求信号を送出する。

パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていないならば、受信データを受信バッファ304に格納する。このとき、受信データの格納により、受信バッファ304の容量が一杯になった場合、受信バッファ状態フラグ305がセットされる。

一方、受信バッファ状態フラグ305がセットされていれば、オーバーラン検査部306は受信データを破棄するとともに、再送信要求信号生成部102に再送信要求信号を生成するための入力を行う。再送信要求信号生成部102は、オーバーラン検査部306からの入力をうけると、これに基づき、破棄した受信データと同一キャラクタを有するデータを、ICカード109から送信させるための再送信要求信号を、ICカード109へ出力する。ICカード109は、再送信要求信号を受けると、前回送信したデータと同一キャラクタのデータを再送信する。

また、ICカード109がデータの再送信を行う間に、受信バッファ304は一時記憶しているデータをCPU101へ出力する。これによ

り受信バッファ304は空き容量ができるので、受信バッファ状態フラグ305は解除される。

これにより、ICカード109より再送信されたデータがICカード接続装置に受信され、パリティ検査部303によりパリティが一致したことが確かめられた後、オーバーラン検査部306によって受信バッファ状態フラグ305がセットされていないことが検査されたため、再送信されたデータは受信バッファ304に格納される。

このように、本実施の形態のICカード接続装置100によれば、オーバーラン検査部306が受信バッファ状態フラグ305を検査して受信バッファ304が一杯になったことを確かめると、再送信要求信号生成部102を用いて、一旦受信したデータをキャラクタ単位でICカード109から再送信させるようにしたことにより、受信オーバーランが発生した場合でも、ICカードをリセットして全データを再受信する必要がなく、必要なデータだけを再受信することができる。

#### (実施の形態2)

図2は、本発明の実施の形態2におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカードから送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない場合で、かつ伝送プロトコルがT=0の場合にのみICカードに対して再送信要求信号を送出する機能を有するものである。

図2において、110はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置110において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203は

スタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル／シリアル変換部である。103はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明のオーバーラン検出手段としてのオーバーラン検査部である。307はICカード109の伝送プロトコルを示すPTSフラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC／ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロトコルの場合はPTSフラグ307をセットする。

次に、ICカード109から送られてくるデータは、シリアル／パラレル変換部302において受信される。続いて、パリティ検査部303

において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。

パリティが一致しない場合は、再送信要求信号生成部103に通知され、再送信要求信号生成部103は、PTSフラグ307がセットされている場合にICカード109に対して再送信要求信号を送出する。

また、パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は、実施の形態1の場合と同様に、受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄するとともに、再送信要求信号生成部103によりPTSフラグ307がセットされている場合は、ICカード109に対して再送信要求信号を送出させる。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。

このように、本実施の形態によれば、再送信要求信号生成部103が、PTSフラグ307を参照して再送信を行うようにしたことにより、IEC/ISO7816規格に準拠したICカードに対して用いることができる。

### (実施の形態3)

図3は、本発明の実施の形態3におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合、その新たなデータを破棄して、ICカード109に対して再送信要求信号を送出するとともに、オーバーラン検出を外部へ通知する機能を有するものである。

図3において、120はICカード接続装置、101はCPU、10

9はICカードである。また、ICカード接続装置120において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。102はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出するオーバーラン検査部である。308は受信オーバーランを検出するとセットされるオーバーラン検出フラグである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、ICカード109から送られてくるデータは、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要

求信号生成部 102 に通知され、ICカード 109 に対して再送信要求信号を送出する。また、パリティが一致する場合、受信データはオーバーラン検査部 306 に送られる。オーバーラン検査部 306 は受信バッファ状態フラグ 305 を検査し、受信バッファ状態フラグ 305 がセットされていれば受信データを破棄するとともに、再送信要求信号生成部 102 により ICカード 109 に対して再送信要求信号を送出させる。受信バッファ状態フラグ 305 は、受信バッファ 304 がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、オーバーラン検査部 306 が受信オーバーランを検出した場合に、オーバーラン検出フラグ 308 がセットされる。オーバーラン検出フラグ 308 の状態は CPU 101 によりチェックされ、これにより、CPU 101 側は ICカードからのデータ受信中にオーバーランが発生したことを知ることができる。

#### (実施の形態 4)

図 4 は、本発明の実施の形態 4 における ICカード接続装置のシステム図である。本実施の形態における ICカード接続装置は、ICカード 109 から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない時に新たにデータを受信した場合 ICカード 109 に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出しない機能を有するものである。

図 4 において、130 は ICカード接続装置、101 は CPU、109 は ICカードである。また、ICカード接続装置 130 において、202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリ

アルに送信するパラレル／シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファ304の容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信バッファ状態フラグ305に基づき受信オーバーランを検出する、本発明のオーバーラン検出手段としてのオーバーラン検査部である。309は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の再送信要求回数レジスタとしてのリトライ回数レジスタである。311はオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値とを比較する比較部である。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄するとともに、再送信要求信号生成部104によりICカード109に対して再送信要求信号を送出させる。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。

以上の動作は実施の形態1の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、オーバーラン検査部306が受信オーバーランを検出した場合、オーバーラン検出カウンタ309には値が1加算され、オーバーラン検査部306が受信オーバーランを検出しなかった場合は、オーバーラン検出カウンタ309の値はリセットされる。

比較部311は、オーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値を比較し、オーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は、オーバーラン検査部306が受信オーバーランを検出しても、再送信を要求しないように再送信要求信号生成部104に通知する。

(実施の形態5)

図5は、本発明の実施の形態5におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード

109から送られてくるデータを一時的に蓄えておく受信バッファがそれ以上受信データを格納できない場合ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図5において、140はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置140において、202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル／シリアル変換部である。104はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル／パラレル変換部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データをキャラクタ単位で一時的に蓄えておく受信バッファである。305は受信バッファの容量が一杯になった場合、それ以上受信データを格納できないことを示す受信バッファ状態フラグである。306は受信オーバーランを検出するオーバーラン検査部である。309は同一データの受信における連続した再送信要求の回数を数えるオーバーラン検出カウンタである。310は同一データの受信における連続した再送信要求の回数上限を規定するリトライ回数レジスタである。311はオーバーラン検出カウンタ309の値とリトライ回数レジスタ310の値を比較する比

較部である。312は同一データの受信における連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態1または4と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル/パラレル変換部302において受信される。続いて、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部104に通知され、ICカード109に対して再送信要求信号を送出する。パリティが一致する場合、受信データはオーバーラン検査部306に送られる。オーバーラン検査部306は受信バッファ状態フラグ305を検査し、受信バッファ状態フラグ305がセットされていれば受信データを破棄し、再送信要求信号生成部104はICカード109に対して再送信要求信号を送出する。受信バッファ状態フラグ305は、受信バッファ304がそれ以上受信データを格納できない場合にのみセットされる。オーバーラン検出カウンタ309は、データを受信した際、オーバーラン検査部306で受信オーバーランが検出されなかった場合にリセットされ、受信オーバーランが検出された場合に値が1加算される。比較部311はオーバーラン検出カウンタ309の値

とリトライ回数レジスタ310の値を比較し、オーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は受信オーバーランを検出しても再送信を要求しないように再送信要求信号生成部104に通知する。

以上の動作は実施の形態4の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部11の比較によりオーバーラン検出カウンタ309の値がリトライ回数レジスタ310の値に達した場合は、リトライ状態レジスタ312がセットされる。これにより、CPU101側はICカードからのデータ受信中の受信オーバーランに基づく再送信要求の回数を知ることができる。

(実施の形態6)

図6は、本発明の実施の形態6におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合ICカード109に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図6において、150はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置150において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。105はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。

301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード

109からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

また、図14は、本実施の形態によるICカード接続装置における、一キャラクタ分の受信データおよびキャラクタ保護期間の信号レベルを説明するための図である。

以上のように構成された本発明の実施の形態6によるICカード接続装置の動作について、図面を参照しながら説明する。

まず、ICカード109からシリアルに送られてくるデータは、キャラクタ単位でシリアル/パラレル変換部302において受信される。このとき、図14に示すように、送信側データ1400と、受信側データ1410とは、伝送レートの違いに起因して、データ本体であるデータ8ビットの部分が、送信データ側のデータ8ビット1402と受信データ側のデータ8ビット1412とで異なったものとなっている。

続いて、フレーム検査部401は、受信した1キャラクタ分のデータの直後のキャラクタ保護期間、つまり受信データ1410のパリティビット1413の後ろの2ビット分1420の信号レベルを検査する。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。

一方、キャラクタ保護期間中に信号レベルLowを検出した場合は次のようになる。送信側において1キャラクター分のデータとデータとの

間に設けられたキャラクタ保護期間は、図14に示す送信側データ1400の直後のキャラクタ保護期間1404のように、最小1 e t u ( e l e m e n t a r y t i m e u n i t )、最大2 e t u であり、この間の信号レベルはH i g hとなっているが、受信データ1410の直後のキャラクタ保護期間1420は、伝送レートの違いのせいで、その全部または一部がL o wとなっている。フレーム検査部401は、このL o wの信号レベルを検出するとともに、該データを破棄する。

L o wレベルが検出されると、検出結果は再送信要求信号生成部105に通知され、再送信要求信号生成部105はICカード109に対して再送信要求信号を送出する。再送信要求信号生成部105はフレーム検査部401からの入力をうけると、これに基づき、一旦受信したデータと同一キャラクタを有するデータを、ICカード109から送信させるための再送信要求信号を、ICカード109へ出力する。ICカード109は、再送信要求信号を受けると、前回送信したデータと同一キャラクタのデータを再送信する。

次に、フレーム検査部401において、キャラクタ保護期間の信号レベルがH i g hであると検査された場合の以後の動作は、従来例と同様に行われる。すなわち、パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部105に通知され、再送信要求信号生成部105はICカード109に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ304に格納される。

このように、本実施の形態のICカード接続装置150によれば、フレーム検査部401がデータのキャラクタ保護期間を検査して、その間の信号レベルがL o wであることを確かめると、再送信要求信号生成部

105を用いて、一旦受信したデータをICカード109から再送信させるようにしたことにより、伝送レートに誤差が発生した場合でも、必要なデータを再受信することができる。

(実施の形態7)

図7は、本発明の実施の形態7におけるICカード接続装置のシステム図である。本実施の形態におけるICカード接続装置は、ICカード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合で、かつ伝送プロトコルがT=0の場合にのみICカード109に対して再送信要求を行い再度同一データを受信する機能を有するものである。

図7において、160はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置160において、101はCPUである。201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。106はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。また、1101はプルアップ抵抗であり、データ端子(図示せ

ず) の信号レベルをHighまたはLowに切り替える。

以上のように構成されたICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態6と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、データの受信を行う前に、CPU101は、IEC/ISO7816で定められたICカード109とのPTS交換によってICカード109の伝送プロトコルを判別し、該伝送プロトコルがT=0プロトコルの場合はPTSフラグ307をセットする。

次にICカード109からキャラクタ単位でシリアルに送られてくるデータは、1キャラクタ毎にシリアル/パラレル変換部302において受信される。続いて、フレーム検査部401において、1キャラクタのデータのキャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。

パリティ検査部303において、受信データ8ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部106に通知され、再送信要求信号生成部106はPTSフラグ307がセットされている場合ICカード109に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ304に格納される。

このように、本実施の形態によれば、実施の形態6の構成に加えて、再送信要求信号生成部106が、PTSフラグ307を参照して再送信を行うようにしたことにより、本発明をIEC/ISO7816規格に

準拠した I C カードに対して用いることができる。

(実施の形態 8)

図 8 は、本発明の実施の形態 8 における I C カード接続装置のシステム図である。本実施の形態における I C カード接続装置は、I C カード 109 から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベル L o w を検出した場合 I C カード 109 に対して再送信要求を行い再度同一データを受信するとともに、フレームエラー検出を通知する機能を有するものである。

図 8 において、170 は I C カード接続装置、101 は CPU、109 は I C カードである。また、I C カード接続装置 170 において、201 は送信データを一時的に蓄える送信バッファである。202 は送信データからパリティビットを生成するパリティ生成部である。203 はスタートビット、送信データ 8 ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。105 は I C カード 109 に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301 は、I C カード 109 へのデータ送信と I C カード 109 からのデータ受信とを切り替える送受信切替部である。302 は I C カード 109 からシリアルに送られてくるデータを受信する本発明の受信手段としてのシリアル/パラレル変換部である。401 は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検出手段としてのフレーム検査部である。303 は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304 は受信データを一時的に蓄えておく受信バッファである。402 はフレームエラー検出を示すフレーム違反フラグである。また、1101 はプルアップ抵抗であり、データ端子 (図示せず) の信号レベルを H i g h または L o w に切り替える。

以上のように構成された本実施の形態による I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 6 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、I C カード 1 0 9 からシリアルに送られてくるデータは、シリアル／パラレル変換部 3 0 2 において受信される。続いて、フレーム検査部 4 0 1 において、キャラクタ保護期間中の信号レベルを検査される。

キャラクタ保護期間中に信号レベル L o w を検出しなかった場合、受信データはパリティ検査部 3 0 3 に送られる。パリティ検査部 3 0 3 において、受信データ 8 ビットから算出されるパリティと受信したパリティが一致するかを検査する。パリティが一致しない場合は、再送信要求信号生成部 1 0 5 に通知され、再送信要求信号生成部 1 0 5 は I C カード 1 0 9 に対して再送信要求信号を送出する。パリティが一致した場合、受信データは受信バッファ 3 0 4 に格納される。

一方、キャラクタ保護期間中に信号レベル L o w を検出した場合、再送信要求信号生成部 1 0 5 に通知され、I C カード 1 0 9 に対して再送信要求信号を送出する。

以上の動作は実施の形態 6 の動作と同様であるが、本実施の形態においては、フレーム検査部 4 0 1 が信号レベル L o w を検出した場合に、フレーム違反フラグ 4 0 2 がセットされる。フレーム違反フラグ 4 0 2 の状態は C P U 1 0 1 によりチェックされ、これにより、C P U 1 0 1 側は I C カードからのデータ受信中にフレーム違反が発生したことを知ることができる。

(実施の形態 9)

図 9 は、本発明の実施の形態 9 における I C カード接続装置のシステム図である。本実施の形態における I C カード接続装置は、I C カード 1 0 9 から送られてくるデータを受信する際、受信データのキャラクタ

保護期間中に信号レベルLowを検出した場合ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出しない機能を有するものである。

図9において、180はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置180において、101はCPUである。201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107はICカード109に対して再送信要求信号を発行する本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信するシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。403は同一データの受信における連続した再送信要求の回数を数えるフレーム違反検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定する、本発明の再送信要求回数レジスタとしてのリトライ回数レジスタである。311はフレーム違反検出カウンタ309の値とリトライ回数レジスタ310の値を比較する比較部である。また、1101はプルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された I C カード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態 6 と重複する部分はその詳細を省略し、相違点のみ述べる。

まず、CPU 101 は、I C カード 109 から送信される同一内容のデータの受信における連続した再送信要求の回数の上限值をリトライ回数レジスタ 310 に設定する。

次に、I C カード 109 から送られてくるデータは、シリアル/パラレル変換部 302 において受信される。続いて、フレーム検査部 401 において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベル Low を検出しなかった場合、受信データはパリティ検査部 303 に送られる。キャラクタ保護期間中に信号レベル Low を検出した場合、再送信要求信号生成部 107 に通知され、I C カード 109 に対して再送信要求信号を送出する。

以上の動作は実施の形態 1 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、フレーム検査部 401 がフレームエラーを検出した場合、フレーム違反検出カウンタ 403 には値が 1 加算され、フレーム検査部 401 がフレームエラーを検出しなかった場合は、フレーム違反検出カウンタ 403 の値はリセットされる。

比較部 311 は、フレーム違反検出カウンタ 403 の値とリトライ回数レジスタ 310 の値を比較し、フレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、フレーム検査部 401 がフレームエラーを検出しても、再送信を要求しないように再送信要求信号生成部 104 に通知する。

(実施の形態 10)

図 10 は、本発明の実施の形態 10 における I C カード接続装置のシステム図である。本実施の形態における I C カード接続装置は、I C カ

ード109から送られてくるデータを受信する際、受信データのキャラクタ保護期間中に信号レベルLowを検出した場合、ICカード109に対して再送信要求信号を送出し、同一データの受信における連続した再送信要求が規定回数に達した場合は再送信要求信号を送出せず、同一データの受信における連続した再送信要求が規定回数に達したことを通知する機能を有するものである。

図10において、190はICカード接続装置、101はCPU、109はICカードである。また、ICカード接続装置130において、201は送信データを一時的に蓄える送信バッファである。202は送信データからパリティビットを生成するパリティ生成部である。203はスタートビット、送信データ8ビット、パリティビットをシリアルに送信するパラレル/シリアル変換部である。107はICカード109に対して再送信要求信号を発行する、本発明の再送信要求手段としての再送信要求信号生成部である。301は、ICカード109へのデータ送信とICカード109からのデータ受信とを切り替える送受信切替部である。302はICカード109からシリアルに送られてくるデータを受信する、本発明の受信手段としてのシリアル/パラレル変換部である。401は、キャラクタ保護期間中の信号レベルを検査する、本発明の信号レベル検査手段としてのフレーム検査部である。303は受信したパリティビットと受信データから算出されるパリティとを比較するパリティ検査部である。304は受信データを一時的に蓄えておく受信バッファである。403は同一データの受信における連続した再送信要求の回数を数えるフレーム違反検出カウンタである。310は同一データの受信における連続した再送信要求の回数の上限を規定するリトライ回数レジスタである。311はフレーム違反検出カウンタ403の値とリトライ回数レジスタ310の値を比較する比較部である。312は同一

データの受信における連続した再送信要求の回数がリトライ回数レジスタ310に設定した値に達したことを示す、本発明の再送信要求状態レジスタとしてのリトライ状態レジスタである。また、1101はブルアップ抵抗であり、データ端子（図示せず）の信号レベルをHighまたはLowに切り替える。

以上のように構成された本実施の形態によるICカード接続装置の動作について、図面を参照しながら説明する。ただし、実施の形態5または9と重複する部分はその詳細を省略し、相違点のみ述べる。

以上のように構成されたICカード109接続装置の動作について、図面を参照しながら説明する。

まず、CPU101は、ICカード109から送信される同一内容のデータの受信における連続した再送信要求の回数の上限値をリトライ回数レジスタ310に設定する。

次に、ICカード109から送られてくるデータは、シリアル/パラレル変換部302において受信される。続いて、フレーム検査部401において、キャラクタ保護期間中の信号レベルを検査される。キャラクタ保護期間中に信号レベルLowを検出しなかった場合、受信データはパリティ検査部303に送られる。キャラクタ保護期間中に信号レベルLowを検出した場合、再送信要求信号生成部107に通知され、ICカード109に対して再送信要求信号を送出する。フレーム違反検出カウンタ403は、データを受信した際、フレーム検査部401でフレームエラーが検出されなかった場合にリセットされ、フレームエラーが検出された場合に値が1加算される。比較部311はフレーム違反検出カウンタ403の値とリトライ回数レジスタ310の値を比較し、フレーム違反検出カウンタ403の値がリトライ回数レジスタ310の値に達した場合はフレームエラーを検出しても再送信を要求しないように再送

信要求信号生成部 107 に通知する。

以上の動作は実施の形態 9 の動作と同様であるが、本実施の形態においては、一回のデータ受信の動作について、比較部 11 の比較によりフレーム違反検出カウンタ 403 の値がリトライ回数レジスタ 310 の値に達した場合は、リトライ状態レジスタ 312 がセットされる。これにより、CPU 101 側は IC カードからのデータ受信中のフレームエラーに基づく再送信要求の回数を知ることができる。

なお、上記の各実施の形態において、IC カード接続装置にて一回の動作にて

処理されるデータはキャラクタ単位としたが、これは一例であって、任意の処理単位に基づき行ってもよく、また、本実施の形態のデータ部 8 ビットは一例であり、データ部の大きさは 8 ビットより大きくても小さくてもよい。さらに、本発明の信号レベル検査手段が検査する対称は、実施の形態に示すキャラクタ保護期間  $2e_{tu}$  より大きくても小さくてもよい。要するに、本発明の信号レベル検査手段は、データ本体、スタートビットおよびパリティビットからなるデータを受信するための受信期間の後の所定の期間の任意の地点の信号サイズを検査するようにしてもよい。

なお、上記の説明においては、本発明の実施の形態における IC カード接続装置について説明を行ったが、本発明は、上述した本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを担持した媒体であり、コンピュータにより読み取り可能且つ、読み取られた前記プログラムおよび／またはデータが前記コンピュータと協働して前記機能を実行する媒体として実現してもよい。

また、本発明は、上述した本発明の全部または一部の手段の全部また

は一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであり、前記コンピュータと協働して前記機能を実行することを特徴とする情報集合体として実現してもよい。

また、上記において、データとは、データ構造、データフォーマット、データの種類などを含む。また、媒体とは、ROM等の記録媒体、インターネット等の伝送媒体、光・電波・音波等の伝送媒体を含む。また、担持した媒体とは、例えば、プログラムおよび／またはデータを記録した記録媒体や、プログラムおよび／またはデータを伝送する伝送媒体等をふくむ。

さらに、コンピュータにより処理可能とは、例えば、ROMなどの記録媒体の場合であれば、コンピュータにより読みとり可能であることであり、伝送媒体の場合であれば、伝送対象となるプログラムおよび／またはデータが伝送の結果として、コンピュータにより取り扱えることであることを含み、情報集合体とは、例えば、プログラムおよび／またはデータ等のソフトウェアを含むものである。

したがって、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

以上のように本発明によれば、従来のICカード接続装置では検出できなかったフレームエラーや受信オーバーランを検出し、パリティエラー検出時の再送信要求を行う機能を利用して再送信を要求し、同一データを再度受信することによって、ICカードから送られてくるデータを確実に受信することができる。

#### 産業上の利用可能性

以上述べたところから明らかなように本発明は、受信バッファの容量が小さくても確実にデータを受信でき、また、ノイズなどの影響により

生じる伝送誤りの検出率を向上でき、より確実なデータ伝送を実現できるという長所を有する。

## 請 求 の 範 囲

1. ICカードから伝送されてくるデータを所定の処理単位毎に受信する受信手段と、

前記受信手段が受信したデータを一時的に所定の処理単位毎に格納する受信バッファと、

前記受信バッファがそれ以上データを格納できなくなった状態になるとセットされる受信バッファ状態フラグと、

前記受信バッファ状態フラグがセットされている場合に、前記受信手段が新たにデータを受信したとき、これをオーバーランとして検出するとともに、前記新たに受信したデータを破棄するオーバーラン検出手段と、

少なくとも前記オーバーランが検出された時に、前記ICカードに対して、前記破棄したデータと同一の内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置。

2. 前記ICカードがデータをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記オーバーランが検出され、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項1に記載のICカード接続装置。

3. 前記オーバーラン検出手段が前記オーバーランを検出するとセットされるオーバーラン検出フラグをさらに備えたことを特徴とする請求項1に記載のICカード接続装置。

4. 前記オーバーラン検出手段により検出された前記オーバーランの回数を数えるオーバーラン検出カウンタと、

前記オーバーランの回数の最大値を規定する再送信要求回数レジスタ

と、

前記検出されたオーバーランの回数と前記再送信要求回数レジスタに規定された回数とを比較する比較手段とをさらに備え、

前記再送信要求手段は、前記比較手段による比較の結果、前記検出されたオーバーランの回数が前記規定回数に達した場合は、前記破棄したデータと同一内容のデータの再送信要求を行わないことを特徴とする請求項1に記載のICカード接続装置。

5. 前記検出されたオーバーランの回数が前記再送信要求回数レジスタに規定された回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項4に記載のICカード接続装置。

6. ICカードから送信される、保護期間を間に挟みながら伝送される所定の処理単位のデータを含む信号を受信する受信手段と、

前記受信手段が所定の前記処理単位のデータを受信する場合、あらかじめ決められた、該データを受信するための受信期間の後の所定の期間における前記信号のレベルを検査する信号レベル検査手段と、

少なくとも前記信号レベル検査手段が前記所定の期間内の信号の全部または一部に所定のレベルを検出した場合に、前記所定の前記処理単位のデータを破棄するとともに、前記ICカードに対して前記破棄したデータと同一内容のデータの再送信を要求する再送信要求手段とを備えたことを特徴とするICカード接続装置。

7. 前記信号レベル検査手段は、前記受信期間の直後の、前記所定の期間内の最小単位の前記信号のレベルを検出することを特徴とする請求項6に記載のICカード接続装置。

8. 前記ICカードが前記データをキャラクタ単位で再送信できる場合にのみセットされるPTSフラグをさらに備え、

前記再送信要求手段は、前記信号レベル検査手段が前記所定の期間中

に前記所定の信号レベルを検出し、かつ前記PTSフラグがセットされている場合に、前記ICカードに対して前記受信データの再送信要求を行うものであることを特徴とする請求項6または7に記載のICカード接続装置。

9. 前記信号レベル検査手段が前記所定の期間に前記所定の信号レベルを検出するとセットされるフレーム違反フラグをさらに備えたことを特徴とする請求項6または7に記載のICカード接続装置。

10. 前記信号レベル検査手段により前記所定の期間中に前記所定の信号が検出された回数を数えるフレーム違反検出カウンタと、

前記所定の信号の検出回数の最大値を規定するための再送信要求回数レジスタと、

前記フレーム違反検出カウンタによりカウントされた回数と前記再送信要求回数レジスタの値とを比較する比較手段とをさらに備え、

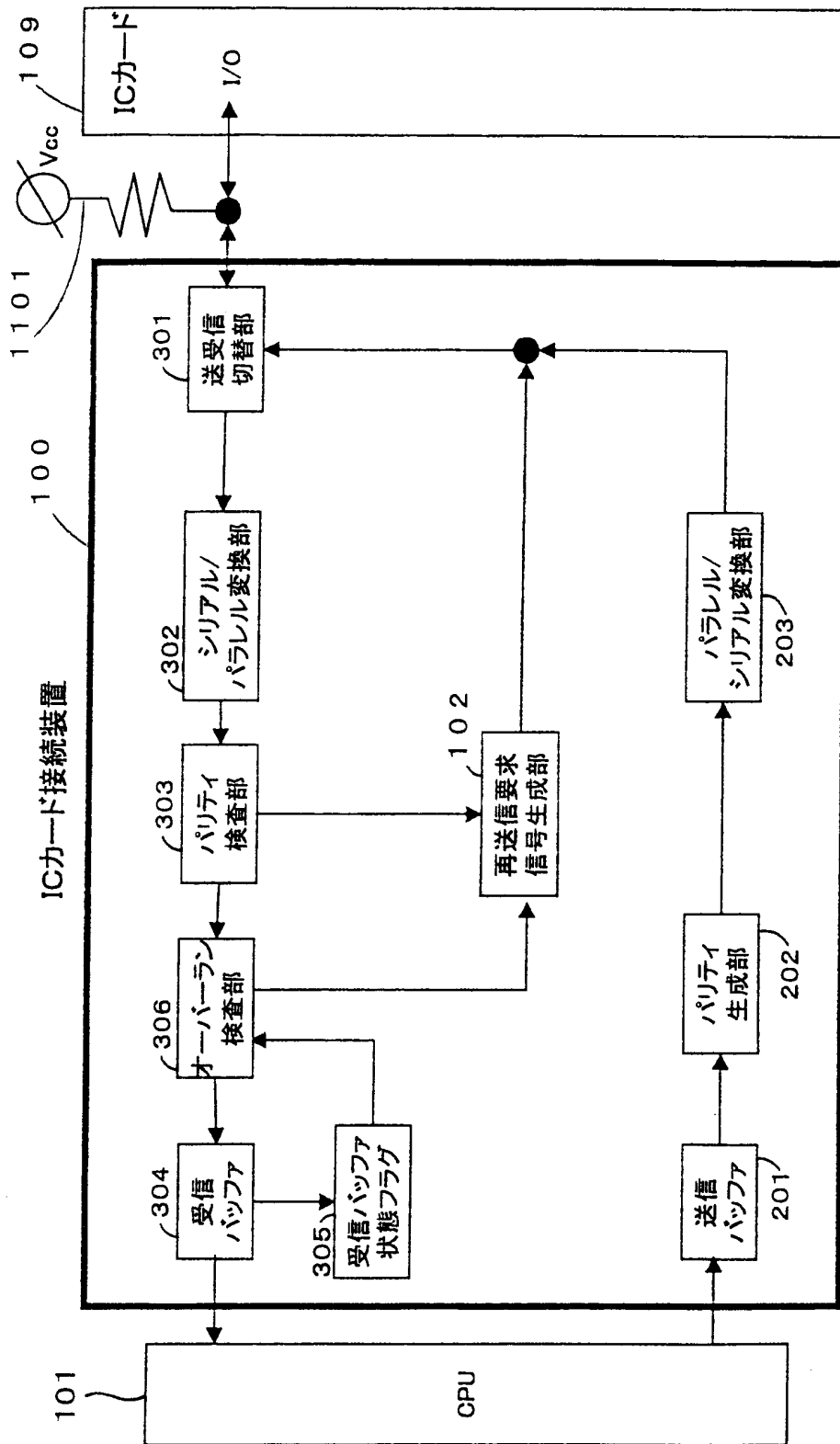
前記再送信要求手段は、前記比較手段による比較の結果、前記所定の期間中に前記所定の信号を検出した回数が前記再送信要求回数レジスタの規定回数に達した場合は、前記受信したデータと同一キャラクタのデータの再送信要求を行わないことを特徴とする請求項6または7に記載のICカード接続装置。

11. 前記所定の期間中に前記所定の信号レベルを検出した回数が前記再送信要求回数レジスタの規定回数に達したことを通知する再送信要求状態レジスタをさらに備えたことを特徴とする請求項10に記載のICカード接続装置。

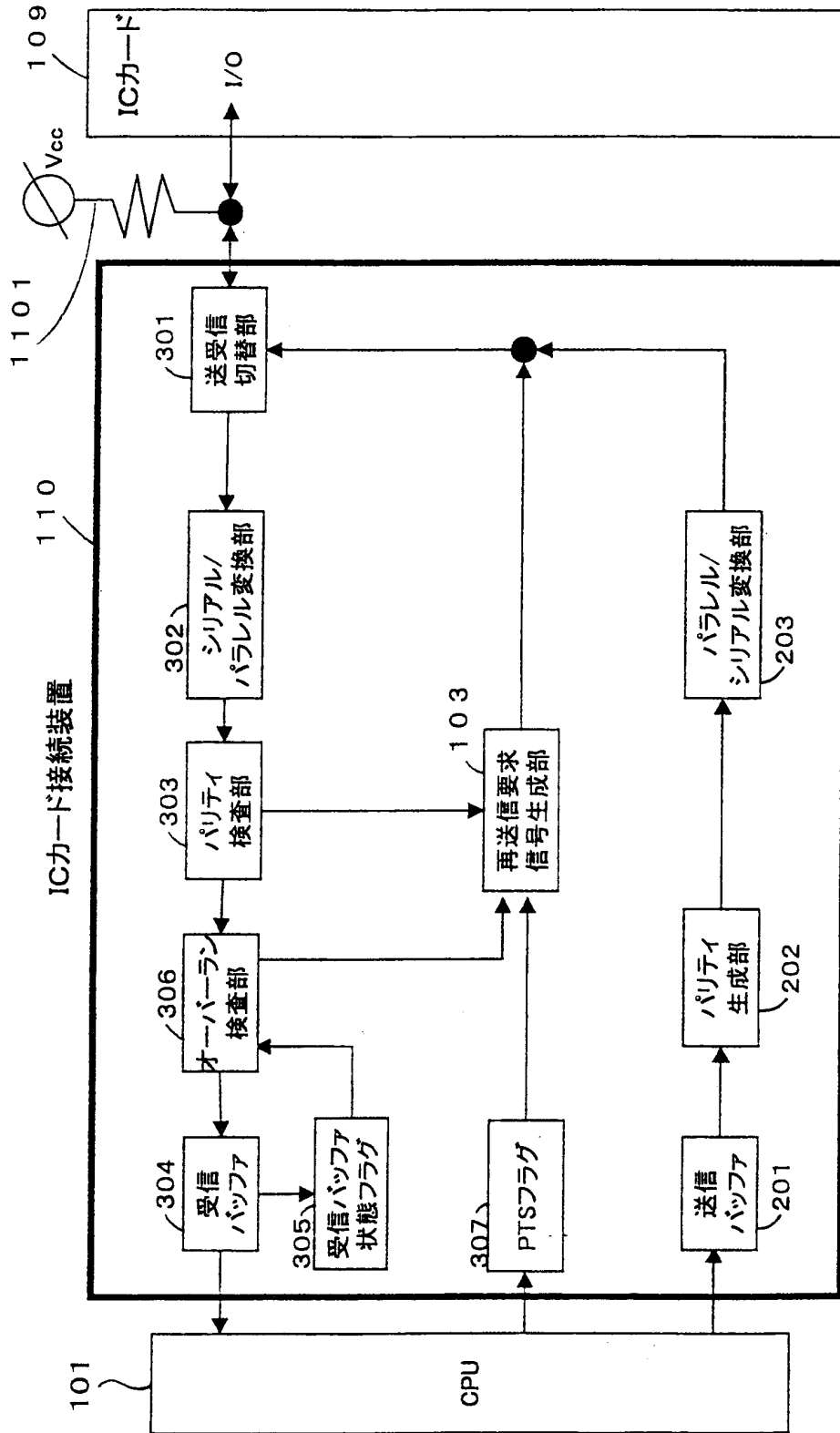
12. 請求項1から11のいずれかに記載の本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体。

13. 請求項1から11のいずれかに記載の本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであることを特徴とする情報集合体。

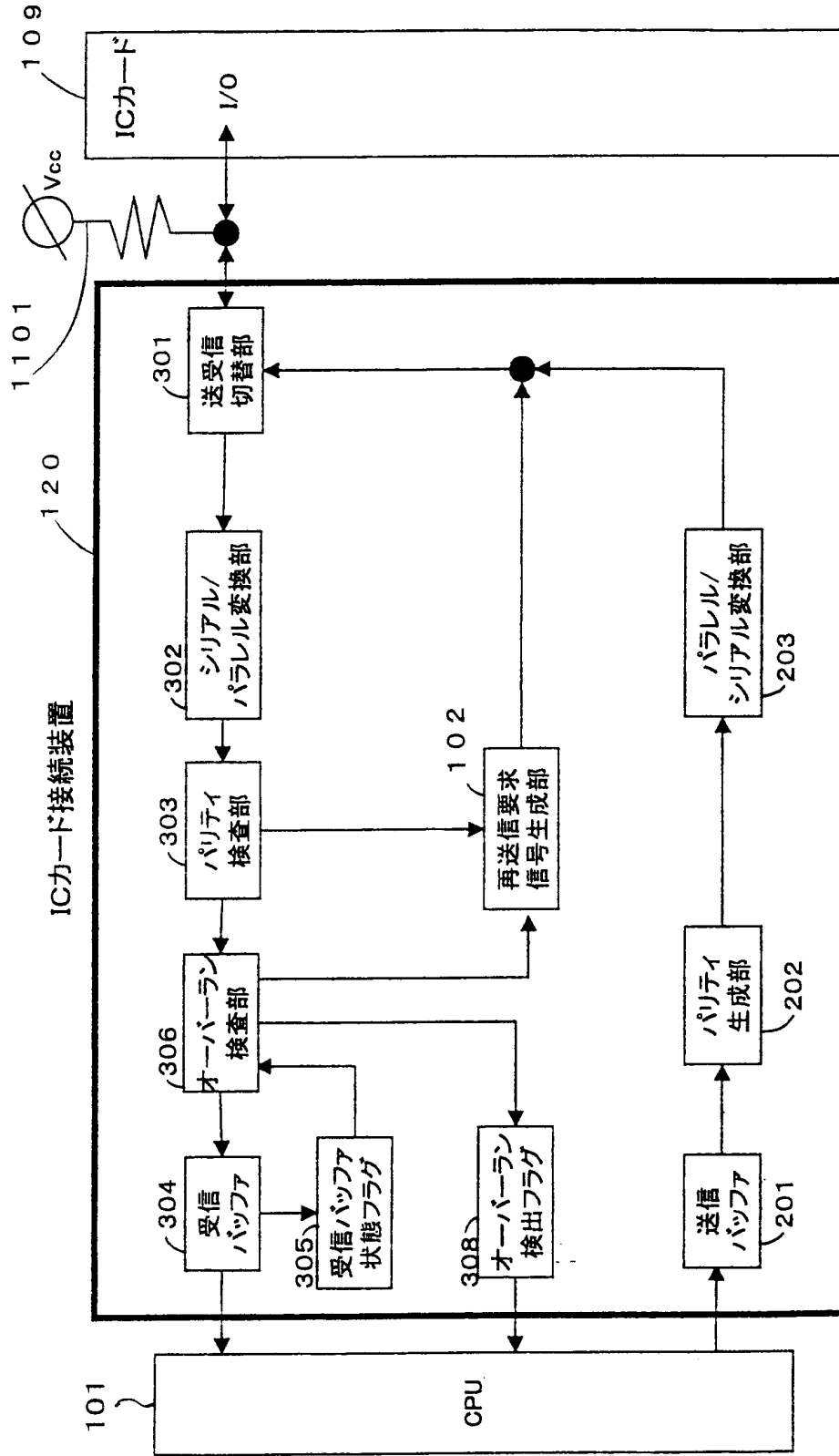
第 1 図



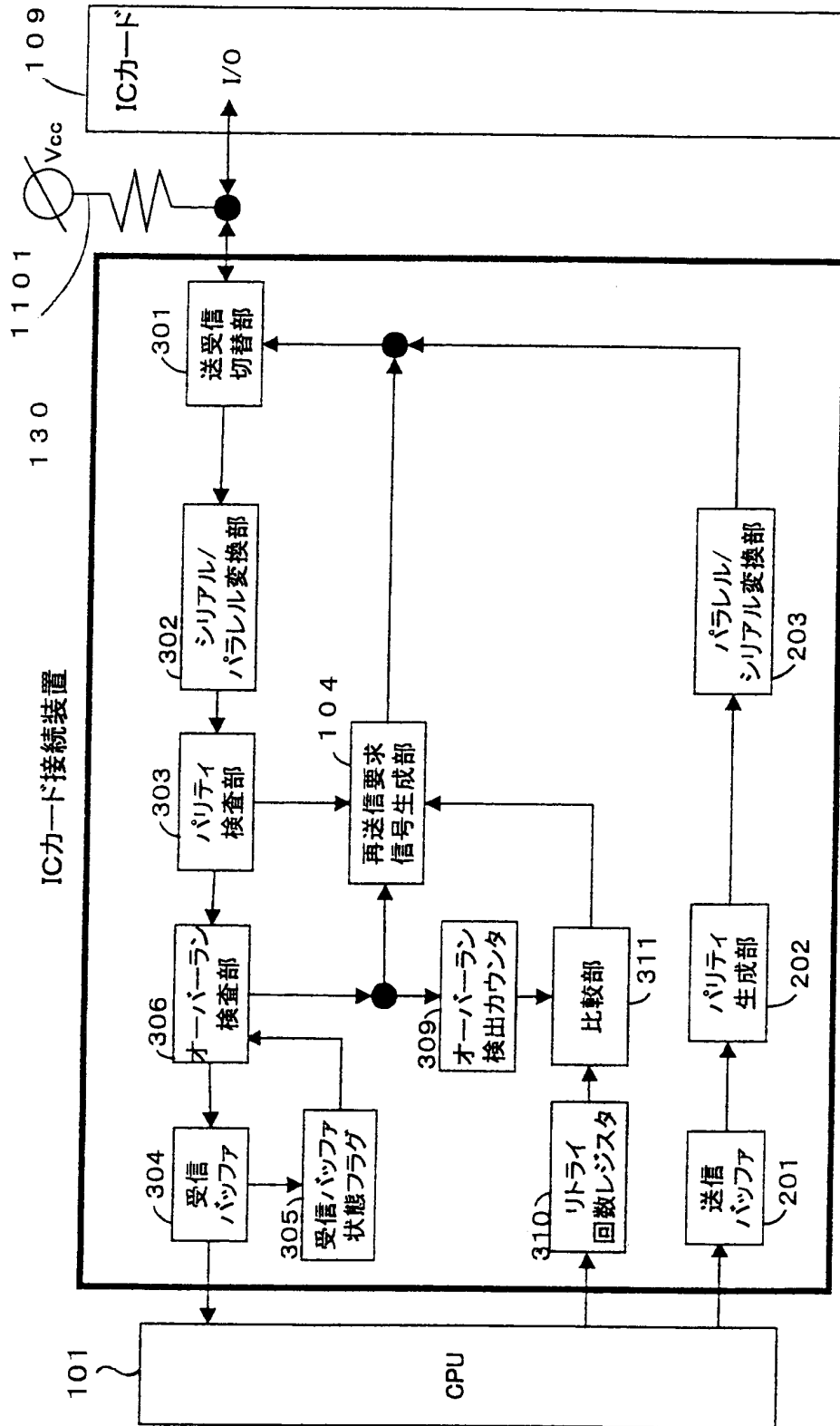
第 2 図



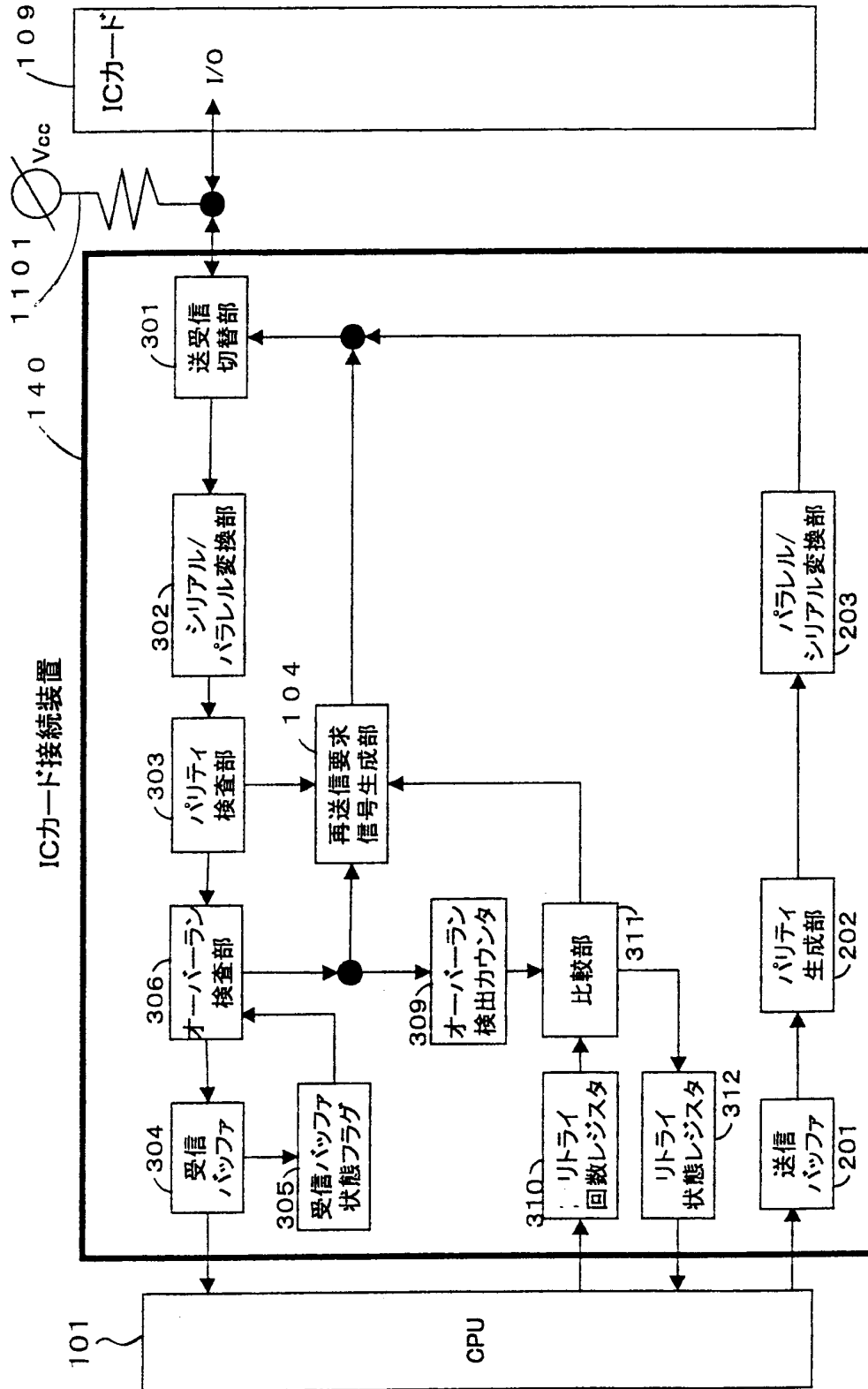
第 3 図

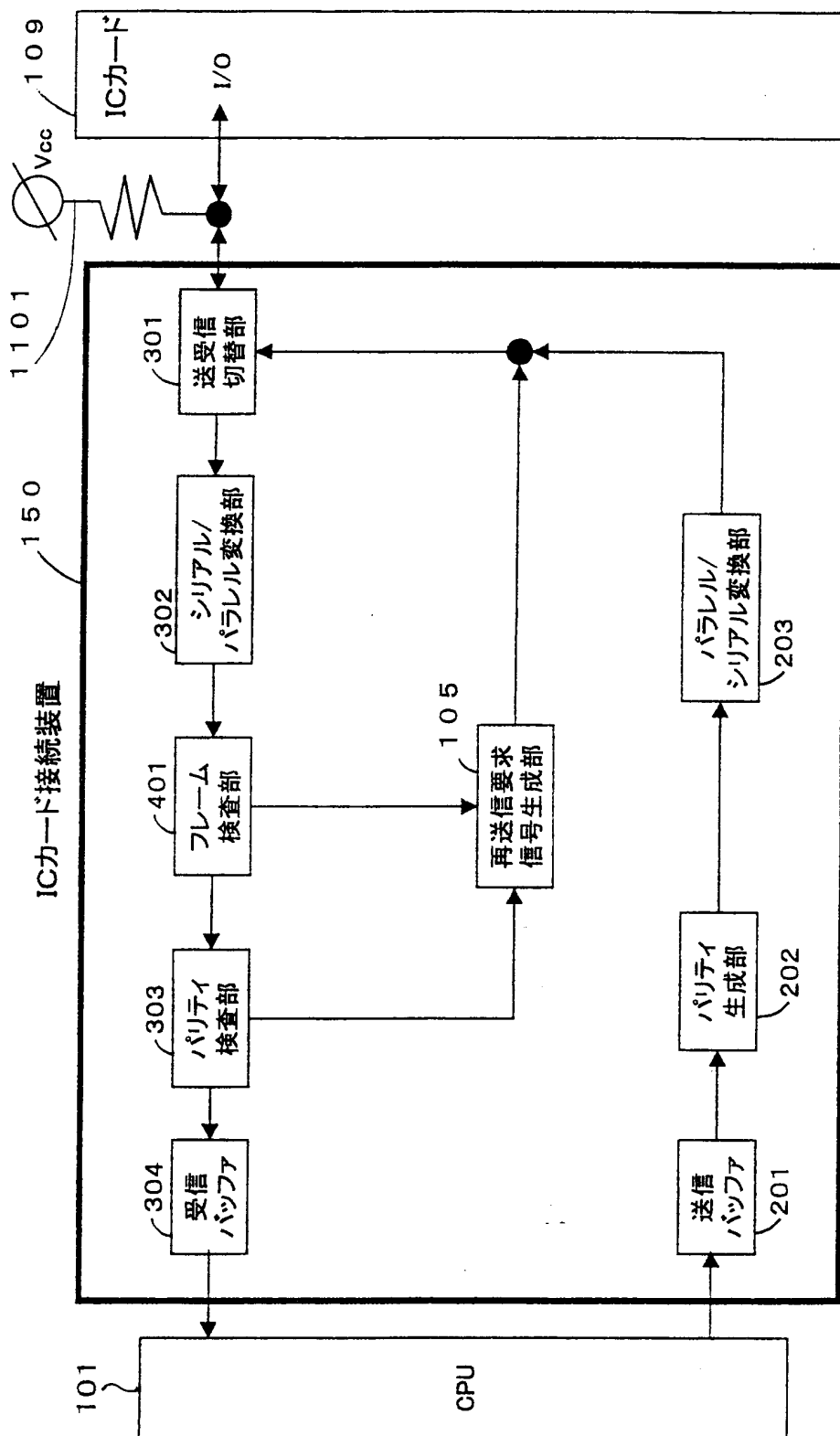


第 4 図



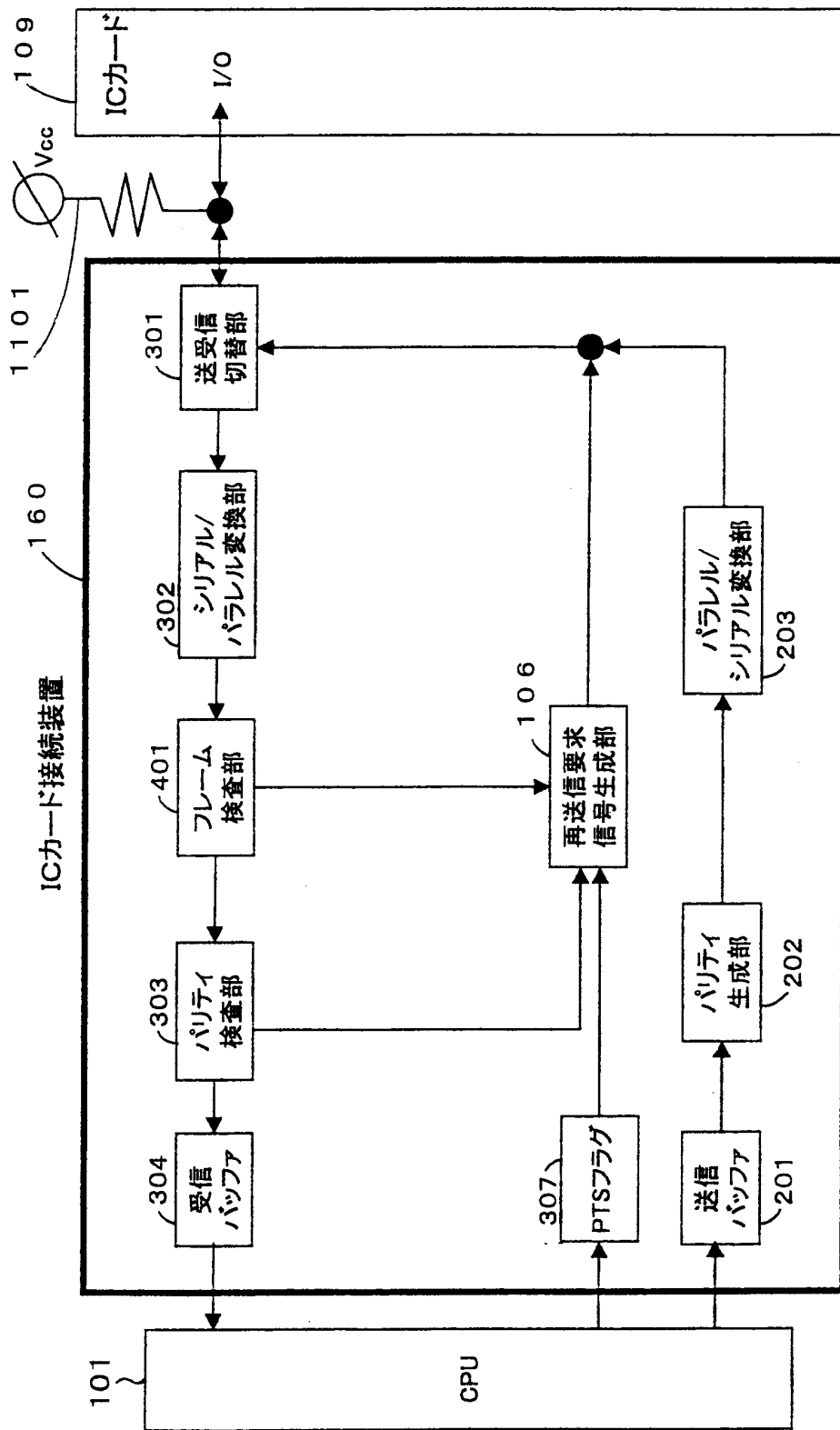
第 5 図

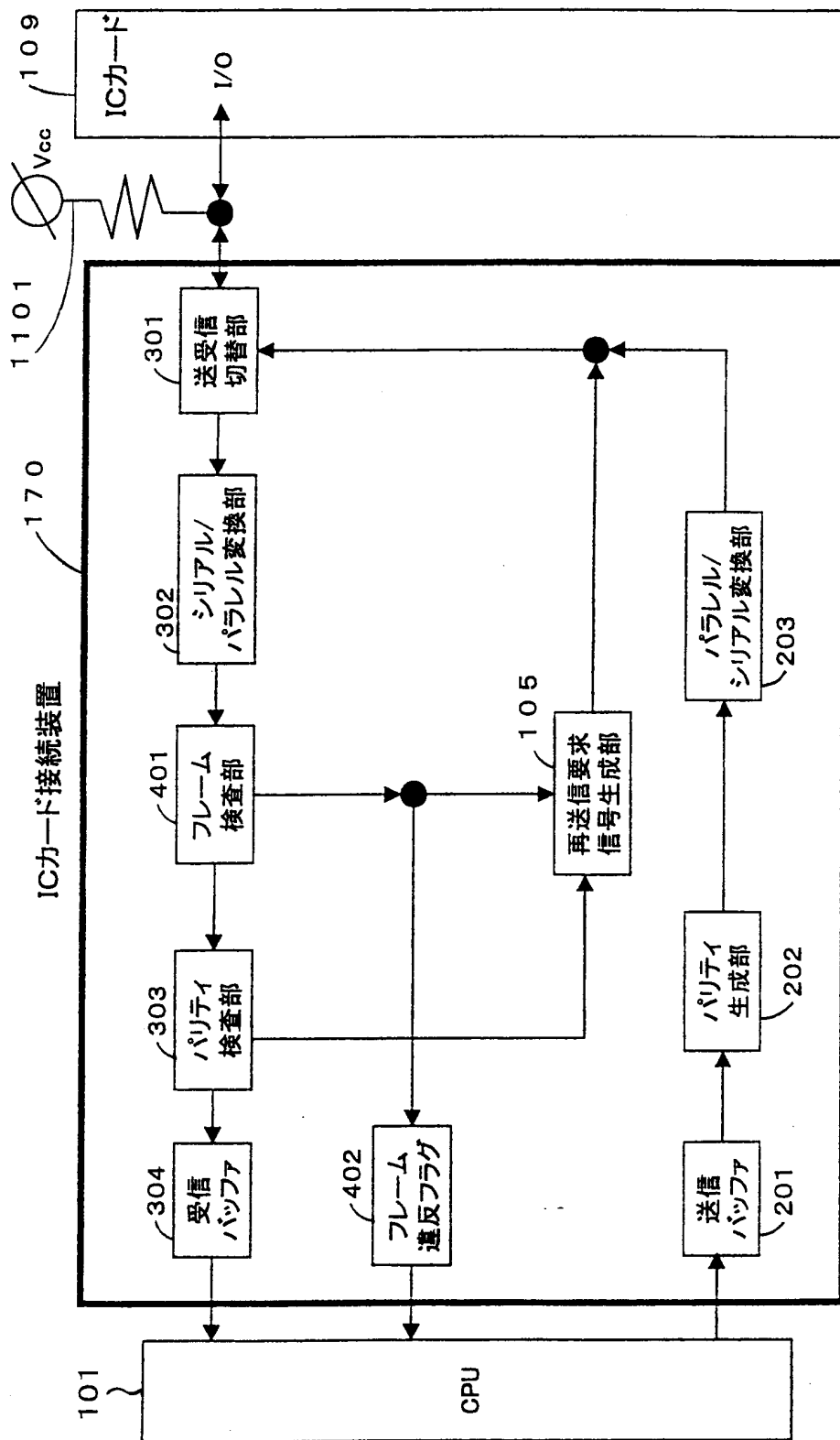




第 6 図

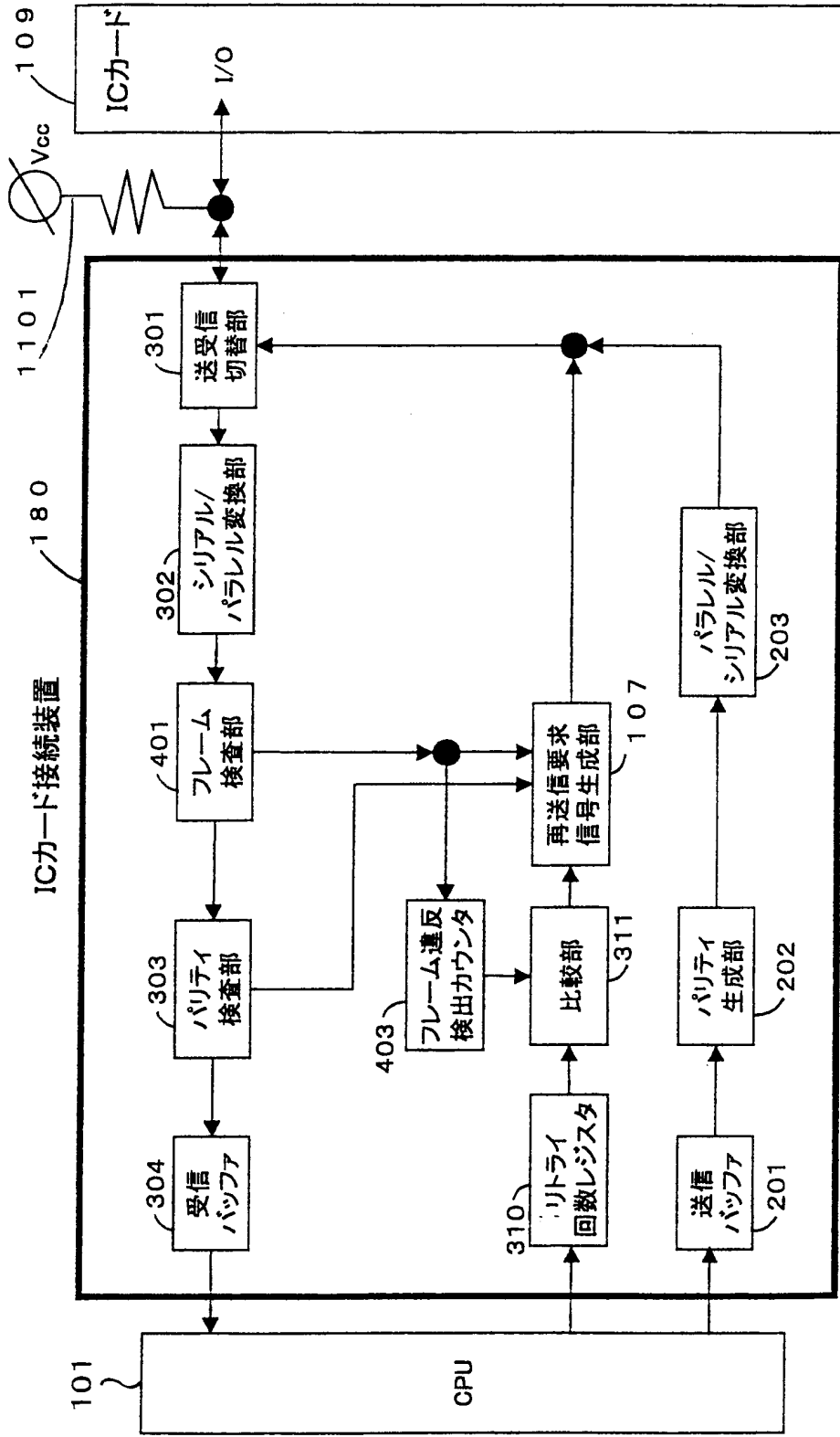
第 7 図



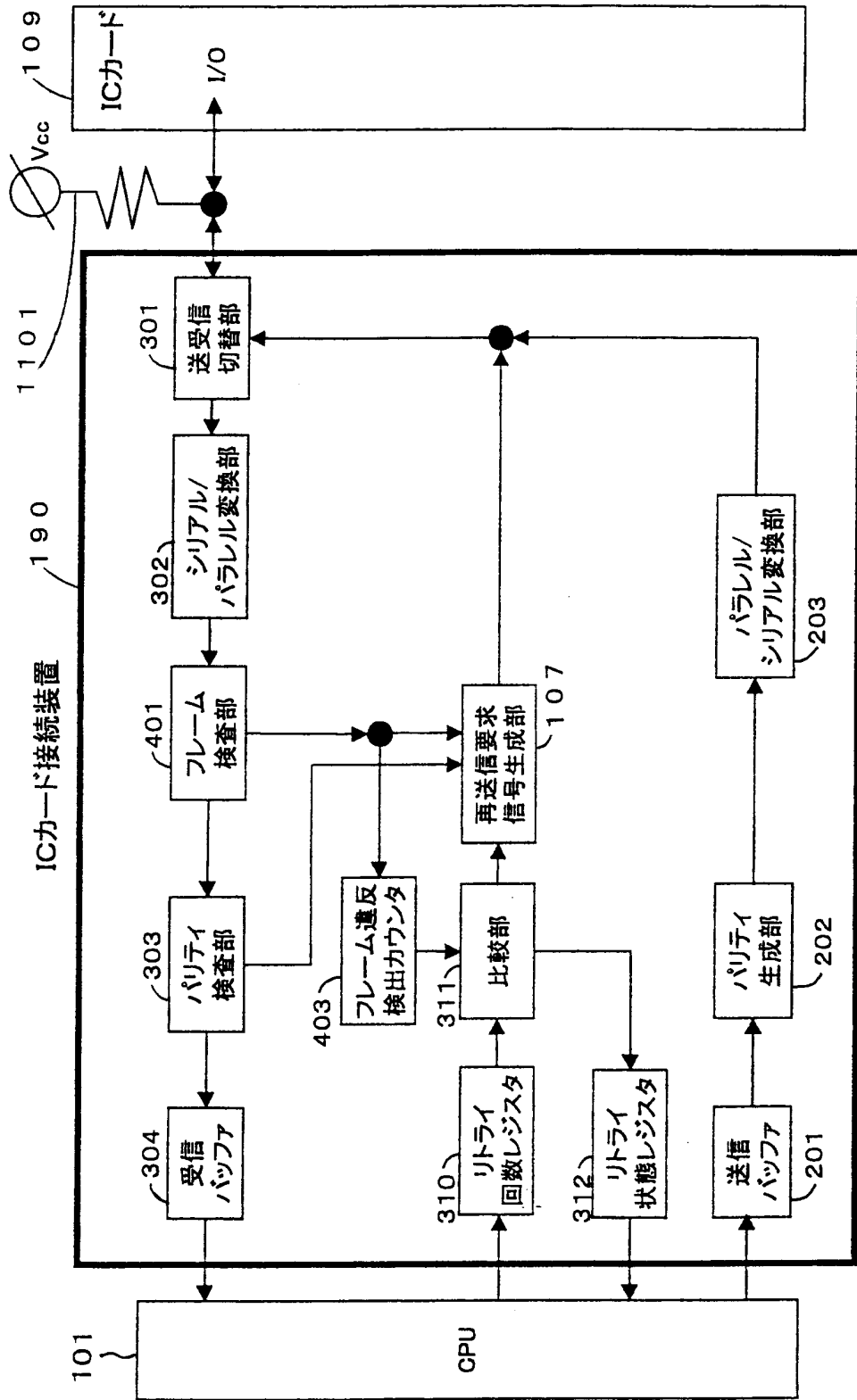


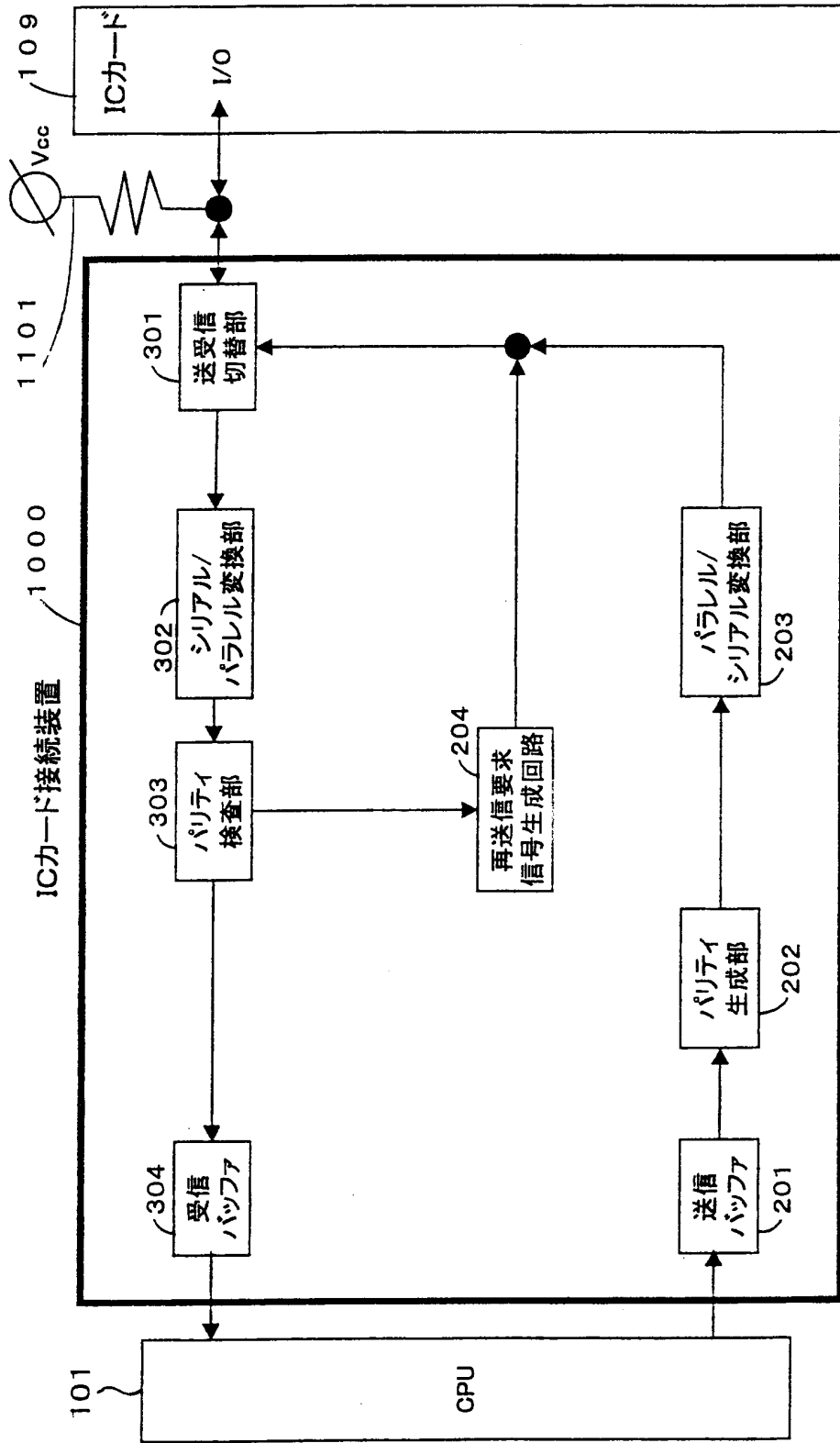
第 8 図

第 9 図



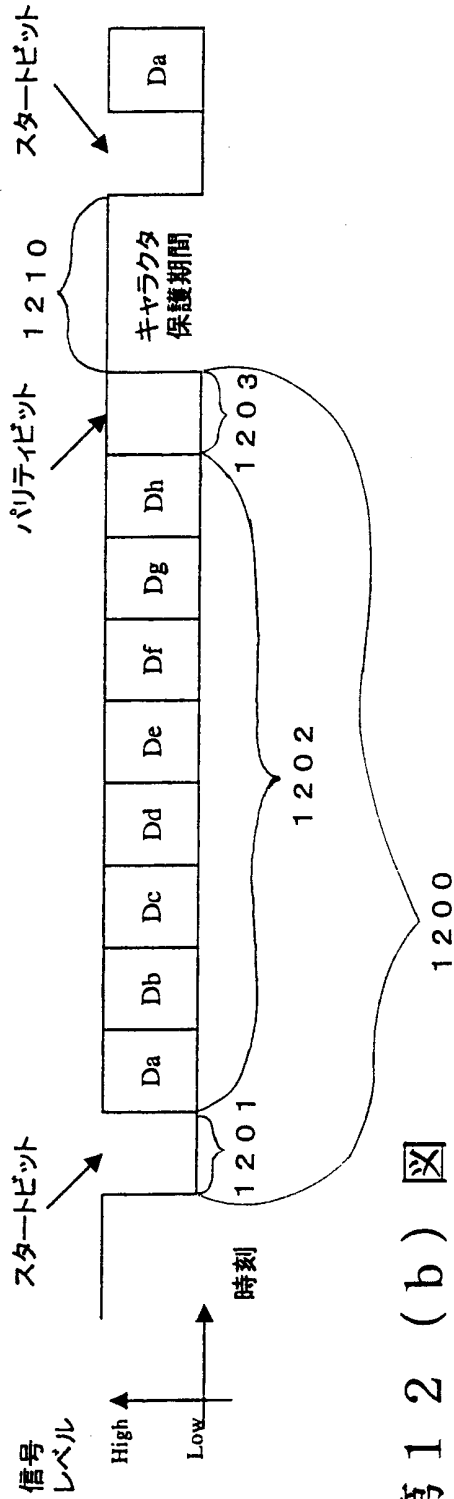
第 1 0 図



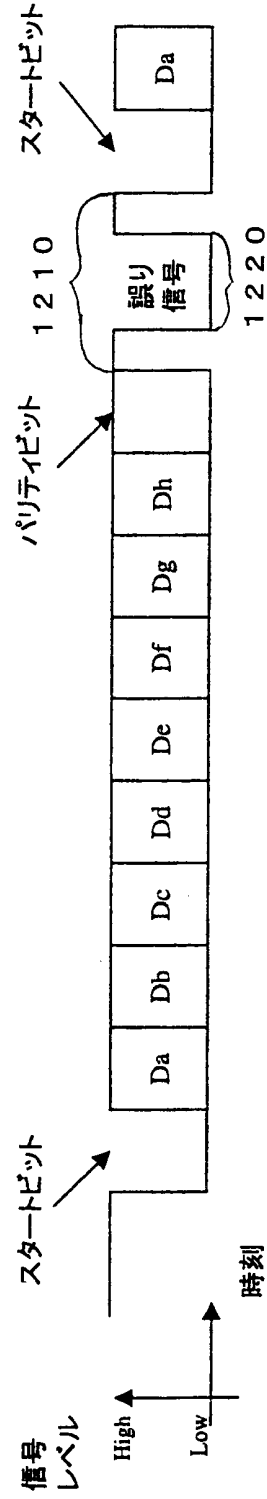


第 1 1 図

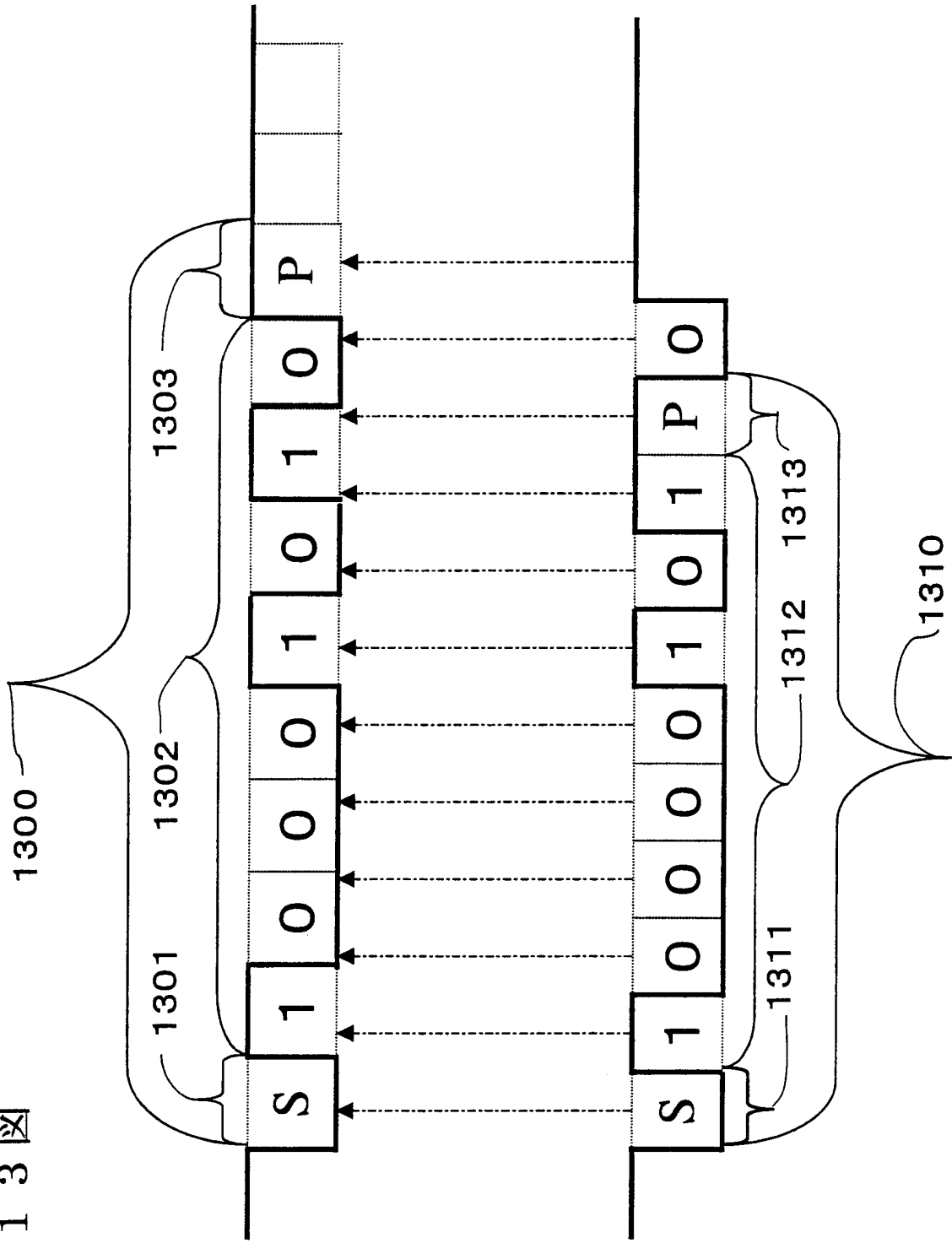
第 1 2 ( a ) 図



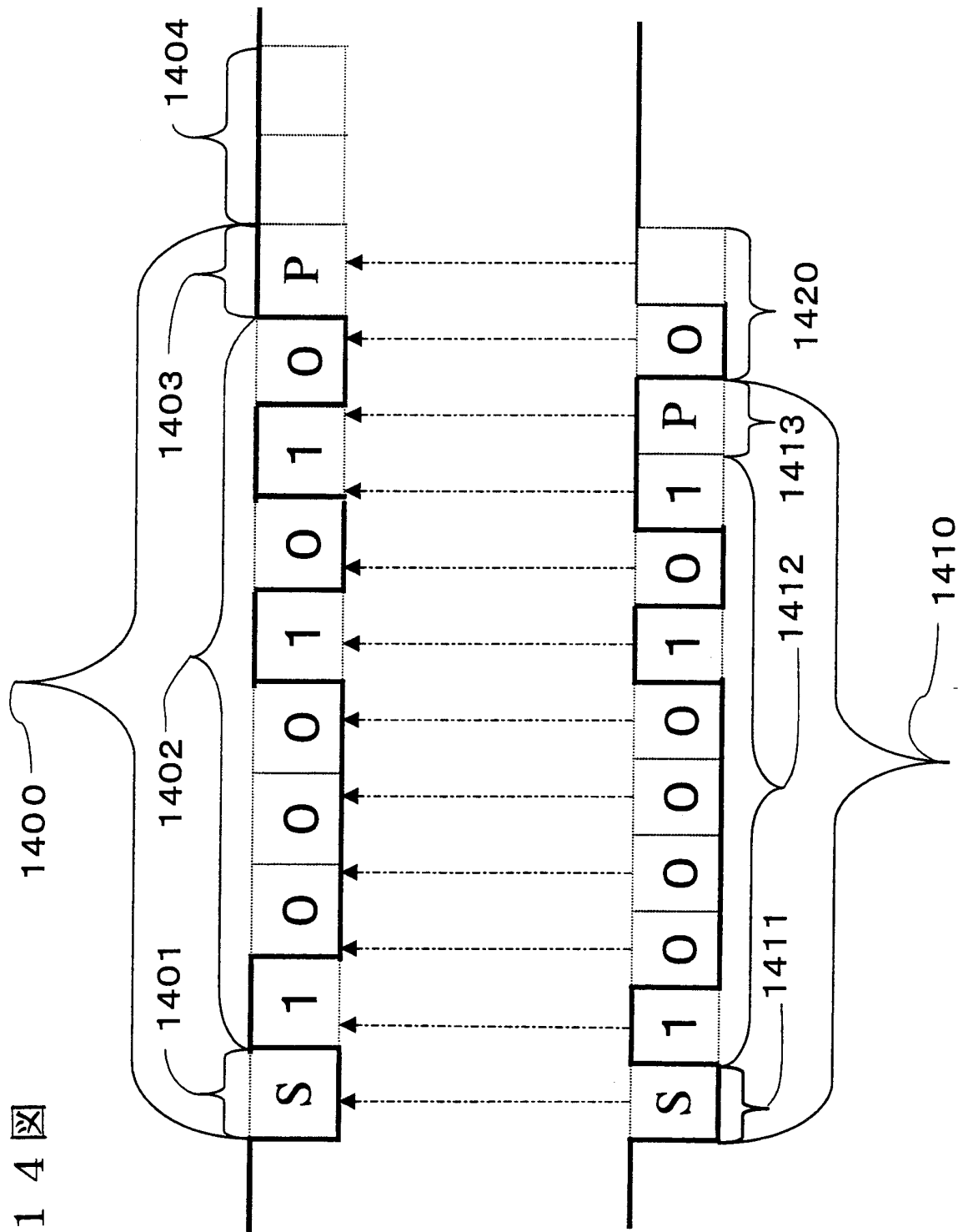
第 1 2 ( b ) 図



第 1 3 図



第 1 4 図



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/05154

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl <sup>7</sup> G06F 3/06, G06F 3/08 G06K 17/00		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) Int.Cl <sup>7</sup> G06F 3/06, G06F 3/08, G06K 17/00, H04L 7/04, H04L 25/38, H04L 25/40		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2000 Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 9-179948, A (Sony Corporation), 11 July, 1997 (11.07.97), Full text; all drawings	1-2, 12
Y	Full text; all drawings	3-5
A	Full text; all drawings (Family: none)	6-11
Y	JP, 8-8995, A (NEC Corporation), 12 January, 1996 (12.01.96), Par. Nos. [0012]-[0013]; Fig. 5 (Family: none)	3, 12
Y	JP, 63-126083, A (Toshiba Corporation), 30 May, 1988 (30.05.88), page 4, lower right column, lines 4 to 12; Fig. 5 (Family: none)	4-5, 12
A	JP, 7-170253, A (NEC Corporation), 04 July, 1995 (04.07.95), Full text; all drawings (Family: none)	6-12
A	JP, 54-108504, A (Matsushita Electric Ind. Co., Ltd.), 25 August, 1979 (25.08.79), Full text; all drawings (Family: none)	6-12
<input type="checkbox"/> Further documents are listed in the continuation of Box C.		<input type="checkbox"/> See patent family annex.
* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family	
"O" document referring to an oral disclosure, use, exhibition or other means		
"P" document published prior to the international filing date but later than the priority date claimed		
Date of the actual completion of the international search 14 November, 2000 (14.11.00)	Date of mailing of the international search report 28 November, 2000 (28.11.00)	
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer	
Facsimile No.	Telephone No.	

# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/05154

## Box I Observations where certain claims were found unsearchable (Continuation of item 1 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1.  Claims Nos.: 13  
because they relate to subject matter not required to be searched by this Authority, namely:  
  
The invention of claim 13 relates to a collection of information characterized by being a program and/or data and relates to a computer program and mere presentation of information. Therefore the invention relates to a subject matter not required to be searched by this International Searching Authority according to PCT Article 17(2)(a)(i) and Rule 39.1(vi), (v).
2.  Claims Nos.:  
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
3.  Claims Nos.:  
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

## Box II Observations where unity of invention is lacking (Continuation of item 2 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

As concerns of the "special technical features" involved in the inventions of the claims of the international application, the inventions of the international application is judged, from the description, to relate to an IC card connector for requesting an IC card to resend the data of the same contents.

The inventions of claims 1-5, 12, 13 relate to an IC card connector for requesting resending of data if a receiving buffer causes overrun; and the inventions of claims 6-11 relate to an IC card connector for requesting resending of data if an error is found in a level check of a signal during a predetermined period of time after a reception period of time during which data is received. Considering that the technique of requesting an IC card to resend data is well known, there is no technical relationship among those groups of inventions involving "special technical features."

1.  As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2.  As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3.  As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:
4.  No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest  The additional search fees were accompanied by the applicant's protest.

A. 発明の属する分野の分類 (国際特許分類 (IPC))  
 IntCl<sup>7</sup> G06F 3/06, G06F 3/08  
 G06K 17/00

B. 調査を行った分野  
 調査を行った最小限資料 (国際特許分類 (IPC))  
 IntCl<sup>7</sup> G06F 3/06, G06F 3/08, G06K 17/00,  
 H04L 7/04, H04L 25/38, H04L 25/40

最小限資料以外の資料で調査を行った分野に含まれるもの  
 日本国実用新案公報 1922-1996年  
 日本国公開実用新案公報 1971-2000年  
 日本国登録実用新案公報 1994-2000年  
 日本国実用新案登録公報 1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y A	JP, 9-179948, A (ソニー株式会社) 11. 7月. 1997 (11. 07. 97) 全文, 全図 全文, 全図 全文, 全図 (ファミリーなし)	1-2, 12 3-5 6-11

C欄の続きにも文献が列挙されている。  パテントファミリーに関する別紙を参照。

\* 引用文献のカテゴリー  
 「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
 「O」口頭による開示、使用、展示等に言及する文献  
 「P」国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献  
 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの  
 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの  
 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの  
 「&」同一パテントファミリー文献

国際調査を完了した日 14. 11. 00  
 国際調査報告の発送日 28.11.00

国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 相崎 裕恒 電話番号 03-3581-1101 内線 3585	5N 2945
--	--	---------

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 8-8995, A (日本電気株式会社) 12. 1月. 1996 (12. 01. 96) 段落番号【0012】-【0013】, 第5図 (ファミリーなし)	3, 12
Y	JP, 63-126083, A (株式会社東芝) 30. 5月. 1988 (30. 05. 88) 第4頁右下欄第4-12行, 第5図 (ファミリーなし)	4-5, 12
A	JP, 7-170253, A (日本電気株式会社) 4. 7月. 1995 (04. 07. 95) 全文, 全図 (ファミリーなし)	6-12
A	JP, 54-108504, A (松下電器産業株式会社) 25. 8月. 1979 (25. 08. 79) 全文, 全図 (ファミリーなし)	6-12

## 第I欄 請求の範囲の一部の調査ができないときの意見 (第1ページの2の続き)

法第8条第3項(PCT17条(2)(a))の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1.  請求の範囲 13 は、この国際調査機関が調査をすることを要しない対象に係るものである。つまり、  
請求の範囲13プログラムおよび/またはデータであることを特徴とする情報集合体であり、コンピューター・プログラム及び情報の単なる提示に該当し、PCT17条(2)(a)(i)及びPCT規則39.1(vi)、(v)の規定により、この国際調査機関が調査することを要しない対象に係るものである。
2.  請求の範囲 \_\_\_\_\_ は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
3.  請求の範囲 \_\_\_\_\_ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

## 第II欄 発明の単一性が欠如しているときの意見 (第1ページの3の続き)

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

本件国際出願の各発明における「特別な技術的特徴」について検討するに、本件国際出願の発明は、明細書の記載から、ICカード接続装置において、ICカードに対して同一内容のデータの再送信を要求するものであるが、請求の範囲1-5及び12-13に係る発明は、受信バッファがオーバーランした場合にデータの再送信を要求するICカード接続装置に関するものであり、請求の範囲6-11に係る発明は、データを受信するための受信期間の後の所定の期間における信号のレベル検査による違反の場合にデータの再送信を要求するICカード接続装置に関するものであり、ICカードに対してデータの再送信を要求する技術は周知であることに鑑みると、これら一群の発明の間には、「特別な技術的特徴」を含む技術的な関係があるものとは認められない。

1.  出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求の範囲について作成した。
2.  追加調査手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加調査手数料の納付を求めなかった。
3.  出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求の範囲のみについて作成した。
4.  出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求の範囲について作成した。

## 追加調査手数料の異議の申立てに関する注意

- 追加調査手数料の納付と共に出願人から異議申立てがあった。  
 追加調査手数料の納付と共に出願人から異議申立てがなかった。