



(12) 发明专利

(10) 授权公告号 CN 102163664 B

(45) 授权公告日 2014. 07. 23

(21) 申请号 201110068455. 3

H01L 21/265(2006. 01)

(22) 申请日 2003. 02. 07

C30B 29/32(2006. 01)

(30) 优先权数据

60/355, 034 2002. 02. 08 US

(56) 对比文件

US 2001/0046757 A1, 2001. 11. 29, 全文.

US 6329088 B1, 2001. 12. 11, 全文.

CN 1166890 A, 1997. 12. 03, 全文.

(62) 分案原申请数据

03803468. 9 2003. 02. 07

审查员 杨燕

(73) 专利权人 克里公司

地址 美国北卡罗莱纳

(72) 发明人 戴维斯·安德鲁·麦克卢尔

亚历山大·苏沃洛夫

约翰·亚当·埃德蒙

小戴维·比尔兹利·斯莱特

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 秦晨

(51) Int. Cl.

H01L 33/00(2010. 01)

H01L 21/20(2006. 01)

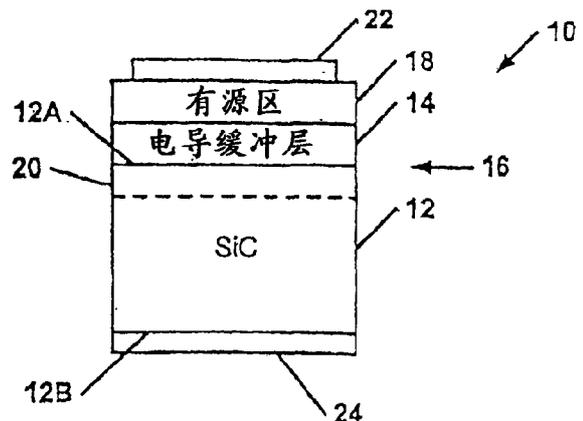
权利要求书2页 说明书4页 附图3页

(54) 发明名称

处理碳化硅衬底改善外延沉积的方法与形成的结构和器件

(57) 摘要

本发明公开了处理碳化硅衬底改善外延沉积的方法与形成的结构和器件。电子器件,包括:碳化硅衬底,具有第一和第二表面,并且具有预定的导电类型以及掺杂浓度;注入掺杂原子区,从所述第一表面延伸进入所述碳化硅衬底至预定距离,所述区域的掺杂浓度比所述衬底剩余部分的掺杂浓度高;以及位于所述导电碳化硅衬底的第一表面上的导电缓冲区;位于所述导电缓冲区上的有源区;位于所述有源区上的第一电接触;以及位于所述碳化硅衬底的第二表面上的第二电接触。



1. 一种电子器件,包括:
碳化硅衬底,具有第一和第二表面,并且具有预定的导电类型以及掺杂浓度;
注入掺杂原子区,从所述第一表面延伸进入所述碳化硅衬底至预定距离,所述注入掺杂原子区的掺杂浓度比所述衬底剩余部分的掺杂浓度高;以及
位于所述碳化硅衬底的第一表面上的导电缓冲层,其中所述导电缓冲层是外延半导体层;
位于所述导电缓冲层上的有源区;
位于所述有源区上的第一欧姆接触;以及
位于所述碳化硅衬底的第二表面上的第二欧姆接触,
其中,所述注入掺杂原子区具有的注入掺杂原子的峰值浓度为 $1\text{E}19\text{-}5\text{E}21\text{cm}^{-3}$,以及所述注入掺杂原子区从所述第一表面延伸到所述碳化硅衬底中的深度为 $10\text{-}5000$ 埃。
2. 根据权利要求 1 的电子器件,其中所述有源区是单异质结、双异质结、单量子阱或多量子阱。
3. 根据权利要求 1 的电子器件,其中所述碳化硅衬底包括 n 型 6H- 碳化硅或 n 型 4H- 碳化硅。
4. 根据权利要求 3 的电子器件,其中使用氮掺杂所述碳化硅衬底。
5. 根据权利要求 4 的电子器件,其中所述碳化硅衬底中的氮的掺杂浓度为 $5\text{E}17\text{-}3\text{E}18\text{cm}^{-3}$ 。
6. 根据权利要求 1 的电子器件,其中使用磷掺杂所述碳化硅衬底。
7. 根据权利要求 6 的电子器件,其中所述注入掺杂原子区包括磷原子。
8. 根据权利要求 7 的电子器件,其中所述注入掺杂原子区包括磷原子,其注入浓度为 $1\text{E}21\text{cm}^{-3}$ 。
9. 根据权利要求 1 的电子器件,其中所述注入掺杂原子区包括氮掺杂原子。
10. 根据权利要求 9 的电子器件,其中所述注入掺杂原子区包括氮掺杂原子,其注入浓度为 $1\text{E}21\text{cm}^{-3}$ 。
11. 根据权利要求 1 的电子器件,其中所述注入掺杂原子区从所述第一表面延伸到所述碳化硅衬底中的深度为 $800\text{-}1000$ 埃。
12. 根据权利要求 1 的电子器件,其中所述注入掺杂原子区具有的注入掺杂原子的峰值浓度约为 $1\text{E}21\text{cm}^{-3}$,且所述注入掺杂原子区从所述第一表面延伸到所述碳化硅衬底中的深度约 500 埃。
13. 根据权利要求 1 的电子器件,其中在所述注入掺杂原子区中的注入原子的峰值浓度出现在所述碳化硅衬底的第一表面或其附近。
14. 一种电子器件,包括:
碳化硅衬底,具有第一和第二表面,并且具有预定的导电类型以及掺杂浓度;
位于所述碳化硅衬底的第一表面上的导电缓冲层,其中所述导电缓冲层是外延半导体层;
注入掺杂原子区,具有与所述衬底相同的导电类型,并且从所述第一表面延伸进入所述碳化硅衬底至预定距离,从而使得在所述衬底和所述导电缓冲层之间的界面处可测的总的正向压降降低;

位于所述导电缓冲层上的有源区；

位于所述有源区上的第一欧姆接触；以及

位于所述碳化硅衬底的第二表面上的第二欧姆接触，

其中，所述注入掺杂原子区具有的注入掺杂原子的峰值浓度为 $1\text{E}19\text{--}5\text{E}21\text{cm}^{-3}$ ，以及所述注入掺杂原子区从所述第一表面延伸到所述碳化硅衬底中的深度为 $10\text{--}5000$ 埃。

15. 根据权利要求 14 的电子器件，其中所述注入掺杂原子区延伸到所述衬底中的深度为 $800\text{--}1000$ 埃。

16. 根据权利要求 14 的电子器件，其中所述碳化硅衬底包括 n 型 6H- 碳化硅，具有 $5\text{E}17\text{--}3\text{E}18\text{cm}^{-3}$ 的氮施主原子的掺杂浓度，以及其中所述注入掺杂原子区包括磷掺杂原子，其深度为约 500 埃。

处理碳化硅衬底改善外延沉积的方法与形成的结构和器件

[0001] 本申请是申请号为“03803468.9”、申请日为2003年2月7日、题为“处理碳化硅衬底改善外延沉积的方法与形成的结构和器件”的专利申请的分案申请。

技术领域

[0002] 本发明涉及一种处理碳化硅衬底改善外延沉积的方法与形成的结构和器件。

背景技术

[0003] 目前,制作适合在紫外、蓝、绿电磁波谱下工作的发光器件或“LED”(包括发光二极管,激光二极管,光探测器等)最成功的材料是 III 族氮化合物半导体材料,尤其是氮化镓基化合物半导体材料。然而,氮化镓在制作工作器件中引出了一系列特殊技术问题。主要问题是缺少大体积的氮化镓单晶,相应地意味着氮化镓或其他 III 族器件必须在其他材料上形成外延层。蓝宝石(即氧化铝或 Al_2O_3)已经普遍用作 III 族氮化物的衬底。蓝宝石具有与 III 族材料较好的晶格匹配,热稳定性以及透明性,所有这些在制作发光二极管时通常是非常有用的。然而,作为一种电绝缘材料,蓝宝石也具有其缺点,即经过发光二极管产生光发射的电流不能通过蓝宝石衬底。这样,必须制作其他种类的与 LED 的连接,例如将器件正负极放在 LED 芯片同一侧的所谓“平行”结构。一般来说,优选将 LED 制作在导电衬底上,使得欧姆接触能放在器件相反的两端。这种称为“垂直”的器件由于众多原因而成为优选,包括同平行器件相比,易于制作。

[0004] 相对于蓝宝石,碳化硅能够进行导电掺杂,因此可以有效地应用于制作垂直 III 族氮化物 LED。另外,碳化硅与氮化镓有相对较小的晶格失配,即可以在上面生长高质量的 III 族氮材料。碳化硅还具有高热导系数,这对高电流器件如激光二极管的热耗散是重要的。

[0005] 碳化硅基 III 族氮化物 LED 的实例见转让给 Cree, Inc. (也是本专利的受让人)的美国专利 5523589, 6120600 和 6187606, 每一篇在此引用,作为参考。这些器件通常包括一碳化硅衬底,衬底上形成的一缓冲层(区),以及形成 p-n 结有源区的多个 III 族氮化物层。

[0006] 特别地,美国专利 6187606 代表了相对于以前技术发展水平的重要进展。该专利' 606 描述的发明提供了在衬底上形成 GaN, InGaN 多个分立的晶体部分,亦即“点”,数量足够多的点减小或消除了衬底和缓冲层之间的异质结势垒,因此衬底和有源区之间便可以建立起高导电路径。

[0007] LED 的一个重要参数是器件在正向偏置工作时,正、负极之间的正向压降 (V_f)。尤其是,器件的正向电压 (V_f) 应尽量低,以降低功率消耗,提高器件的总体效率。尽管专利' 606 具有其先进性,然而在传统的碳化硅衬底和导电缓冲层界面上仍然存在可测的压降。为了降低器件总的电压 V_f , 应该降低该界面上的压降。

发明内容

[0008] 根据本发明实施例的方法包括如下步骤：提供一种具有预定导电类型和第一第二表面的 SiC 晶片；将预定导电类型的掺杂原子以一种或多种预定的掺杂浓度和注入能量注入到 SiC 晶片的第一表面，以形成掺杂分布；对注入晶片进行退火；在衬底上的注入第一表面上生长一层外延层。根据本发明实施例的其他方法包括如下步骤：提供一种具有预定导电类型和第一、第二表面的 SiC 晶片；在晶片的第一表面上形成覆盖层；将预定导电类型的掺杂原子以一种或多种预定的掺杂浓度和注入能量注入到覆盖层和 SiC 晶片的第一表面，以形成掺杂分布；对注入晶片进行退火；去除掉覆盖层；在衬底上注入第一表面上生长一层外延层。

[0009] 根据本发明实施例的结构包括一种具有预定导电类型和第一第二表面的碳化硅衬底，在第一表面附近具有预定导电类型注入掺杂剂的第一注入分布，以及生长在第一表面上的外延层。

[0010] 根据本发明实施例的器件包括一种光发射器件，该器件包括一种预定导电类型和第一第二表面的碳化硅衬底，衬底第一表面上的导电缓冲层，导电缓冲层上的有源区，其中衬底上的第一表面附近具有预定导电类型注入掺杂剂的第一注入分布。

[0011] 参考图 1 为根据本发明的碳化硅基 LED 的简化示意图。器件 10 包括具有第一导电类型和第一表面 12A、第二表面 12B 的导电碳化硅衬底 12。器件 10 进一步包括在衬底 12 的表面 12A 上形成的导电缓冲区 14，以及在导电缓冲层 14 上形成的有源区 18。有源区 18 优选包括 p-n 结，最优包括单异质结、双异质结、单量子阱、多量子阱等。第一欧姆接触 22 形成于有源区表面。第二欧姆接触 24 形成于衬底 24 表面。作为优选的实施例，衬底 12 包括 n 型 4H- 碳化硅。相应地，在优选的实施例中欧姆接触 22 包括器件 10 的正极，而欧姆接触 24 包括器件 10 的负极。欧姆接触 24 可以根据于 2001 年 3 月 15 日申请的美国专利申请号 09/787189 描述的方法形成，在此引用作为参考。衬底 12 包括第一注入区 20，该区与表面 12A 相邻并且包括第一导电类型的注入掺杂原子。注入区 20 的存在导致了衬底 12 和缓冲区 14 之间界面上可观测的压降降低，从而导致了器件 10 总的正向工作电压 (V_f) 的降低。注入区的注入掺杂原子峰值浓度约 $1E19-5E21cm^{-3}$ ，厚度约 10-5000 埃。优选地，注入区的注入掺杂原子峰值浓度约 $1E21cm^{-3}$ ，厚度约 500 埃。

[0012] 图 2 为根据本发明制作结构的方法，得到的碳化硅衬底 12 具有第一导电类型以及第一表面 12A 和第二表面 12B。制作如衬底 12 的掺杂碳化硅衬底在技术上已经众所周知。例如，美国专利 RE34861 公开了利用可控种子升华方法生长碳化硅梨晶 (boules) 的过程，从而形成的碳化硅晶体可能呈现许多多型晶体中的一种，例如 4H, 6H, 15R 或其他。在生长中将 N 型掺杂剂，例如氮和 / 或磷，或者 p 型掺杂剂例如铝、硼混合进晶体中，以分别得到晶体纯 n 型或 p 型的导电性。然后将晶体梨晶切割成晶片，经过化学、机械处理（抛光）后作为生长外延层并在上面制作电学器件的合适衬底。

[0013] 在一个优选的实施例中，衬底 12 包括掺杂有氮施主原子的 n 型 4H 或 6H- 碳化硅，净掺杂浓度约 $5E17-3E18cm^{-2}$ 。形成晶片和抛光后，预定导电类型的掺杂原子 30 以一种或多种预定的掺杂浓度和注入能量注入到衬底 12 的表面 12A，在衬底 12 的注入区 20 形成掺杂分布。优选地，掺杂原子 30 与衬底 12 有相同的导电类型。即，如果衬底 12 为 n 型，则掺杂剂 30 包括一种能够在碳化硅中形成 n 型导电性的掺杂剂，如氮或磷。另一种情况，如果衬底 12 为 p 型，则掺杂剂 30 包括一种能够在碳化硅中形成 p 型导电性的掺杂剂，如硼或铝。

[0014] 将掺杂剂 30 根据预定的注入剂量和能量水平通过表面 12A 注入到衬底 12。注入可以以单剂量和能量水平一步进行,或者以多重剂量和 / 或能量水平多步进行。在一个优选的实施例中,注入通过多重注入剂量和能量水平进行,以便在衬底 12 中一种预定的深度下获得相对平坦的注入分布。例如,在一个实施例中,6H-碳化硅衬底以磷原子注入,第一次剂量为 $2E15\text{cm}^{-2}$,能量 25keV,第二次剂量 $3.6E15\text{cm}^{-2}$,能量 50keV。

[0015] 根据本实施例形成期望的深度分布见图 4 中的曲线图。图 4 的曲线图给出了单位为原子 / cm^3 的注入原子 (y-轴),作为从衬底 12 的第一表面 12A 开始的深度 (x-轴),单位为埃的函数分布。如图 4 所示,注入分布在深度约 300 埃时增加到约 $1E21\text{cm}^{-3}$ 的最大值。从该处开始直到约 800 埃的深度处,分布保持相对平坦,然后开始降至背景水平。因此,注入区 20 可以认为从表面 12A 延伸至衬底 12 的深度约 800-1000 埃。

[0016] 注入之后,衬底在标准的氩灯退火管中退火,温度 1300°C ,时间 90 分钟,以激活注入的掺杂剂。一定范围的温度对退火也是有效的, 1300°C 是一典型而不是限定温度。

[0017] 一种导电缓冲层 14 接着形成于衬底 12 的表面 12A 上。

[0018] 该实施例的一个缺点是掺杂分布在衬底中某一深度处达到最大值,取决于注入剂量和能量,即表面注入浓度小于衬底中的最大浓度。注入掺杂剂浓度一定要小于 $5E21\text{cm}^{-3}$,否则注入的原子将导致对衬底 12 晶格不必要和不可修复的损伤。

[0019] 为了最大限度地改进压降,应使衬底表面的注入浓度尽可能地高,即衬底表面的注入浓度约 $1E21\text{cm}^{-3}$ 。然而,根据图 2 的实施例,为了获得这一表面浓度,必须注入一定剂量和能量水平的掺杂原子,而该剂量和能量水平在衬底中产生的掺杂剂浓度能够如上面所述的破坏其衬底。

[0020] 相应地,如图 3 所示的本发明的另一个实施例中,在注入掺杂剂之前,一覆盖层 32 沉积在衬底 12 的表面 12A 上。优选地,覆盖层 32 包括采用等离子增强化学气相沉积 (PECVD) 法沉积的或热氧化生长的氮化硅层或二氧化硅层,众所周知,二者都是沉积精确厚度和组分的氧化物层的方法。覆盖层 32 也可以包括任何其他合适的材料,该材料能可控沉积成薄层,易于离子注入,能够去除而不损坏其下面的表面。其他可用于覆盖层 32 的材料包括金属层或半导体外延层。

[0021] 覆盖层 32 的厚度和注入参数 (剂量和能量) 的选择应使注入步骤产生的最大注入浓度发生在衬底 12 的表面 12A 或附近 (即在衬底 12 和覆盖层 32 界面处或附近)。这样形成的结构在标准的氩灯退火管中退火,温度 1300°C ,时间 90 分钟,以激活注入的掺杂剂。覆盖层 32 用传统的技术去除。例如,如果覆盖层 32 包括 PECVD 形成的氧化层,可通过湿法化学腐蚀去除。这样形成的结构理论上包括具有注入区 20 的衬底 12,其中注入区 20 的注入原子峰值浓度发生在衬底 12 的表面 12A 或附近。

[0022] 根据本实施例形成期望的深度分布见图 5 中的曲线图。图 5 的曲线图给出了单位为原子 / cm^3 的注入原子 (y-轴),作为从衬底 12 的第一表面 12A 开始的深度 (x-轴),单位为埃的函数分布。如图 4 所示,注入分布在衬底 12 表面 12A 处的值约为 $1E21\text{cm}^{-3}$ 。从该处开始到约 500 埃的深度处,分布保持相对平坦,然后降至背景水平。

[0023] 在一个实施例中,厚度约 500 埃的二氧化硅层 32 通过 PECVD 形成于衬底 12 的表面 12A 上。氮原子注入氧化层和衬底 12,第一次剂量的注入能量 25keV,第二次剂量的注入能量 50keV。第一次注入的剂量约 $4E12\text{cm}^{-2}$ - $1E15\text{cm}^{-2}$,而第二次注入的剂量约

$7E12\text{cm}^{-2}-1.8E15\text{cm}^{-2}$ 。

[0024] 衬底 / 缓冲区界面的界面电压 (V_f) 与 25keV 注入剂量对比曲线图如图 6 所示。为了产生图 6 所示的数据, 采用了样品 4H 和 6H 碳化硅晶片, 其氮掺杂剂净浓度为 $3.3E17-2.1E18\text{cm}^{-3}$ 。500 埃 PECVD 二氧化硅层形成于晶片表面, 晶片以各种可控剂量的氮原子注入, 其能量分别为 25keV 和 50keV。每个晶片的注入剂量和能量水平如表 1 所示。

[0025] 表 1

[0026]

晶片	类型	掺杂剂	25KeV 剂量 (cm^{-2})	50KeV 剂量 (cm^{-2})
A	4H	28N2+	2.5E14	4.38E14
B	4H	28N2+	3.0E14	5.25E14
C	4H	28N2+	3.5E14	6.13E14
D	4H	28N2+	4.0E14	7.0E14
E	6H	28N2+	2.5E14	4.38E14
F	6H	28N2+	3.0E14	5.25E14
G	6H	28N2+	3.5E14	6.13E14

[0027] 导电缓冲层于是形成于注入衬底上。界面电压 (因衬底 / 缓冲层界面形成的压降) 在晶片的三个位置进行测量并计算出平均值。该平均值与 25keV 注入剂量关系绘制成图 6。如图 6 所示, 衬底 / 缓冲层界面的界面电压随剂量的增加而降低。

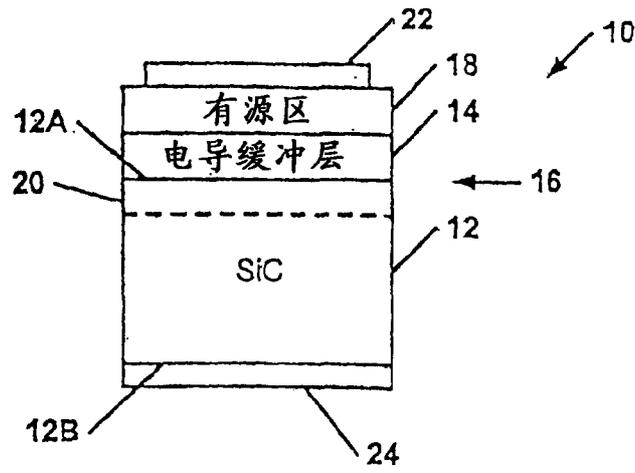


图 1

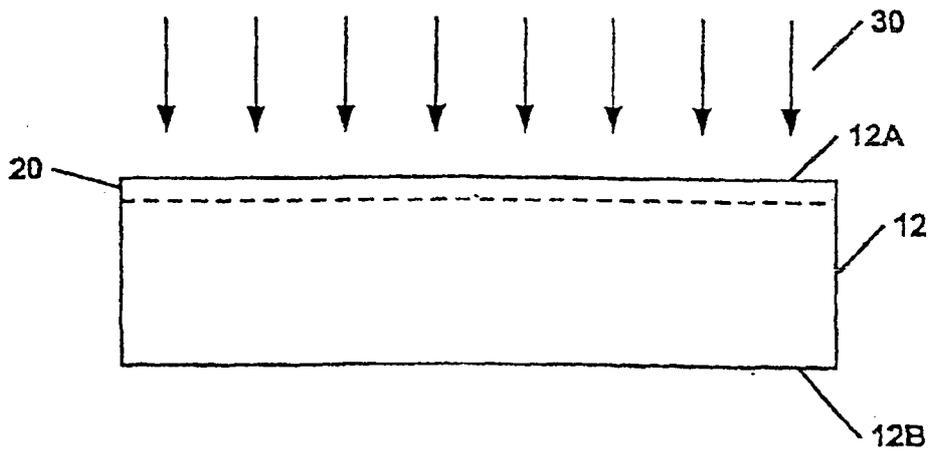


图 2

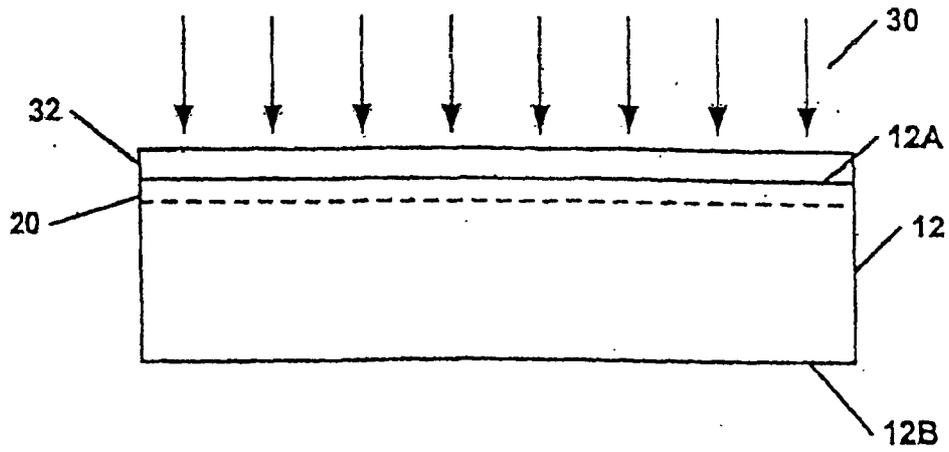


图 3

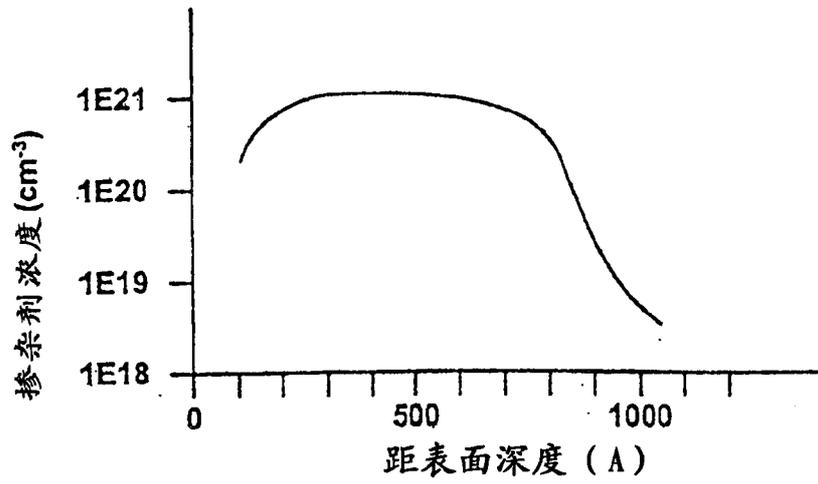


图 4

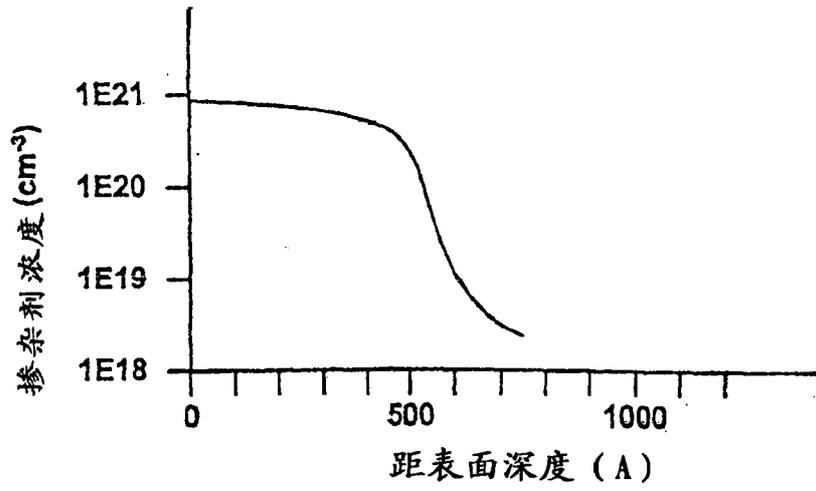


图 5

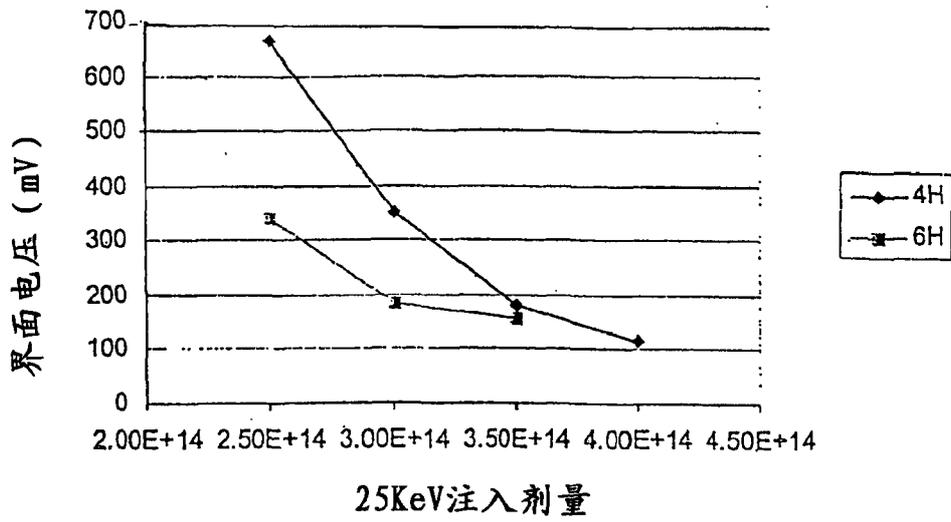


图 6