

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2004-282930
(P2004-282930A)

(43) 公開日 平成16年10月7日(2004.10.7)

(51) Int.Cl. ⁷	F I	テーマコード (参考)
H02J 1/00	H02J 1/00 310K	5B011
G05F 1/56	H02J 1/00 309D	5C022
G06F 1/26	H02J 1/00 309R	5G065
H02M 3/00	G05F 1/56 310B	5H430
H04N 5/225	H02M 3/00 B	5H730
審査請求 未請求 請求項の数 7 O L (全 14 頁) 最終頁に続く		

(21) 出願番号	特願2003-72566 (P2003-72566)	(71) 出願人	000002369
(22) 出願日	平成15年3月17日 (2003.3.17)		セイコーエプソン株式会社
			東京都新宿区西新宿2丁目4番1号
		(74) 代理人	100066980
			弁理士 森 哲也
		(74) 代理人	100075579
			弁理士 内藤 嘉昭
		(74) 代理人	100103850
			弁理士 崔 秀▲てつ▼
		(72) 発明者	山田 敦史
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		Fターム(参考)	5B011 DA06 DC01 EA10 MB06 MB11 5C022 AA13 AB67 AC42 AC69
		最終頁に続く	

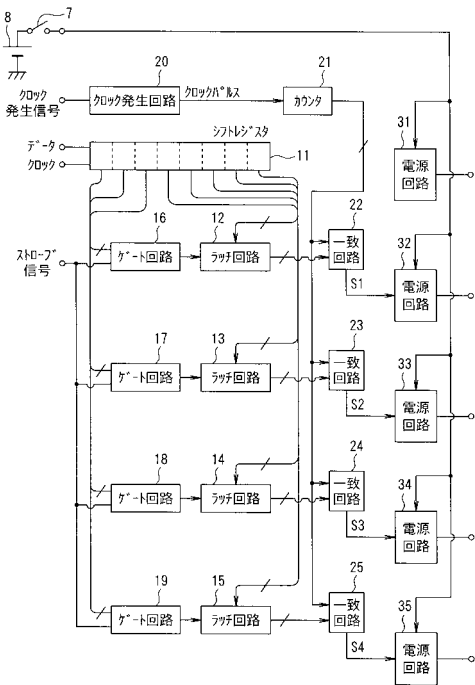
(54) 【発明の名称】 電子機器の電源装置

(57) 【要約】

【課題】 突入電流を低減できる上に、複数の電源回路の起動順序や起動タイミングの適切な制御を行うことができるようにした電子機器の電源装置の提供。

【解決手段】 この発明は、制御回路5に電力を供給する電源回路31と、CCDセンサ1に電力を供給する電源回路32と、表示部2に電力を供給する電源回路33と、画像メモリ3に電力を供給する電源回路34と、インタフェース部4に電力を供給する電源回路35を備え、ラッチ回路12～15に格納される電源回路32～35の起動順序や起動タイミングを制御するための各起動制御データに基づいて、電源回路32～35が起動制御されるようになっている。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数の構成要素からなる電子機器に電力を供給する電源装置であって、
前記複数の構成要素に電力をそれぞれ供給する複数の電源回路と、
前記複数の電源回路を起動制御するための起動制御データを格納する記憶回路とを備え、
前記複数の電源回路は、起動の際に、前記記憶回路に格納される起動制御データに基づいて起動制御されるようになっていることを特徴とする電子機器の電源装置。

【請求項 2】

前記記憶回路は、さらに前記複数の電源回路を停止制御するための停止制御データを格納するようにし、
前記複数の電源回路は、停止の際に、前記記憶回路に格納される停止制御データに基づいて停止制御されるようになっていることを特徴とする請求項 1 に記載の電子機器の電源装置。

【請求項 3】

前記記憶回路は、さらに前記複数の電源回路の各出力電圧を制御するための出力電圧制御データを格納するようにし、
前記複数の電源回路は、前記記憶回路に格納される複数の出力電圧制御データに基づいて出力電圧が制御されるようになっていることを特徴とする請求項 1 または請求項 2 に記載の電子機器の電源装置。

【請求項 4】

前記起動制御データは前記複数の電源回路の起動順序または起動タイミングを制御するためのデータからなり、
前記停止制御データは前記複数の電源回路の停止順序または停止タイミングを制御するためのデータからなることを特徴とする請求項 1、請求項 2、または請求項 3 に記載の電子機器の電源装置。

【請求項 5】

複数の構成要素からなる電子機器に電力を供給する電源装置であって、
前記複数の構成要素に電力をそれぞれ供給する複数の電源回路と、
前記複数の電源回路を起動制御するための各数値データをそれぞれ格納する複数の第 1 ラッチ回路と、
所定のクロックを計数するカウンタと、
前記複数の第 1 ラッチ回路に格納される各数値データと前記カウンタの計数値とを比較し、その両者が一致するときに起動信号を出力する複数の一致回路とを備え、
前記複数の電源回路は、起動の際に、前記複数の一致回路からの対応する起動信号に基づいて起動制御されるようになっていることを特徴とする電子機器の電源装置。

【請求項 6】

複数の構成要素からなる電子機器に電力を供給する電源装置であって、
前記複数の構成要素に電力をそれぞれ供給する複数の電源回路と、
前記複数の電源回路を起動制御および停止制御するための各数値データをそれぞれ格納する複数の第 1 ラッチ回路と、
所定のクロックのアップカウント動作またはダウンカウント動作を行うアップダウンカウンタと、
前記アップダウンカウンタをアップカウント動作させたときに、前記複数の第 1 ラッチ回路に格納される各数値データとそのときの計数値とを比較し、その両者が一致するときに起動信号を出力し、一方、前記アップダウンカウンタをダウンカウント動作させたときに、前記複数の第 1 ラッチ回路に格納される各数値データとそのときの計数値とを比較し、その両者が一致するときに停止信号を出力する複数のシーケンス信号発生回路とを備え、
前記複数の電源回路は、起動の際に、前記複数のシーケンス信号発生回路からの対応する起動信号に基づいて起動制御されるとともに、停止の際に、前記複数のシーケンス信号発生回路からの対応する停止信号に基づいて停止制御されるようになっていることを特徴と

10

20

30

40

50

する電子機器の電源装置。

【請求項 7】

前記複数の電源回路の各出力電圧を制御するための出力電圧制御データを格納する複数の第 2 ラッチ回路をさらに備え、

前記複数の電源回路は、前記複数の第 2 ラッチ回路に格納される各出力電圧制御データに基づいて出力電圧が制御されるようになっていることを特徴とする請求項 5 または請求項 6 に記載の電子機器の電源装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

10

本発明は、例えばデジタルスチルカメラのような電子機器（電子システム）に電力を供給する、電子機器の電源装置に関するものである。

【0002】

【従来の技術】

例えば、デジタルスチルカメラは、画像を撮影する CCD センサ、その CCD センサで撮影した画像のデータを格納する画像メモリ、CCD センサで撮影した画像を表示する表示部、外部との間でデータの授受を行うインタフェース部、各部を制御する制御部などから構成される。

【0003】

このような構成からなるデジタルスチルカメラのような電子機器の電源装置としては、そのデジタルスチルカメラの各構成要素にそれぞれ電力を供給する複数の電源回路を備えたものが知られている。その複数の電源回路としては、スイッチングレギュレータ、DC-DC コンバータ、シリースレギュレータなどがある。

20

また、このような従来の電子機器の電源装置では、複数の電源回路を電源スイッチの投入時に同時に起動されるようになっていた。

【0004】

【発明が解決しようとする課題】

このように複数の電源回路を同時に立ち上げると、その立ち上げ時に突入電流が多くなる。このため、その電源回路を電池で動作させる場合には、電源電圧が一時的に低下してその構成要素が誤動作などの不具合を発生するおそれがある。また、電力が供給されるデバイスの破壊を招くおそれがある。

30

【0005】

その一方、各構成要素（各デバイス）はそれぞれ固有の特性を持っている。このため、複数の電源回路は、その起動時に、その各構成要素の特性などに応じて起動の順序や起動のタイミングを異ならせることが望まれる。

そこで、本発明の目的は、突入電流を低減できるとともに、複数の電源回路の起動順序や起動タイミングの適切な制御を行うことができるようにした電子機器の電源装置を提供することにある。

【0006】

【課題を解決するための手段】

40

上記の課題を解決し本発明の目的を達成するために、各発明は、以下のように構成した。すなわち、第 1 の発明は、複数の構成要素からなる電子機器に電力を供給する電源装置であって、前記複数の構成要素に電力をそれぞれ供給する複数の電源回路と、前記複数の電源回路を起動制御するための起動制御データを格納する記憶回路とを備え、前記複数の電源回路は、起動の際に、前記記憶回路に格納される起動制御データに基づいて起動制御されるようになっている。

【0007】

第 2 の発明は、第 1 の発明の電源装置において、前記記憶回路は、さらに前記複数の電源回路を停止制御するための停止制御データを格納するようにし、前記複数の電源回路は、停止の際に、前記記憶回路に格納される停止制御データに基づいて停止制御されるように

50

なっている。

第3の発明は、第1または第2の発明の電源装置において、前記記憶回路は、さらに前記複数の電源回路の各出力電圧を制御するための出力電圧制御データを格納するようにし、前記複数の電源回路は、前記記憶回路に格納される複数の出力電圧制御データに基づいて出力電圧が制御されるようになっている。

【0008】

第4の発明は、第1、第2、または第3の発明の電源装置において、前記起動制御データは前記複数の電源回路の起動順序または起動タイミングを制御するためのデータからなり、前記停止制御データは前記複数の電源回路の停止順序または停止タイミングを制御するためのデータからなる。

10

第5の発明は、複数の構成要素からなる電子機器に電力を供給する電源装置であって、前記複数の構成要素に電力をそれぞれ供給する複数の電源回路と、前記複数の電源回路を起動制御するための各数値データをそれぞれ格納する複数の第1ラッチ回路と、所定のクロックを計数するカウンタと、前記複数の第1ラッチ回路に格納される各数値データと前記カウンタの計数値とを比較し、その両者が一致するときに起動信号を出力する複数の一致回路とを備え、前記複数の電源回路は、起動の際に、前記複数の一致回路からの対応する起動信号に基づいて起動制御されるようになっている。

【0009】

第6の発明は、複数の構成要素からなる電子機器に電力を供給する電源装置であって、前記複数の構成要素に電力をそれぞれ供給する複数の電源回路と、前記複数の電源回路を起動制御および停止制御するための各数値データをそれぞれ格納する複数の第1ラッチ回路と、所定のクロックのアップカウント動作またはダウンカウント動作を行うアップダウンカウンタと、前記アップダウンカウンタをアップカウント動作させたときに、前記複数の第1ラッチ回路に格納される各数値データとそのときの計数値とを比較し、その両者が一致するときに起動信号を出力し、一方、前記アップダウンカウンタをダウンカウント動作させたときに、前記複数の第1ラッチ回路に格納される各数値データとそのときの計数値とを比較し、その両者が一致するときに停止信号を出力する複数のシーケンス信号発生回路とを備え、前記複数の電源回路は、起動の際に、前記複数のシーケンス信号発生回路からの対応する起動信号に基づいて起動制御されるとともに、停止の際に、前記複数のシーケンス信号発生回路からの対応する停止信号に基づいて停止制御されるようになっている。

20

30

【0010】

第7の発明は、第5または第6の発明の電源装置において、前記複数の電源回路の各出力電圧を制御するための出力電圧制御データを格納する複数の第2ラッチ回路をさらに備え、前記複数の電源回路は、前記複数の第2ラッチ回路に格納される各出力電圧制御データに基づいて出力電圧が制御されるようになっている。

【0011】

このような構成からなる本発明によれば、複数の電源回路の同時起動を避けることができるので、突入電流を低減できる。

また、本発明では、複数の電源回路の起動順序または起動タイミングを制御するためのデータを、電子機器の都合、またはその電子機器の各構成要素（各デバイス）の特性などに応じてあらかじめ設定しておき、その設定に応じて複数の電源回路を起動制御することができる。

40

【0012】

【発明の実施の形態】

以下、本発明の実施の形態について説明する。

図1は、本発明の電子機器の電源装置をデジタルスチルカメラに適用した第1実施形態のブロック図である。

この電子機器であるデジタルスチルカメラは、図1に示すように、画像を撮影するCCDセンサ（カメラ部）1と、そのCCDセンサ1で撮影した画像を表示する液晶表示器のよ

50

うな表示部 2 と、その CCD センサ 1 で撮影した画像のデータを格納する画像メモリ 3 と、外部との間でデータの授受を行うインタフェース部 4 と、各部を予め定めた手順で制御する制御部 5 と、各部に所望の電力を供給する電源装置 6 とを、少なくとも備えている。電源装置 6 は、電源スイッチ 7 を介して電池 8 に接続されている。

【0013】

次に、第 1 実施形態に係る電源装置 6 の具体的な構成について、図 2 を参照して説明する。

この第 1 実施形態に係る電源装置 6 は、図 2 に示すように、制御回路 5 に電力を供給する電源回路 3 1 と、CCD センサ 1 に電力を供給する電源回路 3 2 と、表示部 2 に電力を供給する電源回路 3 3 と、画像メモリ 3 に電力を供給する電源回路 3 4 と、インタフェース部 4 に電力を供給する電源回路 3 5 とを備え、ラッチ回路 1 2 ~ 1 5 に格納される電源回路 3 2 ~ 3 5 の起動順序またはその起動タイミングを制御するための各起動制御データに基づいて、電源回路 3 2 ~ 3 5 が起動制御されるようになっている。

10

【0014】

すなわち、電源装置 6 は、図 2 に示すように、シフトレジスタ 1 1 と、ラッチ回路 1 2 ~ 1 5 と、ゲート回路 1 6 ~ 1 9 と、クロック発生回路 2 0 と、カウンタ 2 1 と、一致回路 2 2 ~ 2 5 と、電源回路 3 1 ~ 3 5 とを備えている。

シフトレジスタ 1 1 は、上記のようにラッチ回路 1 2 ~ 1 5 に格納する電源回路 3 2 ~ 3 5 の起動制御データと、ラッチ回路 1 2 ~ 1 5 に割り当てられているアドレスを示すアドレスデータとからなるデータを、一時的に記憶するレジスタである。シフトレジスタ 1 1 は、上記のデータを入力するデータ入力端子と、クロックを入力するクロック入力端子とを備えている。

20

【0015】

ここで、シフトレジスタ 1 1 に格納されるデータは例えば 8 ビットからなり、その 8 ビットのうち上位側の 3 ビットが上記のアドレスデータとして割り当てられ、そのうちの低位側の 5 ビットが上記の起動データとして割り当てられるものとする。

ゲート回路 1 6 ~ 1 9 は、シフトレジスタ 1 1 に格納される 8 ビットのデータのうち上位側の 3 ビットのアドレスデータを受け取ると、そのアドレスデータで指定されるラッチ回路 1 2 ~ 1 5 に、データの書き込みを許可するストロブ信号を供給する回路である。

【0016】

ラッチ回路 1 2 ~ 1 5 は、各電源回路 3 2 ~ 3 5 の起動制御データを格納する記憶回路である。この各ラッチ回路 1 2 ~ 1 5 は、シフトレジスタ 1 1 に格納される 8 ビットのデータのうち上位側の 3 ビットのアドレスデータに基づいてゲート回路 1 6 ~ 1 9 からストロブ信号が供給される場合に、そのシフトレジスタ 1 1 に格納される 8 ビットのデータのうち低位側の 5 ビットの起動制御データが格納されるようになっている。

30

【0017】

クロック発生回路 2 0 は、制御回路 5 からのクロック発生信号に基づいて所定周期のクロックパルスが発生する回路である。このクロック発生回路 2 0 で発生されるクロックパルスは、カウンタ 2 1 に供給されるようになっている。

ここで、クロック発生回路 2 0 は、発生するクロックパルスの周期を任意に設定できるようにしても良い。

40

【0018】

カウンタ 2 1 は、クロック発生回路 2 0 からのクロックパルスを計数するものであり、その計数値（カウント値）は一致回路 2 2 ~ 2 5 にそれぞれ供給されるようになっている。一致回路 2 2 ~ 2 5 は、ラッチ回路 1 2 ~ 1 5 に格納される電源回路 3 2 ~ 3 5 の各起動制御データ（起動数値データ）とカウンタ 2 0 の計数値とを比較し、その両者が一致したときに、電源回路 3 2 ~ 3 5 を起動させる起動信号 S 1 ~ S 4 をそれぞれ出力する回路である。その起動信号 S 1 ~ S 4 は、対応する電源回路 3 2 ~ 3 4 に供給されるようになっている。

【0019】

50

電源回路 3 1 は、電源スイッチ 7 の投入に基づいて起動するようになっている。電源回路 3 2 ~ 3 5 は、一致回路 2 1 ~ 2 4 からの起動信号 S 1 ~ S 4 に基づいて起動を開始し、あらかじめ決められている各出力電圧を出力するようになっている。電源回路 3 1 ~ 3 5 は、その負荷の特性に応じてスイッチングレギュレータ、D C - D C コンバータ、シリーズレギュレータなどからなる。

【 0 0 2 0 】

次に、このような構成からなる第 1 実施形態の動作について、図 1 および図 2 を参照して説明する。

いま、電源スイッチ 7 が投入（オン）されると、電源回路 3 1 が起動されて図 1 に示す制御部 5 が動作状態となり、制御部 5 は予め定めた手順により以下のような制御処理を行う 10

【 0 0 2 1 】

まず、シフトレジスタ 1 1 には、電源回路 3 2 の起動順序とその起動のタイミングを制御するための起動制御データ（起動数値データ）をラッチ回路 1 2 に格納するために、例えば 8 ビットからなるデータが制御部 5 から転送されて格納される。

例えば、このシフトレジスタ 1 1 には、データ「0 0 0 0 0 0 0 1」が格納される。ここで、その上位側の「0 0 0」はラッチ回路 1 2 のアドレスデータであり、その下位側の「0 0 0 0 1」は電源回路 3 2 の起動数値データである。

【 0 0 2 2 】

このようなデータがシフトレジスタ 1 1 に格納されると、ゲート回路 1 6 は、シフトレジスタ 1 1 に格納される上位側の 3 ビットのアドレスデータ「0 0 0」で指定されるラッチ回路 1 2 に対し、ストローク信号を供給する。ラッチ回路 1 2 は、そのストローク信号が供給されると、シフトレジスタ 1 1 に格納される下位側の 5 ビットの起動数値データ「0 0 0 0 1」を格納する。 20

【 0 0 2 3 】

次に、シフトレジスタ 1 1 には、例えばデータ「0 0 1 0 0 0 1 1」が格納され、その上位側の「0 0 1」はラッチ回路 1 3 のアドレスデータであり、その下位側の「0 0 0 1 1」は電源回路 3 3 の起動数値データである。そして、その起動数値データ「0 0 0 1 1」が、ラッチ回路 1 3 に格納される。

次に、シフトレジスタ 1 1 には、例えばデータ「0 1 0 0 0 1 1 1」が格納され、その上位側の「0 1 0」はラッチ回路 1 4 のアドレスデータであり、下位側の「0 0 1 1 1」は電源回路 3 4 の起動数値データである。そして、その起動数値データ「0 0 1 1 1」が、ラッチ回路 1 4 に格納される。 30

【 0 0 2 4 】

最後に、シフトレジスタ 1 1 には、例えばデータ「0 1 1 0 1 1 1 1」が格納され、その上位側の「0 1 1」はラッチ回路 1 5 のアドレスデータであり、その下位側の「0 1 1 1 1」は電源回路 3 5 の起動数値データである。そして、その起動数値データ「0 0 1 1 1」が、ラッチ回路 1 5 に格納される。

この結果、ラッチ回路 1 2 ~ 1 5 には、電源回路 3 2 ~ 3 5 の起動数値データとして「0 0 0 0 1」、「0 0 0 1 1」、「0 0 1 1 1」、「0 1 1 1 1」がそれぞれ格納されることになる。 40

【 0 0 2 5 】

次に、図 1 の制御部 5 からクロック発生回路 2 0 に対してクロック発生信号が供給されると、クロック発生回路 2 0 が所定のクロックパルスを発生し、この発生したクロックパルスがカウンタ 2 1 に供給される。カウンタ 2 1 はそのパルスを計数し、その計数値が一致回路 2 2 ~ 2 5 にそれぞれ供給される。

一致回路 2 2 は、カウンタ 2 1 からの計数値「0 0 0 0 1」とラッチ回路 1 2 に格納される起動数値データ「0 0 0 0 1」とが一致すると、起動信号 S 1 を電源回路 3 2 に供給する。電源回路 3 2 は、その起動信号 S 1 に基づいて起動を開始し、あらかじめ決められている出力電圧を図 1 に示す C C D センサ 1 に対して供給する。 50

【0026】

また、一致回路23は、カウンタ21からの計数値「00011」とラッチ回路13に格納される起動数値データ「00011」とが一致すると、起動信号S2を電源回路33に供給する。電源回路33は、その起動信号S2に基づいて起動を開始し、あらかじめ決められている出力電圧を図1に示す表示部2に対して供給する。

【0027】

さらに、一致回路24は、カウンタ21からの計数値「00111」とラッチ回路14に格納される起動数値データ「00111」とが一致すると、起動信号S3を電源回路34に供給する。電源回路34は、その起動信号S3に基づいて起動を開始し、あらかじめ決められている出力電圧を図1に示す画像メモリ3に対して供給する。

10

【0028】

また、一致回路25は、カウンタ21からの計数値「01111」とラッチ回路15に格納される起動数値データ「01111」とが一致すると、起動信号S4を電源回路35に供給する。電源回路35は、その起動信号S4に基づいて起動を開始し、あらかじめ決められている出力電圧を図1に示すインタフェース部4に対して供給する。

【0029】

以上説明したように、この第1実施形態によれば、複数の電源回路32～35を同時に起動しないので、突入電流を低減できる。

また、第1実施形態によれば、電源回路32～35の起動順序や起動タイミングを制御する起動制御データを、デジタルスチルカメラなどの電子機器の都合、またはその電子機器の各構成要素（各デバイス）の特性などに応じてあらかじめ設定しておき、その設定に応じて電源回路32～35の起動制御ができる。

20

【0030】

次に、第2実施形態の構成について説明する。

この第2実施形態は、第1実施形態と同様にデジタルスチルカメラに適用したものであり、図1および図2に示す電源装置6を、図3に示す電源装置に置き換えたものである。

すなわち、この第2実施形態に係る電源装置は、図3に示すように、制御回路5に電力を供給する電源回路31と、CCDセンサ1に電力を供給する電源回路32Aと、表示部2に電力を供給する電源回路33Aと、画像メモリ3に電力を供給する電源回路34Aと、インタフェース部4に電力を供給する電源回路35Aと、電源回路32A～35Aの起動順序とその起動タイミングを制御するための各起動制御データ（起動数値データ）を格納するラッチ回路12～15と、電源回路32A～35Aの出力電圧を制御するための各出力電圧制御データを格納するラッチ回路42～45と、を備えている。

30

【0031】

そして、この第2実施形態では、ラッチ回路12～15に格納される各起動制御データに基づいて電源回路32A～35Aが起動制御されるとともに、ラッチ回路42～45に格納される各出力電圧制御データに基づいて電源回路32A～35Aの各出力電圧が制御されるようにした。

このために、第2実施形態に係る電源装置は、図3に示すように、シフトレジスタ11と、ラッチ回路12～15と、ラッチ回路42～45と、ゲート回路16～19と、ゲート回路46～49と、クロック発生回路20と、カウンタ21と、一致回路22～25と、電源回路31と、電源回路32A～35Aとを備えている。

40

【0032】

なお、図3の電源装置は、図2の電源装置と共通部分を有するので、その共通部分の構成要素には同一符号を付してその構成要素の説明は省略する。

ゲート回路46～49は、シフトレジスタ11に格納される8ビットのデータのうち上位側の3ビットのアドレスデータを受け取ると、そのアドレスデータで指定されるラッチ回路42～45に、データの書き込みを許可するストロブ信号を供給する回路である。

【0033】

ラッチ回路42～45は、各電源回路32A～35Aの出力電圧制御データを格納する記

50

憶回路である。この各ラッチ回路 4 2 ~ 4 5 は、シフトレジスタ 1 1 に格納される 8 ビットのデータのうち上位側の 3 ビットのアドレスデータに基づいてゲート回路 4 6 ~ 4 9 からストローク信号が供給される場合に、そのフトレジスタ 1 1 に格納される 8 ビットのデータのうち下位側の 5 ビットの出力電圧制御データが格納されるようになっている。

【 0 0 3 4 】

電源回路 3 2 A ~ 3 5 A は、一致回路 2 2 ~ 2 5 からの起動信号 S 1 ~ S 4 に基づいて起動を開始するとともに、ラッチ回路 4 2 ~ 4 5 に格納される各出力電圧制御データに基づいてその各出力電圧が制御されるようになっている。

次に、このような構成からなる第 2 実施形態の動作について、図 1 および図 3 を参照して説明する。

10

【 0 0 3 5 】

いま、電源スイッチ 7 が投入されると、電源回路 3 1 が起動されて図 1 に示す制御部 5 が動作状態となり、制御部 5 は予め定めた手順により以下のような制御処理を行う。

まず、シフトレジスタ 1 1 には、電源回路 3 2 A の起動順序とその起動のタイミングを示す起動数値データをラッチ回路 1 2 に格納するために、例えばデータ「 0 0 0 0 0 0 0 1 」が制御部 5 から転送されて格納される。

【 0 0 3 6 】

このようなデータがシフトレジスタ 1 1 に格納されると、ゲート回路 1 6 は、シフトレジスタ 1 1 に格納される上位側の 3 ビットのアドレスデータ「 0 0 0 」で指定されるラッチ回路 1 2 に対し、ストローク信号を供給する。ラッチ回路 1 2 は、そのストローク信号が供給されると、シフトレジスタ 1 1 に格納される下位側の 5 ビットの起動数値データ「 0 0 0 0 1 」を格納する。

20

【 0 0 3 7 】

次に、シフトレジスタ 1 1 には、電源回路 3 2 A の出力電圧制御データをラッチ回路 4 2 に格納するために、例えばデータ「 0 0 1 0 0 0 1 1 」が制御部 5 から転送されて格納される。ここで、そのデータのうち上位側の「 0 0 1 」はラッチ回路 4 2 のアドレスデータであり、そのデータの下位側の「 0 0 0 1 1 」は電源回路 3 2 A の出力電圧制御データである。

【 0 0 3 8 】

このようなデータがシフトレジスタ 1 1 に格納されると、ゲート回路 4 6 は、シフトレジスタ 1 1 に格納される上位側の 3 ビットのアドレスデータ「 0 0 1 」で指定されるラッチ回路 4 2 に対し、ストローク信号を供給する。ラッチ回路 4 2 は、そのストローク信号が供給されると、シフトレジスタ 1 1 に格納される下位側の 5 ビットの出力電圧制御データ「 0 0 0 1 1 」を格納する。

30

【 0 0 3 9 】

次に、シフトレジスタ 1 1 には、例えばデータ「 0 1 0 0 0 0 1 1 」が格納され、その上位側の「 0 1 0 」はラッチ回路 1 3 のアドレスデータであり、下位側の「 0 0 0 1 1 」は電源回路 3 3 A の起動数値データである。そして、その起動数値データ「 0 0 0 1 1 」が、ラッチ回路 1 3 に格納される。

次に、シフトレジスタ 1 1 には、例えばデータ「 0 1 1 0 0 1 1 1 」が格納され、上位側の「 0 1 1 」はラッチ回路 4 3 のアドレスデータであり、下位側の「 0 0 1 1 1 」は電源回路 3 3 A の出力電圧制御データである。そして、その出力電圧制御データ「 0 0 1 1 1 」が、ラッチ回路 4 3 に格納される。

40

【 0 0 4 0 】

このようにして、ラッチ回路 1 2 ~ 1 5 には、電源回路 3 2 A ~ 3 5 A の起動数値データとして、例えば「 0 0 0 0 1 」、「 0 0 0 1 1 」、「 0 0 1 1 1 」、「 0 1 1 1 1 」がそれぞれ格納される。また、ラッチ回路 4 2 ~ 4 5 には、電源回路 3 2 A ~ 3 5 A の出力電圧制御データとして、例えば「 0 0 0 1 1 」、「 0 0 1 1 1 」、「 0 0 0 1 1 」、「 0 0 1 1 1 」がそれぞれ格納される。

【 0 0 4 1 】

50

次に、図 1 の制御部 5 からクロック発生回路 20 に対してクロック発生信号が供給されると、クロック発生回路 20 が所定のクロックパルスが発生し、この発生したクロックパルスがカウンタ 21 に供給される。カウンタ 21 はそのクロックパルスを計数し、その計数値が一致回路 22 ~ 25 にそれぞれ供給される。

一致回路 22 は、カウンタ 21 からの計数値「00001」とラッチ回路 12 に格納される起動数値データ「00001」とが一致すると、起動信号 S1 を電源回路 32A に供給する。電源回路 32A は、その起動信号 S1 に基づいて起動を開始するとともに、ラッチ回路 42 に格納される出力電圧制御データ「00011」に基づいてその出力電圧を制御する。そして、その出力電圧は CCD センサ 1 に対して供給される。

【0042】

10

また、一致回路 23 は、カウンタ 21 からの計数値「00011」とラッチ回路 13 に格納される起動数値データ「00011」とが一致すると、起動信号 S2 を電源回路 33A に供給する。電源回路 33A は、その起動信号 S2 に基づいて起動を開始するとともに、ラッチ回路 43 に格納される出力電圧制御データ「00111」に基づいてその出力電圧を制御する。そして、その出力電圧は表示部 2 に対して供給される。

【0043】

さらに、一致回路 24 は、カウンタ 21 からの計数値「00111」とラッチ回路 14 に格納される起動数値データ「00111」とが一致すると、起動信号 S3 を電源回路 34A に供給する。電源回路 34A は、その起動信号 S3 に基づいて起動を開始するとともに、ラッチ回路 44 に格納される出力電圧制御データ「00111」に基づいてその出力電圧を制御する。そして、その出力電圧は画像メモリ 3 に対して供給される。

20

【0044】

また、一致回路 25 は、カウンタ 21 からの計数値「01111」とラッチ回路 15 に格納される起動数値データ「01111」とが一致すると、起動信号 S4 を電源回路 35A に供給する。電源回路 35A は、その起動信号 S4 に基づいて起動を開始するとともに、ラッチ回路 45 に格納される出力電圧制御データ「00111」に基づいてその出力電圧を制御する。そして、その出力電圧はインタフェース部 4 に対して供給する。

【0045】

以上説明したように、この第 2 実施形態によれば、電源回路 32A ~ 35A の起動順序や起動タイミングを制御するための起動制御データとその出力電圧を制御するための出力電圧制御データとを、デジタルスチルカメラなどの電子機器の都合、またはその電子機器の各構成要素（各デバイス）の特性などに応じてそれぞれ設定しておき、その設定に応じて電源回路 32A ~ 35A の起動制御や出力電圧ができる。

30

【0046】

次に、第 3 実施形態の構成について説明する。

この第 3 実施形態は、第 1 実施形態と同様にデジタルスチルカメラに適用したものであり、図 1 および図 2 に示す電源装置 6 を、図 4 に示す電源装置に置き換えたものである。

すなわち、この第 3 実施形態に係る電源装置は、ラッチ回路 12 ~ 15 に電源回路 32B ~ 35B の起動 / 停止の順序とその起動 / 停止のタイミングを制御するための各起動 / 停止制御データを格納するようにし、そのラッチ回路 12 ~ 15 に格納される各起動 / 停止制御データに基づいて電源回路 32B ~ 35B を起動制御および停止制御させるようにしたものである。

40

【0047】

このために、第 3 実施形態に係る電源装置は、図 4 に示すように、シフトレジスタ 11 と、ラッチ回路 12 ~ 15 と、ゲート回路 16 ~ 19 と、クロック発生回路 20 と、アップダウンカウンタ 50 と、一致回路 22 ~ 25 と、切換スイッチ 51 ~ 55 と、電源回路 31 と、電源回路 32B ~ 35B とを備えている。

なお、図 4 の電源装置は、図 2 の電源装置と共通部分を有するので、その共通部分の構成要素には同一符号を付してその構成要素の説明は省略する。

【0048】

50

ラッチ回路 12 ~ 15 は、各電源回路 32B ~ 35B の起動 / 停止制御データ (起動 / 停止数値データ) を格納する記憶回路である。このラッチ回路 12 ~ 15 は、シフトレジスタ 11 に格納される 8 ビットのデータのうち上位側の 3 ビットのアドレスデータに基づいてゲート回路 16 ~ 19 からストローク信号が供給される場合に、そのシフトレジスタ 11 に格納される 8 ビットのデータのうち下位側の 5 ビットの起動 / 停止数値データが格納されるようになっている。

【 0049 】

アップダウンカウンタ 50 は、クロック発生回路 20 の発生するクロックパルスのアップカウント動作とダウンカウント動作とを行うことができるカウンタである。

スイッチ 51 は、図 1 に示す制御回路 5 からのスイッチ切換信号に基づき、クロック発生回路 20 からのクロックパルスを、アップダウンカウンタ 50 のアップカウント動作の入力端子側とダウンカウント動作の入力端子側とに振り分けるものである。

10

【 0050 】

スイッチ 52 ~ 54 は、制御回路 5 からのスイッチ切換信号に基づき、一致回路 22 ~ 25 から出力される起動信号と停止信号とを選択し、この選択した起動信号と停止信号とを電源回路 32B ~ 35B の起動信号入力端子と停止信号入力端子とに入力するためのものである。

電源回路 32B ~ 35B は、一致回路 22 ~ 25 からの起動信号に基づいて起動を開始するとともに、一致回路 22 ~ 25 からの停止信号に基づいて動作を停止するようになっている。

20

【 0051 】

また、電源回路 32B ~ 35B は、図 1 に示す CCD センサ 1、表示部 2、画像メモリ 3、およびインタフェース部 4 にそれぞれ電力を供給するようになっている。

次に、このような構成からなる第 3 実施形態の動作について、図 1 および図 4 を参照して説明する。

【 0052 】

いま、電源スイッチ 7 が投入されると、電源回路 31 が起動されて図 1 に示す制御部 5 が動作状態となり、制御部 5 は予め定めた手順により以下のような制御処理を行う。

まず、シフトレジスタ 11 には、電源回路 32B の起動 / 停止の順序とその起動 / 停止のタイミングを示す起動 / 停止数値データを格納するために、例えばデータ「00000001」が制御部 5 から転送されて格納される。

30

【 0053 】

ここで、そのデータのうち上位側の 3 ビットの「000」がラッチ回路 12 のアドレスを示すアドレスデータ、その下位側の 5 ビットの「00001」が起動 / 停止数値データである。

このようなデータがシフトレジスタ 11 に格納されると、ゲート回路 16 は、シフトレジスタ 11 に格納される上位側の 3 ビットのアドレスデータ「000」で指定されるラッチ回路 12 に対し、ストローク信号を供給する。ラッチ回路 12 は、そのストローク信号が供給されると、シフトレジスタ 11 に格納される下位側の 5 ビットの起動 / 停止数値データ「00001」を格納する。

40

【 0054 】

次に、シフトレジスタ 11 には、例えばデータ「00100011」が格納され、上位側の「001」はラッチ回路 13 のアドレスデータであり、下位側の「00011」は電源回路 33B の起動 / 停止数値データである。そして、その起動 / 停止数値データ「00011」は、ラッチ回路 13 に格納される。

次に、シフトレジスタ 11 には、例えばデータ「01000111」が格納され、上位側の「010」はラッチ回路 14 のアドレスデータであり、下位側の「00111」は電源回路 34B の起動 / 停止数値データである。そして、その起動 / 停止数値データ「00111」が、ラッチ回路 14 に格納される。

【 0055 】

50

最後に、シフトレジスタ 11 には、例えばデータ「01101111」が格納され、上位側の「011」はラッチ回路 15 のアドレスデータであり、下位側の「01111」は電源回路 35B の起動 / 停止数値データである。そして、その起動 / 停止数値データ「00111」が、ラッチ回路 15 に格納される。

この結果、ラッチ回路 12 ~ 15 には、電源回路 32B ~ 35B の起動 / 停止数値データとして、例えば「00001」、「00011」、「00111」、「01111」がそれぞれ格納されることになる。

【0056】

次に、電源回路 32B ~ 35B を起動させる場合の各部の動作について説明する。

ここで、この動作のときには、切換スイッチ 51 ~ 55 の各接点は、図示の位置にある。この場合には、図 1 の制御部 5 からのクロック発生回路 20 に対してクロック発生信号が供給され、クロック発生回路 20 が所定のクロックパルスを発生する。このときには、その発生したクロックパルスはアップダウンカウンタ 50 のアップカウント動作側に供給される。この結果、カウンタ 50 はそのクロックパルスのアップカウント動作を開始し、その計数値が一致回路 22 ~ 25 にそれぞれ供給される。 10

【0057】

一致回路 22 は、カウンタ 50 からの計数値「00001」とラッチ回路 12 に格納される起動 / 停止数値データ「00001」とが一致すると、起動信号を電源回路 32B の起動信号入力端子に供給する。電源回路 32B は、その起動信号に基づいて起動を開始し、あらかじめ決められている出力電圧を図 1 に示す CCD センサ 1 に対して供給する。 20

【0058】

次に、一致回路 23 は、カウンタ 50 からの計数値「00011」とラッチ回路 13 に格納される起動 / 停止数値データ「00011」とが一致すると、起動信号 S2 を電源回路 33B の起動信号入力端子に供給する。電源回路 33B は、その起動信号に基づいて起動を開始し、あらかじめ決められている出力電圧を表示部 2 に対して供給する。

【0059】

次に、一致回路 24 は、カウンタ 50 からの計数値「00111」とラッチ回路 14 に格納される起動 / 停止数値データ「00111」とが一致すると、起動信号を電源回路 34B の起動信号入力端子に供給する。電源回路 34B は、その起動信号に基づいて起動を開始し、あらかじめ決められている出力電圧を図 1 に示す画像メモリ 3 に対して供給する。 30

【0060】

最後に、一致回路 25 は、カウンタ 50 からの計数値「01111」とラッチ回路 15 に格納される起動 / 停止数値データ「01111」とが一致すると、起動信号を電源回路 35B の起動信号入力端子に供給する。電源回路 35B は、その起動信号に基づいて起動を開始し、あらかじめ決められている出力電圧をインタフェース部 4 に対して供給する。

【0061】

次に、電源回路 32B ~ 35B の動作を停止させる場合の各部の動作について説明する。

この場合には、図 1 の制御回路 5 からのスイッチ切換信号に基づき、切換スイッチ 51 ~ 55 の各接点が図示の位置から反対の位置に切り換えられる。その後、制御部 5 からのクロック発生回路 20 に対してクロック発生信号が供給され、クロック発生回路 20 が所定のクロックパルスを発生する。 40

【0062】

このとき、切換スイッチ 51 の切り換え接点は図示の位置とは反対の位置にあるので、その発生したパルスはアップダウンカウンタ 50 のダウンカウント動作側に供給される。この結果、アップダウンカウンタ 50 は、そのクロックパルスのダウンカウント動作を開始し、その計数値が一致回路 22 ~ 25 にそれぞれ供給される。

【0063】

一致回路 25 は、カウンタ 50 からの計数値「01111」とラッチ回路 15 に格納される起動 / 停止数値データ「01111」とが一致すると、停止信号を電源回路 35B の停止信号入力端子に供給する。電源回路 35B は、その停止信号に基づいて動作を停止する 50

ので、その出力電圧のインタフェース部 4 に対する供給が停止される。

【 0 0 6 4 】

また、一致回路 2 4 は、カウンタ 5 0 からの計数值「 0 0 1 1 1 」とラッチ回路 1 4 に格納される起動 / 停止数値データ「 0 0 1 1 1 」とが一致すると、停止信号を電源回路 3 4 B の停止信号入力端子に供給する。電源回路 3 4 B は、その停止信号に基づいて動作を停止するので、その出力電圧の画像メモリ 3 に対する供給が停止される。

【 0 0 6 5 】

さらに、一致回路 2 3 は、カウンタ 5 0 からの計数值「 0 0 0 1 1 」とラッチ回路 1 3 に格納される起動 / 停止数値データ「 0 0 0 1 1 」とが一致すると、停止信号を電源回路 3 3 B の停止信号入力端子に供給する。電源回路 3 3 B は、その停止信号に基づいて動作を停止するので、その出力電圧の表示部 2 に対する供給が停止される。 10

【 0 0 6 6 】

また、一致回路 2 2 は、カウンタ 5 0 からの計数值「 0 0 0 0 1 」とラッチ回路 1 2 に格納される起動 / 停止数値データ「 0 0 0 0 1 」とが一致すると、停止信号を電源回路 3 2 B の停止信号入力端子に供給する。電源回路 3 2 B は、その停止信号に基づいて動作を停止するので、その出力電圧の C C D センサ 1 に対する供給が停止される。

【 0 0 6 7 】

以上説明したように、この第 3 実施形態によれば、電源回路 3 2 B ~ 3 5 B の起動順序や起動タイミングとその停止順序や停止タイミングを制御するデータを、デジタルスチルカメラなどの電子機器の都合、またはその電子機器の各構成要素の特性などに応じて予め設定しておき、その設定に応じて電源回路 3 2 B ~ 3 5 B を起動制御および停止制御させることができる。 20

【 0 0 6 8 】

なお、上記の実施形態では、ラッチ回路 1 2 ~ 1 5 などに電源回路 3 2 ~ 3 5 の起動制御データなどを電源の投入時に設定し、その設定した起動制御データに基づいて電源回路 3 2 ~ 3 5 の起動制御などを行うようにした。

しかし、これに代えて、電源装置の出荷時に、電源回路 3 2 ~ 3 5 の起動制御データなどを R O M 等の不揮発性メモリにあらかじめ書き込んでおき、電源投入時に、その起動制御データを読み出して電源回路 3 2 ~ 3 5 の起動制御を行うようにしても良い。

【 0 0 6 9 】

30

【 発明の効果 】

以上説明したように、本発明によれば、複数の電源回路の同時起動を避けることができるので、突入電流を低減できる。

また、本発明によれば、複数の電源回路の起動順序または起動タイミングを制御するためのデータを、電子機器の都合、またはその電子機器の各構成要素（各デバイス）の特性などに応じてあらかじめ設定しておき、その設定に応じて複数の電源回路を起動制御することができる。

【 図面の簡単な説明 】

【 図 1 】 本発明の第 1 実施形態をデジタルスチルカメラに適用した場合の構成例を示すブロック図である。 40

【 図 2 】 第 1 実施形態に係る電源装置の構成を示すブロック図である。

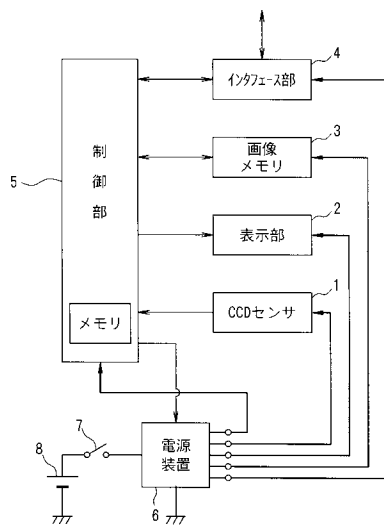
【 図 3 】 第 2 実施形態に係る電源装置の構成を示すブロック図である。

【 図 4 】 第 3 実施形態に係る電源装置の構成を示すブロック図である。

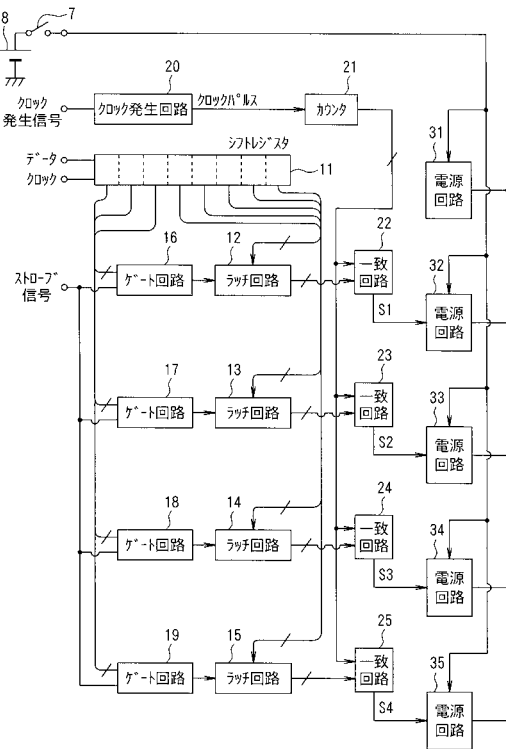
【 符号の説明 】

1 は C C D センサ、 2 は表示部、 3 は画像メモリ、 4 はインタフェース部、 5 は制御部、 6 は電源装置、 7 は電源スイッチ、 1 1 はシフトレジスタ、 1 2 ~ 1 5 はラッチ回路、 1 6 ~ 1 9 はゲート回路、 2 1 はカウンタ、 2 2 ~ 2 5 は一致回路、 3 1 ~ 3 5 は電源回路、 5 0 はアップダウンカウンタである。

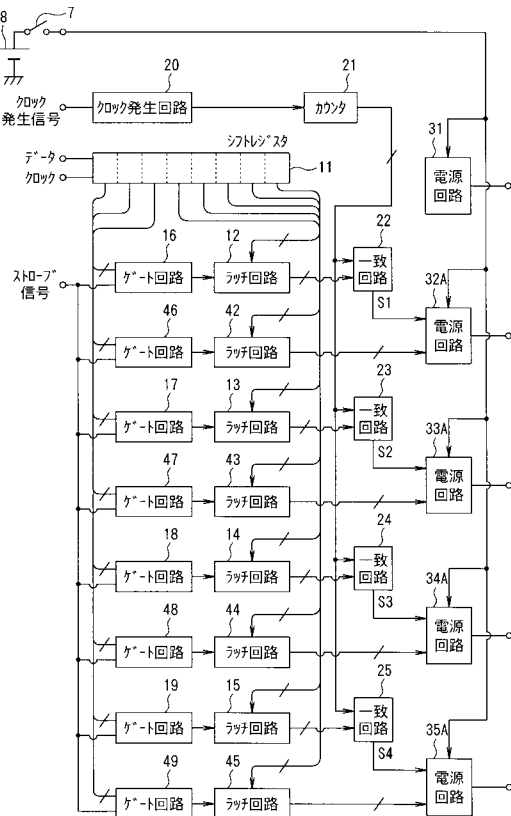
【図 1】



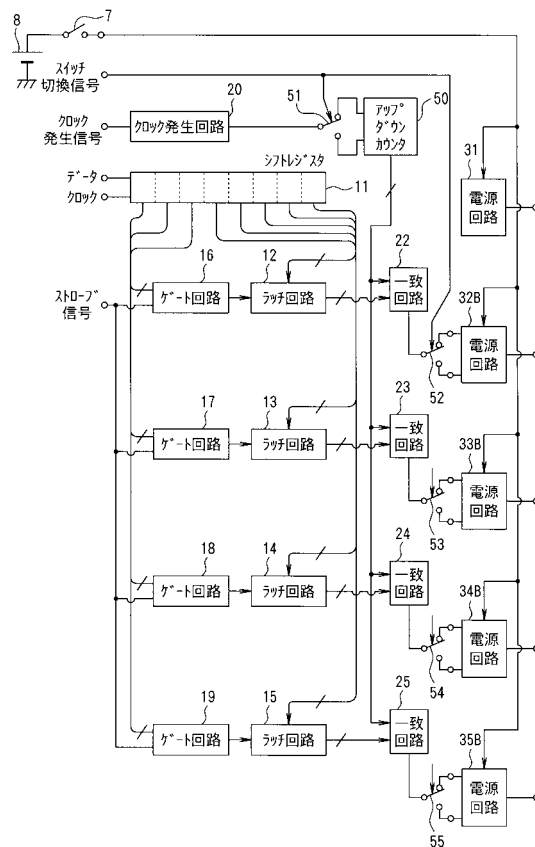
【図 2】



【図 3】



【図 4】



フロントページの続き

(51)Int.Cl.⁷ F I テーマコード(参考)

H 0 2 M	3/00	W
H 0 4 N	5/225	F
G 0 6 F	1/00	3 3 4 D

F ターム(参考) 5G065 AA00 BA02 BA04 DA07 EA02 FA02 GA04 GA06 JA02 JA07
KA03 KA09 LA07 MA05 MA09
5H430 BB09 BB13 BB20 CC06 EE09 KK04 KK05 LA08
5H730 AA16 BB82 XC06 XC09 XC20