



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK,

SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：圧電薄膜素子の製造方法

技術分野

[0001] 本発明は、音響反射膜の上に設けられた圧電薄膜を備えた圧電薄膜素子の製造方法に関する。

背景技術

[0002] 携帯電話などの通信機器において、所望の信号のみを選択的に送信または受信するための帯域通過型フィルタとして、圧電薄膜共振器を用いた圧電薄膜フィルタが利用されるようになっている。圧電薄膜フィルタとして、例えば、圧電薄膜共振器（Thin Film Bulk Acoustic Resonator：F B A R）フィルタが知られている。これは、S iなどの基板上に、電極で挟まれた圧電薄膜を形成し、かつその振動エネルギーがS i基板に漏れないよう、電極形成部の基板側に空隙を設けている。また、空隙の代わりに音響反射膜を用いたS M R（Solidty Mounted Resonator）フィルタも利用されている。これらは、B A W（Bulk Acousitic Wave）フィルタと総称されている。

[0003] ここで、B A Wフィルタの動作原理について簡単に説明する。圧電薄膜を挟んでいる2つの電極間に高周波信号を印可すると、圧電薄膜に応じた周波数で圧電薄膜が共振を起こし、共振器となる。この圧電薄膜共振器の各電極に配線を接続してラダー型回路などを形成すると、所望のフィルタ特性を得ることができる。

[0004] B A Wフィルタは、圧電薄膜共振器を用いるフィルタであるため、圧電薄膜共振器の品質係数Q値を十分高くする必要がある。共振子のQ値を向上させるためには、共振で生じた振動エネルギーを、圧電薄膜内に完全に閉じ込めることが理想である。しかしながら、実際の圧電薄膜共振器では、厚み方向に直交する横方向への伝搬モードにより振動エネルギーが漏洩し、不要振動（スプリアス）が発生する。

[0005] この問題に対し、特許文献1では、一方の電極（頂部電極）は、縁付近を

厚くすることで、横方向の伝搬モードによるスプリアスを抑制している。また、特許文献2では、圧電薄膜を励振領域は薄くし、周縁部の非励振領域は厚くすることにより、横方向の伝搬モードに起因するスプリアスを抑制している。また、特許文献2では、圧電薄膜の薄くした励振領域における支持基板に陥没を形成し、励振領域に励振された振動が支持基板と干渉しない構成としている。

[0006] また、特許文献2の技術では、自重に耐えうる厚みの単結晶基板を、空隙を設けた支持基板に接着したのち、機械的研磨などにより所望の厚みまで薄板化し所定の周波数を得ている。このように、特許文献2の技術では、堆積などによる成膜によらずに圧電薄膜を形成しているため、結晶性が下地の影響を受けるなどの問題が無く、良好な圧電性能が得られることが期待できる。

先行技術文献

特許文献

- [0007] 特許文献1：特表2003-505906号公報
特許文献2：特開2007-243451号公報
特許文献3：特開2009-290374号公報

発明の概要

発明が解決しようとする課題

[0008] しかしながら、上述した技術では、次に示す問題があった。まず、特許文献1に記載の技術では、圧電層におけるスプリアスの抑制には効果があるが、振動部における電極の厚さを変化させているため、主振動とは別の振動が生じる可能性があり、別のスプリアスを発生させるという問題がある。

[0009] また、特許文献2に記載の技術では、圧電薄膜の薄くした励振領域における支持基板に陥没を形成している。このため、圧電薄膜の薄くした領域と支持基板の陥没部分とが、精度よく位置合わせされずずれると、新たなスプリアスが発生する恐れがある。また、特許文献2の技術では、フィルタとし

て使用する周波数の上昇に伴い、圧電薄膜をより薄くすると、圧電薄膜の支持が困難となり、励振領域における圧電薄膜の反りなどが周波数バラつきを増加させる懸念がある。

[0010] 本発明は、以上のような問題点を解消するためになされたものであり、不要振動が抑制された状態で、圧電薄膜素子のQ値が向上できるようにすることを目的とする。

課題を解決するための手段

[0011] 本発明に係る圧電薄膜素子の製造方法は、圧電材料の単結晶から構成された圧電単結晶基板の一方の面に、圧電単結晶基板より小さい面積とされた所定の平面形状の第1電極を形成する第1工程と、第1電極に互いに音響インピーダンスの異なる複数の層が交互に積層された音響多層膜を貼り付ける第2工程と、圧電単結晶基板の他方の面から圧電単結晶基板を研磨して薄層化し、音響多層膜の上に第1電極および圧電単結晶基板を薄層化して得られた圧電薄膜が積層された状態とする第3工程と、圧電薄膜を挟んで第1電極に向かい合い第1電極より小さな面積の第2電極を圧電薄膜の上に形成する第4工程とを備え、第3工程では、圧電薄膜の第1電極が形成されている電極形成領域は、この電極形成領域とこの周囲の第1電極が形成されていない電極未形成領域との間の研磨圧力の差により、電極未形成領域より薄く形成された状態とする。

[0012] 上記圧電薄膜素子の製造方法において、第1工程では、圧電単結晶基板の一方の面の第1電極の周囲に圧電薄膜の振動に関係しないダミー電極を第1電極と絶縁分離した状態で形成し、第1電極およびダミー電極が形成されている領域を電極形成領域としてもよい。

[0013] また、本発明に係る圧電薄膜素子の製造方法は、圧電材料の単結晶から構成された圧電単結晶基板の一方の面に、圧電単結晶基板より小さい面積とされた所定の平面形状の第1電極を形成する第1工程と、音響インピーダンスの異なる複数の層が交互に積層された音響多層膜の一方の面に第1電極とは異なる面積の第2電極を形成する第2工程と、第1電極と第2電極とを貼り

合わせる第3工程と、圧電単結晶基板を薄層化して音響多層膜の上に第2電極、第1電極、および圧電単結晶基板を薄層化して得られた圧電薄膜が積層された状態とする第4工程と、圧電薄膜を挟んで第1電極に向かい合い第1電極より大きな面積の第3電極を圧電薄膜の上に形成する第5工程とを備える。

[0014] 上記圧電薄膜素子の製造方法において、第4工程では、圧電薄膜は、圧電単結晶基板の他方の面から圧電単結晶基板を研磨して薄層化することによって得られ、第1電極が形成されている電極形成領域は、この電極形成領域とこの周囲の第1電極が形成されていない電極未形成領域との間の研磨圧力の差により、電極未形成領域より薄く形成された状態とするといふ。

発明の効果

[0015] 以上に説明したことにより、本発明によれば、不要振動が抑制された状態で、圧電薄膜素子のQ値が向上できるという優れた効果が得られるようになる。

図面の簡単な説明

[0016] [図1A]図1Aは、本発明の実施の形態1における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図1B]図1Bは、本発明の実施の形態1における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図1C]図1Cは、本発明の実施の形態1における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図1D]図1Dは、本発明の実施の形態1における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図1E]図1Eは、本発明の実施の形態1における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図1F]図1Fは、本発明の実施の形態1における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図2A]図2Aは、本発明の実施の形態2における圧電薄膜素子の製造方法を

説明するための各工程における状態を示す断面図である。

[図2B]図2 Bは、本発明の実施の形態2における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図2C]図2 Cは、本発明の実施の形態2における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図2D]図2 Dは、本発明の実施の形態2における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図2E]図2 Eは、本発明の実施の形態2における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図2F]図2 Fは、本発明の実施の形態2における圧電薄膜素子の製造方法を説明するための各工程における状態を示す断面図である。

[図3A]図3 Aは、本発明の実施の形態2における圧電薄膜素子の他の構成例を示す断面図である。

[図3B]図3 Bは、本発明の実施の形態2における圧電薄膜素子の他の構成例を示す断面図である。

[図3C]図3 Cは、本発明の実施の形態2における圧電薄膜素子の他の構成例を示す断面図である。

発明を実施するための形態

[0017] 以下、本発明の実施の形態について図を参照して説明する。

[0018] [実施の形態1]

はじめに、本発明の実施の形態1について、図1 A～図1 Fを参照して説明する。図1 A～図1 Fは、本発明の実施の形態1における圧電薄膜素子（圧電共振器）の製造方法を説明するための各工程における状態を示す断面図である。

[0019] まず、図1 Aに示すように、圧電材料の単結晶から構成された圧電単結晶基板101の一方の面101 aに、圧電単結晶基板101の設計された素子領域より小さい面積とされた所定の平面形状の第1電極102を形成する（第1工程）。例えば、圧電単結晶基板101には、各々が圧電共振器となる

複数の素子領域が設定され、各素子領域の各々に第1電極102を形成する。圧電単結晶基板101に、1つの素子領域が設定されていても良い。素子領域の平面視中央部と第1電極102の平面視中央部とが実質的に重なる状態とする。なお、図1A～図1Fでは、1つの素子領域を示している。

[0020] 圧電単結晶基板101は、例えば昇華法を用いて作製したAlNの単結晶基板であり、主表面がc面とされ、板厚が250 μ m程度とされている。また、第1電極102は、Pt、Mo、Wなどの金属から構成する。例えば、よく知られたRFマグネトロンスパッタ法によりMoを堆積して金属膜を形成し、この上に公知のフォトリソグラフィ技術によりレジストパターンを形成し、形成したレジストパターンをマスクとして金属膜をイオンミリングによりエッチングし、その後レジストパターンを除去することで、第1電極102が形成できる。上記レジストパターンは、圧電単結晶基板101に予め形成してある位置合わせマークを基準として位置合わせを行って形成すれば良い。

[0021] 次に、図1Bに示すように、支持基板103の上に、互いに音響インピーダンスの異なる複数の層が交互に積層された音響反射膜104を形成する。音響反射膜104においては、隣り合う層は音響インピーダンスが異なり、1つおきに同じ音響インピーダンスの層が積層されている。支持基板103は、例えば、Si(111)から構成され、厚さ250 μ mとされている。Si(111)から構成した支持基板103は、高抵抗であることが望ましく、例えば、比抵抗が1000 Ω /cm以上であればよい。

[0022] 音響反射膜104は、音響インピーダンスの異なる複数の高音響インピーダンス層141、低音響インピーダンス層142が、交互に3対積層されて構成されている。高音響インピーダンス層141、低音響インピーダンス層142の対が、2対から4対積層されていれば良い。ここで、高音響インピーダンス層141は、低音響インピーダンス層142より音響インピーダンスが高い。例えば、高音響インピーダンス層141は、AlNから構成されて厚さ1.4 μ mとされている。また、低音響インピーダンス層142は、

例えば、 SiO_2 から構成されて厚さ $0.7\mu\text{m}$ とされている。これらは、例えば、RFマグネトロンスパッタ法により形成できる。

[0023] より音響インピーダンスが高い高音響インピーダンス層141は、 AlN に限らず、 ZnO 、 W 、 Mo 、 Cu 、 Al_2O_3 などから構成することができる。また、より音響インピーダンスが低い低音響インピーダンス層142は、 SiO_2 に限らず、 Mg 、 Al などから構成することができる。なお、音響反射膜104の総厚は、後述する圧電薄膜105が単独の状態における共振周波数の音波（バルク波）が、単独の状態とした音響反射膜104を伝搬するときの波長の $1/4$ とする。

[0024] 次に、図1Cに示すように、第1電極102に音響反射膜104を貼り付ける（第2工程）。例えば、音響反射膜104の貼り合わせ面（最上の低音響インピーダンス層142の表面）と、第1電極102の表面とを、原子拡散接合法や陽極接合法などにより貼り合わせれば良い。

[0025] 次に、圧電単結晶基板101の他方の面101bから圧電単結晶基板101を研磨して薄層化し、図1Dに示すように、音響反射膜104の上に第1電極102および圧電薄膜105が積層された状態とする（第3工程）。圧電単結晶基板101を薄層化して圧電薄膜105とする。この工程では、圧電薄膜105の第1電極102が形成されている電極形成領域（振動部）は、この周囲の第1電極102が形成されていない電極未形成領域（非振動部）より薄く形成する。例えば、第1電極102が形成されている電極形成領域の圧電薄膜105の厚さは、 $2.8\mu\text{m}$ 程度にすれば良い。なお、圧電薄膜105の第1電極102が形成されている電極形成領域の厚さは、単独の状態とした圧電薄膜105の共振周波数の音波が単独の圧電薄膜105を伝搬するときの波長 λ の半分もしくは $1/4$ とされていれば良い。

[0026] 圧電単結晶基板101を研磨においては、硬質タイプの研磨用パッドを用いると良い。この研磨において、研磨面となる面101bに対して裏面となる面101aには、部分的に第1電極102が形成され、第1電極102の周囲の電極未形成領域は、音響反射膜104と面101aとの間に空隙が存

在している。このため、第1電極102が形成されている電極形成領域と、この周囲の電極未形成領域とでは、研磨における面101bに対する圧力（研磨圧力）が異なる状態となる。

[0027] 第1電極102が形成されている電極形成領域は、この周囲の電極未形成領域に比較して研磨圧力が大きく、研磨の速度が速くなる。一方、第1電極102の周囲の電極未形成領域は、研磨圧力が小さく、研磨の速度が遅くなる。この研磨速度の差により、圧電薄膜105の電極形成領域には、平面視で第1電極102と中心を共通とする平面形状の凹部106が形成される。この結果、圧電薄膜105の第1電極102が形成されている電極形成領域は、この周囲の電極未形成領域より薄く形成されるものとなる。

[0028] 次に、図1Eに示すように、圧電薄膜105を挟んで第1電極102に向かい合い第1電極102より小さな面積の第2電極107を、圧電薄膜105の上に形成する（第4工程）。平面視で、第1電極102の中央部と第2電極107の中央部とが重なる状態に、第2電極107を配置すれば良い。平面視で、第2電極107は、第1電極102の形成領域の内側に配置される。

[0029] 例えば、第2電極107は、Pt、Mo、Wなどの金属から構成する。例えば、よく知られたRFマグネトロンスパッタ法によりMoを堆積して金属膜を形成し、この上に公知のフォトリソグラフィ技術によりレジストパターンを形成し、形成したレジストパターンをマスクとして金属膜をイオンミリングによりエッチングし、この後レジストパターンを除去することで、第2電極107が形成できる。また、よく知られたリフトオフ法により、第2電極107を形成しても良い。いずれにおいても、レジストパターン（リフトオフパターン）は、圧電単結晶基板101に形成してあり圧電薄膜105の状態においても残っている位置合わせマークを基準として位置合わせを行って形成すれば良い。

[0030] なお、図示はしないが、第1電極102および第2電極107との組からなる複数の素子（圧電共振器）を、電氣的に所定の接続をしてSMRフィル

タを構成し、SMRフィルタ毎に支持基板103より切り出す。また、SMRフィルタを構成する一部の圧電共振器は、異なる共振周波数にする必要がある。その場合は、対応する圧電共振器の第2電極107の上にさらに重し電極を形成し、対応する圧電共振器の周波数を設定する。また、個々の素子領域で切り出して複数の素子としても良い。

[0031] 上述した圧電薄膜素子は、平面視で第1電極102と第2電極107とが重なる部分が実効的に電界の印加される領域となり、第1電極102と第2電極107の間に交流電圧を印可すると、共振周波数となる周波数で共振を生じる。

[0032] 第2電極107の側に伝搬した共振によるバルク波は、第2電極107の概ね端面にて反射し、第1電極102の側に伝搬したバルク波は、音響反射膜104に伝搬する。音響反射膜104の厚さは、共振周波数のバルク波が、単独の状態とした音響反射膜104を伝搬するときの波長の $1/4$ とされているため、各々の高音響インピーダンス層141、低音響インピーダンス層142の境界面からの反射波の位相が重なり、実効的に支持基板103の影響を受けなくなる。

[0033] また、圧電薄膜105で励振したバルク波は、圧電薄膜105の平面方向（横方向）にも伝搬する。これに対し、上述した実施の形態1における圧電薄膜素子によれば、第2電極107の下の振動部（電極形成領域）の圧電薄膜105の厚さが、平面視で第2電極107より外周の非振動部（電極未形成領域）における圧電薄膜105の厚さより薄くしているので、振動エネルギーが振動部に閉じ込められるため、不要なスプリアスが発生しない。

[0034] また、図1Fに示すように、第2電極107の上に補助電極107aを形成しても良い。補助電極107aは、第2電極107の上面の、周縁部または周縁に近い領域に設ければよい。また、補助電極107aは、第2電極107の周縁に沿う平面形状に形成すればよい。第2電極107の上に補助電極107aを設けることで、更に、振動エネルギーが振動部へ閉じ込められ、不要なスプリアスの発生が更に抑制できるようになる。また、補助電極1

07aを可能な範囲で厚くするとより上記効果がより得られるようになる。
補助電極107aの形成箇所や厚さは、スプリアスの発生周波数により適宜に設定すればよい。

[0035] なお、第2電極107下に振動エネルギーが閉じ込められると、第2電極107内での多重反射によるスプリアスが発生する。これを抑制するために、第2電極107の平面視の形状を、楕円や、対向する辺が平行にならないような多角形の形状にするとよい。

[0036] ところで、第1電極102の形成時に、圧電単結晶基板101の一方の面の第1電極102の周囲に圧電薄膜105の振動に関係しないダミー電極を第1電極102と絶縁分離した状態で適切に配置して形成しておき、第1電極102およびダミー電極が形成されている領域を電極形成領域としてもよい。このダミー電極の配置で圧電単結晶基板101の研磨時に加わる応力を調整することにより、圧電薄膜105における振動部の厚さと非振動部の厚さの比を調整することができる。第1電極102の周囲に適宜にダミー電極を設けることで、パターンの粗密による研磨速度のバラつきを削減でき、圧電薄膜105における振動部の厚さと非振動部の厚さとを適切に設定することが可能となる。

[0037] 以上に説明したように、実施の形態1によれば、圧電材料の単結晶から構成された圧電単結晶基板の一方の面に、圧電単結晶基板より小さい面積とされた所定の平面形状の第1電極を形成しておき、圧電単結晶基板の研磨における研磨圧力に差を設けることで2つの電極に挟まれた圧電薄膜の厚さを薄くし、横方向の伝搬モードに起因するスプリアスを抑制しているので、不要振動が抑制された状態で、圧電薄膜素子のQ値が向上できるようになる。

[0038] また、実施の形態1によれば、堆積などによる成膜によらずに圧電薄膜を形成しているため、圧電薄膜として種々の圧電材料が選択可能である。例えば、上述したAlNに限らず、ZnO、LiTaO₃、LiNbO₃、水晶、KNbO₃などを圧電薄膜（圧電単結晶基板）として用いることができる。さらに、任意の結晶方位の圧電単結晶基板を選択して圧電薄膜とすることができ

るため、フィルタ設計の自由度が高い。

[0039] ところで、BAWフィルタは、圧電薄膜共振器を用いるフィルタであるため、圧電薄膜共振器の品質係数 Q 値を十分高くする必要がある。共振子の Q 値を向上させるためには、圧電薄膜の結晶性が重要である。例えば、一方の電極の上に圧電薄膜を成膜し、成膜した圧電薄膜の上に他方の電極を形成する場合、一方の電極の上に配向性よく圧電薄膜を形成することが重要となる。この場合、一方の電極の圧電薄膜形成面の結晶性が、圧電薄膜の配向性を左右する。また、音響反射膜を用いるSMRフィルタにおいては、支持基板や音響反射膜における結晶性が、最終的に得られる圧電薄膜の配向性（結晶性）を左右し、素子の性能を左右していた。

[0040] 上記課題に対し、圧電材料のバルクよりKNN素片を切り出し、音響多層膜上に形成してある下部電極に切り出したKNN素片を接合し、接合したKNN素片をパターニングして圧電材料部とし、この上に上部電極を形成することで、 Q 値に優れたBAW共振器とする技術がある（特許文献3参照）。この技術では、KNN素片の側に形成してある接合金属層と下部電極の上側金属層とを接合することで、KNN素片と下部電極との高い接合強度を得ている。また、KNN素片をパターニングして下部電極より小さい面積の圧電材料部とすることで、共振で生じた振動エネルギーを、圧電材料部に閉じ込めている。

[0041] しかしながら、上述した技術では、圧電材料部を小さい面積としているため、上部電極の形成や上部電極への配線などの形成のために、圧電材料部の周囲を絶縁層で埋め込んでいる。このように、振動部の周囲に絶縁層が形成されているため、横方向への振動漏れが生じ、 Q が低下するという問題がある。

[0042] 以下、上述した問題点を解消するために、横方向への振動漏れを抑制した状態で、高い結晶性の圧電薄膜と音響反射膜とを、高い強度で一体にできるようにする圧電薄膜素子の製造方法について、実施の形態2を用いて説明する。

[0043] [実施の形態 2]

以下、本発明の実施の形態 2 について図 2 A～図 2 F を参照して説明する。図 2 A～図 2 F は、本発明の実施の形態 2 における圧電薄膜素子（圧電共振器）の製造方法を説明するための各工程における状態を示す断面図である。

[0044] まず、図 2 A に示すように、圧電材料の単結晶から構成された圧電単結晶基板 2 0 1 の一方の面 2 0 1 a に、圧電単結晶基板 2 0 1 の設計された素子領域より小さい面積とされた所定の平面形状の第 1 電極 2 0 2 a を形成する（第 1 工程）。例えば、圧電単結晶基板 2 0 1 には、各々が圧電共振器となる複数の素子領域が設定され、各素子領域の各々に第 1 電極 2 0 2 a を形成する。圧電単結晶基板 2 0 1 に、1 つの素子領域が設定されていても良い。素子領域の平面視中央部と第 1 電極 2 0 2 a の平面視中央部とが実質的に重なる状態とする。なお、図 2 A～図 2 F では、1 つの素子領域を示している。

[0045] 圧電単結晶基板 2 0 1 は、例えば昇華法を用いて作製した A l N の単結晶基板であり、主表面が c 面とされ、板厚が 2 5 0 μ m 程度とされている。また、第 1 電極 2 0 2 a は、P t , M o , W などの金属から構成する。例えば、よく知られた R F マグネトロンスパッタ法により M o を堆積して金属膜を形成し、この上に公知のフォトリソグラフィ技術によりレジストパターンを形成し、形成したレジストパターンをマスクとして金属膜をイオンミリングによりエッチングし、この後レジストパターンを除去することで、第 1 電極 2 0 2 a が形成できる。上記レジストパターンは、圧電単結晶基板 2 0 1 に予め形成してある位置合わせマークを基準として位置合わせを行って形成すれば良い。

[0046] 次に、図 2 B に示すように、支持基板 2 0 3 の上に、互いに音響インピーダンスの異なる複数の層が交互に積層された音響反射膜 2 0 4 を形成し、音響反射膜 2 0 4 の一方の面 2 0 4 a に第 2 電極 2 0 2 b を形成する（第 2 工程）。面 2 0 4 a は、貼り合わせ側の面となる。音響反射膜 2 0 4 において

は、隣り合う層は音響インピーダンスが異なり、1つおきに同じ音響インピーダンスの層が積層されている。第2電極202bは、第1電極202aとは異なる面積に形成する。例えば、第2電極202bは、第1電極202aより小さい面積に形成する。なお、第1電極202aを、第2電極202bより小さい面積に形成しても良い。また、第2電極202bは、第1電極202aより薄く形成する。

[0047] 支持基板203は、例えば、Si(111)から構成され、厚さ250 μ mとされている。Si(111)から構成した支持基板203は、高抵抗であることが望ましく、例えば、比抵抗が1000 Ω /cm以上であればよい。

[0048] 音響反射膜204は、音響インピーダンスの異なる複数の高音響インピーダンス層241、低音響インピーダンス層242が、交互に3対積層されて構成されている。高音響インピーダンス層241、低音響インピーダンス層242の対が、2対から4対積層されていれば良い。ここで、高音響インピーダンス層241は、低音響インピーダンス層242より音響インピーダンスが高い。例えば、高音響インピーダンス層241は、AlNから構成されて厚さ1.4 μ mとされている。また、低音響インピーダンス層242は、例えば、SiO₂から構成されて厚さ0.7 μ mとされている。これらは、例えば、RFマグネトロンスパッタ法により形成できる。

[0049] より音響インピーダンスが高い高音響インピーダンス層241は、AlNに限らず、ZnO、W、Mo、Cu、Al₂O₃などから構成することができる。また、より音響インピーダンスが低い低音響インピーダンス層242は、SiO₂に限らず、Mg、Alなどから構成することができる。なお、音響反射膜204の総厚は、後述する圧電薄膜205が単独の状態における共振周波数の音波（バルク波）が、単独の状態とした音響反射膜204を伝搬するときの波長の1/4とする。

[0050] また、第2電極202bは、Pt、Mo、Wなどの金属から構成する。例えば、よく知られたRFマグネトロンスパッタ法によりMoを堆積して金属

膜を形成し、この上に公知のフォトリソグラフィ技術によりレジストパターンを形成し、形成したレジストパターンをマスクとして金属膜をイオンミリングによりエッチングし、この後レジストパターンを除去することで、第2電極202bが形成できる。上記レジストパターンは、支持基板203に予め形成してある位置合わせマークを基準として位置合わせを行って形成すれば良い。

[0051] 次に、図2Cに示すように、第1電極202aと第2電極202bとを貼り合わせる（第3工程）。平面視で、第1電極202aの中央部（中心）と第2電極202bの中央部とが重なる状態に位置合わせして貼り合わせる（接合させる）。この実施の形態2では、第2電極202bを第1電極202aより小さい面積としているので、平面視で、第2電極202bは、第1電極202aの形成領域の内側に配置される。このように、金属同士を接合させているので、高い接合強度が得られるようになる。また、接合させたことにより、第1電極202aと第2電極202bとは一体となり、これらにより後述する圧電薄膜205による共振器を構成する一方の電極となる。

[0052] 例えば、第1電極202aと第2電極202bとを上述したように位置合わせして当接させ、この状態で200～300℃程度に加熱し、両者の間に圧力を加えることで接合させれば良い。また、表面活性化接合法や原子拡散接合法などにより接合させても良い。また、共晶接合により接合させても良い。

[0053] 次に、圧電単結晶基板201の他方の面201bから圧電単結晶基板201を薄層化し、図2Dに示すように、音響反射膜204の上に第2電極202b、第1電極202a、および圧電単結晶基板201を薄層化して得られた圧電薄膜205が積層された状態とする（第4工程）。例えば、第1電極202aが形成されている電極形成領域の圧電薄膜205の厚さは、2.8μm程度にすれば良い。このように、高い結晶性を有する圧電単結晶基板201を貼り合わせて薄層化することで圧電薄膜205を得ているので、圧電薄膜205も高い結晶性が得られている。

[0054] この薄層化は、研磨により実施するとよい。研磨により薄層化することで、圧電薄膜205の第1電極202aが形成されている電極形成領域（振動部）が、この周囲の第1電極202aが形成されていない電極未形成領域（非振動部）より薄くなる。なお、圧電薄膜205の第1電極202aが形成されている電極形成領域の厚さは、単独の状態とした圧電薄膜205の共振周波数の音波が単独の圧電薄膜205を伝搬するときの波長 λ の半分もしくは $1/4$ とされていれば良い。

[0055] 上述した薄層化における圧電単結晶基板201を研磨においては、硬質タイプの研磨用パッドを用いると良い。この研磨において、研磨面となる面201bに対して裏面となる面201aには、部分的に第1電極202aが形成され、第1電極202aの周囲の電極未形成領域は、音響反射膜204と面201aとの間に空隙が存在している。このため、第1電極202aが形成されている電極形成領域と、この周囲の電極未形成領域とでは、研磨における面201bに対する圧力（研磨圧力）が異なる状態となる。

[0056] 第1電極202aが形成されている電極形成領域は、この周囲の電極未形成領域に比較して研磨圧力が大きく、研磨の速度が速くなる。一方、第1電極202aの周囲の電極未形成領域は、研磨圧力が小さく、研磨の速度が遅くなる。この研磨速度の差により、圧電薄膜205の電極形成領域には、平面視で第1電極202aと中心を共通とする平面形状の凹部206が形成される。この結果、圧電薄膜205の第1電極202aが形成されている電極形成領域は、この周囲の電極未形成領域より薄く形成されるものとなる。

[0057] 次に、図2Eに示すように、圧電薄膜205を挟んで第1電極202aに向かい合い第1電極202aより大きな面積の第3電極207を、圧電薄膜205の上に形成する（第5工程）。第3電極207は、圧電薄膜205による共振器を構成する他方の電極となる。平面視で、第1電極202a（第2電極202b）の中央部と第3電極207の中央部とが重なる状態に、第3電極207を配置すれば良い。平面視で、第1電極202aは、第3電極207の形成領域の内側に配置される。

[0058] 例えば、第3電極207は、Pt, Mo, Wなどの金属から構成する。例えば、よく知られたRFマグネトロンスパッタ法によりMoを堆積して金属膜を形成し、この上に公知のフォトリソグラフィー技術によりレジストパターンを形成し、形成したレジストパターンをマスクとして金属膜をイオンミリングによりエッチングし、この後レジストパターンを除去することで、第3電極207が形成できる。また、よく知られたリフトオフ法により、第3電極207を形成しても良い。いずれにおいても、レジストパターン（リフトオフパターン）は、圧電単結晶基板201に形成してあり圧電薄膜205の状態においても残っている位置合わせマークを基準として位置合わせを行って形成すれば良い。

[0059] なお、図示はしないが、第2電極202b, 第1電極202a, および第3電極207との組からなる複数の素子（圧電共振器）を、電氣的に所定の接続をしてSMRフィルタを構成し、SMRフィルタ毎に支持基板203より切り出す。また、SMRフィルタを構成する一部の圧電共振器は、異なる共振周波数にする必要がある。その場合は、対応する圧電共振器の第3電極207の上にさらに重し電極を形成し、対応する圧電共振器の周波数を設定する。また、個々の素子領域で切り出して複数の素子としても良い。

[0060] 上述した圧電薄膜素子は、平面視で第1電極202aと第3電極207とが重なる部分が実効的に電界の印加される領域となり、第1電極202aと第3電極207の間に交流電圧を印可すると、共振周波数となる周波数で共振を生じる。

[0061] 第3電極207の側に伝搬した共振によるバルク波は、第3電極207の概ね端面にて反射し、第1電極202aの側に伝搬したバルク波は、音響反射膜204に伝搬する。音響反射膜204の厚さは、共振周波数のバルク波が、単独の状態とした音響反射膜204を伝搬するときの波長の $1/4$ とされているため、各々の高音響インピーダンス層241, 低音響インピーダンス層242の境界面からの反射波の位相が重なり、実効的に支持基板203の影響を受けなくなる。

- [0062] また、圧電薄膜 205 で励振したバルク波は、圧電薄膜 205 の平面方向（横方向）にも伝搬する。これに対し、上述した実施の形態 2 における圧電薄膜素子によれば、第 2 電極 202 b と第 1 電極 202 a との面積が異なっていることから、これらによる一方の電極周囲の音響インピーダンスが、電極内側の音響インピーダンスと異なっている。この結果、振動エネルギーを、一方の電極の形成領域内に閉じ込めることが可能となり、横方向への振動漏れが抑制できる。
- [0063] 以上に説明したように、実施の形態 2 によれば、第 1 電極 202 a と、第 1 電極 202 a とは異なる面積の第 2 電極 202 b とを貼り合わせることで、音響反射膜 204 の上に圧電薄膜 205 を配置するようにしたので、横方向への振動漏れを抑制した状態で、高い結晶性の圧電薄膜 205 と音響反射膜 204 とを、高い強度で一体にすることができる。
- [0064] また、上述したように、接合した後に研磨により圧電単結晶基板 201 から圧電薄膜 205 を形成しているため、第 1 電極 202 a の形成領域の振動部（電極形成領域）の圧電薄膜 205 の厚さが、平面視で第 1 電極 202 a より外周の非振動部（電極未形成領域）における圧電薄膜 205 の厚さより薄くなる。この構成によっても、振動エネルギーが振動部に閉じ込められるため、横方向への振動漏れが抑制でき、不要なスプリアスの発生が抑制できるようになる。
- [0065] また、図 2 F に示すように、第 3 電極 207 の上に補助電極 207 a を形成しても良い。補助電極 207 a は、第 3 電極 207 の上面の、周縁部または周縁に近い領域に設ければよい。また、補助電極 207 a は、第 3 電極 207 の周縁に沿う平面形状に形成すればよい。第 3 電極 207 の上に補助電極 207 a を設けることで、更に、振動エネルギーが振動部へ閉じ込められ、不要なスプリアスの発生が更に抑制できるようになる。また、補助電極 207 a を可能な範囲で厚くするとより上記効果がより得られるようになる。補助電極 207 a の形成箇所や厚さは、スプリアスの発生周波数により適宜に設定すればよい。

- [0066] なお、第3電極207下に振動エネルギーが閉じ込められると、第3電極207内での多重反射によるスプリアスが発生する。これを抑制するために、圧電薄膜205を挟む電極が重なる部分の平面形状、言い換えると、第1電極202aの平面視の形状を、楕円や、対向する辺が平行にならないような多角形の形状にするとよい。
- [0067] ところで、第1電極202aより第2電極202bの方を小さい面積としている場合、図3A、図3Bに示すように、第2電極202bの周囲に、補助第2電極221、補助第2電極222を適切に配置して形成してもよい。このように、補助第2電極221、補助第2電極222を設けることで、第1電極202aとの接合後に一体となった状態において、中心部と周辺部とで、異なる音響インピーダンス領域を設定することができる。第2電極202bより第1電極202aの方を小さい面積としている場合、第1電極202aの周囲に補助電極を設ければ良い。また、図3Cに示すように、第3電極207の上に補助第3電極223を形成しても良い。補助第3電極223を設けることで、前述した補助電極207aと同様の効果が得られる。
- [0068] また、実施の形態2によれば、堆積などによる成膜によらずに圧電薄膜を形成しているため、圧電薄膜として種々の圧電材料が選択可能である。例えば、上述したAlNに限らず、ZnO、LiTaO₃、LiNbO₃、水晶、KNbO₃などを圧電薄膜（圧電単結晶基板）として用いることができる。さらに、任意の結晶方位の圧電単結晶基板を選択して圧電薄膜とすることができるため、フィルタ設計の自由度が高い。
- [0069] なお、本発明は以上に説明した実施の形態に限定されるものではなく、本発明の技術的思想内で、当分野において通常の知識を有する者により、多くの変形および組み合わせが実施可能であることは明白である。例えば、本発明の圧電薄膜素子は、デュプレクサにも適用可能である。
- [0070] なお、本出願は国の委託（総務省 平成28年度戦略的情報通信研究開発推進事業）に係る研究開発の成果に係る出願である。

符号の説明

[0071] 101…圧電単結晶基板、101a…面、101b…面、102…第1電極、103…支持基板、104…音響反射膜、105…圧電薄膜、106…凹部、107…第2電極、141…高音響インピーダンス層、142…低音響インピーダンス層、201…圧電単結晶基板、201a…面、201b…面、202a…第1電極、202b…第2電極、203…支持基板、204…音響反射膜、204a…面、205…圧電薄膜、206…凹部、207…第3電極、241…高音響インピーダンス層、242…低音響インピーダンス層。

請求の範囲

[請求項1] 圧電材料の単結晶から構成された圧電単結晶基板の一方の面に、前記圧電単結晶基板より小さい面積とされた所定の平面形状の第1電極を形成する第1工程と、

前記第1電極に互いに音響インピーダンスの異なる複数の層が交互に積層された音響多層膜を貼り付ける第2工程と、

前記圧電単結晶基板の他方の面から前記圧電単結晶基板を研磨して薄層化し、前記音響多層膜の上に前記第1電極および前記圧電単結晶基板を薄層化して得られた圧電薄膜が積層された状態とする第3工程と、

前記圧電薄膜を挟んで前記第1電極に向かい合い前記第1電極より小さな面積の第2電極を前記圧電薄膜の上に形成する第4工程とを備え、

前記第3工程では、前記圧電薄膜の前記第1電極が形成されている電極形成領域は、この電極形成領域とこの周囲の前記第1電極が形成されていない電極未形成領域との間の研磨圧力の差により、前記電極未形成領域より薄く形成された状態とする

ことを特徴とする圧電薄膜素子の製造方法。

[請求項2] 請求項1記載の圧電薄膜素子の製造方法において、

前記第1工程では、前記圧電単結晶基板の一方の面の前記第1電極の周囲に前記圧電薄膜の振動に関係しないダミー電極を前記第1電極と絶縁分離した状態で形成し、前記第1電極および前記ダミー電極が形成されている領域を前記電極形成領域とする

ことを特徴とする圧電薄膜素子の製造方法。

[請求項3] 圧電材料の単結晶から構成された圧電単結晶基板の一方の面に、前記圧電単結晶基板より小さい面積とされた所定の平面形状の第1電極を形成する第1工程と、

音響インピーダンスの異なる複数の層が交互に積層された音響多層

膜の一方の面に前記第 1 電極とは異なる面積の第 2 電極を形成する第 2 工程と、

前記第 1 電極と前記第 2 電極とを貼り合わせる第 3 工程と、

前記圧電単結晶基板を薄層化して前記音響多層膜の上に前記第 2 電極、前記第 1 電極、および前記圧電単結晶基板を薄層化して得られた圧電薄膜が積層された状態とする第 4 工程と、

前記圧電薄膜を挟んで前記第 1 電極に向かい合い前記第 1 電極より大きな面積の第 3 電極を前記圧電薄膜の上に形成する第 5 工程と

を備えることを特徴とする圧電薄膜素子の製造方法。

[請求項 4]

請求項 3 記載の圧電薄膜素子の製造方法において、

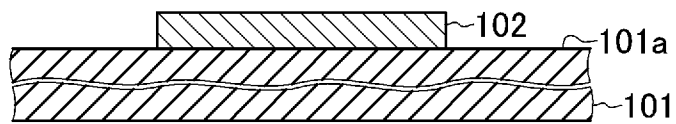
前記第 4 工程では、

前記圧電薄膜は、前記圧電単結晶基板の他方の面から前記圧電単結晶基板を研磨して薄層化することによって得られ、

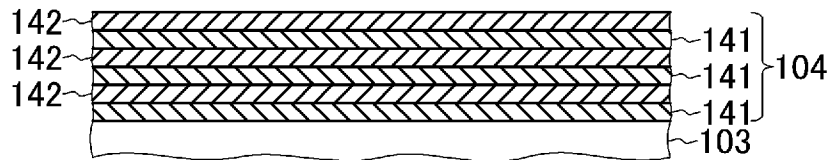
前記第 1 電極が形成されている電極形成領域は、この電極形成領域とこの周囲の前記第 1 電極が形成されていない電極未形成領域との間の研磨圧力の差により、前記電極未形成領域より薄く形成された状態とする

ことを特徴とする圧電薄膜素子の製造方法。

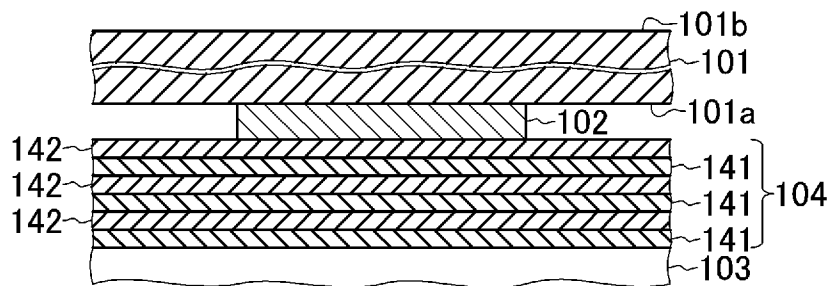
[図1A]



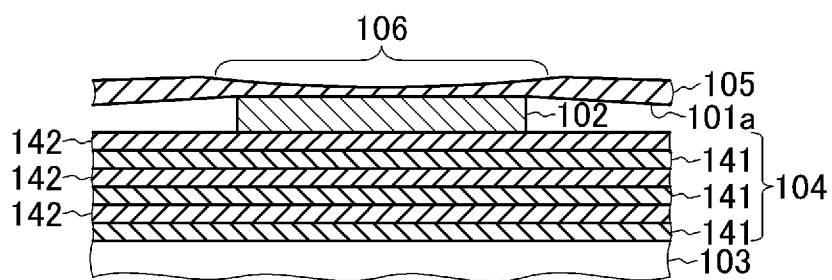
[図1B]



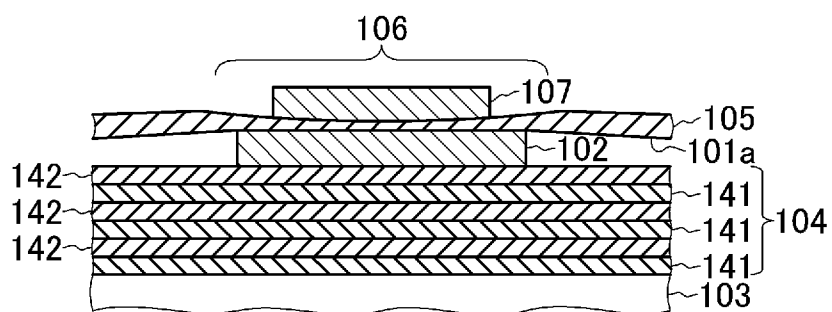
[図1C]



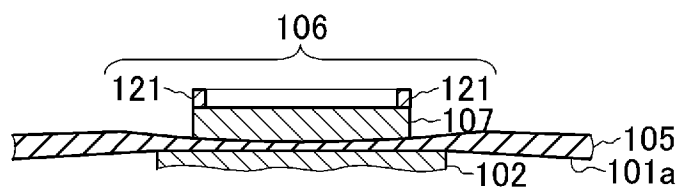
[図1D]



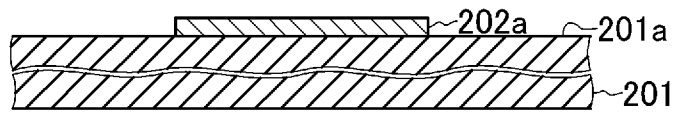
[図1E]



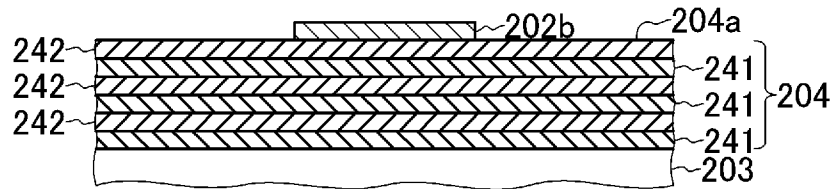
[図1F]



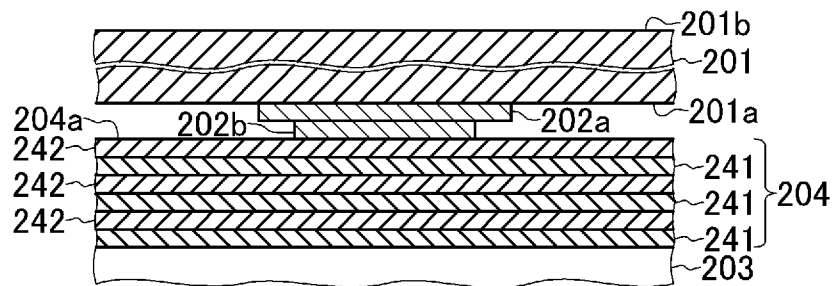
[図2A]



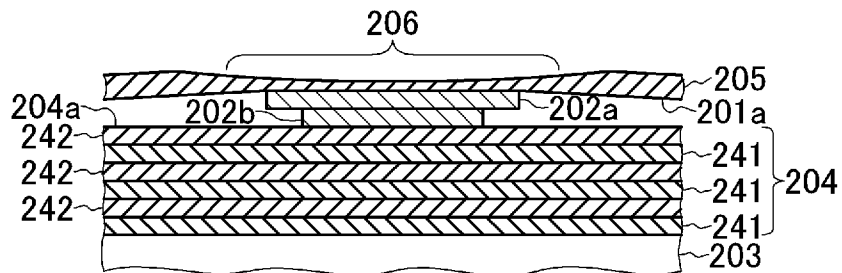
[図2B]



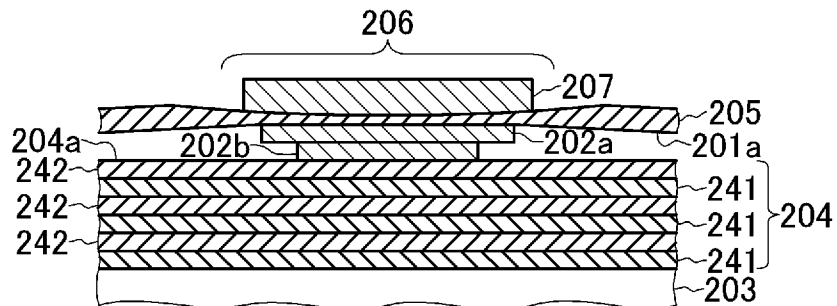
[図2C]



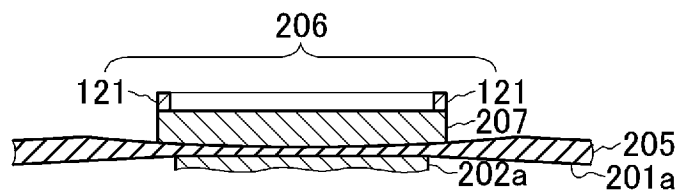
[図2D]



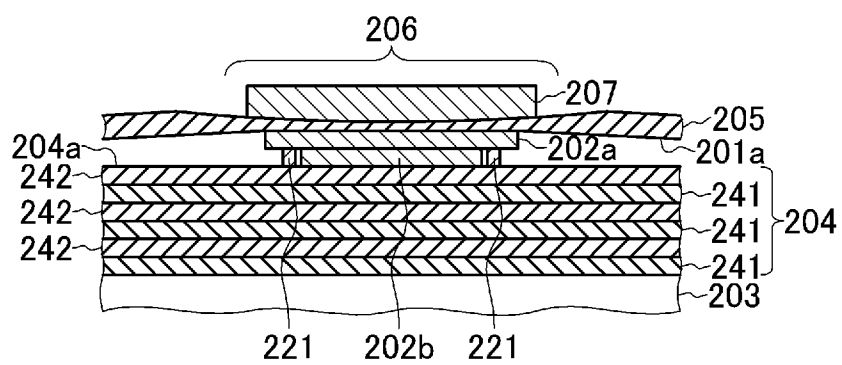
[図2E]



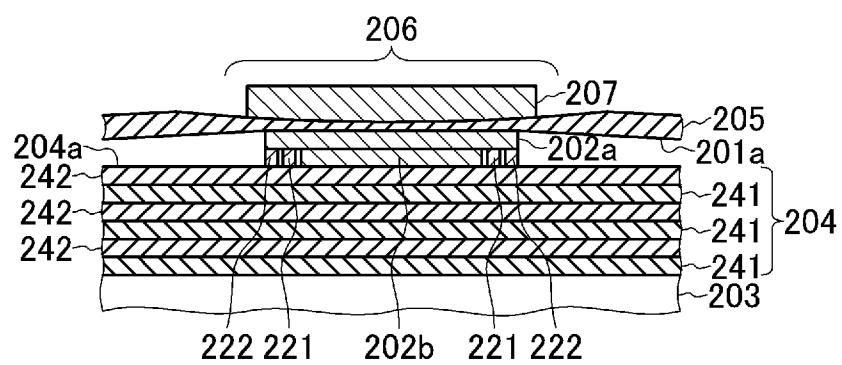
[図2F]



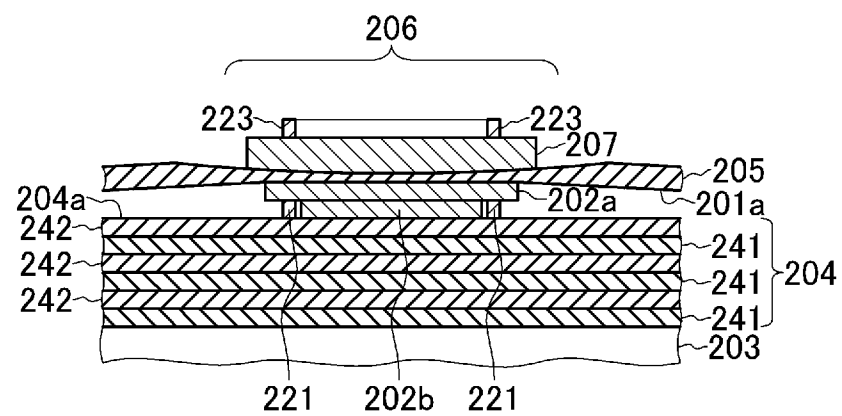
[図3A]



[図3B]



[図3C]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/071718

A. CLASSIFICATION OF SUBJECT MATTER

H03H3/02(2006.01)i, H01L41/29(2013.01)i, H01L41/337(2013.01)i, H03H9/17(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03H3/02, H01L41/29, H01L41/337, H03H9/17

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-172713 A (Hitachi Media Electronics Co., Ltd.), 24 July 2008 (24.07.2008), paragraphs [0027] to [0031]; fig. 2 & US 2008/0169728 A1 paragraphs [0043] to [0053]; fig. 2	1-4
A	JP 2009-232283 A (Panasonic Electric Works Co., Ltd.), 08 October 2009 (08.10.2009), paragraphs [0040] to [0047]; fig. 3 (Family: none)	1-4

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 September 2016 (29.09.16)

Date of mailing of the international search report
11 October 2016 (11.10.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/071718

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2008/126473 A1 (Murata Mfg. Co., Ltd.), 23 October 2008 (23.10.2008), fig. 23 & US 2010/0013573 A1 fig. 23	1-4

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H03H3/02(2006.01)i, H01L41/29(2013.01)i, H01L41/337(2013.01)i, H03H9/17(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H03H3/02, H01L41/29, H01L41/337, H03H9/17

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-172713 A（株式会社日立メディアエレクトロニクス） 2008.07.24, [0027]-[0031], 図2 & US 2008/0169728 A1, [0043]-[0053], FIG. 2	1-4
A	JP 2009-232283 A（パナソニック電工株式会社）2009.10.08, [0040]-[0047], 図3（ファミリーなし）	1-4
A	WO 2008/126473 A1（株式会社村田製作所）2008.10.23, 図23 & US 2010/0013573 A1, FIG. 23	1-4

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 9 . 0 9 . 2 0 1 6

国際調査報告の発送日

1 1 . 1 0 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

橋本 和志

5 W

4 1 8 3

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 7 6