



(12) 发明专利申请

(10) 申请公布号 CN 103676490 A

(43) 申请公布日 2014. 03. 26

(21) 申请号 201210353296. 6

(22) 申请日 2012. 09. 20

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 曹清晨

(74) 专利代理机构 北京市磐华律师事务所
11336

代理人 高伟 付伟佳

(51) Int. Cl.

G03F 7/20 (2006. 01)

G03F 1/36 (2012. 01)

H01L 21/66 (2006. 01)

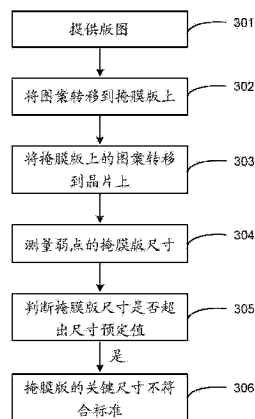
权利要求书2页 说明书5页 附图4页

(54) 发明名称

一种监控弱点形成原因的方法

(57) 摘要

本发明公开了一种监控弱点形成原因的方法,包括:步骤一:建立 OPC 模型和监控模型,所述 OPC 模型是根据多个位置处的图案对应地在测试版图上的初始测试版图尺寸和经光刻工艺后在样品晶片的样品晶片尺寸来获得的,所述监控模型是根据所述多个位置处的图案对应地在所述测试版图上的修正后测试版图尺寸和所述样品晶片尺寸来获得的,其中,所述修正后测试版图尺寸是根据所述多个位置处的图案对应地在测试掩膜版上的测试掩膜版尺寸来修正的;以及步骤二:利用所述 OPC 模型和所述监控模型来确定晶片上的弱点的形成原因。本发明通过构建 OPC 模型和监控模型能够有效且准确地查找弱点的形成原因。



1. 一种监控弱点形成原因的方法,其特征在于,包括:

步骤一:建立 OPC 模型和监控模型,所述 OPC 模型是根据多个位置处的图案对应地在测试版图上的初始测试版图尺寸和经光刻工艺后在样品晶片的样品晶片尺寸来获得的,所述监控模型是根据所述多个位置处的图案对应地在所述测试版图上的修正后测试版图尺寸和所述样品晶片尺寸来获得的,其中,所述修正后测试版图尺寸是根据所述多个位置处的图案对应地在测试掩膜版上的测试掩膜版尺寸来修正的;以及

步骤二:利用所述 OPC 模型和所述监控模型来确定晶片上的弱点的形成原因。

2. 如权利要求 1 所述的方法,其特征在于,所述步骤一包括:

提供测试版图;

对所述测试版图进行第一光学临近修正,并将第一光学临近修正后的图案转移到测试掩膜版上;

利用所述光刻工艺将所述测试掩膜版上的图案转移到样品晶片上;

在所述测试版图上选定多个位置,测量所述多个位置处的图案在所述测试版图上的初始测试版图尺寸,并测量所述多个位置处的图案对应地在所述测试掩膜版上的测试掩膜版尺寸和在所述样品晶片上的样品晶片尺寸;

根据所述测试掩膜版尺寸来修正所述初始测试版图尺寸,以获得修正后测试版图尺寸;以及

根据所述初始测试版图尺寸和所述样品晶片尺寸拟合 OPC 模型,且根据所述修正后测试版图尺寸和所述样品晶片尺寸拟合监控模型,其中,在所述 OPC 模型中所述初始测试版图尺寸和所述样品晶片尺寸一致,在所述监控模型中所述初始测试版图尺寸和所述样品晶片尺寸一致。

3. 如权利要求 1 所述的方法,其特征在于,令所述初始测试版图尺寸和所述样品晶片尺寸一致以进行所述 OPC 模型的模拟,令所述修正后测试版图尺寸和所述样品晶片尺寸一致以进行所述监控模型的模拟,使得所述 OPC 模型和所述监控模型用于确定所述光刻工艺的工艺参数。

4. 如权利要求 3 所述的方法,其特征在于,所述 OPC 模型和所述监控模型用于确定所述光刻工艺中的光学部分和光刻胶部分的工艺参数。

5. 如权利要求 1 所述的方法,其特征在于,所述步骤二包括:

提供版图;

对所述版图进行第二光学临近修正,并将第二光学临近修正后的图案转移到掩膜版上;

利用 OPC 模型确定的光刻工艺将所述掩膜版上的图案转移到晶片上;

测量所述晶片上的弱点对应地在所述掩膜版上的掩膜版尺寸;以及

判断所述弱点的所述掩膜版尺寸是否超出尺寸预定值,如果所述弱点的所述掩膜版尺寸超出尺寸预定值,将确定所述弱点是由所述掩膜版的关键尺寸不符合标准所引起的。

6. 如权利要求 5 所述的方法,其特征在于,如果所述弱点的所述掩膜版尺寸未超出尺寸预定值,所述方法还包括:

基于所述 OPC 模型获取所述弱点对应地在所述版图上的初始版图尺寸,并基于所述监控模型获取根据所述掩膜版尺寸来修正所述初始版图尺寸而得到的修正后版图尺寸;

判断所述修正后版图尺寸是否等于所述弱点在所述晶片上的晶片尺寸；

如果所述修正后版图尺寸等于所述弱点在所述晶片上的晶片尺寸，判断所述初始版图尺寸是否等于所述修正后版图尺寸；

如果所述初始版图尺寸等于所述修正后版图尺寸，则判断出所述 OPC 模型是正确的，且所述弱点是由所述第二光学临近修正所引起的；以及

如果所述初始版图尺寸不等于所述修正后版图尺寸，则判断出所述 OPC 模型是错误的，且所述弱点是由所述 OPC 模型所引起的。

7. 如权利要求 6 所述的方法，其特征在于，如果所述修正后版图尺寸不等于所述弱点在所述晶片上的晶片尺寸，所述方法还包括：

基于所述监控模型来确定所述弱点的掩膜误差增进因子；以及

判断所述弱点的所述掩膜误差增进因子是否大于因子预定值，如果所述弱点的所述掩膜误差增进因子大于所述因子预定值，则判断出所述弱点是由掩膜误差增进因子偏高所引起的。

8. 如权利要求 7 所述的方法，其特征在于，如果所述弱点的所述掩膜误差增进因子不大于所述因子预定值，所述方法还包括：

基于所述监控模型来确定所述光刻工艺的工艺窗口；

判断所述工艺窗口是否在预定范围内，如果所述工艺窗口在所述预定范围内，则判断出所述弱点是由有限的工艺窗口所引起的。

9. 如权利要求 8 所述的方法，其特征在于，如果所述工艺窗口超出所述预定范围，则判断出所述弱点是由设备工艺参数的漂移所引起的。

10. 如权利要求 5 所述的方法，其特征在于，所述第二光学临近修正是经由所述 OPC 模型模拟获得的。

一种监控弱点形成原因的方法

技术领域

[0001] 本发明涉及半导体制造工艺,尤其涉及一种监控弱点形成原因的方法。

背景技术

[0002] 随着半导体制造技术的飞速发展,为了半导体器件达到更快的运算速度、更大的资料存储量以及更多的功能,半导体芯片向更高的集成度方向发展。而半导体芯片的集成度越高,半导体器件的关键尺寸(CD, Critical Dimension)越小。

[0003] 然而由于曝光机台的分辨率极限的影响,在采用曝光工艺进行图案转移时,容易产生光学临近效应(OPE, Optical Proximity Effect),例如,直角转角圆形化、直线末端缩短以及线宽增大/缩短等。因此,现行的半导体器件制作工艺均是先利用计算机系统来对测试版图进行光学临近修正(OPC, Optical Proximity Correction)以补偿光学临近效应,然后再将修正过的测试版图形成于掩膜版上。

[0004] 然而,采用该掩膜版在样品晶片上获得的图案也并非都能够符合要求,我们将样品晶片上不符合要求的点(例如,该点处的图案的尺寸大于 CD 等)称为弱点(weak point)。弱点的存在是不被允许的,因此就需要对形成弱点的原因进行查找,以避免弱点的出现。但是,引起弱点的原因多种多样,诸如设备工艺参数的漂移、有限的工艺窗口、较差的图像质量、较高的掩膜误差增进因子(MEEF, Mask Error Enhancement Factor)、OPC 模型的建立和 OPC 修正过程等。此外,在一次出带(tape out)中,可能会存在很多弱点。因此,对于操作人员来说,查找每个弱点形成的原因是非常困难和庞大的工程。

[0005] 因此,急需一种监控弱点形成原因的方法,以解决现有技术中存在的问题。

发明内容

[0006] 在发明内容部分中引入了一系列简化形式的概念,这将在具体实施方式部分中进一步详细说明。本发明的发明内容部分并不意味着要试图限定出所要求保护的技术方案的关键特征和必要技术特征,更不意味着试图确定所要求保护的技术方案的保护范围。

[0007] 为了解决现有技术中存在的问题,本发明提出了一种监控弱点形成原因的方法,包括:步骤一:建立 OPC 模型和监控模型,所述 OPC 模型是根据多个位置处的图案对应地在测试版图上的初始测试版图尺寸和经光刻工艺后在样品晶片的样品晶片尺寸来获得的,所述监控模型是根据所述多个位置处的图案对应地在所述测试版图上的修正后测试版图尺寸和所述样品晶片尺寸来获得的,其中,所述修正后测试版图尺寸是根据所述多个位置处的图案对应地在测试掩膜版上的测试掩膜版尺寸来修正的;以及步骤二:利用所述 OPC 模型和所述监控模型来确定晶片上的弱点的形成原因。

[0008] 优选地,所述步骤一包括:提供测试版图;对所述测试版图进行第一光学临近修正,并将第一光学临近修正后的图案转移到测试掩膜版上;利用所述光刻工艺将所述测试掩膜版上的图案转移到样品晶片上;在所述测试版图上选定多个位置,测量所述多个位置处的图案在所述测试版图上的初始测试版图尺寸,并测量所述多个位置处的图案对应地在

所述测试掩膜版上的测试掩膜版尺寸和在所述样品晶片上的样品晶片尺寸；根据所述测试掩膜版尺寸来修正所述初始测试版图尺寸，以获得修正后测试版图尺寸；以及根据所述初始测试版图尺寸和所述样品晶片尺寸拟合 OPC 模型，且根据所述修正后测试版图尺寸和所述样品晶片尺寸拟合监控模型，其中，在所述 OPC 模型中所述初始测试版图尺寸和所述样品晶片尺寸一致，在所述监控模型中所述初始测试版图尺寸和所述样品晶片尺寸一致。

[0009] 优选地，令所述初始测试版图尺寸和所述样品晶片尺寸一致以进行所述 OPC 模型的模拟，令所述修正后测试版图尺寸和所述样品晶片尺寸一致以进行所述监控模型的模拟，使得所述 OPC 模型和所述监控模型用于确定所述光刻工艺的工艺参数。

[0010] 优选地，所述 OPC 模型和所述监控模型用于确定所述光刻工艺中的光学部分和光刻胶部分的工艺参数。

[0011] 优选地，所述步骤二包括：提供版图；对所述版图进行第二光学临近修正，并将第二光学临近修正后的图案转移到掩膜版上；利用 OPC 模型确定的光刻工艺将所述掩膜版上的图案转移到晶片上；测量所述晶片上的弱点对应地在所述掩膜版上的掩膜版尺寸；以及判断所述弱点的所述掩膜版尺寸是否超出尺寸预定值，如果所述弱点的所述掩膜版尺寸超出尺寸预定值，将确定所述弱点是由所述掩膜版的关键尺寸不符合标准所引起的。

[0012] 优选地，如果所述弱点的所述掩膜版尺寸未超出尺寸预定值，所述方法还包括：基于所述 OPC 模型获取所述弱点对应地在所述版图上的初始版图尺寸，并基于所述监控模型获取根据所述掩膜版尺寸来修正所述初始版图尺寸而得到的修正后版图尺寸；判断所述修正后版图尺寸是否等于所述弱点在所述晶片上的晶片尺寸；如果所述修正后版图尺寸等于所述弱点在所述晶片上的晶片尺寸，判断所述初始版图尺寸是否等于所述修正后版图尺寸；如果所述初始版图尺寸等于所述修正后版图尺寸，则判断出所述 OPC 模型是正确的，且所述弱点是由所述第二光学临近修正所引起的；以及如果所述初始版图尺寸不等于所述修正后版图尺寸，则判断出所述 OPC 模型是错误的，且所述弱点是由所述 OPC 模型所引起的。

[0013] 优选地，如果所述修正后版图尺寸不等于所述弱点在所述晶片上的晶片尺寸，所述方法还包括：基于所述监控模型来确定所述弱点的掩膜误差增进因子；以及判断所述弱点的所述掩膜误差增进因子是否大于因子预定值，如果所述弱点的所述掩膜误差增进因子大于所述因子预定值，则判断出所述弱点是由掩膜误差增进因子偏高所引起的。

[0014] 优选地，如果所述弱点的所述掩膜误差增进因子不大于所述因子预定值，所述方法还包括：基于所述监控模型来确定所述光刻工艺的工艺窗口；判断所述工艺窗口是否在预定范围内，如果所述工艺窗口在所述预定范围内，则判断出所述弱点是由有限的工艺窗口所引起的。

[0015] 优选地，如果所述工艺窗口超出所述预定范围，则判断出所述弱点是由设备工艺参数的漂移所引起的。

[0016] 优选地，所述第二光学临近修正是经由所述 OPC 模型模拟获得的。

[0017] 本发明通过构建 OPC 模型和监控模型能够有效且准确地查找弱点的形成原因。

附图说明

[0018] 本发明的下列附图在此作为本发明的一部分用于理解本发明。附图中示出了本发明的实施例及其描述，用来解释本发明的原理。在附图中，

- [0019] 图 1 为根据本发明一个实施方式建立弱点监控模型的流程图；
- [0020] 图 2A 和图 2B 分别为根据本发明一个实施方式的测试版图和测试掩膜版的示意图；
- [0021] 图 3A 为根据本发明一个实施方式监控弱点形成原因的流程图；
- [0022] 图 3B 为根据本发明另一个实施方式监控弱点形成原因的流程图；以及
- [0023] 图 3C 为根据本发明再一个实施方式监控弱点形成原因的流程图。

具体实施方式

[0024] 接下来,将结合附图更加完整地描述本发明,附图中示出了本发明的实施例。但是,本发明能够以不同形式实施,而不应当解释为局限于这里提出的实施例。相反地,提供这些实施例将使公开彻底和完全,并且将本发明的范围完全地传递给本领域技术人员。在附图中,为了清楚,层和区的尺寸以及相对尺寸可能被夸大。自始至终相同附图标记表示相同的元件。

[0025] 应当明白,当元件或层被称为“在...上”、“与...相邻”、“连接到”或“耦合到”其它元件或层时,其可以直接地在其它元件或层上、与之相邻、连接或耦合到其它元件或层,或者可以存在居间的元件或层。相反,当元件被称为“直接在...上”、“与...直接相邻”、“直接连接到”或“直接耦合到”其它元件或层时,则不存在居间的元件或层。

[0026] 本发明提供了一种监控弱点形成原因的方法,该方法包括以下两个步骤:步骤一:建立 OPC 模型和监控模型,OPC 模型是根据多个位置处的图案对应地在测试版图上的初始测试版图尺寸和在样品晶片的样品晶片尺寸来获得的,监控模型是根据多个位置处的图案对应地在测试版图上的修正后测试版图尺寸和样品晶片尺寸来获得的,其中,修正后测试版图尺寸是根据多个位置处的图案对应地在测试掩膜版上的测试掩膜版尺寸来修正的;以及步骤二:利用 OPC 模型和监控模型来确定晶片上的弱点的形成原因。

[0027] 下面将结合图 1 和图 3A-3C 来详细描述根据本发明一个实施方式的上述步骤的详细细节,其中图 1 主要用于解释步骤一,图 3A-3C 主要用于解释步骤二。

[0028] 如图 1 所示,建立 OPC 模型和监控模型包括以下步骤:

[0029] 首先,执行步骤 101,提供测试版图。测试版图上具有预形成在样品晶片上的图案,该图案可以与实际生成中要形成在晶片上的图案相同,也可以不同。

[0030] 然后,执行步骤 102,对测试版图进行第一光学临近修正,并将第一光学临近修正后的图案转移到测试掩膜版上。对测试版图进行第一光学临近修正,以尽量降低光刻工艺中光学临近效应的影响。然后,利用现有工艺将修正后的图案转移到测试掩膜版上。需要说明的是,对测试版图进行第一光学临近修正可以包括仅对测试版图上包含的一部分图案进行第一光学临近修正,也可以包括对测试版图上的所有图案都进行第一光学临近修正。本领域的技术人员可以根据实际需要来进行选择。

[0031] 接着,执行步骤 103,利用光刻工艺将测试掩膜版上的图案转移到样品晶片上。所述光刻工艺可以包括在样品晶片上涂胶、曝光、显影等步骤,以将测试掩膜版上的图案转移到样品晶片上。图案转移之后,还可以采用灰化处理,以将光刻胶去除。

[0032] 然后,执行步骤 104,在测试版图上选定多个位置,测量多个位置处的图案在测试版图上的初始测试版图尺寸,并测量多个位置处的图案对应地在测试掩膜版上的测试掩膜

版尺寸和在样品晶片上的样品晶片尺寸。作为示例,可以在测试版图上选择 1000-2000 个位置(点),由于测试掩膜版和样品晶片上的图案是由测试版图上的图案依次转移得到的,因此在测试掩膜版和样品晶片上能够相应地获得上述 1000-2000 个位置(点)。分别在测试版图、测试掩膜版和样品晶片上的这些对应的位置处的图案的尺寸进行测量,并将测试版图上测得的多个位置处的图案尺寸称为初始测试版图尺寸,将测试掩膜版上测得的对应的多个位置处的图案尺寸称为测试掩膜版尺寸,将样品晶片上测得的对应的多个位置处的图案尺寸称为样品晶片尺寸。上述对位置(点)的数量的选择仅为示范性的,因此不构成对本发明的限制。

[0033] 接着,执行步骤 105,根据测试掩膜版尺寸来修正初始测试版图尺寸,以获得修正后测试版图尺寸。通常情况下,将版图上的图案转移至掩膜版上时会存在一定的变形。图 2A 和图 2B 分别为根据本发明一个实施方式的测试版图和测试掩膜版的示意图。图 2A 和图 2B 选择了相同区域的图案,以便于示出图案转移过程中产生的变形。从图中可以看出,在图案的形状已经发生了变化,并且通过测量还发现图案的尺寸也有所变化。此时,以该掩膜版进行至晶片的图案转移时,实际上转移的图案主要是由掩膜版上的图案来决定的,因此,需要根据测试掩膜版的图案来修正测试版图上的图案,即根据测试掩膜版尺寸来修正初始测试版图尺寸,以获得修正后测试版图尺寸。这样可以使测试图形和掩膜版上实际写出的保持一致。

[0034] 最后,执行步骤 106,根据初始测试版图尺寸和样品晶片尺寸模拟 OPC 模型,且根据修正后测试版图尺寸和样品晶片尺寸模拟监控模型。作为示例,令初始测试版图尺寸和样品晶片尺寸一致以进行 OPC 模型的拟合,令修正后测试版图尺寸和样品晶片尺寸一致以进行监控模型的拟合,使得通过 OPC 模型和监控模型得到光学部分和显影部分的优化参数,以尽可能使模型的预测值和测量值误差最小,提高模型的精确度。优选地,OPC 模型和监控模型的拟合用于优化光刻工艺中的光学部分和光刻胶部分的工艺参数。该模拟步骤可以选用 Calibre[®] 软件(由 Mentor 公司提供)来完成。光学部分的工艺参数可以包括焦距、像平面起始点、像扩散因子、透镜边缘透光因子和/或相干度因子等。光刻胶部分的工艺参数可以包括不同的光刻胶显影制式。

[0035] 如图 3A 所示,根据本发明利用 OPC 模型和监控模型来确定晶片上的弱点的形成原因包括以下步骤:

[0036] 执行步骤 301,提供版图。版图上具有待形成在晶片上的图案。

[0037] 执行步骤 302,对版图进行第二光学临近修正,并将第二光学临近修正后的图案转移到掩膜版上。该第二光学临近修正是经由 OPC 模型模拟获得的。对版图进行第二光学临近修正,以尽量降低光刻工艺中光学临近效应的影响。然后,利用现有工艺将修正后的图案转移到掩膜版上。

[0038] 执行步骤 303,利用 OPC 模型确定的光刻工艺将掩膜版上的图案转移到晶片上。所述光刻工艺可以包括在样品晶片上涂胶、曝光、显影等步骤,以将掩膜版上的图案转移到晶片上。图案转移之后,还可以采用灰化处理,以将光刻胶去除。

[0039] 执行步骤 304,测量晶片上的弱点对应地在掩膜版上的掩膜版尺寸。如果在晶片上发现弱点,对应地在掩膜版上确定弱点的位置,然后测量弱点在掩膜版上的掩膜版尺寸。

[0040] 执行步骤 305,判断弱点的掩膜版尺寸是否超出尺寸预定值。作为示例,在实际判

断时尺寸预定值和技术节点有关,比如在关键尺寸为 40nm 的情况下,在掩模板放大 4 倍后的关键尺寸为 160nm,如果弱点的掩膜版尺寸为 180nm,则明显看出其超出了制作掩模板的某个设定级别,造成转移图像失真。

[0041] 如果弱点的掩膜版尺寸超出尺寸预定值,执行步骤 306,将确定弱点是由掩膜版的关键尺寸不符合标准所引起的。

[0042] 进一步,如果在步骤 305 中判断出弱点的掩膜版尺寸未超出尺寸预定值,本发明提供的方法还包括以下步骤,如图 3B 所示:

[0043] 执行步骤 307,基于 OPC 模型获取弱点对应地在版图上的初始版图尺寸,并基于监控模型获取根据掩膜版尺寸来修正初始版图尺寸而得到的修正后版图尺寸。

[0044] 执行步骤 308,判断修正后版图尺寸是否等于弱点在晶片上的晶片尺寸。

[0045] 执行步骤 309,如果修正后版图尺寸等于弱点在晶片上的晶片尺寸,判断初始版图尺寸是否等于修正后版图尺寸。

[0046] 执行步骤 310,如果初始版图尺寸等于修正后版图尺寸,则判断出 OPC 模型是正确的,且弱点是由第二光学临近修正所引起的。

[0047] 如果初始版图尺寸不等于修正后版图尺寸,则执行步骤 311,判断出弱点是由 OPC 模型所引起的。

[0048] 进一步,如果在步骤 308 中判断出修正后版图尺寸不等于弱点在晶片上的晶片尺寸,本发明提供的方法还包括以下步骤,如图 3C 所示:

[0049] 执行步骤 312,基于监控模型来确定弱点的掩膜误差增进因子(MEEF)。

[0050] 执行步骤 313,判断弱点的掩膜误差增进因子是否大于因子预定值。

[0051] 执行步骤 314,如果弱点的掩膜误差增进因子大于因子预定值,则判断出弱点是由掩膜误差增进因子偏高所引起的。作为示例,如果图形的 MEEF 为 8,一般就超过了成像的要求,容易造成成像失真。

[0052] 进一步,如果在步骤 313 中判断出弱点的掩膜误差增进因子不大于因子预定值,本发明提供的方法还包括以下步骤,继续参照图 3C:

[0053] 执行步骤 315,基于监控模型来确定光刻工艺的工艺窗口;

[0054] 执行步骤 316,判断工艺窗口是否在预定范围内;以及

[0055] 如果工艺窗口在预定范围内,则执行步骤 317,判断出弱点是由有限的工艺窗口所引起的。作为示例,每一个节点工艺的每一层版图都有固定的工艺窗口要求,如果 28nm 节点连接孔的景深(DOF, Depth of Focus)为 60nm,就不能满足要求,在成像过程中容易出现失真。

[0056] 进一步,如果在步骤 316 中判断出工艺窗口超出预定范围,则执行步骤 318,判断出弱点是由设备工艺参数的漂移所引起的。

[0057] 本发明通过构建 OPC 模型和监控模型能够有效且准确地查找弱点的形成原因。

[0058] 本发明已经通过上述实施例进行了说明,但应当理解的是,上述实施例只是用于举例和说明的目的,而非意在将本发明限制于所描述的实施例范围内。此外本领域技术人员可以理解的是,本发明并不局限于上述实施例,根据本发明的教导还可以做出更多种的变型和修改,这些变型和修改均落在本发明所要求保护的范围以内。本发明的保护范围由附属的权利要求书及其等效范围所界定。

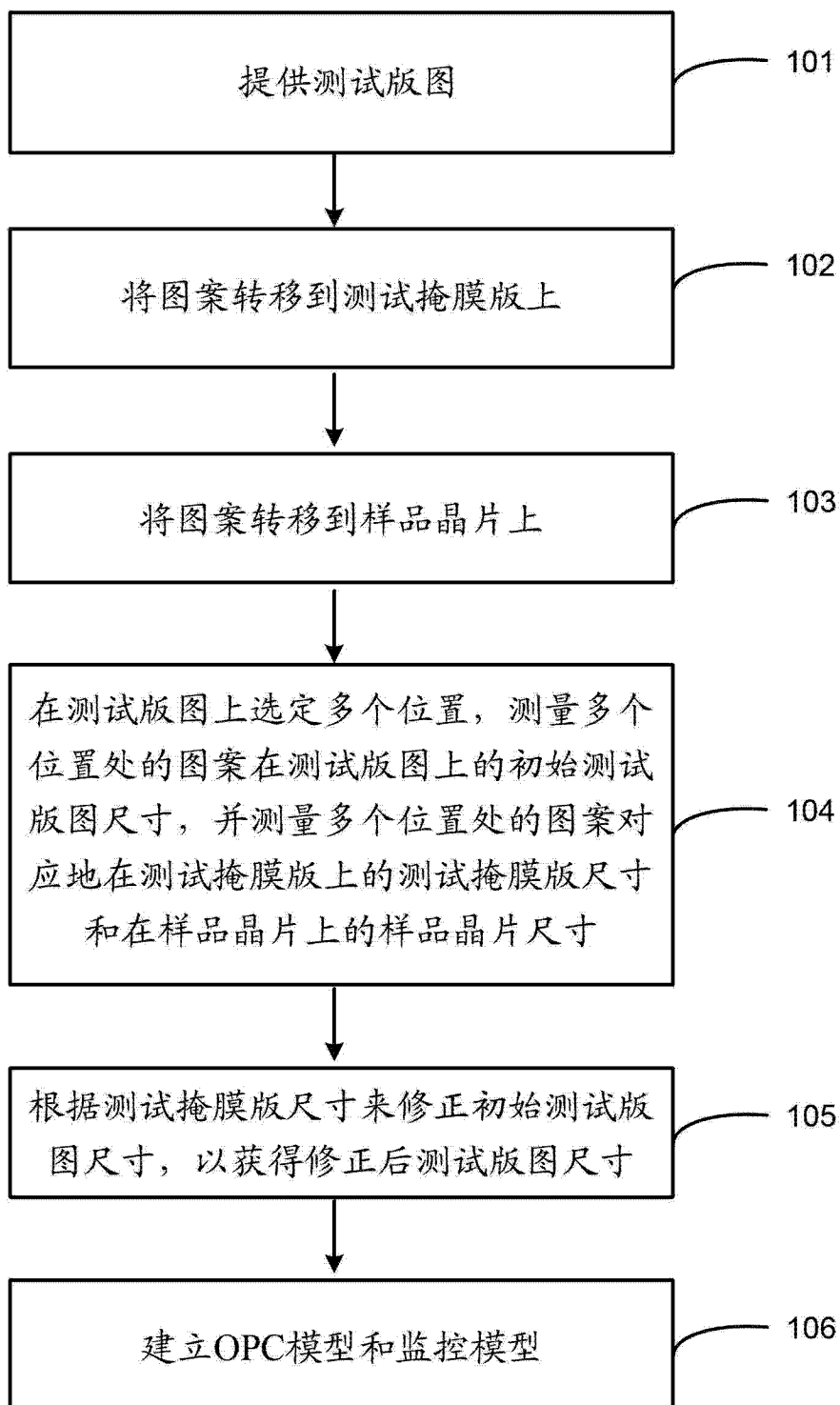


图 1

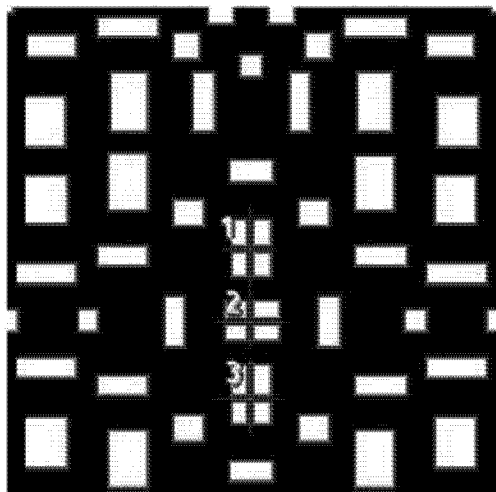


图 2A

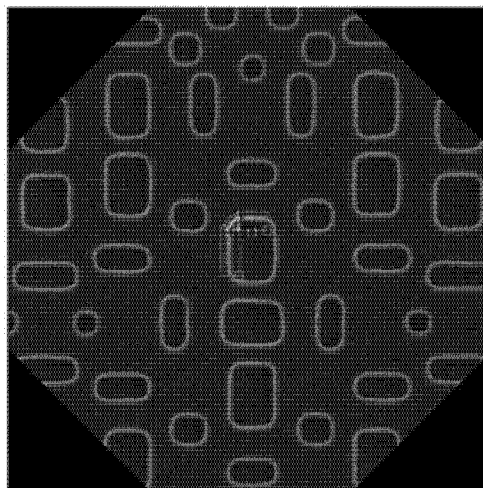


图 2B

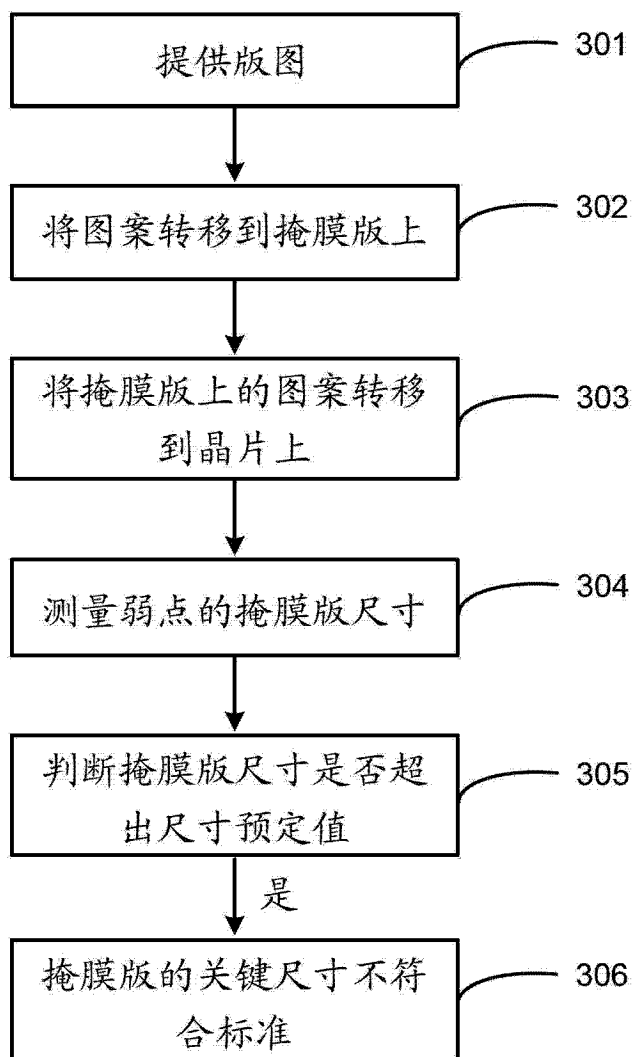


图 3A

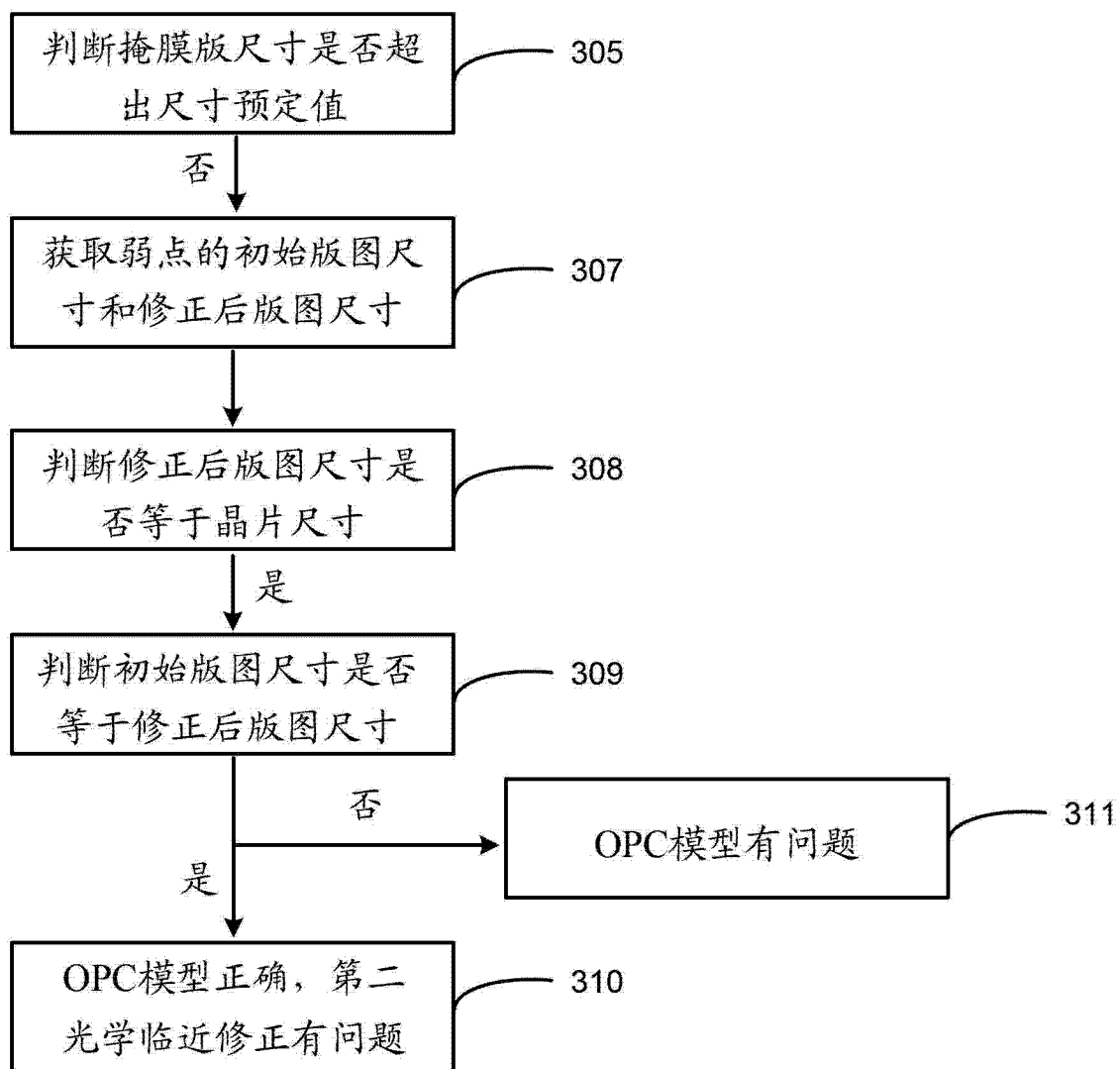


图 3B

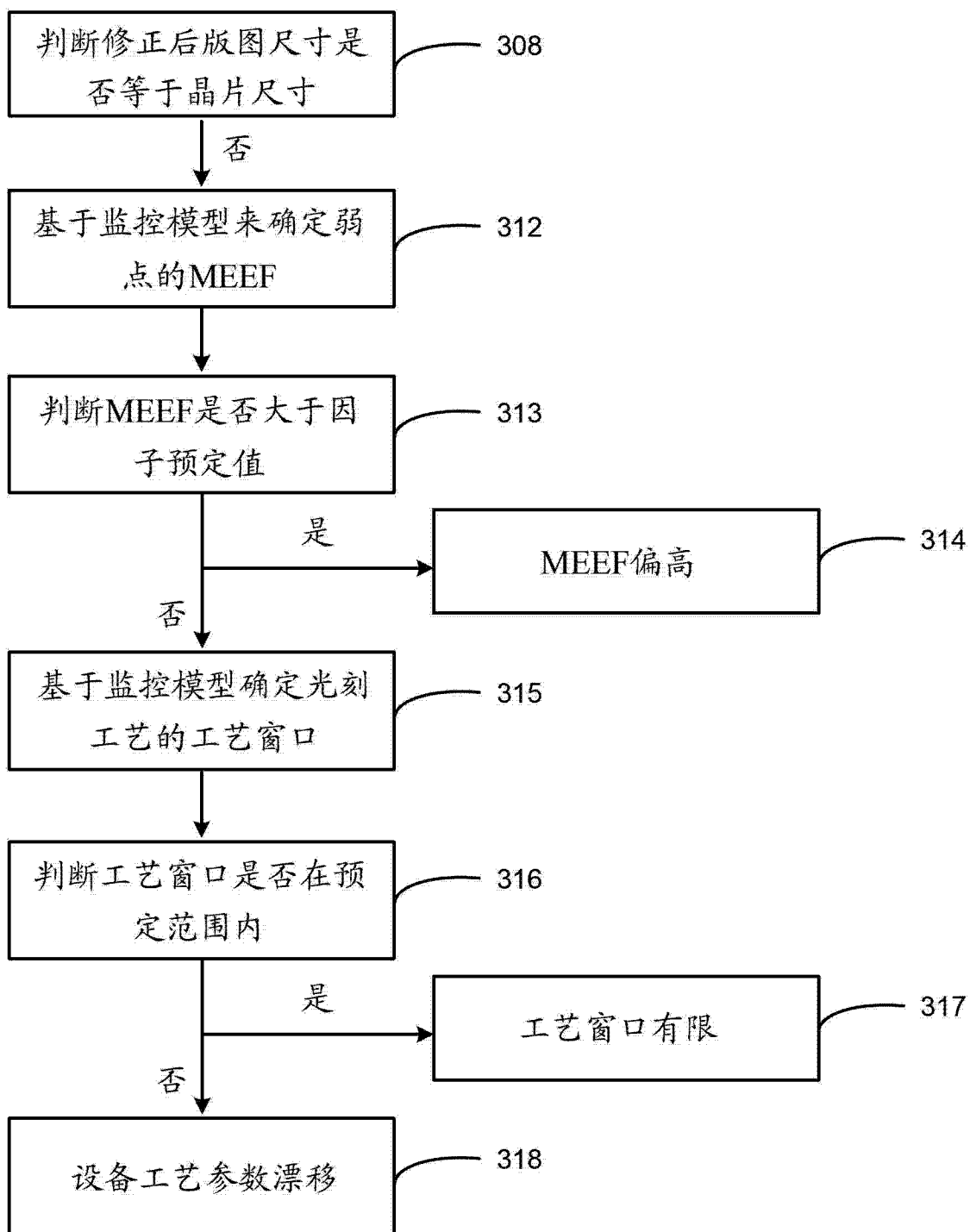


图 3C