(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 697 20 873 T2** 2004.02.26

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 820 014 B1**
(21) Deutsches Aktenzeichen: **697 20 873.7**
(86) PCT-Aktenzeichen: **PCT/JP97/00295**
(96) Europäisches Aktenzeichen: **97 902 598.8**
(87) PCT-Veröffentlichungs-Nr.: **WO 97/029427**
(86) PCT-Anmeldetag: **06.02.1997**
(87) Veröffentlichungstag der PCT-Anmeldung: **14.08.1997**
(97) Erstveröffentlichung durch das EPA: **21.01.1998**
(97) Veröffentlichungstag der Patenterteilung beim EPA: **16.04.2003**
(47) Veröffentlichungstag im Patentblatt: **26.02.2004**

(51) Int Cl.[7]: **G06F 12/06**
G09G 1/16

(30) Unionspriorität:
2033096 **06.02.1996** **JP**

(84) Benannte Vertragsstaaten:
DE, FR, GB

(73) Patentinhaber:
Sony Computer Entertainment Inc., Tokio/Tokyo, JP

(74) Vertreter:
Mitscherlich & Partner, Patent- und Rechtsanwälte, 80331 München

(72) Erfinder:
OKA, Masaaki, Minato-ku, JP; HIROI, Toshiyuki, Tokyo 107, JP

(54) Bezeichnung: **SPEICHERZUGRIFFSVERFAHREN UND DATENPROZESSOR**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

Technisches Gebiet

[0001] Die Erfindung bezieht sich auf ein Speicherzugriffsverfahren für einen Zugriff auf einen Bildpuffer durch Pixel-Verschachtelung sowie auf eine Datenverarbeitungsvorrichtung zur Durchführung einer zuvor festgelegten Datenverarbeitung durch einen Zugriff auf einen Bild- bzw. Vollbildpuffer durch das obige Speicherzugriffsverfahren. Das Speicherzugriffsverfahren und die Datenverarbeitungsvorrichtung sind für eine Video-Spielmaschine oder ein Grafik-Computersystem, wie für ein einen Computer verwendendes Videogerät brauchbar.

Hintergrund-Technik

[0002] In einer Bilderzeugungsvorrichtung zur Erzeugung von Daten eines Bildes, welches an eine Anzeigevorrichtung abgegeben und auf dieser angezeigt wird, das sind Abgabe-Anzeigebilddaten für einen Fernsehempfänger, einen Monitorempfänger oder eine Anzeigevorrichtung mit einer Kathodenstrahlröhre (CRT), wie sie in einem Videospielgerät oder in einem Grafik-Computersystem verwendet sind, ist eine zweckbestimmte Zeichenvorrichtung zwischen einer zentralen Verarbeitungseinheit (CPU) und einem Vollbildpuffer vorgesehen, um eine Verarbeitung mit hoher Geschwindigkeit zu ermöglichen.
[0003] Dies bedeutet, dass in der obigen Bilderzeugungsvorrichtung die CPU in dem Fall, dass sie ein Bild erzeugt, eine Geometrieverarbeitung vornimmt, wie eine Koordinatentransformation oder ein Abschneiden oder Lichtquellenberechnungen, anstatt direkt auf den Bildpuffer zuzugreifen. Die CPU bestimmt dann ein dreidi- mensionales Modell als Kombination aus Basis- bzw. Grundeinheitsfiguren, wie dreieckigen oder viereckigen Figuren, formuliert einen Zeichenbefehl zum Zeichnen eines dreidimensionalen Bildes und überträgt den Zeichenbefehl zu der Zeichenvorrichtung.
[0004] Wenn beispielsweise in der oben beschriebenen Bilderzeugungsvorrichtung ein dreidimensionales Objekt dargestellt wird, wird das Objekt in eine Vielzahl von Polygonen aufgelöst, und ein dem jeweiligen Polygon zugeordneter Zeichenbefehl wird von einer CPU zu einer Zeichenvorrichtung übertragen. Die Zeichenvorrichtung interpretiert den von der CPU übertragenen Zeichenbefehl und führt eine Wiedergabeverarbeitung der Berechnung von Farben und Z-Werten sämtlicher Pixel, die das Polygon bilden, aus den Z-Werte durch, um Pixeldaten in einen Vollbildspeicher zum Zeichnen eines Bildes in einem Vollbildpuffer zu schreiben.
[0005] Der Z-Wert stellt Farbdaten und die Tiefe sämtlicher ein Polygon bildender Pixel dar, was bedeutet, dass der Z-Wert die Information darstellt, die den Abstand längs der Tiefe vom Betrachtungspunkt aus angibt.
[0006] Unterdessen verfügt die oben beschriebene Bilderzeugungsvorrichtung über die Funktion der Ausführung einer Pixel-Verschachtelung des Schreibens einer Vielzahl von Pixeldaten zu einer Zeit mittels einer Vielzahl von Adressen eines Bildpuffers als Zugriffseinheit, wobei die betreffende Vorrichtung fü den Zugriff auf den Bildpuffer durch diese Funktion konfiguriert ist.
[0007] Durh die mittels der obigen Bilderzeugungsvorrichtung vorgenommene Pixelverschachtelung liegt jedoch eine Vielzahl von Adressen, auf die gleichzeitig zugreifbar ist, von einer Zugriffs einheit zur anderen fest.
[0008] Falls ein Bild, welches durch eine Vielzahl von Adressen dargestellt wird, auf die gleichzeitig zugreifbar ist, und ein in dem Vollbildpuffer gezeichnetes Bild, das heißt die Form von Daten in dem Speicher, auf die zuzugreifen tatsächlich erwünscht ist, nicht miteinander koinzident sind, wird daher die Anzahl bzw. Häufigkeit des Zugriffs auf den Vollbildpuffer in unerwünschter Weise erhöht.
[0009] Falls die Anzahl bzw. Häufigkeit des Zugriffs auf den Vollbildpuffer vergrößert wird, wird überdies die in der Bilderzeugungsvorrichtung ausgeführte Datenverarbeitung verschlechtert.
[0010] Die EP-A-0 448 286 bezieht sich auf eine Technik bzw. ein Verfahren, gemäß der bzw. dem beliebig adressierte und beliebig geformte Formstücke in einem Computer-Grafiksystem erzeugt werden. Ein Vollbildpuffer ist unter Verwendung der Formstücke organisiert, wobei jedes Formstück in einer 4x4-Pixelkonfiguration angeordnet ist. Die **16** Pixel innerhalb eines derartigen Formstücks sind jeweils in verschiedenen VRAM-Speichern des Vollbildpuffers gespeichert, und auf sie kann folglich in einem einzigen VRAM-Zyklus zugegriffen werden. Um die Zugriffs-Trefferraten bzw. -Bitraten zu steigern, wird eine Anordnung von Sub-Formstücken verwendet, um jedes beliebig adressierte und beliebig geformte Formstücke zu erzeugen. Jedes beliebig adressierte und beliebig geformte Formstück ist aus vier Sub-Formstücken gebildet, deren jedes eine andere Y-Adresse in dem Vollbildpuffer besitzt. Jedes Sub-Formstück besitzt außerdem eine Breite oder Spanne von vier Pixeln.
[0011] Die WO 88/07235-A bezieht sich auf eine Permutations-Bitabbildungsarchitektur. Ein Vollbildpuffer **12** kann unter Heranziehung verschiedener Modi adressiert werden, deren jeder für unterschiedlich ausgerichtete Vektoren geeignet ist. Jeder unterschiedliche Adressierungsmodus erfordert, dass die Daten permutiert und in Abhängigkeit vom ausgewählten Modus in bzw. an unterschiedlichen Speicherstellen gespeichert werden.
[0012] A. Gorris und andere: "A Configurable Pixel Cache for Fast Image Generation", IEEE Computer Graphics and Applications, Vol. 7, Nr. 3, März 1987, New York US, Seiten 24-32, XP002069688 betrifft einen kon-

figurierbaren Pixel-Cachespeicher für einen Vollbildpuffer. Daten in dem Vollbildpuffer sind in Formstücken angeordnet. Der Cachespeicher kann Daten von dem Vollbildpuffer in unterschiedlichen Formstückkonfigurationen aufnehmen; deren jede für unterschiedliche Ausrichtungsvektoren geeignet ist. Eine derartige Anordnung ermöglicht zwei Formstückkonfigurationen.

[0013] Die WO 89/06033 bezieht sich auf ein Verfahren zur Formstückbildung einer Figur in einem Grafikwiedergabesystem. Ein Grafik-Subsystem weist einen Speicher auf, der 20 Chips enthält. Figuren sind durch Anordnungen fester Form in Formstücken bzw. durch Formstücke gegeben, und auf Daten von diesen Anordnungen fester Form wird zugegriffen.

[0014] Angesichts des oben ausgeführten Zustands der Technik liegen der vorliegenden Erfindung folgende Aufgaben zugrunde.

[0015] Genauer gesagt besteht eine Aufgabe der vorliegenden Erfindung darin, ein Speicherzugriffsverfahren bereitzustellen, bei dem Adressen, auf die gleichzeitig zugreifbar ist, geändert werden, um zu ermöglichen, dass auf den Speicher mit einer minimalen Anzahl bzw. Häufigkeit von Zugriffsoperationen zuzugreifen ist, um den Speicherzugriffswirkungsgrad zu steigern.

[0016] Eine weitere Aufgabe der vorliegenden Erfindung besteht darin, eine Datenverarbeitungsvorrichtung bereitzustellen, in der Adressen, auf die gleichzeitig zugreifbar ist, geändert werden, um zu ermöglichen, dass auf den Speicher mit einer minimalen Anzahl bzw. Häufigkeit von Zugriffsoperationen zuzugreifen ist, um die Datenverarbeitungseffizienz zu steigern.

Offenbarung der Erfindung

[0017] Gemäß einem Aspekt stellt die vorliegende Erfindung ein Speicherzugriffsverfahren zum gleichzeitigen Zugreifen auf eine Vielzahl von Adressen eines Speichers zur Datenspeicherung bereit, wobei eine Vielzahl von bestimmten Verschachtelungsmustern für die Nutzung beim Zugriff auf den Speicher vorgesehen ist, wobei die Adressen, auf die gleichzeitig zugegriffen wird, abhängig sind von dem bestimmten Verschachtelungsmuster, umfassend die Schritte:

(i) Bestimmen einer Polygonform, die einen Teil der Daten umfasst, auf die zuzugreifen ist,

(ii) Auswählen eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl von der Grundlage der durch die beim Schritt (i) bestimmten Polygonform und

(iii) Zugreifen auf den Teil der Daten unter Heranziehung einer Vielzahl von identischen Verschachtelungsmustern entsprechend den beim Schritt (ii) ausgewählten Verschachtelungsmuster, um Koordinaten des Teiles der Daten zu umfassen, auf die zuzugreifen ist.

[0018] Bei dem Speicherzugriffsverfahren gemäß Ausführungsformen der vorliegenden Erfindung können die obigen Daten Bilddaten sein.

[0019] Bei dem Speicherzugriffsverfahren gemäß Ausführungsformen der vorliegenden Erfindung können die Adressen, auf die zuzugreifen ist, in Abhängigkeit vom Aspektverhältnis der Form bestimmt sein.

[0020] Bei dem Speicherzugriffsverfahren gemäß Ausführungsformen der vorliegenden Erfindung können die Adressen, auf die zuzugreifen ist, aus einer Vielzahl von Mustern ausgewählt sein.

[0021] In weiterer Hinsicht stellt die vorliegende Erfindung eine Speicherzugriffsvorrichtung zum gleichzeitigen Zugreifen auf eine Vielzahl von Adressen eines Speichers zur Datenspeicherung bereit, wobei eine Vielzahl von bestimmten Verschachtelungsmustern für die Verwendung beim Zugreifen auf den Speicher vorgesehen ist, wobei die Adressen, auf die gleichzeitig zugegriffen wird, von dem bestimmten Verschachtelungsmuster abhängig sind, umfassend: eine Eingabeeinrichtung, die derart betreibbar ist, dass eine Polygonform bestimmt wird, die einen Teil der Daten umfasst, auf die zuzugreifen ist;

eine Steuereinrichtung, die derart betreibbar ist, dass eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl auf der Grundlage der bestimmten Polygonform ausgewählt wird;

und eine Zugriffseinrichtung, die derart betreibbar ist, dass auf den Teil der Daten unter Heranziehung einer Vielzahl von identischen Verschachtelungsmustern zugegriffen wird, die dem Verschachtelungsmuster entsprechen, das durch die Steuereinrichtung ausgewählt ist, um die Koordinaten des Teiles, der Daten zu umfassen, auf die zuzugreifen ist.

[0022] In der Datenverarbeitungsvorrichtung von Ausführungsformen der vorliegenden Erfindung sind die Daten Bilddaten.

[0023] In der Datenverarbeitungsvorrichtung von Ausführungsformen der vorliegenden Erfindung bestimmt die Steuereinrichtung die Adressen, auf die gleichzeitig zugegriffen wird, in Abhängigkeit vom Aspektverhältnis der Form der Eingangsdaten.

[0024] In der Datenverarbeitungsvorrichtung von Ausführungsformen der vorliegenden Erfindung wählt die Steuereinrichtung die Adressen, auf die zugegriffen wird, von einer Vielzahl von Mustern aus.

Kurze Beschreibung der Zeichnungen

[0025] **Fig.** 1 zeigt in einem Blockdiagramm den Aufbau bzw. die Struktur einer Videospielmaschine, die eine Datenverarbeitungsvorrichtung gemäß der vorliegenden Erfindung verwendet.
[0026] **Fig.** 2 zeigt in einem Blockdiagramm den Aufbau bzw. die Struktur einer Bildverarbeitungsvorrichtung der Videospielmaschine und einen Bildpuffer.
[0027] **Fig.** 3 zeigt in einem Blockdiagramm den Aufbau bzw. die Struktur eines zweiten Busumschalters der Bildverarbeitungsvorrichtung.
[0028] **Fig.** 4 veranschaulicht den Zugriff auf die Innenseite eines ersten Polygons, das in einer Speicherbank des Bildpuffers gezeichnet ist.
[0029] **Fig.** 5 veranschaulicht ein Verschachtelungsmuster, auf das zuzugreifen ist, wenn auf die Innenseite eines ersten Polygons zugegriffen wird.
[0030] **Fig.** 6 veranschaulicht eine Maskierungsverarbeitung im Falle des Zugriffs auf die Innenseite des ersten Polygons auf der Adressenbasis.
[0031] **Fig.** 7 veranschaulicht eine Zugriffsadresse, die durch die Maskierungsverarbeitung erhalten wird.
[0032] **Fig.** 8 veranschaulicht einen Zugriff auf die, Innenseite der Form eines zweiten Polygons, welches in einer Speicherbank des Bildpuffers mit einem (4x4)-Verschachtelungsmuster gezeichnet ist.
[0033] **Fig.** 9 veranschaulicht ein Verschachtelungsmuster, auf das zuzugreifen ist, wenn ein Zugriff auf die Innenseite des zweiten Polygons mit dem (4x4)-Verschachtelungsmuster erfolgt.
[0034] **Fig.** 10 veranschaulicht eine Maskierungsverarbeitung, wenn ein Zugriff auf die Innenseite der Form des zweiten Polygons auf der Grundlage des (4x4)-Verschachtelungsmusters erfolgt.
[0035] **Fig.** 11 veranchaulicht einen Zugriff auf die Innenseite der Form des zweiten Polygons mit einem (8x2)-Verschachtelungsmuster.
[0036] **Fig.** 12 veranschaulicht ein Verschachtelungsmuster, auf das zuzugreifen ist, wenn ein Zugriff auf die Innenseite der Form des zweiten Polygons mit dem (8x2)-Verschachtelungsmuster erfolgt.
[0037] **Fig.** 13 veranschaulicht eine Maskierungsverarbeitung, wenn ein Zugriff auf die Innenseite der Form des zweiten Polygons auf der Adressenbasis innerhalb des (8x2)-Verschachtelungsmusters erfolgt.
[0038] **Fig.** 14 veranschaulicht einen Zugriff auf die Innenseite der Form des zweiten Polygons mit einem (16x1)-Verschachtelungsmuster.
[0039] **Fig.** 15 veranschaulicht ein Verschachtelungsmuster, auf das zuzugreifen ist, wenn ein Zugriff auf die Innenseite der Form des zweiten Polygons mit einem (16x1)-Verschachtelungsmuster erfolgt.
[0040] **Fig.** 16 veranschaulicht eine Maskierungsverarbeitung, wenn ein Zugriff auf die Innenseite der Form des zweiten Polygons auf der Adressenbasis innerhalb des (16x1)-Verschachtelungsmusters erfolgt.
[0041] **Fig.** 17 veranschaulicht eine Verarbeitung zur Berechnung des Aspektverhältnisses der Form des Polygons, das in einer Speicherbank des obigen Bildpuffers gezeichnet ist.
[0042] **Fig.** 18 zeigt in einem Muster-Diagramm fünf Verschachtelungsmuster, die jeweils 16 Adressen aufweisen.
[0043] **Fig.** 19 zeigt eine Draufsicht einer Videospielmaschine gemäß der vorliegenden Erfindung.
[0044] **Fig.** 20 zeigt eine Rückansicht der Videospielmaschine.
[0045] **Fig.** 21 zeigt eine Seitenansicht der Videospielmaschine.
[0046] **Fig.** 22 zeigt eine Draufsicht einer in die Videospielmaschine geladenen CD-ROM.

Beste Ausführungsform zur Ausführung der Erfindung

[0047] Unter Bezugnahme auf die Zeichnungen werden bevorzugte Ausführungsformen der vorliegenden Erfindung im einzelnen erläutert.
[0048] Das Speicherzugriffsverfahren gemäß. der vorliegenden Erfindung wird durch eine Videospielmaschine ausgeführt, die so aufgebaut bzw. konfiguriert ist, wie dies in **Fig.** 1 gezeigt ist. Die Videospielmaschine stellt eine Vorrichtung bzw. ein Gerät dar, welches) eine Datenverarbeitungsvorrichtung gemäß der vorliegenden Erfindung verwendet.
[0049] Die Videospielmaschine führt ein Spiel entsprechend Befehlen durch den Benutzer aus, und zwar durch Lesen und Ausführen eines Spielprogramms, welches in einer Hilfsspeichervorrichtung, wie einer optischen Platte, gespeichert ist. Die betreffende Spielmaschine weist zwei Sorten von Busleitungen auf, nämlich einen Hauptbus **1** und einen Subbus **2**. Der Hauptbus **1** und der Subbus **2** sind über eine Bus-Steuereinrichtung **16** miteinander verbunden.
[0050] Der mit dem Hauptbus **1** sind eine zentrale Verarbeitungseinheit (CPU) **11**, die aus einem Mikroprozessor besteht, ein Hauptspeicher **12**, der aus einem RAM-Speicher mit beliebigem Zugriff gebildet ist, eine dynamische Hauptspeicher-Zugriffssteuereinrichtung oder Haupt-DMAC **13**, ein MPEG-Decoder **14** und eine Bildverarbeitungseinheit oder eine Grafik-Verarbeitungseinheit (GPU) **15** verbunden.
[0051] Mit dem Subbus **2** sind eine Hilfs-Zentralverarbeitungseinheit oder Sub-CPU **21**, die aus einem Mikro-

prozessor besteht, ein Hilfsspeicher **22**, der aus einem RAM-Speicher mit beliebigem Zugriff besteht, eine dynamische Hilfsspeicher-Zugriffssteuereinrichtung oder Sub-DMAC **23**, ein Festspeicher (ROM) **24**, in welchem ein Programm gespeichert ist, wie ein Betriebssystem, eine Tonverarbeitungseinheit (SPU) **25**, eine Kommunikationssteuereinrichtung oder eine asynchrone Übertragungsmodus-Einrichtung (ATM) **26**, eine Hilfsspeichervorrichtung **27**, eine Eingabevorrichtung **28** und ein CD-ROM-Laufwerk **30** verbunden.

[0052] Zunächst stellt auf der Seite der Hauptbusleitung **1** die Bus-Steuereinrichtung **16** eine an dem Hauptbus **1** liegende Vorrichtung zum Umschalten zwischen dem Hauptbus **1** und dem Subbus **2** dar, und sie ist in einem Ausgangszustand offen bzw. geöffnet.

[0053] Die Haupt-CPU **11** stellt eine Vorrichtung am Hauptbus **1** dar, die durch ein bzw. mit einem Programm im Hauptspeicher **12** arbeitet. Da die Bus-Steuereinrichtung **16** bei der Inbetriebnahme offen ist, liest die Haupt-CPU **11** ein Systemstart- bzw. Boot-Programm aus dem an dem Subbus **2** liegenden ROM-Speicher **24**, um ein Anwendungsprogramm und erforderliche Daten aus der Hilfsspeichervorrichtung **27** in den Hauptspeicher **12** oder in Vorrichtungen bzw. Geräte am Subbus **2** zu laden.

[0054] In die Haupt-CPU **11** wird eine Geometrie-Übertragungsmaschine (GTE) **17** geladen, um eine Verarbeitung, wie eine Koordinatentransformation, durchzuführen. Diese GTE-Maschine **17** verfügt über einen Parallelrechenmechanismus zur parallelen Ausführung einer Vielzahl von Rechenverarbeitungsoperationen, und sie spricht auf eine Anforderung zur Durchführung einer Berechnung von der CPU **11** an, um schnelle Verarbeitungsoperationen auszuführen, wie eine Koordinatentransformation, Lichtquellenberechnungen, Matrix- oder Vektoroperationen. Auf der Grundlage der Ergebnisse der Rechenverarbeitungsoperationen durch die GTE-Maschine **17** bestimmt die Haupt-CPU **11** ein dreidimensionales Modell als Kombination aus Basis-Einheitsfiguren, wie Dreiecken oder Vierecken, formuliert einen Zeichenbefehl in Zuordnung zu dem jeweiligen Polygon zum Zeichnen eines dreidimensionalen Bildes und paketiert den Zeichenbefehl, um das resultierende Befehlspaket zur GPU-Einheit **15** weiterzuleiten.

[0055] Die Haupt-DMAC-Vorrichtung **13** stellt eine Vorrichtung am Hauptbus **1** dar zur Ausführung einer Steuerung, wie einer DMA-Übertragung in die bzw. zu den am Hauptbus **1** liegenden Vorrichtungen. Falls die Bus-Steuereinrichtung **16** offen ist, steuert auch die Haupt-DMA-Vorrichtung **13** auf die am Subbus **2** liegenden Vorrichtungen.

[0056] Die GPU-Einheit **15** stellt eine Vorrichtung am Hauptbus **1** dar, die als Wiedergabeprozessor wirkt. Diese GPU-Einheit **15** interpretiert den von der Haupt-CPU **11** oder der Haupt-DMAC **13** übertragenen Zeichenbefehl als Befehlspaket und führt eine Wiedergabeverarbeitung der Berechnung von Z-Werten und Farben sämtlicher Pixel durch, die ein Polygon bilden, um Pixeldaten in den Vollbildpuffer **18** einzuschreiben.

[0057] Die GPU-Einheit **15** wird nachstehend im einzelnen erläutert.

[0058] Die MDEC-Vorrichtung **14** stellt eine Eingabe/Ausgabe-Verbindungsvorrichtung dar, die parallel mit der Haupt-CPU **11** betreibbar ist und die eine Vorrichtung darstellt, welche als Bilddehnungs- bzw. Bilderweiterungsmaschine wirkt. Die MDEC-Vorrichtung **14** decodiert Bilddaten, die durch eine orthogonale Transformation, wie eine diskrete Kosinustransformation, komprimiert und codiert sind.

[0059] An dem Subbus **2** stellt die Sub-CPU **21** eine am Subbus **2** liegende Vorrichtung dar, die entsprechend einem Programm in dem Sub-Speicher **22** arbeitet.

[0060] Die Sub-DAMC-Vorrichtung **23** stellt eine an dem Subbus **2** liegende Vorrichtung zur Durchführung einer Steuerung, wie einer DMAC-Übertragung für an dem Subbus **2** liegende Vorrichtungen dar. Diese Sub-DAMC-Vorrichtung **23** kann Bus-Rechte lediglich dann erlangen, wenn die Bus-Steuereinrichtung **16** geschlossen ist.

[0061] Die SPU-Einheit **25** stellt eine am Subbus **2** liegende Vorrichtung dar, die als Ton- bzw. Klangprozessor wirkt. Diese SPU-Einheit **25** spricht auf einen Ton-Befehl an, der von der Sub-CPU **21** oder Sub-DMAC-Vorrichtung **23** als Befehlspaket übertragen wird, um Tonquellendaten aus dem Ton-Speicher **29** auszulesen und um die ausgelesenen Daten abzugeben.

[0062] Die ATM-Vorrichtung **26** stellt eine Kommunikationsvorrichtung am Subbus **2** dar.

[0063] Die Hilfsspeichervorrichtung **27** stellt eine Dateneingabe-/ -aungabevorrichtung am Subbus **2** dar und besteht aus einem nicht-flüchtigen Speicher, wie einem Flash-Speicher. Diese Hilfsspeichervorrichtung **27** hält vorübergehend Speicherdaten, wie einen Spielfortschritt oder Spielstände fest.

[0064] Die Eingabevorrichtung **28** ist eine Eingabevorrichtung von anderen Geräten, wie eine an dem Subbus **2** liegende Steuerplatte bzw. ein dort liegendes Steuerkissen, eine Mensch-Maschine-Schnittstelle, eine Bildeingabe- oder Spracheingabeeinrichtung.

[0065] Das CD-ROM-Laufwerk **30** stellt eine Eingabevorrichtung am Subbus **2** dar und gibt ein Anwendungsprogramm und notwendige Daten von der CD-ROM wieder.

[0066] Dies heißt, dass in der oben beschriebenen Videospielmaschine das Geometrie-Verarbeitungssystem, das eine Geometrieverarbeitung, wie eine Koordinatentransformation, ein Abschneiden oder Lichtquellenberechnungen, die Formulierung eines Zeichenbefehls zur Definition eines dreidimensionalen Modells als Kombination aus Basiseinheitsfiguren (Polygone), wie Dreiecken oder Vierecken, zum Zeichnen eines dreidimensionalen Bildes, und die Übertragung des dem jeweiligen Polygon zugeordneten Zeichenbefehls als Befehls-

paket zu dem Hauptbus **1** ausführt, aus der Haupt-CPU **11** und der GTE-Vorrichtung **17** am Hauptbus **1** gebildet ist. Außerdem ist in der Videospielmaschine das Wiedergabeverarbeitungssystem zur Formulierung von Pixeldaten des jeweiligen Polygons auf der Grundlage des Zeichenbefehls von dem Geometrieverarbeitungssystem zum Schreiben einer Figur in dem Vollbildpuffer **18** durch die Wiedergabeverarbeitung zum Zeichnen einer Figur in dem Vollbildpuffer **18** durch die GPU-Einheit **15** gebildet.

[0067] Die oben erwähnte GPU-Einheit **15** wird im einzelnen erläutert.

[0068] Gemäß **Fig.** 2 enthält die GPU-Einheit **15** eine Paketmaschine **31**, die an dem Hauptbus **1** angeschlossen ist, wie dies in **Fig.** 1 gezeigt ist, und die eine Wiedergabeverarbeitung von Schreib-Pixeldaten des jeweiligen Polygons indem Bild- bzw. Vollbildpuffer **18** durch den Vorprozessor **32** und die Zeichenmaschine **33** entsprechend dem Zeichenbefehl ausführt, der als Befehlspaket von der Haupt-CPU **11** oder DMAC **13**, wie in **Fig.** 1 gezeigt, über den Hauptbus **1** zur Paketmaschine **31** übertragen wird; sie liest Pixeldaten des in dem Vollbildpuffer **18** gezeichneten Bildes aus und liefert die ausgelesenen Pixeldaten über die CRT-Steuereinrichtung **34** als Videosignale an einen nicht dargestellten Fernsehempfänger oder Monitorempfänger.

[0069] Die Paketmaschine **31** entwickelt das Befehlspaket, das von der Haupt-CPU **11** oder der Haupt-DMAC **13**, wie in **Fig.** 1 gezeigt, über den Hauptbus **1** in ein nicht dargestelltes Register übertragen wird.

[0070] Der Vorprozessor **32** erzeugt Polygondaten entsprechend dem Zeichenbefehl, der an die Paketmaschine **31** als Befehlspaket übertragen worden ist, und führt eine zuvor festgelegte Vorverar- beitung, wie eine Polygonaufteilung, was später erläutert wird, bezüglich der Polygondaten durch, während verschiedene Daten, wie eine Spitzenpunkt-Koordinateninformation für die jeweiligen Polygone, die von der Zeichenmaschine **33** benötigt werden, eine. Adresseninformation, wie eine Textur oder eine MIP-Abbildungstextur oder eine Steuerinformation, wie eine Pixelverschachtelung erzeugt werden.

[0071] Die Zeichenmaschine **33** enthält N Polygonmaschinen **33A1**, **33A2** ... **33AN**, die mit dem Vorprozessor **32** verbunden sind, N-Textur-Maschinen **33B1**, **33B2** .... **33BN**, die mit den Polygon-Maschinen **33A1**, **33A2** .... **33AN** verbunden sind, einen ersten Busumschalter **33C**, der mit den Textur-Maschinen **33B1**, **33B2...33BN** verbunden ist, M Pixelmaschinen **33D1**, **33D2...33DM**, die mit dem ersten Busumschalter **33C** verbunden sind, einen zweiten Busumschalter **33E**, der mit den Pixelmaschinen **33D1**, **33D2** .... **33DM** verbunden ist, einen Textur-Cachespeicher **33F**, der mit dem zweiten Busumschalter **32E** verbunden ist, und einen CLUT-Cachespeicher **33G**, der mit dem Texturcachespeicher **33F** verbunden ist.

[0072] In der Zeichenmaschine **33** erzeugen die N Polygonmaschinen **33A1**, **33A2...33AN** aufeinanderfolgend Polygone entsprechend dem Zeichenbefehl auf der Grundlage der Polygondaten, die durch den Vorprozessor **32** vorverarbeitet worden sind, und zwar zur parallelen Ausführung einer Schattenverarbeitung von einem Polygon zum anderen.

[0073] Die N Texturmaschinen **33B1**, **33B2** ... **33BN** führen eine Texturabbildung oder MIP-Abbildungsverarbeitung parallel durch, und zwar auf der Grundlage der Texturdaten, die von dem Textur-Cachespeicher **33F** über den Farbnachschlagtabellen-(CLUT)-Cachespeicher 33G geliefert sind, bezüglich der durch die Polygonmaschinen **33A1**, **33A2...33AN** erzeugten Polygone.

[0074] Der Vorprozessor **32** liefert zuvor die Adresseninformation, wie die Textur oder MIP-Abbildungstextur, die an die Polygone gebunden ist, welche durch die N Texturmaschinen **33B1**, **33B2...33BN** verarbeitet sind, an den Textur-Cachespeicher **33F**. Auf der Grundlage der obigen Adresseninformation werden die notwendigen Texturdaten von dem Texturbereich in den Vollbildpuffer **18** übertragen. In den CLUT-Cachespeicher **33G** werden CLUT-Daten, auf die während einer Texturzeichnung Bezug genommen wird, von dem CLUT-Bereich in dem Vollbildpuffer **18** übertragen.

[0075] Die mittels der Texturabbildung oder MIP-Abbildungsverarbeitung durch die N Texturmaschinen **33B1**, **33B2** .... **33BN** verarbeiteten Polygondaten werden über den ersten Busumschalter **33C** zu M Pixelmaschinen **33D1**, **33D2** .... **33DM** übertragen.

[0076] Die M Pixelmaschinen **33D1**, **33D2...33DM** führen, parallel verschiedene Bildverarbeitungsoperationen, wie eine Z-Pufferverarbeitung oder eine eine Anti-Aliasing-Verarbeitung für die Erzeugung von M Pixeldaten durch.

[0077] Die durch die M Pixelmaschinen **33D1**, **33D2** ....**33DM** erzeugten M Pixeldaten werden über den zweiten Busumschalter **33E** in den Vollbildpuffer **18** geschrieben.

[0078] Dem zweiten Busumschalter **33E** wird die Pixelverschachtelungs-Steuerinformation von dem Vorprozessor **32** zugeführt. Der zweite Busumschalter **33E** hat eine Funktion zur Ausführung einer Pixelverschachtelungsverarbeitung bezüglich der Auswahl von L Pixeldaten aus den M Pixeldaten, die durch die Pixelmaschinen **33D1**, **33D2...33DM** erzeugt werden, und zwar gemäß den obigen Steuerinformation zum Schreiben von M Pixeldaten unter Heranziehung der M Speicherplätze in Übereinstimmung mit der Form des in dem Vollbildpuffer **18** als Zugriffseinheit gezeichneten Polygons.

[0079] Die durch den zweiten Busumschalter **33E** ausgeführte Pixelverschachtelungsverarbeitung wird nachstehend erläutert.

[0080] Die Zeichenmaschine **33** erzeugt und schreibt sämtliche Pixeldaten des jeweiligen Polygons in den Bild- bzw. Vollbildpuffer **18**, und zwar auf der Grundlage der durch den Vorprozessor **32** vorverarbeiteten Po-

lygondaten, um ein als Kombination der Polygone durch den Zeichenbefehl in dem Vollbildpuffer **18** definiertes Bild zu zeichnen.

[0081] Damit werden die Pixeldaten des in dem Vollbildpuffer **18** gezeichneten Bildes durch den zweiten Busumschalter **33E** ausgelesen, um über die CRTC-Einrichtung **34** als Videosignale an einen nicht dargestellten Fernsehempfänger oder Monitorempfänger abgegeben zu werden.

[0082] Die durch den oben erwähnten zweiten Busumschalter **33E** ausgeführte Pixelverschachtelungsverarbeitung wird nunmehr speziell erläutert.

[0083] Gemäß **Fig.** 3 enthält der zweite Busumschalter **33E** eine Steuerschaltung **101**, der ein Ausgangssignal des Vorprozessors **32**, welcher in **Fig.** 2 dargestellt ist, zugeführt wird, eine Auswahleinrichtung **102**, der ein Ausgangssignal der Steuerschaltung **101** zugeführt wird, und eine Vielzahl von Multiplexern/Demultiplexern (MUX/DMUX) **103a**, **103b**, **103c**, **103d**,..., deren jedem ein Ausgangssignal der Auswahleinrichtung **102** zugeführt wird.

[0084] Die MUX/DMUX-Einrichtungen **103a**, **103b**, **103c**, **103d**,.... sind mit dem Vollbildpuffer **18** und der Zeichenmaschine **33** verbunden, die in **Fig.** 2 gezeigt ist.

[0085] Der Vollbildpuffer **18** besteht aus einer Vielzahl von Speicherbanken [1],[2],.... [X], ... [L], wie dies in **Fig.** 2 gezeigt ist. Jede der Speicherbanken [1],[2],.... [X],... [L] besteht aus einem rechteckigen Bereich, der durch **16** Adressen (Verschachtelungsmuster) dargestellt ist, so dass auf die **16** Adressen gleichzeitig zugegriffen werden kann

[0086] Deshalb weist beispielsweise die Speicherbank [X] des Vollbildpuffers **18 16** Eingangs/Ausgangsanschlüsse $\mathbf{P_0}$ bis $\mathbf{P_{15}}$ für einen Zugriff auf die Adressen $\mathbf{A_0}$ bis $\mathbf{A_{15}}$ auf. Von den MUX/DMUX-Einrichtungen **103a**, **103b**, **103c**, **103d**,... sind die vier MUX/DMUX-Einrichtungen **103a**, **103b**, **103c**, **103d** jeweils mit den 16 Eingangs-/Ausgangsanschlüssen $\mathbf{P_0}$ bis $\mathbf{P_{15}}$ verbunden.

[0087] Außerdem sind die vier MUX/DMUX-Einrichtungen **103a**, **103b**, **103c**, **103d** in Zuordnung mit vier Pixelmaschinen $\mathbf{33D_{x1}}$, $\mathbf{33D_{x2}}$, $\mathbf{33D_{x3}}$ und $\mathbf{33D_{x4}}$ der Zeichenmaschine **33** verbunden.

[0088] Da die von der Speicherbank [X] verschiedenen Speicherbanken in ähnlicher bzw. entsprechender Weise aufgebaut bzw. konfiguriert sind wie die oben erwähnte Speicherbank [X], wird der Einfach- heit halber eine detaillierte Beschreibung hierfür nicht vorgenommen. Wie durch den zweiten Busumschalter **33E** auf die anderen Speicherbanken ausgeführte Zugriffsoperation entspricht jener, die durch den zweiten Busumschalter **33E** bezüglich der Speicherbank [X] vorgenommen wird, wie dies später erläutert wird. Deshalb wird in der folgenden Beschreibung lediglich die Zugriffsoperation erläutert, die von dem zweiten Busumschalter **33E** auf die Speicherbank [X] durchgeführt wird.

[0089] Zunächst wird eine Reihe von Operationen durch den zweiten Busumschalter **33E** erläutert.

[0090] Falls beispielsweise die Form eines in die Speicherbank [X] gezeichneten Polygons ein Dreieck $\mathbf{T_{ABC}}$ ist (die Form des ersten Polygons), wie dies in **Fig.** 4 veranschaulicht ist, wird der Steuerschaltung **101** zunächst von dem Vorprozessor **32** die Pixelverschachtelungs-Steuerinformation zugeführt.

[0091] Auf der Grundlage der Pixelverschachtelungs-Steuerinformation von dem Vorprozessor **32** ändert bzw. schaltet die Steuerschaltung **101** ein Verschachtelungsmuster, das für den Zugriff auf die Innenseite des Dreiecks $\mathbf{T_{ABC}}$ verwendet wird, beispielsweise in ein (4x4)-Verschachtelungsmuster um.

[0092] Das Verfahren des Umschaltens bzw. Wechsels des Verschachtelungsmusters in der Steuerschaltung **101** wird später im einzelnen erläutert.

[0093] Von der Vielzahl der Verschachtelungsmuster, die in der Speicherbank [X] gebildet sind, werden solche Verschachtelungsmuster, auf die zuzugreifen ist, das heißt solche Verschachtelungsmuster, die auf die Innenseite des Dreiecks $\mathbf{T_{ABC}}$ in seiner Gesamtheit zuzugreifen gestatten, von der Steuerschaltung **101** mit Hilfe des (4x4)-Verschachtelungsmusters ermittelt.

[0094] Wenn somit in dem Dreieck $\mathbf{T_{ABC}}$ das jeweilige Verschachtelungsmuster in der Speicherbank [X] mit P angegeben ist (Musterindex in der x-Richtung und Musterindex in der y-Richtung) wird eine Gesamtsumme von **20** Verschachtelungsmustern ermittelt, die spezifiziert sind durch

```
P(x,y) = P(3,1), P(4,1),
         P(1,2), P(2,2),
         P(3,2), P(4,2),
         P(1,3), P(2,3),
         P(3,3), P(4,3),
         P(5,3), P(2,4),
         P(3,4), P(4,4),
         P(5,4), P(3,5),
         P(4,5), P(5,5),
         P(4,6), P(5,6),
```

wie dies in **Fig.** 5 veranschaulicht ist.

[0095] Die Steuerschaltung **101** leitet die Musterinformation, welche die **20** Verschachtelungsmuster spezifiziert, die, wie oben beschrieben, ermittelt sind, an die Auswahleinrichtung **102** auf der Verschachtelungsmusterbasis weiter. Wenn ein Speicherzugriff auf der Adressenbasis hin folgt, leitet die Steuerschaltung **101** die Maskierungsinformation entsprechend der Form des Dreiecks $\mathbf{T_{ABC}}$ an die Auswahleinrichtung **102** weiter.

[0096] Auf der Grundlage der Musterinformation, die von der Steuerschaltung **101** auf der Verschachtelungsmusterbasis abgegeben ist, bestimmt die Auswahleinrichtung **102** die Adresseninformation, die dem (4x4)-Verschachtelungsmuster P entspricht, auf das zuzugreifen ist, für die MUX/DMUX-Einrichtungen **103a**, **103b**, **103c** und **103d**.

[0097] Falls die Maskierungsinformation von der Steuerschaltung **101** zugeführt wird, bestimmt die Auswahleinrichtung **102** für die MUX/DMUX-Einrichtungen **103a** bis **103d** die Zugriffsadressen, die als Ergebnis einer Maskierung erhalten werden, welche in den (4x4)-Verschachtelungsmustern P auf der Grundlage der Maskierungsinformation, wie in **Fig.** 6 gezeigt, ausgeführt werden. Somit sind von den Adressen $\mathbf{A_0}$ bis $\mathbf{A_{15}}$ in dem Verschachtelungsmuster, das durch **P(4,1)** spezifiziert ist, wie dies in **Fig.** 6 veranschaulicht ist, die Adressen, (auf die zuzugreifen ist und die als Ergebnis der Maskierung erhalten werden, gegeben mit **A4**, **A5**, **A6**, **A8**, **A9**, **A10**, **A13**, **A14** und **A15**, wie dies in **Fig.** 7 schraffiert gezeigt ist.

[0098] Die MUX/DMUX-Einrichtungen **103a**, **103b**, **103c** und **103d** greifen auf die Adressen $\mathbf{A_0}$ bis $\mathbf{A_{15}}$ in der Speicherbank [X] zu, die durch die Auswahleinrichtung **102** bestimmt sind.

[0099] Die Pixelmaschinen $\mathbf{33D_{x1}}$, $\mathbf{33D_{x2}}$, $\mathbf{33D_{x3}}$ und $\mathbf{33D_{x4}}$ geben Pixeldaten an die MUX/DMUX-Einrichtungen **103a**, **103b**, **103c** und **103d** ab, wie dies zuvor erläutert worden ist.

[0100] Somit greift die MUX/DMUX-Einrichtung **103a** auf die durch die Auswahleinrichtung **102** bestimmte Adresse zu, um Pixeldaten von der Pixelmaschine Xa über einen der Eingangs-/Ausgangsanschlüsse $\mathbf{P_0}$ bis $\mathbf{P_{15}}$ entsprechend der durch die Auswahleinrichtung **102** bestimmten Adresse in einen Bereich in der Speicherbank [X] einzuschreiben, der durch die obige Adresse bestimmt ist.

[0101] Die MUX/DMUX-Einrichtung **103a** greift auf die durch die Auswahleinrichtung **102** bestimmte Adresse zu, um Daten, die in einen Bereich eingeschrieben sind, der durch die Adresse der Speicherbank [X] bestimmt ist, über einen der Eingangs-/ Ausgangsanschlüsse $\mathbf{P_0}$ bis $\mathbf{P_{15}}$ entsprechend der obigen Adresse auszulesen. Die MUX/DMUX-Einrichtung **103a** führt eine zuvor festgelegte Verarbeitung bezüglich der aus der Speicherbank [X] ausgelesenen Daten durch.

[0102] Da die Arbeitsweise der MUX/DMUX-Einrichtungen 103b bis 103d der oben beschriebenen Operation der MUX/DMUX-Einrichtung 103a ähnlich ist bzw. dieser entspricht, wird der Klarheit halber daher eine detaillierte Beschreibung dieser Arbeitsweise weggelassen.

[0103] Das Verfahren zum Umschalten bzw. Wechseln der Verschachtelungsmuster in der oben beschriebenen Steuerschaltung **101** wird nunmehr speziell erläutert.

[0104] Zunächst wird die Anzahl bzw. Häufigkeit des Zugriffs auf die Innenseite eines sich quer erstreckenden länglichen Dreiecks $\mathbf{T_{DEF}}$ (das ist die Form eines zweiten Polygons) als Form eines Polygons erläutert, welches in der Speicherbank [X], wie dies in **Fig.** 8 veranschaulicht ist, mit einem (4x4)-Verschachtelungsmuster P gezeichnet ist.

[0105] In diesem Falle sind die Verschachtelungsmuster, auf die zuzugreifen ist:

$$P(x,y) = P(1,1),\ P(2,1),\ P(3,1),\ P(4,1),\ P(5,1),\ P(0,2),\ P(1,2),\ P(2,2),\ P(3,2),\ P(4,2),\ P(5,2),\ P(6,2),\ P(7,2),\ P(8,2),\ P(7,3),\ P(8,3),\ P(9,3),$$

Das sind insgesamt **17** wie dies in **Fig.** 9 gezeigt ist.

[0106] Dies bedeutet, dass für einen Zugriff auf die Innenseite des Dreiecks $\mathbf{T}_{DEF}$ mit dem (4x4)-Verschachtelungsmuster die Anzahl bzw. Häufigkeit des Zugriffs zum Zugriff auf die Innenseite des Dreiecks $\mathbf{T}_{DEF}$ in dessen Gesamtheit **17** beträgt.

[0107] Im Falle des Zugriffs auf einer Adressenbasis kann lediglich auf die erforderlichen Speicheradressen dadurch zugegriffen werden, dass die Maskierung in dem (4x4)-Verschachtelungsmuster P ausgeführt wird, und zwar wie im Falle des Zugriffs auf das oben erwähnte Dreieck $\mathbf{T}_{ABC}$, wie dies in **Fig.** 10 veranschaulicht ist.

[0108] Wenn sodann auf die Innenseite des Dreiecks $\mathbf{T}_{DEF}$ mit einem (8x2)-Verschachtelungsmuster zugegriffen wird, wie dies in **Fig.** 11 gezeigt ist, dann sind die Verschachtelungsmuster, auf die zuzugreifen ist, gegeben mit

$$P_1(x,y) = P_1(1,2),\ P_1(2,2),\ P_1(0,3),\ P_1(1,3),\ P_1(2,3),\ P_1(0,4),\ P_1(1,4),\ P_1(2,4),\ P_1(3,4),\ P_1(1,5),\ P1(2,5),\ P_1(3,5),$$

wobei die Information für die Pixelverschachtelung eine solche Information ist, wie xy-Koordinaten H(Xh, Yh),I (Xi, Yi) oder J(Xj, Yj) von drei Spitzenpunkten des Dreiecks $\mathbf{T}_{HIJ}$.

[0109] Die Steuerschaltung **101** findet bzw. ermittelt dann unter Heran- ziehung der Steuerinformation für die Pixelverschachtelung von dem Vorprozessor **32** das Aspektverhältnis R des Dreiecks $\mathbf{T}_{HIJ}$ durch Berechnungen:

R = dy/dx

= (MAXx – MINx)/(MAXy – MINy),

wobei MAXx und MINx Maximal- bzw. Minimalwerte in der X-Richtung sind und wobei MAXy und MINy Maximal- bzw. Minimalwerte in der Y-Richtung sind, wie dies in **Fig.** 17 veranschaulicht ist.

[0110] In dem Dreieck $\mathbf{T}_{HIJ}$ sind gegeben

MAXx = Xj

MINx = Xi

$$P_2(x,y) = P_2(0,5),\ P_2(1,5),$$
$$P_2(0,6),\ P_2(1,6),$$
$$P_2(0,7),\ P_2(1,7),$$
$$P_2(0,8),\ P_2(1,8),$$
$$P_2(0,9),\ P_2(1,9),$$
$$P_2(0,10),\ P_2(1,10),$$
$$P_2(2,10),\ P_2(1,11),$$
$$P_2(2,11),\ P_2(1,12),$$
$$P_2(2,12),\ P_2(2,13),$$

was insgesamt **18** ergibt, wie dies in **Fig.** 15 gezeigt ist.

[0111] Dies heißt, dass dann, wenn auf die Innenseite des Dreiecks $\mathbf{T_{DEF}}$ mit dem (16x1)-Verschachtelungsmuster zugegriffen wird, die Anzahl bzw. Häufigkeit des Zugriffs, der für den Zugriff auf die gesamte Innenseite des Dreiecks $\mathbf{T_{DEF}}$ erforderlich ist, **18** beträgt.

[0112] Im Falle des Zugriffs auf der Adressenbasis wird eine Maskierung innerhalb des (8x2)-Verschachtelungsmusters $\mathbf{P_2}$ wie im Falle des oben beschriebenen Zugriffs auf das Dreieck $\mathbf{T_{ABC}}$ durchgeführt, wie dies in **Fig.** 16 veranschaulicht ist, und zwar für einen Zugriff lediglich auf die benötigte Speicheradresse.

[0113] Wie oben beschrieben, beträgt die Anzahl bzw. Häufigkeit des Zugriffs **17** auf die Innenseite des Dreiecks T_{DEF} mit dem (4x4)-Verschachtelungsmuster P, während jene des Zugriffs auf die Innenseite des Dreiecks $\mathbf{T_{DEF}}$ mit dem (8x2)-Verschachtelungsmuster $\mathbf{P_1}$ gegeben ist mit **15**, und jene des Zugriffs auf die Innenseite des Dreiecks $\mathbf{T_{DEF}}$ mit dem (16x1)-Verschachtelungsmuster P2 beträgt **18**. Damit stellt die Anzahl bzw. Häufigkeit des Zugriffs auf die Innenseite des Dreiecks $\mathbf{T_{DEF}}$ mit dem (8x2)-Verschachtelungsmüster $\mathbf{P_1}$ die minimale Zugriffszahl bzw. -häufigkeit dar. Somit zeigt sich, dass ein geeignetes Verschachtelungsmuster für das Dreieck $\mathbf{T_{DEF}}$ das (8x2)-Verschachtelungsmuster $\mathbf{P_1}$ ist.

[0114] Zum Umschalten des für den Zugriff auf die Speicherbank [X] benutzten Verschachtelungsmusters auf ein geeignetes Verschachtelungsmuster hinsichtlich des Treffens der Form des Polygons, auf das zuzugreifen ist, führt die Steuerschaltung **101** somit die folgenden Verarbeitungsoperationen aus.

[0115] Wenn beispielsweise die Form eines in der Speicherbank [X] gezeichneten Polygons ein Dreieck $\mathbf{T_{HIJ}}$ ist, dann wird die Steuerinformation für die Pixelverschachtelung von dem Vorprozessor **32** an die Steuerschaltung **101** abgegeben, wie dies oben beschrieben worden ist. Die Steuerinformation für eine Pixelverschachtelung ist beispielsweise eine solche Information, wie xy-Koordinaten H(Xh, Yh), I(Xi, Yi) oder J(Xj, Yj) von drei Spitzenpunkten des Dreiecks $\mathbf{T_{HIJ}}$

[0116] Die Steuerschaltung **101** ermittelt bzw. findet dann unter Heranziehung der Steuerinformation für die Pixelverschachtelung von dem Vorprozessor **32** das Aspektverhältnis R des Dreiecks $\mathbf{T_{HIJ}}$ durch die Berechnungen:

$R = dy/dx$

$= (MAXx - MINx)/(MAXy - MINy)$,

wobei MAXx und MINx Maximal- bzw. Minimalwerte in der X-Richtung sind und wobei MAXy und MINy Maximal- bzw. Minimalwerte in der Y-Richtung sind, wie dies in **Fig.** 17 gezeigt ist. In dem Dreieck $\mathbf{T_{HIJ}}$ gilt

$MAXx = Xj$

$MINx = Xi$

$MAXy = Yh$

$MINy = Yi$.

[0117] In Abhängigkeit vom Aspektverhältnis R, das so ermittelt ist, wählt die Steuerschaltung **101** eines von fünf Verschachtelungsmustern Pa bis Pe von (1x16), (2x8), (4x4), (8x2) und (16x1) aus, wie dies in **Fig.** 18 veranschaulicht ist, und schaltet das für den Zugriff auf die Innenseite des Dreiecks $\mathbf{T_{HIJ}}$ benutzte Verschachtelungsmuster auf das ausgewählte Verschachtelungsmuster um.

[0118] Die Steuerschaltung **101** verfügt über eine Tabelle für das Aspektverhältnis R und die Verschachtelungsmuster (Tabelle 1). In dieser Tabelle sind zuvor festgelegte geeignete Verschachtelungsmuster verschiedenen Werten des Aspektverhältnisses R zugeordnet, das ist ein solches Verschachtelungsmuster, das die Zugriffszahl bzw. -häufigkeit minimiert. Somit wählt die Steuerschaltung **101** unter Heranziehung der obigen Tabelle ein geeignetes Verschachtelungsmuster aus, welches dem ermittelten Aspektverhältnis R zugeordnet ist, wie dies oben beschrieben worden ist.

Tabelle 1

Aspektverhältnis R	Verschachtelungsmuster
~ 0,1	Pa (16x1)
0,1~ 0,5	Pb (8 x2)
0,5 ~ 2,0	Pc (4 x4)
2,0 ~ 8,0	Pd (2 x8)
8,0 ~	Pe (1x16)

[0119] In dem zweiten Busumschalter **33E** wird ein geeignetes Verschachtelungsmuster aus fünf Verschachtelungsmustern Pa bis Pe, wie in **Fig.** 18 gezeigt, in Abhängigkeit von der Form des in der Speicherbank [X] zu zeichnenden Polygons ausgewählt, auf das dann mit dem ausgewählten Verschachtelungsmuster zugegriffen wird, so dass das Polygon in der Speicherbank [X] mit der minimalen Anzahl von Zugriffsoperationen gezeichnet werden kann. Damit ist es für den zweiten Busumschalter **33E** möglich, einen Speicherzugriff effizient zu bewirken.

[0120] Die GPU-Einheit **15** greift auf den Bild- bzw. Vollbildpuffer **18** durch den zweiten Busumschalter **33E** zu, was auf eine Steigerung des Speicherzugriffswirkungsgrades abzielt, um verschiedene Datenverarbeitungsoperationen, wie oben ausgeführt, zur Realisierung von effizienten Datenverarbeitungsoperationen auszuführen.

[0121] Eine die vorliegende Erfindung verkörpernde Videospielmaschine ist so aufgebaut bzw. konfiguriert, wie dies beispielsweise in einer Draufsicht in **Fig.** 19, in einer Vorderansicht in **Fig.** 20 und in einer Seitenansicht in **Fig.** 21 gezeigt ist.

[0122] Dies heißt, dass die vorliegende Videospielmaschine **20i** grundsätzlich aus einem Hauptkörperteil **202** und einer Bedienungsvorrichtung **217** besteht, die über ein Kabel **227** mit dem Hauptkörperteil **202** verbunden ist, wie dies in **Fig.** 19 gezeigt ist. In einem mittleren Bereich der Oberseite des Hauptkörperteiles **202** ist eine Plattenladeeinheit **203** angebracht, in die eine CD-ROM **251** geladen wird, wie dies in **Fig.** 22 gezeigt ist. Auf der linken Seite der Plattenladeeinheit **203** sind ein Spannungsversorgungsschalter **205**, der zum Einschalten oder Ausschalten des Geräts betätigt wird, und ein Rücksetzschalter **204** angebracht, der zum vorübergehenden Zurücksetzen des Spiels betätigt wird. Auf der rechten Seite der Plattenladeeinheit **203** ist ein Plattenbetätigungsschalter **206** angebracht, der zur Einbringung oder Entnahme der CD-ROM **251** in bezug auf die Plattenladeeinheit **203** betätigt wird.

[0123] An der Frontseite des Hauptkörperteils **202** sind Verbindungsteile **207A**, **207B** angebracht, wie dies in **Fig.** 20 gezeigt ist. Diese Verbindungsteile **207A**, **207B** weisen einen Verbindungsanschluss **226**, der am vordersten Teil des Kabels **227** vorgesehen ist, welches von der Bedienungsvorrichtung **217** herkommt, sowie ein Verbindungsanschluss-Einführteil **212** für den Anschluss eines Aufzeichnungsgeräts bzw. einer Aufzeichnungsvorrichtung **228**, wie einer Speicherkarte, und ein Rufzeichnungs-/Einführungsteil **208** auf. Dies heißt, dass jeweils zwei der Bedienungsvorrichtungen **217** und Aufzeichnungsvorrichtungen **228** mit dem Hauptkörperteil **202** verbunden werden können.

[0124] Die Vorderansicht gemäß **Fig.** 20 zeigt den Zustand, in welchem der bzw. das Verbindungsanschlussteil **226** und die Aufzeichnungsvorrichtung **228** in den Verbindungsteil **207B** auf der rechten Seite geladen bzw. eingeführt sind, wobei weder der Verbindungsanschlussteil **226** noch die Aufzeichnungsvorrichtung **228** in den Verbindungsteil **207A** auf der linken Seite gesteckt sind. Der bzw. das Aufzeichnungseinführteil **208** zum Einführen der Aufzeichnungsvorrichtung **228** ist mit dem Verschluss **209** versehen. Wenn das Einführen der Aufzeichnungsvorrichtung **228** in den Hauptkörperteil **202** erfolgt, wird der Verschluss **209** durch den vordersten Teil der Aufzeichnungsvorrichtung **228** weggeschoben, um die Einführung zu bewirken.

[0125] Der Verbindungsanschlussteil **226** weist ein gerändeltes Griffteil **231A** für eine Antirutschwirkung auf. In entsprechender Weise ist die Aufzeichnungsvorrichtung **228** mit einem gerändelten Griffteil **242A** für eine Antirutschwirkung versehen. Bezugnehmend auf die Seitenansicht gemäß **Fig.** 21 besitzt das bzw. der Verbindungsanschlussteil **226** eine Länge L, die im wesentlichen gleich einer Länge der Aufzeichnungsvorrichtung **228** ist.

[0126] Die Bedienungsvorrichtung **27** verfügt über Träger **220**, **221**, die mit der linken bzw. rechten Hand erfasst werden können. Die vordersten Teile der Träger **220**, **221** sind mit Betätigungs- bzw. Bedienungsteilen **218**, **219** versehen. Die Bedienungsteile **224**, **225** werden mit den Zeigefingern beider Hände betätigt, während die Betätigungs- bzw. Bedienungsteile **218**, **219** mit den Daumen beider Hände betätigt werden.

[0127] Zwischen den Betätigungsteilen **218** und **219** sind ein Auswahlschalter **222**, der für eine Auswahlwährend des Spiels betätigt wird, und ein Start-Schalter **223** vorgesehen, der zum Start des Spiels betätigt wird.

[0128] Bei der vorliegenden Videospielmaschine **201** wird die in die Plattenladeeinheit **203** geladene CD-ROM **251** durch das CD-ROM-Laufwerk wiedergegeben. Die Bedienungs- bzw. Betätigungsvorrichtung **217** ist der oben erwähnten Eingabevorrichtung **28** äquivalent, während die Aufzeichnungsvorrichtung **228** der Hilfsspeichervorrichtung **27** äquivalent ist.

[0129] Gemäß der vorliegenden Erfindung, wie sie oben beschrieben ist, werden die Adressen für den Zugriff auf eine Vielzahl von Adressen im Speicher in Abhängigkeit von der Form hinsichtlich des Datenspeichers umgeschaltet, auf den zuzugreifen erwünscht ist, um dadurch die Anzahl bzw. Häufigkeit von Speicherzugriffsoperationen sogar in dem Fall zu verringern, dass die durch eine Vielzahl von gleichzeitig zugreifbaren Adressen dargestellte Form nicht mit der Form im Datenspeicher koinzident ist, auf den zuzugreifen erwünscht ist. Damit kann auf den Speicher mit einer geringeren Zahl von Zugriffsoperationen zugegriffen werden, womit der Speicherzugriffswirkungsgrad erhöht ist.

[0130] Wenn gemäß der vorliegenden Erfindung die obigen Daten Bilddaten sind, dann kann auch die Anzahl bzw. Häufigkeit des Zugriffs auf den Speicher sogar in. dem Fall verringert werden, dass die Form, die durch eine Vielzahl von Adressen dargestellt ist, auf die gleichzeitig zugreifbar ist, mit dem in einem Bildspeicher gezeichneten Bild nicht koinzident ist.

[0131] Gemäß dem Speicherzugriffsverfahren der vorliegenden Erfindung können außerdem Adressen, auf die zuzugreifen ist, in Abhängigkeit vom Aspektverhältnis der obigen Form umgeschaltet werden, und zwar zur Auswahl einer geeigneten Adresse für einen Zugriff in Übereinstimmung mit den Daten, auf die zuzugreifen erwünscht ist. Das Ergebnis besteht darin, dass auf den Speicher mit der minimalen Anzahl bzw. Häufigkeit von Zugriffoperationen zugegriffen werden kann.

Patentansprüche

1. Speicherzugriffsverfahren zum gleichzeitigen Zugreifen auf eine Vielzahl von Adressen eines Speichers (**18**) zur Datenspeicherung, wobei eine Vielzahl von bestimmten Verschachtelungsmustern (Pa, Pb, Pc, Pd, Pe) für die Nutzung beim Zugriff auf den Speicher vorgesehen ist,
wobei die Adressen, auf die gleichzeitig zugegriffen wird, abhängig sind von dem bestimmten Verschachtelungsmuster, umfassend die Verfahrensschritte:
(i) Bestimmen einer Polygonform ($\mathbf{T}_{ABC}$; $\mathbf{T}_{DEF}$; $\mathbf{T}_{HIJ}$), die einen Teil der Daten umfasst, auf die zuzugreifen ist,
(ii) Auswählen eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl auf der Grundlage der beim Schritt (i) bestimmten Polygonform und
(iii) Zugreifen auf den Teil der Daten unter Heranziehung einer Vielzahl von identischen Verschachtelungsmustern entsprechend dem beim Schritt (ii) ausgewählten Verschachtelungsmuster, um Koordinaten des Teiles der Daten zu umfassen, auf die zuzugreifen ist.

2. Verfahren nach Anspruch 1, wobei die genannten Daten Bilddaten sind und wobei der genannte Schritt (i) das Bestimmen einer Polygonform umfasst, die einen Teil der Bilddaten umfasst, auf die zuzugreifen ist.

3. Verfahren nach Anspruch 1, umfassend den Schritt:
(i1) Bestimmen eines Aspektverhältnisses der Polygonform, die den Teil der Daten umfasst, auf die zuzugreifen ist,
und wobei der Schritt (ii) die Auswahl eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl auf der Grundlage des genannten Aspektverhältnisses der betreffenden Polygonform umfasst, die beim Schritt (i1) bestimmt ist.

4. Verfahren nach Anspruch 1, wobei die genannten Daten Bilddaten zum Zeichnen eines Bildes mit einem dreidimensionalen Aussehen sind und wobei der genannte Schritt (i) die Bestimmung einer zweidimensionalen Polygonform umfasst, die einen Teil der Bilddaten umfasst, auf die zuzugreifen ist.

5. Verfahren nach Anspruch 1, umfassend den Schritt:
(i1) Bestimmen eines Aspektverhältnisses der Polygonform aus den Koordinaten des Teiles der Daten, auf die zuzugreifen ist, welche durch die genannte Polygonform umfasst sind,
wobei die betreffende bereitgestellte Vielzahl von Verschachtelungsmustern einer Vielzahl von Bereichen von Aspektverhältnissen entspricht
und wobei der genannte Schritt (ii) den Schritt der Auswahl eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl umfasst, derart, dass die Anzahl der Verschachtelungsmuster, die erforderlich sind, um den genannten Teil der Daten zu umfassen, auf die zuzugreifen ist, minimiert ist.

6. Speicherzugriffsvorrichtung (**15**) zum gleichzeitigen Zugreifen auf eine Vielzahl von Adressen eines Speichers (**18**) zur Datenspeicherung, wobei eine Vielzahl von bestimmten Verschachtelungsmustern (Pa, Pb,

Pc, Pd, Pe) für die Verwendung beim Zugreifen auf den Speicher vorgesehen ist, wobei die Adressen, auf die gleichzeitig zugegriffen wird, abhängig sind von dem bestimmten Verschachtelungsmuster, umfassend:
eine Eingabeeinrichtung (**32**), die derart betreibbar ist, dass eine Polygonform ($\mathbf{T_{ABC}}$; $\mathbf{T_{DEF}}$; $\mathbf{T_{HIJ}}$) bestimmt wird, die einen Teil der Daten umfasst, auf die zuzugreifen ist;
eine Steuereinrichtung (**101**, **102**), die derart betreibbar ist, dass eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl auf der Grundlage der bestimmten Polygonform ausgewählt wird;
und eine Zugriffseinrichtung (**33E**, **103a**, **103b**, **103c**, **103d**), die derart betreibbar ist, dass auf den Teil der Daten unter Heranziehung einer Vielzahl von identischen Verschachtelungsmustern zugegriffen wird, die dem Verschachtelungsmuster entsprechen, das durch die Steuereinrichtung ausgewählt ist, um die Koordinaten des Teiles der Daten zu umfassen, auf die zuzugreifen ist.

7. Vorrichtung nach Anspruch 6, wobei die genannten Daten Bilddaten sind und wobei die genannte Eingabeeinrichtung derart betreibbar ist, dass eine Polygonform bestimmt wird, die einen Teil der Bilddaten umfasst, auf die zuzugreifen ist.

8. Vorrichtung nach Anspruch 6, wobei die Steuereinrichtung (**101**, **102**) derart betreibbar ist, dass ein Aspektverhältnis der Polygonform bestimmt wird, welche den Teil der Daten umfasst, auf die zuzugreifen ist, und wobei die betreffende Steuereinrichtung ferner derart betreibbar ist, dass eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl auf der Grundlage des genannten Aspektverhältnisses der betreffenden Polygonform ausgewählt wird.

9. Vorrichtung nach Anspruch 6, wobei die genannten Daten Bilddaten zum Zeichnen eines Bildes mit einem dreidimensionalen Aussehen sind und wobei die genannte Eingabeeinrichtung derart betreibbar ist, dass eine zweidimensionale Polygonform bestimmt wird, die einen Teil der Bilddaten umfasst, auf die zuzugreifen ist.

10. Vorrichtung nach Anspruch 6, wobei die Steuereinrichtung (**101**, **102**) derart betreibbar ist, dass ein Aspektverhältnis der Polygonform aus den Koordinaten des Teiles der Daten bestimmt wird, auf die zuzugreifen ist, welche durch die genannte Polygonform umfasst sind,
und wobei die betreffende bereitgestellte Vielzahl von Verschachtelungsmustern einer Vielzahl von Bereichen von Aspektverhältnissen entspricht,
wobei die genannte Steuereinrichtung (**101**, **102**) ferner derart betreibbar ist, dass eines der genannten bestimmten Verschachtelungsmuster aus der genannten Vielzahl derart ausgewählt wird, dass die Anzahl der Verschachtelungsmuster, die erforderlich sind, um den genannten Teil der Daten zu umfassen, auf die zuzugreifen ist, minimiert ist.

Es folgen 12 Blatt Zeichnungen

Anhängende Zeichnungen

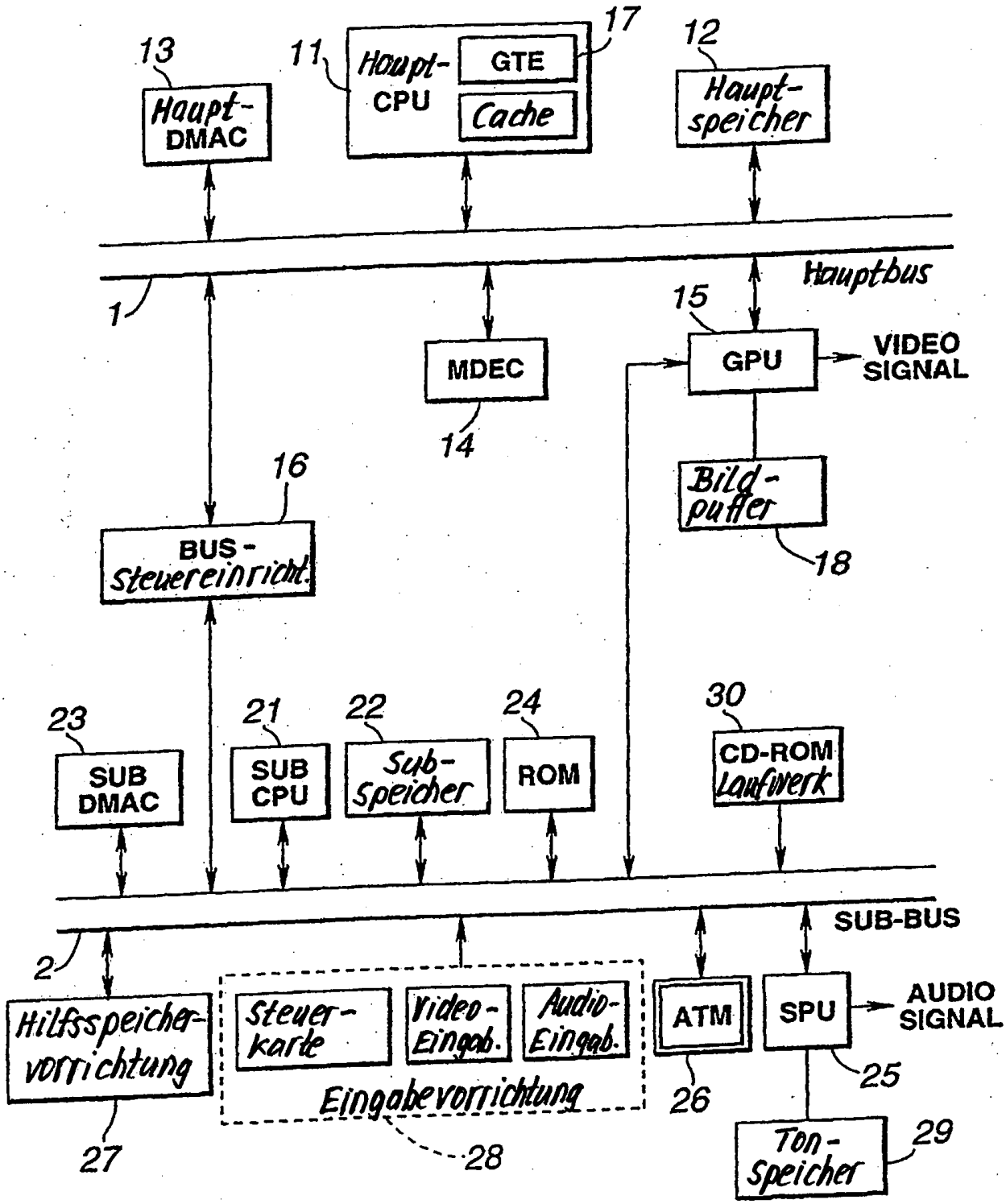

FIG.1

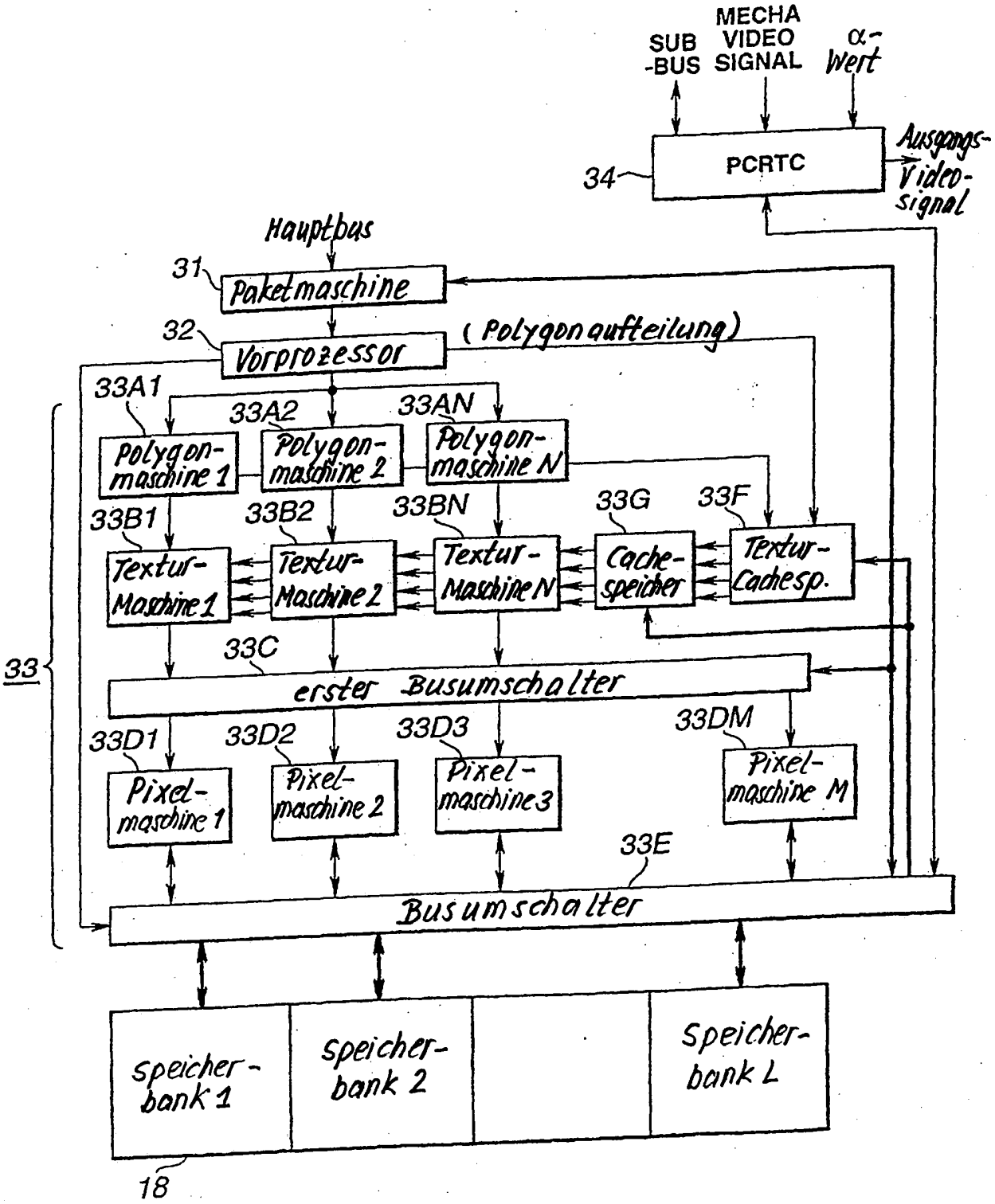
SUB -BUS
MECHA VIDEO SIGNAL
α-Wert
34
PCRTC
Ausgangs-Video-signal
Hauptbus
31
Paketmaschine
32
Vorprozessor
(Polygonaufteilung)
33A1
33A2
33AN
Polygon-maschine 1
Polygon-maschine 2
Polygon-maschine N
33B1
33B2
33BN
33G
33F
Textur-Maschine 1
Textur-Maschine 2
Textur-Maschine N
Cache-speicher
Textur-Cachesp.
33
33C
erster Busumschalter
33D1
33D2
33D3
33DM
Pixel-maschine 1
Pixel-maschine 2
Pixel-maschine 3
Pixel-maschine M
33E
Busumschalter
Speicher-bank 1
Speicher-bank 2
Speicher-bank L
18

FIG.2

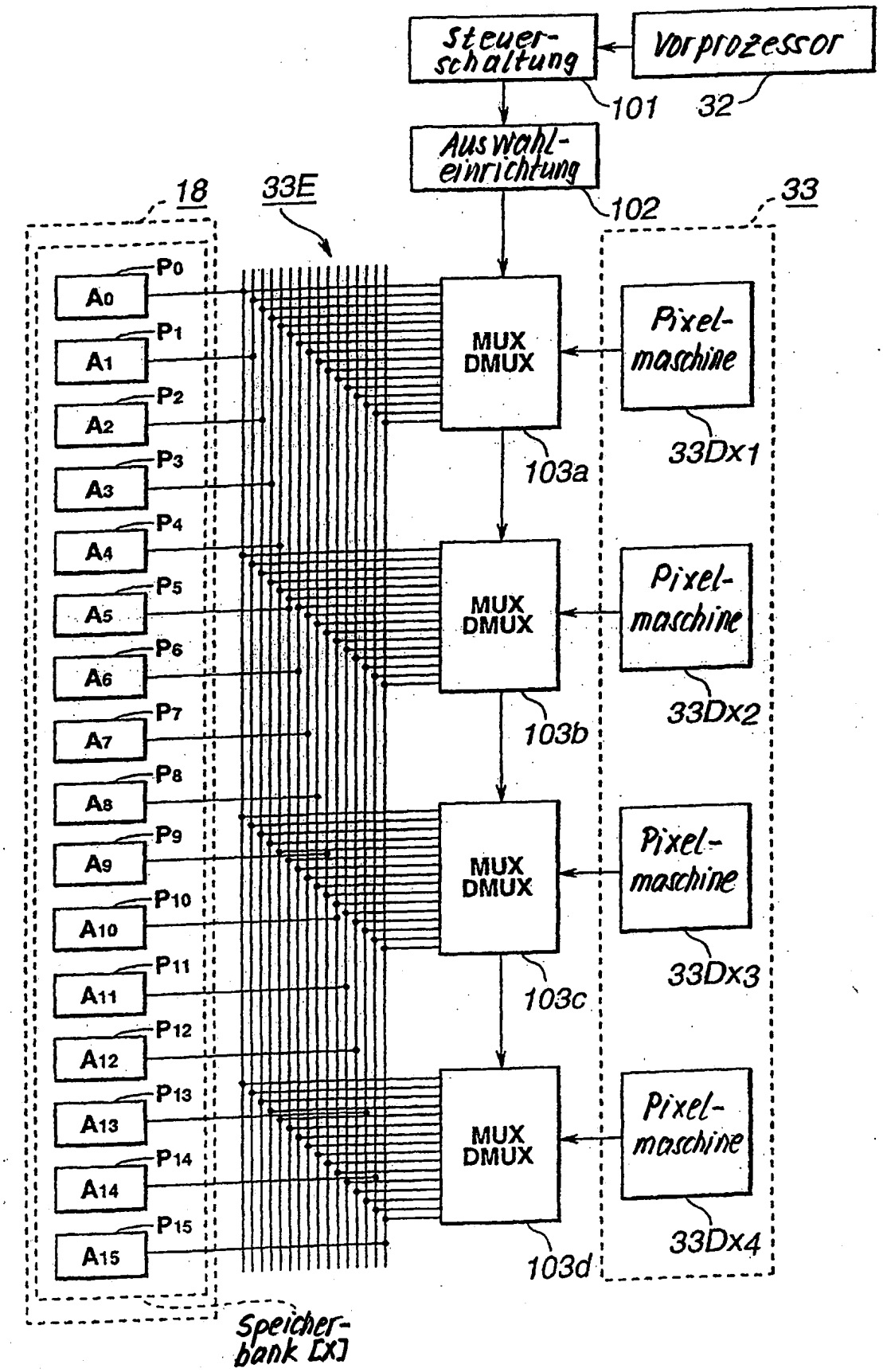
Steuer-schaltung
Vorprozessor
101
32
Auswahl-einrichtung
102
18
33E
33
P0
A0
P1
A1
P2
A2
P3
A3
P4
A4
P5
A5
P6
A6
P7
A7
P8
A8
P9
A9
P10
A10
P11
A11
P12
A12
P13
A13
P14
A14
P15
A15
MUX DMUX
MUX DMUX
MUX DMUX
MUX DMUX
Pixel-maschine
Pixel-maschine
Pixel-maschine
Pixel-maschine
103a
103b
103c
103d
33Dx1
33Dx2
33Dx3
33Dx4
Speicher-bank [x]

FIG.3

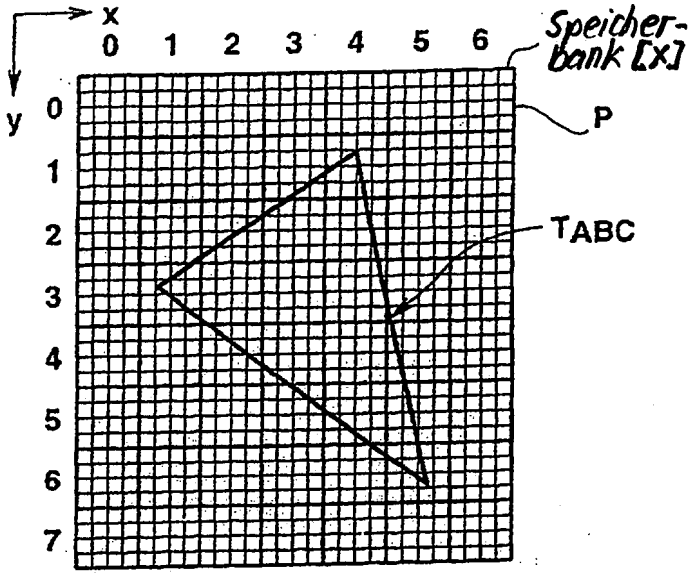

FIG.4

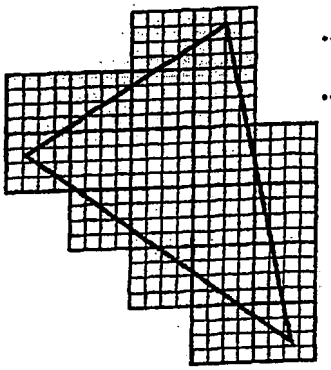

FIG.5

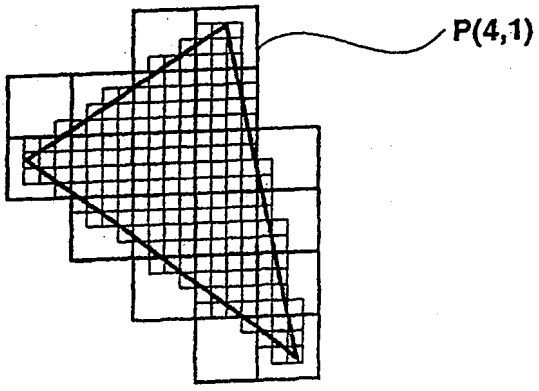

FIG.6

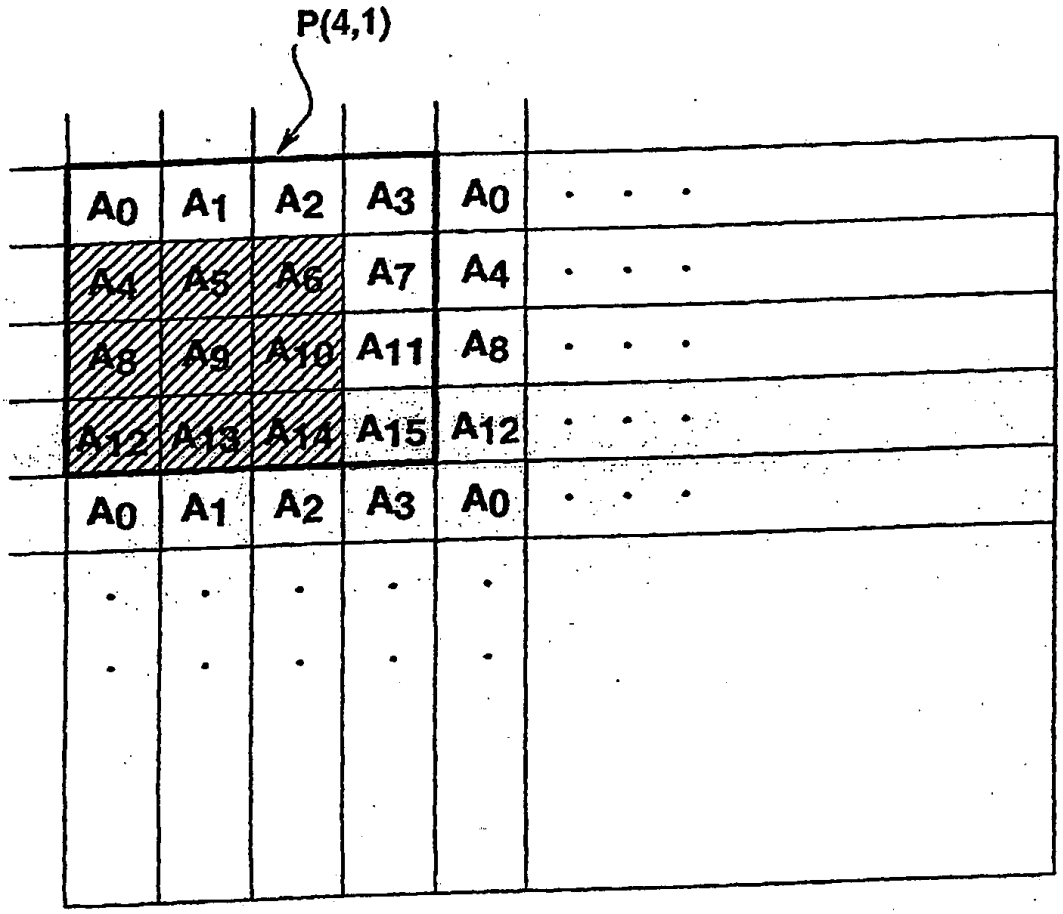
P(4,1)
A0 A1 A2 A3 A0
A4 A5 A6 A7 A4
A8 A9 A10 A11 A8
A12 A13 A14 A15 A12
A0 A1 A2 A3 A0

FIG.7

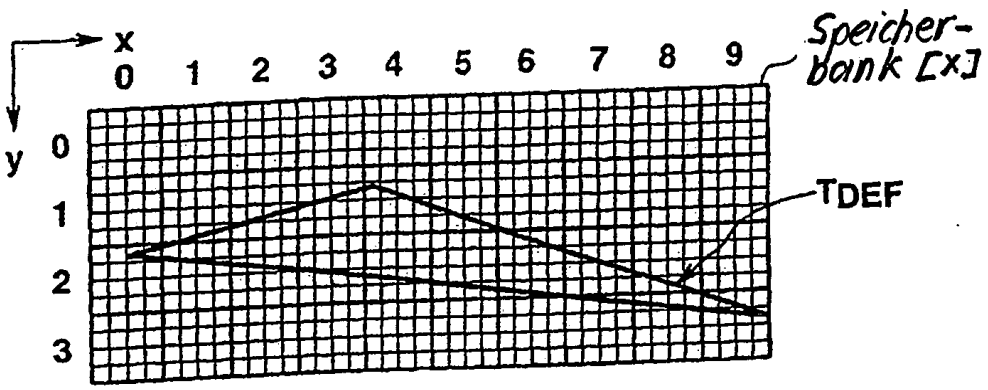

FIG.8

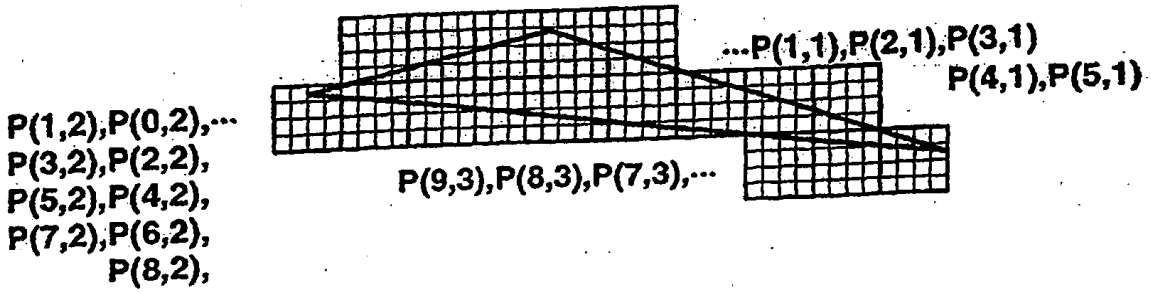

FIG.9

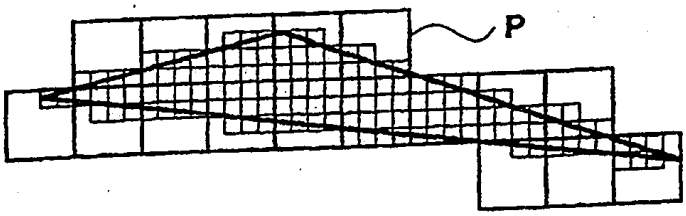

FIG.10

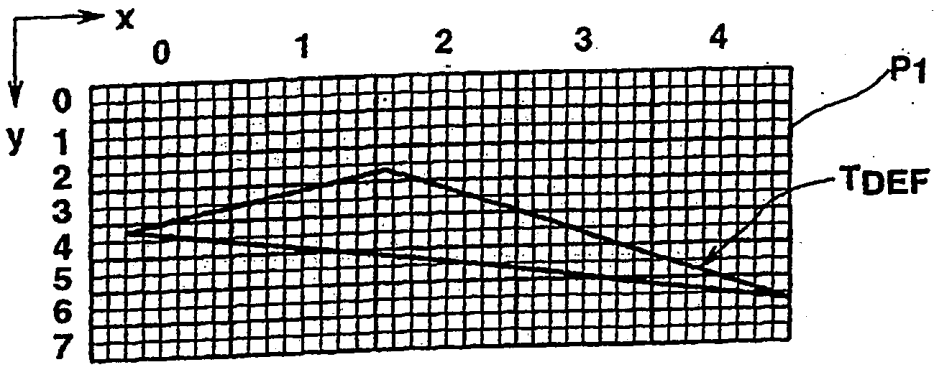

FIG.11

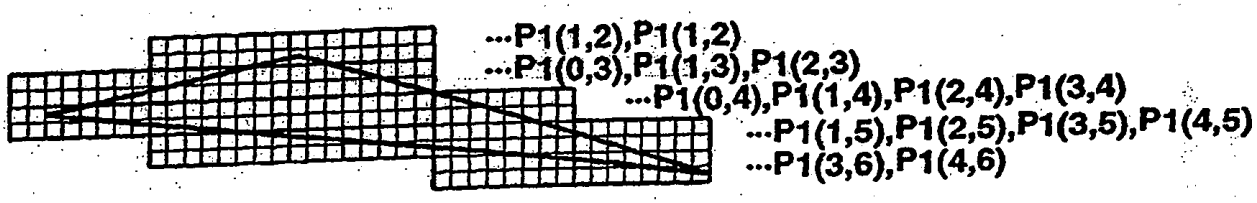

FIG.12

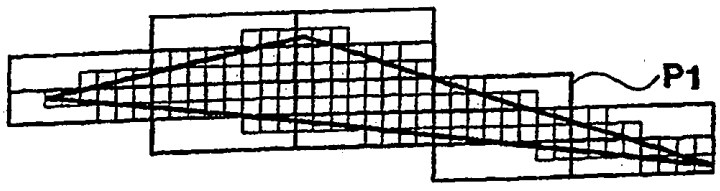

FIG.13

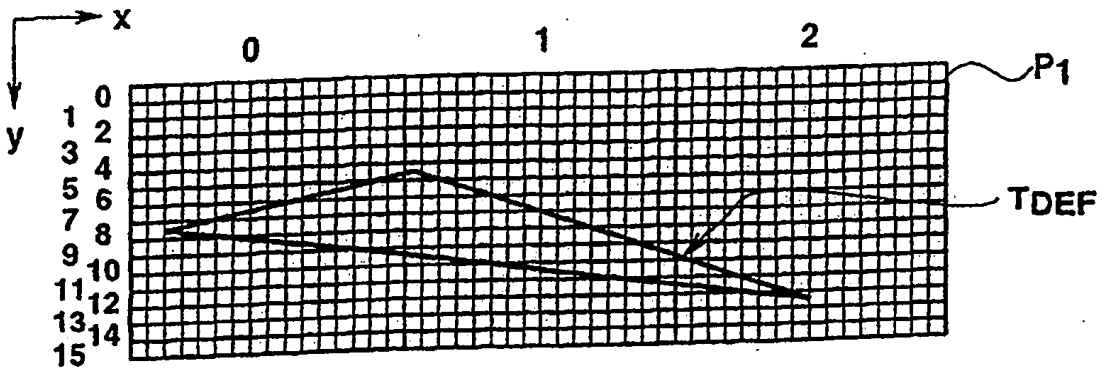

FIG.14

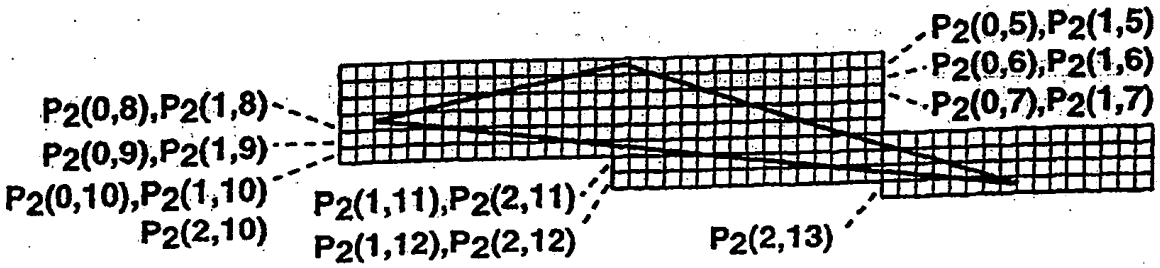

FIG.15

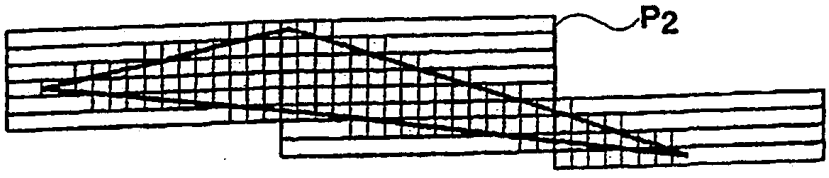

FIG.16

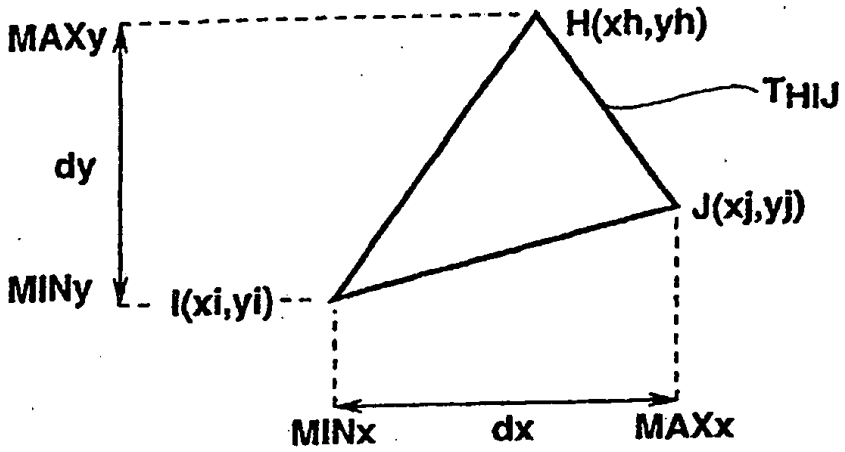

FIG.17

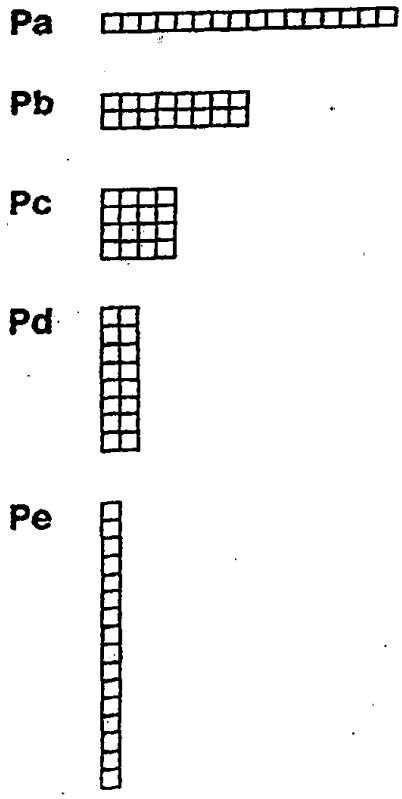

FIG.18

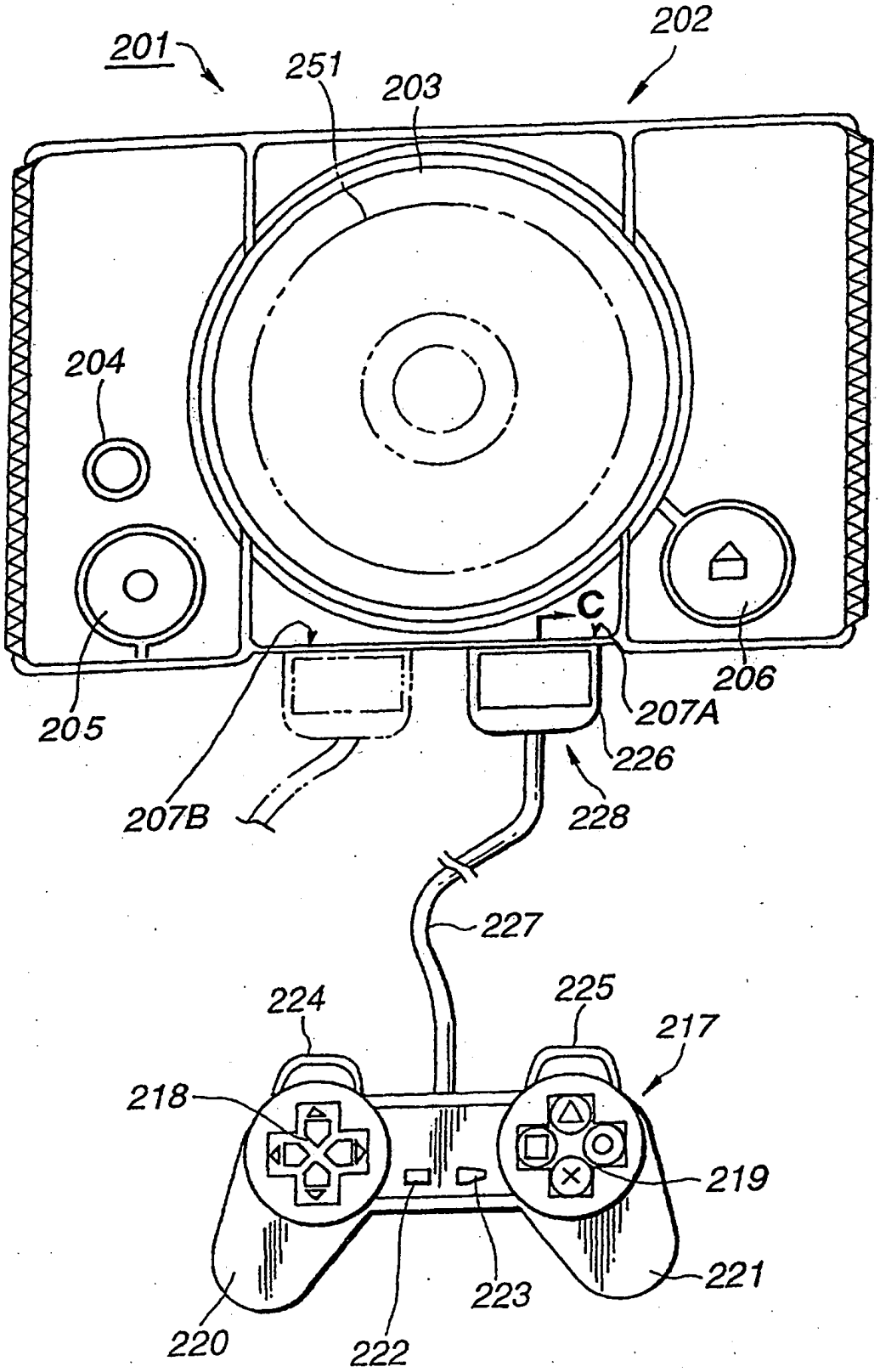
201
251
203
202
204
205
C
206
207A
207B
226
228
227
224
225
217
218
219
221
220
222
223

FIG.19

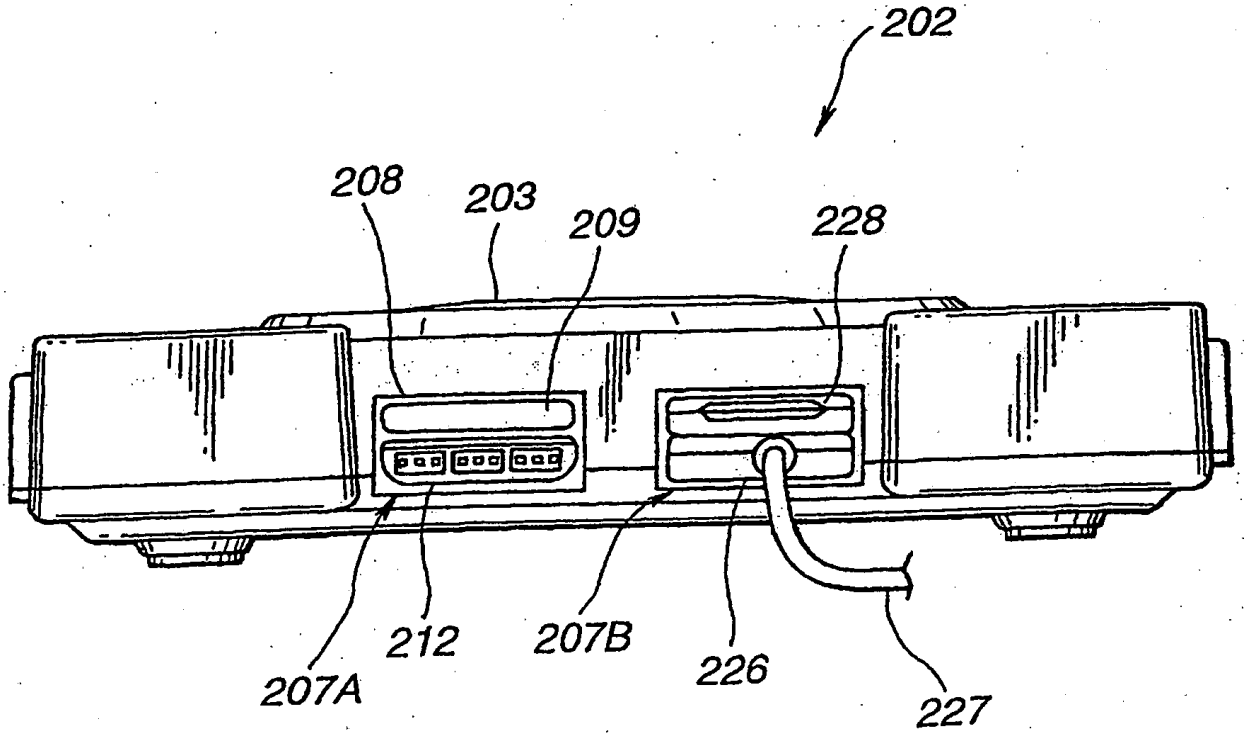

FIG.20

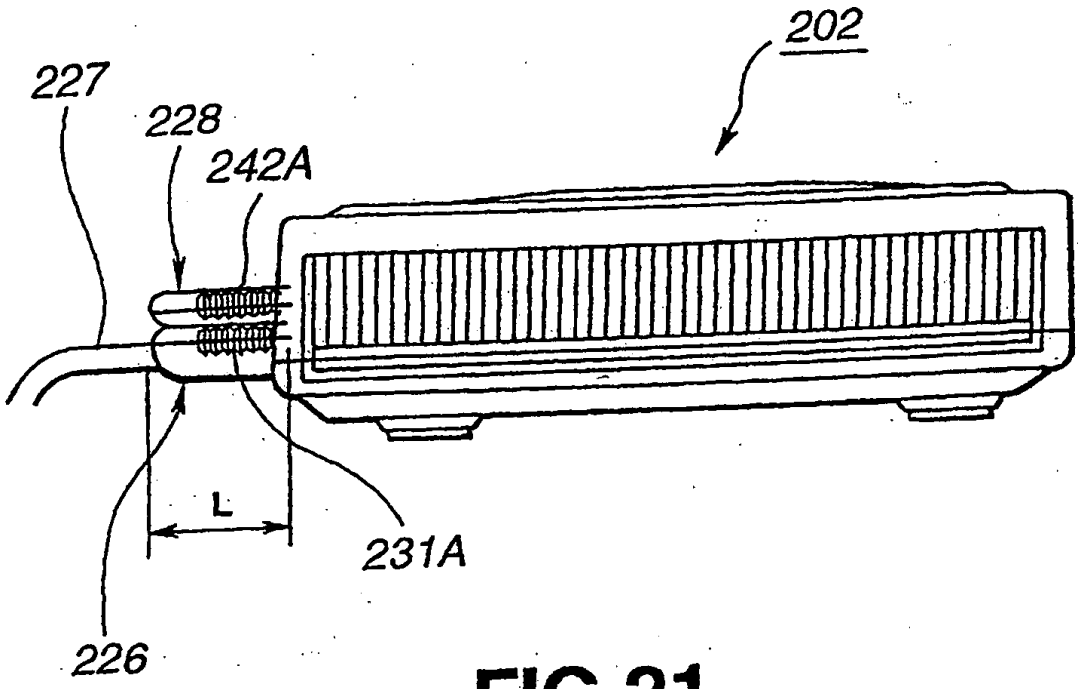

FIG.21

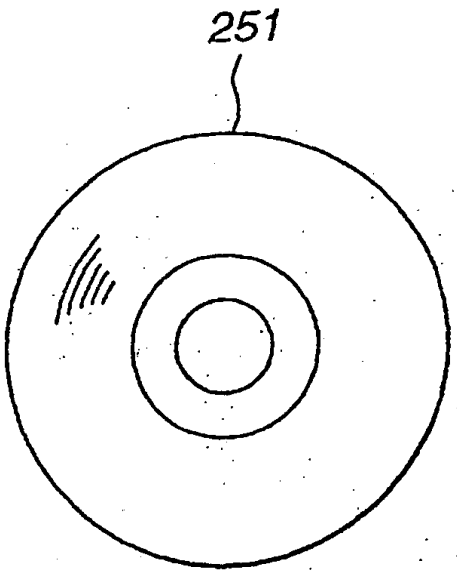

FIG.22