



(12) 发明专利

(10) 授权公告号 CN 102498695 B

(45) 授权公告日 2015. 03. 25

(21) 申请号 201080040977. 6

(22) 申请日 2010. 09. 15

(30) 优先权数据

12/563, 325 2009. 09. 21 US

(85) PCT国际申请进入国家阶段日

2012. 03. 15

(86) PCT国际申请的申请数据

PCT/US2010/048938 2010. 09. 15

(87) PCT国际申请的公布数据

W02011/034923 EN 2011. 03. 24

(73) 专利权人 莱特普茵特公司

地址 美国加利福尼亚

(72) 发明人 C·V·奥尔加德

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 张荣海

(51) Int. Cl.

H04L 12/70(2013. 01)

H04L 12/26(2006. 01)

(56) 对比文件

US 2008172588 A1, 2008. 07. 17, 说明书 [0003]、[0009]、[0082]-[0092], 及附图 5B、9A、10A.

US 2005176376 A1, 2005. 08. 11, 全文.

CN 101490574 A, 2009. 07. 22, 全文.

CN 101491010 A, 2009. 07. 22, 全文.

审查员 黄苏一

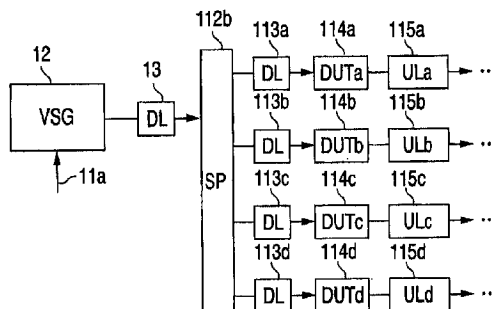
权利要求书2页 说明书6页 附图5页

(54) 发明名称

用于在预定时间间隔内一起测试多个数据分组收发机的方法和系统

(57) 摘要

本发明提供了一种用于在预定时间间隔内一起测试多个数据分组收发机的方法和系统。生成下行链路分组序列并将其分配为被多个数据分组收发机所接收的下行链路分组对应序列, 通过发送多个上行链路数据分组对应序列的相应一个, 所述多个数据分组收发机中的每一个在预定时间间隔内的至少相应部分内响应于所述下行链路分组对应序列的相应一个。组合所述上行链路分组对应序列的每一个的至少一部分来提供测试数据分组序列, 其中测量了所述测试数据分组序列的至少一个信号参数。



100b

1. 一种用于在预定时间间隔内一起测试多个数据分组收发机的方法,所述方法包括:
生成下行链路数据分组序列;
将所述下行链路数据分组序列分配为多个下行链路数据分组对应序列;
使用多个数据分组收发机中的相应一个接收所述多个下行链路数据分组对应序列中的每一个,并响应于此而发送多个上行链路数据分组对应序列中的相应一个,其中接收的所述多个下行链路数据分组对应序列包括按照预定时间间隔的一部分在时间上相互错开的下行链路数据分组序列;
组合所述多个上行链路数据分组对应序列中的每一个的至少一部分,以提供测试数据分组序列;以及
测量所述测试数据分组序列的至少一个信号参数。
2. 根据权利要求1所述的方法,其中所述分配包括:切换所述下行链路数据分组序列以提供所述多个下行链路数据分组对应序列中的各个下行链路数据分组对应序列。
3. 根据权利要求1所述的方法,其中所述分配包括:多路分解所述下行链路数据分组序列以提供所述多个下行链路数据分组对应序列中的各个下行链路数据分组对应序列。
4. 根据权利要求1所述的方法,其中所述分配包括:衰减所述多个下行链路数据分组对应序列中的选定的下行链路数据分组对应序列。
5. 根据权利要求1所述的方法,其中所述分配包括:同时提供所述多个下行链路数据分组对应序列。
6. 根据权利要求1所述的方法,其中所述组合包括:切换所述多个上行链路数据分组对应序列中的每一个的至少一部分以提供所述测试数据分组序列。
7. 根据权利要求1所述的方法,其中所述组合包括:多路复用所述多个上行链路数据分组对应序列中的每一个的至少一部分以提供所述测试数据分组序列。
8. 根据权利要求1所述的方法,其中所述组合包括:选择性衰减所述多个上行链路数据分组对应序列中的每一个的至少一部分以提供所述测试数据分组序列。
9. 根据权利要求1所述的方法,其中所述测量包括:测量所述测试数据分组序列的至少一部分的功率水平。
10. 一种包括用于在预定时间间隔内一起测试多个数据分组收发机的系统的设备,所述设备包括:
信号发生器电路,所述信号发生器电路用于提供下行链路数据分组序列;
信号分配电路,所述信号分配电路耦合到所述信号发生器电路,并通过提供多个数据分组收发机接收的多个下行链路数据分组对应序列而响应于所述下行链路数据分组序列和一个或多个分配控制信号,通过发送多个上行链路数据分组对应序列中的相应一个,所述多个数据分组收发机中的每一个响应所述多个下行链路数据分组对应序列中的相应一个,其中接收的所述多个下行链路数据分组对应序列包括按照预定时间间隔的一部分在时间上相互错开的下行链路数据分组序列;
信号组合电路,所述信号组合电路通过提供测试数据分组序列而响应所述多个上行链路数据分组对应序列中的每一个的至少一部分和一个或多个组合控制信号;以及
信号测量电路,所述信号测量电路耦合到所述信号组合电路,并通过测量所述测试数据分组序列的至少一个信号参数而响应所述测试数据分组序列和一个或多个测量控制信

号。

11. 根据权利要求 10 所述的设备,其中所述信号发生器电路包括矢量信号发生器。

12. 根据权利要求 10 所述的设备,其中所述信号分配电路包括信号切换电路。

13. 根据权利要求 10 所述的设备,其中所述信号分配电路包括信号多路分解电路。

14. 根据权利要求 10 所述的设备,其中所述信号分配电路包括信号衰减电路。

15. 根据权利要求 10 所述的设备,其中所述信号分配电路包括信号分离电路。

16. 根据权利要求 10 所述的设备,其中所述信号组合电路包括信号切换电路。

17. 根据权利要求 10 所述的设备,其中所述信号组合电路包括信号多路复用电路。

18. 根据权利要求 10 所述的设备,其中所述信号组合电路包括信号衰减电路。

19. 根据权利要求 10 所述的设备,其中所述信号测量电路包括矢量信号分析器。

20. 一种包括用于在预定时间间隔内一起测试多个数据分组收发机的系统的设备,所述设备包括:

信号发生器装置,所述信号发生器装置用于生成下行链路数据分组序列;

信号分配器装置,所述信号分配器装置通过将所述下行链路数据分组序列分配为供多个数据分组收发机接收的多个下行链路数据分组对应序列而响应一个或多个分配控制信号,通过发送多个上行链路数据分组对应序列中的相应一个,所述多个数据分组收发机中的每一个响应所述多个下行链路数据分组对应序列中的相应一个,其中接收的所述多个下行链路数据分组对应序列包括按照预定时间间隔的一部分在时间上相互错开的下行链路数据分组序列;

信号组合器装置,所述信号组合器装置通过组合所述多个上行链路数据分组对应序列中的每一个的至少一部分而响应一个或多个组合控制信号,以提供测试数据分组序列,以及

信号测量装置,所述信号测量装置通过测量所述测试数据分组序列的至少一个信号参数而响应于一个或多个测量控制信号。

用于在预定时间间隔内一起测试多个数据分组收发机的方法和系统

技术领域

[0001] 本发明涉及用于测试无线设备的方法和系统,具体地讲,涉及用于并行测试无线设备的方法和系统,以通过将各个数据分组部分交错为待分析复合分组来减少总测试时间。

背景技术

[0002] 许多当前的手持设备都采用了无线“连接”以执行通话、数字数据传输、地理定位等。尽管在频谱、调制方法和谱功率密度方面存在差异,但无线连接标准采用了同步数据分组来发送和接收数据。

[0003] 通常,这些无线连接功能(如WiFi、WiMAX、蓝牙等)通过行业认可的标准(如IEEE 802.11和IEEE 802.16)进行定义,这些标准规定了具有那些连接功能的设备必须符合的参数和限制。

[0004] 在设备开发连续性的任意时间点,可能有必要测试和验证设备是否在其标准规格内运行。测试需要花费时间,需要专用的仪器,会增加生产此类设备的成本。因此,期望具有这样一种技术,该技术可以降低总测试时间,同时不会影响所需的完整性。

[0005] 同时对多个设备进行测试时,每个单元的测试时间因设备的数量而减少。例如,如果测试单个设备需要100秒,则同时测试四个此类设备也可以在100秒内完成,因此每个设备的测试时间变为25秒。此外,如果每个同时的分组可用于不止一次测试序列捕获,则总测试时间还可以减少更多。

发明内容

[0006] 根据所要保护的本发明,可通过使各个数据分组部分时间交错来对多个被测设备(DUT)执行同时测试。根据其基础标准的描述,可对多个DUT的同期同步数据分组进行多路复用和交错,以在单个数据分组的最小持续时间内捕获一个或多个测试序列。因此,总测试时间得以显著减少。

[0007] 根据所要保护的本发明,提供了一种用于在预定时间间隔内一起测试多个数据分组收发机的方法和系统。生成下行链路数据分组序列并分配为被多个数据分组收发机所接收的下行链路数据分组的对应序列,通过发送多个上行链路数据分组的对应序列的相应一个,所述多个数据分组收发机中的每一个在预定时间间隔内的至少相应部分内响应于下行链路数据分组的对应序列中的相应一个。组合上行链路数据分组的对应序列中的每一个的至少一部分,以提供测试数据分组序列,其中测量了测试数据分组序列的至少一个信号参数。

[0008] 根据所要保护的本发明的一个实施例,用于在预定时间间隔内一起测试多个数据分组收发机的方法包括:

[0009] 生成下行链路数据分组序列;

- [0010] 将下行链路数据分组序列分配为多个下行链路数据分组对应序列；
- [0011] 在预定时间间隔的至少相应部分内,使用多个数据分组收发机中的相应一个接收多个下行链路数据分组对应序列中的每一个,并对此作出响应,从而发送多个上行链路数据分组对应序列中的相应一个；
- [0012] 组合多个上行链路数据分组对应序列中的每一个的至少一部分,以提供测试数据分组序列；以及
- [0013] 测量测试数据分组序列的至少一个信号参数。
- [0014] 根据所要保护的本发明的另一个实施例,包含用于在预定时间间隔期间一起测试多个数据分组收发机的系统的设备包括：
- [0015] 信号发生器电路,其用于提供下行链路分组序列；
- [0016] 信号分配电路,其耦合到信号发生器电路,并通过提供供多个数据分组收发机接收的多个下行链路数据分组对应序列而响应于下行链路数据分组序列和一个或多个分配控制信号,通过发送多个上行链路数据分组对应序列中的相应一个,所述多个数据分组收发机中的每一个在预定时间间隔内的至少相应部分内响应于多个下行链路数据分组对应序列中的相应一个；
- [0017] 信号组合电路,其通过提供测试数据分组序列而响应于多个上行链路数据分组对应序列中的每一个的至少一部分和一个或多个组合控制信号；以及
- [0018] 信号测量电路,其耦合到信号组合电路,并通过测量测试数据分组序列的至少一个信号参数而响应于测试数据分组序列和一个或多个测量控制信号。
- [0019] 根据所要保护的本发明的又一个实施例,包含用于在预定时间间隔期间一起测试多个数据分组收发机的系统的设备包括：
- [0020] 信号发生器装置,其用于生成下行链路数据分组序列；
- [0021] 信号分配器装置,其通过将下行链路数据分组序列分配为供多个数据分组收发机接收的多个下行链路数据分组对应序列而响应于一个或多个分配控制信号,通过发送多个上行链路数据分组对应序列中的相应一个,所述多个数据分组收发机中的每一个在预定时间间隔的至少相应部分内响应于多个下行链路数据分组对应序列中的相应一个；
- [0022] 信号组合器装置,其通过组合多个上行链路数据分组对应序列中的每一个的至少一部分来响应于一个或多个组合控制信号,以提供测试数据分组序列,以及
- [0023] 信号测量装置,其通过测量测试数据分组序列的至少一个信号参数而响应于一个或多个测量控制信号。

附图说明

[0024] 图 1 示出了用于测试 DUT 发送 (TX) 功能的常规方法,该 DUT 采用无线标准,例如 WiMAX,其中下行链路分组触发上行链路分组的发送。

[0025] 图 2 示出了 (例如) 使用矢量信号发生器 (VSG) 生成下行链路分组顺序序列,并将其发送到多个 DUT,然后捕获所得顺序上行链路分组并对其进行切换 (如一次切换一个) 以 (例如) 使用矢量信号分析器 (VSA) 进行分析的方法。

[0026] 图 3 示出了将下行链路分组并行发送到四个 DUT 并使每个 DUT 引发对应的上行链路分组的方法。

[0027] 图 3A、3B 和 3C 示出了图 3 流程的可能初始条件,其中由于不同的初始化和同步延迟,可能会用不止一个下行链路分组从多个 DUT 中引出同时上行链路分组。

[0028] 图 4 示出了四个并行的上行链路分组,这四个上行链路分组以时间交错方式生成单个上行链路分组,该单个上行链路分组包含来自四个独立上行链路分组中的每一个的分组分量,其被传输到 VSA 以进行分析。

[0029] 图 5 示出了四个并行的上行链路分组,这四个上行链路分组以时间交错方式生成上行链路分组序列,该上行链路分组序列包含来自四个独立上行链路分组中的每一个的不同序列,其被传输到 VSA 以进行分析(例如,捕获和交错所用分组部分,以确定与标准功率频谱屏蔽一致的功率频谱密度)。

[0030] 图 6 和 7 示出了用于更好地利用 VSA 和 VSG 的时间交错的“管线式”方法。

具体实施方式

[0031] 以下是结合附图详述的所要保护的本发明的示例性实施例。此类描述旨在用于示例,并非对本发明的范围进行限制。此类实施例得到了足够详细的描述,使得本领域的普通技术人员可以实施本主题发明,应当理解,在不脱离本主题发明精神或范围的前提下,可以实施具有一些变型的其他实施例。

[0032] 在本发明全文中,都不存在与上下文相反的确切指示,应当理解,所述的独立电路元件可以是单数形式也可以是复数形式。例如,术语“电路”可包括单个元件或多个元件,其可以是有源的和/或无源的,并且可以连接或以其他方式耦合在一起(例如以一个或多个集成电路芯片的形式)以提供所述功能。另外,术语“信号”可以指一个或多个电流、一个或多个电压、或数据信号。在附图中,类似或相关的元件将具有类似或相关的字母、数字或数字字母混合指示词。另外,虽然本发明使用分立电子电路(优选地以一个或多个集成电路芯片的形式)在实施的上下文中进行了讨论,但作为另外一种选择,也可以根据待处理信号频率或数据速率,使用一个或多个适当编程的处理器来实施此类电路任何部分的功能。此外,虽然图中示出了多个实施例的功能块的示意图,但这些功能块不一定指示硬件电路之间是分开的。因此,例如,可以在一个硬件(如通用信号处理器、随机存取存储器、硬盘驱动器等)中实施功能块(如处理器、存储器等)中的一者或多者。相似地,所述任何程序可以是独立的程序,也可以作为子程序合并并在操作系统中,还可以是已安装软件包中的功能,等等。

[0033] 参见图 1,用于测试无线标准(如 IEEE 802.16e(WiMAX))的常规测试系统 10 可根据一个或多个用户或编程控制输入 11a 将下行链路分组 DL 13 从 VSG 12 发送到 DUT 14,接着, DUT 14 将发送上行链路分组 UL 15。这将根据一个或多个用户或编程控制输入 11b 通过 VSA 16 进行捕获和评价(例如,通过信号功率测量等)。就 WiMAX 而言,从 DL 分组 13 到 UL 分组 15 的持续时间最少为 5 毫秒(5ms)。因此,使用该测试方法测试从一个 DL 分组 13 到引发的 UL 分组 15 所需的最小测试时间为至少 5ms。

[0034] 参见图 2,根据所要保护的本发明的一个实施例,根据一个或多个用户或编程控制输入 111a,具有单个 VSG 12 和 VSA 16 的测试系统 100a 可使用切换电路 112a 顺序测试多个 DUT 14a、14b、14c、14d,并在先前响应的 UL 分组 115a、115b、115c、115d 后将 DL 分组 113a、113b、113c、113d 分配给其相应的 DUT 14a、14b、14c、14d。(例如,通过切换电路 112a 分配

下一个 DL 分组 113a、113b、113c、113d 的操作可按照预定时间间隔由一个或多个用户或编程控制输入 111a 来引发。作为另外一种选择,每个 DUT 14a、14b、14c、14d 都可发送状态或确认信号以激活所述一个或多个用户或编程控制输入 111a 中的一个,从而通过切换电路 112a 引发下一个 DL 分组 113a、113b、113c、113d 的分配)。

[0035] 然后又根据一个或多个用户或编程控制输入 111b,通过附加切换电路 116a 切换所得 UL 分组 115a、115b、115c、115d,使其结合到 UL 分组序列 117 中,以通过 VSA 16 进行分析。在每个 DL+UL 分组持续时间均为至少 5ms 的情况下,测试来自四个 DUT 中每一个的一个 DL+UL 分组序列的最小总测试时间将为 $4 * 5\text{ms}$,或 20ms。(然而,如本领域的普通技术人员所容易理解的那样,在实际操作中,由于信号延迟,期望的总测试时间可能会略大于 20ms。)

[0036] 参见图 3,根据所要保护的本发明的另一个实施例,可将具有单个 VSG 12 和 VSA 16(未示出)的测试系统 100b 设计为使用信号分离器 112b(如电阻功率分配器)捕获每个单个 DL 分组 113,以形成四个类似的 DL 分组 113a、113b、113c、113d。这些 DL 分组 113a、113b、113c、113d 将被同时发送到多个(如四个)DUT 14a、14b、14c、14d 以引发多个(如四个)同步 UL 分组 115a、115b、115c、115d。因此,可以通过将同时的 DL 数据分组 113a、113b、113c、113d 提供给每个 DUT 14a、14b、14c、14d 而引发同时的 UL 数据分组 115a、115b、115c、115d。

[0037] 然而,参见图 3A、3B 和 3C,DUT 14a、14b、14c、14d 可以具有不同的初始化和同步特性。因此,如图 3A 所示,发送到 DUT 14a、14b、14c、14d 的第一组并行的类似 DL 分组 113a、113b、113c、113d 只可引发 UL 分组子集 115a、115c。如图 3B 所示,第二组并行的类似 DL 分组 113a、113b、113c、113d 仍然只能引发 UL 分组子集 115a、115c、115d。然而,如图 3C 所示,一旦引发和同步了所有 DUT 14a、14b、14c、14d,则所有后续并行的类似 DL 分组 113a、113b、113c、113d 将引发完整的一组同时的 UL 分组 115a、115b、115c、115d。因此,在引发和同步之后,由单个 VSG 12 提供并被信号分离器 112b 分配为类似的的同时的 DL 分组 113a、113b、113c、113d 的单个 DL 分组 113 将在被多个 DUT 14a、14b、14c、14d 接收时,引发相应组的的同时的 UL 分组 115a、115b、115c、115d,如图 3 所示。

[0038] 本领域的普通技术人员将容易地理解到,以这种方式发送分离的 DL 分组 113a、113b、113c、113d 仅为可引发同时的 UL 分组 115a、115b、115c、115d 的方式的一个例子。对于所要保护的本发明的目的而言,更重要的是引发同时的响应 UL 分组 115a、115b、115c、115d。

[0039] 参见图 4,根据所要保护的本发明的另一个实施例,使用具有单个 VSA 16 的测试系统 100c,可通过切换电路 116a 多路复用同时的 UL 分组 115a、115b、115c、115d,使得实际上每个数据分组中仅有一部分在单个数据分组的总持续时间内被顺序切换。因此,作为示例,当切换采样间隔为 1ms 时,每个 UL 分组 115a、115b、115c、115d 的已采样 1ms 部分 115aa、115ba、115ca、115da 都将通过交换机 116a 顺序传输,从而生成交错分组 117,该交错分组 117 包含原始 UL 分组 115a、115b、115c、115d 的已采样 1ms 部分 115aa、115ba、115ca、115da 序列。

[0040] 本领域的普通技术人员将容易地理解到,该信号切换方法仅出于示例性目的,并非具有排他性。例如,可使用如上所述的一拖四交换机,或者可使用一对一拖二交换机,

或者可使用可编程衰减器,其中所需信号通道被编程为具有低衰减(如基本上为零阻抗),而不需要的信号通道被编程为具有高衰减(即,显著大于所需信号通道的衰减),上述所有方式都将实现针对所要保护的本发明目的的相似结果。

[0041] VSA 16 接收时间交错分组 117,并可通过同步操作(如,通过一个或多个控制输入 11b) 识别 UL 分组 115a、115b、115c、115d 中的哪一个贡献了已接收分组 117 的部分 115aa、115ba、115ca、115da 中的哪一个。例如,功率测量通常仅要求测量分组中的小部分 119a、119b、119c、119d。通过交错 UL 分组 115a、115b、115c、115d 的小部分 115aa、115ba、115ca、115da, VSA 16 将能够在单个 5ms 间隔内测试所有 DUT 14a、14b、14c、14d 的功率输出。因此,例如就 WiMAX 而言,最小为 20ms 的顺序测试时间现在可以减少至四分之一,即减小到 5ms。功率测量是 DUT 校准的关键部分,并且通常是较长的测试过程中的一个。因此,通过并行测试与时间交错捕获的结合,将此类校准测试的主要部分减少 75%,可显著影响测试时间效率。本领域的普通技术人员将容易地理解到,根据所要保护的本发明,除功率之外或作为功率的替代,也可测量其他信号参数或特性。换句话说,可通过对分组的一部分进行采样来量化其他信号参数或特性,而不一定需要分组报头的相关知识,例如,信号频谱特性或信号质量(例如根据 IEEE 802.16e 标准的信号),其允许测量误差矢量量值(EVM)而无需分组报头的相关知识。

[0042] 参见图 5,根据所要保护的本发明的另一个实施例,还使用了具有单个 VSA 16 的测试系统 100d,该系统除了测量输出功率保持恒定的同时 UL 分组 115a、115b、115c、115d 的功率之外,也可测量在分组持续时间间隔 T_1+T_2 内变化的功率。可使交换机 116a 同步(例如通过一个或多个控制输入 11b),以捕获八个部分 115aa、115ab、115ba、115bb、115ca、115cb、115da、115db。在时间间隔 T_1 和 T_2 期间,存在八个切换捕获间隔,分别是 t_{1-4} 和 t_{5-8} 。在 T_1 的捕获间隔 t_{1-4} 期间,每个 UL 分组 115a、115b、115c、115d 都被采样一次以生成第一相应分组样本 115aa、115ba、115ca、115da,这些分组样本用于组合(例如多路复用)到 VSA 16 的第一数据分组 117a 中。在 T_2 的捕获间隔 t_{5-8} 期间,每个 UL 分组 115a、115b、115c、115d 都被再一次采样以生成第二相应分组样本 115ab、115bb、115cb、115db,这些分组样本用于组合(例如多路复用)到 VSA 16 的第二数据分组 117b 中。因此,VSA 16 在与使用图 4 的系统 100c 的四个样本相同的时间间隔内,接收了八个供分析的样本。

[0043] 频谱功率密度屏蔽可能需要完整的分组样本以执行分析,并且在一些情况下,对不止一个分组测量平均功率。如果所需样本的数量要求大于完成捕获和多路复用的最小间隔的时间间隔,根据所要保护的本发明的另一个实施例,可从第一组同时 UL 分组中捕获样本的子集,并且从后续组的同时 UL 分组中捕获样本的附加子集。并行同步与交错的组合将进一步节省大量的时间。

[0044] 参见图 6,根据所要保护的本发明的另一个实施例,由于 UL 分组为同步发送的,从而使分组的定时已知,由不同 DUT 引发 UL 分组的时间可以相互错开。只要错开的分组之间的相对定时是已知的,就可如上所述完成并行的交错测试。例如,就 WiMAX 而言,完整的 5ms 时隙(假设每个 DL 和 UL 分组均为 2.5ms)可用于 UL 分组发送,从而能够有机会在 $2.5 * 5ms = 7.5ms$ (即,2.5 个时隙)内捕获四个完整分组。

[0045] 例如,这可通过如下方式来完成:将 DL 分组 113a、113b、113c、113d 对应于四个 DUT 14a、14b、14c、14d 中的两个错开半个时隙,例如,使得所述两个 DUT 14a、14b 在 5ms 时

隙的第一个 2.5ms 内接收其 DL 分组 113a、113b,而另两个 DUT 14c、14d 在 5ms 时隙的第二个 2.5ms 内接收其 DL 分组 113c、113d。因此,在 5ms 时隙的第二个 2.5ms 内引发第一相应 UL 分组 115a、115b,在随后 5ms 时隙的第一个 2.5ms 内引发第二相应 UL 分组 115c、115d。

[0046] VSA 16(未示出)从第一 DUT 14a 中捕获 UL 分组 115a。第二 DL 分组 113c、113d 与第一 UL 分组 115a、115b 并行发送,从而引发第二 UL 分组 115c、115d。然后,来自第三 DUT 14c 的第三 UL 分组 115c 被 VSA 16 捕获。因此,VSA 16 会以无闲置时间的方式处理 UL 分组。如果通过从第二 DUT 14b 和第四 DUT 14d 捕获 UL 分组 115b、115d 来重复该处理操作,则从所有四个 DUT 14a、14b、14c、14d 测量所有四个 2.5ms UL 分组 115a、115b、115c、115d 只需 2.5 时隙。相似地,VSG 12(未示出)会以无闲置时间的方式发出 DL 分组 113a、113b、113c、113d。因此,可以达到充分利用 VSG 12 和 VSA 16 的目的,进而允许在每个 5ms 时间间隔内收集更多数据,例如每 5ms 时间间隔执行两个分组的频谱屏蔽测量。

[0047] 如本领域的普通技术人员将容易地理解到,由于一些 DUT 将在其他 DUT 接收 DL 分组的同时发送 UL 分组,因此,DUT 间将需要一些最小信号隔离。然而,如本领域的普通技术人员将进一步理解到,可使用传统屏蔽箱等实现充分的隔离(如大于 60dB),只要 VSG 的功率相对较高。实现这一点应该不是问题,因为已发送的 VSG 信号水平通常将显著大于由 DUT 发送的 UL 分组所引起的任何耦合信号的信号水平。此外,此类耦合信号将表现为带内干扰,而此类系统正是为补偿这种干扰而设计。作为另一种方式,可略微更改两个数据集之间的 VGA 发送频率以防止错误的分组检测。虽然该后一种方法可能需要两个或更多个屏蔽箱,但所述完全同步法应该只需要一个屏蔽箱,其中四个 DUT 设置在同一屏蔽箱中。虽然测试误分组率(PER)将需要重新同步 DUT,以使其以并行方式而不是时间错开方式工作,但与如上所述有效地将分组捕获时间减半相比,此类重新同步的任何附加时间都将是最小的。

[0048] 如本领域的普通技术人员将容易地理解到,可将如上所述测试方法扩展为测试两组四个 DUT。这种扩展还将有效地使吞吐量增加一倍,只要分析速度足够高。

[0049] 参见图 7,根据所要保护的本发明的另一个实施例,可对 DUT14a、14b、14c、14d 的驱动程序进行编程,以使用相对于起始信号(如输入的 DL 分组 113a、113b、113c、113d 或编程的起始时间)的指定时间偏移进行传输。因此,VSA 16 将再次被充分利用,因为 UL 分组 115a、115b、115c、115d 成对出现,具有所述时间偏移。例如,VSA16 将接收被编程为在 DL 分组 113a、113b 之后的第一对 UL 分组 115a、115b,而另两个 DUT 14c、14d 将生成具有编程延迟的 UL 分组 115c、115d,例如,在其相应 DL 分组 113c、113d 结束之后延迟 2.5ms。其他组合对于本领域的普通技术人员而言将是显而易见的。

[0050] 在不脱离本发明范围和精神的前提下,对于本领域的技术人员而言,本发明结构和操作方法的各种其他修改和更改将是显而易见的。虽然本发明已结合具体优选的实施例进行了描述,但应当理解,不应将所要保护的本发明不当地限制在此类具体实施例中。其意图是,以下权利要求书限定了本发明的范围,因此涵盖了落在这些权利要求书及其等同内容范围内的结构和方法。

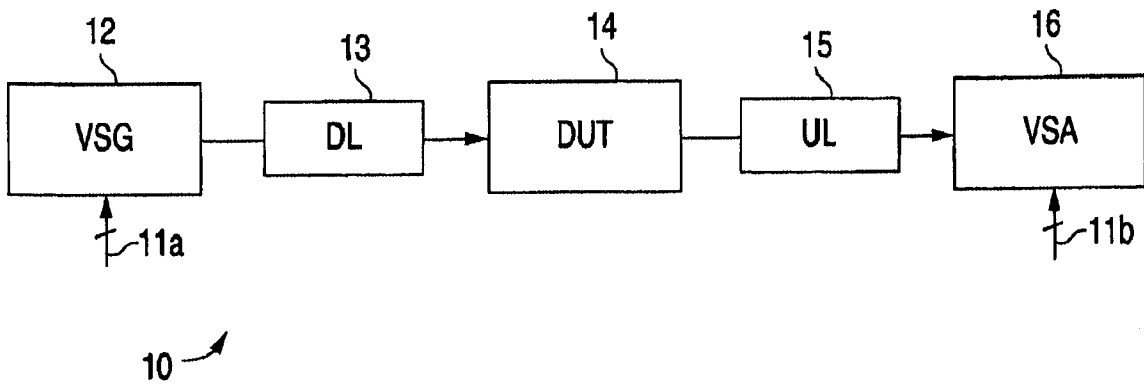


图 1 现有技术

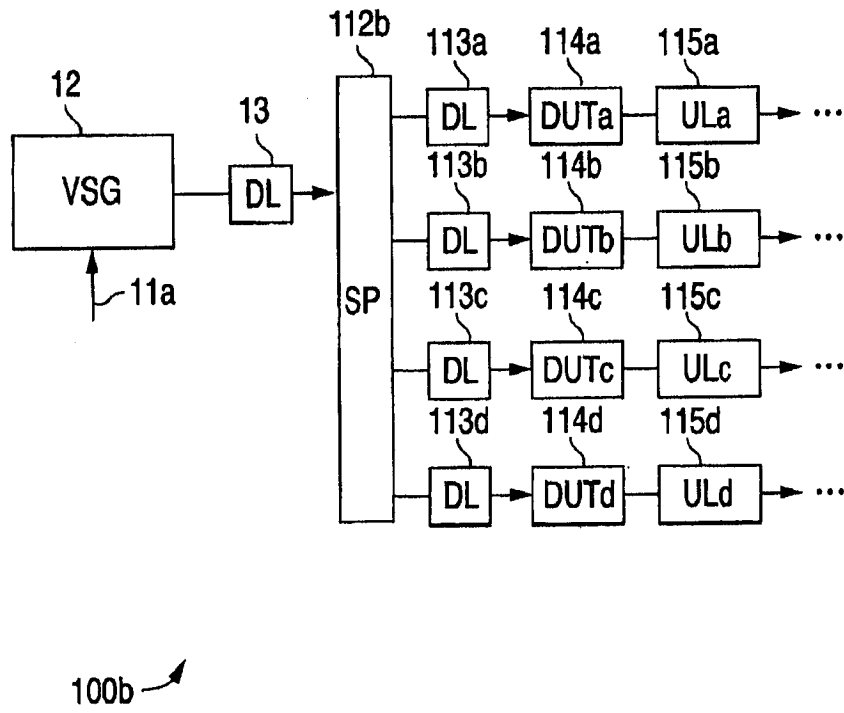


图 3

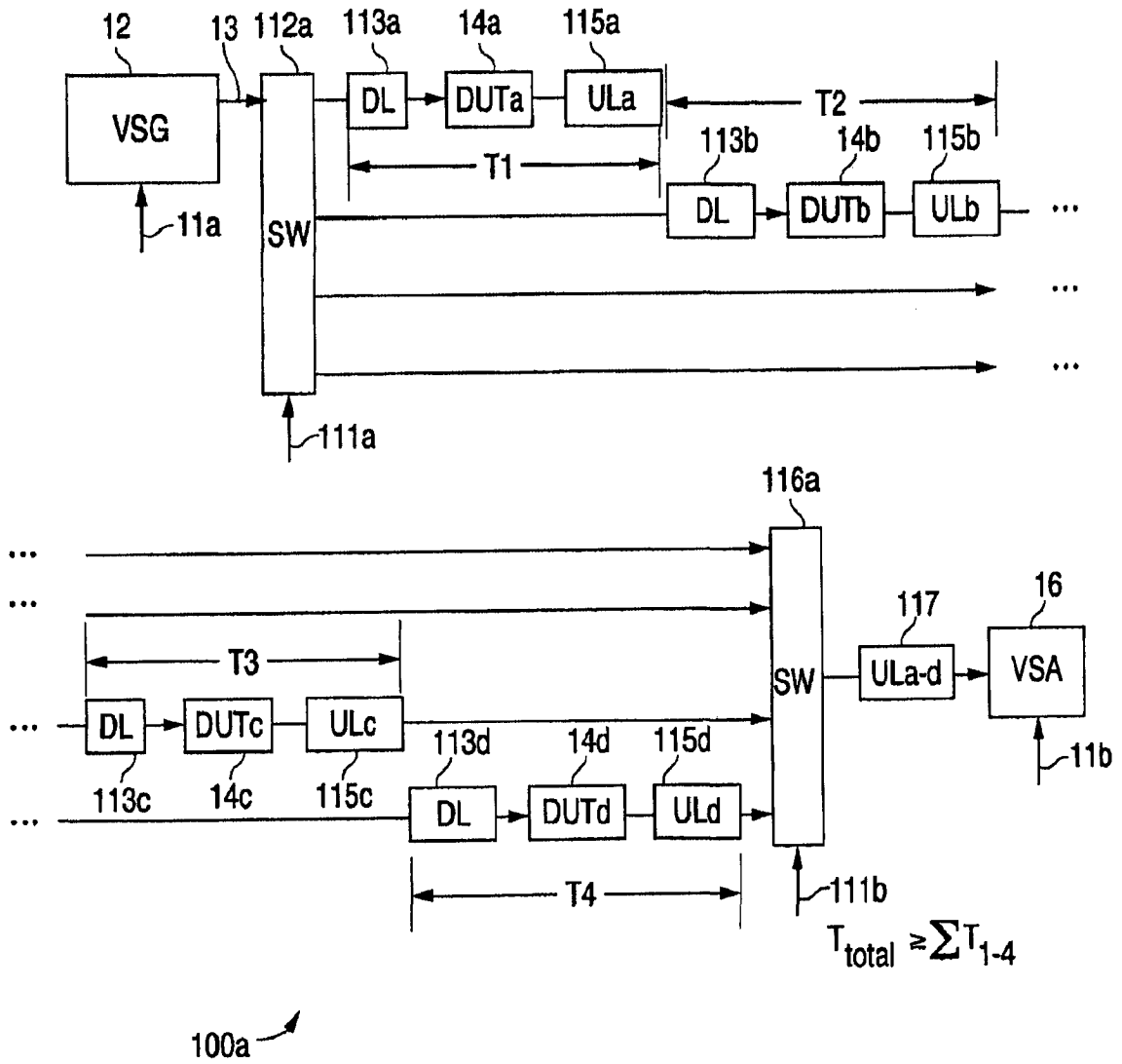


图 2

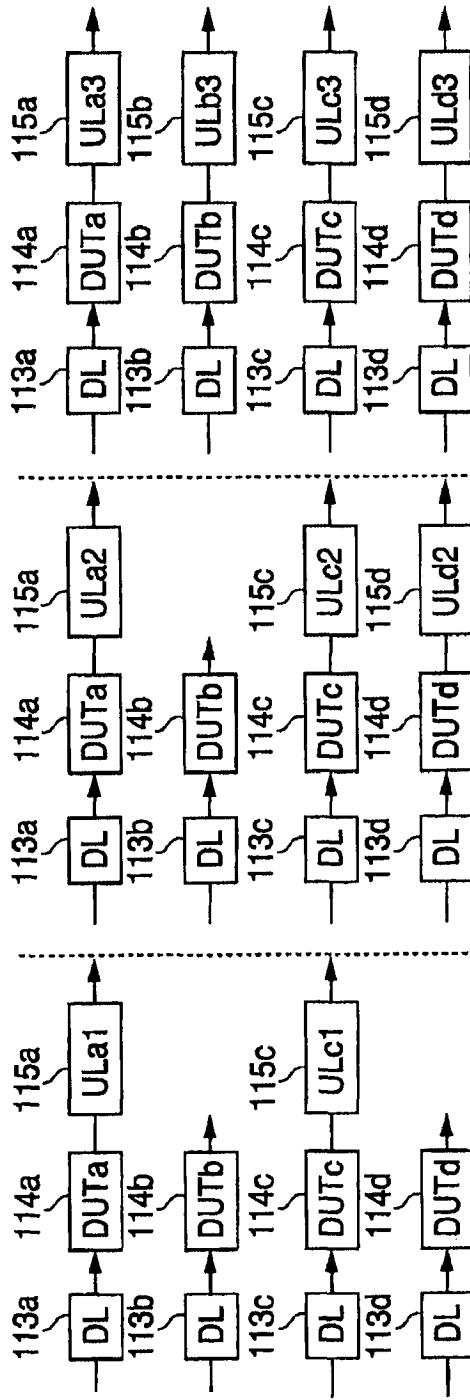


图 3A

图 3B

图 3C

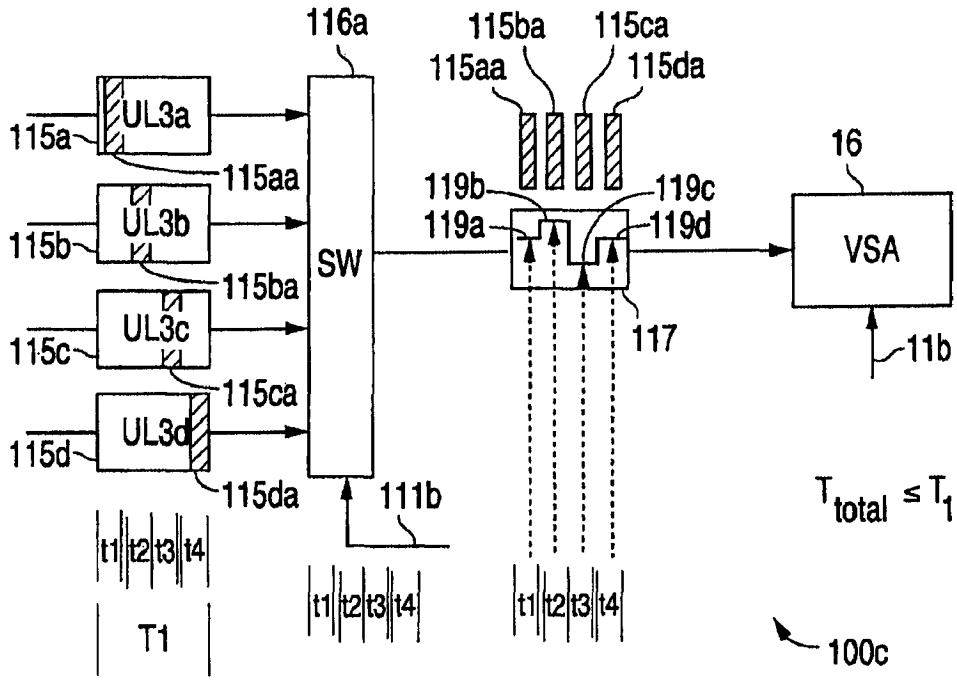


图 4

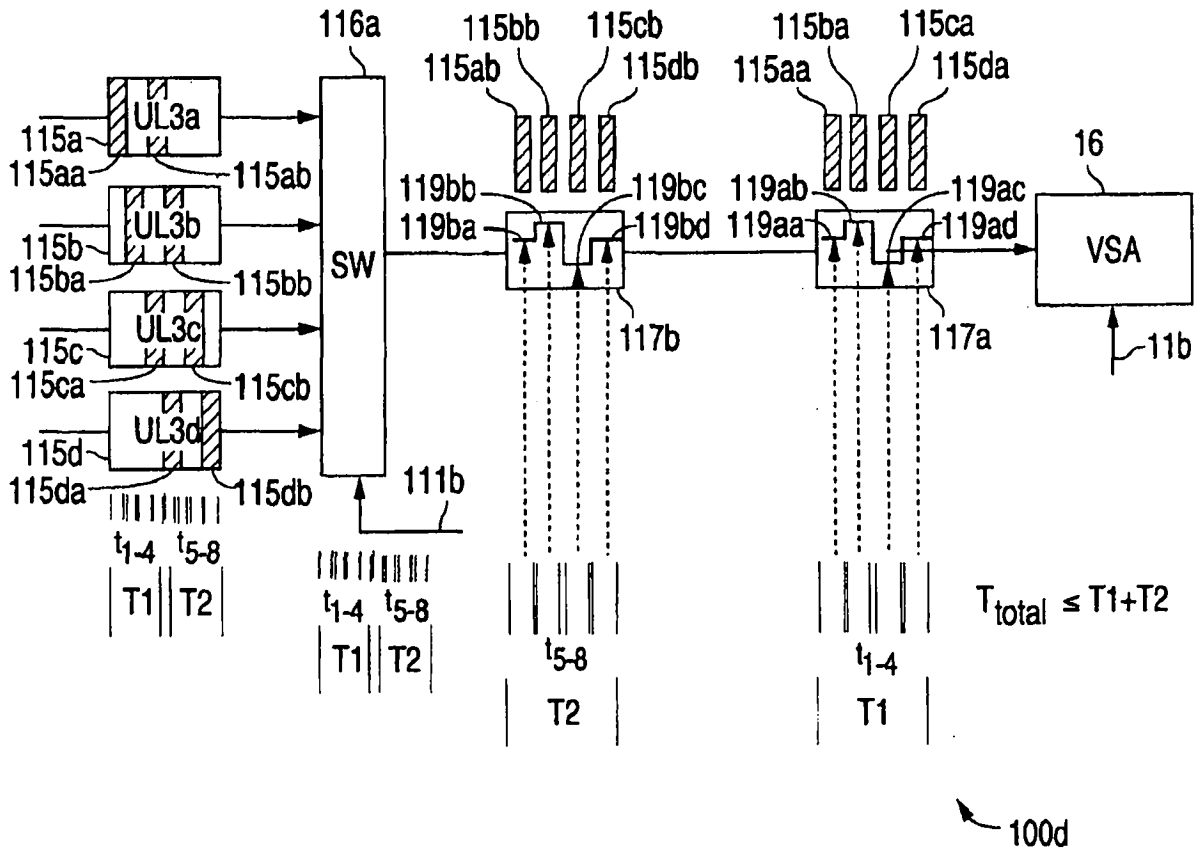


图 5

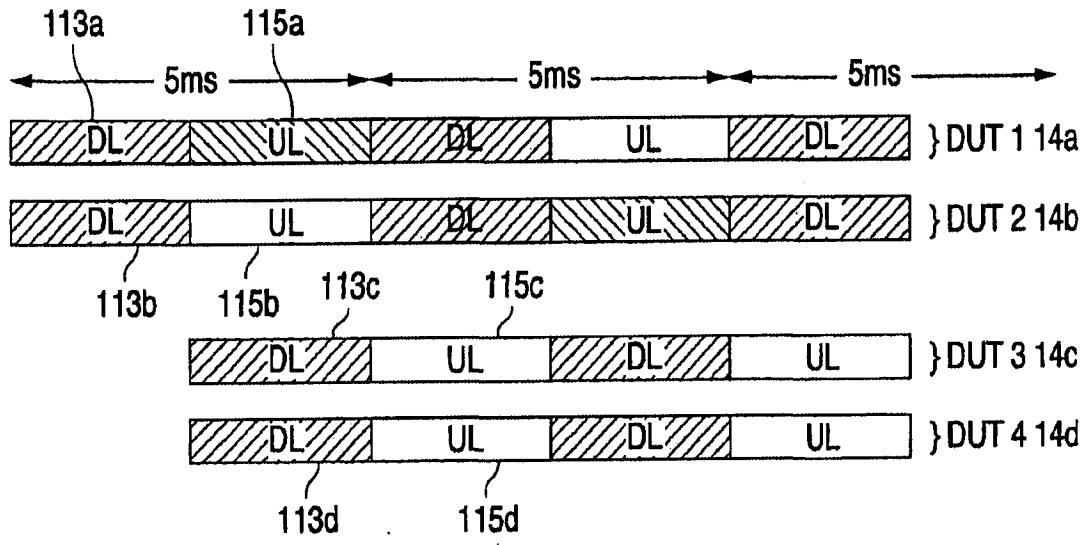


图 6

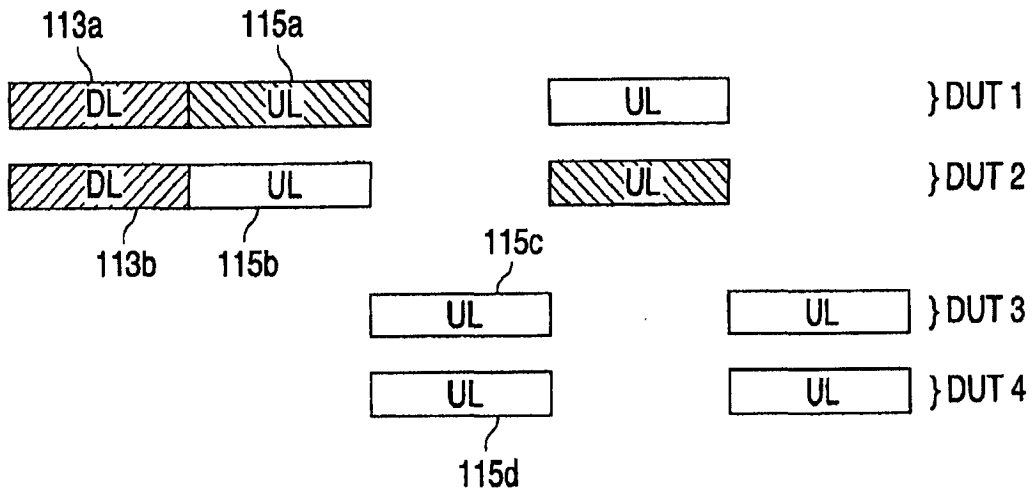


图 7