



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201725843 A

(43)公開日：中華民國 106 (2017) 年 07 月 16 日

(21)申請案號：105125741

(22)申請日：中華民國 105 (2016) 年 08 月 12 日

(51)Int. Cl. : *H02M3/158 (2006.01)*

(30)優先權：2015/08/14	美國	62/205,230
2015/11/10	美國	62/253,644
2016/01/06	美國	14/989,619

(71)申請人：英特希爾美國公司 (美國) INTERSIL AMERICAS LLC (US)
美國

(72)發明人：巴瓦 高拉夫 BAWA, GAURAV (IN)

(74)代理人：閻啟泰；林景郁

申請實體審查：無 申請專利範圍項數：20 項 圖式數：5 共 32 頁

(54)名稱

D C－D C 轉換器中的加強型切換式電容濾波器補償

ENHANCED SWITCHED CAPACITOR FILTER (SCF) COMPENSATION IN DC-DC CONVERTERS

(57)摘要

一種系統、DC-DC 轉換器以及用於一 DC-DC 轉換器的補償方法及電路被揭示。例如，一種用於一 DC-DC 轉換器的補償電路被揭示。所述補償電路是包含一被配置以接收與積分一第一電壓信號的積分器電路、一差分差值放大器電路，其耦接至所述積分器電路並且被配置以產生一和所述經積分的第一電壓信號相關的第一濾波器轉移函數以及一切換式電容濾波器電路，其耦接至所述差分差值放大器電路並且被配置以產生一第二濾波器轉移函數，其中所述差分差值放大器進一步被配置以響應於所述第一濾波器轉移函數以及所述第二濾波器轉移函數來輸出一第二電壓信號。在一實施方式中，所述補償電路是一第三型切換式電容濾波器(SCF)補償電路。

A system, DC-DC converter, and compensation method and circuit for a DC-DC converter are disclosed. For example, a compensation circuit for a DC-DC converter is disclosed. The compensation circuit includes an integrator circuit configured to receive and integrate a first voltage signal, a differential difference amplifier circuit coupled to the integrator circuit and configured to generate a first filter transfer function associated with the integrated first voltage signal, and a switched capacitor filter circuit coupled to the differential difference amplifier circuit and configured to generate a second filter transfer function, wherein the differential difference amplifier is further configured to output a second voltage signal responsive to the first filter transfer function and the second filter transfer function. In one implementation, the compensation circuit is a type-III switched capacitor filter (SCF) compensation circuit.

指定代表圖：

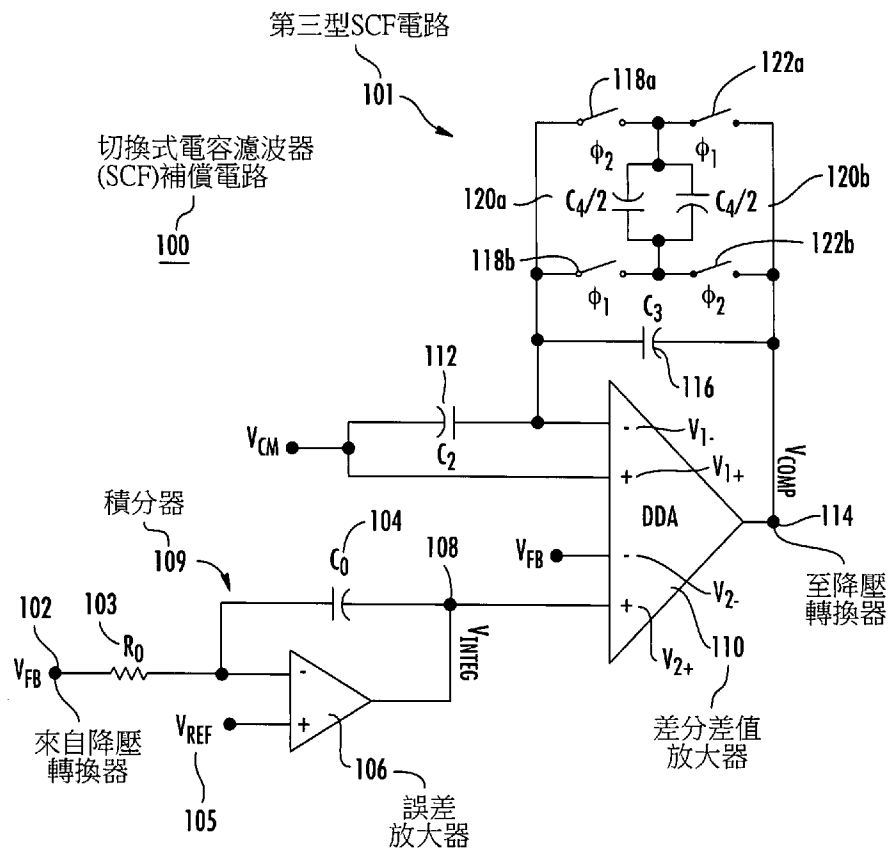


圖1

- 符號簡單說明：
- 100 . . . 切換式電容濾波器(SCF)補償電路
 - 101 . . . 第三型 SCF 電路
 - 102 . . . 輸入
 - 103 . . . 電阻器
 - 104 . . . 電容器
 - 105 . . . 參考電壓信號
 - 106 . . . 誤差放大器
 - 108 . . . 節點
 - 109 . . . 積分器電路
 - 110 . . . 差分差值放大器(DDA)
 - 112 . . . 電容器
 - 114 . . . 輸出節點
 - 116 . . . 電容器
 - 118a . . . 電晶體開關
 - 118b . . . 電晶體開關
 - 120a . . . 切換式電容器
 - 120b . . . 切換式電容器
 - 122a . . . 電晶體開關
 - 122b . . . 電晶體開關
 - V₁₋ . . . 端子
 - V₁₊ . . . 端子
 - V₂₋ . . . 端子
 - V₂₊ . . . 端子

201725843

發明摘要

※ 申請案號：105725741

※ 申請日：105.8.12

※IPC 分類：H02M 3/158 (2006.01)

【發明名稱】(中文/英文)

DC-DC 轉換器中的加強型切換式電容濾波器補償

ENHANCED SWITCHED CAPACITOR FILTER (SCF) COMPENSATION IN
DC-DC CONVERTERS

【中文】

一種系統、DC-DC 轉換器以及用於一 DC-DC 轉換器的補償方法及電路被揭示。例如，一種用於一 DC-DC 轉換器的補償電路被揭示。所述補償電路是包含一被配置以接收與積分一第一電壓信號的積分器電路、一差分差值放大器電路，其耦接至所述積分器電路並且被配置以產生一和所述經積分的第一電壓信號相關的第一濾波器轉移函數以及一切換式電容濾波器電路，其耦接至所述差分差值放大器電路並且被配置以產生一第二濾波器轉移函數，其中所述差分差值放大器進一步被配置以響應於所述第一濾波器轉移函數以及所述第二濾波器轉移函數來輸出一第二電壓信號。在一實施方式中，所述補償電路是一第三型切換式電容濾波器(SCF)補償電路。

【英文】

A system, DC-DC converter, and compensation method and circuit for a DC-DC converter are disclosed. For example, a compensation circuit for a DC-DC converter is disclosed. The compensation circuit includes an integrator circuit

configured to receive and integrate a first voltage signal, a differential difference amplifier circuit coupled to the integrator circuit and configured to generate a first filter transfer function associated with the integrated first voltage signal, and a switched capacitor filter circuit coupled to the differential difference amplifier circuit and configured to generate a second filter transfer function, wherein the differential difference amplifier is further configured to output a second voltage signal responsive to the first filter transfer function and the second filter transfer function. In one implementation, the compensation circuit is a type-III switched capacitor filter (SCF) compensation circuit.

【代表圖】

【本案指定代表圖】：第（ 1 ）圖。

【本代表圖之符號簡單說明】：

- 100 切換式電容濾波器(SCF)補償電路
- 101 第三型 SCF 電路
- 102 輸入
- 103 電阻器
- 104 電容器
- 105 參考電壓信號
- 106 誤差放大器
- 108 節點
- 109 積分器電路
- 110 差分差值放大器(DDA)
- 112 電容器
- 114 輸出節點
- 116 電容器
- 118a 電晶體開關
- 118b 電晶體開關
- 120a 切換式電容器
- 120b 切換式電容器
- 122a 電晶體開關
- 122b 電晶體開關
- V_i 端子

V₁端子

V₂端子

V₂端子

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

DC-DC 轉換器中的加強型切換式電容濾波器補償

ENHANCED SWITCHED CAPACITOR FILTER (SCF) COMPENSATION IN
DC-DC CONVERTERS

【技術領域】

【0001】 本發明大致是有關於在電源供應器中的補償濾波器，並且尤其是有關於一種在被形成於積體電路、晶圓、晶片或晶粒上的 DC-DC 轉換器中所利用的第三型切換式電容濾波器(SCF)。

【0002】 相關申請案的交互參照

【0003】 此申請案是相關於 2015 年 8 月 14 日申請的名稱為“DC-DC 轉換器中的加強型切換式電容濾波器補償”的美國臨時專利申請案序號 62/205,230、以及 2015 年 11 月 10 日申請的名稱為“DC-DC 轉換器中的加強型切換式電容濾波器補償”的美國臨時專利申請案序號 62/253,644，所述兩個美國臨時專利申請案是被納入在此作為參考。此申請案特此主張美國臨時專利申請案序號 62/205,230 以及 62/253,644 的益處。

【先前技術】

【0004】 某些 DC-DC 轉換器(例如，步降或是降壓轉換器)通常是利用一補償濾波器或是“回授放大器”以用於閉迴路的調節，使得作為頻率的一函數的回授網路增益及相位確保具有回授的整體系統維持穩定的。例如，某些降壓轉換器是包含第三型切換式電容濾波器(SCF)補償，以確保其穩定性、暫態響應以及閉迴路效能符合由所牽涉到的整體系統施加的需求。

然而，有關這些降壓轉換器的一項重要的問題是一或多個取樣及保持放大器(SHA)級是運作所述 SCF 補償電路以及避免疊頻(aliasing)失真所需的。每一個 SHA 級是增加一 $T/2$ 的相位延遲(其中 T 是所述 SCF 的取樣週期)至所述回授迴路，其在此種閉迴路系統中是極不合需要的，因為所述相位延遲是直接而且負面地影響所牽涉到的降壓轉換器及系統的穩定性、暫態響應以及因此的閉迴路效能。再者，每一個 SHA 級都增加所述 SCF 補償電路被形成在其上的晶粒的覆蓋區、功率消耗以及成本。

【發明內容】

【0005】 一實施例是針對於一種用於一 DC-DC 轉換器的補償電路。所述補償電路是包含一積分器電路以接收及積分一電壓信號(例如，來自一降壓轉換器的電壓回授信號 V_{FB})。所述補償電路亦包含一耦接至所述積分器電路的差分差值放大器電路，以產生一和所述經積分的電壓信號相關的濾波器轉移函數(transfer function)。一切換式電容濾波器(SCF)電路亦耦接至所述差分差值放大器電路，以產生一第二濾波器轉移函數。所述差分差值放大器是響應於所述第一濾波器轉移函數以及所述第二濾波器轉移函數來輸出一第二電壓信號。對於此實施例而言，所述第二電壓信號是用於所牽涉到的降壓轉換器的補償電壓信號 V_{COMP} 。

【圖式簡單說明】

【0006】 理解到所述圖式只描繪範例實施例，並且因此並不被視為在範疇上限制性的，所述範例實施例將會透過所附的圖式的使用，在額外的特定性及細節下加以描述。

圖 1 是描繪一切換式電容濾波器(SCF)補償電路的概要的電路圖，其可

被利用以實施本發明的一範例實施例。

圖 2 是描繪一 SCF 補償電路的概要的電路圖，其可被利用以實施本發明的一第二範例實施例。

圖 3 是描繪根據本發明的一範例實施例的一種可被利用以實施用於一 DC-DC 轉換器的第三型 SCF 補償的方法的流程圖。

圖 4 是描繪根據本發明的一範例實施例的一 DC-DC 轉換器的概要的電路圖，其可被利用以實施第三型 SCF 補償。

圖 5 是描繪一種可被利用以實施本發明的一範例實施例的電子系統的概要的方塊圖。

【實施方式】

【0007】 在以下的詳細說明中是參考到構成其之一部分而且其中藉由特定的舉例說明的實施例而被展示的所附的圖式。然而，將瞭解到的是，其它實施例可被利用，並且可以做成邏輯、機械以及電性的改變。再者，在圖式的圖以及說明書中所呈現的方法並非被解釋為限制個別的動作可加以執行所用的順序。因此，以下的詳細說明並非以限制性的意思來加以解釋。在所有可能之處的相同或類似的元件符號是在整個圖式被使用來指稱相同或類似的結構的構件或部件。

【0008】 某些 DC-DC 轉換器(例如，步降或是降壓轉換器)通常是利用一補償濾波器或是“回授放大器”以用於閉迴路的調節，使得作為頻率的一函數的回授網路增益及相位確保具有回授的整體系統維持穩定的。例如，某些降壓轉換器是包含第三型切換式電容濾波器(SCF)補償，以確保其穩定性、暫態響應以及閉迴路效能符合由所牽涉到的整體系統施加的需求。

然而，有關這些降壓轉換器的一項重要的問題是一或多個取樣及保持放大器(SHA)級是運作所述 SCF 補償電路以及避免疊頻失真所需的。每一個 SHA 級是增加一 $T/2$ 的相位延遲(其中 T 是所述 SCF 的取樣週期)至所述回授迴路，其在此種閉迴路系統中是極不合需要的，因為所述相位延遲是直接而且負面地影響所牽涉到的降壓轉換器及系統的穩定性、暫態響應以及因此的閉迴路效能。再者，每一個 SHA 級都增加所述 SCF 補償電路被形成在其上的晶粒的覆蓋區、功率消耗以及成本。再者，現有的 SCF 補償電路是產生一複數的高頻極點，此進一步劣化其閉迴路效能以及因此所牽涉到的降壓轉換器的穩定性及效能。最後，此高頻極點需要高頻寬的放大電路在所牽涉到的 SCF 補償電路中的利用，此產生遠高於所要的功率耗散需求。然而，如同在以下敘述的，本發明是利用在積體電路、晶圓、晶片或晶粒上所形成的降壓轉換器中的加強型第三型 SCF 補償，來解決這些以及其它相關的問題。

【0009】 圖 1 是描繪一切換式電容濾波器(SCF)補償電路 100 的概要的電路圖，其可被利用以實施本發明的一範例實施例。在所展示的範例實施例中，所述 SCF 補償電路 100 包含一具有一連續時間的積分器前端的“沒有延遲的”第三型 SCF 電路。一具有兩對差分輸入的差分差值放大器(DDA)是被利用在所述 SCF 補償電路 100 中以實現一第三型濾波器轉移函數，其致能在所述 DDA 的兩個差分輸入對之處所實現的轉移函數的隱含的級聯(cascading)。因此，在圖 1 中描繪的實施例可被利用作為一小型的離散時間的濾波器，此消除對於 SHA 級、高頻寬的放大級以及產生在現有的 SCF 補償電路中的複數的高頻極點的需求。

【0010】 明確地說，參照圖 1，所述 SCF 補償電路 100 是在一輸入 102 之處接收一電壓回授信號 V_{FB} ，所述輸入 102 是耦接至一電阻器 R_0 103 的第一端子。在此實施例中，所述電壓回授信號 V_{FB} 是從一電壓控制的切換模式的脈波寬度調變的(PWM)降壓轉換器的輸出端子來耦接至所述電阻器 R_0 103。在一第二實施例中，例如，所述電壓回授信號 V_{FB} 可以是從一切換模式的 PWM 升壓轉換器的輸出端子、或是任何其它適當的 DC-DC 電壓轉換器的輸出節點來耦接至所述電阻器 R_0 103。不論在任何情形，所述電阻器 R_0 103 的第二端子都連接至一電容器 C_0 104 的第一端子以及一誤差放大器(例如，運算放大器)106 的反相的輸入。所述誤差放大器 106 的非反相的輸入是耦接至一參考電壓信號 V_{REF} 105。耦接至所述誤差放大器 106 的非反相的輸入的參考電壓信號 V_{REF} 105 是具有一指出用於所牽涉到的降壓轉換器的輸出電壓的目標電壓位準的電壓位準。包含所述電阻器 R_0 103、電容器 C_0 104 以及誤差放大器 106 的電路是作用為一積分器電路 109，其是在所述誤差放大器 106 的輸出以及所述節點 108 之處提供一積分的電壓信號 V_{INTEG} 。注意到的是，例如在此實施例的一不同的特點中，所述積分器電路 109 亦可以藉由利用被加載一電容器的一運算互導放大器(OTA)來加以實施。

【0011】 所述 SCF 補償電路 100 亦包含一 DDA 110。所述 DDA 110 是包含兩個輸入對： $(V_{1+}$ 、 $V_{1-})$ 以及 $(V_{2+}$ 、 $V_{2-})$ 。在所述節點 108 之處的積分的電壓(誤差)信號 V_{INTEG} 是耦接至所述 DDA 110 的 V_{2+} 端子。一共模的電壓信號 V_{CM} (例如是電路參考電壓，其可以是不同於 V_{REF} 105)是耦接至所述 DDA 110 的 V_{1+} 端子。所述共模的電壓信號 V_{CM} 是一 DC 電壓以及一 AC 接地，其亦耦接至一第二電容器 C_2 112 的第一端子。所述共模的電壓信號 V_{CM} 是作用為

一用於所述 DDA 110 的偏壓點，以確保所述 DDA 110 如所需地運作。就此而論，對於此範例實施例而言，所述共模的電壓 V_{CM} 可被選擇為中間軌或是 $(V_{DD} - GND)/2$ ，並且可被視為一 AC 接地。所述第二電容器 C_2 112 的第二端子是耦接至所述 DDA 110 的 V_{i-} 端子，並且所述電壓回授信號 V_{FB} 是耦接至所述 DDA 110 的 V_{i-} 端子。

【0012】 所述第二電容器 C_2 112 的第二端子亦耦接至一第三電容器 C_3 116 的一第一端子、一第一電晶體(例如，MOSFET)開關 118a(Φ_2)的一第一端子以及一第二電晶體(例如，MOSFET)開關 118b(Φ_1)的一第二端子。所述第一電晶體開關 118a 的第二端子是耦接至一第四(切換)電容器 C_4 120a、120b 的一第一端子以及一第三電晶體(例如，MOSFET)開關 122a(Φ_1)的一第一端子。所述第四電容器 C_4 120a、120b 的第二端子是耦接至一第四電晶體(例如，MOSFET)開關 122b(Φ_2)的一第一端子。所述電晶體開關 122a、122b 以及所述第三電容器 C_3 116 的第二端子是耦接至所述 DDA 110 的輸出端子，其是在所述輸出節點 114 之處提供一誤差或補償電壓信號 V_{COMP} 。在圖 1 中所示的範例實施例中，由所述電容器 C_2 112、 C_3 116、 C_4 120a 及 120b 以及開關 118a、118b、122a 及 122b 所涵蓋的 DDA 110 的輸入對 V_{i+} 及 V_{i-} 以及輸出 V_{COMP} 是一起作用以提供一負回授網路。在所述 DDA 110 的輸出處的補償電壓信號 V_{COMP} 是耦接至一 DC-DC 轉換器的 PWM 控制器的一輸入(例如，如同在圖 4 描繪的實施例中，其是耦接至一降壓轉換器的一 PWM 比較器的輸入)，以維持所述轉換器的輸出電壓在一實質固定的值。注意到的是，在此範例實施例中，所述電晶體開關 118a、118b、122a、122b、第三電容器 C_3 116、(雙)第四電容器 C_4 120a、120b 以及 DDA 110 是被建構以提供一第三型 SCF

電路 101。

【0013】 為了實施在圖 1 中所描繪的第三型 SCF 電路 101，可以做一項有效的假設為所述 DDA 110 具有一無限的增益。(此外，由於 V_{CM} 及 V_{REF} 是 DC 電壓，因此所述共模的電壓 $V_{CM} = V_{REF} = AC$ 接地)。因此，以下的關係可加以導出：

$$V_{INTEG} - V_{FB} = 0 - V_2 \tag{1}$$

所述經積分的電壓信號 V_{INTEG} 可被表示為以下(針對於所述誤差放大器 106 假設是無限的增益)：

$$V_{INTEG} = -\frac{1}{sR_0C_0} \times V_{FB} \tag{2}$$

在數學上操作在所述 DDA 110 的輸入處的電壓信號是產生以下的表示式：

$$V_{INTEG} - V_{FB} = \left(-\frac{1}{sR_0C_0} - 1\right) \times V_{FB} = -\left(\frac{1 + sR_0C_0}{sR_0C_0}\right) \times V_{FB} \tag{3}$$

$$(V_2 - 0) \times sC_2 = (V_{COMP} - V_2) \div \left(R_{EQ4} \parallel \frac{1}{sC_3}\right) = (V_{COMP} - V_2) \div \left(\frac{R_{EQ4}}{1 + sC_3R_{EQ4}}\right) \tag{4}$$

$$V_2 \times \left(\frac{R_{EQ4}}{1 + sC_3R_{EQ4}}\right) sC_2 = (V_{COMP} - V_2) \tag{5}$$

$$V_2 \times \left[1 + \left(\frac{R_{EQ4}}{1 + sC_3R_{EQ4}}\right) sC_2\right] = V_{COMP} \tag{6}$$

$$\therefore V_2 = V_{COMP} \times \frac{1 + sC_3R_{EQ4}}{1 + sC_3R_{EQ4} + sC_2R_{EQ4}} \tag{7}$$

將方程式(3)及(7)代入方程式(1)中是產生以下的表示式：

$$-\left(\frac{1 + sR_0C_0}{sR_0C_0}\right) \times V_{FB} = -V_{COMP} \times \frac{1 + sC_3R_{EQ4}}{1 + sC_3R_{EQ4} + sC_2R_{EQ4}} \tag{8}$$

$$\left(\frac{1 + sR_0C_0}{sR_0C_0}\right) \times \frac{1 + sC_3R_{EQ4} + sC_2R_{EQ4}}{1 + sC_3R_{EQ4}} = \frac{V_{COMP}}{V_{FB}} \tag{9}$$

注意到的是，如同由方程式(9)所指出的，在所述 DDA 110 的輸入處的轉移函數的操作是產生兩個極點：一極點是被設置在原點以提供一高水平的 DC 電壓調節；並且第二極點是被設置在高頻處。此外，兩個實數零點是被設置在接近存在於電壓模式的控制中的電感-電容(LC)雙極點的頻率之處。亦注意到的是，在方程式(9)中的項 R_{EQ4} 是代表所述切換式電容器 C_4 的等效電阻。就此而論，一雙線性轉換(BLT)可被利用以轉換所述連續時間的濾波器(用拉普拉斯或是“s”域來加以表示)成為一離散時間的濾波器(用“z”域來加以表示)，即如同以下緊接著敘述者。

【0014】 為了獲得所述 SCF 電路 100 的離散時間的濾波器表示，所述 BLT 方程式可被表示為：

$$s = \frac{2}{T} \times \frac{1 - z^{-1}}{1 + z^{-1}} \tag{10}$$

其中，T 是所述 SCF 的取樣時間週期。在圖 1 所描繪的範例實施例中，所述取樣週期被假設為等於所述時脈週期的一半，因為雙重取樣被利用。因此，對於在圖 1 中描繪的實施例而言，所述取樣時間週期 $T = T_{CLK}/2$ 。注意到的是，只有所述切換式電容器 C_4 的等效電阻 R_{EQ4} 貢獻到方程式(9)中的離散時間的濾波函數。就此而論，此離散時間的函數是在 $[0, 1/2T]$ 有效的。方程式(9)的其餘部分對於在 $[0, \infty)$ 的所有類比頻率值而言都是有效的。然而，藉由選擇閉迴路的截止頻率是遠小於 $1/T$ ，高頻失真在整體的轉移函數上具有最小的影響。因此，方程式(7)可以用轉移函數形式來加以改寫：

$$\frac{V_{COMP}}{V_2} = \frac{1 + \frac{C_3}{C_4} \times \frac{1 - z^{-1}}{1 + z^{-1}} + \frac{C_2}{C_4} \times \frac{1 - z^{-1}}{1 + z^{-1}}}{1 + \frac{C_3}{C_4} \times \frac{1 - z^{-1}}{1 + z^{-1}}} \tag{11}$$

所述轉移函數的完整的頻率響應於是藉由將以下代入方程式(11)中來加以獲得：

$$z = e^{j\omega T} \tag{12}$$

【0015】 總之，在圖 1 中所描繪的 SCF 補償電路 101 是包含一 DDA，其實現一第三型濾波器轉移函數，致能在所述 DDA 的差分輸入對之處所實現的兩個轉移函數的級聯。因此，利用在圖 1 中所描繪的實施例作為一離散時間的濾波器，實質的益處是相對現有的 SCF 補償電路的那些個而被導出，例如是消除對於所需的 SHA 級以及高的放大器頻寬的需求、縮減所產生的晶粒的覆蓋區及功率消耗的需求以及強化所牽涉到的 DC-DC(例如，降壓)轉換器以及整體系統的閉迴路效能及穩定性。

【0016】 圖 2 是描繪一 SCF 補償電路 200 的概要的電路圖，其可被利用以實施本發明的一第二範例實施例。例如，所述 SCF 補償電路 200 可被利用以提供用於在一降壓轉換器中的閉迴路調節的第三型 SCF 補償。在圖 2 所示的範例實施例中，所述 SCF 補償電路 200 是包含具有一取樣資料的積分器前端的一沒有延遲的第三型 SCF 電路 201。就此而論，在圖 2 中所示的 SCF 補償電路 200 是在圖 1 中所示的第三型 SCF 補償電路 100 的一完整取樣的類比的版本。僅藉由使得 SCF 取樣時間週期($T=T_{sw}/K$)為所述降壓轉換器切換時間週期(T_{sw})的一分數，一第三型濾波器被實現，其是被完全整合到所述降壓轉換器中，不需要修整，並且其轉移函數是隨著所述切換時間週期 T_{sw} 線性地縮放。因此，所述閉迴路穩定性理論上可以針對於任何 T_{sw} 的值而被確保。

【0017】 明確地說，所述 SCF 補償電路 200 是在一輸入節點 202 之處

接收一電壓回授信號 V_{FB} (例如，來自一降壓轉換器的輸出節點)。所述輸入節點 202 是連接至一取樣資料的前端電路 230(在以下詳細地敘述)的輸入端子。所述取樣資料的前端電路 230 的輸出端子是耦接至一節點 203，所述節點 203 是連接至一電容器 C_0 204 的第一端子以及一誤差放大器(例如，運算放大器)206 的反相的輸入。所述誤差放大器 206 的非反相的輸入是連接以接收一參考電壓信號 V_{REF} 205。包含所述取樣資料的前端電路 230、電容器 C_0 204 以及誤差放大器 206 的電路是作用為一積分器電路 209，以在所述誤差放大器 206 的輸出以及所述節點 208 之處提供一積分的電壓信號 V_{INTEG} 。就此而論，以及如同在以下詳細敘述的，在此範例實施例中，所述 SCF 補償電路 200 是包含一取樣資料的積分器前端電路。

【0018】 在所述節點 208 的積分的電壓信號 V_{INTEG} 是耦接至一 DDA 210 的 V_{2+} 輸入。所述電壓回授信號 V_{FB} 是耦接至所述 DDA 210 的 V_{2-} 輸入。所述 DDA 210 的 V_{1+} 輸入是耦接至一共模的電壓信號 V_{CM} (例如，電路參考電壓信號)。所述共模的電壓信號 V_{CM} 是一 DC 電壓以及一 AC 接地，其亦耦接至一第二電容器 C_2 212 的一第一端子。就此而論，所述共模的電壓信號 V_{CM} 是作用為一偏壓點，以確保所述 DDA 210 如所需地運作。對於此範例實施例而言，所述共模的電壓 V_{CM} 是被選擇為中間軌或是 $V_{CM} = (VDD - GND)/2$ 。所述第二電容器 C_2 212 的第二端子是耦接至所述 DDA 210 的 V_{1-} 輸入。所述 DDA 210 的輸出是在所述輸出節點 214 之處提供一補償電壓信號 V_{COMP} 。在此範例實施例中，所述輸出節點 214 是耦接至所牽涉到的 DC-DC(降壓)轉換器。

【0019】 所述第二電容器 C_2 212 的第二端子亦耦接至一第三電容器

C₃ 216 的一第一端子、一第一電晶體(例如，MOSFET)開關 218a(Φ_2)的一第一端子以及一第二電晶體(例如，MOSFET)開關 218b(Φ_1)的一第二端子。所述第一電晶體開關 218a 的第二端子是耦接至一第四(切換)電容器 C₄ 220a、220b 的一第一端子以及一第三電晶體(例如，MOSFET)開關 222a(Φ_1)的一第一端子。所述第四電容器 C₄ 220a、220b 的第二端子是耦接至一第四電晶體(例如，MOSFET)開關 222b(Φ_2)的一第一端子。所述電晶體開關 222a、222b 以及所述第三電容器 C₃ 216 的第二端子是耦接至所述輸出節點 214。因此，在此範例實施例中，所述電晶體開關 218a、218b、222a、222b、所述(切換式)第四電容器 C₄ 220 以及所述 DDA 210 是一起作用以提供一第三型 SCF 201。

【0020】 在此實施例中，所述取樣資料的前端電路 230 是在一第五電晶體(例如，MOSFET)開關 224a(Φ_1)的一第一端子以及一第六電晶體(例如，MOSFET)開關 224b(Φ_1)的一第一端子之處接收所述回授電壓信號 V_{FB} 。所述第五電晶體開關 224a 的第二端子是耦接至一切換式電容器 C₁ 226a、226b 的一第一端子以及一第七電晶體(例如，MOSFET)開關 228a(Φ_2)的一第一端子。所述切換式(第五)電容器 C₁ 226a、226b 的第二端子是耦接至所述第六電晶體開關 224b 的第二端子以及一第八電晶體(例如，MOSFET)開關 228b(Φ_2)的一第一端子。所述第八電晶體開關 228b 的第二端子是耦接至所述第七電晶體開關 228a 的第二端子以及所述節點 203。因此，所述第三型 SCF 200 是包含一取樣資料的電路(230)以及積分器電路(209)的前端。

【0021】 在此範例實施例中，所述切換式電容器 C₁ 226 及 C₄ 220 兩者都可以在所述離散的時域中分別被實施為等效電阻器 R_{EQ1} 及 R_{EQ4} 。因此，假設以上的方程式(1)-(8)亦可以適用於此實施例，則方程式(9)可以被改寫並

且因此被表示為如下：

$$\frac{V_{COMP}}{V_{FB}} = \left(\frac{1 + sR_{EQ1}C_0}{sR_{EQ1}C_0} \right) \times \frac{1 + sC_3R_{EQ4} + sC_2R_{EQ4}}{1 + sC_3R_{EQ4}} \tag{13}$$

就此而論，對於此實施例而言，在所述離散的時域中，方程式(13)可被表示為如下：

$$\frac{V_{COMP}}{V_{FB}} = \left(\frac{1 + \frac{C_0}{C_1} \times \frac{1 - z^{-1}}{1 + z^{-1}}}{\frac{C_0}{C_1} \times \frac{1 - z^{-1}}{1 + z^{-1}}} \right) \times \frac{1 + \frac{C_3}{C_4} \times \frac{1 - z^{-1}}{1 + z^{-1}} + \frac{C_2}{C_4} \times \frac{1 - z^{-1}}{1 + z^{-1}}}{1 + \frac{C_3}{C_4} \times \frac{1 - z^{-1}}{1 + z^{-1}}} \tag{14}$$

同樣地，此轉移函數的完整的頻率響應可以藉由將以上的方程式(12)代入方程式(14)中來加以獲得。

【0022】 總之，在圖 2 的實施例中所描繪的第三型 SCF 補償電路 200 是實現以上相關在圖 1 中描繪的實施例所述的所有強化。此外，在圖 2 所描繪的實施例中的取樣資料的前端電路 230 可被利用以直接取樣在所牽涉到的 DC-DC(降壓)轉換器的輸出處的回授電壓。此功能尤其可被實施在其中降壓轉換器的漣波電壓是小的情形中(以及尤其當陶瓷輸出電容器被利用時)。然而，在此實施例中的切換式電容積分器的隱含的低通濾波避免了疊頻失真(並且因此消除對於抗疊頻濾波器的需求)，即使所述漣波電壓是高的也是如此。

【0023】 圖 3 是描繪根據本發明的一範例實施例的一種方法 300 的流程圖，其可被利用以實施用於一 DC-DC 轉換器的第三型 SCF 補償。在此實施例中，所述方法 300 是被利用以實施用於一降壓轉換器的 SCF 補償。然而，在其它實施例中，所述方法 300 亦可被利用以實施用於其它適當類型的其中 SCF 補償是所要的電壓轉換器的 SCF 補償。參照圖 1 及 3，所述範

例的方法 300 是藉由積分一在所述積分器 109 的輸出節點 108 所產生的誤差電壓信號來開始(302)。從所述輸入端子 102 之處接收到的回授電壓 V_{FB} 導出的積分的誤差電壓信號是耦接至所述 DDA 110 的 V_{2+} 差分輸入。所述 SCF 101 是濾波一和所述共模的電壓 V_{CM} 相關的電壓信號(304)，並且藉此在所述 DDA 110 的 V_{1-} 差分輸入之處產生一經濾波的電壓信號。所述 DDA 110 是放大所述經積分的誤差電壓信號以及所述經濾波的電壓信號(306)，並且響應於放大在所述兩個差分輸入對的個別的輸入處的積分的電壓信號以及經濾波的電壓信號，以在其輸出(以及耦接至所述降壓轉換器的輸出節點)114 之處產生一補償電壓信號(308)。更明確的說，在所述 DDA 110 的輸出 114 之處的補償電壓信號是在所述兩個差分輸入對之處接收到的電壓信號之間的差值。就此而論，所述 DDA 110 是隱含地作用以級聯被實現在所述兩個差分輸入對之處的電壓信號的轉移函數。

【0024】 圖 4 是描繪一 DC-DC 轉換器 400 的概要的電路圖，其可被利用以實施本發明的一範例實施例。在所展示的範例實施例中，所述 DC-DC 轉換器 400 是一具有第三型 SCF 補償的電壓模式控制的降壓轉換器。在第一第二實施例中，所述 DC-DC 轉換器 400 可以是具有第三型 SCF 補償的一升壓轉換器或是一升降壓轉換器。參照在圖 4 中描繪的範例實施例，所述降壓轉換器 400 是包含一電源電路 402 以及一電壓模式的 PWM 控制器電路 404。在此範例實施例中，所述電源電路 402 以及控制器電路 404 是被形成在個別的積體電路、晶圓、晶片或晶粒上。在第一第二實施例中，所述電源電路 402 以及控制器電路 404 可被形成在單一積體電路、晶圓、晶片或晶粒上。

【0025】 在圖 4 所描繪的實施例中，所述電源電路 402 是包含一高側

驅動器放大器 406 以及一低側驅動器放大器 408。所述驅動器放大器 406、408 的輸入端子是耦接至所述控制器電路 404 的輸出。所述高側驅動器放大器 406 以及低側驅動器放大器 408 的輸出端子是分別被耦接至一高側開關(例如，NMOS)電晶體 410 以及低側開關(例如，NMOS)電晶體 412 的控制端子。在所述開關電晶體 410、412 之間的輸出節點處的開關電壓 V_{sw} 是耦接至電阻器 R_L 414，並且橫跨所述電阻器 R_L 414 而發展出。橫跨所述電阻器 R_L 414 發展出的電壓是耦接至所述電感器 L 416，此於是產生電感器電流 I_L 。所述電源電路 402 的輸出電壓是在所述輸出節點 V_{out} 418 之處被發展出，並且藉由所述 RC 網路 420、422 來加以濾波。

【0026】 在所述電源電路 402 的輸出節點 418 之處的電壓 V_{out} 是耦接至所述 SCF 補償電路 424 中的回授電壓輸入 V_{FB} 。例如，參照圖 1，所述電壓 V_{out} 可以耦接至在該實施例中描繪的回授電壓輸入 V_{FB} 102、或者是，參照圖 2，所述電壓 V_{out} 可以耦接至在該實施例中描繪的 SCF 補償電路 200 中的回授電壓輸入 V_{FB} 202。在所述 SCF 補償電路 424 的輸出處的補償電壓信號 V_{comp} 是耦接至一 PWM 比較器 426 的非反相的輸入端子。例如，參照圖 1，所述電壓 V_{comp} 可以從在該實施例中所描繪的 SCF 補償電路 100 中的輸出端子 114 耦接至所述電源電路 402、或者是，參照圖 2，所述電壓 V_{comp} 可以從在該實施例中所描繪的 SCF 補償電路 200 中的輸出端子 214 耦接至所述電源電路 402。所述電壓模式的 PWM 控制器電路 404 亦包含一產生一時脈(時序)脈波的時脈電路 428。所述時脈脈波是耦接至一鋸齒波產生器電路 430，其產生一鋸齒波電壓信號 V_{saw} ，所述鋸齒波電壓信號 V_{saw} 是耦接至所述 PWM 比較器 426 的反相的輸入端子。因此產生在所述 PWM 比較器 426

的輸出以及所述電壓模式的 PWM 控制器 404 的輸出端子的 PWM 電壓信號 V_{PWM} 是耦接至所述電源電路 402 中的高側及低側驅動器放大器 406、408 的個別的輸入端子。

【0027】 圖 5 是描繪一種電子系統 500 的概要的方塊圖，其可被利用以實施本發明的一範例實施例。在所展示的範例實施例中，電子系統 500 是包含一電源子系統 502、一數位處理器單元 504 以及一週邊子系統 506。例如，所述數位處理器單元 504 可以是一微處理器或是微控制器與類似者。所述週邊子系統 506 是包含一用於儲存由所述數位處理器單元 504 處理的資料的記憶體單元 508 以及一用於往返所述記憶體單元 508 以及數位處理器單元 504 發送及接收資料的輸入/輸出(I/O)單元 510。在圖 5 所描繪的範例實施例中，所述電源子系統 502 是包含一 DC-DC 轉換器 512 以及一用於所述轉換器 512 的閉迴路調節的 SCF 補償電路 514。例如，所述 DC-DC 轉換器 512 可以利用在圖 4 中所描繪的 DC-DC(降壓)轉換器 400 來加以實施，並且所述 SCF 補償電路 514 可以是在圖 4 中所描繪的 SCF 補償電路 424。所述 DC-DC 轉換器 512 以及電源子系統 502 是經由線 516 來提供一調節後的電壓，以供電在所述數位處理器單元 504 以及週邊子系統 506 中的電子構件。在圖 5 所示的範例實施例中，所述 SCF 補償電路 514 例如可以利用在圖 1 中所描繪的第三型 SCF 補償電路 100、或者是利用在圖 2 中所描繪的完整取樣的第三型 SCF 補償電路 200 來加以實施。在一或多個實施例中，所述電子系統 500 的構件可被實施在一或多個積體電路、晶圓、晶片或晶粒中。

【0028】 儘管特定的實施例已經在此加以描繪及敘述，但所述技術中具有通常技能者將會體認到的是，任何被推測是達成相同目的之配置都可

以取代所展示的特定實施例。因此，本申請案明白地欲僅受限於本申請案的請求項及其等同物。

【符號說明】

【0029】

- 100 切換式電容濾波器(SCF)補償電路
- 101 第三型 SCF 電路
- 102 輸入
- 103 電阻器
- 104 電容器
- 105 參考電壓信號
- 106 誤差放大器
- 108 節點
- 109 積分器電路
- 110 差分差值放大器(DDA)
- 112 電容器
- 114 輸出節點
- 116 電容器
- 118a 電晶體開關
- 118b 電晶體開關
- 120a 切換式電容器
- 120b 切換式電容器
- 122a 電晶體開關

- 122b 電晶體開關
- V₁-端子
- V₁₊端子
- V₂-端子
- V₂₊端子
- 200 SCF 補償電路
- 201 第三型 SCF 電路
- 202 輸入節點
- 203 節點
- 204 電容器
- 205 參考電壓信號
- 206 誤差放大器
- 208 節點
- 209 積分器電路
- 210 差分差值放大器(DDA)
- 212 電容器
- 214 輸出節點
- 216 電容器
- 218a 電晶體開關
- 218b 電晶體開關
- 220a 切換式電容器
- 220b 切換式電容器

- 222a 電晶體開關
- 222b 電晶體開關
- 224a 電晶體開關
- 224b 電晶體開關
- 226a 切換式電容器
- 226b 切換式電容器
- 228a 電晶體開關
- 228b 電晶體開關
- 230 取樣的資料前端電路
- V₁-端子
- V₁₊端子
- V₂-端子
- V₂₊端子
- 300 方法
- 400 DC-DC 轉換器
- 402 電源電路
- 404 電壓模式的 PWM 控制器
- 406 高側驅動器放大器
- 408 低側驅動器放大器
- 410 開關電晶體
- 412 開關電晶體
- 414 電阻器

- 416 電感器
- 418 輸出節點
- 420 電阻器
- 422 電容器
- 424 SCF 補償電路
- 426 非同步的 PWM 比較器
- 428 時脈電路
- 430 鋸齒波產生器電路
- 500 電子系統
- 502 電源子系統
- 504 數位處理器
- 506 週邊子系統
- 508 記憶體
- 510 輸入/輸出(I/O)
- 512 DC-DC 轉換器
- 514 SCF 補償電路
- 516 線

申請專利範圍

- 1.一種用於一 DC-DC 轉換器的補償的方法，所述方法包括：

積分一誤差電壓信號；

濾波一電壓信號；

放大所述經積分的誤差電壓信號以及所述經濾波的電壓信號；以及

響應於所述放大所述經積分的誤差電壓信號以及所述經濾波的電壓信號來產生一補償電壓信號。
- 2.如請求項 1 的方法，其中所述放大是包括放大一在所述經積分的誤差電壓信號以及所述經濾波的電壓信號之間的差值。
- 3.如請求項 1 的方法，其中所述濾波是包括切換式電容濾波所述電壓信號。
- 4.如請求項 1 的方法，其進一步包括接收一回授電壓信號，並且響應於所述回授電壓信號來產生所述誤差電壓信號。
- 5.如請求項 1 的方法，其中所述放大是包括產生一經放大的信號，所述經放大的信號是和一用於所述經積分的誤差電壓信號的第一轉移函數以及一用於所述經濾波的電壓信號的第二轉移函數相關的。
- 6.如請求項 1 的方法，其進一步包括響應於所述補償電壓信號來產生一脈波寬度調變(PWM)電壓信號。
- 7.一種補償電路，其包括：

一積分器電路，其被配置以接收與積分一第一電壓信號；

一差分差值放大器電路，其耦接至所述積分器電路，並且被配置以產生一和所述經積分的第一電壓信號相關的第一濾波器轉移函數；以及

一切換式電容濾波器電路，其耦接至所述差分差值放大器電路，並且被配置以產生一第二濾波器轉移函數，其中所述差分差值放大器進一步被配置以響應於所述第一濾波器轉移函數以及所述第二濾波器轉移函數來輸出一第二電壓信號。

8.如請求項 7 的補償電路，其中所述補償電路是包括一用於一 DC-DC 轉換器的第三型切換式電容濾波器補償電路。

9.如請求項 7 的補償電路，其中所述積分器電路是包括一連續時間的積分器前端電路。

10.如請求項 7 的補償電路，其中所述積分器電路是包括一切換式電容積分器電路。

11.如請求項 7 的補償電路，其中所述切換式電容濾波器電路是包括一第三型切換式電容濾波器電路。

12.如請求項 7 的補償電路，其中所述差分差值放大器是包含一被配置以接收所述經積分的第一電壓信號的第一輸入、一被配置以接收所述第一電壓信號的第二輸入、一被配置以接收一共模的電壓信號的第三輸入以及一被配置以接收一和所述共模的電壓信號相關的經濾波的電壓信號的第四輸入。

13.如請求項 7 的補償電路，其中所述差分差值放大器電路是包含兩對差分輸入。

14.如請求項 7 的補償電路，其中所述差分差值放大器電路是被配置以實現一第三型濾波器轉移函數，其致能在所述差分差值放大器的兩對差分輸入處接收到的轉移函數的一隱含的級聯。

15.一種 DC-DC 電壓轉換器，其包括：

一電源電路；以及

一控制器電路，其耦接至所述電源電路，所述控制器電路包含一補償電路，所述補償電路包括：

一積分器電路，其被配置以從所述 DC-DC 電壓轉換器接收一輸出電壓，並且積分所述輸出電壓信號；

一差分差值放大器電路，其耦接至所述積分器電路，並且被配置以產生一和所述經積分的輸出電壓信號相關的第一濾波器轉移函數；以及

一切換式電容濾波器電路，其耦接至所述差分差值放大器電路，並且被配置以產生一第二濾波器轉移函數，其中所述差分差值放大器進一步被配置以響應於所述第一濾波器轉移函數以及所述第二濾波器轉移函數，來產生一用於所述 DC-DC 電壓轉換器的補償電壓信號。

16.如請求項 15 的 DC-DC 電壓轉換器，其中所述 DC-DC 電壓轉換器是包括一切換模式的 PWM 電壓轉換器。

17.如請求項 15 的 DC-DC 電壓轉換器，其中所述 DC-DC 電壓轉換器是包括一降壓轉換器或是步降電壓轉換器。

18.一種電子系統，其包括：

一數位處理器；

一週邊子系統，其耦接至所述數位處理器；以及

一電源子系統，其耦接至所述數位處理器以及所述週邊子系統的電路構件，並且被配置以產生一輸出電壓以供電所述數位處理器以及所述週邊子系統的所述電路構件，其中所述電源子系統是包含一被配置以調節所述

電源子系統的輸出電壓的 DC-DC 轉換器，並且所述 DC-DC 轉換器是包含一切換式電容濾波器補償電路，所述切換式電容濾波器補償電路是包括：

一積分器電路，其被配置以接收與積分所述輸出電壓以及一參考電壓的一差值；

一差分差值放大器電路，其耦接至所述積分器電路的一輸出，並且被配置以產生一第一濾波器轉移函數；以及

一切換式電容濾波器電路，其耦接至所述差分差值放大器電路，並且被配置以產生一第二濾波器轉移函數，其中所述差分差值放大器進一步被配置以響應於所述第一濾波器轉移函數以及所述第二濾波器轉移函數，來輸出一用於所述 DC-DC 轉換器的補償電壓信號。

19.如請求項 18 的電子系統，其中所述 DC-DC 轉換器是包括一降壓轉換器。

20.如請求項 18 的電子系統，其中所述切換式電容濾波器補償電路以及所述電源子系統是被形成在一或多個積體電路、晶圓、晶片或晶粒上。

圖式

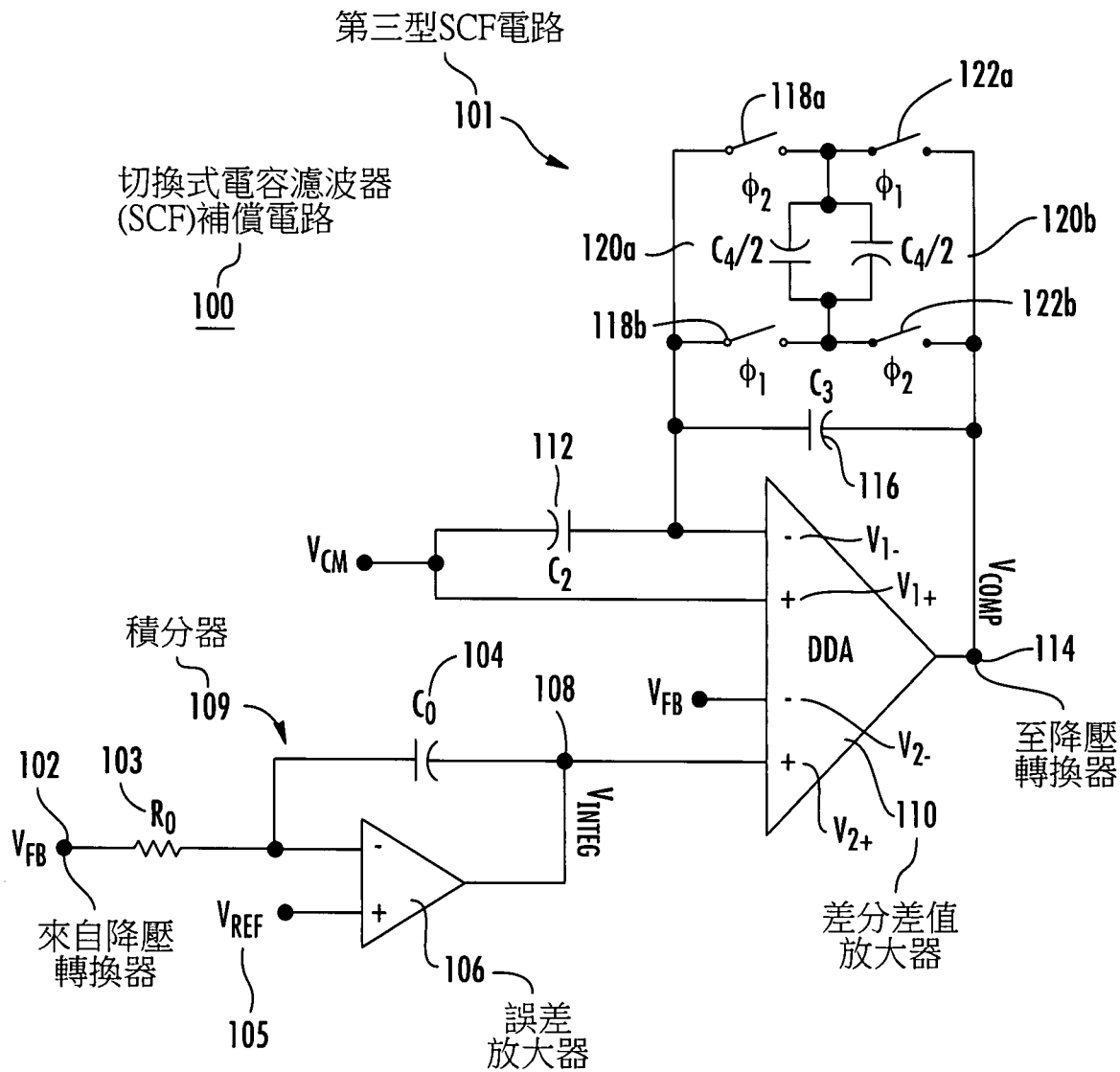


圖1

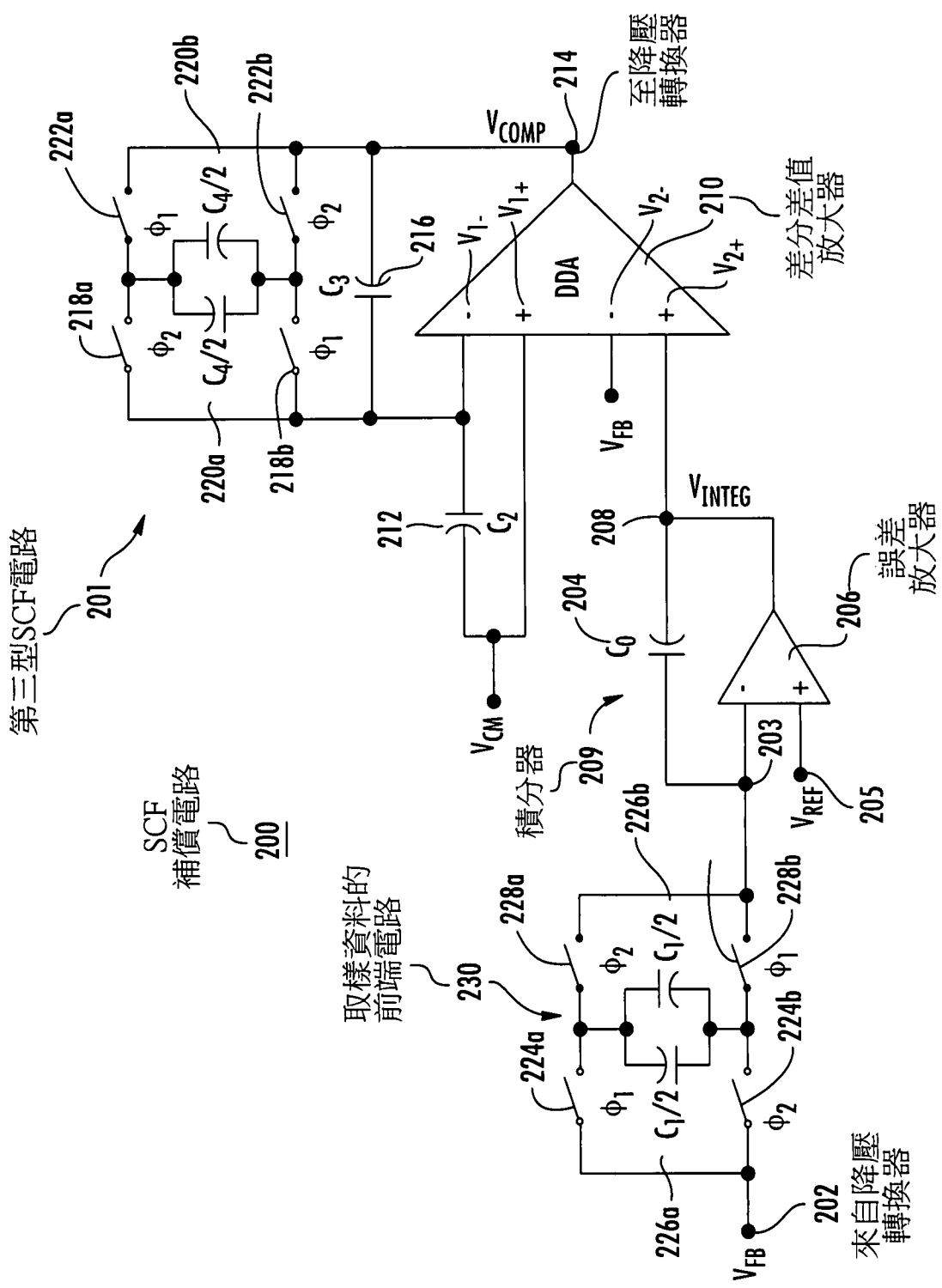


圖2

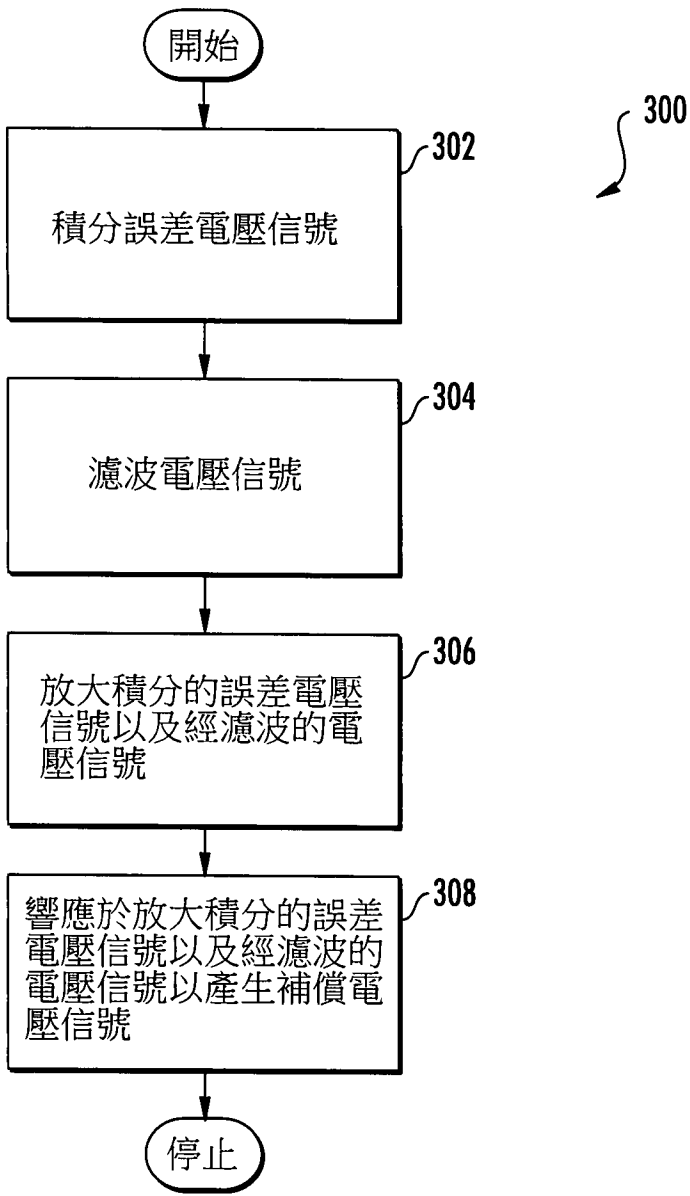


圖3

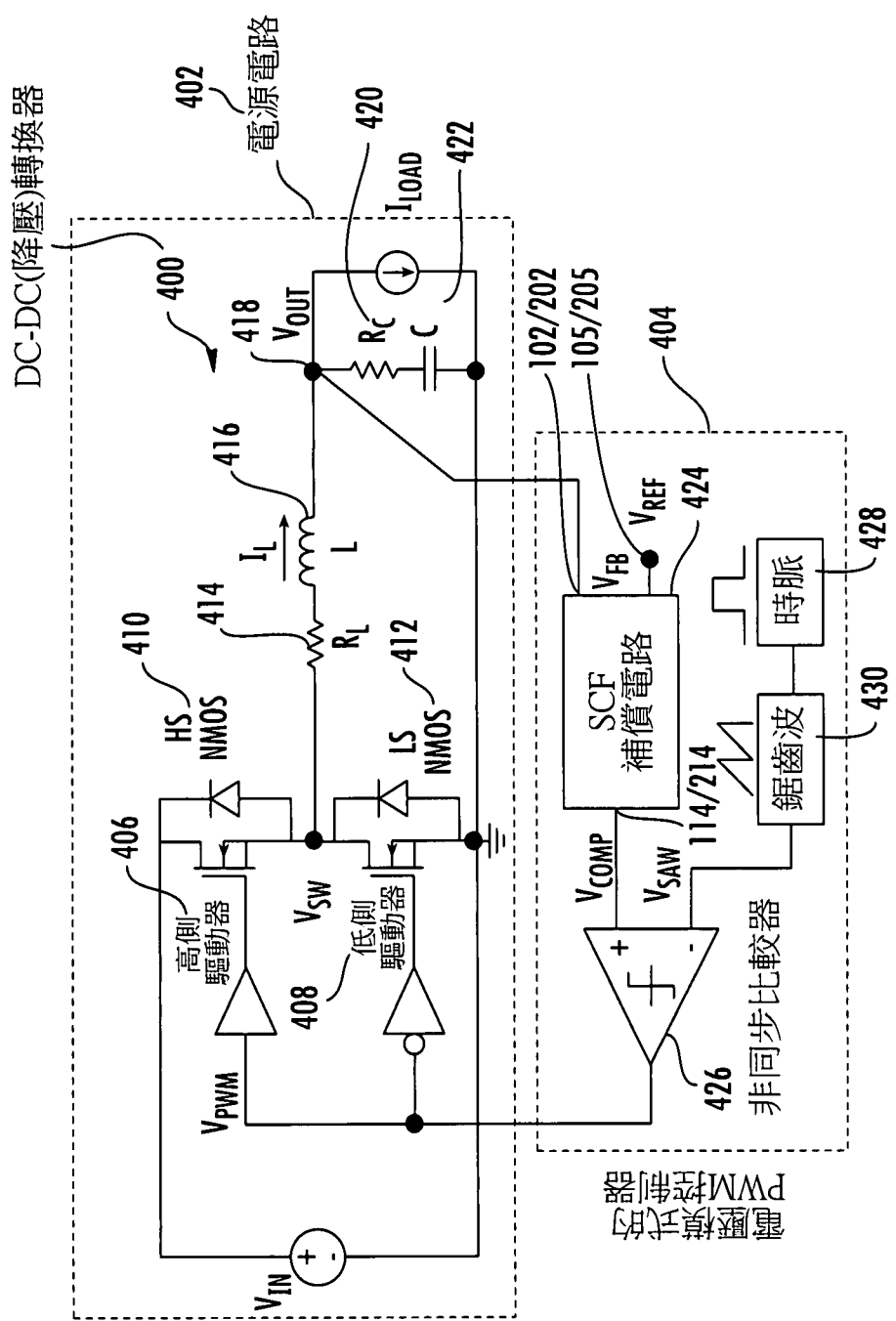


圖4

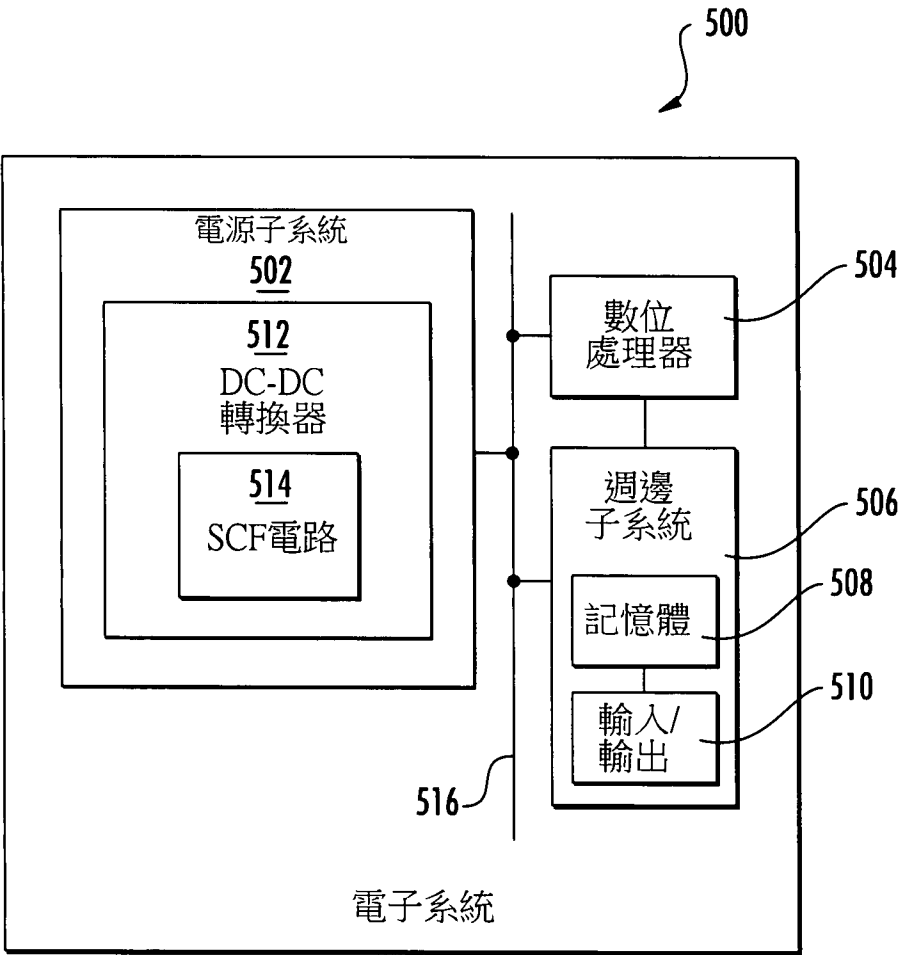


圖5