



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I466284 B

(45)公告日：中華民國 103 (2014) 年 12 月 21 日

(21)申請案號：099134516

(22)申請日：中華民國 99 (2010) 年 10 月 07 日

(51)Int. Cl. : H01L27/15 (2006.01)

H01L33/38 (2010.01)

H01L31/0224(2006.01)

(30)優先權：2010/07/02 美國

12/830,059

(71)申請人：晶元光電股份有限公司(中華民國)EPISTAR CORPORATION (TW)

新竹市新竹科學工業園區力行五路5號

(72)發明人：沈建賦 SHEN, CHIEN FU (TW)；井長慧 JING, CHANG HUEI (TW)

(56)參考文獻：

TW 200514281A

US 2003/0107053A1

US 2008/0179603A1

審查人員：王順德

申請專利範圍項數：22 項 圖式數：25 共 45 頁

(54)名稱

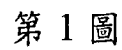
光電元件

AN OPTOELECTRONIC DEVICE

(57)摘要

一種光電元件，包含一基板；複數個半導體單元彼此之間電性連接且位於基板上，其中這些半導體單元包含一第一半導體層、一第二半導體層、以及一活性區介於其之間；複數個第一電極分別位於第一半導體層上；一連接部形成於這些半導體單元上以電性串接這些半導體單元；以及複數個第二電極分別位於第二半導體層上，其中，這些第一電極中有一個包含一第一延伸部，以及這些第二電極中有一個包含一第二延伸部。

An optoelectronic device comprising: a substrate; a plurality of semiconductor units electrically connected with each other and disposed jointly on the substrate, wherein each semiconductor unit comprises a first semiconductor layer, a second semiconductor layer, and an active region interposed between thereof; a plurality of first electrodes disposed on each first semiconductor layer respectively; and a plurality of second electrodes disposed on each second semiconductor layer respectively, wherein at least one of the first electrodes comprises a first extension, and at least one of the second electrodes comprises a second extension, wherein at least one of the first extension and the second extension comprises a curve which is not parallel to the edge of the semiconductor units.



10 . . . 光電元件
11 . . . 基板
141 . . . 第一電極
142 . . . 第二電極
143 . . . 連接部
170 . . . 溝槽
111 . . . 分割道
1411 . . . 第一延伸部
1421 . . . 第二延伸部
1412 . . . 第一電極墊
1422 . . . 第二電極墊
105、106、107、
108、109 . . . 行
151、152、153、
154、155、161、
162、163、164、
165、171、172、
173、174、181、
182、183、184、
185、191、192、
193、194、
195 . . . 半導體單元
1411a . . . 第一曲線延伸部
1421a . . . 第二曲線延伸部
1421b . . . 直線延伸部
1411c . . . 二階延伸部

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

99年(2月3日)修正劃線頁(本)

※ 申請案號：099134516

※ 申請日：099.10.07

※IPC 分類：H01L

27/15 (2006.01)

33/38 (20.01)

31/0224 (20.01)

一、發明名稱：(中文/英文)

光電元件/An Optoelectronic Device

二、中文發明摘要：

一種光電元件，包含一基板；複數個半導體單元彼此之間電性連接且位於基板上，其中這些半導體單元包含一第一半導體層、一第二半導體層、以及一活性區介於其之間；複數個第一電極分別位於第一半導體層上；一連接部形成於這些半導體單元上以電性串接這些半導體單元；以及複數個第二電極分別位於第二半導體層上，其中，這些第一電極中有一個包含一第一延伸部，以及這些第二電極中有一個包含一第二延伸部。

三、英文發明摘要：

An optoelectronic device comprising: a substrate; a plurality of semiconductor units electrically connected with each other and disposed jointly on the substrate, wherein each semiconductor unit comprises a first semiconductor layer, a second semiconductor layer, and an active region interposed between thereof; a plurality of first electrodes disposed on each first semiconductor layer respectively; and a plurality of second electrodes disposed on each second semiconductor layer respectively, wherein at least one of the first electrodes comprises a first extension, and at least one of the second electrodes comprises a second extension, wherein at least one of the first extension and the second extension comprises a curve which is not parallel to the edge of the semiconductor units.

四、指定代表圖：

(一)本案指定代表圖為：第(1)圖。

(二)本代表圖之元件符號簡單說明：

10 光電元件；11 基板；141 第一電極；142 第二電極；143 連接部；170 溝槽；111 分割道；1411 第一延伸部；1421 第二延伸部；1412 第一電極墊；1422 第二電極墊；105、106、107、108、109 行；151、152、153、154、155、161、162、163、164、165、171、172、173、174、181、182、183、184、185、191、192、193、194、195 半導體單元；1411a 第一曲線延伸部；1421a 第二曲線延伸部；1421b 直線延伸部；1411c 二階延伸部。

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

六、發明說明：

【發明所屬之技術領域】

本發明係關於一發光元件陣列。

【先前技術】

由於固態照明元件中的發光二極體具有低耗電量、低熱產生、操作壽命長、耐撞擊、體積小、反應速度快、以及可發出穩定波長的色光等良好光電特性，因此已廣泛應用於家電、儀表之指示燈、以及光電產品等。在光電技術發展中，固態照明元件著重於其發光效率、操作壽命以及亮度，因而預期在不久的將來能成為照明應用的主流。

在目前 LED 以陣列型發光元件之形式被使用，其多適用於高驅動電壓之應用，且可減少 LED 的體積及重量。LED 製造者針對陣列型發光元件設計不同的電極佈局以滿足客戶對高驅動電壓 LED 的需求，以降低成本進而提高生產效率。

【發明內容】

本案提出一光電元件，包含一基板；複數個半導體單元，彼此電性連接位於此基板上；其中，每一個半導體單元皆包含一第一半導體層，一第二半導體層，以及一活性區介於其之間；複數個第一電極分別位於第一半導體層之上；一連接部形成於此複數個半導體單元上，電性串接此複數個半導體單元；以及複數個第二電極分別位於第二半導體層之上；其中，有一個第一電極包含一第一延伸部，以及有一個第二電極包含一第二延伸部。

本案提出一光電元件，包含一基板；複數個半導體單元，彼此電性連接位於此基板上；其中，每一個

半導體單元皆包含一第一半導體層，一第二半導體層，以及一活性區介於其之間；複數個第一電極分別位於第一半導體層之上；一連接部形成於此複數個半導體單元上以電性串接此複數個半導體單元；以及複數個第二電極分別位於第二半導體層之上；其中，有一個第一電極包含一第一延伸部，以及有一個第二電極包含一第二延伸部，其中此複數個半導體單元之驅動電壓大致相同。

本案提出一光電元件，包含一基板；複數個半導體單元彼此之間電性連接且位於此基板上，其中各半導體單元包含一第一半導體層、一第二半導體層、以及一活性區介於其之間，複數個第一電極分別位於第一半導體層上；以及複數個第二電極分別位於第二半導體層上，其中複數個半導體單元包含一第一半導體單元，一第二半導體單元，以及一第三半導體單元，第一電極中的至少一個包含一第一電極墊位於基板最外圍的第一半導體單元上，以及第二電極中的至少一個包含一第二電極墊位於基板最外圍的第二半導體單元上，其中第一電極及第二電極包含一第一延伸部及一第二延伸部位於沒有電極墊的第三半導體單元上。

本案提出一光電元件，包含一基板；複數個半導體單元彼此之間電性連接且位於基板上，其中各半導體單元包含一第一半導體層、一第二半導體層、以及一活性區介於其之間；以及複數個第一電極及複數個第二電極分別位於複數個半導體單元上，其中各半導體單元包含一第一半導體單元，一第二半導體單元，以及一第三半導體單元，第一電極中的至少一個包含一第一電極墊位於第一半導體單元之第二半導體層上，以及第二電極中的至少一個包含一第二電極墊位於第二半導體單元之第二半導體層上，其中第一電極及第

二電極包含一第一延伸部及一第二延伸部位於沒有電極墊的第三半導體單元上。

【實施方式】

第 1 圖揭示一符合本案一實施例之光電元件 10 之上視圖。光電元件 10 例如發光二極體(LED)、雷射二極體(LD)、或太陽能電池，包含複數個半導體單元形成於一基板 11 上，第一電極 141，第二電極 142，以及連接部 143 形成於半導體單元上。於本實施例中，光電元件 10 係為一發光二極體 (LED)。第 2 圖揭示第 1 圖中光電元件 10 沿 A-A'線段之剖面圖。每一個半導體單元包含一第一半導體層 121，一第二半導體層 123，以及介於第一、第二半導體層之間的一活性區 122。第一半導體層 121 的組成材料是一摻雜 p-型或 n-型雜質的 III-V 半導體材料，第二半導體層 123 的組成材料是一摻雜 p-型或 n-型雜質的 III-V 半導體材料，且第一半導體層 121 及第二半導體層 123 的電性相異。活性區 122 之結構可為單異質結構(SH)、雙異質結構(DH)、或者多重量子井結構(MQW)。溝槽 170 藉由蝕刻半導體單元而形成於半導體單元中，且暴露出部份的第一半導體層 121。複數個分割道 111 形成於半導體單元之間，暴露出部份基板 11。光電元件 10 上有複數個第一電極 141 及第二電極 142，其中第一電極 141 係形成於暴露出的第一半導體層 121 之上，且第二電極 142 係形成於第二半導體層 123 之上。第一電極 141 包含一第一延伸部 1411，第二電極 142 包含一第二延伸部 1421。此外，複數半導體單元中的一個半導體單元上的其第一電極 141 包含一第一電極墊 1412，且另一個半導體單元上的第二電極 142 包含一第二電極墊 1422。

為了滿足客戶對光電元件特定面積、電流及驅動電壓的需求，半導體單元以及電極的佈局也必須特別設計。半導體單元之數量原則是依公式 $n = (\frac{V}{V_f} - 1)$, $(\frac{V}{V_f})$, 或 $(\frac{V}{V_f} + 1)$ 加以設計，其中， n 代表半導體單元的數量， V 代表光電元件的驅動電壓， V_f 代表半導體單元的驅動電壓。在本實施例中，光電元件 10 的大小是 $85 \times 85 \text{mil}^2$ ，其驅動電壓為 72V。每一半導體單元的驅動電壓實質上為 3V，但半導體單元的驅動電壓會因製程控制以及磊晶層的品質而有所變化。一般來說，在光電元件的電性效率上，半導體單元的驅動電壓越低越好。每一半導體單元的面積大致上彼此相同。依照上述的公式，光電元件 10 包含 24 個半導體單元，分別配置於行 105、106、107、108、以及 109。第一行 105 包含五個半導體單元 151、152、153、154、以及 155，朝一第一方向串接；第二行 106 包含五個半導體單元 161、162、163、164、以及 165，朝一第二方向串接；第三行 107 包含四個半導體單元 171、172、173、以及 174，朝第一方向串接；第四行 108 包含五個半導體單元 181、182、183、184、以及 185，朝第二方向串接；第五行 109 包含五個半導體單元 191、192、193、194、以及 195，朝第一方向串接。第一方向及第二方向相反，而不同行中包含不同數量的半導體單元的佈局可使配置上更容易滿足客戶的需求。

於第三行 107 中，半導體單元的外形是長方形且與其他行中的半導體單元形狀不同，藉由這樣的設計，可以使電極佈局上更容易。參考第 1 圖及第 3 圖，於第一行 105 及第五行 109 中，除了位於基板 11 角落區域的半導體單元 151、155、191、以及 195 外，其他半導體單元上的電極佈局是相似的。於第二行

106 及第四行 108 中，除接近基板 11 邊緣的半導體單元 161、165、181、以及 185 外，其他位於半導體單元上的電極佈局是相同的。第三行 107 中的半導體單元其電極佈局與其他行中的半導體單元相比差異性較大，但其中之半導體單元 172 及 173 上的電極佈局是相同的，而與位於基板 11 邊緣的半導體單元 171 及 174 不同。

第一延伸部 1411 包含一第一曲線延伸部 1411a；第二延伸部 1421 包含一第二曲線延伸部 1421a，在行 105、106、108、及 109 上的半導體單元的第二延伸部 1421 更包含一直線延伸部 1421b；第一曲線延伸部 1411a 及/或第二曲線延伸部 1421a 與半導體單元的任一邊都不互相平行。在第一、三、及五行 105、107、及 109 的半導體單元上的第一延伸部 1411 位於溝槽 170 中，並且從半導體單元的第一邊向對側的第二邊延伸，第二延伸部 1421 則是從半導體單元的第二邊向第一邊延伸。在第二和四行 106 及 108 的半導體單元上的第一延伸部 1411 是從半導體單元的第二邊向第一邊延伸，且第二延伸部 1421 是從半導體單元的第一邊向第二邊延伸。於本實施例中，第二延伸部 1421 大致上係靠近半導體單元的邊緣設置，而第一延伸部 1411 係置於半導體單元溝槽 170 中，與第一半導體層 121 電性連接。延伸部的數量可依半導體單元的面積做調整，若半導體單元的面積較大，就需要較多的延伸部。延伸部亦可形成自第一曲線延伸部 1411a 延伸出的一二階延伸部 1411c 及/或自第二曲線延伸部 1421a 延伸出的一二階延伸部 1421c，以增加電流分散。

第一電極墊 1412 及第二電極墊 1422 係分別位於基板 11 的相對角落的半導體單元 155 及 191 上，

第一電極墊 1412 與半導體單元 155 上的第一延伸部 1411 相接觸，第二電極墊 1422 與半導體單元 191 上的第二延伸部 1421 相接觸；電極墊係作為打線接合(wire bonding)或覆晶式接合(flip chip type bonding)用。為了減少接合上的困難度，電極墊較佳地被分別配置在基板 11 最外側上的不同的半導體單元上。

為了要電連接各個半導體單元，一連接部 143 因此形成於各個半導體單元間，舉例來說，連接部 143 與第一半導體單元上的第一延伸部 1411 及相鄰的第二半導體單元上的第二延伸部 1421 相接。於本實施例中，連接部 143 於第一、三、及五行 105、107、及 109 之間形成一第一方向的串接，而於第二及四行 106 及 108 之間形成一第二方向的反向串接。各行之間藉由連接部 143 串接半導體單元 151 及 161、165 及 174、171 及 181、以及 185 及 195。於第一、二、四、及五行 105、106、108、及 109 中每兩個半導體單元間有兩個連接部 143 存在於其間，於第三行 107 中每兩個半導體單元間有一個連接部 143 存在於其間。第 4 圖是第 1 圖中所示之光電元件 10 的等效電路圖。

光電元件 10 之第二半導體層 123 及第二電極 142 之間更可包含一透明導電層，透明導電層的材料係一金屬氧化材料，例如氧化銦錫(ITO)、氧化鎘錫(CTO)、氧化銻錫、氧化銦鋅、氧化鋅鋁、或氧化鋅錫。此外，當一金屬層具有能讓光透過的厚度時，也可作為透明導電層。

於基板 11 及第一半導體層 121 之間，更可包含一接合層，使得半導體單元與基板 11 接合。接合層可為一絕緣透明接合層或是導電透明接合層；若為絕緣透明接合層，其材料可以是聚醯亞胺(polyimide)、

苯并環丁烯(BCB)、或過氟環丁烷(PFCB)；若為導電接合層的材料，其材料可以是金屬氧化材料或是金屬，金屬氧化材料包含氧化銦錫(ITO)、氧化鎘錫(CTO)、氧化銻錫、氧化銦鋅、氧化鋅鋁、或氧化鋅錫；金屬材料包含鎳、金、鈦、鉻、鋁、或鉑。分割道 111 形成於各個半導體單元之間，且暴露出部分基板 11 及/或絕緣透明接合層。當接合層是導電接合層時，分割道 111 穿過導電接合層暴露出基板 11 使得各半導體單元之間電性絕緣，此時基板 11 為氮化鋁(AlN)、藍寶石、或玻璃。

第 5 圖揭示一符合本案第二實施例之光電元件 20 之上視圖。參考第 5-6 圖，光電元件 20 包含複數個半導體單元形成於一基板 21 上，且經由複數個分割道 211 分隔開來，第一電極 241、第二電極 242、以及連接部 243 係形成於半導體單元上。半導體單元的結構與光電元件 10 的相同，包含第一半導體層 121、第二半導體層 123，以及介於第一、第二半導體層之間的活性區 122。複數個分割道 211 形成於各半導體單元之間。光電元件 20 上有複數個第一電極 241 及第二電極 242，其中第一電極 241 係形成於暴露出的第一半導體層 121 上，且第二電極 242 係形成於第二半導體層 123 上。第一電極 241 包含一第一延伸部 2411，第二電極 242 包含一第二延伸部 2421。此外，複數半導體單元中的一個半導體單元上的第一電極 241 包含一第一電極墊 2412，且另一半導體單元上的第二電極 242 包含一第二電極墊 2422。

於本實施例中，光電元件 20 的大小是 $85 \times 85 \text{ mil}^2$ ，其驅動電壓為 72V，每一半導體單元的面積大致上彼此相同，依照上述的公式 $(\frac{V}{V_f} - 1)$ ，光電元件 20 包含 23 個半導體單元，分別配置於行 205、206、

207、208、及 209 中。第一行 205 包含五個半導體單元 251、252、253、254、及 255 朝一第一方向串接，且其上的電極佈局與光電元件 10 第一行 105 中的半導體單元上的電極佈局相同；第二行 206 包含四個半導體單元 261、262、263、及 264 朝一第二方向串接，且其上的電極佈局與光電元件 10 第三行 107 中的半導體單元上的電極佈局相同；第三行 207 包含五個半導體單元 271、272、273、274、及 275 朝第一方向串接，且其上的電極佈局與光電元件 10 第一行 105 中的半導體單元上的電極佈局相同；第四行 208 包含四個半導體單元 281、282、283、及 284 朝第二方向串接，且其上的電極佈局與光電元件 10 第三行 107 中的半導體單元上的電極佈局相同；第五行 209 包含五個半導體單元 291、292、293、294、及 295 朝第一方向串接，且其上的電極的佈局與光電元件 10 第一行 105 中的半導體單元上的電極佈局相同。

於第二及四行 206、208 中，半導體單元的外形是長方形且與其他行中的半導體單元形狀不同。參考第 5 圖及第 6 圖，第一行 205、第三行 207、以及第五行 209 的半導體單元上的電極佈局，除了半導體單元 251、255、271、275、291、及 295 上的電極外，其他半導體單元上的電極佈局彼此之間大致上相似；第二行 206 及第四行 208 的半導體單元上的電極佈局，除了半導體單元 261、264、281、及 284 上的電極外，其他半導體單元上的電極佈局彼此之間大致上相同。第一延伸部 2411 包含一第一曲線延伸部 2411a，且第二延伸部 2421 包含一第二曲線延伸部 2421a。在行 205、207、及 209 的半導體單元上，第二延伸部 2421 更包含一直線延伸部 2421b；第一曲線延伸部 2411a 與第二曲線延伸部 2421a 不平行於半

導體單元的任一邊。第一、三、及五行 205、207、209 半導體單元上的第一延伸部 2411 係設置於第一半導體層 121 上，且自半導體單元的第一邊向相對於第一邊的第二邊延伸，第二延伸部 2421 則是從第二邊向第一邊延伸。於第二、及四行 206、208 半導體單元上的第一延伸部 2411 係自半導體單元的第二邊向第一邊延伸，第二延伸部 2421 則是自第一邊向第二邊延伸。於本實施例中，第二延伸部 2421 大致上係靠近半導體單元的邊緣設置，而第一延伸部 2411 係置於半導體單元中，與第一半導體層電性連接。延伸部亦可形成自第一曲線延伸部 2411a 延伸出的一二階延伸部 2411c，以增加電流分散。

第一電極墊 2412 及第二電極墊 2422 係分別形成於半導體單元 255 及 291 上，第一電極墊 2412 與半導體單元 255 上的第一延伸部 2411 相接觸，第二電極墊 2422 與半導體單元 291 上的第二延伸部 2421 相接觸。電極墊係作為接合(bonding)用，且分別配置在基板 21 角落區域上的不同的半導體單元上。

於本實施例中，連接部 243 於第一、三、及五行 205、207、及 209 之間形成一第一方向的串接，而於第二及四行 206 及 208 之間形成一第二方向的反向串接。各行之間藉由連接部 243 串接半導體單元 251 及 261、264 及 275、271 及 281、以及 284 及 295。於第一、三、及五行 205、207、及 209 中每兩個半導體單元間有兩個連接部 243，於第二行 206 及第四行 208 中每兩個半導體單元間有一個連接部 243。第 7 圖是第 5 圖中所示之光電元件 20 的等效電路圖。

第 8 圖揭示一符合本案第三實施例之光電元件 30 之上視圖。參考第 8-9 圖，光電元件 30 包含複數個半導體單元形成於一基板 31 上，第一電極 341、

第二電極 342、以及連接部 343 形成於半導體單元上。半導體單元的結構包含第一半導體層 121、第二半導體層 123，以及介於第一、第二半導體層之間的活性區 122。複數個分割道 311 形成於各半導體單元之間。光電元件 30 上有複數個第一電極 341 及第二電極 342，其中第一電極 341 包含一第一延伸部 3411 形成於半導體單元 355 之外的半導體單元上，第二電極 342 包含一第二延伸部 3421。此外，半導體單元 355 上的第一電極 341 包含一第一電極墊 3412，且半導體單元 391 上的第二電極 342 包含一第二電極墊 3422。

於本實施例中，光電元件 30 的大小是 $50 \times 50 \text{mil}^2$ ，其驅動電壓為 72V，半導體單元的驅動電壓約為 3V，每一半導體單元的面積大致上彼此相同。光電元件 30 包含 23 個半導體單元，分別配置於行 305、306、307、308、及 309 中。第一行 305 包含五個半導體單元 351、352、353、354、及 355 朝一第一方向串接；第二行 306 包含四個半導體單元 361、362、363、及 364 朝一第二方向串接；第三行 307 包含五個半導體單元 371、372、373、374、及 375 朝第一方向串接；第四行 308 包含四個半導體單元 381、382、383、及 384 朝第二方向串接；第五行 309 包含五個半導體單元 391、392、393、394、及 395 朝第一方向串接。

於第二及四行 306、308 中，半導體單元的外形與其他行中的半導體單元形狀不同。參考第 8 圖及第 9 圖，第一行 305、第三行 307、以及第五行 309 的半導體單元上的電極佈局，除了半導體單元 351、355、371、375、391、及 395 上的電極外，其他半導體單元上的電極佈局彼此之間大致上相似；第二行

306 及第四行 308 的半導體單元上的電極佈局，除了半導體單元 361、364、381、及 384 上的電極外，其他的彼此之間大致上相同。第一延伸部 3411 可以是一曲線延伸部 3411a，其係設置於接近基板 31 外圍的半導體單元 361、375、381、391、及 394 上；第一延伸部 3411 也可以是一直線延伸部 3411b，係設置於其他半導體單元上。第二延伸部 3421 可為一曲線延伸部。

於第一、三、及五行 305、307、309，除了半導體單元 375、395 外，其他的半導體單元其上的第一延伸部 3411 係自半導體單元的第一邊向相對於第一邊的第三邊延伸，第二延伸部 3421 則係自第二邊向第一邊延伸。半導體單元 375 及 395 上的第一延伸部 3411 係自半導體單元的第三邊向第二邊延伸。於第二及四行 306、308，除了半導體單元 361、381 外，其他半導體單元上的第一延伸部 3411 係自第二邊向第一邊延伸，且第二延伸部 3421 係自第一邊向第二邊延伸。於半導體單元 361 及 381 上的第一延伸部 3411 係自半導體單元 361 及 381 的第三邊向第一邊延伸。第一延伸部 3411 的曲線延伸部及第二延伸部 3421 不平行於半導體單元的任一邊。於本實施例中，第二延伸部 3421 大致上係靠近半導體單元的邊緣設置，而第一延伸部 3411 係置於半導體單元中，與第一半導體層電性連接。延伸部亦可形成自曲線延伸部 3411a 及直線延伸部 3411b 延伸出的一二階延伸部 3411c，以增加電流分散。

第一電極墊 3412 及第二電極墊 3422 係分別形成於半導體單元 355 及 391 上，第二電極墊 3422 與半導體單元 391 上的第二延伸部 3421 相接觸。電極墊係作為打線接合或覆晶式接合用，且分別配置在基

板 31 角落區域上的不同的半導體單元上。

於本實施例中，連接部 343 於第一、三、及五行 305、307、及 309 之間形成一第一方向的串接，而於第二及四行 306 及 308 之間形成一第二方向的反向串接。各行之間藉由連接部 343 串接半導體單元 351 及 361、364 及 375、371 及 381、以及 384 及 395。於每兩個半導體單元間有一個連接部 343 存在於其間。第 10 圖是第 8 圖中所示之光電元件 30 的等效電路圖。

第 11 圖揭示一符合本案第四實施例之光電元件 40 之上視圖。參考第 11-12 圖，光電元件 40 包含複數個半導體單元形成於一基板 41 上，第一電極 441、第二電極 442、以及連接部 443 形成於半導體單元上。半導體單元的結構包含第一半導體層 121、第二半導體層 123，以及介於第一、第二半導體層之間的活性區 122。複數個分割道 411 形成於各半導體單元之間。光電元件 40 上有複數個第一電極 441 及第二電極 442，其中第一電極 441 包含一第一延伸部 4411 形成於半導體單元 455 之外的半導體單元上，且形成於半導體單元 471 以外的半導體單元上的第二電極 442 包含一第二延伸部 4421。此外，形成於半導體單元 455 上的第一電極 441 包含一第一電極墊 4412，且於半導體單元 471 上的第二電極 442 包含一第二電極墊 4422。

於本實施例中，光電元件 40 的大小是 $45 \times 45 \text{mil}^2$ ，其驅動電壓為 48V，半導體單元的驅動電壓約為 3V；依照上述公式，光電元件 40 包含 16 個半導體單元，配置於行 405、406、及 407 中。第一行 405 包含五個半導體單元 451、452、453、454、及 455 朝一第一方向串接；第二行 406 包含六個半導體

單元 461、462、463、464、465、及 466 朝一第二方向串接；第三行 407 包含五個半導體單元 471、472、473、474、及 475 朝第一方向串接。

第二 402 中的半導體單元的外形與其他行中的半導體單元形狀不同；參考第 11 圖及第 12 圖，第一行 405 以及第三行 407 的半導體單元上的電極佈局，除了位於半導體單元 451、455、471、及 475 上的電極外，其他半導體單元的電極佈局彼此之間大致上相似。第一延伸部 4411 包含一直線延伸部 4411a 以及一二階延伸部 4411c，其中所有的第二延伸部 4421 都是曲線的延伸部。於第一及二行 405、407 的半導體單元上的第一延伸部 4411 係自半導體單元的第一邊向相鄰於第一邊的第三邊及第四邊延伸，而第二延伸部 4421 係自第二邊向第三邊及第四邊延伸。於第二行 406 的半導體單元上的第一延伸部 4411 係自半導體單元的第二邊向第三邊及第四邊延伸，而第二延伸部 4421 係自第一邊向第三邊及第四邊延伸。曲線延伸部 4411 及 4421 不平行於半導體單元的任一邊。

第一電極墊 4412 及第二電極墊 4422 係分別位於半導體單元 455 及 471 上，連接部 443 於半導體單元之間形成一串接。第 13 圖是第 11 圖中所示之光電元件 40 的等效電路圖。

第 14 圖揭示一符合本案第五實施例之光電元件 50 之上視圖。第 15 圖係光電元件 50 的 3D 立體圖。光電元件 50 的大小是 $40 \times 40 \text{ mil}^2$ ，其驅動電壓為 36V，半導體單元的驅動電壓約為 3V；依照公式 $(\frac{V}{V_f} - 1)$ ，於本實施例中，光電元件 50 包含 11 個半導體單元，分別配置於行 505、506、及 507 中。第一行 505 包含四個半導體單元 551、552、553、及 554 朝一第一方向串接；第二行 506 包含三個半導體單元

561、562、及 563 朝一第二方向串接；第三行 507 包含四個半導體單元 571、572、573、及 574 朝第一方向串接。具有第一延伸部 5411 的第一電極 541 係形成於半導體單元 554 之外的半導體單元上，具有第二延伸部 5421 的第二電極 542 係形成於所有的半導體單元上。半導體單元 554 上的第一電極 541 包含一第一電極墊 5412，且半導體單元 571 上的第二電極 542 包含一第二電極墊 5422。連接部 543 於半導體單元之間形成一串接。第 16 圖是第 14 圖中所示之光電元件 50 的等效電路圖。

第 17 圖揭示一符合本案第六實施例之光電元件 60 之上視圖。第 18 圖係光電元件 60 的 3D 立體圖。光電元件 60 的大小是 $120 \times 120 \text{mil}^2$ ，其驅動電壓為 24V，半導體單元的驅動電壓約為 3V；依照公式 $(\frac{V}{V_f})$ ，於本實施例中，光電元件 60 包含 8 個半導體單元，分別配置於行 605、606、及 607 中。第一行 605 包含二個半導體單元 651 及 652 朝一第一方向串接；第二行 606 包含四個半導體單元 661、662、663、及 664 朝一第二方向串接；第三行 607 包含二個半導體單元 671 及 672 朝第一方向串接。第一電極 641 包含一第一延伸部 6411，第二電極 642 包含一第二延伸部 6421。此外，複數半導體單元中的一個半導體單元上的其第一電極 641 包含二個第一電極墊 6412，且另一半導體單元上的第二電極 642 包含二個第二電極墊 6422。連接部 643 於半導體單元之間形成一串接。第 19 圖是第 17 圖中所示之光電元件 60 的等效電路圖。

第 20 圖揭示一符合本案第七實施例之光電元件 70 之上視圖。第 21 圖係光電元件 70 的 3D 立體圖。光電元件 70 的大小是 $120 \times 120 \text{mil}^2$ ，其驅動電壓為

24V，半導體單元的驅動電壓約為 3V；依照公式 $(\frac{V}{V_f}-1)$ ，於本實施例中，光電元件 70 包含 7 個半導體單元，分別配置於行 705、706、及 707 中。第一行 705 包含二個半導體單元 751 及 752 朝一第一方向串接；第二行 706 包含三個半導體單元 761、762、及 769 朝一第二方向串接；第三行 707 包含二個半導體單元 771 及 772 朝第一方向串接。第一電極 741 包含一第一延伸部 7411，第二電極 742 包含一第二延伸部 7421。此外，複數半導體單元中的一個半導體單元上的第一電極 741 包含二個第一電極墊 7412，且另一半導體單元上的第二電極 742 包含二個第二電極墊 7422。連接部 743 於半導體單元之間形成一串接。第 22 圖是第 20 圖中所示之光電元件 70 的等效電路圖。

第 23 圖揭示一符合本案第八實施例之光電元件 80 之上視圖。第 24 圖係光電元件 80 的 3D 立體圖。光電元件 80 的大小是 $85 \times 85 \text{mil}^2$ ，其驅動電壓為 144V，半導體單元的驅動電壓約為 3V；依照公式 $(\frac{V}{V_f})$ ，於本實施例中，光電元件 80 包含 48 個半導體單元配置於行 801、802、803、804、805、806 及 807 中。行 801、803、805、及 807 中分別包含七個半導體單元朝一第一方向串接；行 802 及 806 中包含七個半導體單元朝一第二方向串接；第四行 804 包含六個半導體單元朝第一方向串接。複數半導體單元中的一個半導體單元上的第一電極 841 包含一第一電極墊 8412 位於半導體單元 811 的第一半導體層 121 上，且半導體單元 871 上的第二電極 842 包含一第二電極墊 8422，其係位於第二半導體層 123 上。此外，具有第一延伸部 8411 的第一電極 841 係位於第一電極墊 8412 所置的半導體單元之外的半導體單元上；具

有第二延伸部 8421 的第二電極 842 係位於所有半導體單元上。連接部 843 於半導體單元之間形成一串接。第一電極墊 8412 所位於的半導體單元 811 上的第二電極 842 係位於第二半導體層 123 上，藉由連接部 843 與半導體單元 812 的第一電極 841 連接；第二電極墊 8422 所位於的半導體單元 871 上的第一電極 841 係位於第一半導體層 121 上，藉由連接部 843 與半導體單元 872 的第二電極 842 連接。

第 25 圖揭示一符合本案第九實施例之光電元件 90 之上視圖。光電元件 90 包含 48 個半導體單元配置於行 801、802、803、804、805、806 及 807 中。其外觀及電極配置與光電元件 80 相似，差別在於第一電極墊 9412 係形成於半導體單元 811 的第二半導體層 123 上，藉由連接部 843 與半導體單元 812 的第一電極 841 形成串接；第二電極墊 9422 係形成於半導體單元 871 的第二半導體層 123 上，藉由連接部 843 與半導體單元 872 的第二電極 842 形成串接。當有一外部電源供應電流自第二電極墊 9422 注入，再由第一電極墊 9412 輸出時，由於第二電極墊 9422 下的半導體單元 871 電阻大於其與連接部 843 與半導體單元 872 的第二電極 842 的串接電阻，因此電流直接自第二電極墊 9422 經由連接部 843 流向半導體單元 812 的第一電極 841，而不會流向半導體單元 871 下的第一半導體層 121、活性區 122、以及第二半導體層 123。同樣的電流在流至半導體單元 812 的第一電極 841，經由連接部 843 流向第一電極墊 9412 後，並不會流向半導體單元 811 下方的第一半導體層 121、活性區 122、以及第二半導體層 123，而是直接輸出至外部電源。因此第一電極墊 9412 及第二電極墊 9422 下方的半導體單元 811 及 871 不會產生光。

為了進一步電性隔絕電極墊及下方半導體單元，可於電極墊與半導體單元之間形成一絕緣層，避免因大電流造成電流貫穿電極墊下方的半導體層形成短路。

由於第一電極墊 9412 及第二電極墊 9422 下方的半導體單元不發光，因此第一電極墊 9412 面積可與半導體單元 811 的面積大致相當，第二電極墊 9422 面積可與半導體單元 871 的面積大致相當，以提升打線製程之良率。此外，光電元件 90 中第一電極墊 9412 亦可與光電元件 80 中的第二電極墊 8422 搭配，此時第一電極墊 9412 係大致整面覆蓋於半導體單元 811 的第二半導體層 123 上，而第二電極墊 8422 係位於半導體單元 871 的部份第二半導體層 123 之上；第一電極墊 9412 下方的半導體單元無電流注入，因此不發光，而第二電極墊 8422 所位於的半導體單元 871 上的第一電極 841，藉由連接部 843 與半導體單元 872 的第二電極 842 連接，當電流注入時，第二電極墊 8422 所位於的半導體單元 871 會發光。同樣地，光電元件 90 中第二電極墊 9422 亦可與光電元件 80 中的第一電極墊 8412 搭配，此時第一電極墊 8412 係位於半導體單元 811 的部份第一半導體 121 之上，而第二電極墊 9422 係大致整面覆蓋於半導體單元 871 的第二半導體層 123 之上；第一電極墊所位於的半導體單元 811 上的第二電極 842，藉由連接部 843 與半導體單元 812 的第一電極 841 連接，當電流注入時，第一電極墊 8412 所位於的半導體單元 811 會發光，而注入第二電極墊 9422 的電流並不會流經半導體單元 871 的活性區 122，而係直接藉由連接部 843 流向半導體單元 872，因此第二電極墊 9422 所位於的半導體單元 871 不發光。

第一半導體層、活性層、及第二半導體層的材

料包含一或多個元素選自於 Ga、Al、In、As、P、N 及 Si 所構成的群組，例如 GaN、AlGaN、InGaN、AlGaInN、GaP、GaAs、GaAsP、GaNAs、或 Si；基板的材料包含藍寶石、GaAs、GaP、SiC、ZnO、GaN、AlN、Cu、或 Si。

本發明所列舉之各實施例僅用以說明本發明，並非用以限制本發明之範圍。任何人對本發明所作之任何顯而易知之修飾或變更皆不脫離本發明之精神與範圍。

【圖式簡單說明】

- 第 1 圖係依本案一實施例所繪示之光電元件上視圖；
- 第 2 圖係第 1 圖所示之光電元件剖面圖；
- 第 3 圖係第 1 圖所示之光電元件 3D 立體圖；
- 第 4 圖係第 1 圖所示之光電元件等效電路圖；
- 第 5 圖係依本案一實施例所繪示之光電元件上視圖；
- 第 6 圖係第 5 圖所示之光電元件 3D 立體圖；
- 第 7 圖係第 5 圖所示之光電元件等效電路圖；
- 第 8 圖係依本案一實施例所繪示之光電元件上視圖；
- 第 9 圖係第 8 圖所示之光電元件 3D 立體圖；
- 第 10 圖係第 8 圖所示之光電元件等效電路圖；
- 第 11 圖係依本案一實施例所繪示之光電元件上視圖；
- 第 12 圖係第 11 圖所示之光電元件 3D 立體圖；
- 第 13 圖係第 11 圖所示之光電元件等效電路圖；
- 第 14 圖係依本案一實施例所繪示之光電元件上視圖；
- 第 15 圖係第 14 圖所示之光電元件 3D 立體圖；
- 第 16 圖係第 14 圖所示之光電元件等效電路圖；
- 第 17 圖係依本案一實施例所繪示之光電元件上視圖；

- 第 18 圖係第 17 圖所示之光電元件 3D 立體圖；
 第 19 圖係第 17 圖所示之光電元件等效電路圖；
 第 20 圖係依本案一實施例所繪示之光電元件上視圖；
 第 21 圖係第 20 圖所示之光電元件 3D 立體圖；
 第 22 圖係第 20 圖所示之光電元件等效電路圖；
 第 23 圖係依本案一實施例所繪示之光電元件上視圖；
 第 24 圖係第 23 圖所示之光電元件 3D 立體圖；
 第 25 圖係依本案一實施例所繪示之光電元件上視圖。

【主要元件符號說明】

10、20、30、40、50、60、70、80、90 光電元件；11、21、31、41、51、61、71、81 基板；141、241、341、441、541、641、741、841 第一電極；142、242、342、442、542、642、742、842 第二電極；143、243、343、443、543、643、743、843 連接部；121 第一半導體層；123 第二半導體層；122 活性區；170 溝槽；111、311 分割道；1411、2411、3411、4411、5411、6411、7411、8411 第一延伸部；1421、2421、3421、4421、5421、6421、7421、8421 第二延伸部；1412、2412、3412、4412、5412、6412、7412、8412、9412 第一電極墊；1422、2422、3422、4422、5422、6422、7422、8422、9422 第二電極墊；105、106、107、108、109、205、206、207、208、209、305、306、307、308、309、405、406、407、505、506、507、605、606、607、705、706、707、801、802、803、804、805、806、807 行；151、152、153、154、155、161、162、163、164、165、171、172、173、

174、 181、182、183、184、185、191、192、193、
194、195、251、252、253、254、255、261、262、
263、264、271、272、273、274、275、281、282、
283、284、291、292、293、294、295、351、352、
353、354、355、361、362、363、364、371、372、
373、374、375、381、382、383、384、391、392、
393、394、395、451、452、453、454、455、461、
462、463、464、465、466、471、472、473、474、
475、551、552、553、554、561、562、563、571、
572、573、574、651、652、661、662、663、664、
671、672、751、752、761、762、769、771、772、
811、812、871、872 半導體單元；1411a、2411a 第
一曲線延伸部；1421a、2421a 第二曲線延伸部；
1421b、2421b、3411b、4411a 直線延伸部；1411c、
1421c、2411c、3411c、4411c 二階延伸部；3411a 曲
線延伸部。

七、申請專利範圍：

103年4月16日修正頁(本)
劃線

1. 一種光電元件，包含：

一基板；

複數個半導體單元彼此之間電性連接且位於該基板上，其中各該些半導體單元包含一第一半導體層、一第二半導體層、以及一活性區介於該第一半導體層及該第二半導體層之間；

一連接部形成於該些半導體單元上以電性串接該些半導體單元；以及

複數個第一電極分別位於該些第一半導體層上及複數個第二電極分別位於該些第二半導體層上以於該些半導體單元上形成複數個電極佈局，其中該些第一電極中至少有一個包含一第一延伸部，該些第二電極中至少有一個包含一第二延伸部，且該些電極佈局包含相異的電極佈局。

2. 如申請專利範圍第 1 項之光電元件，其中該些半導體單元的驅動電壓及/或面積相同。

3. 如申請專利範圍第 2 項之光電元件，其中該些半導體單元包含至少兩種不同的形狀。

4. 如申請專利範圍第 1 項之光電元件，其中該第一延伸部及該第二延伸部中至少有一個包含一直線延伸部，且/或該第一延伸部及該第二延伸部中至少有一個包含一二階延伸部自該第一延伸部或該第二延伸部向外延伸。

5. 如申請專利範圍第 1 項之光電元件，其中該些第一電極分別包含一第一延伸部，以及該些第二電極分別

包含一第二延伸部。

6. 如申請專利範圍第 5 項之光電元件，其中該些第一延伸部分別包含一第一曲線延伸部，以及該些第二延伸部分別包含一第二曲線延伸部；該第一曲線延伸部及該第二曲線延伸部不平行於該些半導體單元的任一邊。

7. 如申請專利範圍第 5 項之光電元件，其中該些第一電極分別包含一直線延伸部，以及該些第二電極分別包含一直線延伸部。

8. 如申請專利範圍第 1 項之光電元件，其中該些複數個半導體單元包含一第一半導體單元位於該基板之一角落區上、一第二半導體單元位於該基板之另一角落區上、以及一第三半導體單元；其中，該些第一電極中之一包含一第一電極墊位於該第一半導體單元上，該些第二電極中之一包含一第二電極墊位於該第二半導體單元上，以及該第一延伸部及該第二延伸部位於沒有電極墊的該第三半導體單元上。

9. 如申請專利範圍第 8 項之光電元件，其中位於該第一半導體單元上的該第一電極更包含一延伸部與該第一電極墊接觸，且/或位於該第二半導體單元上的該第二電極更包含一延伸部與該第二電極墊接觸。

10. 如申請專利範圍第 1 項之光電元件，其中該第一延伸部及該第二延伸部中至少有一個包含一曲線延伸部，該曲線延伸部不平行於該些半導體單元的任一邊。

11. 如申請專利範圍第 1 項之光電元件，其中任一該些半導體單元上之該第一延伸部自該半導體單元的第一邊向相對於該第一邊的一第二邊延伸，且該第二延伸部自該半導體單元的該第二邊向該第一邊延伸，該第一延伸部係位於該第二延伸部之間。

12. 如申請專利範圍第 1 項之光電元件，其中該些半導體單元包含一第一、第二、第三、及第四半導體單元，該第一及第二半導體單元係配置於一第一行，且該第三及第四半導體單元係配置於一與該第一行相鄰之第二行。

13. 如申請專利範圍第 12 項之光電元件，其中該第一延伸部及該第二延伸部係位於該第一半導體單元上及位於該第三半導體單元上，該第一延伸部自該第一半導體單元之一第一邊向該第一半導體單元之一第二邊延伸，該第二延伸部自該第一半導體單元之該第二邊向該第一半導體單元之該第一邊延伸，其中該第一半導體單元的該第一邊鄰近於該基板的一第一邊，該第一半導體單元的該第二邊較該第一半導體單元的該第一邊接近於相對於該基板之該第一邊的一第二邊；該第一延伸部自該第三半導體單元的一第二邊向該第三半導體單元之一第一邊延伸，其中該第三半導體單元的該第二邊鄰近於該基板的該第二邊，該第三半導體單元的該第一邊較該第三半導體單元的該第二邊接近於該基板的該第一邊。

14. 如申請專利範圍第 13 項之光電元件，其中位於該第三半導體單元上的該第二延伸部自該第三半導體單元的該第一邊向該第三半導體單元的該第二邊延伸。

15. 如申請專利範圍第 12 項之光電元件，其中該第一半導體單元上的該電極佈局與該第二半導體單元上的該電極佈局相同，且/或該第三半導體單元上的該電極佈局與該第四半導體單元上的該電極佈局相同。

16. 如申請專利範圍第 12 項之光電元件，其中該第一行的該些電極佈局與該第二行的該些電極佈局不相同，且/或該第一行中的該些半導體單元數目不同於該第二行的該些半導體單元數目。

17. 如申請專利範圍第 14 項之光電元件，更包含複數個該第一行及該第二行重複配置於該基板上。

18. 如申請專利範圍第 13 項之光電元件，其中該第一行中的該些半導體單元藉由一第一連接部朝一第一方向串接，該第二行中的該些半導體單元藉由一第二連接部朝一第二方向串接，其中該第一方向及該第二方向相反。

19. 如申請專利範圍第 1 項之光電元件，更包含一接合層形成於該基板及該些半導體層單元之間。

20. 一種光電元件，包含：

一基板；

複數個半導體單元彼此之間電性連接且位於該基板上，其中各該些半導體單元包含一第一半導體層、一第二半導體層、以及一活性區介於該第一半導體層及該第二半導體層之間，其中該些半導體單元包含相異的矩形；

複數個第一電極分別位於該第一半導體層上；以及
複數個第二電極分別位於該第二半導體層上，其中，該些第一電極中至少有一個包含一第一延伸部，以及該些第二電極中至少有一個包含一第二延伸部，其中該些半導體單元之驅動電壓相同。

21. 一種光電元件，包含：

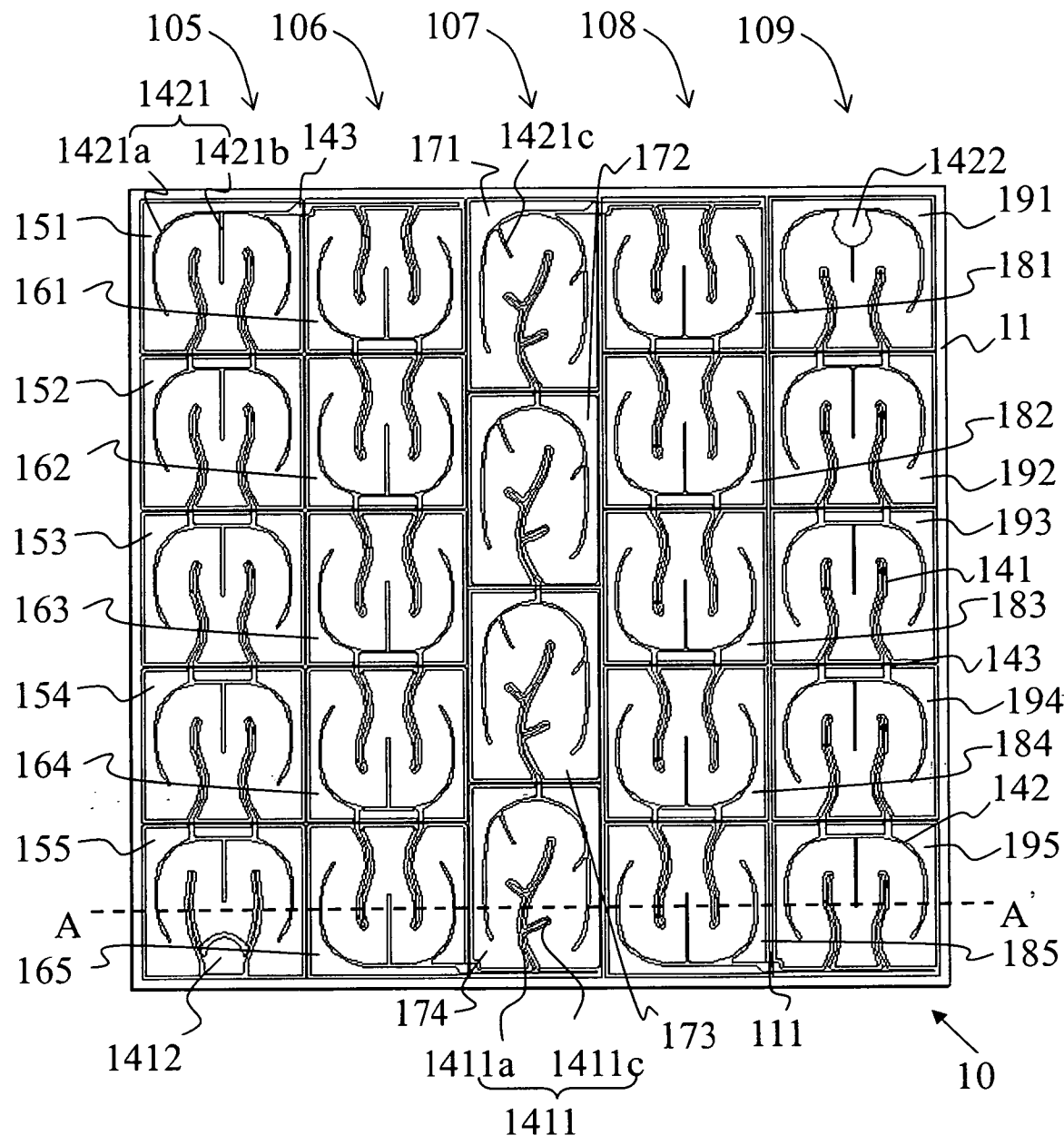
一基板；

複數個半導體單元彼此之間電性連接且位於該基板上，其中各該些半導體單元包含一第一半導體層、一第二半導體層、以及一活性區介於該第一半導體層及該第二半導體層之間；以及

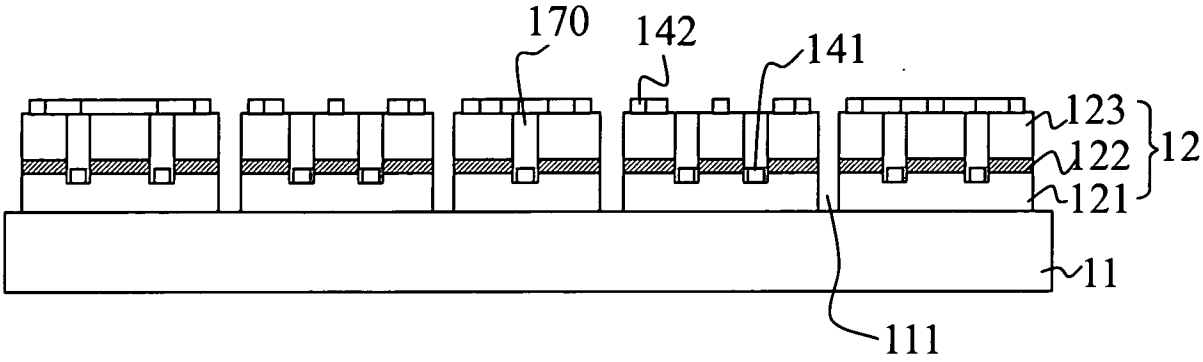
複數個第一電極分別位於該些第一半導體層上及複數個第二電極分別位於該些第二半導體層上以於該些半導體單元上形成複數個電極佈局，其中該些電極佈局包含相異的電極佈局，該些複數個半導體單元包含一位於該基板之一角落的第一半導體單元、一位於該基板之另一角落的第二半導體單元、以及一第三半導體單元，該些第一電極中的至少一個包含一第一電極墊位於該第一半導體單元上，以及該些第二電極中的至少一個包含一第二電極墊位於該第二半導體單元上，該些第一電極及該些第二電極包含一第一延伸部及一第二延伸部位於沒有電極墊的該第三半導體單元上。

22. 如申請專利範圍第 21 項之光電元件，其中該第一半導體單元或該第二半導體單元至少其中之一不發光。

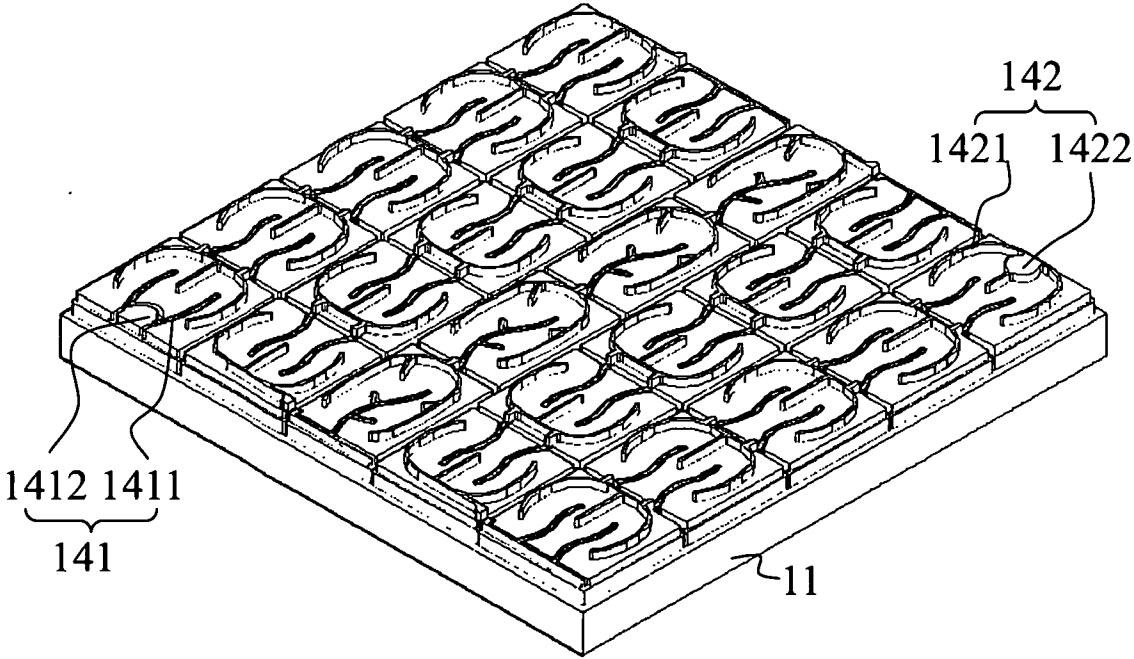
八、圖式：



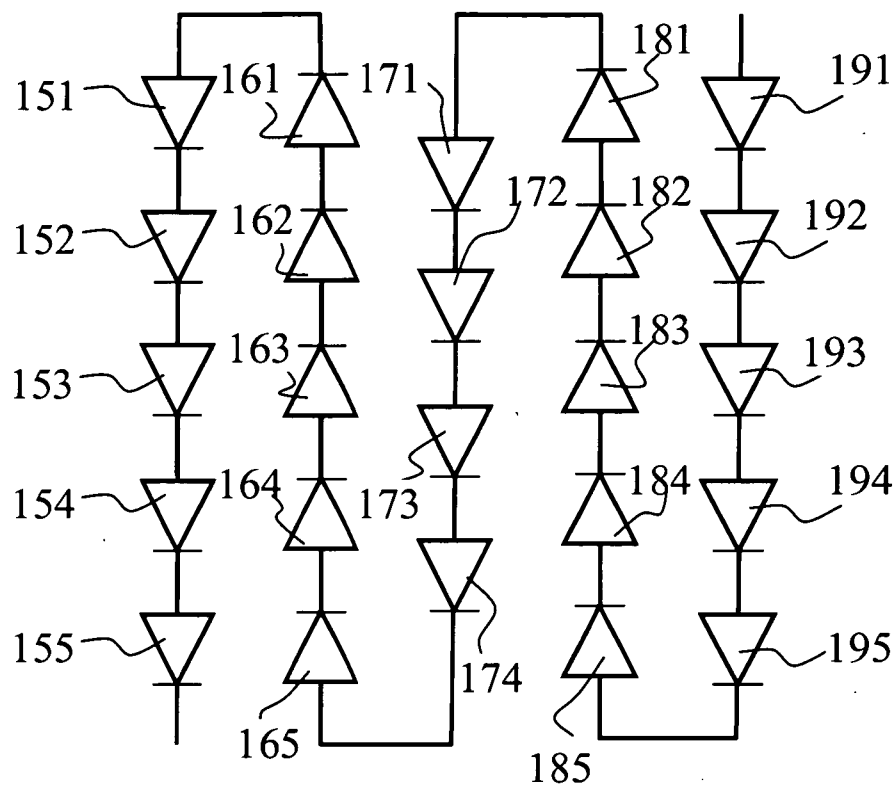
第 1 圖



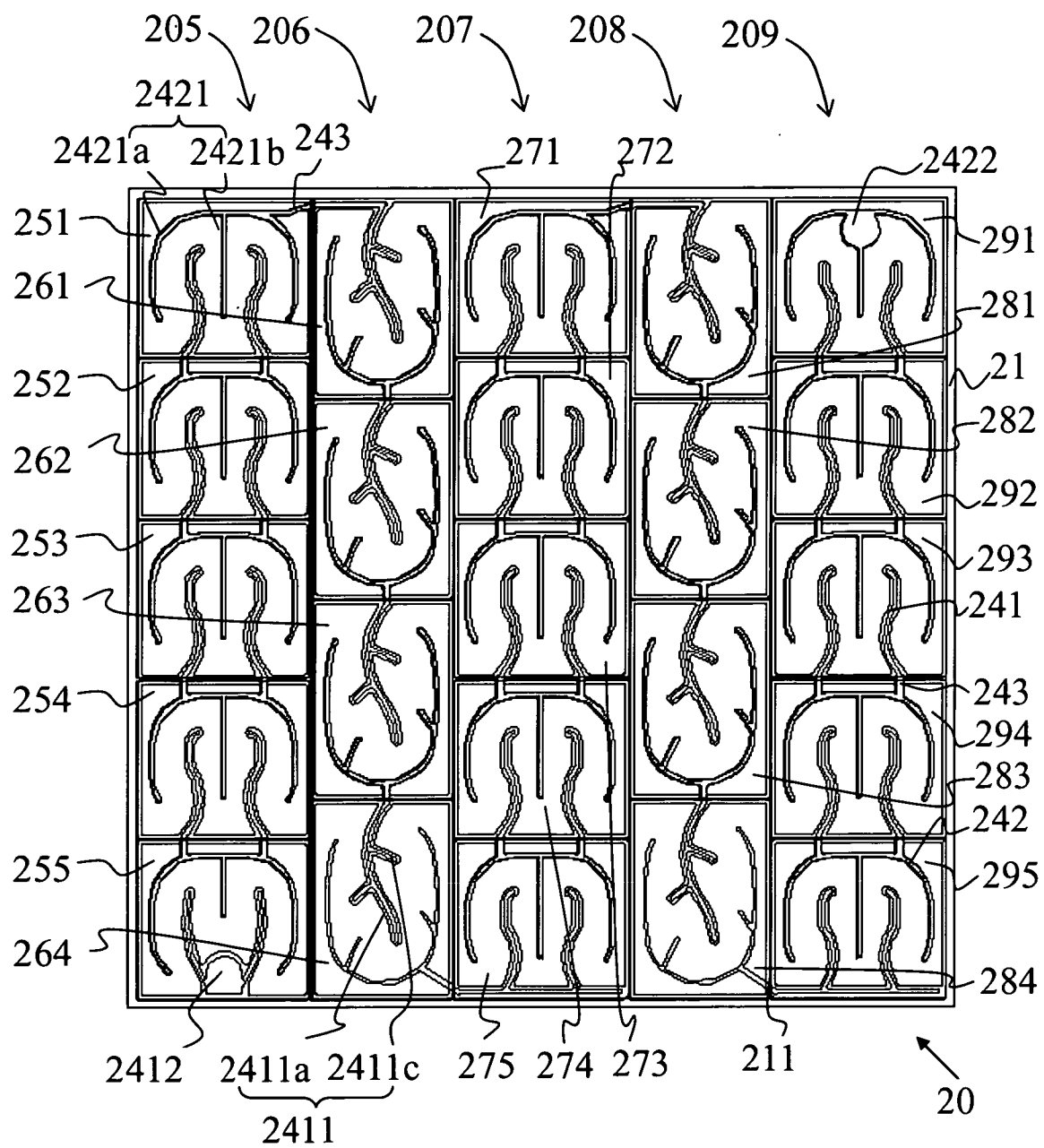
第 2 圖



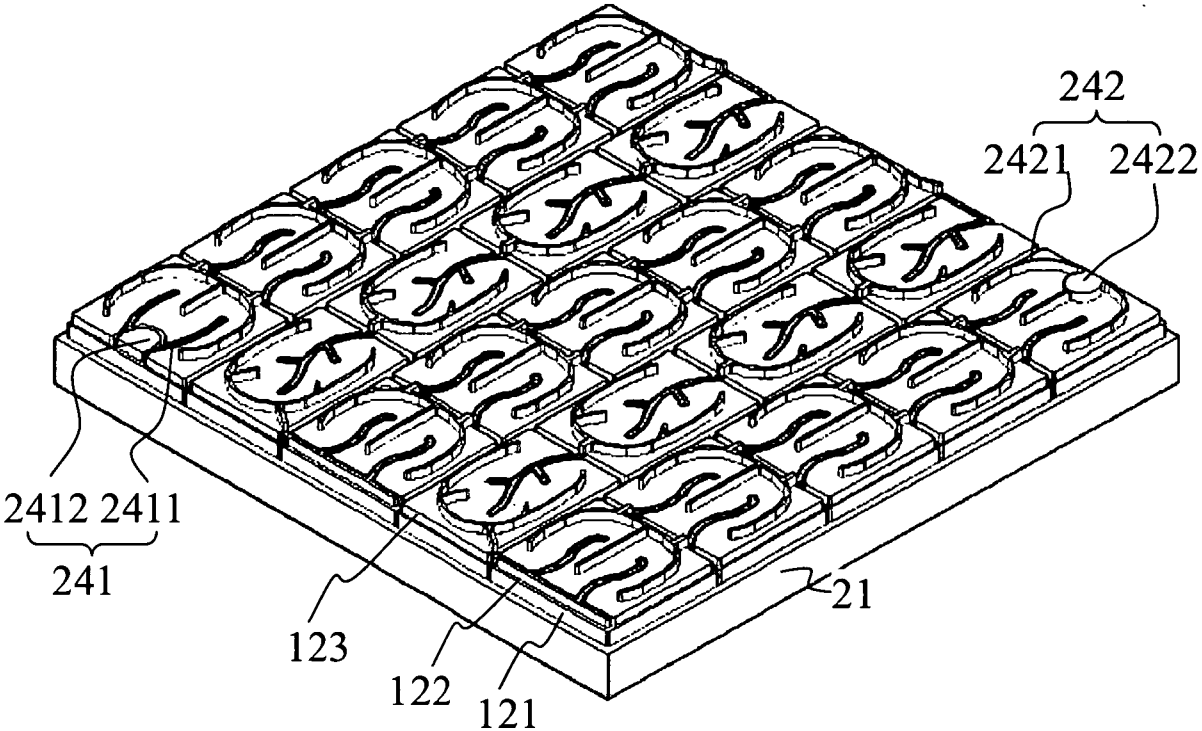
第 3 圖



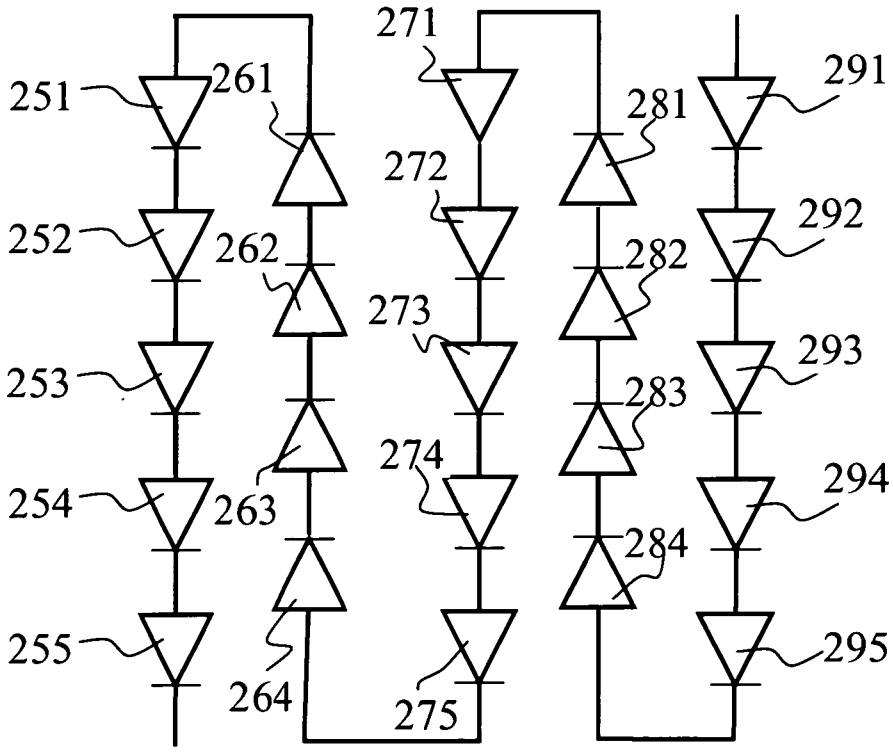
第 4 圖



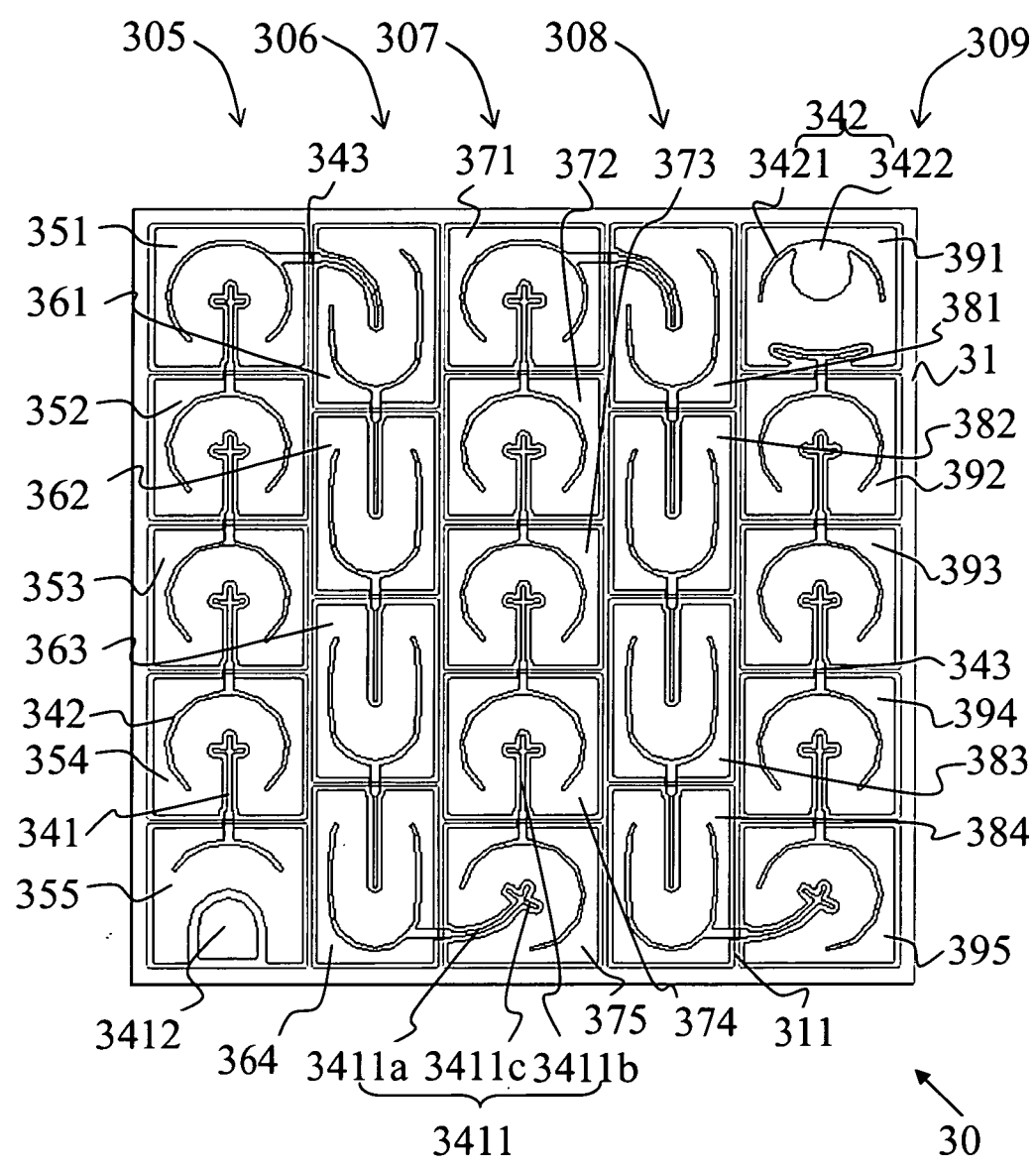
第 5 圖



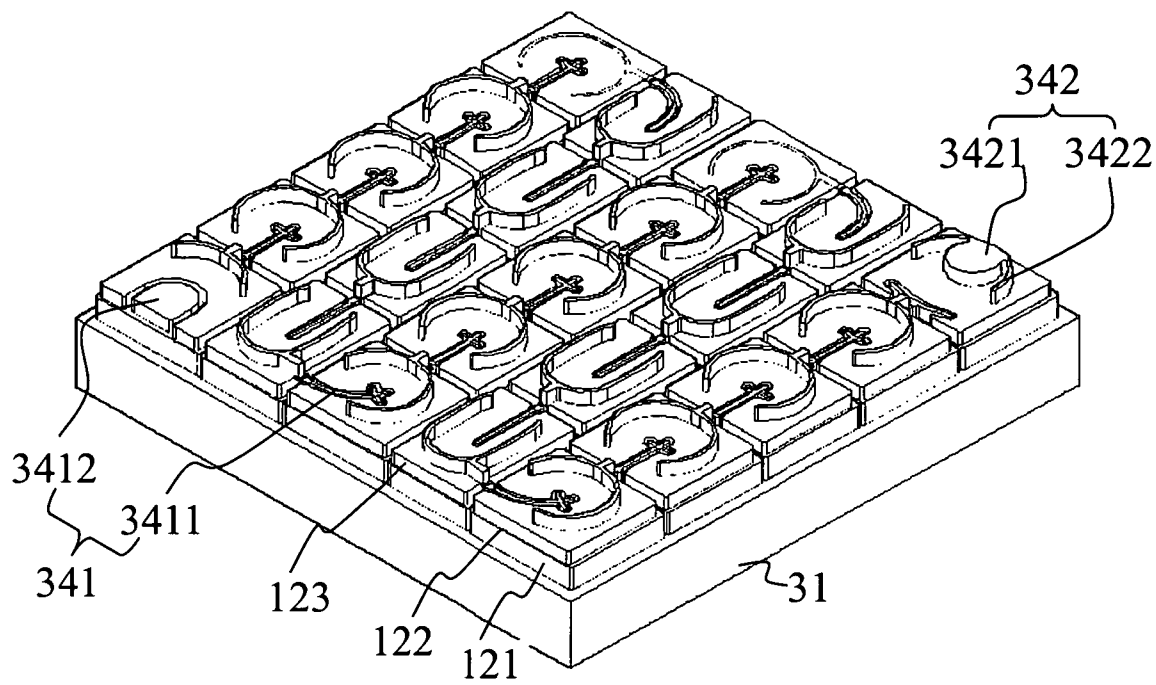
第 6 圖



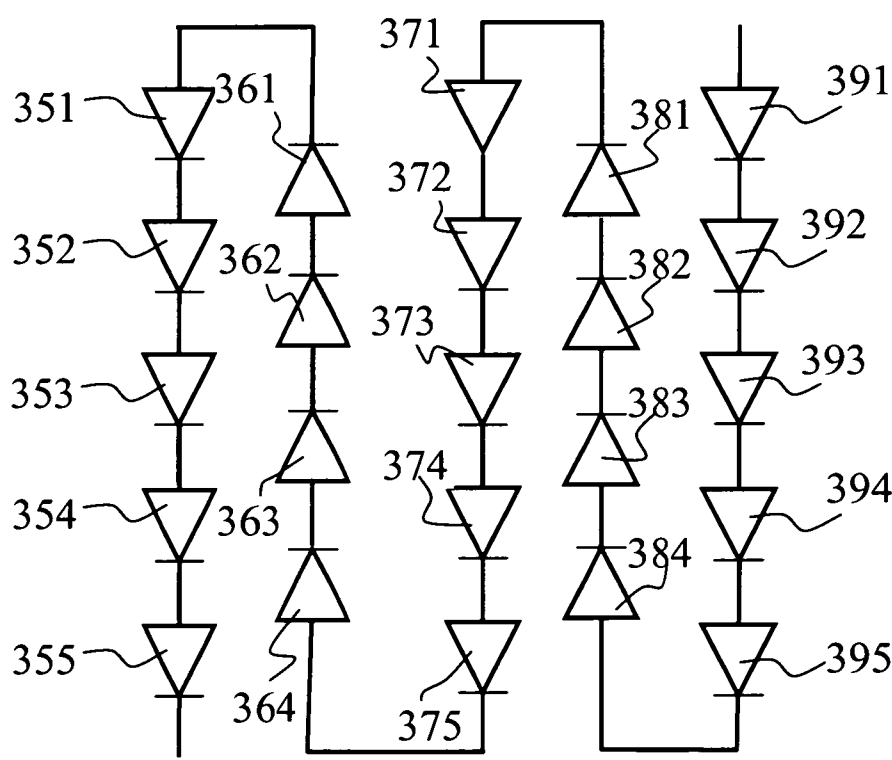
第 7 圖



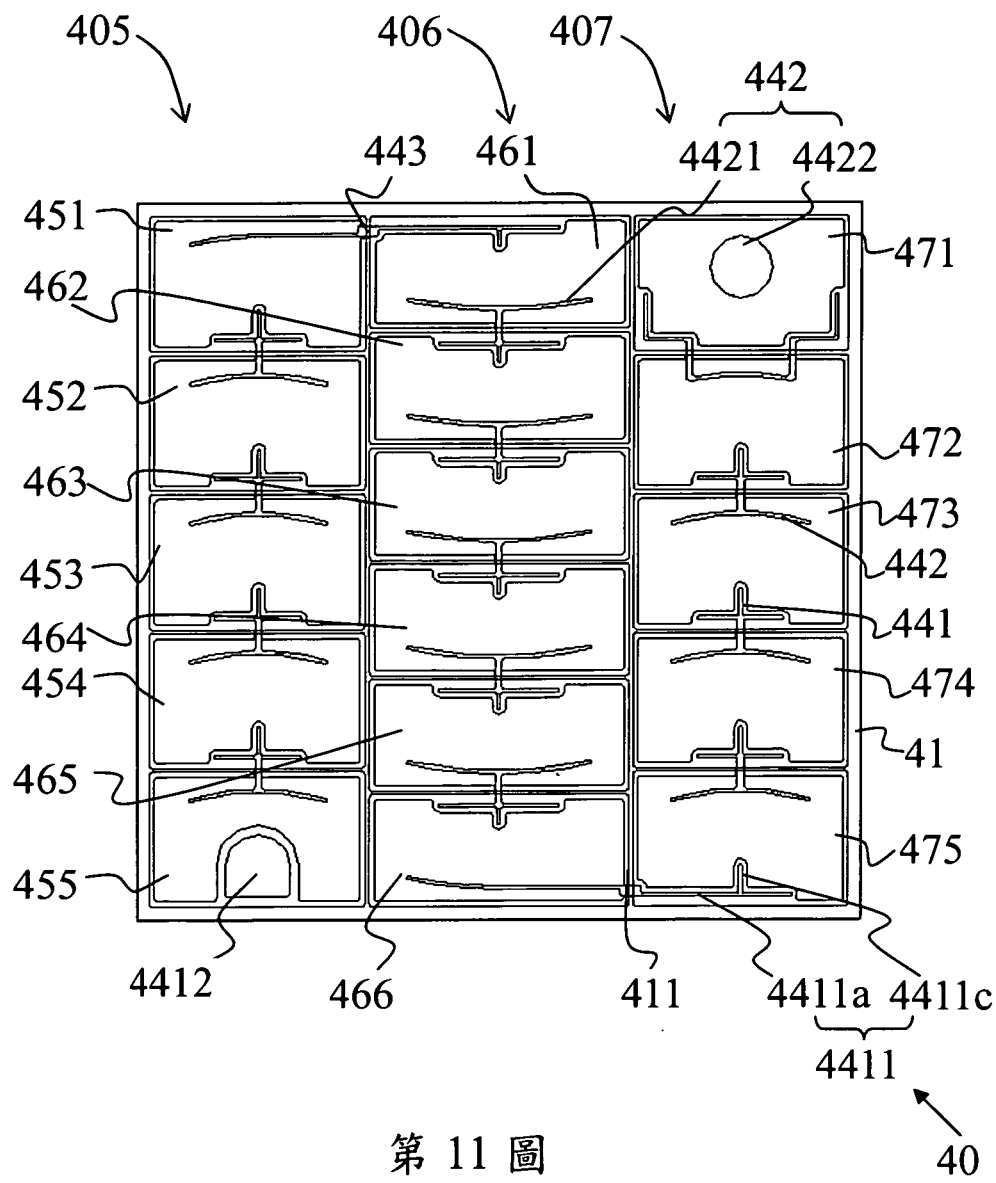
第 8 圖



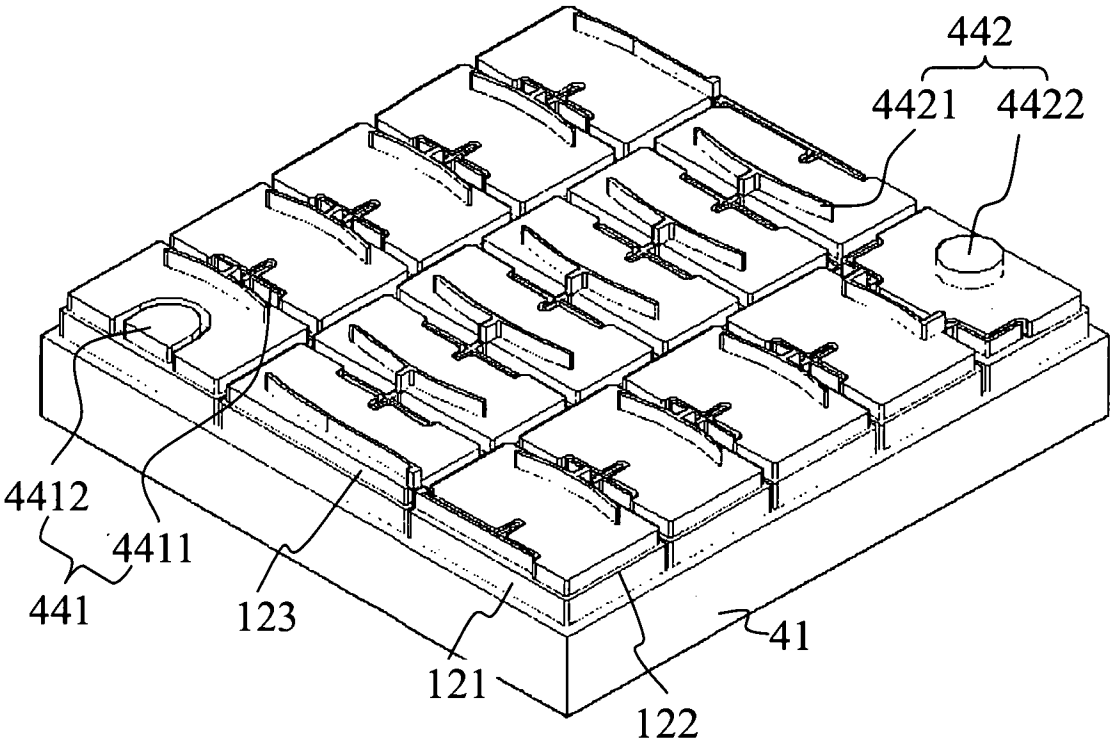
第 9 圖



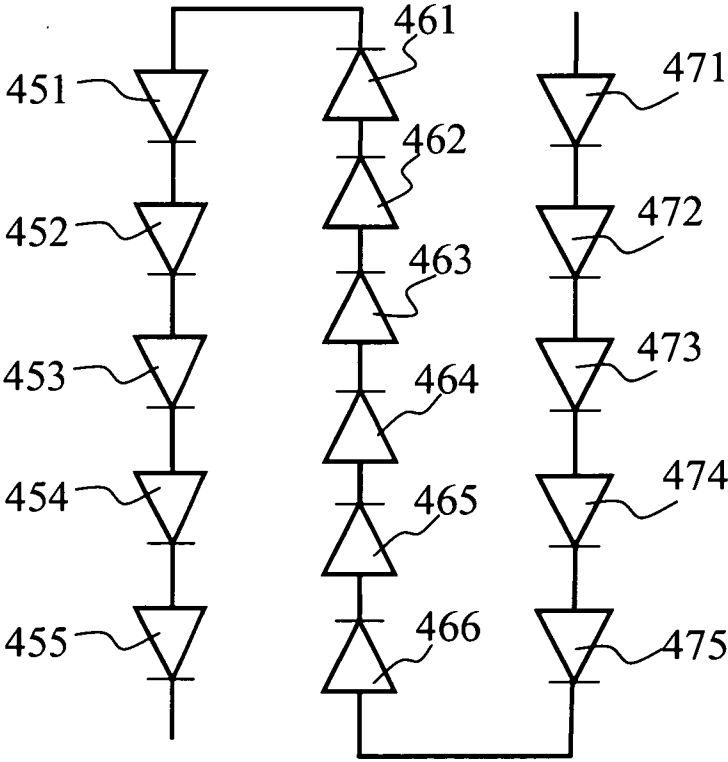
第 10 圖



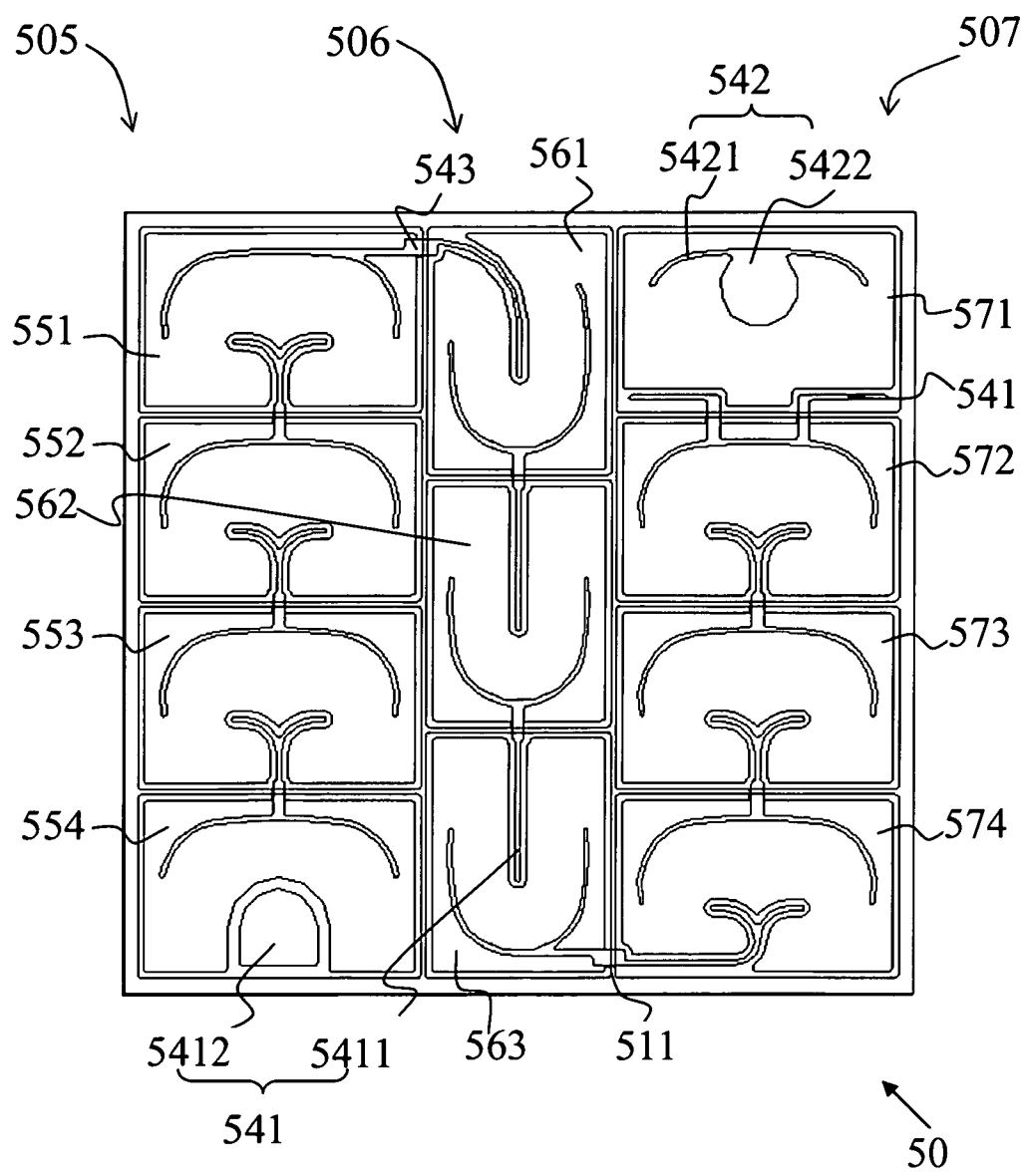
第 11 圖



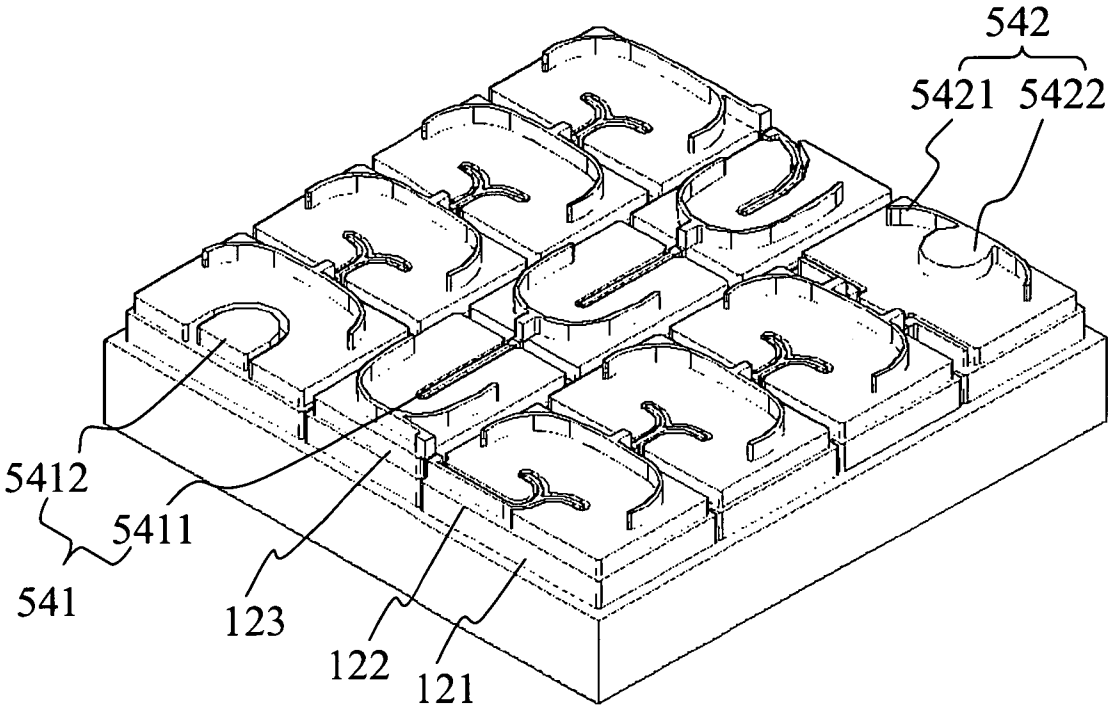
第 12 圖



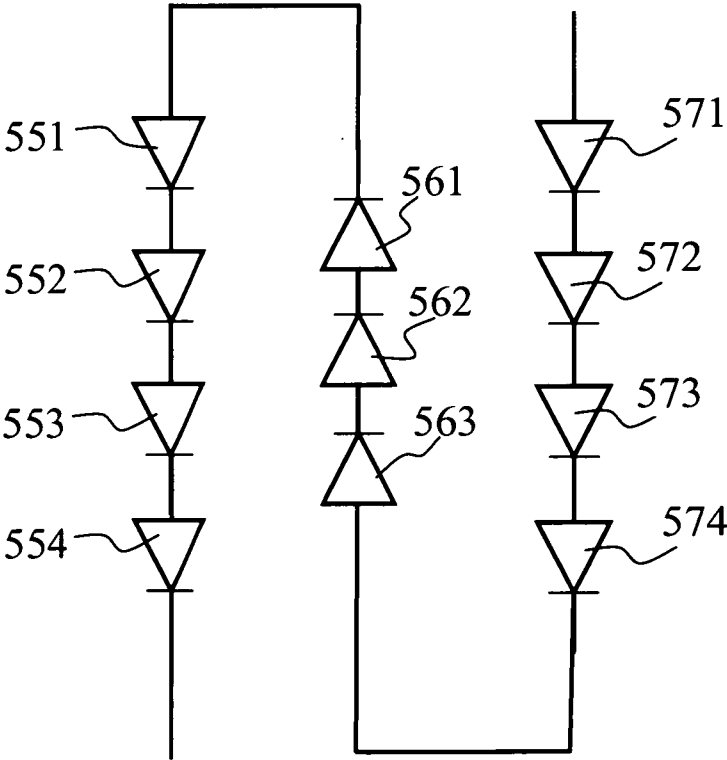
第 13 圖



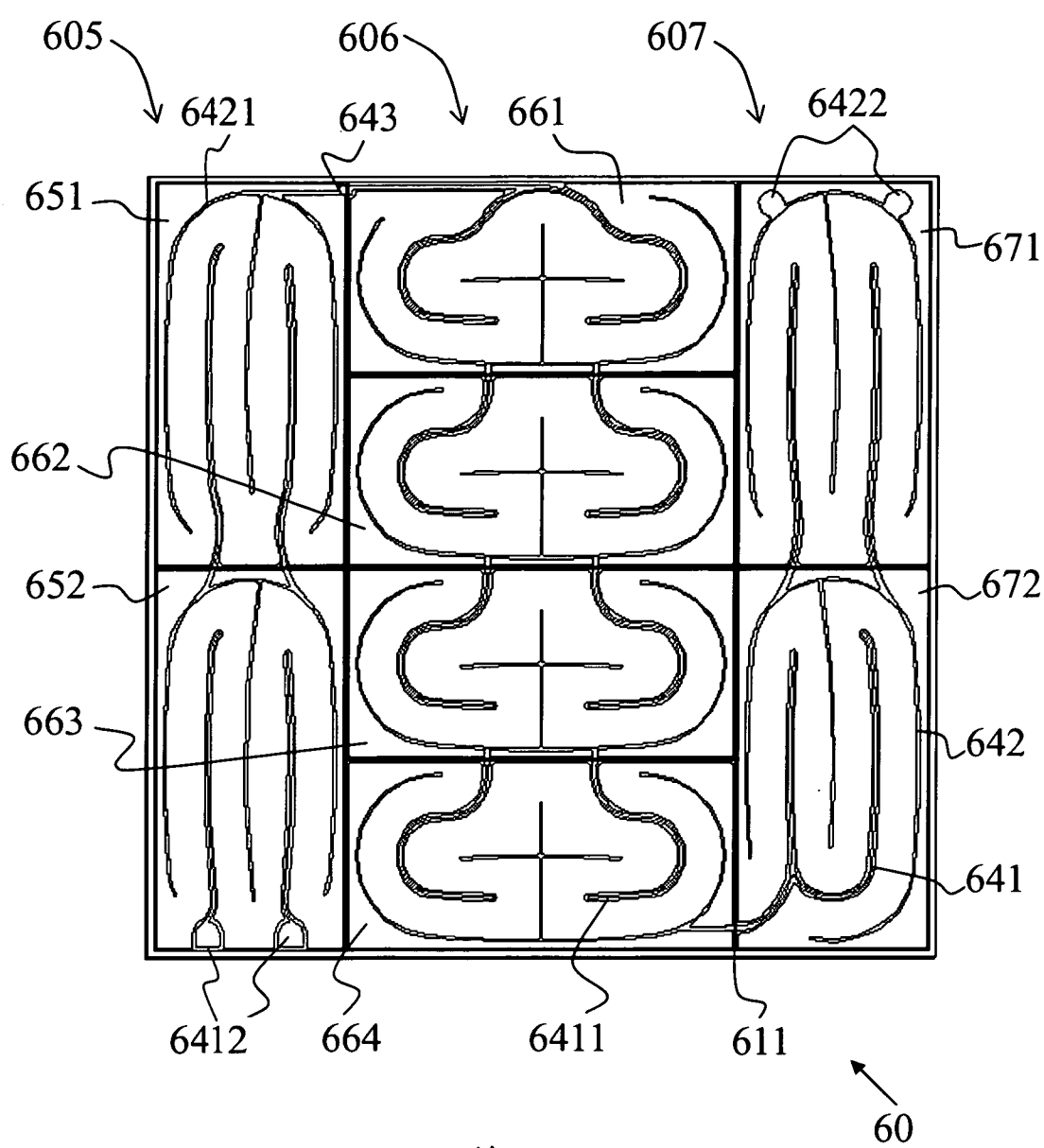
第 14 圖



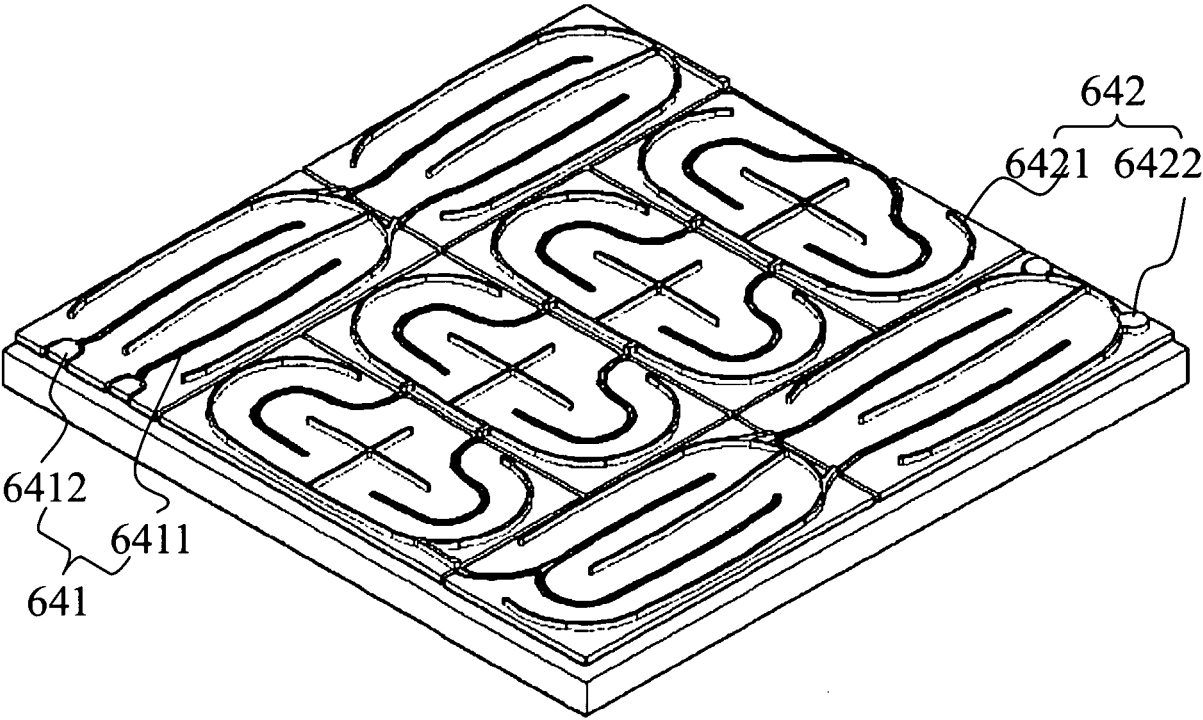
第 15 圖



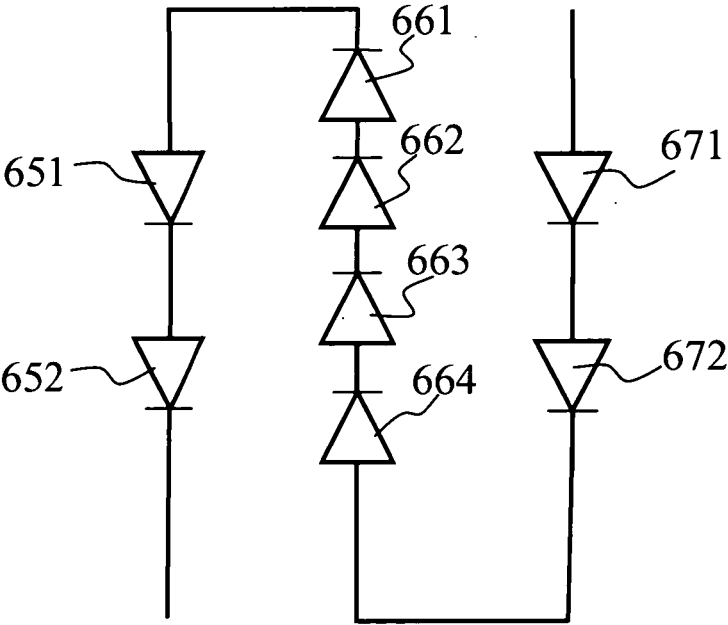
第 16 圖



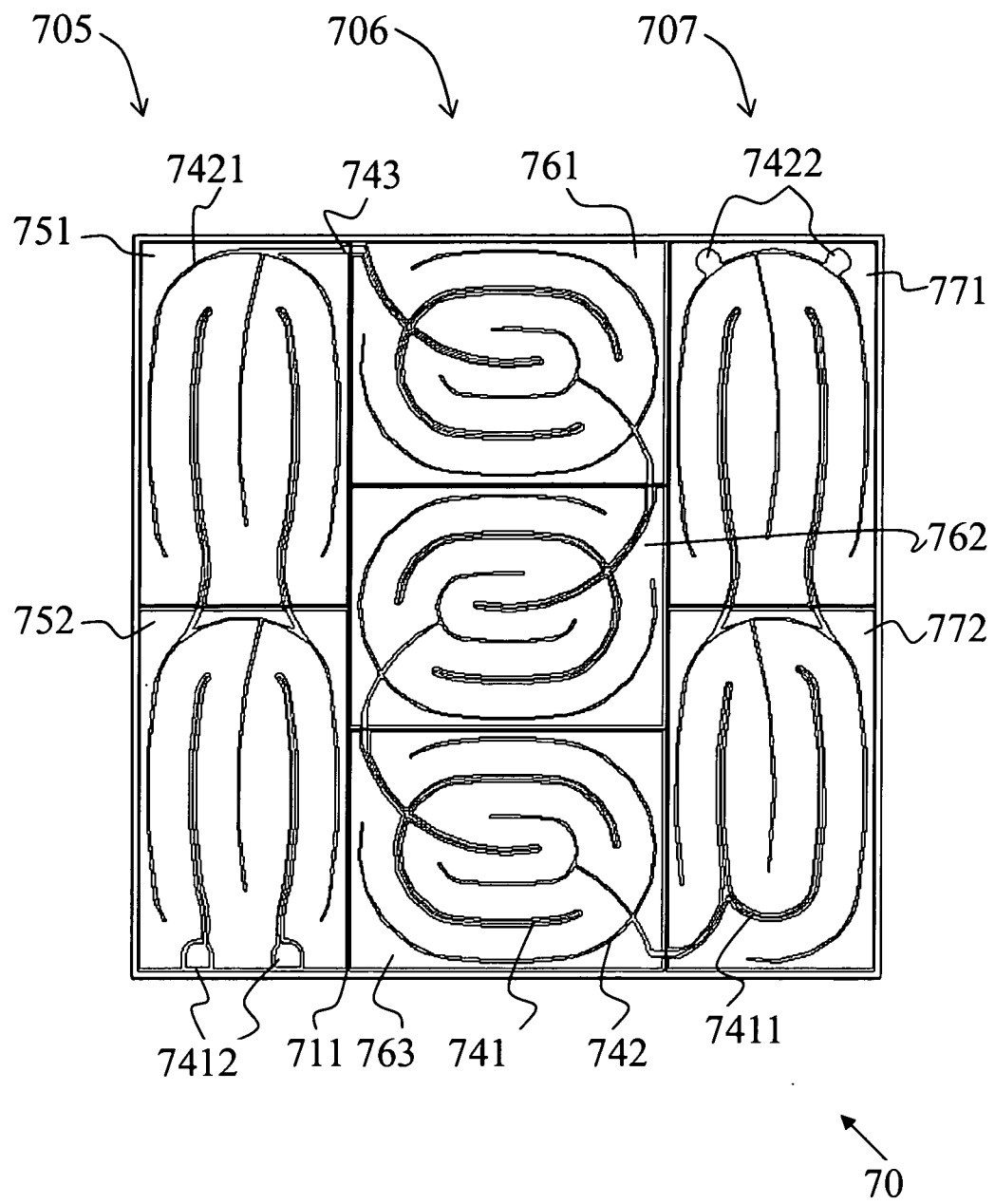
第 17 圖



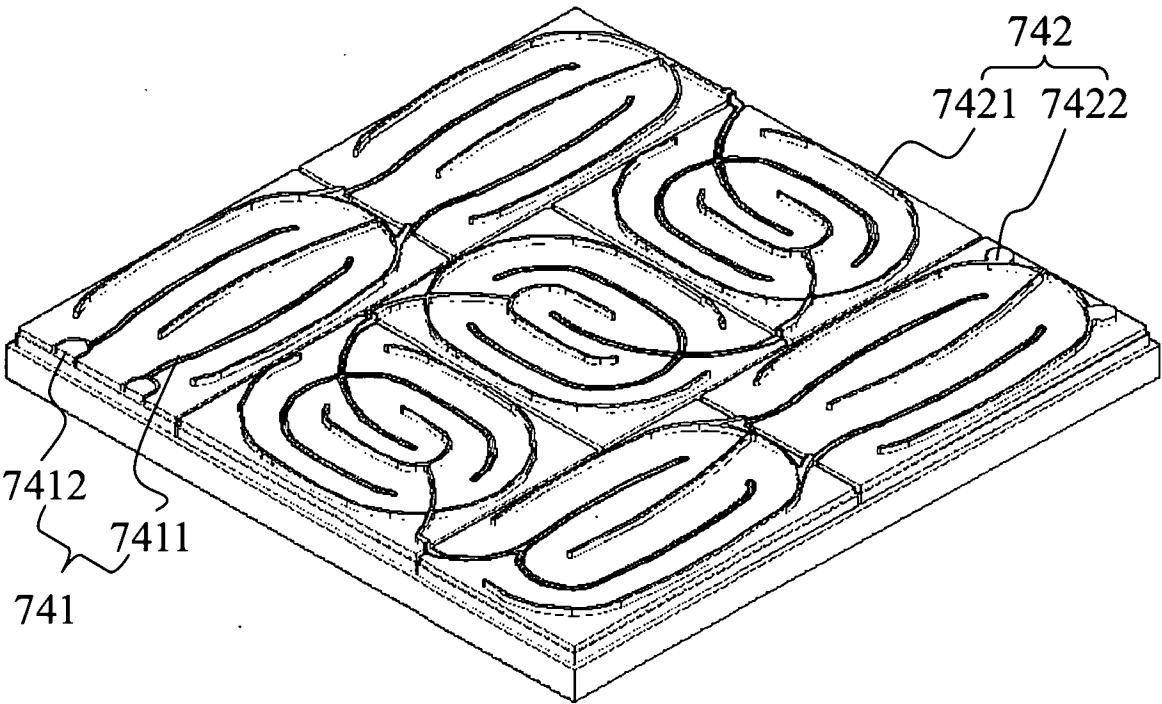
第 18 圖



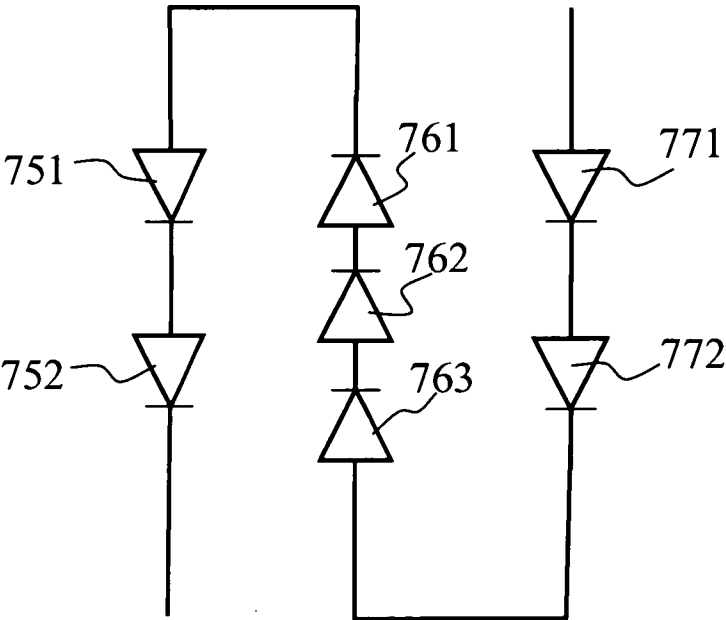
第 19 圖



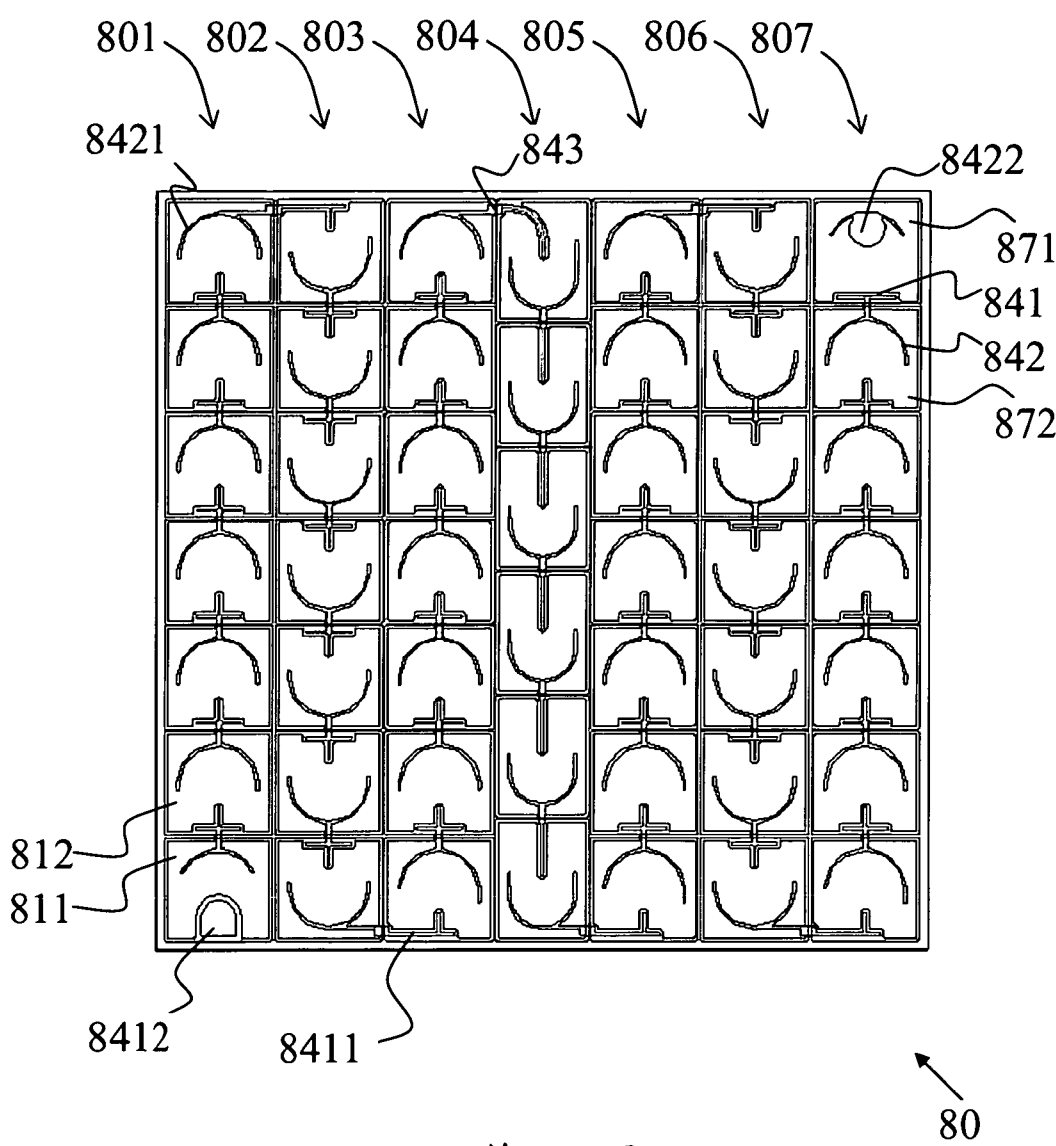
第 20 圖



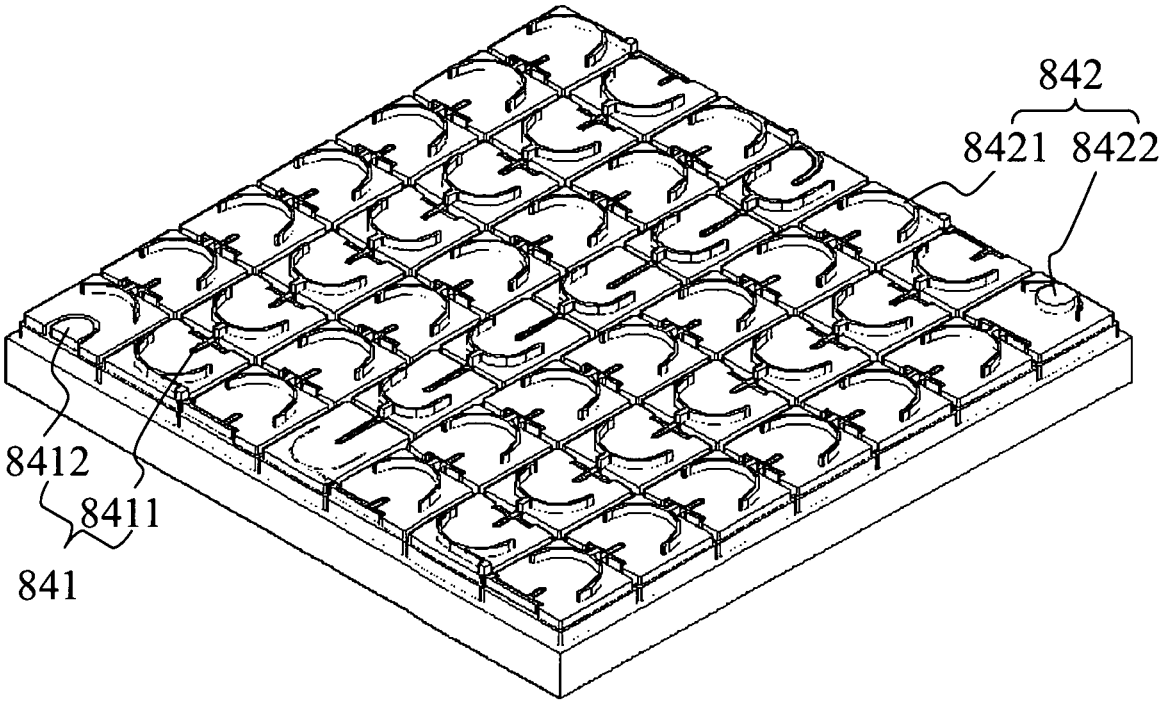
第 21 圖



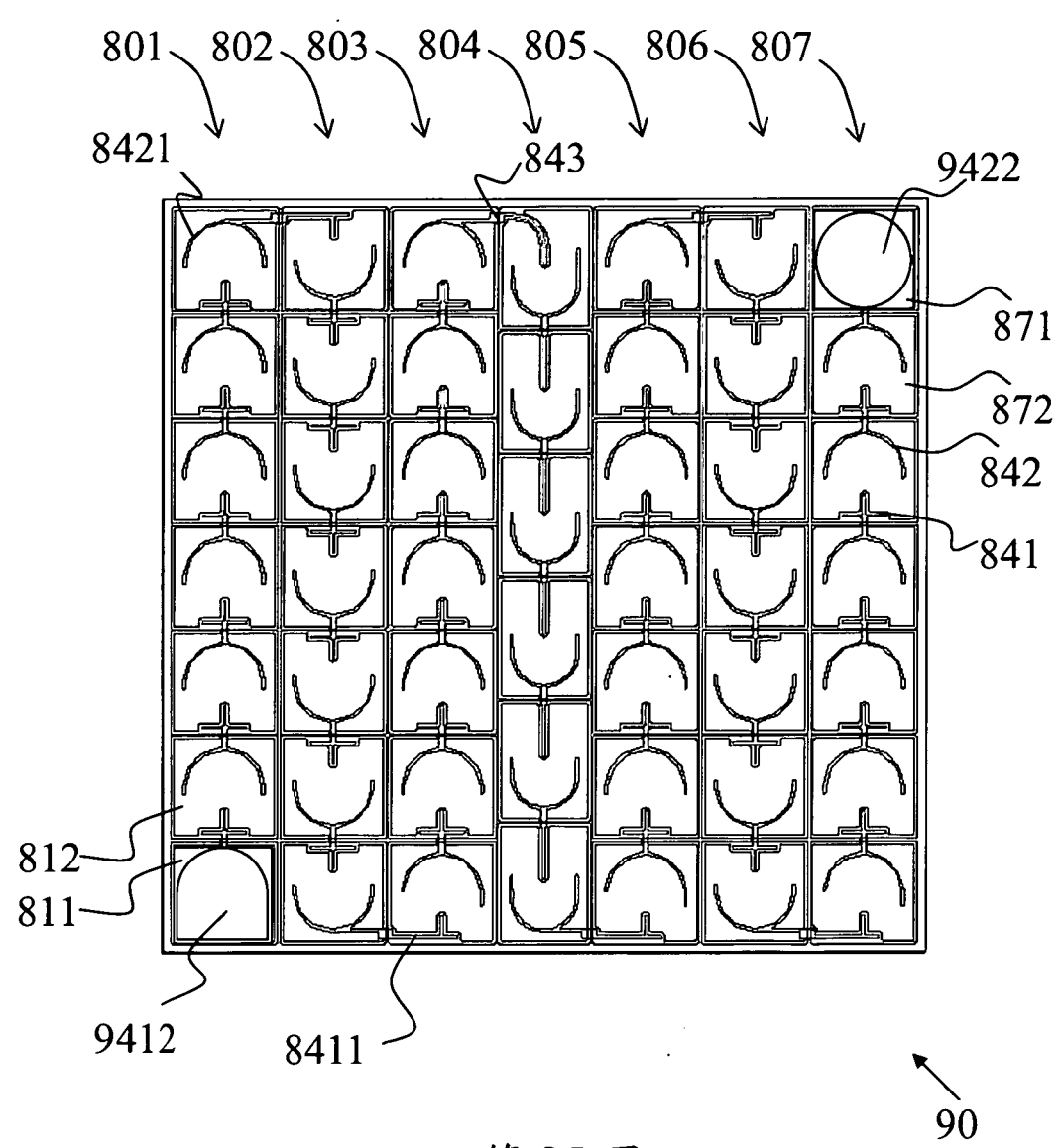
第 22 圖



第 23 圖



第 24 圖



第 25 圖