



# (12)发明专利申请

(10)申请公布号 CN 108923402 A

(43)申请公布日 2018. 11. 30

(21)申请号 201811018843.9

H01F 38/02(2006.01)

(22)申请日 2014.11.20

H02H 9/04(2006.01)

(30)优先权数据

14/101,990 2013.12.10 US

(62)分案原申请数据

201480071590.5 2014.11.20

(71)申请人 瓦里安半导体设备公司

地址 美国麻萨诸塞州格洛斯特郡都利路35号

(72)发明人 卡森·D·泰克雷特萨迪克

(74)专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 杨贝贝 臧建明

(51)Int. Cl.

H02H 9/02(2006.01)

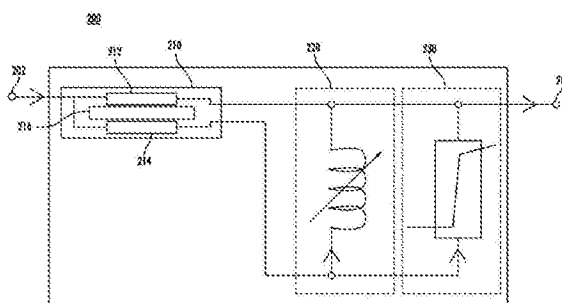
权利要求书2页 说明书6页 附图5页

(54)发明名称

电力系统以及具交错绕组的错误电流限制器

(57)摘要

本发明提供一种电力系统以及具交错绕组的错误电流限制器,该错误电流限制器包括具有交错绕组的电流分路电抗器以在非错误条件期间减小所述错误电流限制器的插入阻抗。具有交错绕组的所述电流分路电抗器可包含:核心;第一绕组,所述第一绕组包含多个子绕组;以及第二绕组,所述第二绕组包含多个子绕组,所述第一绕组的所述子绕组和所述第二绕组的所述子绕组缠绕在所述核心上且交错。



1. 一种错误电流限制器,包括:  
具有交错绕组的电流分路电抗器,所述电流分路电抗器包括:  
核心;  
第一绕组,缠绕在所述核心上;以及  
第二绕组,缠绕在所述核心上且与所述第一绕组交错以减小所述错误电流限制器的插入阻抗

所述第一绕组和所述第二绕组各自包含多个子绕组,其中所述第一绕组的所述子绕组与所述第二绕组的所述子绕组以相反方向缠绕在所述核心上且交错以减小所述错误电流限制器的所述插入阻抗,且其中所述第一绕组的所述子绕组以多个间隙与所述第二绕组的所述子绕组分开。

2. 根据权利要求1所述的错误电流限制器,还包括压控电抗器,其电连接到所述第二绕组以在错误条件期间改变所述第二绕组的阻抗。

3. 根据权利要求2所述的错误电流限制器,还包括错误触发电路,其并联电连接到所述压控电抗器,所述错误触发电路经配置以在所述错误条件期间打开,以使流经连接到所述错误触发电路的所述绕组的电流减小。

4. 根据权利要求2所述的错误电流限制器,还包括错误触发电路,其并联电连接到所述压控电抗器,所述错误触发电路经配置以在所述错误条件期间插入高阻抗,以使流经连接到所述错误触发电路的所述绕组的电流减小。

5. 根据权利要求1所述的错误电流限制器,其中所述核心的各其他绕组对应于所述第一绕组的所述子绕组。

6. 根据权利要求1所述的错误电流限制器,其中所述第一绕组的所述子绕组一起串联电连接,且所述第二绕组的所述子绕组一起串联电连接。

7. 根据权利要求1所述的错误电流限制器,其中所述第一绕组的所述子绕组一起并联电连接,且所述第二绕组的所述子绕组一起并联电连接。

8. 根据权利要求1所述的错误电流限制器,其中所述核心开放以移除磁通量回路且避免铁心的硬饱和。

9. 根据权利要求1所述的错误电流限制器,其中具有交错绕组的所述电流分路电抗器的等效电抗为具有交错绕组的所述电流分路电抗器的自电抗与所述多个间隙的数量的平方的比。

10. 一种电力系统,包括:  
电源;  
负载,电连接到所述电源;以及  
错误电流限制器,电耦接到所述电源和所述负载以在错误条件期间限制所述电力系统中的电流的量,所述错误电流限制器包括:

具有交错绕组的电流分路电抗器,所述电流分路电抗器包括:  
核心;  
第一绕组,所述第一绕组包含多个子绕组;以及  
第二绕组,所述第二绕组包含多个子绕组,所述第一绕组的所述子绕组和所述第二绕组的所述子绕组以相反方向缠绕在所述核心上且交错以在正常操作条件期间减小所述错

误电流限制器的插入阻抗,且其中所述第一绕组的所述子绕组以多个间隙与所述第二绕组的所述子绕组分开。

## 电力系统以及具交错绕组的错误电流限制器

[0001] 本发明是一件分案申请,原申请的申请日为:2014年11月20日;原申请号为:201480071590.5;原发明创造名称为:电力系统以及具交错绕组的错误电流限制器。

### 技术领域

[0002] 本发明涉及电流控制装置,且更明确地说,涉及电力系统以及具交错绕组的错误电流限制器。

### 背景技术

[0003] 错误电流限制器(fault current limiter,简称:FCL)用于例如在输电网络中提供保护以防电流浪涌。在过去数十年,已开发各种类型的FCL,包含超导错误电流限制器(superconducting fault current limiter,简称:SCFCL)、固态错误电流限制器、电感性错误电流限制器和此项技术中所熟知的其他各种错误电流限制器。其中实施了FCL的电力系统可包含发电、输电和配电网路,所述网路产生电力且将电力递送到各种工业、商业和/或住宅电负载。

[0004] 错误电流为电气系统中的异常电流,其可从系统中的错误(例如,短路)产生。错误电流可由于任何数量的事件或错误(例如,电力线或其他系统元件因恶劣天气(例如,雷击)而损坏)而在系统中产生。当发生这种错误时,错误电流限制器用于保护系统免受错误电流。然而,在正常操作期间,希望错误电流限制器将对正保护的系统产生尽可能小的影响。

[0005] 因此需要在正常操作期间在正保护的电路中具有低插入阻抗且导致可忽略的电压降和电力损耗但仍能够防护错误电流的错误电流限制器。

### 发明内容

[0006] 提供此发明内容以按简化形式介绍概念的选择,下文在实施方式中进一步描述所述概念。此发明内容不希望确定所主张标的关键特征或基本特征,也不希望辅助确定所主张标的物的范围。

[0007] 在一个实施例中,提供一种错误电流限制器。所述错误电流限制器包含具有交错绕组的电流分路电抗器,所述电流分路电抗器包括:核心;第一绕组,缠绕在所述核心上;以及第二绕组,缠绕在所述核心上且与第一绕组交错以减小所述错误电流限制器的插入阻抗。

[0008] 在一个实施例中,提供一种错误电流限制器。所述错误电流限制器包含具有交错绕组的电流分路电抗器,所述电流分路电抗器包括:核心;第一绕组,所述第一绕组包含多个子绕组;以及第二绕组,所述第二绕组包含多个子绕组,所述第一绕组的所述子绕组和所述第二绕组的所述子绕组缠绕在所述核心上且交错以减小所述错误电流限制器的插入阻抗。

[0009] 在一个实施例中,提供一种电力系统。所述电力系统包含:电源;负载,电连接到所述电源;以及错误电流限制器,电耦接到所述电源和所述负载以在错误条件期间限制所述

电力系统中的电流的量,所述错误电流限制器包括具有交错绕组的电流分路电抗器,所述电流分路电抗器包括:核心;第一绕组,所述第一绕组包含多个子绕组;以及第二绕组,所述第二绕组包含多个子绕组,所述第一绕组的所述子绕组和所述第二绕组的所述子绕组缠绕在所述核心上且交错以在正常操作条件期间减小所述错误电流限制器的插入阻抗。

### 附图说明

[0010] 图1描绘并有FCL装置的系统的一个实施例,所述FCL装置包含具有交错绕组的电流分路电抗器;

[0011] 图2描绘FCL装置的一个实施例,所述FCL装置包含具有交错绕组的电流分路电抗器;

[0012] 图3描绘具有交错绕组的电流分路电抗器的一个实施例;

[0013] 图4描绘图3的具有交错绕组的电流分路电抗器的示意图;

[0014] 图5描绘具有交错绕组的电流分路电抗器的一个实施例;

[0015] 图6描绘图5的具有交错绕组的电流分路电抗器的示意图。

### 具体实施方式

[0016] 现将在下文中参考附图更全面地描述本发明的实施例,附图中示出了一些实施例。然而,本揭示的标的物可按许多不同形式体现且不应视为限于本文中阐述的实施例。而是,提供这些实施例以使得本揭示将为详尽且完整的,且将向所属领域的技术人员全面地传达标的物的范围。在附图中,相同参考数位在全文中指相同元件。

[0017] 本文所述的各种实施例提供FCL,其包含具有交错绕组的电流分路电抗器(current splitting reactor,简称:CSR)。此外,所述电流分路电抗器可具有开放核心设计。包含具有交错绕组的CSR的FCL有利地提供低插入阻抗。作为实例,本文所述的FCL可在正常操作条件期间具有小于总系统阻抗的1%的插入阻抗。

[0018] 此外,本文所述的实例FCL可经实施以限制任何电气系统(例如,输电、配电和发电系统)中的错误电流。此外,根据一些实施例,具有交错绕组的CSR可实施在超导FCL、固态FCL、快速切换FCL或一般来说经配置以保护系统免受错误电流的任何错误电流限制电路中,其中在正常操作期间需要插入阻抗较低。在一些实例中,本文所述的FCL可并有饱和铁心或遮罩核心。在特定说明性实例中,可提供如本文所述包含具有交错绕组的CSR的FCL装置以降低饱和铁心FCL的插入阻抗,其中根据了解,饱和铁心FCL通常具有高插入阻抗。

[0019] 此外,本文中所提供的各种实例可针对高频系统与低频系统两个而实施在FCL装置中。

[0020] 图1说明实施在示范性系统1000中的FCL电路200。FCL 200包含具有交错绕组的电流分路电抗器(current splitting reactor having interleaved windings,简称:IWCSR) 210(参看图3到图6而更详细地描述)。电源101经由介面电路103和断路器105而供应电力。输电线106通向输电线106与具有变压器109的变电站的介面107,其中,变压器109经配置以将输电线电压逐步调节到与负载121、123相容的电压。变压器109的输出可耦接到断路器111和FCL 200。FCL 200可经由断路器115和匹配电路117、119而耦接到负载121、123。可提供额外负载和匹配电路。可能存在短路错误125,且如果存在,那么短路错误125可通过

本文所述的各种实施例的操作来隔离。

[0021] 图2说明根据本揭示的至少一些实施例而布置的示范性FCL 200。FCL200包含具有第一绕组212和第二绕组214的IWCSR 210,第一绕组212和第二绕组214相反缠绕且绕核心216而交错(参看图3到图6而更详细地描述)。FCL 200包含输入202和用于将FCL 200连接到要保护的电路(例如,图1所示的负载121、123)的输出204。此外,FCL 200包含并联连接的压控电抗器(voltage controlled reactor,简称:VCR) 220和错误触发电路(fault trigger circuit,简称:FTC) 230。第二绕组214串联连接在输入202与并联连接的VCR 220与FTC 230之间。此外,各种其他瞬态过电压控制电路(未图示)可连接到VCR 220以对电路进行抑制、分流或以其他方式进行保护而免于由错误电流导致的瞬态过电压。包含CSR的FCL和其操作可更全面地描述在共同拥有的第2012/0264613号美国专利申请公开案中,所述美国专利申请公开案全文以引用方式并入本文中。重要的是注明,虽然图2说明FCL 200实施有VCR 220,但本揭示的各种实施例可未实施有VCR。举例来说,FCL可根据本揭示来实施而不具有VCR,在这种状况下,FCL控制其自身的电压,且在发生错误的状况下,电流流经FCL的高阻抗电路。

[0022] 在正常操作(例如,未检测到错误电流,例如,短路错误125)期间,FTC 230将闭合且呈现极小阻抗。因此,总电流( $I_T$ )将经由输入202而流动到FCL 200中,且穿过第一绕组212和第二绕组214。因为FTC 230闭合,所以VCR 220将具有流经其中的可忽略的电流。因此,第一绕组212和第二绕组214将具有流经其中的总电流 $I_T$ 的部分,所述部分与其绕组的匝数比成比例。因为第一绕组212和第二绕组214相反缠绕,所以其磁场在核心216内消除。因此,FCL 200可在正常操作期间展现极低插入阻抗。在一些实例中,FCL 200可在正常操作期间插入小于1%的系统阻抗或具有小于1%的电压降。在一些实例(例如,其中CSR 210在第一绕组212与第二绕组214之间具有3:1的电流比)中,VCR 220和FTC 230将仅见到总电流 $I_T$ 的25%。可通过改变绕组212与214之间的绕组匝数比来实现其他比。

[0023] 在错误电流条件期间,高于正常电流的错误电流经由输入202而流动到第一绕组212与第二绕组214两个中。当错误电流超过预定义触发电流时,FTC 230打开或插入极高阻抗,且错误电流转移到VCR 220和任何其他所连接的瞬态过电压控制电路(transient overvoltage control circuits,简称:TOCCs)。此外,当FTC打开或变为高阻抗时,VCR 220和任何其他所连接的TOCCs的阻抗变得足够高而减小流经绕组214的电流,这使CSR 210失去其磁场消除,且引入高电流限制电抗。换句话说,在错误条件期间,电流开始流经VCR 220,这使流经第二绕组214的电流的量减小。因此,流经第一绕组212和第二绕组214的安匝的量不再相等且核心216内的磁场将不再消除,进而增大IWCSR 210的电抗。这使FCL 200的插入阻抗增大,如此转而辅助限制错误电流。

[0024] 因此,FCL 200在正常操作期间提供低插入阻抗,但在错误条件期间提供高插入阻抗,其中高插入阻抗操作以限制错误电流。如将了解,当系统电压增大时,限制错误电流所需的阻抗也增大。增大电流限制阻抗需要第一绕组212和第二绕组214的自电抗增大。正常操作期间的FCL 200的等效电抗( $X_{eq}$ )可由以下方程式来描述,其中 $X_{w1}$ 为第一绕组212的自电抗, $X_{w2}$ 为第二绕组214的自电抗,且 $k$ 为第一绕组212与第二绕组214之间的磁耦合。此外,因为在正常操作条件期间,FTC 230闭合,所以FTC 230的阻抗( $Z_{FTC}$ )为零。

$$[0025] \quad X_{eq} = \frac{X_{w1} * X_{w2} - k^2 * X_{w1} * X_{w2}}{X_{w1} + X_{w2} + 2 * k * \sqrt{X_{w1} * X_{w2}}}$$

[0026] 错误电流操作期间的FCL 200的等效电抗 $X_{eq}$ 可由以下方程式来描述,其中 $X_{VCR}$ 为VCR 220的电抗。

$$[0027] \quad X_{eq} = \frac{X_{w1} * (X_{w2} + X_{VCR}) - k^2 * X_{w1} * X_{w2}}{X_{w1} + X_{w2} + X_{VCR} + 2 * k * \sqrt{X_{w1} * X_{w2}}}$$

[0028] 根据一些实施例,希望设计FCL 200以使得磁耦合 $k$ 约等于1。因此,错误电流操作期间的FCL 200的等效电抗 $X_{eq}$ 可由以下方程式来表达,其中假设 $k=1$ 。

$$[0029] \quad X_{eq} = \frac{X_{w1} * X_{VCR}}{X_{w1} + X_{w2} + X_{VCR} + 2 * \sqrt{X_{w1} * X_{w2}}}$$

[0030] 此外,给定匝数比 $n=N2/N1$ ,其中 $N2$ 为第二绕组214中的匝数且 $N1$ 为第一绕组212中的匝数,且其中 $X_{w2}=n^2 * X_{w1}$ ,则FCL 200的等效电抗可由以下方程式来表达。

$$[0031] \quad X_{eq} = \frac{X_{w1} * X_{VCR}}{X_{w1} * (1+n)^2 + X_{VCR}}$$

[0032] 其中 $X_{VCR} \gg X_{w1} * (1+n)^2$ ,FCL 200的等效电抗 $X_{eq}$ 约等于第一绕组212的电抗。换句话说, $X_{eq}$ 约等于 $X_{w1}$ 。

[0033] 如将从上文方程式了解,尤其针对大的FCL装置,可难以实现低插入阻抗(例如,小于1%的系统阻抗)。换句话说,因为第一绕组212和第二绕组214的磁耦合倾向于随着第一绕组212和第二绕组214的大小的增大而增大,所以可难以使磁场在正常操作期间实质上消除。

[0034] 然而,本揭示提供第一绕组212和第二绕组214交错以在正常操作期间减小插入阻抗的IWCSR 210。一般来说,IWCSR 210通过将第一绕组212和第二绕组214分为子绕组且绕核心216交错子绕组来增大第一绕组212和第二绕组214的耦合。图3到图6说明可实施为IWCSR 210的IWCSR的实例。明确地说,图3到图4说明子绕组串联连接的实例IWCSR,而图5到图6说明子绕组并联连接的实例IWCSR。

[0035] 更特定地参看图3,说明具有缠绕在核心316上的第一绕组312和第二绕组314的IWCSR 310。如可见的,第一绕组312包含子绕组312-1到312-4,且第二绕组314包含子绕组314-1到314-4。应注意,图3说明IWCSR 310的剖视侧视图。应了解,第一绕组312和第二绕组314缠绕在核心316上。因此,子绕组(例如,子绕组312-1到312-4和314-1到314-4)中的每一个被展示两次,在核心316的每一侧上一次,对应于将在剖视图中可见的部分。此外,子绕组为相反缠绕的。更明确地说,第一绕组312的子绕组312-1到312-4在第一方向上缠绕,而第二绕组314的子绕组314-1到314-4在相反方向上缠绕。这可在图3中以圆圈内具有正号的符号来指示。

[0036] 在一些实例中,第一绕组312的子绕组312-1到312-4串联电连接,且第二绕组314的子绕组314-1到314-4串联电连接。此外,子绕组(例如,312和314)以间隙340分开。更具体来说,间隙340-1到340-7分开子绕组312-1到312-4和314-1到314-4。在一些实例中,间隙340-1到340-7可介于2毫米与3厘米之间,且可经提供以促进冷却和高电压绝缘。

[0037] 图4说明图3所示的IWCSR 310的示意图。如从此图可见,子绕组312-1到312-4串联

电连接以形成第一绕组312,且子绕组314-1到314-4也串联电连接以形成第二绕组314。此外,展示了核心316。在一些实例中,FCL装置可实施有IWCSR 310以由于串联连接的子绕组而提供提高的电压承载能力。

[0038] 更特定地参看图5,说明具有缠绕在核心516上的第一绕组512和第二绕组514的IWCSR 510。如可见的,第一绕组512包含子绕组512-1到512-4,且第二绕组514包含子绕组514-1到514-4。应注意,图5说明IWCSR 510的剖视侧视图。应了解,第一绕组512和第二绕组514缠绕在核心516上。因此,子绕组(例如,子绕组512-1到512-4和514-1到514-4)中的每一个被展示两次,在核心516的每一侧上一次,对应于将在剖视图中可见的部分。此外,子绕组为相反缠绕的。更明确地说,第一绕组512的子绕组512-1到512-4在第一方向上缠绕,而第二绕组514的子绕组514-1到514-4在相反方向上缠绕。这可在图5中以圆圈内具有正号的符号来指示。

[0039] 在一些实例中,第一绕组512的子绕组512-1到512-4并联电连接,且第二绕组514的子绕组514-1到514-4并联电连接。此外,子绕组(例如,512和514)以间隙540分开。更具体来说,间隙540-1到540-7分开子绕组512-1到512-4和514-1到514-4。在一些实例中,间隙340-1到340-7可介于2毫米与3厘米之间,且可经提供以促进冷却和高电压绝缘。

[0040] 图6说明图5所示的IWCSR 510的示意图。如从此图可见,子绕组512-1到512-4并联电连接以形成第一绕组512,且子绕组514-1到514-4也并联电连接以形成第二绕组514。此外,展示了核心516。在一些实例中,FCL装置可实施有IWCSR 510以由于并联连接的子绕组而提供提高的电流承载能力。

[0041] 如所描述的,子绕组以数个间隙(例如,在IWCSR 310的状况下为间隙340或在IWCSR 510的状况下为间隙540)分开。可基于分开子绕组的间隙的数量来表示IWCSR 310或510的等效电抗。举例来说,以下方程式可用于表示等效电抗,其中p等于子绕组之间的间隙的数量,且 $X_{FULL}$ 等于第一绕组和第二绕组的全电抗。

[0042] 
$$X_{eq} = \frac{X_{FULL}}{p^2}$$

[0043] 使用图3或图5所示的实例IWCSR,可如下确定等效电抗 $X_{eq}$ :间隙的数量p等于7,因此等效电抗 $X_{eq}$ 减小为 $X_{eq} = X_{FULL} / (7^2) = X_{FULL} / 49 = 0.02X_{FULL}$ 。换句话说,并有IWCSR 310或IWCSR 510的FCL装置的插入阻抗可为FCL装置的全电抗的约2%。

[0044] 应了解,子绕组的数量可大于或小于本文所呈现的实例中所描绘的数量。举例来说,第一绕组和第二绕组可各自包含少达2个子绕组。作为另一实例,第一绕组和第二绕组可包含超过4个子绕组。在一些实例中,第一绕组和第二绕组可各自包含2到7个子绕组。此外,如所描述的,第一绕组与第二绕组之间的匝数比可变化。举例来说,较高电流应用需要较高匝数比。

[0045] 除具有交错的第一绕组和第二绕组外,上文所述的IWCSR(例如,IWCSR 210、310或510)可具有开放核心或闭合核心。此外,核心可由空气、塑胶、铁材料形成。在一些实例中,铁心可用于以较小IWCSR设计提供较高电流限制阻抗。在核心闭合的状况下,核心(例如,核心216、316或516)可完全封闭第一绕组和第二绕组。换句话说,闭合核心可提供磁场的回路。举例来说,对于铁心,将提供铁回路。在核心开放的状况下,核心(例如,核心216、316或516)可不完全封闭第一绕组和第二绕组(例如,参看图3和图5)。换句话说,开放核心可不提

供磁场的回路。在一些实例中,开放核心可用于在错误条件期间实现软饱和与电流限制阻抗的损失减小。此外,在一些实例中,使用铁材料的开放核心可提供3到5倍于空心(air core)的电抗。

[0046] 因此,可提供在正常操作条件期间具有低插入阻抗但在错误电流条件期间具有高插入阻抗的FCL。明确地说,FCL包含具有交错绕组的CSR,其提供FCL装置的插入阻抗的显著减小。

[0047] 本揭示在范围上不受本文中描述的具体实施例限制。实际上,除本文中描述的实施例之外,根据上述描述和附图,本揭示的其他各种实施例和修改对于所属领域的技术人员来说将为明显的。因此,这些其他实施例和修改希望落入本揭示的范围内。此外,尽管本文中已在特定实施方案的上下文中在特定环境中针对特定目的描述了本揭示,但所属领域的技术人员应认识到,其用处不限于此且本揭示可有益地在任何数量的环境中针对任何数量的目的而实施。因此,本文阐述的权利要求应鉴于如本文所述的本揭示的全宽度和精神来解释。

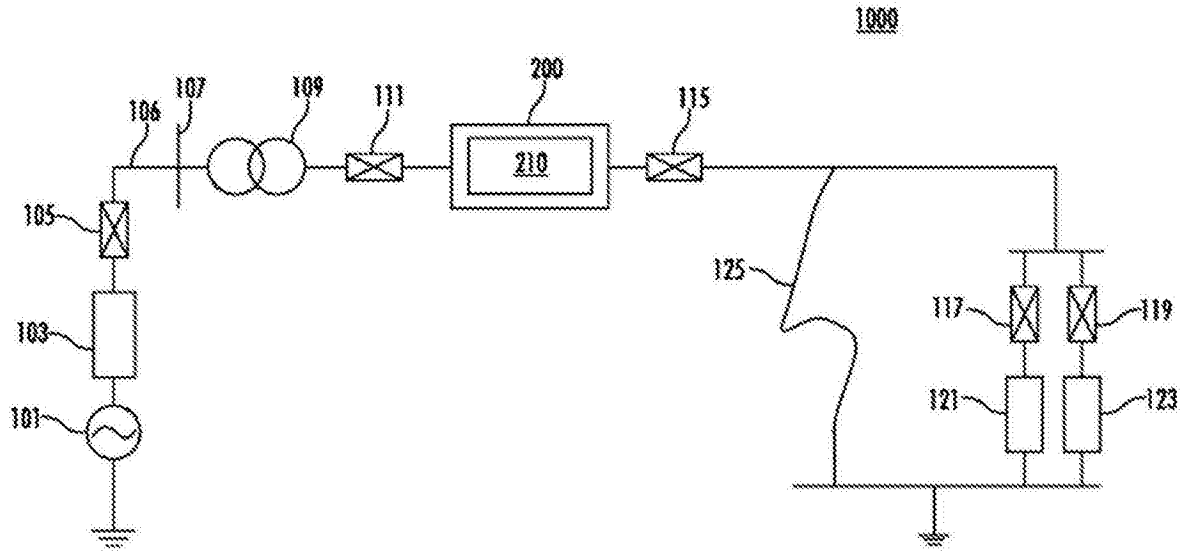


图1

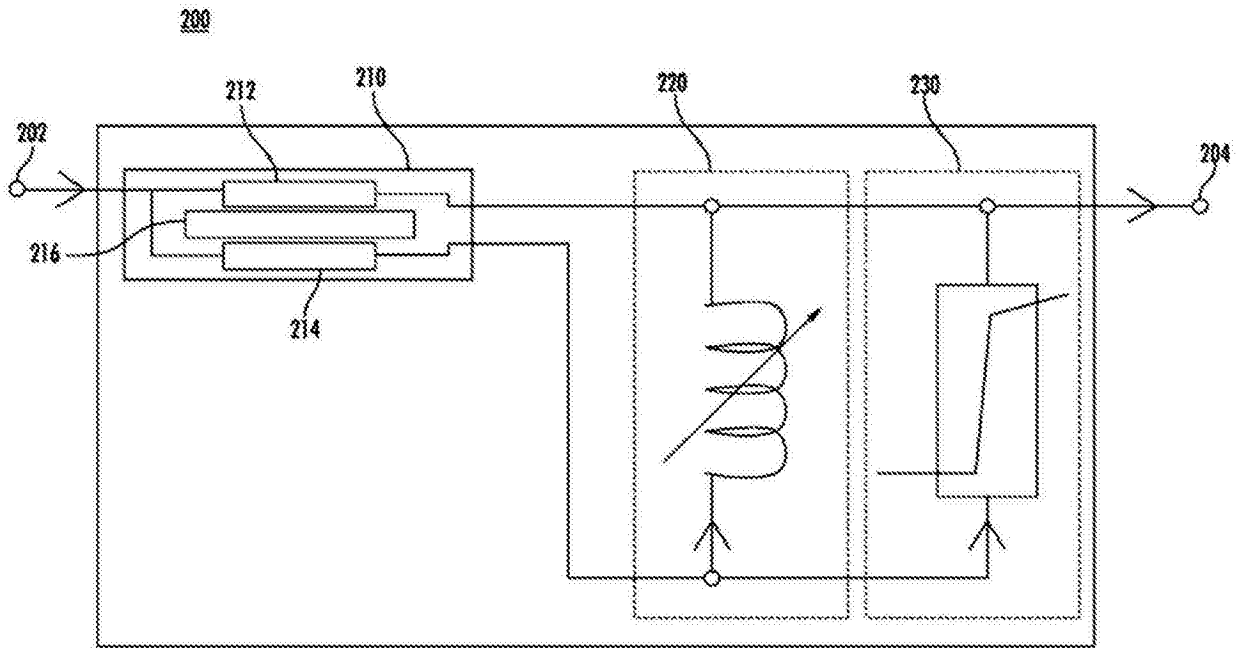


图2

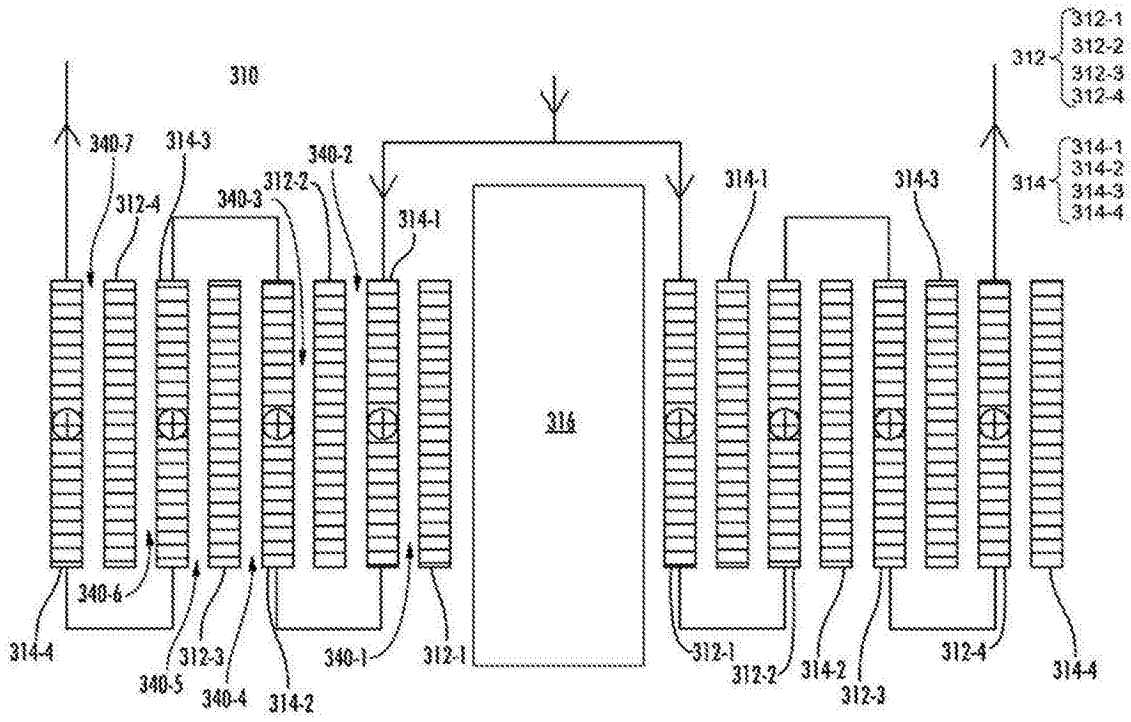


图3

310

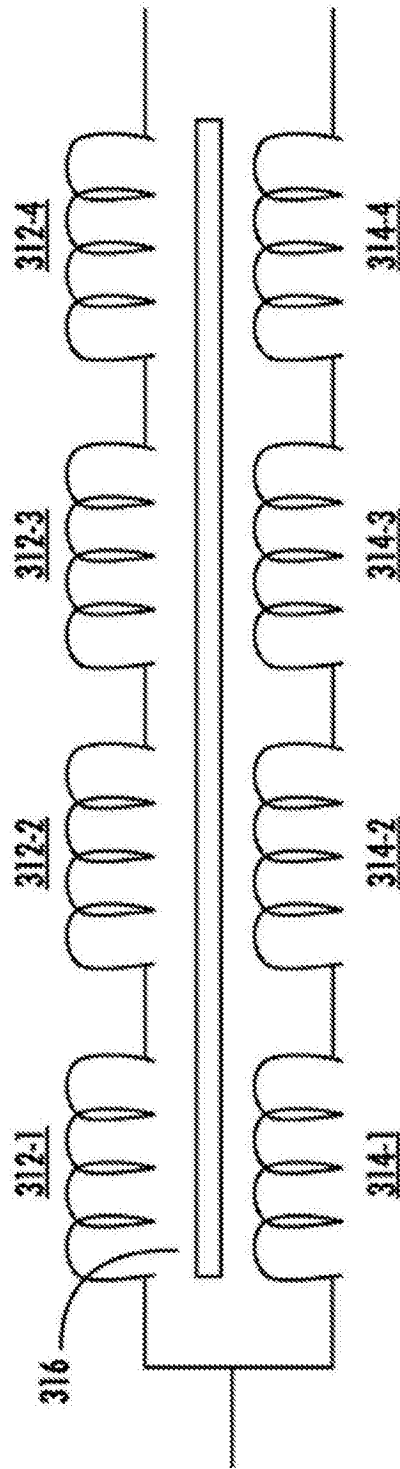


图4

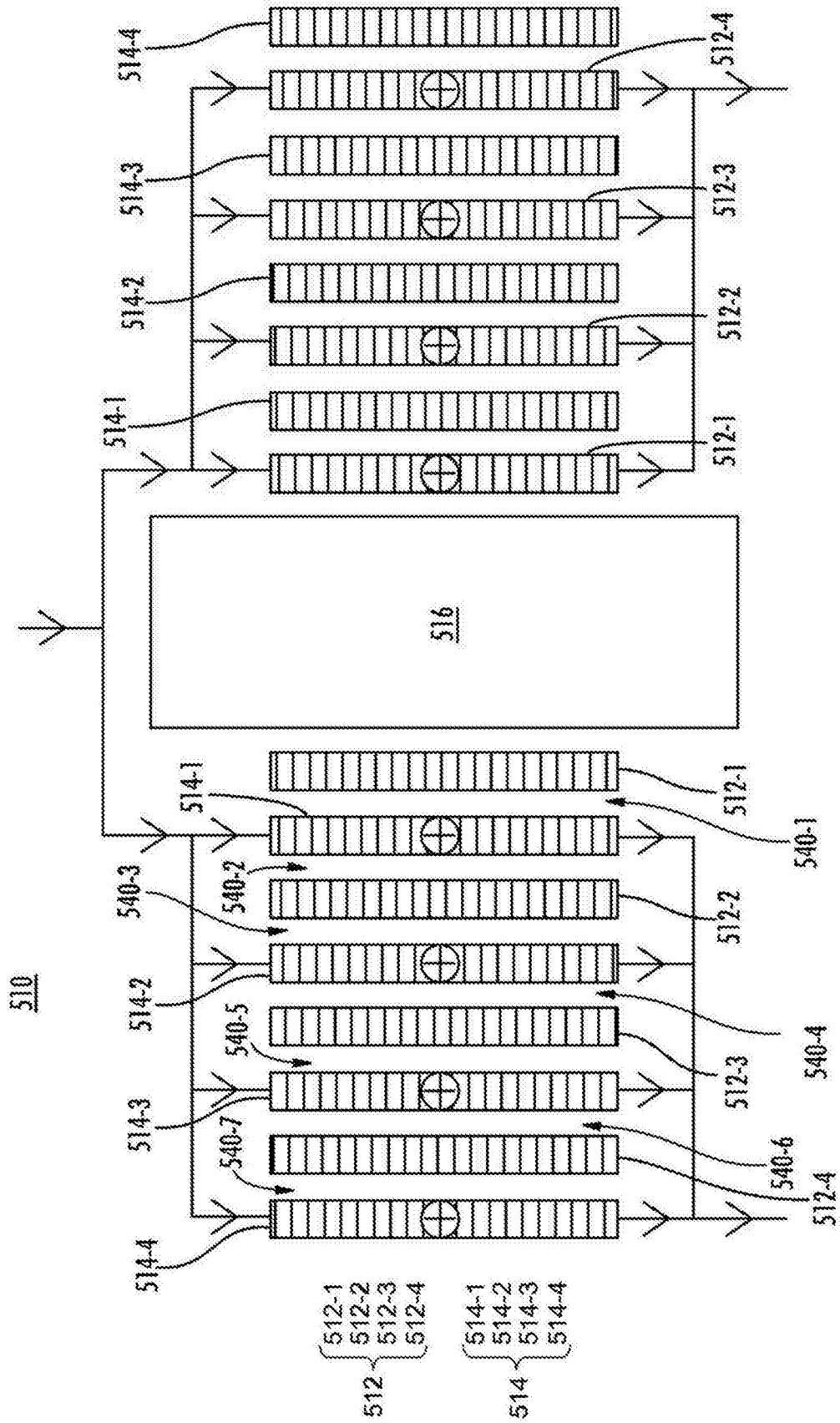


图5

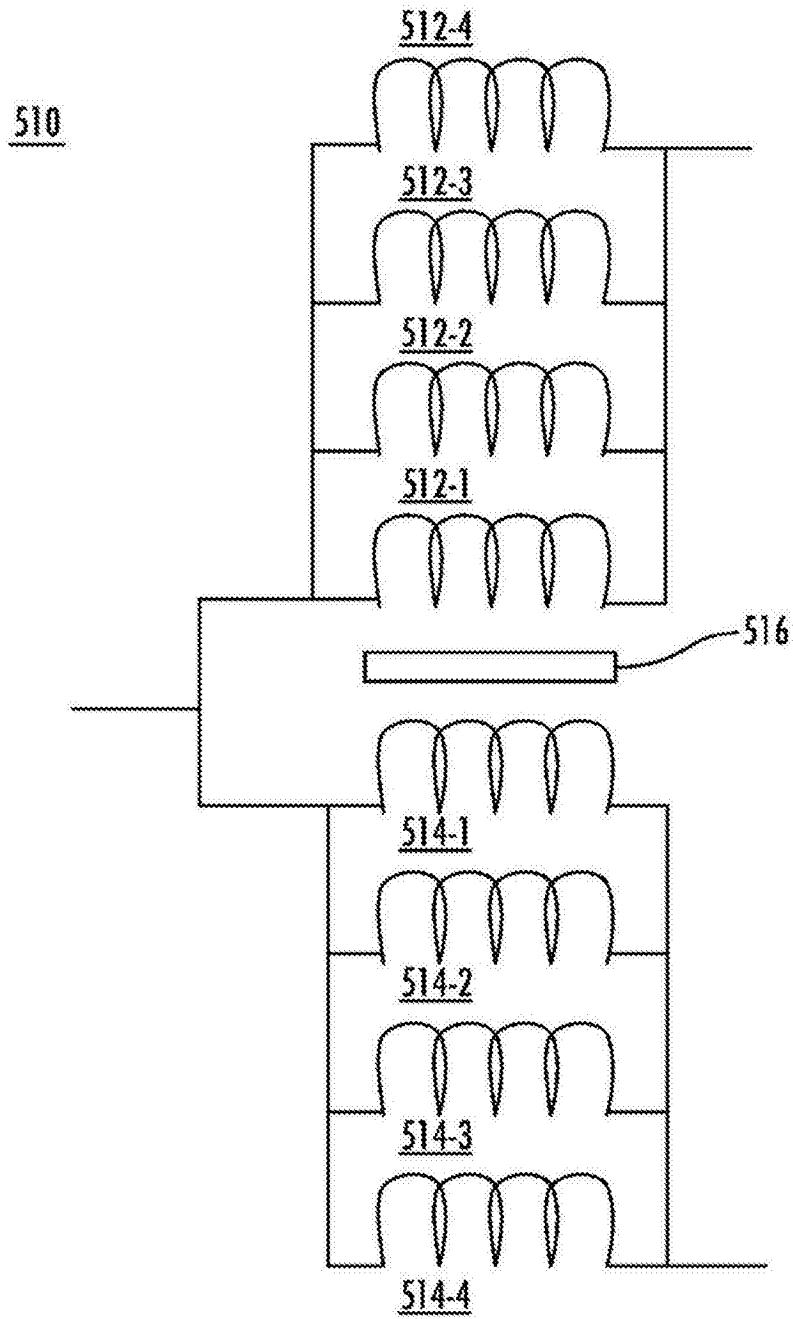


图6