

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：94108787

※ 申請日期：94.3.22

※IPC 分類：B41J²/₀₇

B41J²/₁₄

一、發明名稱：(中文/英文)

流體噴出裝置(二)

FLUID EJECTION DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

惠普研發公司 / HEWLETT-PACKARD DEVELOPMENT COMPANY, L. P.

代表人：(中文/英文)

凱利 蓋伊 J. / KELLEY, GUY J.

住居所或營業所地址：(中文/英文)

美國德州休士頓市 S. H. 249 20555 號

20555 S. H. 249, HOUSTON, TEXAS 77070, U. S. A.

國 籍：(中文/英文)

美國/U. S. A.

三、發明人：(共 4 人)

姓 名：(中文/英文)

1. 班傑明 特魯迪 L. / BENJAMIN, TRUDY L.

2. 艾斯泰爾 詹姆斯 P. / AXTELL, JAMES P.

3. 托傑生 約瑟夫 M. / TORGERSON, JOSEPH M.

4. 米樂 麥可 D. / MILLER, MICHAEL D.

國 籍：(中文/英文)

美國/U. S. A.

四、聲明事項：

☐ 主張專利法第二十二條第二項☐第一款或☐第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2004, 04, 19；10/827, 139

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

相關申請案之交互參照

本發明係關於美國專利申請案第10/827,030號，代理人
5 檔號200210152-1，名稱「流體噴出裝置」；美國專利申請
案第10/827,163號，代理人檔號200208780-1，名稱「具有
位址產生器之流體噴出裝置」；美國專利申請案第
10/827,045號，代理人檔號200311485-1，名稱「具有閘極
組配成迴路結構之裝置」；美國專利申請案第_____號，代
10 理人檔號200209559-1，名稱「流體噴出裝置」；以及美國
專利申請案第_____號，代理人檔號200209237-1，名稱「具
有識別單元之流體噴出裝置」各案皆讓與本案之受讓人且
與本案之同一日提出申請，各案以引述方式併入此處彷彿
其完整陳述於此處般。

15 本發明係有關於流體噴出裝置(二)。

【先前技術】

發明背景

一種噴墨列印系統作為流體噴出系統之一具體例，該
噴墨列印系統可包括一噴墨頭、一提供液體墨水至該噴墨
20 頭之墨水供應源、以及一控制該噴墨頭之電子控制器。噴
墨頭作為流體噴出裝置之一具體例，噴墨頭係經由多個孔
口或噴嘴而噴出墨滴。墨水係朝向列印媒體如紙張投射來
列印一影像於該列印媒體上。噴嘴典型係排列成一或多陣
列，因此當噴墨頭與列印媒體相對於彼此移動時，由噴嘴

適當定序噴出墨水，造成符號或其它影像被列印於列印媒體上。

於典型熱噴墨列印系統，噴墨頭係藉快速加熱小量位於氣化室內之墨水，熱墨滴經噴嘴噴出。墨水係以小型電熱器諸如此處稱為發射電阻器之薄膜電阻器加熱。加熱墨水，造成墨水氣化，而經由噴嘴噴出。

欲噴出墨滴，控制噴墨頭之電子控制器作動一來自噴墨頭外部之電源供應器之電流。電流通過選定之發射電阻器，來加熱於相對應之經選定之氣化室之墨水，以及經由相對應之噴嘴噴出墨水。已知之墨滴產生器包括一發射電阻器、一對應氣化室、及一對應噴嘴。

隨著噴墨頭的演進，噴墨頭的墨滴產生器數目增加，來改良列印速度及/或品質。每個噴墨頭之墨滴產生器數目增加，結果導致於噴墨頭晶粒上致能較多發射電阻器所需輸入墊之數目相對應地增加。於一型噴墨頭，各個發射電阻器係耦接至一對應輸入墊來供電而作動該發射電阻器。隨著發射電阻器數目的增加，每個發射電阻器耦接一個輸入墊變不實際。

於另一型有基元之噴墨頭，每個輸入墊之墨滴產生器數目顯著增加。於一個基元，單一電力引線可供電給全部發射電阻器。各個發射電阻器係串列耦接電力引線及對應場效電晶體(FET)之汲極-源極路徑。於一個基元之各個FET之閘極係耦接至可分開供電之位址引線，該位址引線係由多個基元所共享。

製造商仍然持續嘗試減少一個噴墨頭晶粒上之輸入襯墊數目及增加墨滴產生器數目。具有較少輸入墊之噴墨頭典型可比有較多輸入墊之噴墨頭成本降低。此外，有較多墨滴產生器之噴墨頭典型係以較高品質及/或列印速度列印。為了維持成本以及提供特殊列印條帶高度，噴墨頭晶粒大小可能不會隨墨滴產生器數目之增加而顯著改變。隨著墨滴產生器密度之增高與輸入墊數目之減少，噴墨頭晶粒佈局逐漸變複雜。

由於此等及其它理由，因而對本發明有需求。

10 【發明內容】

本發明揭露一種流體噴出裝置，包含：適合傳輸包含多數能脈波之一第一能信號之一第一發射線；適合傳輸包含多數能脈波之一第二能信號之一第二發射線；組配來提供第一位址信號之一第一位址產生器；組配來提供第二位址信號之一第二位址產生器；電耦接至該第一發射線之第一墨滴產生器，其係組配來響應於該第一能信號而基於該第一位址信號噴出流體；以及電耦接至該第二發射線之第二墨滴產生器，其係組配來響應於該第二能信號而基於該第二位址信號噴出流體。

20 圖式簡單說明

第1圖顯示噴墨列印系統之一具體例。

第2圖為略圖顯示一噴墨頭晶粒之一具體例之一部分。

第3圖為略圖顯示於一噴墨頭晶粒之一具體例，位於沿墨水進給開槽之墨滴產生器之佈局圖。

第4圖為略圖顯示於噴墨頭晶粒之一具體例採用之發射單元之一具體例。

第5圖為示意圖顯示噴墨頭發射單元陣列之一具體例。

第6圖為示意圖顯示預充電發射單元之一具體例。

5 第7圖為示意圖顯示噴墨頭發射單元陣列之一具體例。

第8圖為時程圖顯示發射單元陣列之一具體例之操作。

第9圖為略圖顯示於一噴墨頭晶粒之位址產生器之一具體例。

8 第10A圖為略圖顯示於一移位暫存器之一移位暫存器
10 單元。

第10B圖為略圖顯示一方向電路。

第11圖為時程圖顯示於正向方向之位址產生器之操作。

第12圖為時程圖顯示於反向方向之位址產生器之操
15 作。

第13圖為略圖顯示於一噴墨頭晶粒之2位址產生器及六個發射群之一具體例。

第14圖為時程圖顯示於一噴墨頭晶粒之位址產生器之正向及反向操作。

20 第15圖為方塊圖顯示於一噴墨頭晶粒之位址產生器、位址門鎖及6發射群之一具體例。

第16圖為略圖顯示門鎖暫存器之一具體例。

第17圖為時程圖說明門鎖暫存器之一具體例之範例操作。

第18圖為略圖顯示單向移位暫存器單元之一具體例。

第19圖為略圖顯示一位址產生器，其使用該單向移位暫存器單元來提供於正向方向及反向方向之位址。

第20圖為略圖顯示一位址產生器，其使用於一個移位暫存器之該單向移位暫存器單元來提供於正向方向及反向方向之位址。

第21圖為略圖顯示一噴墨頭晶粒之一具體例之範例佈局。

第22圖為略圖顯示一噴墨頭晶粒之一具體例之範例佈局之另一方面。

第23圖為略圖顯示噴墨頭晶粒之一具體例之一區段之平面圖。

第24圖為略圖顯示一噴墨頭晶粒之另一具體例之範例佈局。

第25A圖及第25B圖為略圖顯示可用來耦接外部電路至一噴墨頭晶粒之撓曲電路之接觸區。

【實施方式】

較佳實施例之詳細說明

後文詳細說明係參照附圖作說明，附圖構成本發明之一部分，以可實作本發明之特定具體例舉例說明。就此方面而言，方向術語例如「頂」、「底」、「前」、「後」、「首」、「尾」等係參照所述該圖之方向性使用。由於本發明之具體例之組成元件可設置於多個不同方向，因此方向術語僅供舉例說明之用而非限制性。須了解可未悖離本發明之範

圖，利用其它具體例、及做出其它結構或邏輯變化。因此後文詳細說明絕非視為限制性，本發明之範圍係由隨附之申請專利範圍定義。

第1圖顯示噴墨列印系統20之一具體例。噴墨列印系統20組一流體噴出系統之一具體例，噴墨列印系統20包括一流體噴出裝置諸如噴墨頭總成22，及一流體供應總成，諸如墨水供應總成24。噴墨列印系統20也包括一安裝總成26、一媒體傳送總成28、及一電子控制器30。至少一電源供應器32供電給噴墨列印系統20之各個電氣組成元件。

一具體例中，噴墨頭總成22包括一個噴墨頭或噴墨頭晶粒40，噴墨頭晶粒40經由多個孔口或噴嘴34朝向列印媒體36噴射墨滴，因而列印於列印媒體36上。噴墨頭40為流體噴出裝置之一具體例。列印媒體36可為任何型別之適當薄片材料，諸如紙張、卡片、透明片、密勒塑膠(Mylar)、織物等。典型地，噴嘴34排列成一或多行或一或多陣列，因此由噴嘴34適當排序噴出墨水，造成當噴墨頭總成22與列印媒體36相對於彼此移動時，文字、符號、及/或其它圖形或影像被列印於列印媒體36上。雖然後文係參照由噴墨頭總成22噴出墨水作說明，但須了解其它液體、流體、或流動性材料(包括澄清流體)皆可由噴墨頭總成22噴出。

墨水供應總成24作為流體供應總成之一具體例，墨水供應總成24提供墨水給噴墨頭總成22，墨水供應總成24包括一儲存墨水之貯槽38。如此，墨水由貯槽38流至噴墨頭總成22。墨水供應總成24及噴墨頭總成22可形成單向墨水

輸送系統或循環墨水輸送系統。於單向墨水輸送系統，實質上全部供應噴墨頭總成22之墨水係於列印期間被耗盡。而於循環墨水輸送系統，則供應噴墨頭總成22之墨水只有部分於列印期間被耗用。如此於列印期間未被耗用之墨水
5 迴送至墨水供應總成24。

一具體例中，噴墨頭總成22及墨水供應總成24一起被罩於噴墨卡匣或噴墨筆內。噴墨卡匣或噴墨筆構成流體噴出裝置之一具體例。另一具體例中，墨水供應總成24與噴墨頭總成22分開，墨水供應總成24經由介面連結裝置例如
10 供應管(圖中未顯示)而提供墨水給噴墨頭總成22。任一種情況下，墨水供應總成24之貯槽38可被去除、更換及/或再填充。一具體例中，此處噴墨頭總成22及墨水供應總成24一起被罩於噴墨卡匣內，貯槽38包括一位於卡匣內部之局部貯槽，也包括一與噴墨卡匣分開之大型貯槽。如此分開之
15 大型貯槽係用來再填充該局部貯槽。如此，分開之大型貯槽及/或局部貯槽可被去除、更換及/或再填充。

安裝總成26將噴墨頭總成22相對於媒體傳送總成28定位，媒體傳送總成28將列印媒體36相對於噴墨頭總成22定位。如此，列印區段37係界限於噴墨頭總成22與列印媒體
20 36間之相鄰於噴嘴34之一區。一具體例中，噴墨頭總成22屬於掃描型噴墨頭總成。如此，安裝總成26包括一卡匣(圖中未顯示)，用來移動噴墨頭總成22相對於媒體傳送總成28來掃描列印媒體36。另一具體例中，噴墨頭總成22為非掃描型噴墨頭總成。如此，安裝總成26將噴墨頭總成22固定

於相對於媒體傳送總成28之規定位置。如此，媒體傳送總成28將列印媒體36相對於噴墨頭總成22定位。

電子控制器或印表機控制器30典型包括一處理器、韌體、及其它電子裝置，或其任一種組合來與噴墨頭總成22、
5 安裝總成26、及媒體傳送總成28通訊及控制該等總成。電子控制器30接收來自主機系統諸如電腦之資料39，通常包括暫時儲存資料39之記憶體。典型地，資料39係沿電子、紅外線、光或其它資訊傳送路徑而進送至噴墨列印系統20。資料39例如表示欲列印文件及/或欲列印檔案。如此，
10 資料39構成噴墨列印系統20之列印工作，資料39包括一或多項列印工作命令及/或命令參數。

一具體例中，電子控制器30控制噴墨頭總成22來由噴嘴34噴出墨滴。如此，電子控制器30定義可形成文字、符號、及/或其它圖形或影像於列印媒體36上的噴出之墨滴圖案。
15 噴出之墨滴圖案係由該列印工作命令及/或命令參數決定。

一具體例中，噴墨頭總成22包括一噴墨頭40。另一具體例中，噴墨頭總成22為寬陣列或多頭噴墨頭總成。於寬陣列具體例中，噴墨頭總成22包括一載具，該載具載運噴
20 墨頭晶粒40，提供噴墨頭晶粒40與電子控制器30間之電通訊，以及提供噴墨頭晶粒40與墨水供應總成24間之流體連通。

第2圖為略圖，顯示噴墨頭晶粒40之部分具體例。噴墨頭晶粒40包括列印元件或流體噴出元件42之陣列。列印元

件42係形成於基材44上，基材上有墨水進給開槽46成形於其中。如此，墨水進給開槽46提供液體墨水供給列印元件42之供應源。墨水進給開槽46為流體進給源之一具體例。流體進給源之其它具體例包括(但非限制性)進給對應氣化室之對應個別墨水進給孔口，以及各自進給對應之流體噴出元件組群之多個較短的墨水進給溝槽。薄膜結構48有墨水進給通道54形成於其中，該通道係與形成於基材44之墨水進給開槽46連通。孔口層50有一正面50a、以及一形成於正面50a之噴嘴開口34。孔口層50也有一噴嘴室或氣化室56形成於其中，該室係與噴嘴開口34及薄膜結構48之墨水進給通道54連通。發射電阻器52係設置於氣化室56內部，引線58係電耦接發射電阻器52至電路，控制經由選定之發射電阻器來施加電流。此處所稱墨滴產生器60包括發射電阻器52、氣化室56、及噴嘴開口34。

15 列印期間，墨水由墨水進給開槽46經由墨水進給通道54流至氣化室56。噴嘴開口34係工作式結合發射電阻器52，讓氣化室56內部之墨水小滴於發射電阻器52被激活時，經由噴嘴開口34(例如實質上正交於發射電阻器52平面)朝向列印媒體36噴出。

20 噴墨頭晶粒40之具體實施例包括熱噴墨頭、壓電噴墨頭、靜電噴墨頭、或業界已知可整合成一多層結構之任何其它型別之流體噴出裝置。基材44例如係由矽、玻璃、陶瓷、或適當聚合物製成，薄膜結構48製造成為包括一或多層二氧化矽、碳化矽、氮化矽、鈹、複晶矽玻璃、或其它

適當材料製成之被動層或絕緣層。薄膜結構48也包括至少一傳導層，傳導層48界定發射電阻器52及引線58。一具體例中，傳導層例如包含鋁、金、鈹、鈹-鋁、或其它金屬或金屬合金。一具體例中，發射單元電路(容後詳述)係於基材及薄膜層如基材44及薄膜結構48實作。

一具體例中，孔口層50包含可光成像之環氧樹脂，例如稱作為SU8由微化學(Micro-Chem)公司(麻省牛頓)出售之環氧樹脂。使用SU8或其它聚合物製造孔口層50之範例技術細節述於美國專利第6,162,589號，該案以引用方式併入此處。一具體例中，孔口層50係由分開兩層製成，二層係稱作為一阻障層(例如乾膜光阻阻障層)、及一形成於該阻障層上方之金屬孔口層(例如鎳、銅、鐵/鎳合金、鈹、金、或銻層)。但其它適當材料也可用來製造孔口層50。

第3圖為略圖，顯示於噴墨頭晶粒40之一具體例中，位於沿墨水進給開槽46之墨滴產生器60。墨水進給開槽46包括相對兩側之墨水進給開槽側46a及46b。墨滴產生器60係沿墨水進給開槽側46a及46b個別設置。共n個墨滴產生器60係沿墨水進給開槽46設置，m個墨滴產生器60係沿墨水進給開槽側46a設置，以及n-m個墨滴產生器60係沿墨水進給開槽側46b設置。一具體例中，n=200墨滴產生器60係沿墨水進給開槽46設置，m=100墨滴產生器60係個別沿墨水進給開槽側46a及46b設置。其它具體例中，任何適當數目之墨滴產生器60可沿墨水進給開槽46設置。

墨水進給開槽46提供墨水給沿墨水進給開槽46設置之

n個墨滴產生器60之各個產生器。n個墨滴產生器60各自包括一發射電阻器52、一氣化室56、及一噴嘴34。n個氣化室56各自係經由至少一墨水進給通道54而流體耦接至墨水進給開槽46。墨滴產生器60之發射電阻器52係以經過控制之順序被激活，由氣化室56經由噴嘴34噴出流體來列印影像於列印媒體36上。

第4圖為略圖，顯示於噴墨頭晶粒40之一具體例採用之一發射單元70之一具體例。發射單元70包括一發射電阻器52、一電阻器驅動開關72、及一記憶體電路74。發射電阻器52為墨滴產生器60之一部分。驅動開關72及記憶體電路74為經由發射電阻器52控制電流之施加的電路之一部分。發射單元70係形成於薄膜結構48以及形成於基材44上。

一具體例中，發射電阻器52為薄膜電阻器，電阻器驅動開關72為場效電晶體(FET)。發射電阻器52係電耦接至一發射線76及該驅動開關72之汲極-源極路徑。驅動開關72之汲極-源極路徑也電耦接至一參考線78，參考線78係耦接至一參考電壓，諸如地電位。驅動開關72之閘極係電耦接至記憶體電路74，其控制驅動開關72之狀態。

記憶體電路74係電耦接至一資料線80及一致能線82。資料線80接收表示影像之一部分之資料信號，以及致能線82接收控制記憶體電路74之操作之致能信號。於一資料位元藉該致能信號所致能時，記憶體電路74儲存一資料位元。所儲存之資料位元之邏輯位準設定驅動開關72之狀態(例如開或關、導通或非導通)。致能信號可包括一或多個選

擇信號及一或多個定址信號。

發射線76接收包含能脈波之能信號，以及提供一能脈波給發射電阻器52。一具體例中，能脈波係由電子控制器30提供，而有定時開始時間及定時持續時間，來提供適量能量來加熱與氣化墨滴產生器60之氣化室56內部之流體。若驅動開關72為可作動(導通)，則能脈波加熱發射電阻器52，來加熱且噴出來自墨滴產生器60之流體。若驅動開關72為不可動作(非導通)，則能脈波不加發射電阻器52，流體留在墨滴產生器60內部。

第5圖為示意圖，顯示噴墨頭發射單元陣列(示於100)之一具體例。發射單元陣列100包括多個發射單元70排列成n個發射群102a-102n。一具體例中，發射單元70排列成6個發射群102a-102n。其它具體例中，發射單元70可排列成任何適當數目之發射群102a-102n，諸如4個或4個以上之發射群102a-102n。

於發射單元陣列100之發射單元70係示意排列成為L列及m行。L列發射單元70係電耦接至接收致能信號之致能線104。各列發射單元70於此處稱作為發射單元70之列子群或子群，各列係電耦接至子群致能線106a-106L之一集合。子群致能線106a-106L接收可致能對應發射單元70子群之子群致能信號SG1、SG2、...SG_L。

m行係電耦接至分別接收資料信號D1、D2...Dm之m資料線108a-108m。m行各自包括於n發射群102a-102n之各群之發射單元70，各行發射單元70於此處稱作為資料線群或

資料群，各行係電耦接至資料線108a-108m之一。換言之，各資料線108a-108m係電耦接至於一行之各發射單元70，包括於各發射群102a-102n之發射單元70。例如資料線108a係電耦接至最左行之各發射單元70，包括於各發射群102a-102n之發射單元70。資料線108b係電耦接至於相鄰行之各發射單元70等等，直到且包含資料線108m係電耦接至最右行之各發射單元70，包括各發射群102a-102n之發射單元70。

一具體例中，發射單元陣列100排列成六個發射群102a-102n，六個發射群102a-102n各自包括13子群及8資料線群。其它具體例中，發射單元陣列100可排列成任何適當數目之發射群102a-102n，以及排列成任何適當數目之子群及資料線群。任一具體例中，發射群102a-102n非僅限於有相等數目之子群及資料線群。反而，各發射群102a-102n相對於任何其它發射群102a-102n可有不同數目之子群及/或資料線群。此外，各子群比較任何其它子群可有不同數目之發射單元70，各資料線群比較任何其它資料線群可有不同數目之發射單元70。

於各發射群102a-102n之發射單元70係電耦接至發射線110a-110n之一。於發射群102a，各發射單元70係電耦接至接收發射信號或能信號FIRE 1之發射線110a。於發射群102b，各發射單元70係電耦接至接收發射信號或能信號FIRE 2之發射線110b等等，直到且含於發射群102n，其中各發射單元70係電耦接至接收發射信號或能信號FIRE n之

發射線110n。此外，於各發射群102a-102n之各發射單元70係電耦接至一接地之共通參考線112。

操作時，子群致能信號SG1、SG2、...SG_L被提供於子群致能線106a-106L上來致能發射單元70之一子群。被致能之發射單元70儲存提供於資料線108a-108m上之資料信號D1、D2...Dm。資料信號D1、D2...Dm被儲存於經致能之發射單元70之記憶體電路74。各個被儲存之資料信號D1、D2...Dm設定於一被致能之發射單元70之一之驅動開關72之狀態。驅動開關72係基於所儲存之資料信號值而被設定為導通及非導通。

於經選定之驅動開關72之狀態設定後，能信號FIRE1-FIRE_n被提供於對應於包括該被選定之發射單元70子群之發射群102a-102n之發射線110a-110n上。能信號FIRE1-FIRE_n包括能脈波。能脈波被提供於所選定之發射線110a-110n來激活於具有導通之驅動開關72之發射單元70之發射電阻器52。經激活之發射電阻器52加熱且噴出墨水至列印媒體36上，來列印資料信號D1、D2...Dm所表示之影像。致能一發射單元70子群、儲存資料信號D1、D2...Dm於被致能之子群、以及提供能信號FIRE1-FIRE_n來激活於被致能之子群中之發射電阻器52，處理持續至列印停止為止。

一具體例中，當能信號FIRE1-FIRE_n提供給一經選定之發射群102a-102n時，子群致能信號SG1、SG2、...SG_L改變來選擇且致能於不同之發射群102a-102n之另一子群。新致能之子群儲存於資料線108a-108m所提供之資料信號D1、

D2...Dm，能信號FIRE1-FIREn於發射線110a-110n之一提供來激活於新被致能之發射單元70之發射電阻器52。任何時間，只有一個發射單元70子群被子群致能信號SG1、SG2、...SG_L所致能，來儲存資料線108a-108m所提供之資料信號D1、D2...Dm。就此方面而言，資料線108a-108m之資料信號D1、D2...Dm為分時多工資料信號。此外，於一選定之發射群102a-102n中之有一子群包括驅動開關72，當能信號FIRE1-FIREn被提供至該選定之發射群102a-102n時，該驅動開關72被設定為導通。但提供給不同發射群102a-102n之能信號FIRE1-FIREn可重疊且確實重疊。

第6圖為示意圖，顯示經預充電之發射單元120之一具體例。經預充電之發射單元120為發射單元70之一具體例。經預充電之發射單元120包括一電耦接至一發射電阻器52之驅動開關172。一具體例中，驅動開關172為場效電晶體(FET)，FET包括一汲極-源極路徑，該路徑於一端係電耦接至發射電阻器52之一終端，以及於另一端係電耦接至參考線122。參考線122係接至參考電壓，諸如地電位。發射電阻器52之另一終端係電耦接至一發射線124，發射線124接收包括能脈波之發射信號或能信號FIRE。若驅動開關172為作動(導通)，則能脈波激活發射電阻器52。

驅動開關172之閘極形成一儲存節點電容126，儲存節點電容126係作為記憶體元件，來於循序激活預充電電晶體128及選擇電晶體130後儲存資料。預充電電晶體128之汲極-源極路徑及閘極係電耦接至一接收預充電信號之預充電

線132。驅動開關172之閘極係電耦接至預充電電晶體128之汲極-源極路徑、及選擇電晶體130之汲極-源極路徑。選擇電晶體130之閘極係電耦接至接收選擇信號之選擇線134。儲存節點電容126係以虛線表示，原因在於儲存節點電容126為驅動開關172之一部分。另外，與驅動開關172分開之電容器可用作為記憶體元件。

資料電晶體136、第一位址電晶體138、及第二位址電晶體140包括並聯電耦接之汲極-源極路徑。資料電晶體136、第一位址電晶體138、及第二位址電晶體140之並聯組合係電耦接於選擇電晶體130之汲極-源極路徑與參考線122間。選擇電晶體130耦接至資料電晶體136、第一位址電晶體138、及第二位址電晶體140之並聯組合所組成的串聯電路，係跨驅動開關172之節點電容126而電耦合。資料電晶體136之閘極係電耦接至接收資料信號~DATA之資料線142。第一位址電晶體138之閘極係電耦接至接收位址信號~ADDRESS1之位址線144，以及第二位址電晶體140之閘極係電耦接至接收位址信號~ADDRESS2之第二位址線146。如信號名稱起點之否定記號(~)指示，資料信號~DATA及位址信號~ADDRESS1及~ADDRESS2於低電壓位準時為激活。節點電容126、預充電電晶體128、選擇電晶體130、資料電晶體136、及位址電晶體138及140構成一個記憶體胞元。

操作時，節點電容126經由預充電電晶體128，藉提供高位準電壓脈波於預充電線132而被預充電。一具體例中，

於預充電線132之高位準電壓脈波後，資料信號~DATA被提供於資料線142來設定資料電晶體136之狀態，以及位址信號~ADDRESS1及~ADDRESS2被提供於位址線144及146來設定第一位址電晶體138及第二位址電晶體140之狀態。夠大之電壓脈波被提供於選擇線134來導通選擇電晶體130；若資料電晶體136、第一位址電晶體138、及/或第二位址電晶體140為可動作，則節點電容126放電。另外，若資料電晶體136、第一位址電晶體138、及第二位址電晶體140全部皆為無動作，則節點電容126維持充電。

10 若二位址信號~ADDRESS1及~ADDRESS2為低，則經預充電之發射單元120為該被定址之發射單元；若資料信號~DATA為高，則節點電容126被放電；或若位址信號~ADDRESS1及~ADDRESS2為低，則節點電容126維持充電。若有位址信號~ADDRESS1與~ADDRESS2中之至少一者為高，則經預充電之發射單元120非為被定址之發射單元，且節點電容126放電，而與資料信號~DATA之電壓位準無關。第一位址電晶體136及第二位址電晶體138包含一位址解碼器，若經預充電之發射單元120經過定址，則資料電晶體136控制節點電容126之電壓位準。

20 經預充電之發射單元120可利用任何其它數目之拓樸結構或排列，只要可維持前述操作關係即可。舉例言之，或閘可耦接至位址線144及146，其輸出端係耦接至單一電晶體。

第7圖為示意圖，顯示噴墨頭發射單元陣列200之一具

體例。發射單元陣列200包括多個經預充電之發射單元120排列成6。各個發射群202a-202f之經預充電之發射單元120示意排列成13列及8行。發射群202a-202f、及發射單元陣列200之經預充電之發射單元120示意顯示排列成為78
5 列及8行，但經預充電之發射單元數目及其佈局可視需要而改變。

8行經預充電之發射單元120係電耦接至分別接收資料信號~D1、~D2...~D8之8資料線208a-208h。8行(前文說明為資料線群或資料群)各自包括六個發射群202a-202f之個
10 別經預充電之發射單元120。於各行經預充電之發射單元120之各個發射單元120係電耦接至資料線208a-208h之一。於各資料線群之全部經預充電之發射單元120係電耦接至相同資料線208a-208h，該資料線208a-208h係電耦接至該行之經預充電之發射單元120之資料電晶體136之閘極。

15 資料線208a係電耦接至最左列之各個經預充電之發射單元120，包括各發射群202a-202f之經預充電之發射單元。資料線208b係電耦接至相鄰該行之各個經預充電之發射單元120等等，直到且包含資料線208h係電耦接至最右行之各個經預充電之發射單元120為止，包括於各發射群202a-202f
20 之經預充電之發射單元120。

成列經預充電之發射單元120係電耦接至分別接收位址信號~A1、~A2...~A7之位址線206a-206g。於一列經預充電之發射單元120之各個經預充電之發射單元120(於此處稱作為一系列子群或子群經預充電之發射單元120)係電耦接

至位址線206a-206g之二。於一系列子群之全部經預充電之發射單元120係電耦接至相同二位址線206a-206g。

發射群202a-202f之子群係被識別為於發射群1 (FG1) 202a之子群SG1-1至SG1-13、發射群2 (FG2) 202b之子群SG2-1至SG2-13等等，直到發射群6 (FG6) 202f之子群SG6-1至SG6-13。其它具體例中，各個發射群202a-202f可包括任何適當數目之子群，諸如14或14以上之子群。

經預充電之發射單元120之各個子群係電耦接至二位址線206a-206g。對應一子群之二位址線206a-206g係電耦接至該子群之全部經預充電之發射單元120之第一位址電晶體138及第二位址電晶體140。一位址線206a-206g係電耦接至第一位址電晶體138及第二位址電晶體140之一之閘極，而另一位址線206a-206g係電耦接至第一位址電晶體138及第二位址電晶體140之另一者之閘極。位址線206a-206g接收位址信號~A1、~A2...~A7，且耦接來提供位址信號~A1、~A2...~A7給發射單元陣列200之子群如後：

列子群位址信號	列子群
~A1、~A2	SG1-1、SG2-1...SG6-1
~A1、~A3	SG1-2、SG2-2...SG6-2
~A1、~A4	SG1-3、SG2-3...SG6-3
~A1、~A5	SG1-4、SG2-4...SG6-4
~A1、~A6	SG1-5、SG2-5...SG6-5
~A1、~A7	SG1-6、SG2-6...SG6-6
~A2、~A3	SG1-7、SG2-7...SG6-7
~A2、~A4	SG1-8、SG2-8...SG6-8
~A2、~A5	SG1-9、SG2-9...SG6-9
~A2、~A6	SG1-10、SG2-10...SG6-10
~A2、~A7	SG1-11、SG2-11...SG6-11
~A3、~A4	SG1-12、SG2-12...SG6-12
~A3、~A5	SG1-13、SG2-13...SG6-13

經預充電之發射單元120之子群係經由提供位址信號
~A1、~A2...~A7於位址線206a-206g來定址。一具體例中，
5 位址線206a-206g係電耦接至設置於噴墨頭晶粒40的一或
多個位址產生器。

預充電線210a-210f接收預充電信號PRE1、
PRE2...PRE6，且提供該預充電信號PRE1、PRE2...PRE6給
對應發射群202a-202f。預充電線210a係電耦接至FG1 202a
10 之全部經預充電之發射單元120。預充電線210b係電耦接至
FG2 202b之全部經預充電之發射單元120等等，且包含預充
電線210f係電耦接至FG6 202f之全部經預充電之發射單元

120。預充電線210a-210f各自係電耦接至對應發射群202a-202f之全部預充電電晶體128之閘極及汲極-源極路徑；發射群202a-202f之全部經預充電之發射單元120則僅電耦接至一預充電線210a-210f。如此，於發射群202a-202f之全部經預充電之發射單元120之節點電容126係經由提供對應之預充電信號PRE1、PRE2...PRE6給對應之預充電線210a-210f而充電。

選擇線212a-212f接收選擇信號SEL1、SEL2...SEL6，且提供選擇信號SEL1、SEL2...SEL6給對應之發射群202a-202f。選擇線212a係電耦接至FG1 202a之全部經預充電之發射單元120。選擇線212b係電耦接至FG2 202b之全部經預充電之發射單元120等等，直到選擇線212f係電耦接至FG6 202f之全部經預充電之發射單元120。各選擇線212a-212f係電耦接至對應發射群202a-202f之全部選擇電晶體130之閘極，而發射群202a-202f之全部經預充電之發射單元120係只電耦接至一選擇線212a-212f。

發射線214a-214f接收發射信號或能信號FIRE1、FIRE2...FIRE6，且提供能信號FIRE1、FIRE2...FIRE6給對應發射群202a-202f。發射線214a係電耦接至FG1 202a之全部經預充電之發射單元120。發射線214b係電耦接至FG2 202b之全部經預充電之發射單元120等等，且包含發射線214f係電耦接至FG6 202f之全部經預充電之發射單元120。各發射線214a-214f係電耦接至對應發射群202a-202f之全部發射電阻器52，一發射群202a-202f之全部經預充電之發

射單元120只電耦接至一發射線214a-214f。發射線214a-214f係藉適當介面襯墊(參考第25A圖及第25B圖)而電耦接至外部供應電路。發射單元陣列200之全部經預充電之發射單元120係電耦接至一接至參考電壓(諸如地電位)之參考線216。如此，於一系列子群經預充電之發射單元120之該經預充電之發射單元120係電耦接至相同位址線206a-206g、預充電線210a-210f、選擇線212a-212f、及發射線214a-214f。

於操作時，於一具體例中，發射群202a-202f被選定來連續發射。FG1 202a係於FG2 202b之前被選定，後者又於FG3前被選定等等直到FG6 202f。於FG6 202f後，發射群又以FG1 202a開始循環。但可利用其它順序及非循序選擇。

位址信號~A1、~A2...~A7循環通過13列子群位址，隨後重複一系列子群位址。提供位址線206a-206g上之位址信號~A1、~A2...~A7於各自循環通過發射群202a-202f期間，被設定為一系列子群位址。位址信號~A1、~A2...~A7對一次循環通過發射群202a-202f之各個發射群202a-202f選擇一系列子群。對次一循環通過發射群202a-202f，位址信號~A1、~A2...~A7改變成選擇於各發射群202a-202f之另一列子群。如此持續至位址信號~A1、~A2...~A7選擇發射群202a-202f之最末列子群。於最末列子群後，位址信號~A1、~A2...~A7選擇第一列子群，而開始再度重複通過位址循環。

於另一操作方面，發射群202a-202f之一係經由提供預

充電信號PRE1、PRE2...PRE6於一發射群202a-202f之預充電線210a-210f而操作。預充電信號PRE1、PRE2...PRE6界定於一發射群202a-202f之各驅動開關172之節點電容改變成高電壓位準期間之一段預充電時間或期間，來預充電該
5 一發射群202a-202f。

位址信號~A1、~A2...~A7係提供於位址線206a-206g來定址各發射群202a-202f之一列子群，包括經預充電之發射群202a-202f之一列子群。資料信號~D1、~D2...~D8提供於資料線208a-208h來對全部發射群202a-202f提供資料，包括
10 於經預充電發射群202a-202f之該經定址之列子群提供資料。

其次，於經預充電之發射群202a-202f之選擇線212a-212f提供一選擇信號SEL1、SEL2...SEL6，來選擇該經預充電之發射群202a-202f。選擇信號SEL1、SEL2...SEL6
15 定義一段放電時間，來放電於一經預充電之發射單元120之各個驅動開關172之節點電容126，該發射單元非於所選定之發射群202a-202f之經定址之列子群，或定址於該選定之發射群202a-202f，其接收高位準資料信號~D1、~D2...~D8。節點電容126未放電定址於經選定之發射群
20 202a-202f之經預充電之發射單元120，而節點電容126接收低位準資料信號~D1、~D2...~D8。節點電容126之高電壓位準將驅動開關172轉為導通(傳導)。

於經選定之發射群202a-202f之驅動開關172被設定為導通或非導通後，能脈波或電壓脈波提供經選定之發射群

202a-202f之發射線214a-214f。具有導通之驅動開關172之經預充電之發射單元120，傳導電流通過發射電阻器52，來加熱墨水且由對應之墨滴產生器60噴出墨水。

發射群202a-202f係連續操作，一個發射群202a-202f之選擇信號SEL1、SEL2...SEL6用作為下個發射群202a-202f之預充電信號PRE1、PRE2...PRE6。一個發射群202a-202f之預充電信號PRE1、PRE2...PRE6係在該發射群202a-202f之選擇信號SEL1、SEL2...SEL6及能信號FIRE1、FIRE2...FIRE6之前。於預充電信號PRE1、PRE2...PRE6之後，資料信號~D1、~D2...~D8於時間上多工化，藉選擇信號SEL1、SEL2...SEL6而儲存於該一發射群202a-202f之該經定址之列子群。經選定之發射群202a-202f之選擇信號SEL1、SEL2...SEL6也是下個發射群202a-202f之預充電信號PRE1、PRE2...PRE6。於經選定之發射群202a-202f之選擇信號SEL1、SEL2...SEL6完成後，提供下個發射群202a-202f之選擇信號SEL1、SEL2...SEL6。當能信號FIRE1、FIRE2...FIRE6包括能脈波提供給該經選定之發射群202a-202f時，於該經選定之子群之經預充電之發射單元120基於所儲存之資料信號~D1、~D2...~D8發射墨水或加熱墨水。

第8圖為時程圖，顯示發射單元陣列200之一具體例之操作。發射群202a-202f係基於資料信號~D1、~D2...~D8來連續激活經預充電之發射單元120。資料信號~D1、~D2...~D8係對各列子群位址與發射群202a-202f之組

合噴出流體之噴嘴(於302)而改變。位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 304於位址線206a-206g提供來由各發射群202a-202f定址一系列子群。位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 304對一次循環通過發射群202a-202f設定於一個位址(於306)。於該循環完成後，於304之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 於308改變來由各發射群202a-202f定址一不同列子群。於304之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 通過各個列子群遞增，來以循序順序由1定址列子群至13，然後再由13返回1。其它具體例中，於304之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 係以任一種適當順序設定來定址列子群。

於循環通過發射群202a-202f期間，耦接至FG6 202f之選擇線212f及耦接至FG1 202a之預充電線210a接收SEL6/PRE1信號309，包括SEL6/PRE1信號310。一具體例中，選擇線212f及預充電線210a共同電耦接來接收同一個信號。另一具體例中，選擇線212f及預充電線210a未共同電耦接，但接收類似的信號。

於預充電線210a上之SEL6/PRE1信號脈波(於310)預充電於FG1 202a之全部發射單元120。於FG1 202a之各個經預充電之發射單元120之節點電容126改成高電壓位準。於一系列子群SG1-K(指示於311)之經預充電之發射單元120之節點電容126於312被預充電至高電壓位準。列子群位址(於306)選擇子群SG1-K，一資料信號集合於314提供給全部發射群202a-202f之全部經預充電之發射單元120(包括位址經選定之列子群SG1-K)之資料電晶體136。

FG1 202a之選擇線212a、及FG2 202b之預充電線210b接收SEL1/PRE2信號315，該信號包括SEL1/PRE2信號脈波316。如此於選擇線212a上之SEL1/PRE2信號脈波316導通於FG1 202a之各個經預充電之發射單元120之選擇電晶體130。於FG1 202a之非屬於位址經選定之列子群SG1-K之全部經預充電之發射單元120，該發射單元120之節點電容126被放電。於位址經選定之列子群SG1-K，於314之資料被儲存(指示於318)於列子群SG1-K之驅動開關172之節點電容126，來導通驅動開關(傳導)或截斷驅動開關(非傳導)。

於預充電線210b之SEL1/PRE2信號脈波316預充電於FG2 202b之全部發射單元120。於FG2 202b之各個經預充電之發射單元120之節點電容126被充電至高電壓位準。於一系列子群SG2-K(指示於319)之經預充電之發射單元120之節點電容126於320被預充電至高電壓位準。於306之列子群位址選擇子群SG2-K，於328之資料信號集合提供給全部發射群202a-202f之全部經預充電之發射單元120，包括位址經選定之列子群SG2-K。

發射線214a接收能量信號FIRE1(指示於323)包括於322之能脈波，來激活於FG1 202a之具有經導通之驅動開關172之經預充電之發射單元120之發射電阻器52。當SEL1/PRE2信號脈波316為高，以及當非導通驅動開關172之節點電容126被主動拉低時(於324指示於能信號FIRE1 323)，FIRE1能脈波322走高。當節點電容126被主動下挽時，將能脈波322切換為高，阻止當能脈波322走高時，節

點電容126意外經由驅動開關172而不慎充電。SEL1/PRE2
信號315走低，能脈波322提供給FG1 202a經歷一段預定時間，來對應於導通之經預充電之發射單元120，加熱墨水及經噴嘴34噴出墨水。

- 5 FG2 202b之選擇線212b及FG3 202c之預充電線210c接收SEL2/PRE3信號325，包括SEL2/PRE3信號脈波326。於SEL1/PRE2信號脈波316走低以及能脈波322為高後，於選擇線212b之SEL2/PRE3信號脈波326導通於FG2 202b之各個經預充電之發射單元120之選擇電晶體130。於FG2 202b
10 之非屬位址經選定之列子群SG2-K之全部經預充電之發射單元120，節點電容126皆被放電。子群SG2-K之資料信號集合328儲存於(指示於330)子群SG2-K之經預充電之發射單元120來導通驅動開關172(導通)或截斷(非導通)。預充電線210c之SEL2/PRE3信號脈波預充電於FG3 202c之全部經
15 預充電之發射單元120。

- 發射線214b接收(標示於331)包括能脈波332之能信號FIRE2，來激活於FG2 202b之具有導通之驅動開關172之經預充電之發射單元120之發射電阻器52。FIRE2能脈波332走高，SEL2/PRE3信號脈波326為高(標示於334)。
20 SEL2/PRE3信號脈波326走低及FIRE2能脈波332維持為高，來加熱墨水，及由對應之墨滴產生器60噴出墨水。

於SEL2/PRE3信號脈波326走低以及能脈波332為高之後，SEL3/PRE4信號提供來選擇FG3 202c及預充電FG4 202d。預充電、選擇、及提供能信號(包括能脈波)之過程持

續直到且包含FG6 202f為止。

預充電線210f之SEL5/PRE6信號預充電於FG6 202f之全部發射單元120。於FG6 202f之各個經預充電之發射單元120之節點電容126被充電至高電壓位準。於一系列子群SG6-K之經預充電之發射單元120之節點電容126(標示於339)於341被預充電至高電壓位準。於306之列子群位準選擇子群SG6-K，資料信號集合338提供給全部發射群202a-202f之全部經預充電之發射單元120(其包括位址經選定之列子群SG6-K)之資料電晶體136。

10 FG6 202f之選擇線212f及FG1 202a之預充電線210a於336接收第二SEL6/PRE1信號脈波。於選擇線212f之第二SEL6/PRE1信號脈波336導通於FG6 202f之各個經預充電之發射單元120之選擇電晶體130。於FG6 202f之非屬位址經選定之列子群SG6-K之全部經預充電之發射單元120之節點電容126經放電。於位址經選定之列子群SG6-K，資料338
15 於340被儲存於各個驅動開關172之節點電容126來導通或截斷驅動開關。

於預充電線210a之SEL6/PRE1信號預充電(標示於342)於FG1 202a之全部發射單元120(包括於列子群SG1-K之發射單元120)之節點電容126至高電壓位準。於FG1 202a之發射單元120經預充電，而位址信號~A1、~A2...~A7 304選定
20 列子群SG1-K、SG2-K等等直到列子群SG6-K。

發射線214f接收能信號FIRE6(標示於343)包括能脈波(344)來激活於FG6 202f之具有導通之驅動開關172之經

預充電之發射單元120之發射電阻器52。當SEL6/PRE1信號脈波336為高，以及非導通驅動開關172之節點電容126被主動下挽(標示於346)時，能脈波344走高。當節點電容126被主動下挽時，將能脈波344切換為高，可阻止能脈波344走高時節點電容126被意外經由驅動開關172充電。SEL6/PRE1信號脈波336走低，及能脈波344維持於高經歷一段預定時間，來經由對應於導通之經預充電之發射單元120之噴嘴34加熱墨水與噴出墨水。

於SEL6/PRE1信號脈波336走高以及當能脈波344為高時，位址信號~A1、~A2...~A7 304於308改變來選擇另一子群集合SG1-K+1、SG2-K+1等等至SG6-K+1。FG1 202a之選擇線212a及FG2 202b之預充電線210b接收SEL1/PRE2信號脈波(標示於348)。於選擇線212a之SEL1/PRE2信號脈波348導通於FG1 202a之各個經預充電之發射單元120之選擇電晶體130。於FG1 202a之非屬位址經選定之子群SG1-K+1之全部經預充電之發射單元120，節點電容126被放電。列子群SG1-K+1之資料信號集合350儲存於子群SG1-K+1之經預充電之發射單元120來導通或截斷驅動開關172。預充電線210b之SEL1/PRE2信號脈波348預充電FG2 202b之全部發射單元120。

發射線214a接收能脈波352來激活發射電阻器52以及FG1 202a之具有導通之驅動開關172之經預充電之發射單元120。當SEL1/PRE2信號脈波348為高時，能脈波352走高。SEL1/PRE2信號脈波348走低，能脈波352維持為高，

來加熱且由對應墨滴產生器60噴出墨水。處理繼續至列印完成為止。

第9圖為略圖，顯示於噴墨頭晶粒40之一位址產生器400之一具體例。位址產生器400包括一移位暫存器402、一
5 方向電路404及一邏輯陣列406。移位暫存器402係經由方向控制線408而電耦接至方向電路404。此外，移位暫存器402係經由移位暫存器輸出線410a-410m而電耦接至邏輯陣列406。

後述具體例中，位址產生器400提供位址信號給發射單元120。一具體例中，位址產生器400接收外部信號，參考
10 第25圖，外部信號包括一控制信號CSYNC及6時序信號T1-T6，響應於此而提供7位址信號~A1、~A2...~A7。位址信號~A1、~A2...~A7處於低電壓位準時為具有活性，如各信號名稱前方之~表示。一具體例中，時序信號T1-T6係於
15 選擇線(例如第7圖所示選擇線212a-212f)提供。位址產生器400為控制電路之一具體例，該控制電路係組配來響應於一控制信號(例如CSYNC)，而初始化致能發射單元120被激活之一串列(例如位址~A1、~A2...~A7於正向順序或反向順序之串列)。

20 位址產生器400包括電阻器劃分網路412、414及416其接收時序信號T2、T4及T6。電阻器劃分網路412係經時序信號線418接收時序信號T2，向下劃分時序信號T2之電壓位準，來於第一評比信號線420提供具有降低電壓位準之T2時序信號。電阻器劃分網路414係經時序信號線422接收時

序信號T4，向下劃分時序信號T4之電壓位準，來於第二評比信號線424提供具有降低電壓位準之T4時序信號。電阻器劃分網路416係經時序信號線426接收時序信號T6，向下劃分時序信號T6之電壓位準，來於第三評比信號線428提供具有降低電壓位準之T6時序信號。

移位暫存器402經控制信號線430接收控制信號CSYNC，以及經由方向信號線408接收方向信號。此外，移位暫存器402經由時序信號線432接收時序信號T1作為第一預充電信號PRE1。經由第一評估信號線420接收電壓較低之T2時序信號作為第一評估信號EVAL1。時序信號T3係經由時序信號線434接收作為第二預充電信號PRE2以及經由第二評估信號線424接收電壓較低之T4時序信號作為第二評估信號EVAL2。移位暫存器402提供移位暫存器輸出信號SO1-SO13於移位暫存器輸出線410a-410m。

移位暫存器402包括13移位暫存器單元403a-403m，其提供13移位暫存器輸出信號SO1-SO13。各個移位暫存器單元403a-403m提供移位暫存器輸出信號SO1-SO13之一。13個移位暫存器單元403a-403m係串列電耦接來提供於正向及反向之移位。其它具體例中，移位暫存器402包括任何適當數目之移位暫存器單元403來提供任何適當數目之移位暫存器輸出信號來提供任何數目之所需位址信號。

移位暫存器單元403a提供移位暫存器輸出信號SO1於移位暫存器輸出線410a。移位暫存器單元403b提供移位暫存器輸出信號SO2於移位暫存器輸出線410b。移位暫存器單

元403c提供移位暫存器輸出信號SO3於移位暫存器輸出線410c。移位暫存器單元403d提供移位暫存器輸出信號SO4於移位暫存器輸出線410d。移位暫存器單元403e提供移位暫存器輸出信號SO5於移位暫存器輸出線410e。移位暫存器單元403f提供移位暫存器輸出信號SO6於移位暫存器輸出線410f。移位暫存器單元403g提供移位暫存器輸出信號SO7於移位暫存器輸出線410g。移位暫存器單元403h提供移位暫存器輸出信號SO8於移位暫存器輸出線410h。移位暫存器單元403i提供移位暫存器輸出信號SO9於移位暫存器輸出線410i。移位暫存器單元403j提供移位暫存器輸出信號SO10於移位暫存器輸出線410j。移位暫存器單元403k提供移位暫存器輸出信號SO11於移位暫存器輸出線410k。移位暫存器單元403l提供移位暫存器輸出信號SO12於移位暫存器輸出線410l以及移位暫存器單元403m提供移位暫存器輸出信號SO13於移位暫存器輸出線410m。

方向電路404接收控制信號CSYNC於控制信號線430。時序信號T3接收於時序信號線434作為第四預充電信號PRE4。電壓位準較低之T4時序信號接收於評估信號線424作為第四評估信號EVAL4。時序信號T5接收於時序信號線436作為第三預充電信號PRE3以及電壓位準較低之T6時序信號接收於評估信號線428作為第三評估信號EVAL3。經由方向信號線408提供方向信號給移位暫存器402。

邏輯陣列406包括位址線預充電電晶體438a-438g、位址評估電晶體440a-440m、評估阻止電晶體442a及442b及邏

輯評估預充電電晶體444。此外，邏輯陣列406包括位址電
晶體對446、448、...470，位址電晶體對解碼於移位暫存器
輸出線410a-410m之移位暫存器輸出信號SO1-SO13來提供
位址信號~A1、~A2...~A7。邏輯陣列406包括位址1電晶體
5 446a及446b、位址2電晶體448a及448b、位址3電晶體450a
及450b、位址4電晶體452a及452b、位址5電晶體454a及
454b、位址6電晶體456a及456b、位址7電晶體458a及458b、
位址8電晶體460a及460b、位址9電晶體462a及462b、位址
10 10電晶體464a及464b、位址11電晶體466a及466b、位址12
10 電晶體468a及468b、以及位址13電晶體470a及470b。

位址線預充電電晶體438a-438g係電耦接至T3信號線
434及位址線472a-472g。位址線預充電電晶體438a之閘極及
汲極-源極路徑一側係電耦接至T3信號線434。位址線預充
電電晶體438a之汲極-源極路徑之另一側係電耦接至位址
15 線472a。位址線預充電電晶體438b之閘極及汲極-源極路徑
一側係電耦接至T3信號線434。位址線預充電電晶體438b
之汲極-源極路徑之另一側係電耦接至位址線472b。位址線
預充電電晶體438c之閘極及汲極-源極路徑一側係電耦接
至T3信號線434。位址線預充電電晶體438c之汲極-源極路
20 徑之另一側係電耦接至位址線472c。位址線預充電電晶體
438d之閘極及汲極-源極路徑一側係電耦接至T3信號線
434。位址線預充電電晶體438d之汲極-源極路徑之另一側
係電耦接至位址線472d。位址線預充電電晶體438e之閘極
及汲極-源極路徑一側係電耦接至T3信號線434。位址線預

充電電晶體438e之汲極-源極路徑之另一側係電耦接至位址線472e。位址線預充電電晶體438f之閘極及汲極-源極路徑一側係電耦接至T3信號線434。位址線預充電電晶體438f之汲極-源極路徑之另一側係電耦接至位址線472f。位址線預充電電晶體438g之閘極及汲極-源極路徑一側係電耦接至T3信號線434。位址線預充電電晶體438g之汲極-源極路徑之另一側係電耦接至位址線472g。一具體例中，位址線預充電電晶體438a-438g係電耦接至T4信號線422，而非電耦接至T3信號線434。T4信號線422係電耦接至位址線預充電電晶體438a-438g各自之閘極及汲極-源極路徑之一側。

位址評估電晶體440a-440m各自之閘極係電耦接至邏輯評估信號線474。位址評估電晶體440a-440m各自之汲極-源極路徑之一側係電耦接至地電位。此外，位址評估電晶體440a之汲極-源極路徑係電耦接至評估線476a。位址評估電晶體440b之汲極-源極路徑係電耦接至評估線476b。位址評估電晶體440c之汲極-源極路徑係電耦接至評估線476c。位址評估電晶體440d之汲極-源極路徑係電耦接至評估線476d。位址評估電晶體440e之汲極-源極路徑係電耦接至評估線476e。位址評估電晶體440f之汲極-源極路徑係電耦接至評估線476f。位址評估電晶體440g之汲極-源極路徑係電耦接至評估線476g。位址評估電晶體440h之汲極-源極路徑係電耦接至評估線476h。位址評估電晶體440i之汲極-源極路徑係電耦接至評估線476i。位址評估電晶體440j之汲極-源極路徑係電耦接至評估線476j。位址評估電晶體440k之

汲極-源極路徑係電耦接至評估線476k。位址評估電晶體440l之汲極-源極路徑係電耦接至評估線476l。位址評估電晶體440m之汲極-源極路徑係電耦接至評估線476m。

邏輯評估預充電電晶體444之閘極及汲極-源極路徑之一側係電耦接至T5信號線436，而汲極-源極路徑之另一側係電耦接至邏輯評估信號線474。評估阻止電晶體442a之閘極係電耦接至T3信號線434。評估阻止電晶體442a之汲極-源極路徑於一側電耦接至邏輯評估信號線474，以及於另一側電耦接至於478之參考電位。評估阻止電晶體442b之閘極係電耦接至T4信號線422。評估阻止電晶體442b之汲極-源極路徑於一側電耦接至邏輯評估信號線474，以及於另一側電耦接至於478之參考電位。

位址電晶體對446、448、...470之汲極-源極路徑係電耦接於位址線472a-472g與評估線476a-476m間。位址電晶體對446、448、...470之閘極係經由移位暫存器輸出線410a-410m而藉移位暫存器輸出信號SO1-SO13驅動。

位址1電晶體446a及446b之閘極係電耦接至移位暫存器輸出線410a。位址1電晶體446a之汲極-源極路徑於一側係電耦接至位址線472a，而於另一側係電耦接至評估線476a。位址1電晶體446b之汲極-源極路徑於一側係電耦接至位址線472b，而於另一側係電耦接至評估線476a。當位址評估電晶體440a藉邏輯評估信號線474之高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410a之高位準移位暫存器輸出信號SO1導通位址1電晶體446a及446b。

位址1電晶體446a及位址評估電晶體440a導通而主動下挽位址線472a至低電壓位準。位址1電晶體446b及位址評估電晶體440a導通而主動下挽位址線472b至低電壓位準。

5 位址2電晶體448a及448b之閘極係電耦接至移位暫存器輸出線410b。位址2電晶體448a之汲極-源極路徑於一側係電耦接至位址線472a，而於另一側係電耦接至評估線476b。位址2電晶體448b之汲極-源極路徑於一側係電耦接至位址線472c，而於另一側係電耦接至評估線476b。當位址評估電晶體440b藉邏輯評估信號線474之高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410b之高位準移位暫存器輸出信號SO2導通位址2電晶體448a及448b。位址2電晶體448a及位址評估電晶體440b導通，而主動下挽位址線472a至低電壓位準。位址2電晶體448b及位址評估電晶體440b導通，而主動下挽位址線472c至低電壓位準。

15 位址3電晶體450a及450b之閘極係電耦接至移位暫存器輸出線410c。位址3電晶體450a之汲極-源極路徑於一側係電耦接至位址線472a，而於另一側係電耦接至評估線476c。位址3電晶體450b之汲極-源極路徑於一側係電耦接至位址線472d，而於另一側係電耦接至評估線476c。當位址評估電晶體440c藉邏輯評估信號線474之高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410c之高位準移位暫存器輸出信號SO3導通位址3電晶體450a及450b。位址3電晶體450a及位址評估電晶體440c導通而主動下挽位址線472a至低電壓位準。位址3電晶體450b及位址評估電

晶體440c導通而主動下挽位址線472d至低電壓位準。

位址4電晶體452a及452b之閘極係電耦接至移位暫存器輸出線410d。位址4電晶體452a之汲極-源極路徑於一側係電耦接至位址線472a，而於另一側係電耦接至評估線476d。位址4電晶體452b之汲極-源極路徑於一側係電耦接至位址線472e，而於另一側係電耦接至評估線476d。當位址評估電晶體440d藉邏輯評估信號線474之高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410d之高位準移位暫存器輸出信號SO4導通位址4電晶體452a及452b。

10 位址4電晶體452a及位址評估電晶體440d導通而主動下挽位址線472a至低電壓位準。位址4電晶體452b及位址評估電晶體440d導通而主動下挽位址線472e至低電壓位準。

位址5電晶體454a及454b之閘極係電耦接至移位暫存器輸出線410e。位址5電晶體454a之汲極-源極路徑於一側係電耦接至位址線472a，而於另一側係電耦接至評估線476e。位址5電晶體454b之汲極-源極路徑於一側係電耦接至位址線472f，而於另一側係電耦接至評估線476e。當位址評估電晶體440e藉高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410e之高位準移位暫存器輸出信號SO5導通位址5電晶體454a及454b。位址5電晶體454a及位址評估電晶體440e導通而主動下挽位址線472a至低電壓位準。位址5電晶體454b及位址評估電晶體440e導通而主動下挽位址線472f至低電壓位準。

15

20

位址6電晶體456a及456b之閘極係電耦接至移位暫存

器輸出線410f。位址6電晶體456a之汲極-源極路徑於一側係電耦接至位址線472a，而於另一側係電耦接至評估線476f。位址6電晶體456b之汲極-源極路徑於一側係電耦接至位址線472g，而於另一側係電耦接至評估線476f。當位址評估電晶體440f藉高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410f之高位準移位暫存器輸出信號SO6導通位址6電晶體456a及456b。位址6電晶體456a及位址評估電晶體440f導通而主動下挽位址線472a至低電壓位準。位址6電晶體456b及位址評估電晶體440f導通而主動下挽位址線472g至低電壓位準。

位址7電晶體458a及458b之閘極係電耦接至移位暫存器輸出線410g。位址7電晶體458a之汲極-源極路徑於一側係電耦接至位址線472b，而於另一側係電耦接至評估線476g。位址7電晶體458b之汲極-源極路徑於一側係電耦接至位址線472c，而於另一側係電耦接至評估線476g。當位址評估電晶體440g藉高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410g之高位準移位暫存器輸出信號SO7導通位址7電晶體458a及458b。位址7電晶體458a及位址評估電晶體440g導通而主動下挽位址線472b至低電壓位準。位址7電晶體458b及位址評估電晶體440g導通而主動下挽位址線472c至低電壓位準。

位址8電晶體460a及460b之閘極係電耦接至移位暫存器輸出線410h。位址8電晶體460a之汲極-源極路徑於一側係電耦接至位址線472b，而於另一側係電耦接至評估線

476h。位址8電晶體460b之汲極-源極路徑於一側係電耦接至位址線472d，而於另一側係電耦接至評估線476h。當位址評估電晶體440h藉高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410h之高位準移位暫存器輸出信號SO8導通位址8電晶體460a及460b。位址8電晶體460a及位址評估電晶體440h導通而主動下挽位址線472b至低電壓位準。位址8電晶體460b及位址評估電晶體440h導通而主動下挽位址線472d至低電壓位準。

位址9電晶體462a及462b之閘極係電耦接至移位暫存器輸出線410i。位址9電晶體462a之汲極-源極路徑於一側係電耦接至位址線472b，而於另一側係電耦接至評估線476i。位址9電晶體462b之汲極-源極路徑於一側係電耦接至位址線472e，而於另一側係電耦接至評估線476i。當位址評估電晶體440i藉高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410i之高位準移位暫存器輸出信號SO9導通位址9電晶體462a及462b。位址9電晶體462a及位址評估電晶體440i導通而主動下挽位址線472b至低電壓位準。位址9電晶體462b及位址評估電晶體440i導通而主動下挽位址線472e至低電壓位準。

位址10電晶體464a及464b之閘極係電耦接至移位暫存器輸出線410j。位址10電晶體464a之汲極-源極路徑於一側係電耦接至位址線472b，而於另一側係電耦接至評估線476j。位址10電晶體464b之汲極-源極路徑於一側係電耦接至位址線472f，而於另一側係電耦接至評估線476j。當位址

評估電晶體440j藉高電壓位準評估信號LEVAL所導通時，
於移位暫存器輸出線410j之高位準移位暫存器輸出信號
SO10導通位址10電晶體464a及464b。位址10電晶體464a及
位址評估電晶體440j導通而主動下挽位址線472b至低電壓
5 位準。位址10電晶體464b及位址評估電晶體440j導通而主
動下挽位址線472f至低電壓位準。

位址11電晶體466a及466b之間極係電耦接至移位暫存
器輸出線410k。位址11電晶體466a之汲極-源極路徑於一側
係電耦接至位址線472b，而於另一側係電耦接至評估線
10 476k。位址11電晶體466b之汲極-源極路徑於一側係電耦接
至位址線472g，而於另一側係電耦接至評估線476k。當位
址評估電晶體440k藉高電壓位準評估信號LEVAL所導通
時，於移位暫存器輸出線410k之高位準移位暫存器輸出信
號SO11導通位址11電晶體466a及466b。位址11電晶體466a
15 及位址評估電晶體440k導通而主動下挽位址線472b至低電
壓位準。位址11電晶體466b及位址評估電晶體440k導通而
主動下挽位址線472g至低電壓位準。

位址12電晶體468a及468b之間極係電耦接至移位暫存
器輸出線410l。位址12電晶體468a之汲極-源極路徑於一側
20 係電耦接至位址線472c，而於另一側係電耦接至評估線
476l。位址12電晶體468b之汲極-源極路徑於一側係電耦接
至位址線472d，而於另一側係電耦接至評估線476l。當位
址評估電晶體440l藉高電壓位準評估信號LEVAL所導通
時，於移位暫存器輸出線410l之高位準移位暫存器輸出信

號SO12導通位址12電晶體468a及468b。位址12電晶體468a及位址評估電晶體440l導通而主動下挽位址線472c至低電壓位準。位址12電晶體468b及位址評估電晶體440l導通而主動下挽位址線472d至低電壓位準。

- 5 位址13電晶體470a及470b之閘極係電耦接至移位暫存器輸出線410m。位址13電晶體470a之汲極-源極路徑於一側係電耦接至位址線472c，而於另一側係電耦接至評估線476m。位址13電晶體470b之汲極-源極路徑於一側係電耦接至位址線472e，而於另一側係電耦接至評估線476m。當位
10 址評估電晶體440m藉高電壓位準評估信號LEVAL所導通時，於移位暫存器輸出線410m之高位準移位暫存器輸出信號SO13導通位址13電晶體470a及470b。位址13電晶體470a及位址評估電晶體440m導通而主動下挽位址線472c至低電壓位準。位址13電晶體470b及位址評估電晶體440m導通而
15 主動下挽位址線472e至低電壓位準。

- 移位暫存器402將單一高電壓位準輸出信號由一移位暫存器輸出信號線410a-410m之移至次一移位暫存器輸出信號線410a-410m。移位暫存器402接收於控制線430之控制信號CSYNC之一控制脈波、以及一串列來自時序信號
20 T1-T4之時序脈波而將所接收得之控制脈波移位至移位暫存器402。響應於此，移位暫存器402提供單一高電壓位準移位暫存器輸出信號SO1或SO13。全部其它移位暫存器輸出信號SO1-SO13皆係以低電壓位準提供。移位暫存器402由時序信號T1-T4接收另一串列時序脈波，以及將單一高電

壓位準輸出信號由一移位暫存器輸出信號SO1-SO13移至次一移位暫存器輸出信號SO1-SO13，而全部其它移位暫存器輸出信號SO1-SO13皆係以低電壓位準提供。移位暫存器402接收重複串列之時序脈波，響應於各串列之時序脈波，

5 移位暫存器402移位單一高電壓位準輸出信號，來提供一串列多達13高電壓位準移位暫存器輸出信號SO1-SO13。各個高電壓位準移位暫存器輸出信號SO1-SO13導通兩個位址電晶體對446、448、...470來提供位址信號~A1、~A2...~A7給發射單元120。位址信號~A1、~A2...~A7係於13位址時槽

10 提供，該13時槽係對應於13移位暫存器輸出信號SO1-SO13。另一具體例中，移位暫存器402可包括任何適當數目之移位暫存器輸出信號(諸如14信號)來以任何適當數目之位址時槽(諸如14位址時槽)提供位址信號~A1、~A2...~A7。

15 移位暫存器402係經由方向信號線408接收得自方向電路404之方向信號。方向信號設定於移位暫存器402之移位方向。移位暫存器402可設定來於正向移位高電壓位準輸出信號由移位暫存器輸出信號SO1至移位暫存器輸出信號SO13；或於反向移位高電壓位準輸出信號由移位暫存器輸出信號SO13至移位暫存器輸出信號SO1。

20 出信號SO13至移位暫存器輸出信號SO1。

於正向，移位暫存器402接收於控制信號CSYNC之控制脈波，以及提供高電壓位準移位暫存器輸出信號SO1。全部其它移位暫存器輸出信號SO2-SO13皆於低電壓位準提供。移位暫存器402接收次一串列之時序脈波，且提供高電

壓位準移位暫存器輸出信號SO2，而全部其它移位暫存器輸出信號SO1及SO3-SO13皆係於低電壓位準提供。移位暫存器402接收次一串列之時序脈波，且提供高電壓位準移位暫存器輸出信號SO3，而全部其它移位暫存器輸出信號SO1、
5 SO2及SO4-SO13皆係於低電壓位準提供。移位暫存器402繼續響應於各串列時序脈波移位高位準輸出信號，直至且包含提供一高電壓位準移位暫存器輸出信號SO13，全部其它移位暫存器輸出信號SO1-SO12皆係於低電壓位準提供。於提供高電壓位準移位暫存器輸出信號SO13後，移位
10 暫存器402接收次一串列時序脈波，且對全部移位暫存器輸出信號SO1-SO13提供低電壓位準信號。於控制信號CSYNC之另一控制脈波係用來起始或初始化移位暫存器402於正向方向移位該等高電壓位準輸出信號串列由移位暫存器輸出信號SO1至移位暫存器輸出信號SO13。

15 於反向，移位暫存器402接收於控制信號CSYNC之控制脈波，以及提供高電壓位準移位暫存器輸出信號SO13。全部其它移位暫存器輸出信號SO1-SO12皆於低電壓位準提供。移位暫存器402接收次一串列之時序脈波，且提供高電壓位準移位暫存器輸出信號SO12，而全部其它移位暫存器輸出信號SO1-SO11及SO13皆係於低電壓位準提供。移位
20 暫存器402接收次一串列之時序脈波，且提供高電壓位準移位暫存器輸出信號SO11，而全部其它移位暫存器輸出信號SO1-SO10、SO12及SO13皆係於低電壓位準提供。移位暫存器402繼續響應於各串列時序脈波移位高位準輸出信

號，直至且包含提供一高電壓位準移位暫存器輸出信號
 SO1，全部其它移位暫存器輸出信號SO2-SO13皆係於低電
 壓位準提供。於提供高電壓位準移位暫存器輸出信號SO1
 後，移位暫存器402接收次一串列時序脈波，且對全部移位
 5 暫存器輸出信號SO1-SO13提供低電壓位準信號。於控制信
 號CSYNC之另一控制脈波係用來起始或初始化移位暫存器
 402於反向方向移位該等高電壓位準輸出信號串列由移位
 暫存器輸出信號SO13至移位暫存器輸出信號SO1。

方向電路404經由方向信號線408提供二方向信號。方
 10 向信號設定移位暫存器402之正/反移位方向。此外，方向
 信號也可用來由移位暫存器402清除高電壓位準輸出信號。

方向電路404由時序信號T3-T6接收一重複串列之時序
 脈波。此外，方向電路404於控制線430於控制信號CSYNC
 接收控制脈波。方向電路404響應於接收到一與來自時序信
 15 號T4之時序脈波重合之控制脈波，而提供正向方向信號。
 正向方向信號設定移位暫存器402而於正向由移位暫存器
 輸出信號SO1移位至移位暫存器輸出信號SO13。方向電路
 404響應於接收到一與得自時序信號T6之時序脈波重合之
 控制脈波，而提供反向方向信號。反向方向信號設定移位
 20 暫存器402於反向，由移位暫存器輸出信號SO13移位至移位
 暫存器輸出信號SO1。響應於方向電路404接收到與得自時
 序信號T4之時序脈波及得自時序信號T6之時序脈波重合之
 控制脈波，方向電路404提供方向信號其清除移位暫存器
 402。

邏輯陣列406於移位暫存器輸出信號線410a-410m接收
 移位暫存器輸出信號SO1-SO13，以及由時序信號線434、
 422及436之時序信號T3-T5接收時序脈波。響應於移位暫存
 器輸出信號SO1-SO13之單一高電壓位準輸出信號、及得自
 5 時序信號T3-T5之時序脈波，邏輯陣列406提供7位址信號
 ~A1、~A2...~A7中之二低電壓位準位址信號。

邏輯陣列406接收一得自時序信號T3之時序脈波，該時
 序脈波導通評估阻止電晶體442a，將評估信號線474下挽至
 低電壓位準，以及截斷位址評估電晶體440。此外，得自時
 10 序信號T3之時序脈波經由位址線預充電電晶體438而將位
 址線472a-472g充電至高電壓位準。一具體例中，得自時序
 信號T3之時序脈波由得自時序信號T4之時序脈波替代來經
 由位址線預充電電晶體438將位址線472a-472g充電至高電
 壓位準。

15 得自時序信號T4之時序脈波導通評估阻止電晶體
 442b，將評估信號線474下挽至低電壓位準，以及截斷位址
 評估電晶體440。移位暫存器輸出信號SO1-SO13於得自時
 序信號T4之時序脈波期間沉降來生效輸出信號。於移位暫
 存器輸出信號SO1-SO13之單一高電壓位準輸出信號提供
 20 給於邏輯陣列406之位址電晶體對446、448、...470之閘極。
 得自時序信號T5之時序脈波將評估信號線474充電至高電
 壓位準，來導通位址評估電晶體440。當位址評估電晶體440
 被導通時，接收該高電壓位準移位暫存器輸出信號
 SO1-SO13之邏輯陣列406之位址電晶體對446、448、...或

470被導通而放電對應位址線472。對應位址線472經由導通之位址電晶體對446、448、...470及導通之位址評估電晶體440而被主動挽低。其它位址線472仍維持充電至高電壓位準。

- 5 邏輯陣列406於各個位址時槽提供7位址信號~A1、~A2...~A7中之二低電壓位準位址信號。若移位暫存器輸出信號SO1係於高電壓位準，則位址1電晶體446a及446b導通而將位址線472a及472b下挽至低電壓位準，以及提供活性低位址信號~A1及~A2。若移位暫存器輸出信號SO2係於高電壓位準，則位址2電晶體448a及448b導通而將位址線472a及472c下挽至低電壓位準，以及提供活性低位址信號~A1及~A3。若移位暫存器輸出信號SO3係於高電壓位準，則位址3電晶體450a及450b導通而將位址線472a及472d下挽至低電壓位準，以及提供活性低位址信號~A1及~A4等等適用於各個移位暫存器輸出信號SO4-SO13。對應移位暫存器輸出信號SO1-SO13之13位址時槽各自之位址信號~A1、~A2...~A7列舉於下表：

位址時槽	活性位址信號
1	~A1及~A2
2	~A1及~A3
3	~A1及~A4
4	~A1及~A5
5	~A1及~A6
6	~A1及~A7
7	~A2及~A3
8	~A2及~A4
9	~A2及~A5
10	~A2及~A6
11	~A2及~A7
12	~A3及~A4
13	~A3及~A5

另一具體例中，邏輯陣列406可對13位址時槽各自提供活性位址信號~A1、~A2...~A7，且列舉於下表：

位址時槽	活性位址信號
1	~A1及~A2
2	~A1及~A3
3	~A1及~A4
4	~A1及~A5
5	~A1及~A6
6	~A1及~A7
7	~A2及~A3
8	~A2及~A4
9	~A2及~A5
10	~A2及~A6
11	~A2及~A7
12	~A3及~A4
13	~A3及~A5

此外，其它具體例中，邏輯陣列406包括位址電晶體，其對高電壓位準輸出信號SO1-SO13各自提供任何適當數目之低電壓位準位址信號~A1、~A2...~A7，且呈任何適當順序之低電壓位準位址信號~A1、~A2...~A7。例如可經由適當定位各個電晶體對446、448、...470來放電任二期望位址線472a-g而執行。

此外，其它具體例中，邏輯陣列406可包括任何適當數目之位址線來提供任何適當數目之位址信號於任何適當數目之位址時槽。

操作時，由時序信號T1-T6提供重複串列之6時序脈

波。各個時序信號T1-T6提供各串列6個時序脈波中之一個時序脈波。得自時序信號T1之時序脈波接著為得自時序信號T2之時序脈波，接著為得自時序信號T3之時序脈波，接著為得自時序信號T4之時序脈波，接著為得自時序信號T5之時序脈波，接著為得自時序信號T6之時序脈波。該串列6個時序脈波係以6時序脈波之重複串列而重複。

於一串列6時序脈波中，方向電路404接收一得自時序信號T3之時序脈波於第四預充電信號PRE4。於第四預充電信號PRE4之該時序脈波充電方向線408中之第一者至高電壓位準。方向電路404接收得自時序信號T4之降低電壓位準之時序脈波於第四評估信號EVAL4。若方向電路404接收於控制信號CSYNC之一控制脈波係與第四評估信號EVAL4重合(同時)，則方向電路404放電第一方向線408。若方向電路404接收低電壓位準控制信號CSYNC而與第四評估信號EVAL4之時序脈波重合，則第一方向線408維持充電至高電壓位準。

其次，方向電路404接收一得自時序信號T5之時序脈波於第三預充電信號PRE3。於第三預充電信號PRE3之該時序脈波充電方向線408中之第二者。方向電路404接收得自時序信號T6之降低電壓位準之時序脈波於第三評估信號EVAL3。若方向電路404接收於控制信號CSYNC之一控制脈波係與第三評估信號EVAL3重合，則方向電路404放電第二方向線408至低電壓位準。若方向電路404接收低電壓位準控制信號CSYNC而與第三評估信號EVAL3之時序脈波重

合，則第二方向線408維持充電至高電壓位準。

若第一方向線408被放電至低電壓位準，而第二方向線408維持於高電壓位準，則第一方向線408及第二方向線408之信號位準設定移位暫存器402於正向移位。若第一方向線408維持於高電壓位準，而第二方向線408放電至低電壓位準，則方向線408之信號位準設定移位暫存器402於反向移位。若第一及第二方向線408皆放電至低電壓位準，則阻止移位暫存器402提供高電壓位準移位暫存器輸出信號SO1-SO13。方向線408之方向信號係於各串列6時序脈波期間設定。

開始時，於一串列6時序脈波設定方向，於次一串列6時序脈波移位暫存器402被初始化。為了初始化移位暫存器402，移位暫存器402接收來自時序信號T1之時序脈波於第一預充電信號PRE1。第一預充電信號PRE1之時序脈波預充電13移位暫存器單元(顯示於403a-403m)各自之內部節點。移位暫存器402接收來自時序信號T2之降低電壓位準時序脈波於第一評估信號EVAL1。若控制信號CSYNC之控制脈波由移位暫存器402接收而與第一評估信號EVAL1之時序脈波重合，則移位暫存器402放電13移位暫存器單元之一之內部節點，來於放電後之內部節點提供低電壓位準。若控制信號CSYNC維持於低電壓位準，且與於第一評估信號EVAL1之時序脈波重合，則13移位暫存器單元各自之內部節點維持於高電壓位準。

移位暫存器402由時序信號T3接收一時序脈波於第二

預充電信號PRE2。於第二預充電信號PRE2之時序脈波預充電13移位暫存器輸出線410a-410m之各輸出線，來提供高電壓位準移位暫存器輸出信號SO1-SO13。移位暫存器402由時序信號T4接收降低電壓位準之時序脈波於第二評估信號5 EVAL2。若移位暫存器單元403之內部節點係於低電壓位準，例如，由控制信號CSYNC接收控制脈波重合第一評估信號EVAL1之時序脈波後，移位暫存器402維持移位暫存器輸出信號SO1-SO13於高電壓位準。若移位暫存器單元403之內部節點係於高電壓位準，諸如全部其它移位暫存器單10 元403之電壓位準，則移位暫存器402放電移位暫存器輸出線410a-410m來提供低電壓位準移位暫存器輸出信號SO1-SO13。移位暫存器402於一串列6時序脈波初始化。移位暫存器輸出信號SO1-SO13於第二評估信號EVAL2之得自時序信號T4之時序脈波期間維持有效，且保持有效直到15 次一串列6時序脈波之得自時序信號T3之時序脈波為止。於隨後之各串列之6時序脈波，移位暫存器402將高電壓位準移位暫存器輸出信號SO1-SO13由一個移位暫存器單元403移位至下一個移位暫存器單元403。

邏輯陣列406接收移位暫存器輸出信號SO1-SO13。一20 具體例中，邏輯陣列406接收得自時序信號T3之時序脈波，來預充電位址線472，以及截斷位址評估電晶體440。一具體例中，邏輯陣列406接收得自時序信號T3之時序脈波，來截斷位址評估電晶體440；以及接收得自時序信號T4之時序脈波，來預充電位址線472。

當移位暫存器輸出信號SO1-SO13沉降而讓移位暫存器輸出信號SO1-SO13生效時，邏輯陣列406接收得自時序信號T4之時序脈波來截斷位址評估電晶體440。若移位暫存器402經初始化，則於得自時序信號T4之時序脈波後，一個
 5 移位暫存器輸出信號SO1-SO13維持於高電壓位準。邏輯陣列406接收得自時序信號T5之時序脈波，來充電評估信號線474及導通位址評估電晶體440。位址電晶體對446、448、...470接收高電壓位準移位暫存器輸出信號SO1-SO13，位址電晶體對446、448、...470被導通而將7位
 10 址線472a-472g中之二位址線下挽至低電壓位準。於位址信號~A1、~A2...~A7之二低電壓位準位址信號用來致能發射單元120及發射單元子群供激活。於得自時序信號T5之時序脈波期間，位址信號~A1、~A2...~A7變有效，且維持有效直到次一串列6時序脈波之得自時序信號T3之時序脈波為
 15 止。

若移位暫存器402未初始化，則全部移位暫存器輸出線410皆放電，來提供低電壓位準移位暫存器輸出信號SO1-SO13。低電壓位準移位暫存器輸出信號SO1-SO13截斷位址電晶體對446、448、...470；位址線472維持充電來提
 20 供高電壓位準位址信號~A1、~A2...~A7。高電壓位準位址信號~A1、~A2...~A7阻止發射單元120及發射單元子群被致能而激活。

雖然第9圖說明位址電路之一具體例，但可利用其它採用不同邏輯元件及組成元件之具體例。舉例言之，可利用

接收前文說明之輸入信號(如信號T1-T6)以及提供位址信號
~A1、~A2...~A7之控制器。

第10A圖為略圖，顯示於移位暫存器402之一移位暫存
器單元403a。移位暫存器402包括13移位暫存器單元
5 403a-403m其提供13移位暫存器輸出信號SO1-SO13。各個
移位暫存器單元403a-403m提供移位暫存器輸出信號
SO1-SO13之一，且各個移位暫存器單元403a-403m係類似
移位暫存器單元403a。13移位暫存器單元403係串聯電耦
接，來提供於正向及反向之移位。其它具體例中，移位暫
10 存器402包括任何適當數目之移位暫存器單元403來提供任
何適當數目之移位暫存器輸出信號。

移位暫存器單元403a包括一第一階段其為輸入階段，
以虛線指示於500及包括一第二階段其為輸出階段以虛線
指示於502。第一階段500包括一第一預充電電晶體504、一
15 第一評估電晶體506、一正向輸入電晶體508、一反向輸入
電晶體510、一正向方向電晶體512及一反向方向電晶體
514。第二階段502包括一第二預充電電晶體516、一第二評
估電晶體518、及一內部節點電晶體520。

於第一階段500，第一預充電電晶體504之閘極及汲極-
20 源極路徑之一側係電耦接至時序信號線432。時序信號線
432提供時序信號T1給移位暫存器402作為第一預充電信號
PRE1。第一預充電電晶體504之汲極-源極路徑之另一側係
經由內部節點522電耦接至第一評估電晶體506之汲極-源
極路徑之一側及內部節點電晶體520之閘極。該內部節點

522提供階段500與階段502間之移位暫存器內部節點信號
SN1給內部節點電晶體520之閘極。

第一評估電晶體506之閘極係電耦接至第一評估信號
線420。第一評估信號線420提供降低電壓位準之T2時序信
5 號給移位暫存器402作為第一評估信號EVAL1。第一評估電
晶體506之汲極-源極路徑之另一側係經由內部路徑524而
電耦接至正向輸入電晶體508之汲極-源極路徑之一側、及
反向輸入電晶體510之汲極-源極路徑之另一側。

正向輸入電晶體508之汲極-源極路徑之另一側係於
10 526電耦接至正向方向電晶體512之汲極-源極路徑之一
側；以及反向輸入電晶體510之汲極-源極路徑之另一側係
於528電耦接至反向方向電晶體514之汲極-源極路徑之一
側。正向方向電晶體512及反向方向電晶體514之汲極-源極
路徑係於530電耦接至參考電位(例如接地)。

15 正向方向電晶體512之閘極係電耦接至方向線408a，其
接收來自方向電路404之正向方向信號DIRF。反向方向電晶
體514之閘極係電耦接至方向線408b，其接收來自方向電路
404之反向方向信號DIRR。

於第二階段502，第二預充電電晶體516之閘極及汲極-
20 源極路徑之一側係電耦接至時序信號線434。時序信號線
434提供時序信號T3給移位暫存器402作為第二預充電信號
PRE2。第二預充電電晶體516之汲極-源極路徑之另一側係
電耦接至第二評估電晶體518之汲極-源極路徑之一側，以
及電耦接至移位暫存器輸出線410a。第二評估電晶體518之

汲極-源極路徑之另一側係於532電耦接至內部節點電晶體520之汲極-源極路徑之一側。第二評估電晶體518之閘極係電耦接至第二評估信號線424，來提供降低電壓位準之T4時序信號給移位暫存器402作為第二評估信號EVAL2。

- 5 內部節點電晶體520之閘極係電耦接至內部節點522；
內部節點電晶體520之汲極-源極路徑之另一側係於534電耦接至參考電位，諸如地電位。內部節點電晶體520之閘極包括電容於536來儲存移位暫存器單元內部節點信號SN1。
移位暫存器輸出信號線410a包括一電容於538來儲存移位
10 暫存器輸出信號SO1。

- 於一串列13移位暫存器單元403之各個移位暫存器單元403a-403m係類似移位暫存器單元403a。於各個移位暫存器單元403a-403m之正向方向電晶體508之閘極係電耦接至控制線430或移位暫存器輸出線410a-410l之一，來於正向方向
15 向移位。於各個移位暫存器單元403a-403m之反向方向電晶體510之閘極係電耦接至控制線430或移位暫存器輸出線410b-410m之一來於反向移位。移位暫存器輸出信號線410係電耦接至一個正向方向電晶體508及一個反向方向電晶體510，但移位暫存器輸出信號線410a及移位暫存器輸出信
20 號線410m除外。移位暫存器輸出信號線410a係電耦接於移位暫存器單元403b之正向方向電晶體508，但未電耦接至反向方向電晶體510。移位暫存器輸出信號線410m係電耦接至移位暫存器單元403l之反向方向電晶體510，但未電耦接至正向方向電晶體508。

當移位暫存器402係於正向方向移位時，移位暫存器單元403a為該串列13移位暫存器403之第一移位暫存器403。移位暫存器單元403a之正向輸入電晶體508之閘極係電耦接至控制信號線430來接收控制信號CSYNC。第二移位暫存器單元403b包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410a來接收移位暫存器輸出信號SO1。第三移位暫存器單元403c包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410b來接收移位暫存器輸出信號SO2。第四移位暫存器單元403d包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410c來接收移位暫存器輸出信號SO3。第五移位暫存器單元403e包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410d來接收移位暫存器輸出信號SO4。第六移位暫存器單元403f包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410e來接收移位暫存器輸出信號SO5。第七移位暫存器單元403g包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410f來接收移位暫存器輸出信號SO6。第八移位暫存器單元403h包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410g來接收移位暫存器輸出信號SO7。第九移位暫存器單元403i包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410h來接收移位暫存器輸出信號SO8。第十移位暫存器單元403j包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410i來接收移位暫存器輸出信號SO9。第十一移位暫存器單元403k包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410j來接收移位暫存

器輸出信號SO10。第十二移位暫存器單元403l包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410k來接收移位暫存器輸出信號SO11。第十三移位暫存器單元403m包括正向輸入電晶體之閘極電耦接至移位暫存器輸出線410l來接收移位暫存器輸出信號SO12。

當移位暫存器402於反向移位時，移位暫存器單元403a為該串列13移位暫存器單元403之最末一個移位暫存器單元403。於移位暫存器單元403a之反向輸入電晶體510之閘極係電耦接至前一個移位暫存器輸出線410b來接收移位暫存器輸出信號SO2。移位暫存器單元403b包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410c，來接收移位暫存器輸出信號SO3。移位暫存器單元403c包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410d，來接收移位暫存器輸出信號SO4。移位暫存器單元403d包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410e，來接收移位暫存器輸出信號SO5。移位暫存器單元403e包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410f，來接收移位暫存器輸出信號SO6。移位暫存器單元403f包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410g，來接收移位暫存器輸出信號SO7。移位暫存器單元403g包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410h，來接收移位暫存器輸出信號SO8。移位暫存器單元403h包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410i，來接收移位暫存器輸出信號SO9。移位暫存器單元403i包括反向輸入電晶

體之閘極電耦接至移位暫存器輸出線410j，來接收移位暫存器輸出信號SO10。移位暫存器單元403j包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410k，來接收移位暫存器輸出信號SO11。移位暫存器單元403k包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410l，來接收移位暫存器輸出信號SO12。移位暫存器單元403l包括反向輸入電晶體之閘極電耦接至移位暫存器輸出線410m，來接收移位暫存器輸出信號SO13。移位暫存器單元403m包括反向輸入電晶體之閘極電耦接至控制信號線430來接收控制信號CSYNC。移位暫存器輸出線410a-410m也電耦接至邏輯陣列406。

移位暫存器402接收控制信號CSYNC之控制脈波，以及提供單一高電壓位準輸出信號。如前文說明及容後詳述，響應方向信號DIRF及DIRR設定移位暫存器402之移位方向，方向信號DIRF及DIRR係於時序信號T3-T6之時序脈波期間，基於控制信號線430之控制信號CSYNC而產生。若移位暫存器402係於正向移位，響應於控制脈波及時序信號T1-T4之時序脈波，移位暫存器402設定移位暫存器輸出線410a及移位暫存器輸出信號SO1為高電壓位準。若移位暫存器402係於反向移位，響應於控制脈波及時序信號T1-T4之時序脈波，移位暫存器402設定移位暫存器輸出線410m及移位暫存器輸出信號SO13為高電壓位準。高電壓位準輸出信號SO1或SO13係響應於時序信號T1-T4之時序脈波，而經由移位暫存器402，由一個移位暫存器單元403移至下一個移

位暫存器單元403。

使用兩次預充電操作、及兩次評估操作，移位暫存器402於控制脈波移位，以及移位單一高位準輸出信號由一個移位暫存器單元403移至下一個移位暫存器單元403。各個移位暫存器單元403之第一階段500接收正向方向信號DIRF及反向方向信號DIRR。此外，各個移位暫存器402之第一階段500接收正向移位暫存器輸入信號SIF及反向移位暫存器輸入信號SIR。當於時序信號T1-T4之時序脈波被接收時，於移位暫存器402之全部移位暫存器單元403皆設定為於同向且同時移位。

各個移位暫存器單元403之第一階段500係於正向移位暫存器輸入信號SIF移位，或於反向移位暫存器輸入信號SIR移位。所選定之移位暫存器輸入信號SIF或SIR之高電壓位準或低電壓位準提供作為移位暫存器輸出信號SO1-SO13。各個移位暫存器單元403之第一階段500係於得自時序信號T1之時序脈波期間預充電內部節點522；以及於得自時序信號T2之時序脈波期間評估該經選定之移位暫存器輸入信號SIF或SIR。各個移位暫存器單元403之第二階段502係於得自時序信號T3之時序脈波期間預充電移位暫存器輸出線410a-410m；以及於得自時序信號T4之時序脈波期間評估內部節點信號SN(如SN1)。

方向信號DIRF及DIRR設定移位暫存器單元403a、及移位暫存器402之全部其它移位暫存器單元403之移位之正/反方向。若正向方向信號DIRF係於高電壓位準及反向方向

信號DIRR係於低電壓位準，則移位暫存器402係於正向移位。若反向方向信號DIRR係於高電壓位準及正向方向信號DIRF係於低電壓位準，則移位暫存器402係於反向移位。若二方向信號DIRF及DIRR皆係於低電壓位準，則移位暫存器402未於任何方向移位，全部移位暫存器輸出信號SO1-SO13皆被清除至無活性之低電壓位準。

移位暫存器單元403a於正向方向操作時，正向方向信號DIRF被設定於高電壓位準，及反向方向信號DIRR被設定為低電壓位準。高電壓位準正向方向信號DIRF導通正向方向電晶體512，低電壓位準反向方向信號DIRR截斷反向方向電晶體514。得自時序信號T1之時序脈波於第一預充電信號PRE1提供給移位暫存器402，來經由第一預充電電晶體504充電內部節點522至高電壓位準。其次，得自時序信號T2之時序脈波提供給電阻器劃分網路412，降低電壓位準T2時序脈波於第一評估信號EVAL1提供給移位暫存器402。於第一評估信號EVAL1之時序脈波導通第一評估電晶體506。若正向移位暫存器輸入信號SIF係於高電壓位準，則正向輸入電晶體508被導通；正向方向電晶體512已經被導通，內部節點522放電來提供低電壓位準內部節點信號SN1。內部節點522係經由第一評估電晶體506、正向輸入電晶體508及正向方向電晶體512放電。若正向移位暫存器輸入信號SIF係於低電壓位準，則正向輸入電晶體508被截斷，以及內部節點522維持充電來提供高電壓位準內部節點信號SN1。反向移位暫存器輸入信號SIR控制反向輸入電晶

體510。但反向方向電晶體514被截斷，讓內部節點522無法經由反向輸入電晶體510而放電。

於內部節點522之內部節點信號SN1控制內部節點電晶體520。低電壓位準內部節點信號SN1截斷內部節點電晶體520，高電壓位準內部節點信號SN1導通內部節點電晶體520。

得自時序信號T3之時序脈波提供給移位暫存器402作為第二預充電信號PRE2。於第二預充電信號PRE2之時序脈波經由第二預充電電晶體516充電移位暫存器輸出線410a至高電壓位準。其次，得自時序信號T4之時序脈波提供給電阻器劃分網路414，以及降低電壓位準之T4時序脈波提供給移位暫存器402作為第二評估信號EVAL2。於第二評估信號EVAL2之時序脈波導通第二評估電晶體518。若內部節點電晶體520為截斷，則移位暫存器輸出線410a維持充電至高電壓位準。若內部節點電晶體520為導通，則移位暫存器輸出線410a放電至低電壓位準。移位暫存器輸出信號SO1為內部節點信號SN1之高/低反相，而內部節點信號SN1為正向移位暫存器輸入信號SIF之高/低反相。正向移位暫存器輸入信號SIF之位準移位至移位暫存器輸出信號SO1。

於移位暫存器單元403a，正向移位暫存器輸入信號SIF為控制線430之控制信號CSYNC。為了放電內部節點522至低電壓位準，於控制信號CSYNC之控制脈波係於第一評估信號EVAL1之時序信號之同時而提供。與得自時序信號T2之時序脈波重合之該控制信號CSYNC之控制脈波，初始化

移位暫存器402來於正向移位。

移位暫存器單元403a於反向移位操作時，正向方向信號DIRF設定為低電壓位準，反向方向信號DIRR設定為高電壓位準。低電壓位準正向方向信號DIRF截斷正向方向電晶體512，高電壓位準反向方向信號DIRR導通反向方向電晶體514。得自時序信號T1之時序脈波於第一預充電信號PRE1提供，來經由第一預充電電晶體504，充電內部節點522至高電壓位準。其次，得自時序信號T2之時序脈波提供給電阻器劃分網路412，降低電壓位準之T2時序脈波係於第一評估信號EVAL1提供。於第一評估信號EVAL1之時序脈波導通第一評估電晶體506。若反向移位暫存器輸入信號SIR係於高電壓位準，則反向輸入電晶體510被導通，且反向方向電晶體514已經被導通，故內部節點522被放電來提供低電壓位準內部節點信號SN1。內部節點522係經由第一評估電晶體506、反向輸入電晶體510、及反向方向電晶體514放電。若反向移位暫存器輸入信號SIR係於低電壓位準，則反向輸入電晶體510被截斷，以及內部節點522維持充電來提供高電壓位準內部節點信號SN1。正向移位暫存器輸入信號SIF控制正向輸入電晶體508。但正向方向電晶體512被截斷，故內部節點522無法經由正向輸入電晶體508放電。

得自時序信號T3之時序脈波提供於第二預充電信號PRE2。於第二預充電信號PRE2之時序脈波經由第二預充電電晶體516充電移位暫存器輸出線410a至高電壓位準。其

次，得自時序信號T4之時序脈波提供給電阻器劃分網路414，以及降低電壓位準之T4時序脈波提供於第二評估信號EVAL2。於第二評估信號EVAL2之時序脈波導通第二評估電晶體518。若內部節點電晶體520為截斷，則移位暫存器輸出線410a維持充電至高電壓位準。若內部節點電晶體520為導通，則移位暫存器輸出線410a放電至低電壓位準。移位暫存器輸出信號SO1為內部節點信號SN1之高/低反相，而內部節點信號SN1為反向移位暫存器輸入信號SIR之高/低反相。反向移位暫存器輸入信號SIR之位準移位至移位暫存器輸出信號SO1。

於移位暫存器單元403a，反向移位暫存器輸入信號SIR為移位暫存器輸出線410b之移位暫存器輸出信號SO2。於移位暫存器單元403m，反向移位暫存器輸入信號SIR為控制線430之控制信號CSYNC。為了將移位暫存器單元403m之內部節點522放電至低電壓位準，與第一評估信號EVAL1之時序脈波同時，提供控制脈波於控制信號CSYNC。與得自時序信號T2之時序脈波重合之控制信號CSYNC之控制脈波初始化移位暫存器402，來由移位暫存器單元403m於反向朝向移位暫存器單元403a移位。

於清除移位暫存器單元403a及移位暫存器402之全部移位暫存器單元403之操作中，方向信號DIRF及DIRR被設定為低電壓位準。低電壓位準正向方向信號DIRF截斷正向方向電晶體512，低電壓位準反向方向信號DIRR截斷反向方向電晶體514。得自時序信號T1之時序脈波於第一預充電

信號PRE1提供來充電內部節點522，以及提供高電壓位準內部節點信號SN1。得自時序信號T2之時序脈波提供作為第一評估信號EVAL1之降低電壓位準之T2時序脈波，來導通第一評估電晶體506。正向方向電晶體512及反向方向電晶體514被截斷，讓內部節點522不會經由正向輸入電晶體508或反向輸入電晶體510放電。

高電壓位準內部節點信號SN1導通內部節點電晶體520。得自時序信號T3之時序脈波於第二預充電信號PRE2提供，來充電移位暫存器輸出信號線410a及全部移位暫存器輸出信號線410。其次，得自時序信號T4之時序脈波於第二評估信號EVAL2提供作為降低電壓位準T4時序脈波，來導通第二評估電晶體518。移位暫存器輸出線410a經由第二評估電晶體518及內部節點電晶體520放電，來提供低電壓位準之移位暫存器輸出信號SO1。此外，全部其它移位暫存器輸出線410被放電來提供鈍性低電壓位準移位暫存器輸出信號SO2-SO13。

第10B圖為略圖說明方向電路404。方向電路404包括正向方向信號電路550及反向方向信號電路552。正向方向信號電路550包括第三預充電電晶體554、第三評估電晶體556及第一控制電晶體558。反向方向信號電路552包括第四預充電電晶體560、第四評估電晶體562、及第二控制電晶體564。

第三預充電電晶體554之閘極及汲極-源極路徑之一側係電耦接至時序信號線436。時序信號線436提供時序信號

T5給方向電路404作為第三預充電信號PRE3。第三預充電電晶體554之汲極-源極路徑之另一側係經由方向信號線408a電耦接至第三評估電晶體556之汲極-源極路徑之一側。方向信號線408a提供正向方向信號DIRF給於移位暫存器402之各個移位暫存器單元403之正向方向電晶體之閘極，諸如移位暫存器單元403a之正向方向電晶體512之閘極。第三評估電晶體556之閘極係電耦接至第三評估信號線428，其提供降低電壓位準之T6時序信號給方向電路404。第三評估電晶體556之汲極-源極路徑之另一側係於566電耦接至控制電晶體558之汲極-源極路徑。控制電晶體558之汲極-源極路徑也於568電耦接至參考電位，如地電位。控制電晶體558之閘極係電耦接至控制線430來接收控制信號CSYNC。

第四預充電電晶體560之閘極及汲極-源極路徑之一側係電耦接至時序信號線434。時序信號線434提供時序信號T3給方向電路404作為第四預充電信號PRE4。第四預充電電晶體560之汲極-源極路徑之另一側係經由方向信號線408b電耦接至第四評估電晶體562之汲極-源極路徑之一側。方向信號線408b提供反向方向信號DIRR給於移位暫存器402之各個移位暫存器單元403之反向方向電晶體之閘極，諸如移位暫存器單元403a之反向方向電晶體514之閘極。第四評估電晶體562之閘極係電耦接至第四評估信號線424，其提供降低電壓位準之T4時序信號給方向電路404。第四評估電晶體562之汲極-源極路徑之另一側係於570電

耦接至控制電晶體564之汲極-源極路徑。控制電晶體564之汲極-源極路徑也於572電耦接至參考電位，如地電位。控制電晶體564之閘極係電耦接至控制線430來接收控制信號CSYNC。

5 方向信號DIRF及DIRR設定於移位暫存器402之移位方向。若正向方向信號DIRF設定為高電壓位準而反向方向信號DIRR設定為低電壓位準，則正向方向電晶體諸如正向方向電晶體512被導通，而反向方向電晶體如反向方向電晶體514被截斷。移位暫存器402係於正向移位。若正向方向信號DIRF設定為低電壓位準而反向方向信號DIRR設定為高電壓位準，則正向方向電晶體諸如正向方向電晶體512被截斷，而反向方向電晶體如反向方向電晶體514被導通。移位暫存器402係於反向移位。方向信號DIRF及DIRR係於得自時序信號T3-T6之各串列時序脈波期間，當移位暫存器402係於正向或反向主動移位時設定。為了結束移位暫存器402之移位或阻止移位暫存器402之移位，方向信號DIRF及DIRR被設定為低電壓位準。如此由移位暫存器輸出信號SO1-SO13清除單一高電壓位準信號，讓全部移位暫存器輸出信號SO1-SO13皆係於低電壓位準。低電壓位準移位暫存器輸出信號SO1-SO13截斷全部位址電晶體對446、448、...470，而位址信號~A1、~A2...~A7維持於高電壓位準，無法致能發射單元120。

操作時，時序信號線434係於第四預充電信號PRE4提供得自時序信號T3之時序脈波給方向電路404。於第四預充

電信號PRE4之時序脈波充電反向方向信號線408b至高電壓位準。得自時序信號T4之時序脈波提供給電阻器劃分網路414，其於第四評估信號EVAL4提供降低電壓位準之T4時序脈波給方向電路404。於第四評估信號EVAL4之時序脈波導通第四評估電晶體562。若與於第四評估信號EVAL4之時序脈波提供給第四評估電晶體562同時，得自控制信號CSYNC之控制脈波提供給控制電晶體564之閘極，則反向方向信號線408b放電至低電壓位準。若當第四評估信號EVAL4之時序脈波提供給第四評估電晶體562時控制信號CSYNC維持於低電壓位準，則反向方向信號線408b維持充電至高電壓位準。

時序信號線436係於第三預充電信號PRE3提供得自時序信號T5之時序脈波給方向電路404。於第三預充電信號PRE3之時序脈波充電正向方向信號線408a至高電壓位準。得自時序信號T6之時序脈波提供給電阻器劃分網路416，其於第三評估信號EVAL3提供降低電壓位準之T6時序脈波給方向電路404。於第三評估信號EVAL3之時序脈波導通第三評估電晶體556。若與於第三評估信號EVAL3之時序脈波提供給第三評估電晶體556同時，得自控制信號CSYNC之控制脈波提供給控制電晶體558之閘極，則正向方向信號線408a放電至低電壓位準。若當第三評估信號EVAL3之時序脈波提供給第三評估電晶體556時控制信號CSYNC維持於低電壓位準，則正向方向信號線408a維持充電至高電壓位準。

第11圖為時程圖，說明位址產生器400於正向方向之操

作。時序信號T1-T6提供一串列6重複脈波。各個時序信號T1-T6提供於6脈波串列中之一個脈波。

於一串列6脈波中，於600之時序信號T1包括時序脈波602，於604之時序信號T2包括時序脈波606，於608之時序信號T3包括時序脈波610，於612之時序信號T4包括時序脈波614，於616之時序信號T5包括時序脈波618，以及於620之時序信號T6包括時序脈波622。控制信號CSYNC(標示於624)包括控制脈波，控制脈波設定於移位暫存器402之移位方向，且初始化移位暫存器402來產生位址信號~A1、~A2...~A7(標示於625)。

時序信號T1之時序脈波602於第一預充電信號PRE1提供(600)給移位暫存器402。於時序脈波602期間，於各個移位暫存器單元403a-403m之內部節點522充電來提供高電壓位準之內部節點信號SN1-SN13。全部移位暫存器之內部節點信號SN(標示於626)於628被設定為高電壓位準。高電壓位準內部節點信號SN 626導通於各個移位暫存器單元403a-403m之內部節點電晶體520。本實施例中，於時序脈波602之前，該串列6時序脈波已經被提供，移位暫存器402尚未被初始化，故全部移位暫存器輸出信號SO(標示於630)被放電至低電壓位準(標示於632)，全部位址信號~A1、~A2...~A7(625)維持於高電壓位準(標示於633)。

時序信號T2之時序脈波606於第一評估信號EVAL1於604提供給移位暫存器402。時序脈波606導通於各個移位暫存器單元403a-403m之第一評估電晶體506。當控制信號

CSYNC 624維持於低電壓位準(634)，及全部移位暫存器輸出信號SO 630維持於低電壓位準(636)時，於各個移位暫存器單元403a-403m之正向輸入電晶體508及反向輸入電晶體510被截斷。非導通之正向輸入電晶體508及非導通之反向輸入電晶體510可阻止於各個移位暫存器單元403a-403m之內部節點522被放電至低電壓位準。全部移位暫存器內部節點信號SN 626於638維持於高電壓位準。

時序信號T3之時序脈波610於第二預充電信號PRE2，於608提供給移位暫存器402；於第四預充電信號PRE4提供給方向電路404，以及於邏輯陣列406提供給定址線預充電電晶體438及評估阻止電晶體422a。於第二預充電信號PRE2之時序脈波610期間，全部移位暫存器輸出信號SO 630皆於640充電至高電壓位準。此外，於第四預充電信號PRE4之時序脈波610期間，反向方向信號DIRR 642於644充電至高電壓位準。此外，時序脈波610於646充電全部位址信號625至高電壓位準，及於650導通評估阻止電晶體422a來將邏輯評估信號LEVAL 648下挽至低電壓位準。

時序信號T4之時序脈波614於第二評估信號EVAL2，於612提供給移位暫存器402，於第四評估信號EVAL4提供給方向電路404，以及於邏輯陣列406提供給評估阻止電晶體442b。於第二評估信號EVAL2之時序脈波614導通於各個移位暫存器單元403a-403m之第二評估電晶體518。於高電壓位準之內部節點信號SN 626已經導通於各個移位暫存器單元403a-403m之內部節點電晶體520，全部移位暫存器輸出

信號SO 630於652放電至低電壓位準。此外，於第四評估信號EVAL4之時序脈波614導通第四評估電晶體562。控制信號CSYNC 624之控制脈波654導通控制電晶體564。第四評估電晶體562及控制電晶體564導通，方向信號DIRR 642放電至低電壓位準656。此外，時序脈波614導通評估阻止電晶體442b，來維持邏輯評估信號LEVAL 648於低電壓位準658。低電壓位準邏輯評估信號LEVAL 648截斷位址評估電晶體440。

時序信號T5之時序脈波618(616)於第三預充電信號PRE3提供給方向電路404，以及於邏輯陣列406提供給邏輯評估預充電電晶體444。於第三預充電信號PRE3之時序脈波618期間，正向方向信號DIRF 658充電至高電壓位準660。高電壓位準正向方向信號DIRF 658導通於各個移位暫存器單元403a-403m之正向方向電晶體512，來設定移位暫存器402於正向方向移位。此外，於時序脈波618期間，邏輯評估信號LEVAL 648充電至高電壓位準662，其導通全部邏輯評估電晶體440。全部移位暫存器輸出信號SO 630於低電壓位準，全部位址電晶體對446、448、...470被截斷，以及全部位址信號~A1、~A2...~A7於625維持於高電壓位準。

得自時序信號T6之時序脈波622於620提供給方向電路404作為第三評估信號EVAL3。時序脈波622導通第三評估電晶體556。因控制信號CSYNC 624於664維持於低電壓位準，故控制電晶體558截斷，以及正向方向信號DIRF 658維持高電壓位準。高電壓位準正向方向信號DIRF 658及低

電壓位準反向方向信號DIRR 642設定各個移位暫存器單元403a-403m於正向移位。

於次一串列之6時序脈波，時序脈波666充電全部內部節點信號SN 626至高電壓位準。時序脈波668導通於各個移位暫存器單元403a-403m之第一評估電晶體506。控制信號CSYNC 624於670提供控制脈波給於移位暫存器單元403a之正向輸入電晶體508。正向方向電晶體512已經導通，移位暫存器單元403a之內部節點信號SN1於672放電至低電壓位準。移位暫存器輸出信號SO 630於674係於低電壓位準，其截斷於移位暫存器單元403b-403m之正向輸入電晶體。正向輸入電晶體截斷之情況下，於移位暫存器單元403b-403m之全部其它內部節點信號SN2-SN13於676維持於高電壓位準。

於時序脈波678期間，全部移位暫存器輸出信號SO 630皆於680充電至高電壓位準，反向方向信號DIRR 642於682充電至高電壓位準。此外，於時序脈波678期間，全部位址信號~A1、~A2...~A7 625於684被充電至高電壓位準，邏輯評估信號LEVAL 648於686被放電至低電壓位準。低電壓位準之邏輯評估信號LEVAL 648截斷位址評估電晶體440，阻止位址電晶體對446、448、...470將位址信號~A1、~A2...~A7 625下挽至低電壓位準。

於時序脈波688期間，移位暫存器輸出信號SO2-SO13於690放電至低電壓位準。因內部節點信號SN1於672截斷移位暫存器單元403a之內部節點電晶體520，故移位暫存器輸

出信號SO1於692維持於高電壓位準。此外，時序脈波688
導通第二評估電晶體562，控制脈波694導通控制電晶體
564，來於696放電反向方向信號DIRR 642至低電壓位準。
此外，時序脈波688導通評估阻止電晶體442b，來於698將
5 邏輯評估信號LEVAL 648下挽至低電壓位準，且維持評估
電晶體440為截斷。

於時序脈波700期間，正向方向信號DIRF 658維持於高
電壓位準，邏輯評估信號LEVAL 648將於702被充電至高電
壓位準。高電壓位準邏輯評估信號LEVAL 648於702導通評
10 估電晶體440。高電壓位準移位暫存器輸出信號SO1於692
導通位址電晶體對446a及446b；位址信號~A1及~A2 625於
704被主動下挽至低電壓位準。其它移位暫存器輸出信號
SO2-SO13於690被下挽至低電壓位準，讓位址電晶體448、
450、...470被截斷，位址信號~A3-~A7維持於高電壓位準(標
15 示於706)。位址信號~A1、~A2...~A7 625於時序信號T5之
時序脈波700期間，於616變有效。時序脈波708導通第三評
估電晶體556。但控制信號CSYNC 624於710係於低電壓位
準，正向方向信號DIRF 658於712維持於高電壓位準。

於次一串列之6時序脈波中，時序脈波714於716充電全
20 部內部節點信號SN 626至高電壓位準。若於各個移位暫存
器單元403a-403m之正向輸入信號SIF係於高電壓位準，則
時序脈波718導通於各個移位暫存器單元403a-403m之第一
評估電晶體506來允許節點522的放電。於移位暫存器單元
403a之正向輸入信號SIF為控制信號CSYNC 624，控制信號

CSYNC 624於720為低電壓位準。於其它移位暫存器單元403b-403m各自之正向輸入信號SIF為前一個移位暫存器單元403之移位暫存器輸出信號SO 630。移位暫存器輸出信號SO1於692係於高電壓位準，且為第二移位暫存器單元403b之正向輸入信號SIF。移位暫存器輸出信號SO2-SO13於690全部皆於低電壓位準。

移位暫存器單元403a及403c-403m接收低電壓位準正向輸入信號SIF，其截斷於各個移位暫存器單元403a及403c-403m之正向輸入電晶體508，故內部節點信號SN1及SN3-SN13於722維持為高。移位暫存器單元403b接收高電壓位準之移位暫存器輸出信號SO1作為正向輸入信號SIF，其導通正向輸入電晶體，來於724放電內部節點信號SN2。

於時序脈波726期間，全部移位暫存器輸出信號SO 630皆於728被充電至高電壓位準，以及反向方向信號DIRR 642於730被充電至高電壓位準。此外，時序脈波726於732將全部位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 625朝向高電壓位準充電，且導通評估阻止電晶體442a，來於734將LEVAL 648拉至低電壓位準。

位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 625於下述範圍為有效，由時間位址信號 $\sim A1$ 及 $\sim A2$ 於704被挽低，至全部位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 625於732被挽高為有效。位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 625於下述期間為有效，前一串列6時序脈波之得自時序信號T6之時序脈波708 (於620)至本串列6時序脈波之得自時序信號T1之時序脈波714 (600)及得自時序信號T2

之時序脈波718 (604)期間為有效。

時序脈波736導通於各個移位暫存器單元403a-403m之第二評估電晶體518來評估內部節點信號SN 626。內部節點信號SN1及SN3-SN13於722係於高電壓位準，以及於738放電移位暫存器輸出信號SO1及SO3-SO13至低電壓位準。內部節點信號SN2於724係於低電壓位準，截斷移位暫存器單元403b之內部節點電晶體，且於740維持移位暫存器輸出信號SO2於高電壓位準。

當第四評估電晶體562藉時序脈波736被導通，於CSYNC 624之控制脈波742導通控制電晶體564時，反向方向信號DIRR 642於744放電至低電壓位準。方向信號DIRR 642及DIRF 658於各串列6時序脈波期間經設定。此外，時序脈波736於746導通評估阻止電晶體442b來維持LEVAL 648於低電壓位準。

於時序脈波748期間，正向方向信號DIRF 658於750維持於高電壓位準，LEVAL 648於752充電至高電壓位準。高電壓位準邏輯評估信號LEVAL 648於752導通評估電晶體440。高電壓位準移位暫存器輸出信號SO2於740導通位址電晶體448a及448b，來於754將位址信號~A1及~A3下挽至低電壓位準。其它位址信號~A2及~A4-~A7於756維持於高電壓位準。

時序脈波758導通第三評估電晶體556。控制信號CSYNC 624於760維持於低電壓位準，來截斷控制電晶體558，且維持正向方向信號DIRF 642於高電壓位準。

次一串列之6時序脈波移位高電壓位準移位暫存器輸出信號SO2至次一移位暫存器單元403c，該移位暫存器單元403c提供高電壓位準移位暫存器輸出信號SO3。以各串列6時序脈波繼續移位，至各個移位暫存器輸出信號SO1-SO13皆變高一次為止。於移位暫存器輸出信號SO13已經變高，該串列高電壓位準移位暫存器輸出信號SO 630中止。移位暫存器402可再度藉提供控制脈波於控制信號CSYNC(例如控制脈波670)重合得自時序信號T2之時序脈波而於604被初始化。

10 於正向操作，於控制信號CSYNC 624之控制脈波係於612與得自時序信號T4之時序脈波重合，來設定移位方向於正向。此外，得自控制信號CSYNC 624之控制脈波於604與得自時序信號T2之時序脈波重合提供，來開始或初始化移位暫存器402，經由移位暫存器輸出信號SO1-SO13移位
15 高電壓信號。

第12圖為時序圖，顯示位址產生器400於反向之操作。時序信號T1-T6提供重複串列之6時序脈波。時序信號T1-T6各自提供一串列6時序脈波中之一個脈波。於一串列6脈波中，於800之時序信號T1包括時序脈波802，於804之時序信號T2包括時序脈波806，於808之時序信號T3包括時序脈波810，於812之時序信號T4包括時序脈波814，於816之時序信號T5包括時序脈波818，以及於820之時序信號T6包括時序脈波822。控制信號CSYNC 824包括控制脈波，其設定於
20 移位暫存器402之移位方向，於825初始化移位暫存器402來

產生位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 。

時序脈波802於第一預充電信號PRE1提供給移位暫存器402。於時序脈波802期間，於各個移位暫存器單元403a-403m之內部節點522充電來提供對應之高電壓位準內部節點信號SN1-SN13。移位暫存器內部節點信號SN 826於828設定為高電壓位準。高電壓位準內部節點信號SN 826導通於移位暫存器單元403之內部節點電晶體520。本實施例中，一串列6時序脈波已經於時序脈波802之前且未初始化移位暫存器402提供，讓全部移位暫存器輸出信號SO 830被放電至低電壓位準(832)，以及全部位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 825於833維持於高電壓位準。

時序脈波806於第一評估信號EVAL1提供給移位暫存器402。時序脈波806導通於各個移位暫存器單元403a-403m之第一評估電晶體506。控制信號CSYNC 824於834維持於低電壓位準，全部移位暫存器輸出信號SO 830於836維持於低電壓位準，來截斷於各個移位暫存器單元403a-403m之正向輸入電晶體508及反向輸入電晶體510。非導通之正向輸入電晶體508及非導通之反向輸入電晶體510可阻止於各個移位暫存器單元403a-403m之內部節點522以免放電至低電壓位準。全部移位暫存器內部節點信號SN 826於838維持於高電壓位準。

時序脈波810於第二預充電信號PRE2提供給移位暫存器402，提供給於第四預充電信號PRE4之方向電路404，以及提供給於邏輯陣列406之定址線預充電電晶體438及評估

阻止電晶體422a。於時序脈波810期間，全部移位暫存器輸出信號SO 830於840被充電至高電壓位準。此外，於時序脈波810期間，反向方向信號DIRR 842於844被充電至高電壓位準。此外，時序脈波810維持全部位址信號825至高電壓位準，以及導通評估阻止電晶體422a，來於850將邏輯評估信號LEVAL 848下挽至低電壓位準。

時序脈波814於第二評估信號EVAL2提供給移位暫存器402，於第四評估信號EVAL4提供給方向電路404，以及於邏輯陣列406提供給評估阻止電晶體442b。時序脈波814導通於各個移位暫存器單元403a-403m之第二評估電晶體518。內部節點信號SN 826於高位準，該信號導通於各個移位暫存器單元403a-403m之內部節點電晶體520，全部移位暫存器輸出信號SO 830於852放電至低電壓位準。此外，時序脈波814導通第四評估電晶體562及控制信號CSYNC 824來提供低電壓來截斷控制電晶體564。控制電晶體564被截斷，方向信號DIRR 842維持充電至高電壓位準。此外，時序脈波814導通評估阻止電晶體442b，來維持邏輯評估信號LEVAL 848於低電壓位準858。低電壓位準邏輯評估信號LEVAL 848截斷位址評估電晶體440。

時序脈波818於第三預充電信號PRE3提供給方向電路404，以及於邏輯陣列406提供給邏輯評估預充電電晶體444。於時序脈波818期間，正向方向信號DIRF 858充電至高電壓位準860。此外，於時序脈波818期間，邏輯評估信號LEVAL 848充電至高電壓位準862，來導通全部邏輯評估

電晶體440。全部移位暫存器輸出信號SO 830皆於低電壓位準，全部位址電晶體對446、448、...470皆被截斷，以及全部位址信號~A1、~A2...~A7於825皆維持於高電壓位準。

5 時序脈波822提供給方向電路404作為第三評估信號 EVAL3。時序脈波822導通第三評估電晶體556。控制信號 CSYNC 824提供控制脈波864來導通控制電晶體558，以及正向方向信號DIRF 858於865放電至低電壓位準。低電壓位準正向方向信號DIRF 858及高電壓位準反向方向信號 DIRR 842設定各個移位暫存器單元403a-403m來於反向移
10 位。

於次一串列之6時序脈波，於時序脈波866期間，全部內部節點信號SN 826皆被充電至高電壓位準。時序脈波868導通於各個移位暫存器單元403a-403m之第一評估電晶體506。控制脈波870可於控制信號CSYNC，提供來導通於移
15 位暫存器單元403m之反向輸入電晶體；反向方向電晶體被導通，內部節點信號SN13放電至低電壓位準，示於872。移位暫存器輸出信號SO 830於874係於低電壓位準，截斷於移位暫存器單元403a-403l之反向輸入電晶體。反向輸入電晶體為截斷，其它各個內部節點信號SN1-SN12於876維持於
20 高電壓位準。

於時序脈波878期間，全部移位暫存器輸出信號SO 830皆於880被充電至高電壓位準，而反向方向信號DIRR 842於882維持於高電壓位準。此外，時序脈波878維持全部位址信號~A1、~A2...~A7 825於高電壓位準884，以及於886

將邏輯評估信號LEVAL 848下挽至低電壓位準。低電壓位準之邏輯評估信號LEVAL 848截斷評估電晶體440，阻止位址電晶體對446、448、...470下挽位址信號~A1、~A2...~A7 825至低電壓位準。

5 於時序脈波888期間，移位暫存器輸出信號SO1-SO12於890被放電至低電壓位準。基於於872之低電壓位準之內部節點信號SN13，其截斷移位暫存器單元403m之內部節點電晶體520，移位暫存器輸出信號SO13於892維持於高電壓位準。此外，時序脈波888導通第二評估電晶體，以及控制
10 信號CSYNC 824截斷控制電晶體564，來於896維持反向方向信號DIRR 842於高電壓位準。此外，時序脈波888導通評估阻止電晶體442b，來維持邏輯評估信號LEVAL 848於低電壓位準898，以及維持評估電晶體440被截斷。移位暫存器輸出信號SO 830於時序脈波888期間沉降，故一個移位暫
15 存器輸出信號SO13係於高電壓位準，而全部其它移位暫存器輸出信號SO1-SO12皆係於低電壓位準。

時序脈波900期間，正向方向信號DIRF 858於901充電至高電壓位準，以及於邏輯評估信號LEVAL 848於902充電至高電壓位準。於902之高電壓位準邏輯評估信號LEVAL
20 848導通評估電晶體440。於892之高電壓位準移位暫存器輸出信號SO13導通位址電晶體470a及470b，以及位址信號~A3及~A5於904被主動下挽至低電壓位準。其它移位暫存器輸出信號SO1-SO12於890被下挽至低電壓位準，故位址電晶體對446、448、...468被截斷，而位址信號~A1、~A2、

~A4、~A6及~A7維持於高電壓位準，示於906。於時序脈波900期間，位址信號~A1、~A2...~A7 825變有效。時序脈波908導通第三評估電晶體556，於控制信號CSYNC 824之控制脈波910導通控制電晶體558，來於912放電正向方向信號5 DIRF 858至低電壓位準。

於其次各串列之6時序脈波中，於時序脈波914期間，全部內部節點信號SN 826皆於916被充電至高電壓位準。若於各個移位暫存器單元403a-403m之反向輸入信號SIR係於高電壓位準，則時序脈波918導通於各個移位暫存器單元10 403a-403m之第一評估電晶體506來充電節點522。於移位暫存器單元403m之反向輸入信號SIR為控制信號CSYNC 824，其於920係處於低電壓位準。於其它各個移位暫存器單元403a-403l之反向輸入信號SIR為隨後移位暫存器單元403之移位暫存器輸出信號SO 830。移位暫存器輸出信號15 SO13於892係於高電壓位準，且為移位暫存器單元403l之反向輸入信號SIR。移位暫存器輸出信號SO1-SO12於890皆係於低電壓位準。移位暫存器單元403a-403k及403m具有低電壓位準之反向輸入信號SIR，反向輸入信號SIR導通反向輸入電晶體510，故內部節點信號SN1-SN11及SN13於922維持20 於高電壓位準。移位暫存器單元403l接收高電壓位準移位暫存器輸出信號SO13作為反向輸入信號SIR，反向輸入信號SIR導通反向輸入電晶體來於924放電內部節點信號SN12。

於時序脈波926期間，全部移位暫存器輸出信號SO 830

於928皆被充電至高電壓位準，反向方向信號DIRR 842於930維持於高電壓位準。此外，於時序脈波926期間，全部位址信號~A1、~A2...~A7 825皆於932被充電至高電壓位準；評估阻止電晶體442a被導通來於934下挽LEVAL 848至低電壓位準。位址信號~A1、~A2...~A7 825由時間位址信號~A3及~A5於904被挽低，直至全部位址信號~A1、~A2...~A7 825於932被挽高皆有效。位址信號~A1、~A2...~A7 825於時序脈波908、914及918期間皆有效。

時序脈波936導通於各個移位暫存器單元403a-403m之第二評估電晶體518，來評估內部節點信號SN 826。內部節點信號SN1-SN11及SN13於922皆處於高電壓位準，來於938放電移位暫存器輸出信號SO1-SO11及SO13至低電壓位準。內部節點信號SN12於924係於低電壓位準，截斷移位暫存器單元403l之內部節點電晶體，且於940維持移位暫存器輸出信號SO12於高電壓位準。

此外，時序脈波936導通第四評估電晶體562，控制信號CSYNC 824係於低電壓位準來截斷控制電晶體564，來於944維持反向方向信號DIRR 842於高電壓位準。此外，時序脈波936導通評估阻止電晶體442b，來於946維持LEVAL 848於低電壓位準。

於時序脈波948期間，正向方向信號DIRF 858充電至高電壓位準950，以及LEVAL 848充電至高電壓位準952。於952之高電壓位準邏輯評估信號LEVAL 848導通評估電晶體440。於940之高電壓位準移位暫存器輸出信號SO12導通

位址電晶體468a及468b，來於954下挽位址信號~A3及~A4至低電壓位準。其它位址信號~A1、~A2及~A5~A7則於956維持於高電壓位準。

5 時序脈波958導通第三評估電晶體556。於控制信號CSYNC 824之控制脈波960導通控制電晶體558，正向方向信號DIRF 842於962放電至低電壓位準。

其次各串列之6時序脈波移位高電壓位準移位暫存器輸出信號SO12至次一移位暫存器單元403k，該移位暫存器單元403k提供高電壓位準移位暫存器輸出信號SO11。各串
10 列6時序脈波持續移位至各個移位暫存器輸出信號SO1-SO13皆已經變高一次為止。於移位暫存器輸出信號SO1為高後，該串列高電壓位準移位暫存器輸出信號SO830中止。經由與得自時序信號T2 804之時序脈波重合，提供控制脈波如控制脈波870，移位暫存器402再度被初始化。

15 於反向操作，來自CSYNC 824之控制脈波與來自時序信號T6之時序脈波820重合，提供來設定移位方向成為反向。此外，來自CSYNC 824之控制脈波與得自時序信號T2之時序脈波804重合提供，來開始或初始化移位暫存器402，移位高電壓位準信號通過暫存器輸出信號SO1-SO13。

20 第13圖為方塊圖，顯示二位址產生器1000及1002及6個發射群1004a-1004f之一具體例。位址產生器1000及1002各自係類似第9圖之位址產生器400，以及發射群1004a-1004f係類似第7圖所示發射群202a-202f。位址產生器1000係經第一位址線1006而電耦接至發射群

1004a-1004f。位址線1006提供來自位址產生器1000之位址信號~A1、~A2...~A7給各個發射群1004a-1004c。此外，位址產生器1000係電耦接至控制線1010。控制線1010接收傳導控制信號CSYNC給位址產生器1000。一具體例中，

5 CSYNC信號由外部控制器提供給列印頭晶粒，於該列印頭晶粒上製作二位址產生器1000及1002以及六個發射群1004a-1004f。此外，位址產生器1000係電耦接至選擇線1008a-1008f。選擇線1008a-1008f係類似第7圖所示選擇線212a-212f。選擇線1008a-1008f傳導選擇信號SEL1、

10 SEL2、...SEL6至位址產生器1000，以及傳導至對應之發射群1004a-1004f(圖中未顯示)。

選擇線1008a傳導選擇信號SEL1至位址產生器1000，於一具體例為時序信號T6。選擇線1008b傳導選擇信號SEL2至位址產生器1000，於一具體例為時序信號T1。選擇線

15 1008c傳導選擇信號SEL3至位址產生器1000，於一具體例為時序信號T2。選擇線1008d傳導選擇信號SEL4至位址產生器1000，於一具體例為時序信號T3。選擇線1008e傳導選擇信號SEL5至位址產生器1000，於一具體例為時序信號T4；以及選擇線1008f傳導選擇信號SEL6至位址產生器1000，於

20 一具體例為時序信號T5。

位址產生器1002係經由第二位址線1012而電耦接至發射群1004d-1004f。位址線1012提供得自位址產生器1002之位址信號~B1、~B2...~B7給各個發射群1004d-1004f。此外，位址產生器1002係電耦接至控制線1010，其傳導控制信號

CSYNC給位址產生器1002。此外，位址產生器1002係電耦接至選擇線1008a-1008f。選擇線1008a-1008f傳導選擇信號SEL1、SEL2、...SEL6給位址產生器1002以及對應之發射群1004a-1004f(圖中未顯示)。

5 選擇線1008a傳導選擇信號SEL1至位址產生器1002，於一具體例為時序信號T3。選擇線1008b傳導選擇信號SEL2至位址產生器1002，於一具體例為時序信號T4。選擇線1008c傳導選擇信號SEL3至位址產生器1002，於一具體例為時序信號T5。選擇線1008d傳導選擇信號SEL4至位址產生器1002，於一具體例為時序信號T6。選擇線1008e傳導選擇信號SEL5至位址產生器1002，於一具體例為時序信號T1以及選擇線1008f傳導選擇信號SEL6至位址產生器1002，於一具體例為時序信號T2。

15 選擇信號SEL1、SEL2、...SEL6包括一串列6脈波以6脈波之重複串列重複。各個選擇信號SEL1、SEL2、...SEL6包括於該串列6脈波中之一個脈波。一具體例中，於選擇信號SEL1之一脈波接著為選擇信號SEL2之脈波，接著為選擇信號SEL3之脈波，接著為選擇信號SEL4之脈波，接著為選擇信號SEL5之脈波，接著為選擇信號SEL6之脈波。於選擇信號SEL6之脈波後，串列由選擇信號SEL1之脈波重複開始。控制信號CSYNC包括與選擇信號SEL1、SEL2、...SEL6之脈波重合之脈波來初始化位址產生器1000及1002，以及設定移位方向或於位址產生器1000及1002之位址產生，如就第11圖及第12圖之討論。為了初始化由位址產生器1000

產生位址，控制信號CSYNC包括與時序信號T2之時序脈波重合之控制脈波，其係對應於選擇信號SEL3之時序脈波。

位址產生器1000響應於選擇信號SEL1、SEL2、...SEL6及控制信號CSYNC，而產生位址信號 $\sim A1$ 、 $\sim A2$... $\sim A7$ 。位址信號 $\sim A1$ 、 $\sim A2$... $\sim A7$ 經由第一位址線1006提供給發射群1004a-1004c。

於位址產生器1000，於對應於選擇信號SEL1、SEL2及SEL3之時序脈波之時序信號T6、T1及T2之時序脈波期間，位址信號 $\sim A1$ 、 $\sim A2$... $\sim A7$ 為有效。控制信號CSYNC包括控制脈波其重合時序信號T4之時序脈波且對應選擇信號SEL5之時序脈波，來設定位址產生器1000於正向方向移位。控制信號CSYNC包括一重合時序信號T6之時序脈波之控制脈波，其係對應於選擇信號SEL1之時序脈波，來設定位址產生器1000供於反向方向移位。

發射群1004a-1004c於選擇信號SEL1、SEL2及SEL3之脈波期間接收有效位址信號 $\sim A1$ 、 $\sim A2$... $\sim A7$ 。當於1004a之發射群1 (FG1)接收位址信號 $\sim A1$ 、 $\sim A2$... $\sim A7$ 及選擇信號SEL1之脈波時，於選定之列子群SG1之發射單元120藉發射信號FIRE1致能而作動。當於1004b之發射群2 (FG2)接收位址信號 $\sim A1$ 、 $\sim A2$... $\sim A7$ 及選擇信號SEL2之脈波時，於選定之列子群SG2之發射單元120藉發射信號FIRE2致能而作動。當於1004c之發射群3 (FG3)接收位址信號 $\sim A1$ 、 $\sim A2$... $\sim A7$ 及選擇信號SEL3之脈波時，於選定之列子群SG3之發射單元120藉發射信號FIRE3致能而作動。

位址產生器1002響應於選擇信號SEL1、SEL2、...SEL6及控制信號CSYNC而產生位址信號~B1、~B2...~B7。位址信號~B1、~B2...~B7經由第二位址線1012提供給發射群1004d-1004f。於位址產生器1002，位址信號~B1、~B2...~B7係於時序信號T6、T1及T2之時序脈波期間為有效，該等時序脈波係對應於選擇信號SEL4、SEL5及SEL6之時序脈波。控制信號CSYNC包括一控制脈波重合於時序信號T4之時序脈波而該脈波係對應於選擇信號SEL2之時序脈波，來設定位址產生器1002於正向移位。控制信號CSYNC包括一控制脈波重合於時序信號T6之時序脈波而該脈波係對應於選擇信號SEL4之時序脈波，來設定位址產生器1002於反向移位。為了初始化由位址產生器1002產生位址，控制信號CSYNC包括一控制脈波重合於時序信號T2之時序脈波，而該脈波係對應於選擇信號SEL6之時序脈波。

15 發射群1004d-1004f於選擇信號SEL4、SEL5及SEL6之時序脈波期間接收有效位址信號~B1、~B2...~B7。當於1004d之發射群4 (FG4)接收位址信號~B1、~B2...~B7及選擇信號SEL4之脈波時，於選定之列子群SG4之發射單元120藉發射信號FIRE4致能而作動。當於1004e之發射群5 (FG5)接收位址信號~B1、~B2...~B7及選擇信號SEL5之脈波時，於選定之列子群SG5之發射單元120藉發射信號FIRE5致能而作動。當於1004f之發射群6 (FG6)接收位址信號~B1、~B2...~B7及選擇信號SEL6之脈波時，於選定之列子群SG6之發射單元120藉發射信號FIRE6致能而作動。

20

於一範例操作中，於一串列之6脈波期間，控制信號CSYNC包括控制脈波重合選擇信號SEL2及SEL5之時序脈波來設定位址產生器1000及1002於正向移位。控制脈波重合選擇信號SEL2之時序脈波來設定位址產生器1002於正向移位。控制脈波重合選擇信號SEL5之時序脈波來設定位址產生器1000於正向移位。

於次一串列6脈波中，控制信號CSYNC包括控制脈波重合選擇信號SEL2、SEL3、SEL5及SEL6之時序脈波。重合選擇信號SEL2及SEL5之控制脈波設定於位址產生器1000及1002之移位方向為正向。重合選擇信號SEL3及SEL6之控制脈波初始化位址產生器1000及1002來產生位址信號~A1、~A2...~A7及~B1、~B2...~B7。重合選擇信號SEL3之時序脈波之控制脈波初始化位址產生器1000；重合選擇信號SEL6之時序脈波之控制脈波初始化位址產生器1002。

於第三串列時序脈波期間，位址產生器1000產生位址信號~A1、~A2...~A7，其於選擇信號SEL1、SEL2及SEL3之時序脈波期間為有效。有效之位址信號~A1、~A2...~A7用來致能於發射群1004a-1004c之發射群FG1、FG2及FG3之列子群SG1、SG2及SG3之發射單元120供作動。於第三串列時序脈波期間，位址產生器1002產生位址信號~B1、~B2...~B7，其於選擇信號SEL4、SEL5及SEL6之時序脈波期間為有效。有效之位址信號~B1、~B2...~B7用來致能於發射群1004d-1004f之發射群FG4、FG5及FG6之列子群SG4、SG5及SG6之發射單元120供作動。

於選擇信號SEL1、SEL2、...SEL6之第三串列時序脈波期間，位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 包括低電壓位準信號其係對應於13位址之一，以及位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 包括低電壓位準信號其係對應於13位址中之該同一位址。於得自選擇信號SEL1、SEL2、...SEL6之為主各串列時序脈波期間，位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 及位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 包括低電壓位準信號，其係對應於13位址之該同一位址。各串列時序脈波為一位址時槽，故於各串列時序脈波期間提供13位址之一。

10 於正向操作期間，位址1首先由位址產生器1000及1002提供，接著為位址2等等至位址13。於位址13之後，位址產生器1000及1002提供全部高電壓位準位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 及 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 。此外，於來自選擇信號SEL1、SEL2、...SEL6之各串列時序脈波期間，控制脈波係與選擇信號SEL2及SEL5之時序脈波提供來繼續於正向移位。

於另一範例操作中，於一串列之6脈波期間，控制信號CSYNC包括控制脈波重合選擇信號SEL1及SEL4之時序脈波來設定位址產生器1000及1002於反向移位。控制脈波重合選擇信號SEL1之時序脈波來設定位址產生器1000於反向移位。控制脈波重合選擇信號SEL4之時序脈波來設定位址產生器1002於反向移位。

於次一串列6脈波中，控制信號CSYNC包括控制脈波重合選擇信號SEL1、SEL3、SEL4及SEL6之時序脈波。重合選擇信號SEL1及SEL4之控制脈波設定於位址產生器

1000及1002之移位方向為反向。重合選擇信號SEL3及SEL6
之控制脈波初始化位址產生器1000及1002來產生位址信號
~A1、~A2...~A7及~B1、~B2...~B7。重合選擇信號SEL3之
時序脈波之控制脈波初始化位址產生器1000；重合選擇信
5 號SEL6之時序脈波之控制脈波初始化位址產生器1002。

於第三串列時序脈波期間，位址產生器1000產生位址
信號~A1、~A2...~A7，其於選擇信號SEL1、SEL2及SEL3
之時序脈波期間為有效。有效之位址信號~A1、~A2...~A7
用來致能於發射群1004a-1004c之發射群FG1、FG2及FG3之
10 列子群SG1、SG2及SG3之發射單元120供作動。於第三串列
時序脈波期間，位址產生器1002產生位址信號~B1、
~B2...~B7，其於選擇信號SEL4、SEL5及SEL6之時序脈波
期間為有效。有效之位址信號~B1、~B2...~B7用來致能於
發射群1004d-1004f之發射群FG4、FG5及FG6之列子群
15 SG4、SG5及SG6之發射單元120供作動。

於反向操作於選擇信號SEL1、SEL2、...SEL6之第三串
列時序脈波期間，位址信號~A1、~A2...~A7包括低電壓位
準信號其係對應於13位址之一，以及位址信號~B1、
~B2...~B7包括低電壓位準信號其係對應於13位址中之該
20 同一位址。於得自選擇信號SEL1、SEL2、...SEL6之為主各
串列時序脈波期間，位址信號~A1、~A2...~A7及位址信號
~B1、~B2...~B7包括低電壓位準信號，其係對應於13位址
之該同一位址。各串列時序脈波為一位址時槽，故於各串
列時序脈波期間提供13位址之一。

於反向操作期間，位址13首先由位址產生器1000及1002提供，接著為位址12等等至位址1。於位址1之後，位址產生器1000及1002提供全部高電壓位準位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 及 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 。此外，於來自選擇信號SEL1、SEL2、...SEL6之各串列時序脈波期間，控制脈波係與選擇信號SEL1及SEL4之時序脈波提供來繼續於反向移位。

為了結束或阻止位址產生，控制信號CSYNC包括重合選擇信號SEL1、SEL2、SEL4及SEL5之時序脈波之控制脈波。如此清除於位址產生器1000及1002之移位暫存器如移位暫存器402。於控制信號CSYNC之恆常高電壓位準或一串列高電壓脈波也結束或阻止位址之產生；控制信號CSYNC之恆常低電壓位準不會初始化位址產生器1000及1002。

第14圖為時程圖，顯示位址產生器1000及1002之正向操作及反向操作。用來於正向移位之控制信號為CSYNC(FWD) 1124，以及用來於反向移位之控制信號為CSYNC(REV) 1126。於1128之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 係由位址產生器1000提供且包括正向及反向操作之位址參考。於1130之位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 係由位址產生器1002提供且包括正向及反向操作之位址參考。

選擇信號SEL1、SEL2、...SEL6提供重複串列之6脈波。選擇信號SEL1、SEL2、SEL6各自包括於該串列6脈波中的一個脈波。於一串列之重複串列6脈波中，於1100之選擇信號SEL1包括時序脈波1102，於1104之選擇信號SEL2包括時序脈波1106，於1108之選擇信號SEL3包括時序脈波1110，

於1112之選擇信號SEL4包括時序脈波1114，於1116之選擇信號SEL5包括時序脈波1118以及於1120之選擇信號SEL6包括時序脈波1122。

於正向操作，控制信號CSYNC(FWD) 1124包括於1104重合選擇信號SEL2之時序脈波1106之控制脈波1132。控制脈波1132設定位址產生器1002供於正向方向移位。此外，控制信號CSYNC(FWD) 1124包括於1116重合選擇信號SEL5之時序脈波1118之控制脈波1134。控制脈波1134設定位址產生器1000供於正向方向移位。

於其次各重複串列之6脈波中，於1100之選擇信號SEL1包括時序脈波1136，於1104之選擇信號SEL2包括時序脈波1138，於1108之選擇信號SEL3包括時序脈波1140，於1112之選擇信號SEL4包括時序脈波1142，於1116之選擇信號SEL5包括時序脈波1144以及於1120之選擇信號SEL6包括時序脈波1146。

控制信號CSYNC(FWD) 1124包括與時序脈波1138重合之控制脈波1148，來繼續設定位址產生器1002供於正向移位，以及包括與時序脈波1144重合之控制脈波1152，來繼續設定位址產生器1000供於正向移位。此外，控制信號CSYNC(FWD) 1124於1108包括控制脈波1150，該控制脈波1150係與選擇信號SEL3之時序脈波1140重合。控制脈波1150於1128初始化位址產生器1000來產生位址信號~A1、~A2...~A7。此外，控制信號CSYNC(FWD) 1124於1120包括控制脈波1154，該控制脈波1154係與選擇信號SEL6之時序

脈波1146重合。控制脈波1154於1130初始化位址產生器1002來產生位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 。

於次一串列之6脈波或第三串列之6脈波，於1100之選擇信號SEL1包括時序脈波1156，於1104之選擇信號SEL2包括時序脈波1158，於1108之選擇信號SEL3包括時序脈波1160，於1112之選擇信號SEL4包括時序脈波1162，於1116之選擇信號SEL5包括時序脈波1164以及於1120之選擇信號SEL6包括時序脈波1166。控制信號CSYNC(FWD) 1124包括與時序脈波1158重合之控制脈波1168，來繼續設定位址產生器1002供於正向移位，以及包括與時序脈波1164重合之控制脈波1170，來繼續設定位址產生器1000供於正向移位。

位址產生器1000於1128提供位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 。於正向操作初始化後，位址產生器1000及於1128之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 於1172提供位址1。於1172之位址1於選擇信號SEL6之時序脈波1146期間於1120維持有效，且仍然維持有效直到於1112之於選擇信號SEL4之時序脈波1162為止。於1172之位址1於1100、1104及1108之於選擇信號SEL1、SEL2及SEL3之時序脈波1156、1158及1160期間為有效。

位址產生器1002於1130提供位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 。於正向操作初始化後，位址產生器1002及於1130之位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 於1174提供位址1。於1174之位址1於選擇信號SEL3之時序脈波1160期間於1108維持有效，且仍然維持有效直到於1100之於選擇信號SEL1之時

序脈波1176為止。於1174之位址1於1112、1116及1120之於選擇信號SEL4、SEL5及SEL6之時序脈波1162、1164及1166期間為有效。

於1128之位址信號~A1、~A2...~A7及於1130之位址信號~B1、~B2...~B7提供相同位址亦即於1172及1174之位址1。位址1係於下述串列之6時序脈波期間提供，該串列時序脈波係始於時序脈波1156而終於時序脈波1166，此乃位址1之位址時槽。於次一串列之6脈波期間，始於時序脈波1176，於1128之位址信號~A1、~A2...~A7提供於1178之位址2，以及於1130之位址信號~B1、~B2...~B7也提供位址2。藉此方式位址產生器1000及1002於正向提供由位址1至位址13之各個位址。於位址13後，位址產生器1000及1002再度初始化而以相同方式再度循環通過各個有效位址。

於反向操作，控制信號CSYNC(REV) 1126包括於1100重合選擇信號SEL1之時序脈波1102之控制脈波1180。控制脈波1180設定位址產生器1000供於反向方向移位。此外，控制信號CSYNC(REV) 1126包括於1112重合選擇信號SEL4之時序脈波1114之控制脈波1182。控制脈波1182設定位址產生器1002供於反向方向移位。

控制信號CSYNC(REV) 1126包括與時序脈波1136重合之控制脈波1184，來繼續設定位址產生器1000供於反向移位，以及包括與時序脈波1142重合之控制脈波1188，來繼續設定位址產生器1002供於反向移位。此外，控制信號CSYNC(FWD) 1126於1108包括控制脈波1186，該控制脈波

1186係與選擇信號SEL3之時序脈波1140重合。控制脈波1186於1128初始化位址產生器1000來產生位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 。此外，控制信號CSYNC(REV) 1126於1120包括控制脈波1190，該控制脈波1190係與選擇信號SEL6之時序脈波1146重合。控制脈波1190於1130初始化位址產生器1002來產生位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 。

控制信號CSYNC(REV) 1126包括與時序脈波1156重合之控制脈波1192，來繼續設定位址產生器1000供於反向移位，以及包括與時序脈波1162重合之控制脈波1194，來繼續設定位址產生器1002供於反向移位。

位址產生器1000於1128提供位址信號 $\sim A1 \sim A7$ 。於正向操作初始化後，位址產生器1000及於1128之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 於1172提供位址13。於1172之位址13於時序脈波1146期間變有效，且仍然維持有效直到時序脈波1162為止。於1172之位址13於1100、1104及1108之於選擇信號SEL1、SEL2及SEL3之時序脈波1156、1158及1160期間為有效。

位址產生器1002於1130提供位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 。於反向操作初始化後，位址產生器1002及於1130之位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 於1174提供位址13。於1174之位址13於時序脈波1160期間維持有效，且仍然維持有效直到時序脈波1176為止。於1174之位址13於1112、1116及1120之於選擇信號SEL4、SEL5及SEL6之時序脈波1162、1164及1166期間為有效。

於1128之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 及於1130之位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 提供相同位址亦即於1172及1174之位址13。位址13係於下述串列之6時序脈波期間提供，該串列時序脈波係始於時序脈波1156而終於時序脈波1166，此乃位址13之位址時槽。於次一串列之6脈波期間，始於時序脈波1176，於1128之位址信號 $\sim A1$ 、 $\sim A2 \dots \sim A7$ 提供於1178之位址12，以及於1130之位址信號 $\sim B1$ 、 $\sim B2 \dots \sim B7$ 也提供位址12。位址產生器1000及1002於反向提供由位址13至位址1之各個位址。於位址1後，位址產生器1000及1002再度初始化而再度循環通過各個有效位址。

第15圖為方塊圖顯示於一噴墨頭晶粒40之一位址產生器1200、一門鎖電路1202、及6發射群1204a-1204f之一具體例。位址產生器1200係類似第9圖之位址產生器400，及發射群1204a-1204f係類似第7圖所示發射群202a-202f。

位址產生器1200係經由位址線1206而電耦接至發射群1204a-1204c及電耦接至門鎖電路1202。此外位址產生器1200係電耦接至控制線1210，控制線1210傳導控制信號CSYNC給位址產生器1200。此外，位址產生器1200係電耦接至選擇線1208a-1208f。選擇線1208a-1208f係類似第7圖所示之選擇線212a-212f。選擇線1208a-1208f傳導選擇信號SEL1、SEL2、...SEL6給位址產生器1200，以及傳導給對應之發射群1204a-1204f(圖中未顯示)。

選擇線1208a傳導選擇信號SEL1至位址產生器1200，該選擇信號SEL1於一具體例為時序信號T6。選擇線1208a傳

導選擇信號SEL1至位址產生器1200，該選擇信號SEL1於一
具體例為時序信號T6。選擇線1208b傳導選擇信號SEL2至
位址產生器1200，該選擇信號SEL2於一具體例為時序信號
T1。選擇線1208c傳導選擇信號SEL3至位址產生器1200，
5 該選擇信號SEL3於一具體例為時序信號T2。選擇線1208d
傳導選擇信號SEL4至位址產生器1200，該選擇信號SEL4於
一具體例為時序信號T3。選擇線1208e傳導選擇信號SEL5
至位址產生器1200，該選擇信號SEL5於一具體例為時序信
號T4；以及選擇線1208f傳導選擇信號SEL6至位址產生器
10 1200，該選擇信號SEL6於一具體例為時序信號T5。

門鎖電路1202係經由位址線1212而電耦接至發射群
1204a-1204f。此外，門鎖電路1202係電耦接至選擇線1208a
及1208f及評估信號線1214。選擇線1208a及1208f接收選擇
信號SEL1及SEL6，且提供所接收之選擇信號SEL1及SEL6
15 給門鎖電路1202。評估線1214傳導評估信號EVAL(評估信
號EVAL類似選擇信號SEL1之反相)給門鎖電路1202。此
外，門鎖電路1202係電耦接至位址線1206，位址線1206傳
導位址信號~A1、~A2、...~A7給門鎖電路1202。一具體例
中，評估信號EVAL係於噴墨頭晶粒40由選擇信號SEL1、
20 SEL2、...SEL6而產生。

選擇信號SEL1、SEL2、...SEL6提供一串列6脈波，如
就第13圖及第14圖之說明，係以重複6脈波之串列而重複。
控制信號CSYNC包括重合選擇信號SEL1、SEL2、...SEL6
之脈波之脈波來初始化位址產生器1200，以及設定於位址

產生器1200之移位方向及位址產生方向。

位址產生器1200響應於選擇信號SEL1、SEL2、...SEL6及控制信號CSYNC而產生位址信號~A1、~A2、...~A7。位址信號~A1、~A2、...~A7經由位址線1206而提供給發射群1204a-1204c。於位址產生器1200，於與選擇信號SEL1、SEL2及SEL3之時序脈波相對應之時序信號T6、T1及T2之時序脈波期間，位址信號~A1、~A2、...~A7為有效。控制信號CSYNC包括一控制脈波，該控制脈波係與選擇信號SEL5之時序脈波相對應之時序信號T4之時序脈波重合，來設定位址產生器1200於正向方向移位。控制信號CSYNC包括一控制脈波，該控制脈波係與選擇信號SEL1之時序脈波相對應之時序信號T6之時序脈波重合，來設定位址產生器1200於反向方向移位。為了初始化由位址產生器1200產生位址，控制信號CSYNC包括一控制脈波，該控制脈波係與選擇信號SEL3之時序脈波相對應之時序信號T2之時序脈波重合。

門鎖電路1202相對於接收位址信號~A1、~A2、...~A7、選擇信號SEL1及SEL6、及評估信號EVAL而提供位址信號~B1、~B2、...~B7。位址門鎖1202於選擇信號SEL1之時序脈波期間接收有效位址信號~A1、~A2、...~A7，且門鎖於有效位址信號~A1、~A2、...~A7來提供位址信號~B1、~B2、...~B7。位址信號~A1、~A2、...~A7及~B1、~B2、...~B7係於一個位址時槽期間提供相同位址給發射群1204a-1204f。位址信號~B1、~B2、...~B7經由位址線1212提供給發射群1204c-1204f。位址信號~B1、~B2、...~B7係

於選擇信號SEL3、SEL4、SEL5及SEL6之時序脈波期間為有效。

於一範例操作中，於一串列6脈波期間，控制信號CSYNC包括重合選擇信號SEL5之時序脈波之一控制脈波，來設定位址產生器1200於正向方向移位；或包括與選擇信號SEL1之時序脈波重合之一控制脈波，來設定位址產生器1200於反向方向移位。位址產生器1200於本串列6脈波期間未被初始化，且於本例中提供全部高電壓位準位址信號~A1、~A2、...~A7。門鎖電路1202門鎖於高電壓位準位址信號~A1、~A2、...~A7，來提供高電壓位準位址信號~B1、~B2、...~B7。

於次一串列之6時序脈波期間，控制信號CSYNC包括與選擇信號SEL5或選擇信號SEL1之時序脈波重合之一控制脈波來設定位址產生器1200所選定之移位方向。此外，控制信號CSYNC包括與選擇信號SEL3之時序脈波重合之一控制脈波，來初始化位址產生器1200產生有效位址信號~A1、~A2、...~A7。於此第二串列之6脈波期間，位址產生器1200提供全部高電壓位準之位址信號~A1、~A2、...~A7，以及門鎖電路1202門鎖於位址信號~A1、~A2、...~A7來提供全部高電壓位準之位址信號~B1、~B2、...~B7。

於次一串列之6時序脈波期間，控制信號CSYNC包括與選擇信號SEL5或選擇信號SEL1之時序脈波重合之一控制脈波，來設定於位址產生器1200所選擇之移位方向。於此第三串列之6脈波期間，位址產生器1200於來自選擇信號

SEL1、SEL2及SEL3之時序脈波期間提供有效位址信號
 ~A1、~A2、...~A7包括低電壓位準信號。有效位址信號
 ~A1、~A2、...~A7用來於1204a-1204c致能於發射群FG1、
 FG2及FG3之列子群SG1、SG2及SG3之發射單元120發揮作
 5 用。門鎖電路1202門鎖於有效位址信號~A1、~A2、...~A7，
 且提供有效位址信號~B1、~B2、...~B7。門鎖電路1202於
 來自選擇信號SEL3、SEL4、SEL5及SEL6之時序脈波期間
 提供有效位址信號~B1、~B2、...~B7。有效位址信號~B1、
 ~B2、...~B7用來於1204c-1204f致能於發射群FG3、FG4、
 10 FG5及FG6之列子群SG3、SG4、SG5及SG6之發射單元120
 發揮作用。

於第三串列之得自選擇信號SEL1、SEL2、...SEL6之時
 序脈波期間，位址信號~A1、~A2、...~A7包括與13位址之
 一相對應之低電壓位準信號，以及位址信號~B1、
 15 ~B2、...~B7包括與該13位址之同一個位址相對應之低電壓
 位準信號。於隨後各串列之得自選擇信號SEL1、
 SEL2、...SEL6之6脈波期間，位址信號~A1、~A2、...~A7
 及~B1、~B2、...~B7包括與13位址之同一個位址相對應之
 低電壓位準信號。各串列之時序脈波為一位址時槽，因此
 20 於各串列之6脈波期間提供13位址之一。

於正向方向操作，首先由位址產生器1200及門鎖電路
 1202提供位址1，接著為位址2等等至位址13。於位址13後，
 位址產生器1200及門鎖電路1202提供全部皆為高電壓位準
 之位址信號~A1、~A2、...~A7及~B1、~B2、...~B7。

於反向方向操作，首先由位址產生器1200及閘鎖電路1202提供位址13，接著為位址12等等至位址1。於位址1後，位址產生器1200及閘鎖電路1202提供全部皆為高電壓位準之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 及 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 。此外，

5 於各串列之得自選擇信號SEL1、SEL2、...SEL6之6脈波期間，提供與選擇信號SEL5或SEL1之時序脈波重合之一控制脈波來持續於該選定之方向移位。

第16圖為略圖顯示閘鎖暫存器1220之一具體例。閘鎖電路1202包括7閘鎖暫存器，諸如閘鎖暫存器1220。各個閘鎖暫存器1220閘鎖於7位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 之一，且提供相對應之被閘鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 。閘鎖暫存器1220包括一第一閘鎖階段1222、一第二閘鎖階段1224、及一閘鎖電晶體1226。第一閘鎖階段1222係於1228電耦接至閘鎖電晶體1226之汲極-源極路徑之一側，以及第

10 二閘鎖階段1224係於1230電耦接至閘鎖電晶體1226之汲極-源極路徑之另一側。閘鎖電晶體1226之閘極係電耦接至信號線1208a，其傳導選擇信號SEL1給閘鎖電晶體1226作為閘鎖信號LATCH。

第一閘鎖階段1222包括一第一預充電電晶體1234、一

20 選擇電晶體1236、一位址電晶體1238及一位址節點電容器1240。第一預充電電晶體1234之閘極係電耦接至第一預充電電晶體1234之汲極，且電耦接至一信號線1208f，信號線1208f傳導選擇信號SEL6給第一預充電電晶體1234作為第一預充電信號PRE1。第一預充電電晶體1234之源極係於

1228電耦接至門鎖電晶體1226之汲極-源極路徑之一側，以及電耦接至位址節點電容器1240之一側。位址節點電容器1240之另一側係電耦接至一參考電壓，諸如地電位。此外，第一預充電電晶體1234之源極係電耦接至選擇電晶體1236之汲極-源極路徑之一側。選擇電晶體1236之汲極係電耦接至信號線1208a，該信號線1208a傳導選擇信號SEL1給選擇電晶體1236。選擇電晶體1236之汲極-源極路徑之另一側係電耦接至位址電晶體1238之汲極-源極路徑之一側。位址電晶體1238之汲極-源極路徑之另一側係電耦接至參考電壓，諸如地電位。位址電晶體1238之閘極係電耦接至位址線1206之一。

第二門鎖階段1224包括一第二預充電電晶體1246、一評估電晶體1248、一經門鎖之位址電晶體1250、及一經門鎖之位址節點電容器1252。第二預充電電晶體1246之閘極係電耦接至第二預充電電晶體1246之汲極，且電耦接至信號線1208a，其傳導選擇信號SEL1給第二預充電電晶體1246作為第二預充電信號PRE2。第二預充電電晶體1246之源極係電耦接至評估電晶體1248之汲極-源極路徑之一側以及電耦接至經門鎖之位址線1212之一。評估電晶體1248之閘極係電耦接至評估位址線1214。評估電晶體1248之汲極-源極路徑之另一側係電耦接至經門鎖之位址電晶體1250之汲極-源極路徑。經門鎖之位址電晶體1250之汲極-源極路徑之另一側係電耦接至參考電壓，諸如地電位。經門鎖之位址電晶體1250之閘極係於1230電耦接至門鎖電晶體1226之汲

極-源極路徑。此外，經門鎖之位址電晶體1250之閘極係於1230電耦接至經門鎖之位址節點電容器1252之一側。經門鎖之位址節點電容器1252之另一側係電耦接至參考電壓，諸如地電位。

5 第一預充電電晶體1234係經由信號線1208a接收預充電信號PRE1，以及選擇電晶體1236係經由信號線1208a接收選擇信號SEL1。若選擇信號SEL1係設定於低電壓位準，以及預充電信號PRE1係設定於高電壓位準，則選擇電晶體1236被截斷(非導通)，以及位址節點電容器1240經由預充電
10 電晶體1234充電至高電壓位準。

位址電晶體1238經由位址線1206接收位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 之一。若接收得之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 係設定於高電壓位準，則位址電晶體1238被導通(傳導)；以及若接收得之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 被設定為低電壓
15 位準，則位址電晶體1238被截斷(非傳導)。當選擇信號SEL1變遷至高電壓位準時，選擇電晶體1236被導通。若位址電晶體1238被導通，則位址節點電容器1240放電至低電壓位準。若位址電晶體1238為截斷且位址節點電容器1240被充電至高電壓位準，則位址節點電容器1240未放電而維持於
20 該高電壓位準。

門鎖電晶體1226係經由信號線1208a接收門鎖信號LATCH。若門鎖信號LATCH係設定為高電壓位準，則門鎖電晶體1226被導通；若門鎖信號LATCH被設定為低電壓位準，則門鎖電晶體1226為截斷。門鎖電晶體1226被導通而

將位址節點電容器1240之電壓位準進送至經門鎖之位址節點電容器1252。位址節點電容器1240之電容約比經門鎖之位址節點電容器1252之電容大三倍，故當電荷介於位址節點電容器1240與經門鎖之位址節點電容器1252間移動時，
5 充分高電壓位準或充分低電壓位準維持於電容器1240及電容器1252。

若當位址節點電容器1240經由第一預充電電晶體1234而充電至高電壓位準時，門鎖電晶體1226為截斷，則經門鎖之位址節點電容器1252之電壓位準維持不變。位址節點
10 電容器1240被預充電，而不影響門鎖暫存器1220之第二門鎖階段1224，包括經門鎖之位址線1212上之經門鎖之位址信號。若當位址節點電容器1240經由第一預充電電晶體1234充電至高電壓位準時門鎖電晶體1226為導通，則經門鎖之位址節點電容器1252被充電至高電壓位準，以及經門
15 鎖之位址電晶體1250被導通。當位址節點電容器1240及經門鎖之位址節點電容器1252經由第一預充電電晶體1234被充電至高電壓位準時，第二門鎖階段1224，包括經門鎖之位址線1212上之經門鎖之位址信號於受影響。一具體例中，門鎖電晶體1226由第一門鎖階段1222與第二門鎖階段
20 1224間被去除。此外，經門鎖之位址節點電容器1252可被去除，以及位址節點電容器1240之電容值可降低，原因在於位址節點電容器1240不再需要充電或放電經門鎖之位址節點電容器1252之故。本具體例中，位址節點電容器1240經由第一預充電電晶體1234預充電，來導通於第二門鎖階

段1224之經門鎖之位址電晶體1250，位址節點電容器1240之預充電並未與第二門鎖階段1224隔開。

第二預充電電晶體1246經由信號線1208a接收預充電信號PRE2，評估電晶體1248經由評估信號線1246接收評估信號EVAL。若評估信號EVAL設定為低電壓位準，且預充電信號PRE2設定為高電壓位準，則評估電晶體1248被截斷，以及經門鎖之位址線1212經由第二預充電電晶體1246而充電至高電壓位準。

門鎖電晶體1226被導通來將位址節點電容器1240之電壓位準進送至經門鎖之位址節點電容器1252。高電壓位準導通經門鎖之位址電晶體1250，以及低電壓位準截斷經門鎖之位址電晶體1250。若經門鎖之位址電晶體1250被導通，則評估信號EVAL設定為高電壓位準來導通評估電晶體1248，以及放電經門鎖之位址信號至低電壓位準。若當評估電晶體1248為導通時經門鎖之位址電晶體1250為截斷，則經門鎖之位址線1212維持於高電壓位準。門鎖電晶體1226被截斷來門鎖於經門鎖之位址節點電容器1252之電壓位準及經門鎖之位址電晶體1250之狀態。

於門鎖暫存器1220之一具體例之範例操作中，第一預充電信號PRE1、選擇信號SEL1及門鎖信號LATCH被設定為低電壓位準。此外，第二預充電信號PRE2被設定為低電壓位準，以及評估信號EVAL被設定為高電壓位準。門鎖信號LATCH於低電壓位準，門鎖電晶體1226被截斷來門鎖於經門鎖之位址節點電容器1252之電壓位準，其設定經門鎖之

位址電晶體1250之開關態。以評估信號EVAL設定於高電壓位準，若經閘鎖之位址電晶體1250被導通，則評估電晶體1248被導通來放電該經閘鎖之位址信號。以預充電信號PRE2設定為低電壓位準，經閘鎖之位址線1212之電壓位準係對應於經閘鎖之位址電晶體1250之狀態。若經閘鎖之位址電晶體1250為導通，則經閘鎖之位址線1212之經閘鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 被主動驅動至低電壓位準。若經閘鎖之位址電晶體1250為截斷，則經閘鎖之位址線1212之經閘鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 維持於經預充電之高電壓位準。

第一預充電信號PRE1被設定於高電壓位準，來預充電位址節點電容器1240至高電壓位準。當位址節點電容器1240被充電至高電壓位準時，有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 提供於位址線1206給位址電晶體1238。有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 設定位址電晶體1238之開關態，以及預充電信號PRE1於第一預充電時段結束時變遷至低電壓位準。

其次，選擇信號SEL1、閘鎖信號LATCH及預充電信號PRE2被設定為高電壓位準；以及評估信號EVAL被設定為低電壓位準。選擇信號SEL1導通選擇電晶體1236，以及閘鎖信號LATCH導通閘鎖電晶體1226。若信號線1206之有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 係於高電壓位準，則位址電晶體1238被導通，以及位址節點電容器1240及經閘鎖之位址節點電容器1252被放電至低電壓位準。若信號線1206之有

效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 係於低電壓位準，則位址電
晶體1238被截斷，以及位址節點電容器1240將經門鎖之位
址節點電容器1252充電至高電壓位準。信號線1206接收之
有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 之反相信號儲存於電容器
5 1240及電容器1252。

經門鎖之位址節點電容器1252之電壓位準設定經門鎖
之位址電晶體1250之開關狀態。以評估信號EVAL設定為低
電壓位準以及預充電信號PRE2設定為高電壓位準，評估電
晶體1248被截斷，以及門鎖位址線1212被充電至高電壓位
10 準。於選擇時段結束時，選擇信號SEL1、門鎖信號LATCH
及預充電信號PRE2被設定為低電壓位準。以門鎖信號
LATCH於低電壓位準，門鎖電晶體1226被截斷來門鎖於經
門鎖之位址電晶體1250之狀態。

其次，評估信號EVAL被設定為高電壓位準來導通評估
15 電晶體1248。若經門鎖之位址節點電容器1252被充電至高
電壓位準來導通經門鎖之位址電晶體1250，則經門鎖之位
址線1212放電至低電壓位準。若經門鎖之位址節點電容器
1252係於低電壓位準來截斷經門鎖之位址電晶體1250，則
經門鎖之位址線1212維持充電至高電壓位準。如此，位址
20 信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 之反相存在於經門鎖之位址節點電
容器1252，以及經門鎖之位址節點電容器1252之電壓位準
之反相存在於經門鎖之位址線1212作為被門鎖之位址信號
 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 。位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 被門鎖於
門鎖暫存器1220，且提供作為經門鎖之位址線1212之被門

鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 。當預充電信號PRE1變高來充電位址節點電容器1240，且門鎖電晶體1226被截斷時，經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 維持有效。當選擇信號SEL1、門鎖信號LATCH及預充電信號PRE2被設定為高電壓位準，以及評估信號EVAL被設定為低電壓位準時，經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 變無效。

第17圖為時程圖顯示門鎖暫存器1220之一具體例之範例操作。位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300於1302變遷。預充電信號PRE1 1304於1306設定為高電壓位準經歷一時段，指示於1308。於時段1308期間，選擇信號SEL1 1310及門鎖信號LATCH 1312被設定為低電壓位準來分別截斷選擇電晶體1236及門鎖電晶體1226。於1306之預充電信號PRE1之高電壓位準經由預充電電晶體1234而充電位址節點電容器1240。以門鎖電晶體1226為截斷，經門鎖之位址節點電容器1252之電壓位準保持不變。此外，於時段1308期間，於1314之預充電信號PRE2係於低電壓位準，以及於1316之評估信號EVAL係於高電壓位準來導通評估電晶體1248。於1318之經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 維持不變。

位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300係由位址產生器1200提供，於1320變成有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。於1320之有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 之一提供於信號線1206來設定位址電晶體1238之開關狀態。預充電信號PRE1 1304於時段1308結束時變遷為低 1322。

位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300於下一時段期間(示於1326)維持有效1324。於時段1326期間，預充電信號PRE1 1304維持於低電壓位準；選擇信號SEL1 1310變遷至高電壓位準1328，閃鎖信號LATCH 1312變遷至高電壓位準1330，

5 預充電信號PRE2 1314變遷至高電壓位準1332，以及評估信號EVAL 1316變遷至高電壓位準1334。有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1324設定位址電晶體1238之開關狀態。以選擇信號SEL1 1310設定於高電壓位準以及閃鎖信號LATCH 1312設定於高電壓位準，位址節點電容器1240及經閃鎖之位址節點電容器1252之電壓位準係基於位址電晶體1238之狀態決定。若位址電晶體1238係藉有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1324被導通，則位址節點電容器1240及經閃鎖之位址節點電容器1252被放電至低電壓位準。若位址電晶體1238係藉有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1324被截斷，

10 則位址節點電容器1240及經閃鎖之位址節點電容器1252維持於高電壓位準。

以預充電信號PRE2 1314設定於高電壓位準1332以及評估信號EVAL 1316設定於低電壓位準1334，評估電晶體1248被截斷，以及經閃鎖之位址線1212經由第二預充電電

20 晶體1246被充電至高電壓位準。當評估信號EVAL 1316變遷為低電壓位準1334以及預充電信號PRE2 1314變遷為高電壓位準1332時，經閃鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 1318於1336變遷為無效之經閃鎖之位址信號。於時段1326結束時，選擇信號SEL1 1310於1338變遷至低電壓位準來截斷選

擇電晶體1236，閃鎖信號LATCH 1312於1340變遷至低電壓位準來截斷閃鎖電晶體1226，以及預充電信號PRE2 1314於1342變遷至低電壓位準來停止經由預充電電晶體1246充電經閃鎖之位址線1212。截斷閃鎖電晶體1226，閃鎖於經閃鎖之位址節點電容器1252之電壓位準來導通或截斷經閃鎖之位址電晶體1250。

於次一時段(指示於1346)期間，評估信號EVAL 1316變遷至高電壓位準1344。當評估信號EVAL 1316於1344變遷至高電壓位準時，經閃鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 1318包括經閃鎖之位址線1212之信號於1348變有效。由位址產生器1200提供之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300於時段1346期間維持有效。此外，位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300及經閃鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 1318於接續之時段(指示於1350)維持有效。

位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300於時段1354之起點變無效位址信號1352。此外，位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300於時段(指示於1356)期間維持無效。經閃鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 於時段1354及時段1356期間維持有效。

位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300於時段1360期間於1358變遷，而變成有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1362。預充電信號PRE1 1304變遷為高電壓位準1364，經閃鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 於時段1360期間為有效。時段1360係類似時段1308，且重複循環通過時段1326、1346、1350、1354及1356。

本具體例中，該循環週期包括6時段諸如1326、1346、1350、1354、1356及1360。位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300為有效經歷3時段1326、1346及1350；經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 1318為有效經歷4時段1350、1354、1356及1360。位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300及經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 1318於時段1350期間皆為有效。當經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 1318無效經歷2時段諸如時段1326及1346時，門鎖暫存器1220門鎖於位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300。其它具體例中，一個循環週期之時段數目可設定為任何適當時段數目，以及門鎖電路1202可於2或2以上之時段門鎖於位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 1300。

第18圖為略圖，顯示單向移位暫存器單元1400之一具體例用於其它提供正向方向及反向方向位址之位址產生器具體例。移位暫存器單元1400包括第一階段其為輸入階段，以虛線指示於1402；以及包括一第二階段其為輸出階段，以虛線指示於1404。第一階段1402包括一第一預充電電晶體1406、一第一評估電晶體1408及一輸入電晶體1410。第二階段1404包括一第二預充電電晶體1412、一第二評估電晶體1414及一內部節點電晶體1416。

於該第一階段1402，第一預充電電晶體1406之閘極及汲極-源極路徑之一側係電耦接至第一預充電線1418。第一預充電線1418傳導第一預充電信號PRE1之時序脈波給移位暫存器單元1400。第一預充電電晶體1406之汲極-源極路

徑之另一側係經由內部節點1420而電耦接至第一評估電晶體1408之汲極-源極路徑之一側與內部節點電晶體1416之閘極。內部節點1420介於階段1402與1404間提供內部節點信號SN給內部節點電晶體1416之閘極。

- 5 第一評估電晶體1408之閘極係電耦接至第一評估信號線1422，其傳導第一評估信號EVAL1之時序脈波給移位暫存器單元1400。第一評估電晶體1408之汲極-源極路徑之另一側係於1424電耦接至輸入電晶體1410之汲極-源極路徑之一側。輸入電晶體1410之閘極係電耦接至輸入線1411。
- 10 輸入電晶體1410之汲極-源極路徑之另一側係於1426電耦接至參考電位，諸如地電位。

- 於該第二階段1404，第二預充電電晶體1412之閘極及汲極-源極路徑之一側係電耦接至第二預充電線1428。第二預充電線1428傳導第二預充電信號PRE2之時序脈波給移
- 15 位暫存器單元1400。第二預充電電晶體1412之汲極-源極路徑之另一側係電耦接至第二評估電晶體1414之汲極-源極路徑之一側及移位暫存器輸出線1430。第二評估電晶體1414之閘極係電耦接至第二評估信號線1432，其傳導第二評估信號EVAL2給移位暫存器單元1400。第二評估電晶體
- 20 1414之汲極-源極路徑之另一側係於1434電耦接至內部節點電晶體1416之汲極-源極路徑之一側。內部節點電晶體1416之汲極-源極路徑之另一側係於1436電耦接至參考電位，諸如地電位。內部節點電晶體1416之閘極包括一儲存內部節點信號SN用之電容1438。移位暫存器輸出線1430包

括儲存移位暫存器單元輸出信號SO之電容1440。

移位暫存器單元1400接收輸入信號SI，以及經由一
列預充電操作及評估操作，移位暫存器單元1400儲存該輸
入信號SI值作為輸出信號SO。第一階段1402接收輸入信號
5 SI，以及儲存輸入信號SI之反相作為內部節點信號SN。第
二階段1404接收內部節點信號SN，以及儲存內部節點信號
SN之反相作為輸出信號SO。

操作時，移位暫存器單元1400接收第一預充電信號
PRE1之時序脈波，其經由第一預充電電晶體1406，預充電
10 內部節點1420及內部節點信號SN至高電壓位準。其次，移
位暫存器單元1400接收第一評估信號EVAL1之時序脈波，
其導通第一評估電晶體1408。若輸入信號SI係於低電壓位
準其截斷輸入電晶體1410，則內部節點1420及內部節點信
號SN維持充電至高電壓位準。若輸入信號SI係於高電壓位
15 準其導通輸入電晶體1410，則內部節點1420及內部節點信
號SN放電至低電壓位準。

移位暫存器單元1400接收第二預充電信號PRE2之時
序脈波，其預充電輸出信號線1430及輸出信號SO至高電壓
位準。於第二預充電信號PRE2之時序脈波之前，輸出線
20 1430可儲存有效輸出信號SO。其次，移位暫存器單元1400
接收第二評估信號EVAL2之時序脈波，其導通第二評估電
晶體1414。若內部節點信號SN係於截斷內部節點電晶體
1416之低電壓位準，則輸出線1430及輸出信號SO維持充電
至高電壓位準。若內部節點信號SN係於導通內部節點電晶

體1416之高電壓位準，則輸出線1430及輸出信號SO放電至低電壓位準。

第19圖為略圖，顯示位址產生器1500，其使用移位暫存器單元1400來於正向方向及反向方向提供位址。位址產生器1500包括一第一移位暫存器1502、一第二移位暫存器1504、一第一邏輯電路1506、一第二邏輯電路1508及一方向電路1510。

第一移位暫存器1502係經由移位暫存器輸出線1512a-1512m而電耦接至第一邏輯電路1506。移位暫存器輸出線1512a-1512m提供移位暫存器輸出信號SO1-SO13給邏輯電路1506分別作為邏輯電路輸入信號AI1-AI13。此外，第一移位暫存器1502係電耦接至控制信號線1514，其傳導控制信號CSYNC給第一移位暫存器1502。此外，第一移位暫存器1502接收來自時序信號T1-T4之時序脈波。

第一移位暫存器1502電耦接至第一時序信號線1516，其傳輸時序信號T1給第一移位暫存器1502作為第一預充電信號PRE1。第一移位暫存器1502係經由第一評估信號線1520而電耦接至第一電阻器劃分網路1518。第一電阻器劃分網路1518係電耦接至第二時序信號線1522，其傳輸時序信號T2給第一電阻器劃分網路1518。第一電阻器劃分網路1518經由第一評估信號線1520，提供較低電壓位準之T2時序信號給第一移位暫存器1502作為第一評估信號EVAL1。第一移位暫存器1502係電耦接至第三信號線1524，其傳輸時序信號T3給第一移位暫存器1502作為第二預充電信號

PRE2。第一移位暫存器1502係經由第二評估信號線1528而電耦接至第二電阻器劃分網路1526。第二電阻器劃分網路1526係電耦接至第四時序信號線1530，其提供時序信號T4給第二電阻器劃分網路1526。第二電阻器劃分網路1526經由第二評估信號線1528，提供較低電壓位準之T4時序信號給第一移位暫存器1502作為第二評估信號EVAL2。

第二移位暫存器1504係經由移位暫存器輸出線1532a-1532m而電耦接至第二邏輯電路1508。移位暫存器輸出線1532a-1532m傳輸移位暫存器輸出信號SO1-SO13給邏輯電路1508分別作為邏輯電路輸入信號AI13-AI1。此外，第二移位暫存器1504係電耦接至控制信號線1514，其傳輸控制信號CSYNC給第二移位暫存器1504。此外，第二移位暫存器1504接收來自時序信號T1-T4之時序脈波。

第二移位暫存器1504係電耦接至第一時序信號線1516，其傳輸時序信號T1給第二移位暫存器1504作為第一預充電信號PRE1。第二移位暫存器1504係電耦接至第一評估信號線1520，其傳輸較低電壓位準之T2時序信號給第二移位暫存器1504作為第一評估信號EVAL1。第二移位暫存器1504係電耦接至第三時序信號線1524，其傳輸時序信號T3給第二移位暫存器1504作為第二預充電信號PRE2。第二移位暫存器1504係電耦接至第二評估信號線1528，其傳輸較低電壓位準之T4時序信號給第二移位暫存器1504作為第二評估信號EVAL2。

方向電路1510係經由正向方向信號線1540而電耦接至

第一移位暫存器1502，以及經由反向方向信號線1542而電耦接至第二移位暫存器1504。正向方向信號線1540傳輸正向方向信號DIRF由方向電路1510至第一移位暫存器1502。反向方向信號線1542傳輸反向方向信號DIRR由方向電路1510至第二移位暫存器1504。此外，方向電路1510係電耦接至控制信號線1514，其傳輸控制信號CSYNC給方向電路1510。此外，方向電路1510接收來自時序信號T3-T6之時序脈波。

方向電路1510係電耦接至第三時序信號線1524，其傳輸時序信號T3給方向電路1510作為第四預充電信號PRE4。方向電路1510係電耦接至第二評估信號線1528，其傳輸較低電壓位準之T4時序信號給方向電路1510作為第四評估信號EVAL4。此外，方向電路1510係電耦接至第五時序信號線1544，其傳輸時序信號T5給方向電路1510作為第三預充電信號PRE3。此外，方向電路1510係經由第三評估信號線1548而電耦接至第三電阻器劃分網路1546。第三電阻器劃分網路1546係電耦接至第六時序信號線1550，其傳輸時序信號T6給第三電阻器劃分網路1546。第三電阻器劃分網路1546提供較低電壓位準之T6時序信號給方向電路1510作為第三評估信號EVAL3。

第一邏輯電路1506係電耦接至移位暫存器輸出線1512a-1512m來接收移位暫存器輸出信號SO1-SO13分別作為輸入信號AI1-AI13。此外，第一邏輯電路1506係電耦接至位址線1552a-1552g來分別提供位址信號~A1、

~A2、...~A7。第二邏輯電路1508係電耦接至移位暫存器輸出線1532a-1532m來接收移位暫存器輸出信號SO1-SO13分別作為輸入信號AI13-AI1。此外，第二邏輯電路1508係電耦接至位址線1552a-1552g來分別提供位址信號~A1、~A2、...~A7。

第一移位暫存器1502及第一邏輯電路1506提供於位址信號~A1、~A2、...~A7之低電壓位準信號來如前文說明提供13位址。第一移位暫存器1502及第一邏輯電路1506提供由位址1至位址13之於正向方向之13個位址。第二移位暫存器1504及第二邏輯電路1508提供低電壓位準信號於位址信號~A1、~A2、...~A7，來提供由位址13至位址1之於反向方向之13個位址。方向電路1510傳輸方向信號DIRF及DIRR，該等信號致能第一移位暫存器1502於正向方向操作、或第二移位暫存器1504之反向方向操作。

15 時序信號T1-T6提供於重複串列6脈波之一串列6脈波。各個時序信號T1-T6包括於該串列6脈波中之一個脈波，以及時序信號T1-T6係以由時序信號T1至時序信號T6之順序來提供脈波。

20 第一移位暫存器1502包括13個移位暫存器單元，諸如移位暫存器單元1400。13個移位暫存器單元1400係串列電耦接，一個移位暫存器單元1400之輸出線1430電耦接至次一個移位暫存器單元1400之輸入線1411。串列中之第一移位暫存器單元1400接收控制信號CSYNC作為輸入信號SI，以及提供輸出信號SO1。下一個移位暫存器單元1400接收輸

出信號SO1作為輸入信號SI且提供輸出信號SO2等等，直到最末一個移位暫存器單元1400其接收前一個輸出信號SO12作為輸入信號SI且提供輸出信號SO13。

第一移位暫存器1502係經由接收與時序信號T2之時序脈波重合之控制信號CSYNC之控制脈波而被初始化。響應於此，於SO1提供單一高電壓位準信號。於隨後各串列6時序脈波期間，第一移位暫存器1502移位單一高電壓位準信號至下一個移位暫存器單元1400，及移位暫存器輸出信號SO2-SO13。單一高電壓位準信號由移位暫存器輸出信號SO1移位至移位暫存器輸出信號SO2等等直到移位暫存器輸出信號SO13為止。於移位暫存器輸出信號SO13已經被設定至高電壓位準後，全部移位暫存器輸出信號SO1-SO13皆被設定為低電壓位準。

第一邏輯電路1506係類似邏輯電路406(如第9圖所示)。第一邏輯電路1506接收單一高電壓位準信號作為輸入信號AI1-AI13，且提供相對應之低電壓位準位址信號於位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。響應於高電壓位準輸入信號AI1，第一邏輯電路1506提供位址1位址信號 $\sim A1$ 及 $\sim A2$ 於低電壓位準。響應於高電壓位準輸入信號AI2，第一邏輯電路1506提供位址2位址信號 $\sim A1$ 及 $\sim A3$ 於低電壓位準等等，直到高電壓位準輸入信號AI13，且第一邏輯電路1506提供位址13位址信號 $\sim A3$ 及 $\sim A5$ 於低電壓位準。

第二移位暫存器1504係類似第一移位暫存器1502。第二移位暫存器1504響應於藉控制脈波(與時序信號T2之時

序脈波重合)初始化而提供單一高電壓位準信號作為移位暫存器輸出信號SO1。響應於隨後各串列之6脈波，高電壓位準信號移位至下一個移位暫存器單元1400及移位暫存器輸出信號SO2-SO13。高電壓位準信號由移位暫存器輸出信號SO1移位至移位暫存器輸出信號SO2等等直到移位暫存器輸出信號SO13為止。於移位暫存器輸出信號SO13已經被設定至高電壓位準後，全部移位暫存器輸出信號SO1-SO13皆被設定為低電壓位準。

第二邏輯電路1508係類似邏輯電路406(如第9圖所示)，接收高電壓位準輸出信號SO1-SO13作為輸入信號AI13-AI1。第二邏輯電路1508以由位址13至位址1之反向順序提供13個位址。響應於被接收作為輸入信號AI13之高電壓位準信號SO1，第二邏輯電路1508提供位址13之低電壓位準位址信號 $\sim A3$ 及 $\sim A5$ 。其次，響應於被接收作為輸入信號AI12之高電壓位準信號SO2，第二邏輯電路1508提供位址12之低電壓位準位址信號 $\sim A3$ 及 $\sim A4$ 等等直到響應於被接收作為輸入信號AI1之高電壓位準信號SO13，第二邏輯電路1508提供位址1之低電壓位準位址信號 $\sim A1$ 及 $\sim A2$ 。

方向電路1510係類似第10B圖之方向電路404。若方向電路1510接收與時序信號T4之時序脈波重合之控制信號CSYNC之控制脈波，則方向電路1510提供低電壓位準方向信號DIRR及高電壓位準方向信號DIRF來於正向方向移位，由位址1移位至位址13。若方向電路1510接收與時序信號T6之時序脈波重合之控制脈波，則方向電路1510提供低

電壓位準方向信號DIRF及高電壓位準方向信號DIRR來於反向方向移位，由位址13移位至位址1。

各個移位暫存器1502及1504包括一方向電晶體(圖中未顯示)於該串列之移位暫存器單元1400中之第一移位暫存器單元1400。方向電晶體係與輸入電晶體1410串列設置，類似第10A圖所示於移位暫存器單元403a中，方向電晶體512與514之串聯耦接。方向電晶體係電耦接於輸入電晶體1410之汲極-源極路徑與參考電位1426間。於該串列移位暫存器單元1400之第一移位暫存器單元1400之方向電晶體係以類似第10A圖之移位暫存器單元403a之方向電晶體512及514之方式操作。高電壓位準之方向信號DIRF或DIRR導通方向電晶體來致能移位暫存器1502或1504，該等移位暫存器1502或1504欲藉與時序信號T2之時序脈波重合之控制信號CSYNC之控制脈波初始化。低電壓位準之方向信號DIRF或DIRR截斷方向電晶體來去能移位暫存器1502或1504。

於正向操作，一串列6脈波中，方向電路1510接收與時序信號T4之時序脈波重合之控制信號CSYNC之控制脈波，來於正向方向提供位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。高電壓位準之方向信號DIRF作動第一移位暫存器1502，以及低電壓位準之方向信號DIRR讓第二移位暫存器1504無法作用。

於次一串列之6脈波中，控制信號CSYNC之控制脈波係與時序信號T2之時序脈波重合提供。與時序信號T2之時

序脈波重合之控制脈波藉經由第一評估電晶體1408、輸入電晶體1410及方向電晶體(圖中未顯示)放電內部節點1420而初始化第一移位暫存器1502。第二移位暫存器1504由於處於無作用狀態故不被初始化。

5 第一移位暫存器1502提供單一高電壓位準輸出信號SO1給第一邏輯電路1506，其提供位址1之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。隨後各串列之6脈波，移位該高電壓位準信號至下一個移位暫存器輸出信號SO2-SO13。第一邏輯電路1506接收各個高電壓位準之輸出信號SO1-SO13，且提供位
10 址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 之對應位址，由位址1至位址13。於移位暫存器輸出信號SO13變高後，全部移位暫存器輸出信號SO1-SO13皆設定為低電壓位準，以及全部位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 皆設定於高電壓位準。

於反向操作，一串列6脈波中，方向電路1510接收與時
15 序信號T6之時序脈波重合之控制信號CSYNC之控制脈波，來於反向方向提供位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。低電壓位準之方向信號DIRF作動第一移位暫存器1502，以及高電壓位準之方向信號DIRR讓第二移位暫存器1504無法作用。

20 於次一串列之6脈波中，控制信號CSYNC之控制脈波係與時序信號T2之時序脈波重合提供。與時序信號T2之時序脈波重合之控制脈波藉經由第一評估電晶體1408、輸入電晶體1410及方向電晶體(圖中未顯示)放電內部節點1420而初始化第二移位暫存器1504。第一移位暫存器1502由於

處於無作用狀態故不被初始化。

第二移位暫存器1504提供單一高電壓位準輸出信號SO1給第二邏輯電路1508，其提供位址13之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。隨後各串列之6脈波，移位該高電壓位準信號至下一個移位暫存器輸出信號SO2-SO13。第二邏輯電路1508接收各個高電壓位準之輸出信號SO1-SO13，且提供位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 之對應位址，由位址13至位址1。於移位暫存器輸出信號SO1變高後，全部移位暫存器輸出信號SO1-SO13皆設定為低電壓位準，以及全部位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 皆設定於高電壓位準。

第20圖為略圖，顯示一種位址產生器1600，其使用移位暫存器單元1400於一個移位暫存器1602來提供於正向方向及反向方向之位址。位址產生器1600包括一移位暫存器1602、一正向邏輯電路1604、一反向邏輯電路1606及一方向電路1608。

移位暫存器1602係藉移位暫存器輸出線1610a-1610m而電耦接至正向邏輯電路1604及反向邏輯電路1606。移位暫存器輸出線1610a-1610m提供移位暫存器輸出信號SO1-SO13給正向邏輯電路1604分別作為輸入信號AI1-AI13。移位暫存器輸出線1610a-1610m提供移位暫存器輸出信號SO1-SO13給反向邏輯電路1606分別作為輸入信號AI13-AI1。此外，移位暫存器1602係電耦接至控制信號線1612，其提供控制信號CSYNC給移位暫存器1602。此外，移位暫存器1602接收來自時序信號T1-T4之時序脈波。

移位暫存器1602係電耦接至第一時序信號線1614，其提供時序信號T1給移位暫存器1602作為第一預充電信號PRE1。移位暫存器1602係經由第一評估信號線1618而電耦接至第一電阻器劃分網路1616。第一電阻器劃分網路1616係電耦接至第二時序信號線1620，其傳輸時序信號T2給第一電阻器劃分網路1616。第一電阻器劃分網路1616經由第一評估信號線1618提供較低電壓位準之T2時序信號給移位暫存器1602作為第一評估信號EVAL1。移位暫存器1602係電耦接至第三時序信號線1622，其提供時序信號T3給移位暫存器1602作為第二預充電信號PRE2。移位暫存器1602係經由第二評估信號線1626而電耦接至第二電阻器劃分網路1624。第二電阻器劃分網路1624係電耦接至第四時序信號線1628，其傳輸時序信號T4給第二電阻器劃分網路1624。第二電阻器劃分網路1624經由第二評估信號線1626提供較低電壓位準之T4時序信號給移位暫存器1602作為第二評估信號EVAL2。

方向電路1608係經由正向方向信號線1630電耦接至正向邏輯電路1604，以及經由反向方向信號線1632而電耦接至反向邏輯電路1606。正向方向信號線1630提供正向方向信號DIRF由方向電路1608至正向邏輯電路1604。反向方向信號線1632提供反向方向信號DIRR由方向電路1608至反向邏輯電路1606。此外，方向電路1608係電耦接至控制信號線1612，其提供控制信號CSYNC給方向電路1608。此外，方向電路1608接收來自時序信號T3-T6之時序脈波。

方向電路1608係電耦接至第三時序信號線1622，來接收時序信號T3作為第四預充電信號PRE4，以及電耦接至第二評估信號線1626來接收較低電壓位準之T4時序信號作為第四評估信號EVAL4。此外，方向電路1608係電耦接至第五時序信號線1634，其提供時序信號T5給方向電路1608作為第三預充電信號PRE3。此外，方向電路1608係經由第三評估信號線1638而電耦接至第三電阻器劃分網路1636。第三電阻器劃分網路1636係電耦接至第六時序信號線1640，其提供時序信號T6給第三電阻器劃分網路1636。第三電阻器劃分網路1636提供較低電壓位準之T6時序信號給方向電路1608作為第三評估信號EVAL3。

正向邏輯電路1604係電耦接至移位暫存器輸出線1610a-1610m，來接收移位暫存器輸出信號SO1-SO13分別作為輸入信號AI1-AI13。此外，正向邏輯電路1604係電耦接至位址線1642a-1642g來分別提供位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。反向邏輯電路1606係電耦接至移位暫存器輸出線1610a-1610m，來接收移位暫存器輸出信號SO1-SO13分別作為輸入信號AI1-AI13。此外，反向邏輯電路1606係電耦接至位址線1642a-1642g來分別提供位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。

移位暫存器1602及正向邏輯電路1604及反向邏輯電路1606提供低電壓位準信號於位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ ，來如前文說明提供13位址。移位暫存器1602及正向邏輯電路1604提供該13位址於由位址1至位址13之正向方向。移位

暫存器1602及反向邏輯電路1606提供該13位址於由位址13至位址1之反向方向。方向電路1608提供方向信號DIRF及DIRR，其作動正向邏輯電路1604執行正向操作或作動反向邏輯電路1606執行反向操作。

- 5 時序信號T1-T6提供一串列6脈波。各個時序信號T1-T6提供該串列6脈波中之一個脈波，以及時序信號T1-T6係以由時序信號T1至時序信號T6之順序提供脈波。

- 10 移位暫存器1602包括13移位暫存器單元，諸如移位暫存器單元1400。13個移位暫存器單元1400係串列電耦接，其中一個移位暫存器單元1400之輸出線1430係電耦接至下一個移位暫存器單元1400之輸入線1411。串列中之第一個移位暫存器單元1400接收控制信號CSYNC作為輸入信號SI，及提供輸出信號SO1。下一個移位暫存器單元1400接收輸出信號SO1作為輸入信號SI且提供輸出信號SO2等等，直到最末一個移位暫存器單元1400，其接收前一個輸出信號SO12作為輸入信號SI以及提供輸出信號SO13。

- 20 移位暫存器1602係藉與時序信號T2之時序脈波重合之控制信號CSYNC中之控制脈波來初始化。響應於此，單一高電壓位準信號於SO1提供。於隨後各串列之6時序脈波期間移位暫存器1602移位該單一高電壓位準信號至下一個移位暫存器單元1400及移位暫存器輸出信號SO1-SO13。該單一高電壓位準信號係由移位暫存器輸出信號SO1移位至輸出信號SO2等等直到移位暫存器輸出信號SO13。於移位暫存器輸出信號SO13已經被設定為高電壓位準後，全部移位

暫存器輸出信號SO1-SO13皆被設定為低電壓位準。

正向邏輯電路1604係類似邏輯電路406(如第9圖所示)。正向邏輯電路1604接收該單一高電壓位準信號作為輸入信號AI1-AI13，以及提供對應之低電壓位準位址信號於
5 位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。響應於高電壓位準輸入信號AI1，正向邏輯電路1604提供於低電壓位準之位址1位址信號 $\sim A1$ 及 $\sim A2$ 。響應於高電壓位準輸入信號AI2，正向邏輯電路1604提供於低電壓位準之位址2位址信號 $\sim A1$ 及 $\sim A3$ 等等直到高電壓位準輸入信號AI13，以及正向邏輯電路1604
10 提供於低電壓位準之位址13位址信號 $\sim A3$ 及 $\sim A5$ 。

反向邏輯電路1606係類似邏輯電路406(如第9圖所示)，分別接收高電壓位準之輸出信號SO1-SO13作為輸入信號AI13-AI1。反向邏輯電路1606提供該13位址於由位址13至位址1之反向順序。響應於接收作為輸入信號AI13之高電
15 壓位準信號SO1，反向邏輯電路1606提供於低電壓位準之位址13位址信號 $\sim A3$ 及 $\sim A5$ 。其次，響應於接收作為輸入信號AI12之高電壓位準信號SO2，反向邏輯電路1606提供於低電壓位準之位址12位址信號 $\sim A3$ 及 $\sim A54$ 等等直到響應於接收作為輸入信號AI1之高電壓位準信號SO13，反向邏輯電
20 路1606提供於低電壓位準之位址1位址信號 $\sim A1$ 及 $\sim A2$ 。

方向電路1608係類似第10B圖之方向電路404。若方向電路1608接收與時序信號T4之時序脈波重合之控制信號CSYNC之控制脈波，則方向電路1608提供低電壓位準方向信號DIRR及高電壓位準方向信號DIRF來由位址1至位址13

於正向方向移位。若方向電路1608接收與時序信號T6之時序脈波重合之控制脈波，則方向電路1608提供低電壓位準方向信號DIRF及高電壓位準方向信號DIRR來由位址13至位址1於反向方向移位。

5 一具體例中，邏輯電路1604及1606各自包括一方向電晶體位置串聯邏輯評估線預充電電晶體444。於各個邏輯電路1604及1606，方向電晶體之汲極-源極路徑係電耦接於邏輯評估線預充電電晶體444之汲極-源極路徑與邏輯評估信號線474間。於正向邏輯電路1604之方向電晶體之閘極係電耦接至正向方向線1630來接收正向方向信號DIRF。於反向邏輯電路1606之方向電晶體之閘極係電耦接至反向方向線1632來接收反向方向信號DIRR。另一具體例中，邏輯電路1604及1606各自包括一方向電晶體位置串聯邏輯評估電晶體440。於各個邏輯電路1604及1606，方向電晶體之汲極-源極路徑係電耦接於邏輯評估電晶體440各自之汲極-源極路徑與參考電位478間。

 一具體例中，高電壓位準方向信號DIRF導通於正向邏輯電路1604之方向電晶體，來讓時序信號T5之時序脈波充電邏輯評估信號線474，其導通於正向邏輯電路1604之邏輯評估電晶體440來提供於正向方向之位址信號~A1、~A2、...~A7。低電壓位準之方向信號DIRF截斷該方向電晶體來讓正向邏輯電路1604無法作用。高電壓位準方向信號DIRR導通於反向邏輯電路1606之方向電晶體，來讓時序信號T5之時序脈波充電邏輯評估信號線474，其導通於反向邏

輯電路1606之邏輯評估電晶體440來提供於反向方向之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。低電壓位準之方向信號DIRR截斷於反向邏輯電路1606之該方向電晶體來讓反向邏輯電路1606無法作用。

5 於正向操作，於一串列6脈波，方向電路1608接收與時序信號T4之時序脈波重合之控制信號CSYNC之控制脈波，來提供於正向方向之位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。高電壓位準之方向信號DIRF作動正向邏輯電路1604，而低電壓位準之方向信號DIRR讓反向邏輯電路1606無法作用。

10 於次一串列之6脈波中，提供控制信號CSYNC之控制脈波而與時序信號T2之時序脈波重合。與時序信號T2之時序脈波重合之控制脈波初始化移位暫存器1602。移位暫存器1602提供單一高電壓位準之輸出信號SO1給正向邏輯電路1604，其提供位址1位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。也提供
15 控制信號CSYNC之一控制脈波，其係與時序信號T4之時序脈波重合來繼續於正向方向提供位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。

於隨後各串列之6脈波，控制信號CSYNC之控制脈波係與時序信號T4之時序脈波重合提供來持續於正向方向提
20 供位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。此外，於隨後各串列之6脈波，移位暫存器1602將高電壓位準信號由一個移位暫存器輸出信號SO1-SO13移位至下一個移位暫存器輸出信號SO1-SO13。正向邏輯電路1604接收各個高電壓位準之輸出信號SO1-SO13，以及由位址1至位址13提供於位址信號

~A1、~A2、...~A7之對應位址。於移位暫存器輸出信號SO13變高後，全部移位暫存器輸出信號SO1-SO13皆設定為低電壓位準，以及全部位址信號~A1、~A2、...~A7皆設定為高電壓位準。

5 於反向操作，於一串列6脈波，方向電路1608接收與時序信號T6之時序脈波重合之控制信號CSYNC之控制脈波，來提供於反向方向之位址信號~A1、~A2、...~A7。低電壓位準之方向信號DIRF讓正向邏輯電路1604無作用，以及高電壓位準之方向信號DIRR作動反向邏輯電路1606。

10 於次一串列之6脈波中，提供控制信號CSYNC之控制脈波而與時序信號T2之時序脈波重合。與時序信號T2之時序脈波重合之控制脈波初始化移位暫存器1602。移位暫存器1602提供單一高電壓位準之輸出信號SO1給反向邏輯電路1606作為輸入信號AI13。反向邏輯電路1606提供位址13
15 位址信號~A1、~A2、...~A7。此外，提供控制信號CSYNC之一控制脈波，其係與時序信號T6之時序脈波重合來繼續於反向方向提供位址信號~A1、~A2、...~A7。

 於隨後各串列之6脈波，控制信號CSYNC之控制脈波係與時序信號T6之時序脈波重合提供來持續於反向方向提
20 供位址信號~A1、~A2、...~A7。此外，於隨後各串列之6脈波，移位暫存器1602將高電壓位準信號由一個移位暫存器輸出信號SO1-SO13移位至下一個移位暫存器輸出信號SO1-SO13。反向邏輯電路1606接收各個高電壓位準之輸出信號SO1-SO13，以及由位址13至位址1提供於位址信號

~A1、~A2、...~A7之對應位址。於移位暫存器輸出信號SO1變高後，全部移位暫存器輸出信號SO1-SO13皆設定為低電壓位準，以及全部位址信號~A1、~A2、...~A7皆設定為高電壓位準。

5 第21圖為略圖顯示噴墨頭晶粒1700之一具體例之範例佈局。噴墨頭晶粒1700包括6發射群1702a-1702f沿3個墨水流體進給源(此處顯示為進給開槽1704、1706及1708)設置。發射群1702a及1702d係沿墨水進給開槽1704設置，發射群1702b及1702e係沿墨水進給開槽1706設置，以及發射群1702c及1702f係沿墨水進給開槽1708設置。墨水進給開槽1704、1706及1708彼此平行，且各自包括縱向係沿噴墨頭晶粒1700之y方向延伸。一具體例中，墨水進給開槽1704、1706及1708各自供給不同色墨水給發射群1702a-1702f之墨滴產生器60。本具體例中，墨水進給開槽1704供給黃色墨水，墨水進給開槽1706供給洋紅色墨水，以及墨水進給開槽1708供給靛青色墨水。其它具體例中，墨水進給開槽1704、1706及1708供給同色或不同色之任何適當彩色墨水。

發射群1702a-1702f係劃分為8資料線群，指示於D1-D8。各個資料線群D1-D8包括得自各個發射群1702a-1702f之經預充電之發射單元120。於一資料線群D1-D8之各個經預充電之發射單元120係電耦接至一資料線208a-208h。資料線群D1(指示於1710a-1710f)包括電耦接至資料線208a之經預充電之發射單元120。資料線群D2(指示於1712a-1712f)包括電耦接至資料線208b之經預充電之發

射單元120。資料線群D3(指示於1714a-1714f)包括電耦接至
 資料線208c之經預充電之發射單元120。資料線群D4(指示
 於1716a-1716f)包括電耦接至資料線208d之經預充電之發
 射單元120。資料線群D5(指示於1718a-1718f)包括電耦接至
 5 資料線208e之經預充電之發射單元120。資料線群D6(指示
 於1720a-1720f)包括電耦接至資料線208f之經預充電之發
 射單元120。資料線群D7(指示於1722a-1722f)包括電耦接至
 資料線208g之經預充電之發射單元120以及資料線群D8(指
 示於1724a-1724f)包括電耦接至資料線208h之經預充電之
 10 發射單元120。於噴墨頭晶粒1700之各個發射單元120只電
 耦接至一資料線208a-208h。各資料線208a-208h係電耦接至
 對應之資料線群D1-D8之發射單元120之全部資料電晶體
 136之閘極。

發射群1(FG1) 1702a係沿墨水進給開槽1704之半長設
 15 置。墨水進給開槽1704包括沿噴墨頭晶粒1700之y方向之相
 對兩側1704a及1704b。於噴墨頭晶粒1700之經預充電之發
 射單元120包括屬於墨滴產生器60之一部分之發射電晶體
 52。於FG1 1702a之墨滴產生器60係沿墨水進給開槽1704之
 相對兩側1704a及1704b之各側設置。於FG1 1702a之墨滴產
 20 生器60係流體耦合至墨水進給開槽1704來接收來自墨水進
 給開槽1704之墨水。

於資料線群D1、D3、D5及D7之墨滴產生器60(指示於
 1710a、1714a、1718a及1722a)係沿墨水進給開槽1704之一
 側1704a設置，以及於資料線群D2、D4、D6及D8之墨滴產

生器60(指示於1712a、1716a、1720a及1724a)係沿墨水進給開槽1704之一側1704b設置。於資料線群D1、D3、D5及D7之墨滴產生器60(1710a、1714a、1718a及1722a)係設置於噴墨頭晶粒1700之一側1700a與墨水進給開槽1704間，以及於

5 資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712a、1716a、1720a及1724a)係沿墨水進給開槽1704與墨水進給開槽1706間之噴墨頭晶粒1700之內側路由通道設置。一具體例中，於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710a、1714a、1718a及1722a)係沿墨水進給開槽1704之一側1704a之縱向設置，以及於資料線群D2、D4、D6及D8

10 之墨滴產生器60(指示於1712a、1716a、1720a及1724a)係沿墨水進給開槽1704之對側1704b設置。於資料線群D1於1710a之墨滴產生器60係與於資料線群D2之於1712a之墨滴產生器60相對。於資料線群D3於1714a之墨滴產生器60係與於資料線群D4之於1716a之墨滴產生器60相對。於資料線群

15 D5於1718a之墨滴產生器60係與於資料線群D6之於1720a之墨滴產生器60相對；以及於資料線群D7於1722a之墨滴產生器60係與於資料線群D8之於1724a之墨滴產生器60相對。

發射群4(FG4) 1702d係沿墨水進給開槽1704之長度之

20 另一半設置。於FG4 1702d之墨滴產生器60係沿墨水進給開槽1704之相對兩側1704a及1704b設置，且流體耦合至墨水進給開槽1704來接收來自墨水進給開槽1704之墨水。於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710d、1714d、1718d及1722d)係沿墨水進給開槽1704之一側1704a

設置；以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712d、1716d、1720d及1724d)係沿墨水進給開槽1704之對側1704b設置。於資料線群D1、D3、D5及D7之墨滴產生器60(1710d、1714d、1718d及1722d)係設置於噴墨頭晶粒1700之一側1700a與墨水進給開槽1704間；以及於資料線群D2、D4、D6及D8之墨滴產生器60(1712d、1716d、1720d及1724d)係沿介於墨水進給開槽1704與墨水進給開槽1706間之噴墨頭晶粒1700之內側路由通道設置。一具體例中，於資料線群D1、D3、D5及D7之墨滴產生器60(1710d、1714d、1718d及1722d)係沿墨水進給開槽1704一側1704a之縱向設置；以及資料線群D2、D4、D6及D8之墨滴產生器60(1712d、1716d、1720d及1724d)係沿墨水進給開槽1704之對側1704b設置。於資料線群D1於1710d之墨滴產生器60係與於資料線群D2於1712d之墨滴產生器60相對。於資料線群D3於1714d之墨滴產生器60係與於資料線群D4於1716d之墨滴產生器60相對。於資料線群D5於1718d之墨滴產生器60係與於資料線群D6於1720d之墨滴產生器60相對；以及於資料線群D7於1722d之墨滴產生器60係與於資料線群D8於1724d之墨滴產生器60相對。

20 發射群2(FG2) 1702b係沿墨水進給開槽1706之半長設置。墨水進給開槽1706包括沿噴墨頭晶粒1700之y方向之相對兩側1706a及1706b。於FG2 1702b之墨滴產生器60係沿墨水進給開槽1706之相對兩側1706a及1706b之各側設置。於FG2 1702b之墨滴產生器60係流體耦合至墨水進給開槽

1706來接收來自墨水進給開槽1706之墨水。

於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710b、1714b、1718b及1722b)係沿墨水進給開槽1706之一側1706b設置，以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712b、1716b、1720b及1724b)係沿墨水進給開槽1706之一側1706a設置。於資料線群D1、D3、D5及D7之墨滴產生器60(1710b、1714b、1718b及1722b)係設置於墨水進給開槽1706與墨水進給開槽1708間之內側通道設置，以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712b、1716b、1720b及1724b)係沿墨水進給開槽1704與墨水進給開槽1706間之噴墨頭晶粒1700之內側路由通道設置。一具體例中，於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710b、1714b、1718b及1722b)係沿墨水進給開槽1706之一側1706b之縱向設置，以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712b、1716b、1720b及1724b)係沿墨水進給開槽1706之對側1706a設置。於資料線群D1於1710b之墨滴產生器60係與於資料線群D2之於1712b之墨滴產生器60相對。於資料線群D3於1714b之墨滴產生器60係與於資料線群D4之於1716b之墨滴產生器60相對。於資料線群D5於1718b之墨滴產生器60係與於資料線群D6之於1720b之墨滴產生器60相對；以及於資料線群D7於1722b之墨滴產生器60係與於資料線群D8之於1724b之墨滴產生器60相對。

發射群5(FG5) 1702e係沿墨水進給開槽1706之長度之

另一半設置。於FG5 1702e之墨滴產生器60係沿墨水進給開槽1706之相對兩側1706a及1706b設置，且流體耦合至墨水進給開槽1706來接收來自墨水進給開槽1706之墨水。於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710e、1714e、1718e及1722e)係沿墨水進給開槽1706之一側1706b設置；以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712e、1716e、1720e及1724e)係沿墨水進給開槽1706之對側1706a設置。於資料線群D1、D3、D5及D7之墨滴產生器60(1710e、1714e、1718e及1722e)係設置於墨水進給開槽1706與墨水進給開槽1708間之內側通道設置；以及於資料線群D2、D4、D6及D8之墨滴產生器60(1712e、1716e、1720e及1724e)係沿介於墨水進給開槽1704與墨水進給開槽1706間之噴墨頭晶粒1700之內側通道設置。一具體例中，於資料線群D1、D3、D5及D7之墨滴產生器60(1710e、1714e、1718e及1722e)係沿墨水進給開槽1706一側1706b之縱向設置；以及資料線群D2、D4、D6及D8之墨滴產生器60(1712e、1716e、1720e及1724e)係沿墨水進給開槽1706之對側1706a設置。於資料線群D1於1710e之墨滴產生器60係與於資料線群D2於1712e之墨滴產生器60相對。於資料線群D3於1714e之墨滴產生器60係與於資料線群D4於1716e之墨滴產生器60相對。於資料線群D5於1718e之墨滴產生器60係與於資料線群D6於1720e之墨滴產生器60相對；以及於資料線群D7於1722e之墨滴產生器60係與於資料線群D8於1724e之墨滴產生器60相對。

發射群3(FG3) 1702c係沿墨水進給開槽1708之半長設置。墨水進給開槽1708包括沿噴墨頭晶粒1700之y方向之相對兩側1708a及1708b。於FG3 1702c之墨滴產生器60係沿墨水進給開槽1708之相對兩側1708a及1708b之各側設置。於
5 FG3 1702c之墨滴產生器60係流體耦合至墨水進給開槽1708來接收來自墨水進給開槽1708之墨水。

於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710c、1714c、1718c及1722c)係沿墨水進給開槽1708之一側1708a設置，以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712c、1716c、1720c及1724c)係沿墨水進給
10 開槽1708之一側1708b設置。於資料線群D1、D3、D5及D7之墨滴產生器60(1710c、1714c、1718c及1722c)係設置於墨水進給開槽1706與墨水進給開槽1708間之內側通道設置，以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於
15 1712c、1716c、1720c及1724c)係設置於噴墨頭晶粒1700之一側1700b與墨水進給開槽1708間。一具體例中，於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710c、1714c、1718c及1722c)係沿墨水進給開槽1708之一側1708a之縱向設置，以及於資料線群D2、D4、D6及D8之墨滴產生器60(指
20 示於1712c、1716c、1720c及1724c)係沿墨水進給開槽1708之對側1708b設置。於資料線群D1於1710c之墨滴產生器60係與於資料線群D2之於1712c之墨滴產生器60相對。於資料線群D3於1714c之墨滴產生器60係與於資料線群D4之於1716c之墨滴產生器60相對。於資料線群D5於1718c之墨滴

產生器60係與於資料線群D6之於1720c之墨滴產生器60相對；以及於資料線群D7於1722c之墨滴產生器60係與於資料線群D8之於1724c之墨滴產生器60相對。

發射群6(FG6) 1702f係沿墨水進給開槽1708之長度之
5 另一半設置。於FG6 1702f之墨滴產生器60係沿墨水進給開槽1708之相對兩側1708a及1708b設置，且流體耦合至墨水進給開槽1708來接收來自墨水進給開槽1708之墨水。於資料線群D1、D3、D5及D7之墨滴產生器60(指示於1710f、1714f、1718f及1722f)係沿墨水進給開槽1708之一側1708a
10 設置；以及於資料線群D2、D4、D6及D8之墨滴產生器60(指示於1712f、1716f、1720f及1724f)係沿墨水進給開槽1708之對側1708b設置。於資料線群D1、D3、D5及D7之墨滴產生器60(1710f、1714f、1718f及1722f)係設置於墨水進給開槽1706與墨水進給開槽1708間之內側通道設置；以及於資
15 料線群D2、D4、D6及D8之墨滴產生器60(1712f、1716f、1720f及1724f)係設置於噴墨頭晶粒1700之一側1700a與墨水進給開槽1708間。一具體例中，於資料線群D1、D3、D5及D7之墨滴產生器60(1710f、1714f、1718f及1722f)係沿墨水進給開槽1708一側1708a之縱向設置；以及資料線群D2、
20 D4、D6及D8之墨滴產生器60(1712f、1716f、1720f及1724f)係沿墨水進給開槽1708之對側1708b設置。於資料線群D1於1710f之墨滴產生器60係與於資料線群D2於1712f之墨滴產生器60相對。於資料線群D3於1714f之墨滴產生器60係與於資料線群D4於1716f之墨滴產生器60相對。於資料線群D5

於1718f之墨滴產生器60係與於資料線群D6於1720f之墨滴產生器60相對；以及於資料線群D7於1722f之墨滴產生器60係與於資料線群D8於1724f之墨滴產生器60相對。

墨水進給開槽1704與噴墨頭晶粒1700之一側1700a間之墨滴產生器60屬於資料線群D1於1710a及1710d，D3於1714a及1714d，D5於1718a及1718d以及D7於1722a及1722d。介於墨水進給開槽1708與噴墨頭晶粒1700之另一側1700b間之墨滴產生器60係屬於資料線群D2於1712c及1712f、D4於1716c及1716f、D6於1720c及1720f以及D8於1724c及1724f。如此，4資料線208a、208c、208e及208g係路由於墨水進給開槽1704與噴墨頭晶粒1700之一側1700a間，而非路由全部8資料線208a-208h。此外，4資料線208b、208d、208f及208h係路由於墨水進給開槽1708與噴墨頭晶粒1700之另一側1700b間，而非路由全部8資料線208a-208h。

此外，介於墨水進給開槽1704與墨水進給開槽1706間之墨滴產生器60係屬於資料線群D2於1712a、1712b、1712d及1712e；D4於1716a、1716b、1716d及1716e；D6於1720a、1720b、1720d及1720e；以及D8於1724a、1724b、1724d及1724e。此外，介於墨水進給開槽1706與墨水進給開槽1708間之墨滴產生器60係屬於資料線群D1於1710b、1710c、1710e及1710f；D3於1714b、1714c、1714e及1714f；D5於1718b、1718c、1718e及1718f；以及D7於1722b、1722c、1722e及1722f。如此，4資料線208b、208d、208f及208h係

介於墨水進給開槽1704與1706間路由，以及4資料線208a、
208c、208e及208g係介於墨水進給開槽1706與1708間路由，而非全部8資料線208a-208h皆係介於墨水進給開槽1704與1706間路由以及介於墨水進給開槽1706與1708間路由。噴墨頭晶粒1700之尺寸因路由4資料線而非8資料線208a-208h因而尺寸縮小。

一具體例中，噴墨頭晶粒1700包括600個墨滴產生器60。6發射群1702a-1702f各自包括100個墨滴產生器60。於各個發射群1702a-1702f之6資料線群包括13墨滴產生器60；以及於各個發射群1702a-1702f之資料線群之二包括11墨滴產生器60。其它具體例中，噴墨頭晶粒1700可包括任何適當數目之墨滴產生器60，諸如400個墨滴產生器60或600個以上之墨滴產生器60。此外，噴墨頭晶粒1700可包括任何適當數目之發射群、資料線群、及墨滴產生器60於各發射群之資料線群。此外，噴墨頭晶粒可包括較少數或較多數流體進給源。

第22圖為略圖顯示噴墨頭晶粒1700之一具體例之範例佈局之另一方面。噴墨頭晶粒1700包括資料線208a-208h、發射線214a-214f、墨水進給源如墨水進給開槽1704、1706及1708及6發射群1702a-1702f。此外，噴墨頭晶粒1700包括位址產生器1800a及1800b及兩組位址線集合1806a-1806g及1808a-1808g。位址產生器1800a係電耦接至位址線1806a-1806g，以及位址產生器1800b係電耦接至位址線1808a-1808g。位址線1806a-1806g係電耦接至發射群

1702a-1702c之列子群之經預充電之發射單元120；以及位址線1808a-1808g係電耦接至發射群1702d-1702f之列子群之經預充電之發射單元120。位址線1806a-1806g及1808a-1808g分別如前文對位址線206a-206g之說明，係電耦接至列子群中之經預充電之發射單元120。

位址產生器1800a及1800b係類似第13圖所示位址產生器1000及1002。如此位址產生器1800a及1800b之適當具體例可如第9-12圖所示實作。

位址產生器1800a及1800b經由位址線1806a-1806g及1808a-1808g供給位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 及 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 給發射群1702a-1702f。位址產生器1800a係經由位址線1806a-1806g供給位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 給發射群1702a-1702c。位址產生器1800b係經由位址線1808a-1808g供給位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 給發射群1702d-1702f。位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 係如同選擇信號SEL1、SEL2及SEL3提供於選擇線212a-212c而由位址產生器1800a提供給發射群1702a-1702c。位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 係如同選擇信號SEL4、SEL5及SEL6提供於選擇線212d-212f而由位址產生器1800b提供給發射群1702d-1702f。於一次循環通過發射群1702a-1702f，位址產生器1800a供給位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 給半數發射群1702a-1702c；以及位址產生器1800b供給位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 給半數發射群1702d-1702f。一具體例中，位址產生器1800a與1800b同步化來於一次循環通過發射群

1702a-1702f期間提供相同位址於位址線1806a-1806g及1808a-1808g。於各次循環通過發射群1702a-1702f後，位址產生器1800a及1800b改變位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 及 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 來定址於該13列子群順序中之接續次一列子群。

位址產生器1800a及1800b係位於噴墨頭晶粒1700之對角。位址產生器1800a係位於由噴墨頭晶粒邊1700b及1700c所界限之角隅。位址產生器1800b係位於由噴墨頭晶粒邊1700a及1700d所界限之角隅。

7位址線1806a-1806g係路由於墨水進給開槽1708與噴墨頭晶粒邊1700b間，以及沿噴墨頭晶粒邊1700c路由至墨水進給開槽1704與噴墨頭晶粒邊1700a間。此外位址線1806a-1806g係路由於墨水進給開槽1704與墨水進給開槽1706間以及路由於墨水進給開槽1706與墨水進給開槽1708間。位址線1806a-1806g係沿墨水進給開槽1704、1706及1708長度之一半路由而電耦接發射群1702a-1702c之經預充電之發射單元120。位址產生器1800a及1800b之佈局可改變，且可用來經由縮短至發射單元120之信號路徑長度來提高操作頻率。

7位址線1808a-1808g係路由於墨水進給開槽1704與噴墨頭晶粒邊1700a間，以及沿噴墨頭晶粒邊1700d路由至墨水進給開槽1708與噴墨頭晶粒邊1700b間。此外，位址線1808a-1808g係路由於墨水進給開槽1704與墨水進給開槽1706間以及路由於墨水進給開槽1706與墨水進給開槽1708

間。位址線1808a-1808g係沿墨水進給開槽1704、1706及1708長度之另一半路由而電耦接發射群1702d-1702f之經預充電之發射單元120。

資料線208a、208c、208e及208g係路由於噴墨頭晶粒邊1700a與墨水進給開槽1704間，以及路由於墨水進給開槽1706與墨水進給開槽1708間。路由於噴墨頭晶粒邊1700a與墨水進給開槽1704間之資料線208a、208c、208e及208g各自電耦接至2發射群1702a及1702d之經預充電之發射單元120。路由於墨水進給開槽1706與墨水進給開槽1708間之資料線208a、208c、208e及208g各自係電耦接至4發射群1702b、1702c、1702e及1702f之經預充電之發射單元120。資料線208a係電耦接至於1710之資料線群D1之經預充電之發射單元120來提供資料信號~D1。資料線208c係電耦接至於1714之資料線群D3之經預充電之發射單元120來提供資料信號~D3。資料線208e係電耦接至於1718之資料線群D5之經預充電之發射單元120來提供資料信號~D5以及資料線208g係電耦接至於1722之資料線群D7之經預充電之發射單元120來提供資料信號~D7。資料線208a、208c、208e及208g接收資料信號~D1、~D3、~D5及~D7，以及提供資料信號~D1、~D3、~D5及~D7給各個發射群1702a-1702f之經預充電之發射單元120。一具體例中，資料線208a、208c、208e及208g未路由墨水進給開槽1704、1706及1708之全長。反而各資料線208a、208c、208e及208g只由發射群1702a-1702f中最接近資料線群之沿噴墨頭晶粒1700旁側之連結襯墊，

路由至其個別之資料線群。資料線208a及208c係沿噴墨頭晶粒1700之側邊1700c而電耦接至一連結襯墊；以及資料線208e及208f係沿噴墨頭晶粒1700之側邊1700d而電耦接至一連結襯墊。

- 5 資料線208b、208d、208f及208h係路由於墨水進給開槽1704與1706間，以及路由於墨水進給開槽1708與噴墨頭晶粒側邊1700b間。路由於墨水進給開槽1704與1706間之資料線208b、208d、208f及208h各自係電耦接至4發射群1702a、1702b、1702d及1702e之經預充電之發射單元120。
- 10 路由於墨水進給開槽1708與噴墨頭晶粒側邊1700b間之資料線208b、208d、208f及208h各自係電耦接至2發射群1702c與1702f間之經預充電之發射單元120。資料線208b係電耦接至於1712之資料線群D2之經預充電之發射單元120來提供資料信號~D2。資料線208d係電耦接至於1716之資料線群
- 15 D4之經預充電之發射單元120來提供資料信號~D4。資料線208f係電耦接至於1720之資料線群D6之經預充電之發射單元120來提供資料信號~D6，以及資料線208h係電耦接至於1724之資料線群D8之經預充電之發射單元120來提供資料信號~D8。資料線208b、208d、208f及208h接收資料信號
- 20 ~D2、~D4、~D6及~D8，以及提供資料信號~D2、~D4、~D6及~D8給各個發射群1702a-1702f之經預充電之發射單元120。一具體例中，資料線208b、208d、208f及208h未路由墨水進給開槽1704、1706及1708之全長。反而各資料線208b、208d、208f及208h只由發射群1702a-1702f中最接近

資料線群之沿噴墨頭晶粒1700旁側之連結襯墊，路由至其
個別之資料線群。資料線208b及208d係沿噴墨頭晶粒1700
之側邊1700c而電耦接至一連結襯墊；以及資料線208f及
208h係沿噴墨頭晶粒1700之側邊1700d而電耦接至一連結
5 襯墊。

導通之發射線214a-214f係沿墨水進給開槽1704、1706
及1708來分別供給能信號FIRE1、FIRE2...FIRE6給發射群
1702a-1702f。發射線214a-214f供給能量給導通之經預充電
之發射單元120之發射電阻器52，來加熱墨水及由墨滴產生
10 器60噴出墨水。為了由發射群1702a-1702f之各個墨滴產生
器60均勻噴出墨水，對應之發射線214a-214f係經組配來均
勻供給能量給於發射群1702a-1702f之各個發射電阻器52。

能量變化為散逸通過發射群1702a-1702f之一中之任二
發射電阻器52之最大百分比差異。最高功率係出現於一發
15 射群1702a-1702f之第一發射電阻器52，亦即最靠近接收能
信號FIRE1、FIRE2...FIRE6之連結襯墊之該發射電阻器
52，原因在於只有單一發射電阻器52被供電。最低功率出
現於一發射群1702a-1702f之最末發射電阻器52，原因在於
於一系列子群之全部發射電阻器52皆被作動。促成能量變化
20 之佈局包括發射線寬度、地線寬度、金屬厚度及發射線
214a-214f之長度。地線佈局及分類之一具體例說明且揭示
於同在審查中之美國專利申請案第10/827,030號，名稱「流
體噴出裝置」，申請日同本案且讓與本案之受讓人，該案全
文內容以引用方式併入此處。以10%至15%之能變化為佳，高

達20%之能變化為適當能變化。

發射群1702a-1702f及發射線214a-214f係沿墨水進給開槽1704、1706及1708佈局來達成適當能變化。於一發射群1702a-1702f之經預充電之發射單元120係沿墨水進給開槽1704、1706或1708之相對兩側設置。替代於一發射群1702a-1702f之全部經預充電之發射單元120皆係沿墨水進給開槽1704、1706或1708之一側之全長，於一發射群1702a-1702f經預充電之發射單元120係沿墨水進給開槽1704、1706或1708之相對兩側之各側之半長延伸。對應發射線214a-214f之長度比較墨水進給開槽1704、1706及1708之全長縮短為距墨水進給開槽1704、1706及1708之一側邊之墨水進給開槽1704、1706或1708之半長。各發射線214a-214f係設置於墨水進給開槽1704、1706或1708之兩側，且電耦接於墨水進給開槽1704、1706或1708一端來形成實質上U字形之發射線214a-214f。實質上U字形之發射線214a-214f為沿墨水進給開槽1704、1706及1708全長之發射線長度之有效長度之半。下表比較實質U字形發射線214a-214f之能變化與直線發射線之能變化，亦即沿墨水進給開槽1704、1706及1708一側邊全長延伸之發射線之能變化。

列	發射群形狀	發射線寬度	地線寬度	晶粒寬度	金屬厚度	%能變化
A	實質U字形	250微米	115微米	4200微米	360奈米	11%
B	直線	250微米	115微米	4200微米	360奈米	52%
C	直線	250微米	115微米	4200微米	1440奈米 (4x厚)	36%
D	直線	750微米	615微米	~7200微米	360奈米	11%
E	直線	515微米	380微米	~5790微米	1140奈米 (4x厚)	11%

如表中顯示，使用具有相同發射線、地線及晶粒寬度之直線發射群，結果獲得較大且不當之能變化(11%相對於52%)。經由增加金屬厚度4倍，來降低發射線電阻，可略為改良能變化差異。但能變化仍然不適合(11%相對於36%)。另外，為了降低於直線發射群排列之能變化至11%，增加晶粒寬度。

實質U字形之發射線214a-214f係電耦接至沿墨水進給開槽1704、1706及1708之相對兩側之各側設置之經預充電之發射單元120。發射線214a係於1702a電耦接至FG1之各個經預充電之發射單元120。發射線214a係沿墨水進給開槽1704之相對兩側之各側設置，且於y方向由墨水進給開槽1704之一端延伸至墨水進給開槽1704之半長。發射線214a於1702a供給能信號FIRE1及能脈波給FG1。

發射線214b係於1702b電耦接至FG2之各個經預充電之發射單元120。發射線214b係沿墨水進給開槽1706之相對兩側之各側設置，且於y方向由墨水進給開槽1706之一端延伸至墨水進給開槽1706之半長。發射線214b於1702b供給能信號FIRE2及能脈波給FG2。

發射線214c係於1702c電耦接至FG3之各個經預充電之發射單元120。發射線214c係沿墨水進給開槽1708之相對兩側之各側設置，且於y方向由墨水進給開槽1708之一端延伸至墨水進給開槽1708之半長。發射線214c於1702c供給能信號FIRE3及能脈波給FG3。

發射線214d係於1702d電耦接至FG4之各個經預充電之發射單元120。發射線214d係沿墨水進給開槽1704之相對兩側之各側設置，且於y方向由墨水進給開槽1704之一端延伸至墨水進給開槽1704之半長。發射線214d於1702d供給能信號FIRE4及能脈波給FG4。

發射線214e係於1702e電耦接至FG5之各個經預充電之發射單元120。發射線214e係沿墨水進給開槽1706之相對兩側之各側設置，且於y方向由墨水進給開槽1706之一端延伸至墨水進給開槽1706之半長。發射線214e於1702e供給能信號FIRE5及能脈波給FG5。

發射線214f係於1702f電耦接至FG6之各個經預充電之發射單元120。發射線214f係沿墨水進給開槽1708之相對兩側之各側設置，且於y方向由墨水進給開槽1708之一端延伸至墨水進給開槽1708之半長。發射線214f於1702f供給能信號FIRE6及能脈波給FG6。

第23圖為略圖顯示噴墨頭晶粒1700之一具體例之一區段1820之平面圖。該區段1820係位於墨水進給開槽1704與1706間之通道，以及於1720a及1720b相鄰於資料線群D6。該區段1820包括位址線1806a-1806g、發射線214a及214b及

資料線208b、208d、208f及208h。此外，區段1820包括交叉連接線1822a-1822c。位址線1806a-1806g、資料線208b、208d、208f及208h及發射線214a及214b係彼此平行設置，且係平行於墨水進給開槽1704及1706之縱向設置。交叉連接線1822a-1822c設置正交於墨水進給開槽1704及1706。

位址線1806a-1806g及資料線208b、208d、208f及208h為形成作為第一層金屬之一部分之導線。發射線214a及214b為形成作為第二層金屬之一部分之導線，以及交叉連接線1822a-1822c係形成作為複晶矽之一部分。複晶矽層係以第一絕緣層而與第一層金屬絕緣。第一層金屬係藉第二絕緣層而與第二層金屬分開及絕緣。

位址線1806a-1806g係設置於發射線214a與214b間，讓位址線1806a-1806g與發射線214a及214b不相重疊。沿墨水進給開槽1704及1706縱向方向實質上全部位址線1806a-1806g與發射線214a及214b之重疊實質上最小化，來比較重疊之發射線214a及214b與位址線1806a-1806g間之串擾，降低發射線214a及214b與位址線1806a-1806g間之串擾。資料線208b、208d、208f及208h與發射線214a及214b係沿墨水進給開槽1704及1706之縱向方向重疊。

位址線1806a-1806g接收來自板上位址產生器1800a之位址信號~A1、~A2、...~A7；以及資料線208b、208d、208f及208h接收來自外部電路之資料信號~D2、~D4、~D6及~D8。交叉連接線1822a-1822c係經由複晶矽層與第一層金屬間之通孔而電耦接至經選定之資料線208b、208d、208f

及 208h 或經選定之位址線 1806a-1806g。交叉連接線 1822a-1822c 接收信號，以及跨墨水進給開槽 1704 與 1706 間之通道供給信號給個別經預充電之發射單元 120。發射線 214a 及 214b 接收來自外部電路之能信號 FIRE1 及 FIRE2。

5 於區段 1820 之路由體系係用於墨水進給開槽 1704 與 1706 間、墨水進給開槽 1706 與 1708 間、墨水進給開槽 1704 與噴墨頭晶粒 1700 之一側 1700a 間、以及墨水進給開槽 1708 與噴墨頭晶粒 1700 之另一側 1700b 間。

第 24 圖為略圖顯示噴墨頭晶粒 1900 之一具體例之範例
10 佈局。噴墨頭晶粒 1900 包括類似噴墨頭晶粒 1700 之組成元件之組成元件，以及對類似之元件使用類似之號碼。噴墨頭晶粒 1900 包括資料線 208a-208h、發射線 214a-214f、墨水進給開槽 1704、1706 及 1708、以及 6 發射群示於 1702a-1702f。此外，噴墨頭晶粒 1900 包括位址產生器 1902、
15 位址閘鎖 1904、位址線 1908a-1908g 及經閘鎖之位址線 1910a-1910g。位址產生器 1902 係電耦接至位址線 1908a-1908g，以及位址閘鎖 1904 係電耦接至經閘鎖之位址線 1910a-1910g。此外，位址產生器 1902 係經由互連線 1906a-1906g 而電耦接至位址閘鎖 1904。

20 位址產生器 1902 之一具體例係類似第 15 圖所示之位址產生器 1200。如此，位址產生器 1902 之適當具體例可如第 9-12 圖所示而實作。

位址閘鎖 1904 屬於位址產生器之一具體例，可用來替代噴墨頭晶粒 1900 之第二位址產生器。雖然位址產生器

1902係基於全部外部信號(例如CSYNC及時序信號T1-T6)而產生位址，但位址門鎖1904係基於接收得之由位址產生器1902所提供之內部位址，以及基於外部時序信號來產生位址。位址門鎖1904之適當具體例係類似第15圖所摘門鎖電路1202，門鎖電路1202包括7門鎖暫存器如門鎖暫存器1220，如第16圖及第17圖所示。

位址線1908a-1908g係電耦接至發射群1702a、1702b及發射群1702c之第一部分之經預充電之發射單元120。經門鎖之位址線1910a-1910g係電耦接至發射群1702d-1702f及發射群1702c之第二部分之經預充電之發射單元120。發射群1702c之第一部分係設置於墨水進給開槽1706與墨水進給開槽1708間，且包括資料線群D1、D3、D5及D7於1710c、1714c、1718c及1722c。發射群1702c之第二部分係設置於墨水進給開槽1708與噴墨頭晶粒側面1900b間，且包括資料線群D2、D4、D6及D8於1712c、1716c、1720c及1724c。發射群1702c之第一部分包括於發射群1702c之經預充電之發射單元120之一半，以及發射群1702c之第二部分包括於發射群1702c之經預充電之發射單元120之另一半。位址線1908a-1908g及經門鎖之位址線1910a-1910g分別係如前文對位址線206a-206g之說明而電耦接至列子群。換言之，如同位址線206a係電耦接至列子群，位址線1908a/1910a係電耦接至列子群；如同位址線206b係電耦接至列子群，位址線1908b/1910b係電耦接至列子群；等等直到如同位址線206g係電耦接至列子群，位址線1908g/1910g係電耦接至列

子群。

位址產生器1902供給位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 給位址門鎖1904，及給發射群1702a、1702b、及發射群1702c之第一部分。位址產生器1902係經由互連線1906a-1906g而供給位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 給位址門鎖1904，以及經由位址線1908a-1908g供給位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 給發射群1702a、1702b、及發射群1702c之第一部分。位址線 $\sim A1$ 係於互連線1906a及位址線1908a供給，位址線 $\sim A2$ 係於互連線1906b及位址線1908b供給等等直到位址線 $\sim A7$ 係於互連線1906g及位址線1908g供給。

位址門鎖1904接收位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ ，且供給經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 給發射群1702d-1702f及發射群1702c之第二部分。位址門鎖1904接收位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 於互連線1906a-1906g上。接收得之信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 被門鎖於位址門鎖1904，位址門鎖1904供給對應之經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 。經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 係經由經門鎖之位址線1910a-1910g而供給發射群1702d-1702f及發射群1702c之第二部分。

位址門鎖1904接收位址信號 $\sim A1$ 於互連線1906a上，且門鎖於位址信號 $\sim A1$ 來供給經門鎖之位址信號 $\sim B1$ 於經門鎖之位址線1910a。位址門鎖1904接收位址信號 $\sim A2$ 於互連線1906b上，且門鎖於位址信號 $\sim A2$ 來供給經門鎖之位址信號 $\sim B2$ 於經門鎖之位址線1910b等等直到位址門鎖1904接收

位址信號 $\sim A7$ 於互連線1906g上，且門鎖於位址信號 $\sim A7$ 來供給經門鎖之位址信號 $\sim B7$ 於經門鎖之位址線1910g。

位址產生器1902供給有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 經歷三時段。於此三時段期間，選擇信號SEL1、SEL2及SEL3分別供給發射群1702a-1702c，每一時段供給一個選擇信號SEL1、SEL2或SEL3。如同選擇信號SEL1供給發射群1702a，位址門鎖1904門鎖於有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。如同選擇信號SEL2供給發射群1702b，位址門鎖1904之輸出信號固定於有效經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 。如同選擇信號SEL3供給發射群1702c，有效位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 及有效經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 供給發射群1702c。位址門鎖1904供給有效經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 經歷四時段。於此四時段期間，選擇信號SEL3、SEL4、SEL5及SEL6分別供給發射群1702c-1702f，每一時段供給一個選擇信號SEL3、SEL4、SEL5或SEL6。

位址產生器1902改變位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 來定址於包含選擇信號SEL3之時段後13列子群之次一系列子群。新位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 於下一週期開始前以及包含選擇信號SEL1之該時段前為有效。於包含選擇信號SEL6之時段後，位址門鎖1904門鎖於新位址信號 $\sim A1$ 、 $\sim A2$ 、... $\sim A7$ 。經門鎖之位址信號 $\sim B1$ 、 $\sim B2$ 、... $\sim B7$ 於次一週期期間於包含選擇信號SEL3之時段之前為有效。

於通過發射群1702a-1702f之一個週期中，如同選擇信

號SEL1、SEL2及SEL3供給發射群1702a、1702b及1702c，
 位址產生器1902供給位址信號~A1、~A2、...~A7給發射群
 1702a、1702b及1702c之第一部分。此外，如同選擇信號
 SEL3、SEL4、SEL5及SEL6之供給發射群1702c-1702f，經
 5 門鎖之位址信號~B1、~B2、...~B7供給發射群1702c之第二
 部分及發射群1702d-1702f。位址產生器1902及位址門鎖
 1904係於通過發射群1702a-1702f之一週期期間供給相同位
 址於位址線1908a-1908g及經門鎖之位址線1910a-1910g。

位址產生器1902係設置相鄰於位址門鎖1904於由噴墨
 10 頭晶粒側邊1900b與噴墨頭晶粒側邊1900c所劃界之噴墨頭
 晶粒1900之一個角隅。位址產生器1902與位址門鎖1904彼
 此相鄰，由位址產生器1902進送位址信號~A1、~A2、...~A7
 至位址門鎖1904之可靠度比較經由較長的互連線
 1906a-1906g進送位址信號~A1、~A2、...~A7之可靠度改良。

15 其它具體例中，位址產生器1902及位址門鎖1904可設
 置於噴墨頭晶粒1900之不同位址。一具體例中，位址產生
 器1902可設置於由噴墨頭晶粒側邊1900b與噴墨頭晶粒側
 邊1900c所界限之該噴墨頭晶粒1900角隅，以及位址門鎖
 1904可設置於沿噴墨頭晶粒側邊1900b之發射群1702c與
 20 1702f間。本具體例中，互連線1906a-1906g用來供給位址信
 號~A1、~A2、...~A7給介於墨水進給開槽1708與噴墨頭晶
 粒側邊1900b間之發射群1702c之第二部分。位址產生器
 1902供給位址信號~A1、~A2、...~A7給3發射群
 1702a-1702c；以及位址門鎖1904供給經門鎖之位址信號

~B1、~B2、...~B7給3發射群1702d-1702f。

該具體實施例中，7位址線1908a-1908g係沿噴墨頭晶粒側邊1900c路由至墨水進給開槽1704與噴墨頭晶粒側邊1900a間。此外，位址線1908a-1908g係路由於墨水進給開槽1704與1706間，以及路由於墨水進給開槽1706與1708間。位址線1908a-1908g係沿墨水進給開槽1704、1706及1708長度之半長路由至與於發射群1702a、1702b、及發射群1702c之第一部分之經預充電之發射單元120電耦接。

7經門鎖之位址線1910a-1910g係沿墨水進給開槽1708與噴墨頭晶粒側邊1900b間之墨水進給開槽1708之全長路由。經門鎖之位址線1910a-1910g也沿噴墨頭晶粒側邊1900d路由至墨水進給開槽1704與噴墨頭晶粒側邊1900a間。此外，經門鎖之位址線1910a-1910g係路由於墨水進給開槽1704與1706間，以及路由於墨水進給開槽1706與1708間。位址線1910a-1910g係沿墨水進給開槽1708與噴墨頭晶粒側邊1900b間之墨水進給開槽1708之全長路由，以及沿墨水進給開槽1704、1706及1708之長度之另一半長路由，來與發射群1702c之第二部分以及發射群1702d、1702e及1702f之經預充電之發射單元120電耦接。

資料線208a、208c、208e及208g係路由於噴墨頭晶粒側邊1900a與墨水進給開槽1704間，以及路由於墨水進給開槽1706與墨水進給開槽1708間。路由於噴墨頭晶粒側邊1900a與墨水進給開槽1704間之資料線208a、208c、208e及208g各自電耦接至2發射群1702a及1702d之經預充電之發射單元

120。路由於墨水進給開槽1706與墨水進給開槽1708間之資料線208a、208c、208e及208g各自係電耦接至4發射群1702b、1702c、1702e及1702f之經預充電之發射單元120。資料線208a係電耦接至於1710之資料線群D1之經預充電之發射單元120來提供資料信號~D1。資料線208c係電耦接至於1714之資料線群D3之經預充電之發射單元120來提供資料信號~D3。資料線208e係電耦接至於1718之資料線群D5之經預充電之發射單元120來提供資料信號~D5以及資料線208g係電耦接至於1722之資料線群D7之經預充電之發射單元120來提供資料信號~D7。資料線208a、208c、208e及208g接收資料信號~D1、~D3、~D5及~D7，以及提供資料信號~D1、~D3、~D5及~D7給各個發射群1702a-1702f之經預充電之發射單元120。一具體例中，資料線208a、208c、208e及208g未路由墨水進給開槽1704、1706及1708之全長。反而各資料線208a、208c、208e及208g只由發射群1702a-1702f中最接近資料線群之沿噴墨頭晶粒1900旁側之連結襯墊，路由至其個別之資料線群。資料線208a及208c係沿噴墨頭晶粒1900之側邊1900c而電耦接至一連結襯墊；以及資料線208e及208f係沿噴墨頭晶粒1900之側邊1900d而電耦接至一連結襯墊。

資料線208b、208d、208f及208h係路由於墨水進給開槽1704與1706間，以及路由於墨水進給開槽1708與噴墨頭晶粒側邊1900b間。路由於墨水進給開槽1704與1706間之資料線208b、208d、208f及208h各自係電耦接至4發射群

1702a、1702b、1702d及1702e之經預充電之發射單元120。
 路由於墨水進給開槽1708與噴墨頭晶粒側邊1900b間之資
 料線208b、208d、208f及208h各自係電耦接至2發射群1702c
 與1702f間之經預充電之發射單元120。資料線208b係電耦
 5 接至於1712之資料線群D2之經預充電之發射單元120來提
 供資料信號~D2。資料線208d係電耦接至於1716之資料線群
 D4之經預充電之發射單元120來提供資料信號~D4。資料線
 208f係電耦接至於1720之資料線群D6之經預充電之發射單
 元120來提供資料信號~D6，以及資料線208h係電耦接至於
 10 1724之資料線群D8之經預充電之發射單元120來提供資料
 信號~D8。資料線208b、208d、208f及208h接收資料信號
 ~D2、~D4、~D6及~D8，以及提供資料信號~D2、~D4、~D6
 及~D8給各個發射群1702a-1702f之經預充電之發射單元
 120。一具體例中，資料線208b、208d、208f及208h未路由
 15 墨水進給開槽1704、1706及1708之全長。反而各資料線
 208b、208d、208f及208h只由發射群1702a-1702f中最接近
 資料線群之沿噴墨頭晶粒1900旁側之連結襯墊，路由至其
 個別之資料線群。資料線208b及208d係沿噴墨頭晶粒1900
 之側邊1900c而電耦接至一連結襯墊；以及資料線208f及
 20 208h係沿噴墨頭晶粒1900之側邊1900d而電耦接至一連結
 襯墊。

導通之發射線214a-214f係沿墨水進給開槽1704、1706
 及1708來分別供給能信號FIRE1、FIRE2...FIRE6給發射群
 1702a-1702f。發射線214a-214f供給能量給導通之經預充電

之發射單元120之發射電阻器52，來加熱墨水及由墨滴產生器60噴出墨水。為了由發射群1702a-1702f之各個墨滴產生器60均勻噴出墨水，對應之發射線214a-214f係經組配來均勻供給能量給於發射群1702a-1702f之各個發射電阻器52。

5 能量變化為散逸通過發射群1702a-1702f之一中之任一發射電阻器52之最大百分比差異。最高功率係出現於一發射群1702a-1702f之第一發射電阻器52，亦即最靠近接收能信號FIRE1、FIRE2...FIRE6之連結襯墊之該發射電阻器52，原因在於只有單一發射電阻器52被供電。最低功率出
10 現於一發射群1702a-1702f之最末發射電阻器52，原因在於於一系列子群之全部發射電阻器52皆被作動。促成能量變化之佈局包括發射線寬度、地線寬度、金屬厚度及發射線214a-214f之長度。以10%至15%之能變化為佳，高達20%之能變化為適當能變化。

15 發射群1702a-1702f及發射線214a-214f係沿墨水進給開槽1704、1706及1708佈局來達成適當能變化。於一發射群1702a-1702f之經預充電之發射單元120係沿墨水進給開槽1704、1706或1708之相對兩側設置。替代於一發射群1702a-1702f之全部經預充電之發射單元120皆係沿墨水進
20 給開槽1704、1706或1708之一側之全長，於一發射群1702a-1702f經預充電之發射單元120係沿墨水進給開槽1704、1706或1708之相對兩側之各側之半長延伸。對應發射線214a-214f之長度比較墨水進給開槽1704、1706及1708之全長縮短為距墨水進給開槽1704、1706及1708之一側邊

之墨水進給開槽1704、1706或1708之半長。各發射線214a-214f係設置於墨水進給開槽1704、1706或1708之兩側，且電耦接於墨水進給開槽1704、1706或1708一端來形成實質上U字形之發射線214a-214f。實質上U字形之發射線214a-214f為沿墨水進給開槽1704、1706及1708全長之發射線長度之有效長度之半。下表比較實質U字形發射線214a-214f之能變化與直線發射線之能變化，亦即沿墨水進給開槽1704、1706及1708一側邊全長延伸之發射線之能變化。

列	發射群形狀	發射線寬度	地線寬度	晶粒寬度	金屬厚度	%能變化
A	實質U字形	250微米	115微米	4200微米	360奈米	11%
B	直線	250微米	115微米	4200微米	360奈米	52%
C	直線	250微米	115微米	4200微米	1440奈米 (4x厚)	36%
D	直線	750微米	615微米	~7200微米	360奈米	11%
E	直線	515微米	380微米	~5790微米	1140奈米 (4x厚)	11%

如表中顯示，使用具有相同發射線、地線及晶粒寬度之直線發射群，結果獲得較大且不當之能變化(11%相對於52%)。經由增加金屬厚度4倍，來降低發射線電阻，可略為改良能變化差異。但能變化仍然不適合(11%相對於36%)。另外，為了降低於直線發射群排列之能變化至11%，增加晶粒寬度。

實質U字形之發射線214a-214f係電耦接至沿墨水進給開槽1704、1706及1708之相對兩側之各側設置之經預充電之發射單元120。發射線214a係於1702a電耦接至FG1之各個

經預充電之發射單元120。發射線214a係沿墨水進給開槽1704之相對兩側之各側設置，且於y方向由墨水進給開槽1704之一端延伸至墨水進給開槽1704之半長。發射線214a於1702a供給能信號FIRE1及能脈波給FG1。

5 發射線214b係於1702b電耦接至FG2之各個經預充電之發射單元120。發射線214b係沿墨水進給開槽1706之相對兩側之各側設置，且於y方向由墨水進給開槽1706之一端延伸至墨水進給開槽1706之半長。發射線214b於1702b供給能信號FIRE2及能脈波給FG2。

10 發射線214c係於1702c電耦接至FG3之各個經預充電之發射單元120。發射線214c係沿墨水進給開槽1708之相對兩側之各側設置，且於y方向由墨水進給開槽1708之一端延伸至墨水進給開槽1708之半長。發射線214c於1702c供給能信號FIRE3及能脈波給FG3。

15 發射線214d係於1702d電耦接至FG4之各個經預充電之發射單元120。發射線214d係沿墨水進給開槽1704之相對兩側之各側設置，且於y方向由墨水進給開槽1704之一端延伸至墨水進給開槽1704之半長。發射線214d於1702d供給能信號FIRE4及能脈波給FG4。

20 發射線214e係於1702e電耦接至FG5之各個經預充電之發射單元120。發射線214e係沿墨水進給開槽1706之相對兩側之各側設置，且於y方向由墨水進給開槽1706之一端延伸至墨水進給開槽1706之半長。發射線214e於1702e供給能信號FIRE5及能脈波給FG5。

發射線214f係於1702f電耦接至FG6之各個經預充電之發射單元120。發射線214f係沿墨水進給開槽1708之相對兩側之各側設置，且於y方向由墨水進給開槽1708之一端延伸至墨水進給開槽1708之半長。發射線214f於1702f供給能信號FIRE6及能脈波給FG6。

雖然第21圖至第24圖為佈局圖顯示於該噴墨頭晶粒上之位址產生器及/或位址門鎖，但位址信號也可由一外部來源提供。若位址信號係由外部來源提供，則位址產生器及/或位址門鎖無需設置於噴墨頭晶粒上。此種情況下，第21圖至第24圖所示佈局圖確切完全相同。

參照第25A圖及第25B圖，顯示撓曲電路2002之接觸區2000之略圖，該接觸區2000可用來耦接外部電路至一噴墨頭晶粒40。接觸區2000係經由傳導路徑2004耦接至接點2006，而提供耦接至噴墨頭晶粒。

致能線接觸區E0-E6係組配來接收得自外部來源之致能信號，以及提供該等致能信號，例如選擇信號SEL1-SEL6、預充電信號PRE1-PRE6、及LATCH信號。但須注意參照第4-8圖及第11-24圖所述各線路與接觸區E0-E6間之關係無需為一對一關係，例如信號PRE1無需提供於接觸區E0。只要求適當選擇線及適當預充電線係耦接至適當致能接觸區即可。

資料線接觸區D1-D8經組配來接收信號，該信號提供代表欲列印之影像之列印資料，以及分別提供資料信號D1-D8給個別資料線群，例如資料線群D1-D8。發射線接觸

區F1-F6係組配來接收能脈波，以及沿發射線Fire1-Fire6提供能脈波給適當發射群，例如發射群202a-202f及1702a-1702f。地線接觸區GD1-GD6係組配來提供下述信號之回路路徑，該等信號係藉發射電阻器由發射群例如發射
5 群202a-202f或發射群1702a-1702f所傳輸之信號。控制信號接觸區C係組配來接收信號用於控制噴墨頭晶粒之內部操作，例如接收CSYNC信號。

溫度感應電阻器接觸區TSR允許耦接至噴墨卡匣之印表機基於電阻器之測量值來判定噴墨頭晶粒之溫度。溫度
10 感應電阻器回路接觸區TSR-RT對TSR提供之信號提供回路路徑。利用溫度感應電阻器之適當方式係說明於共同審查中之美國專利申請案。

識別位元接觸區ID係耦接至噴墨頭晶粒上之識別電路，其允許印表機決定該噴墨頭晶粒及列印卡匣之操作參
15 數。

一具體例中，接觸區2000與經預充電之發射單元120間之電氣路徑包含傳輸路徑2004、接點2006、及適當信號線如資料線208a-208h、預充電線210a-210f、選擇線212a-212f或地線。須注意預充電線210a-210f及選擇線
20 212a-212f可耦接至致能線接觸區E0-E6。

須注意若干具體例中，此處討論之高電壓位準係於或高於約4.0伏特，而此處討論之低電壓位準係於或低於約1.0伏特。其它具體例可使用與前文討論之電壓位準不同之電壓位準。

雖然於此處已經舉例說明特定具體例，但業界熟諳技藝人士了解可以多種其它替代實作及/或相當實作來取代所示及所述之特定具體例，而未悖離本發明之範圍。本案意圖涵蓋此處討論之特定具體例之任何調整或變化。因此

5 本發明僅受申請專利範圍及其相當範圍所限。

【圖式簡單說明】

第1圖顯示噴墨列印系統之一具體例。

第2圖為略圖顯示一噴墨頭晶粒之一具體例之一部分。

第3圖為略圖顯示於一噴墨頭晶粒之一具體例，位於沿

10 墨水進給開槽之墨滴產生器之佈局圖。

第4圖為略圖顯示於噴墨頭晶粒之一具體例採用之發射單元之一具體例。

第5圖為示意圖顯示噴墨頭發射單元陣列之一具體例。

第6圖為示意圖顯示預充電發射單元之一具體例。

15 第7圖為示意圖顯示噴墨頭發射單元陣列之一具體例。

第8圖為時程圖顯示發射單元陣列之一具體例之操作。

第9圖為略圖顯示於一噴墨頭晶粒之位址產生器之一具體例。

第10A圖為略圖顯示於一移位暫存器之一移位暫存器

20 單元。

第10B圖為略圖顯示一方向電路。

第11圖為時程圖顯示於正向方向之位址產生器之操作。

第12圖為時程圖顯示於反向方向之位址產生器之操

作。

第13圖為略圖顯示於一噴墨頭晶粒之2位址產生器及六個發射群之一具體例。

第14圖為時程圖顯示於一噴墨頭晶粒之位址產生器之正向及反向操作。

第15圖為方塊圖顯示於一噴墨頭晶粒之位址產生器、位址門鎖及6發射群之一具體例。

第16圖為略圖顯示門鎖暫存器之一具體例。

第17圖為時程圖說明門鎖暫存器之一具體例之範例操作。

第18圖為略圖顯示單向移位暫存器單元之一具體例。

第19圖為略圖顯示一位址產生器，其使用該單向移位暫存器單元來提供於正向方向及反向方向之位址。

第20圖為略圖顯示一位址產生器，其使用於一個移位暫存器之該單向移位暫存器單元來提供於正向方向及反向方向之位址。

第21圖為略圖顯示一噴墨頭晶粒之一具體例之範例佈局。

第22圖為略圖顯示一噴墨頭晶粒之一具體例之範例佈局之另一方面。

第23圖為略圖顯示噴墨頭晶粒之一具體例之一區段之平面圖。

第24圖為略圖顯示一噴墨頭晶粒之另一具體例之範例佈局。

第25A圖及第25B圖為略圖顯示可用來耦接外部電路至一噴墨頭晶粒之撓曲電路之接觸區。

【主要元件符號說明】

20...噴墨列印系統	54...墨水進給通道
22...噴墨頭總成	56...氣化室
24...墨水供應總成	58...引線
26...安裝總成	60...墨滴產生器
28...媒體傳送總成	70...發射單元
30...電子控制器或印表機控制器	72...電阻器驅動開關
32...電源供應器	74...記憶體電路
34...孔口或噴嘴，噴嘴開口	76...發射線
36...列印媒體	78...參考線
37...列印區段	80...資料線
38...貯槽	82...致能線
39...資料	100...噴墨頭發射單元陣列
40...噴墨頭或噴墨頭晶粒	102a-n...發射群
42...列印元件或流體噴出元件	104...致能線
44...基材	106a-L...子群致能線
46...墨水進給開槽	108a-m...資料線
46a-b...墨水進給開槽側	110a-n...發射線
48...薄膜結構	112...共通參考線
50...孔口層	120...預充電發射單元
50a...正面	122...參考線
52...發射電阻器	124...發射線

126...儲存節點電容	308...列子群位址
128...預充電電晶體	309...SEL6/PRE1信號
130...選擇電晶體	310...SEL6/PRE1信號脈波
132...預充電線	311...列子群
134...選擇線	312...預充電
136...資料電晶體	314...資料信號集合
138...第一位址電晶體	315...SEL1/PRE2信號
140...第二位址電晶體	316...SEL1/PRE2信號脈波
142...資料線	318...儲存之資料
144...位址線	319...列子群
146...第二位址線	320...預充電
172...驅動開關	322...FIRE1能脈波
200...噴墨頭發射單元陣列	323...能信號FIRE1
202a-f...發射群	324...下挽
206a-g...位址線	325...SEL2/PRE3信號
208a-h...資料線	326...SEL2/PRE3信號脈波
210a-f...預充電線	328...資料信號集合
212a-f...選擇線	330...儲存之資料
214a-f...發射線	331...能信號FIRE2
216...參考線	332...FIRE2能脈波
300...資料信號	334...走高
302...噴嘴	336...第二SEL6/PRE1信號脈波
304...位址信號	338...資料信號集合
306...列子群位址	339...列子群

340...儲存之資料	430...控制信號線
342...列子群	432...時序信號線
343...能信號FIRE6	434...時序信號線
344...能脈波	436...時序信號線
346...下挽	438a-g...位址線預充電電晶體
348...SEL1/PRE2信號脈波	440a-m...位址評估電晶體
350...資料信號集合	442a-b...評估防止電晶體
352...能信號	444...邏輯評估預充電電晶體
400...位址產生器	446a-b、448a-b、...、470a-b ...位址電晶體對
402...移位暫存器	472a-g...位址線
403a-m...移位暫存器單元	474...邏輯評估信號線
404...方向電路	476a-m...評估線
406...邏輯陣列	478...參考電位
408...方向控制線	500...第一階段
410a-m...移位暫存器輸出線	502...第二階段
412...電阻器劃分網路	504...第一預充電電晶體
414...電阻器劃分網路	506...第一評估電晶體
416...電阻器劃分網路	508...正向輸入電晶體
418...時序信號線	510...反向輸入電晶體
420...評估信號線	512...正向方向電晶體
422...時序信號線	514...反向方向電晶體
424...評估信號線	516...第二預充電電晶體
426...時序信號線	518...第二評估電晶體
428...評估信號線	

520...內部節點電晶體	602、606、610、614、618、622
522...內部節點	...時序脈波
524...內部路徑	624...控制信號CSYNC
526...電耦接	625...位址信號
528...電耦接	626...移位暫存器內部節點信號SN
530...電耦接	628...高電壓位準
532...電耦接	630...移位暫存器輸出信號SO
534...參考電位	632...低電壓位準
536...電容	633...高電壓位準
538...電容	634...低電壓位準
550...正向方向信號電路	636...低電壓位準
552...反向方向信號電路	638...高電壓位準
554...第三預充電電晶體	640...高電壓位準
556...第三評估電晶體	642...反向方向信號DIRR
558...第一控制電晶體	644...高電壓位準
560...第四預充電電晶體	646...高電壓位準
562...第四評估電晶體	648...邏輯評估信號LEVAL
564...第二控制電晶體	650...低電壓位準
566...電耦接	652...低電壓位準
568...參考電位	654...低電壓位準
570...電耦接	656...低電壓位準
572...參考電位	658...正向方向信號DIRF
600、604、608、612、616、620	660...高電壓位準
...時序信號	

662...高電壓位準	...時序脈波
664...低電壓位準	716...高電壓位準
666...時序脈波	720...低電壓位準
668...時序脈波	722...高電壓位準
670...控制脈波	724...內部節點信號SN2
672...低電壓位準	728、730、732...高電壓位準
674...低電壓位準	734、738...低電壓位準
676...高電壓位準	740...高電壓位準
678...時序脈波	742...控制脈波
680、682、684...高電壓位準	744、746...低電壓位準
686...低電壓位準	750、752、756...高電壓位準
688...時序脈波	754...低電壓位準
690...低電壓位準	800、804、808、812、816、820
692...高電壓位準	...時序信號T
694...控制脈波	802、806、810、814、818、822
696、698...低電壓位準	...時序脈波
700...時序脈波	824...控制信號CSYNC
702...高電壓位準	825...位址信號
704...低電壓位準	826...移位暫存器內部節點信號SN
706...高電壓位準	828...高電壓位準
708...時序脈波	830...移位暫存器輸出信號SO
710...低電壓位準	832...低電壓位準
712...高電壓位準	833...高電壓位準
714、718、726、736、748、758	

834、836...低電壓位準	916...高電壓位準
838、840...高電壓位準	920...低電壓位準
842...反向方向信號DIRR	922...高電壓位準
844...高電壓位準	924...內部節點信號SN12
848...邏輯評估信號LEVAL	928、930、932...高電壓位準
850、852、858...低電壓位準	934、938...低電壓位準
858...正向方向信號DIRF	940、944...高電壓位準
860、862...高電壓位準	946...低電壓位準
865...低電壓位準	950、952、956...高電壓位準
866、868、878、888、900、908	954...低電壓位準
...時序脈波	960...控制脈波
870...控制脈波	962...低電壓位準
872、874...低電壓位準	1000、1002...位址產生器
876...高電壓位準	1004a-f...發射群
880、882、884...高電壓位準	1006...第一位址線
886、890...低電壓位準	1008a-f...選擇線
892、896...高電壓位準	1010...控制線
901、902...高電壓位準	1012...第二位址線
904...低電壓位準	1100、1104、1108、1112、1116、
906...高電壓位準	1120...選擇信號SEL
910...控制脈波	1102、1106、1110、1114、1118、
912...低電壓位準	1122...時序脈波
914、918、926、936、948、958	1124...控制信號CSYNC(FWD)
...時序脈波	1126...控制信號CSYNC(REV)

1128、1130...位址線	1234...第一預充電電晶體
1132、1134...控制脈波	1236...選擇電晶體
1136-1146...時序脈波	1238...位址電晶體
1148、1150、1152、1154...控制脈波	1240...位址節點電容器
1156-1166...時序脈波	1246..第二預充電電晶體
1168、1170...控制脈波	1248...評估電晶體
1172、1174...位址1	1250...經門鎖之位址電晶體
1176...時序脈波	1252...經門鎖之位址節點電容器
1178...位址2	1300...位址信號
1180-1192...控制脈波	1302、1306...變遷
1200...位址產生器	1304...預充電信號
1202...門鎖電路	1308...時段
1204a-f...發射群	1310...選擇信號
1206...位址線	1312...門鎖信號
1208a-f...選擇線	1314...預充電信號
1210...控制線	1316...評估信號
1212...位址線	1318...經門鎖之位址信號
1214...信號線	1320...有效之位址信號
1220...門鎖暫存器	1322、1324...變遷
1222...第一門鎖階段	1326...時段
1224...第二門鎖階段	1328-1348...變遷
1226...門鎖電晶體	1350...時段
1228、1230...電耦接	1352...無效之位址信號
	1354、1356、1360...時段

1358、1364...變遷	1506...第一邏輯電路
1362...有效位址信號	1508...第二邏輯電路
1400...單向移位暫存器單元	1510...方向電路
1402...第一輸入階段	1512a-m...移位暫存器輸出線
1404...第二輸入階段	1514...控制信號線
1406...第一預充電電晶體	1516...第一時序信號線
1408...第一評估電晶體	1518...第一電阻器劃分網路
1410...輸入電晶體	1520...第一評估信號線
1412...第二預充電電晶體	1522...第二時序信號線
1414...第二評估電晶體	1524...第三信號線
1416...內部節點電晶體	1526...第二電阻器劃分網路
1418...第一預充電線	1528...第二評估信號線
1420...內部節點	1530...第四時序信號線
1422...第一評估信號線	1532a-m...移位暫存器輸出線
1424、1426...電耦接	1540...第一正向方向信號線
1428...第二預充電線	1542...反向方向信號線
1430...移位暫存器輸出線	1544...第五時序信號線
1432...第二評估信號線	1546...第三電阻器劃分網路
1434...電耦接	1548...第三評估信號線
1436...地電位	1550...第六時序信號線
1438、1440...電容	1552a-g...位址線
1500...位址產生器	1600...位址產生器
1502...第一移位暫存器	1602...移位暫存器
1504...第二移位暫存器	1604...正向邏輯電路

1606...反向邏輯電路	1714a-f...資料線群D3
1608...方向電路	1716a-f...資料線群D4
1610a-m...移位暫存器輸出線	1718a-f...資料線群D5
1612...控制信號線	1720a-f...資料線群D6
1614...第一時序信號線	1722a-f...資料線群D7
1616...第一電阻器劃分網路	1724a-f...資料線群D8
1618...第一評估信號線	1800a-b...位址產生器
1620...第二時序信號線	1806a-g、1808a-g...位址線集合
1622...第三時序信號線	1822a-c...交叉連接線
1624...第二電阻器劃分網路	1900...噴墨頭晶粒
1626...第二評估信號線	1902...位址產生器
1628...第四時序信號線	1904...位址門鎖
1630...正向方向信號線	1906a-g...互連線
1632...反向方向信號線	1908a-g...位址線
1634...第五時序信號線	1910a-g...經門鎖之位址線
1636...第三電阻器劃分網路	2000...接觸區
1638...第三評估信號線	2002...撓曲電路
1640...第四時序信號線	2004...傳導路徑
1700...噴墨頭晶粒	2006...接點
1702a-f...發射群	~A1-7...位址信號
1704、1706、1708...墨水進給 開槽	~ADDRESS1-7...位址信號
1710a-f...資料線群D1	CSYNC...控制信號
1712a-f...資料線群D2	D1-m...資料信號
	~DATA...資料信號

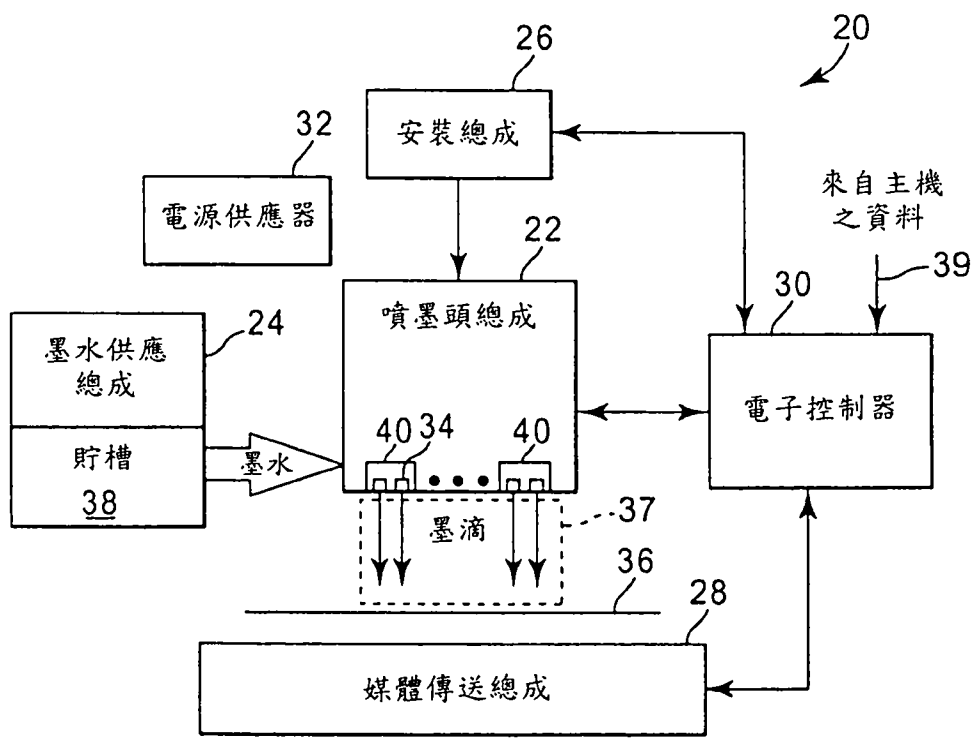
DIRF...正向方向信號	SG1-L...子群致能信號
DIRR...反向方向信號	SIF...正向移位暫存器輸入信號
EVAL...評估線	SIR...反向移位暫存器輸入信號
FIRE1-n...發射信號或能信號	SN...內部節點信號
LEVAL...邏輯評估信號	SO1-13...移位暫存器輸出信號
PRE1-6...預充電信號	T...時序信號
SEL1-6...選擇信號	

五、中文發明摘要：

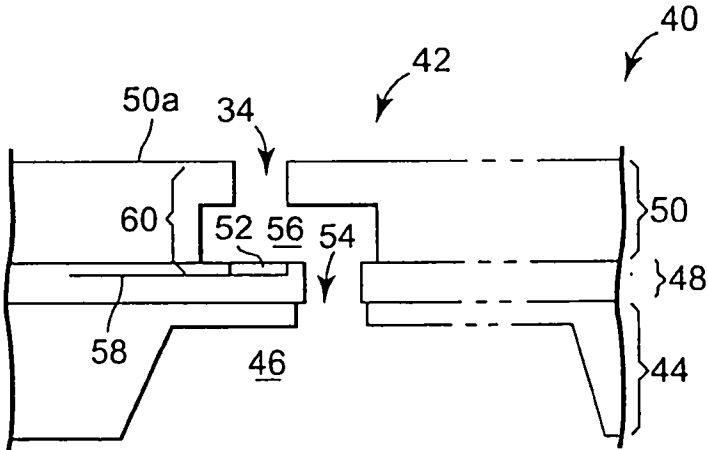
一種流體噴出裝置其包含一第一發射線其適合傳輸一包含多數能脈波之第一能信號，一第二發射線其適合傳輸一包含多數能脈波之第二能信號，一第一位址產生器其適合提供第一位址信號，一第二位址產生器其適合提供第二位址信號，第一墨滴產生器及第二墨滴產生器。該第一墨滴產生器係電耦接至該第一發射線，且係組配來響應於該第一能信號而基於該第一位址信號噴出流體。該第二墨滴產生器係電耦接至該第二發射線，且係組配來響應於該第二能信號而基於該第二位址信號噴出流體。

六、英文發明摘要：

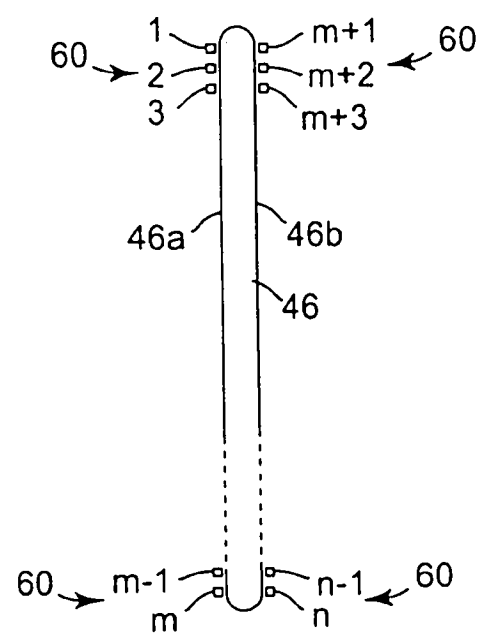
A fluid ejection device comprises a first fire line adapted to conduct a first energy signal comprising energy pulses, a second fire line adapted to conduct a second energy signal comprising energy pulses, a first address generator (1000, 1200) configured to provide first address signals, a second address generator (1002, 1202) configured to provide second address signals, first drop generators (1004a-c, 1004d-f) and second drop generators (1204a-c, 1204d-f). The first drop generators (1004a-c, 1004d-f) are electrically coupled to the first fire line and configured to respond to the first energy signal to eject fluid based on the first address signals. The second drop generators (1204a-c, 1204d-f) are electrically coupled to the second fire line and configured to respond to the second energy signal to eject fluid based on the second address signals.



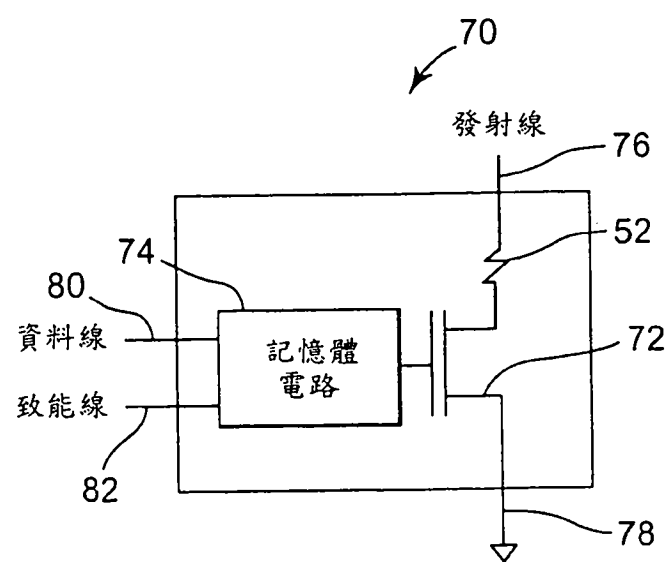
第 1 圖



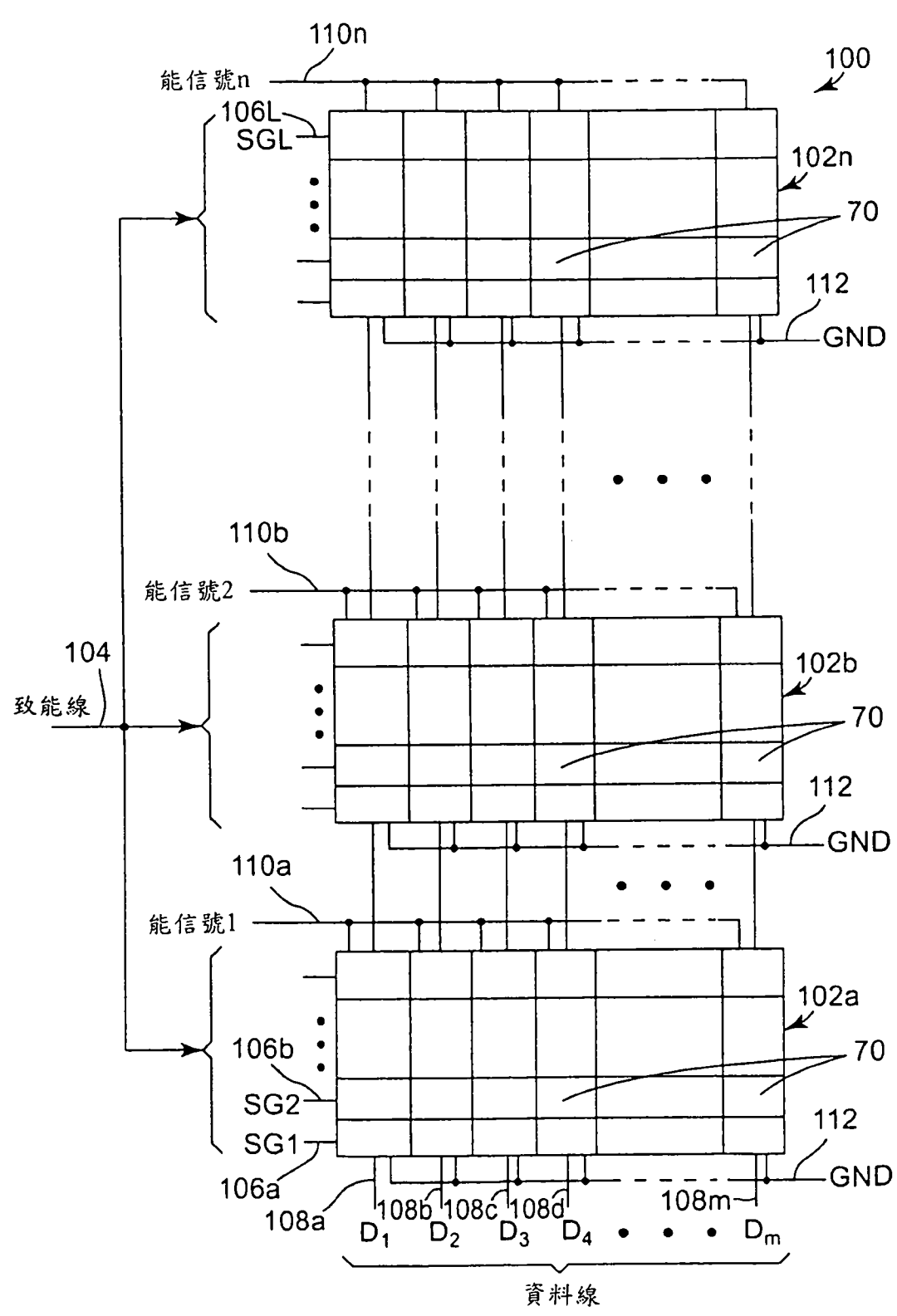
第 2 圖



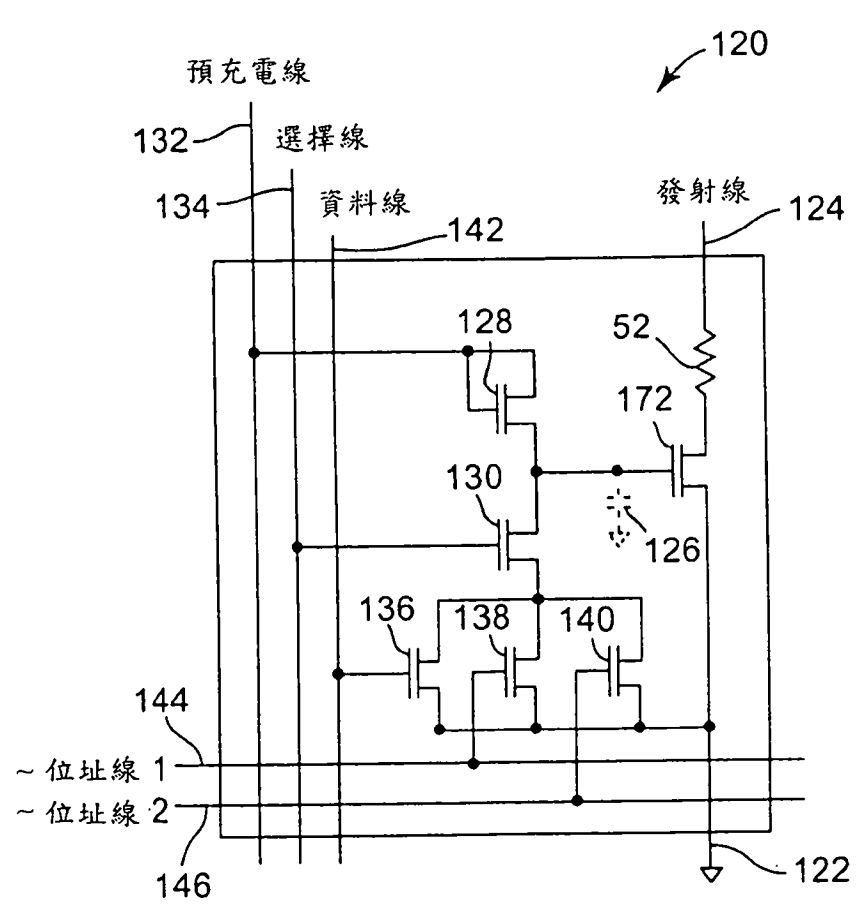
第 3 圖



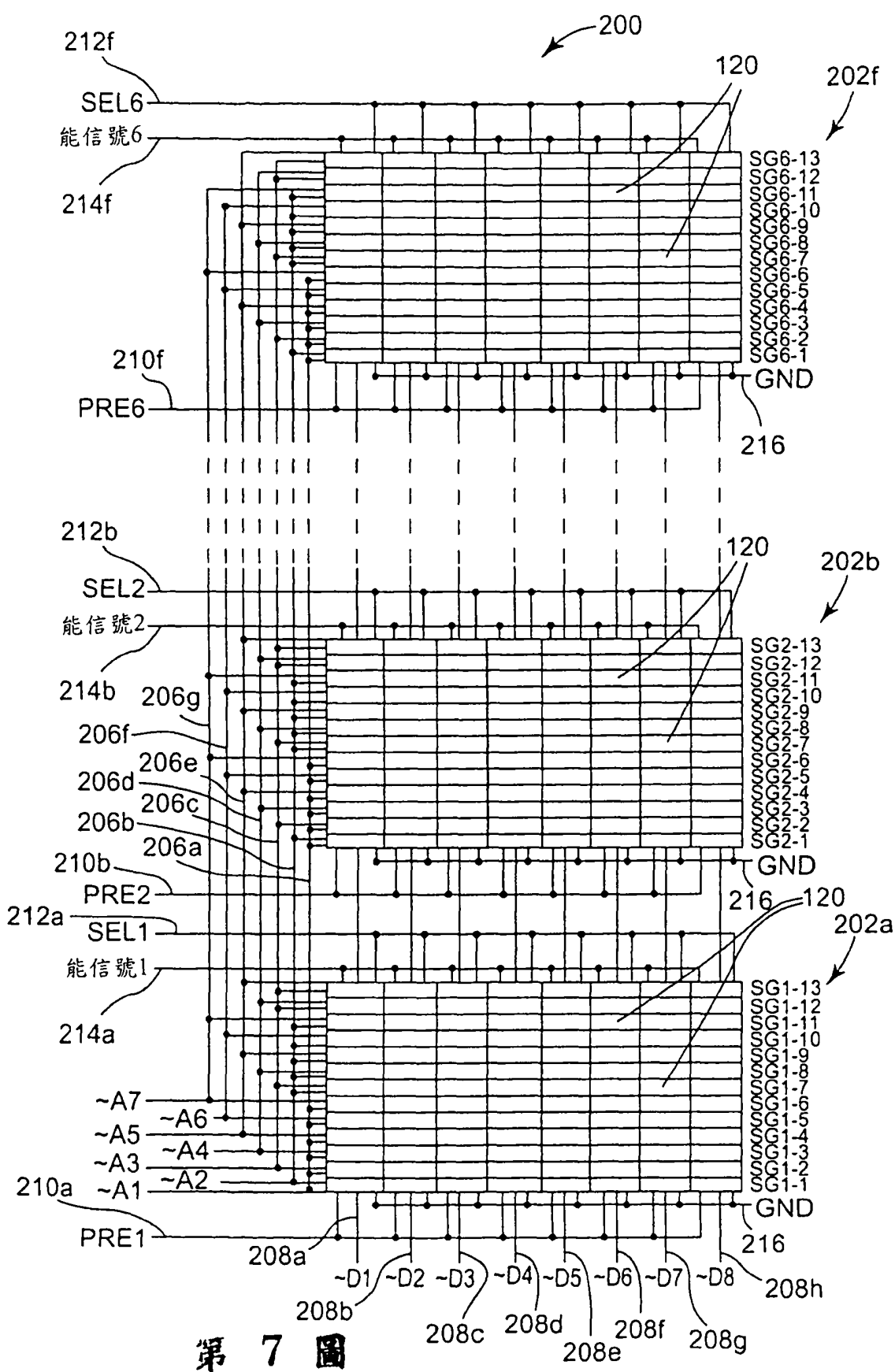
第 4 圖

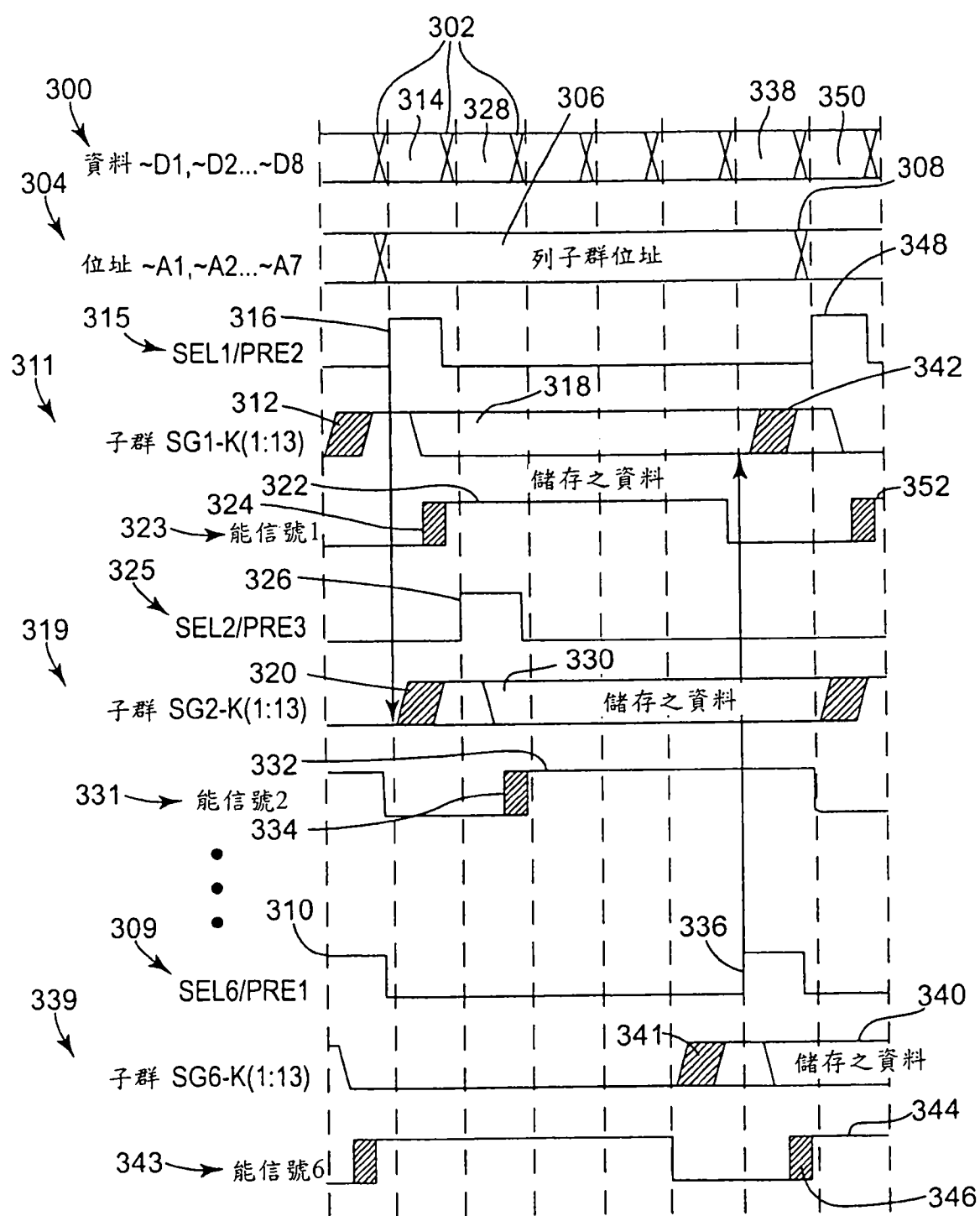


第 5 圖

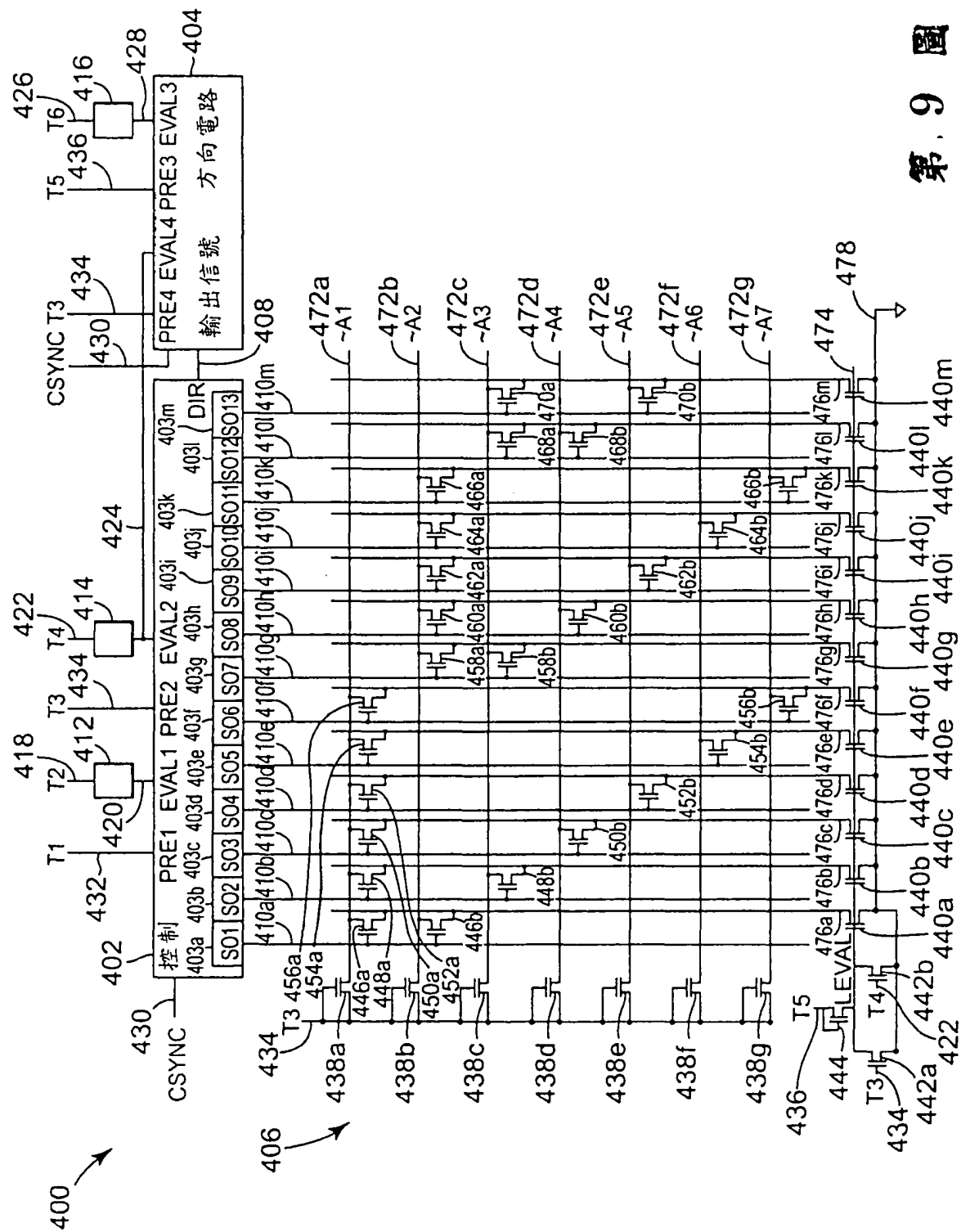


第 6 圖

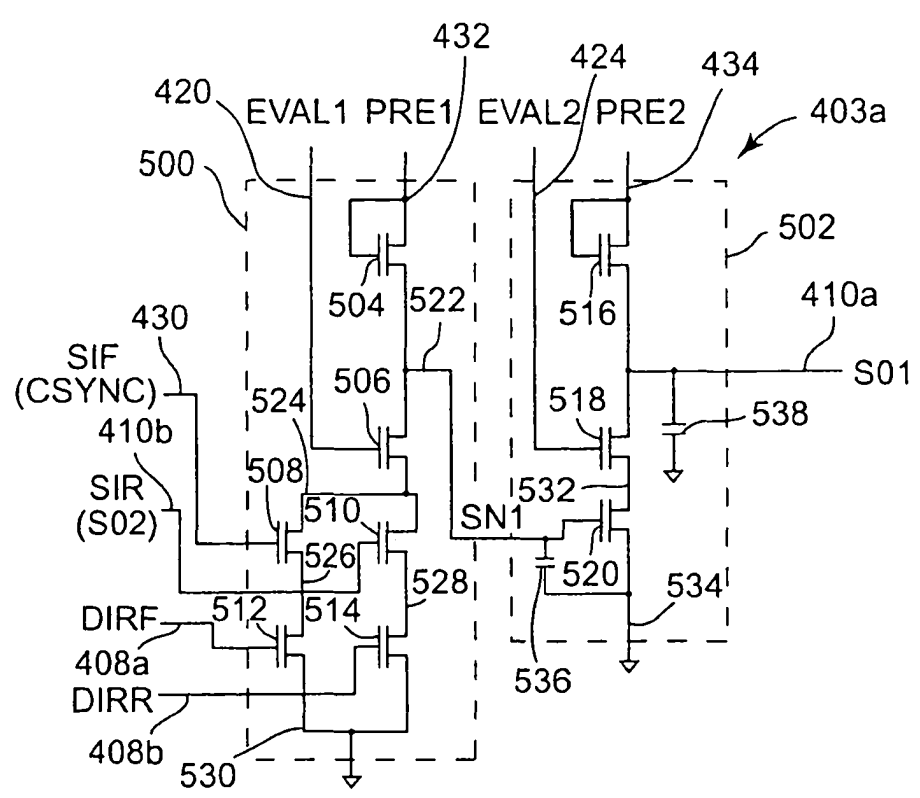




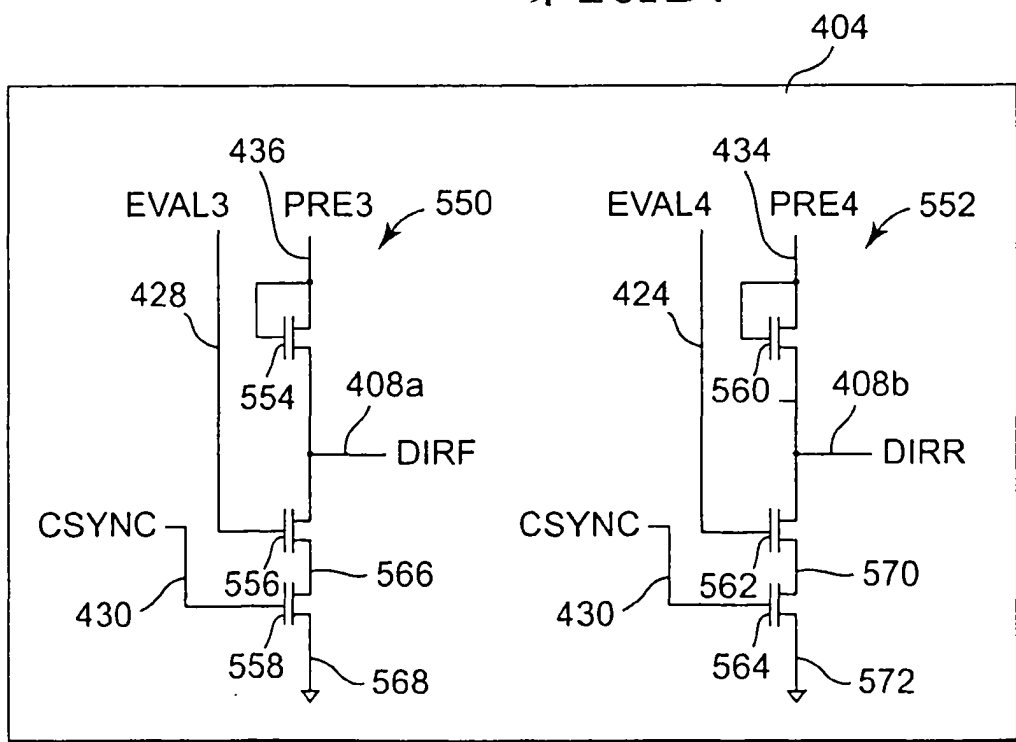
第 8 圖



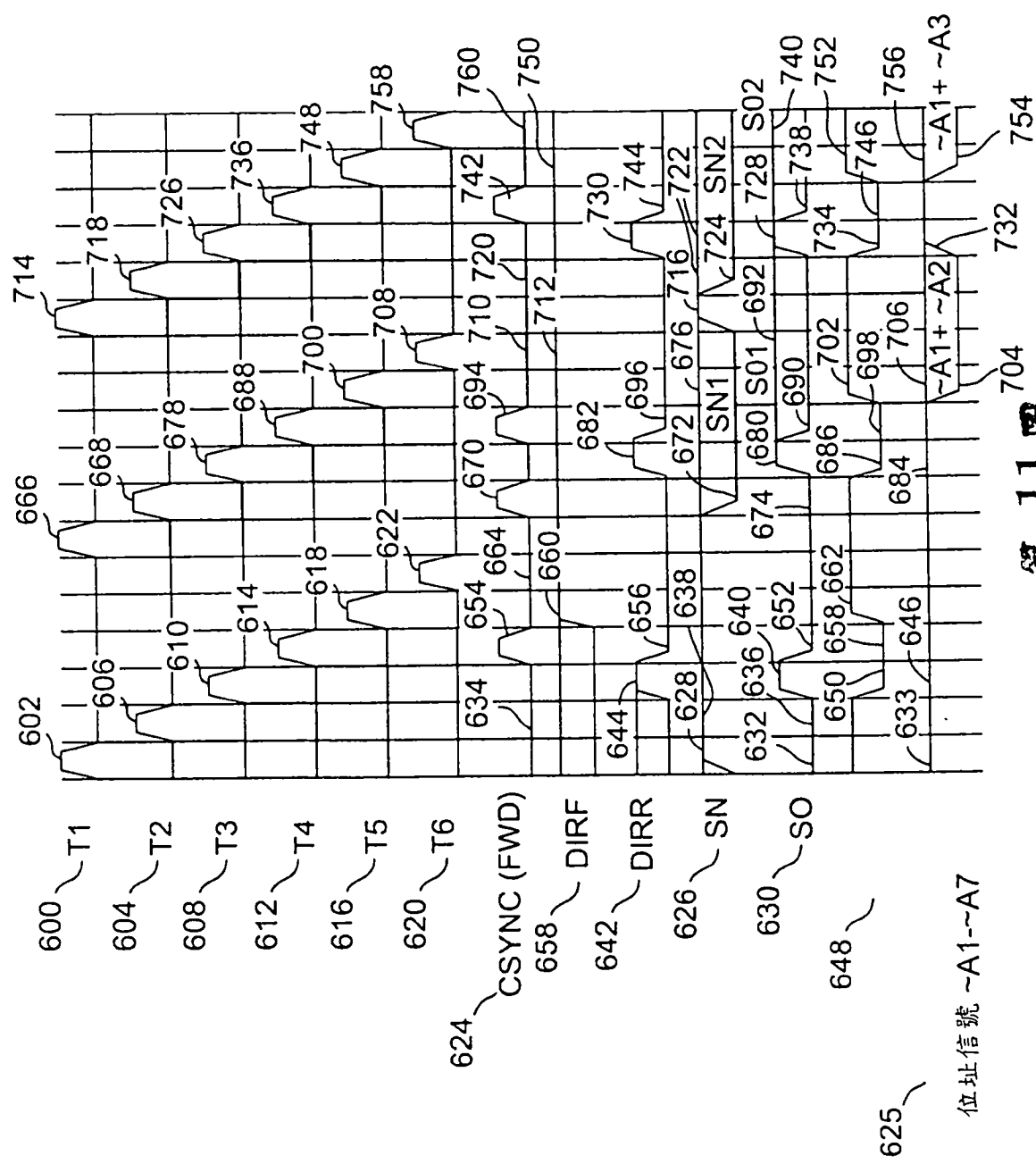
第 9 圖



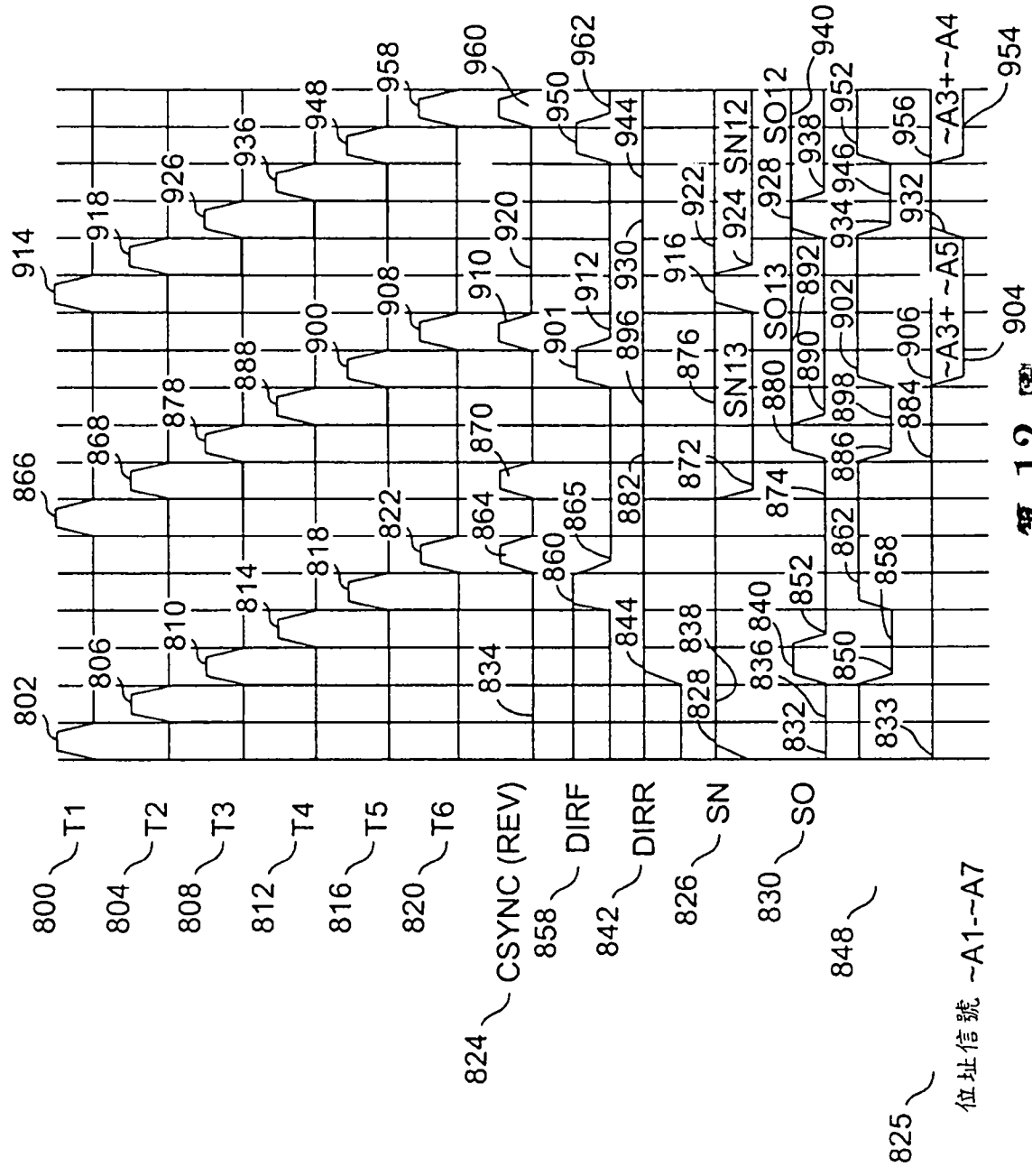
第10A圖



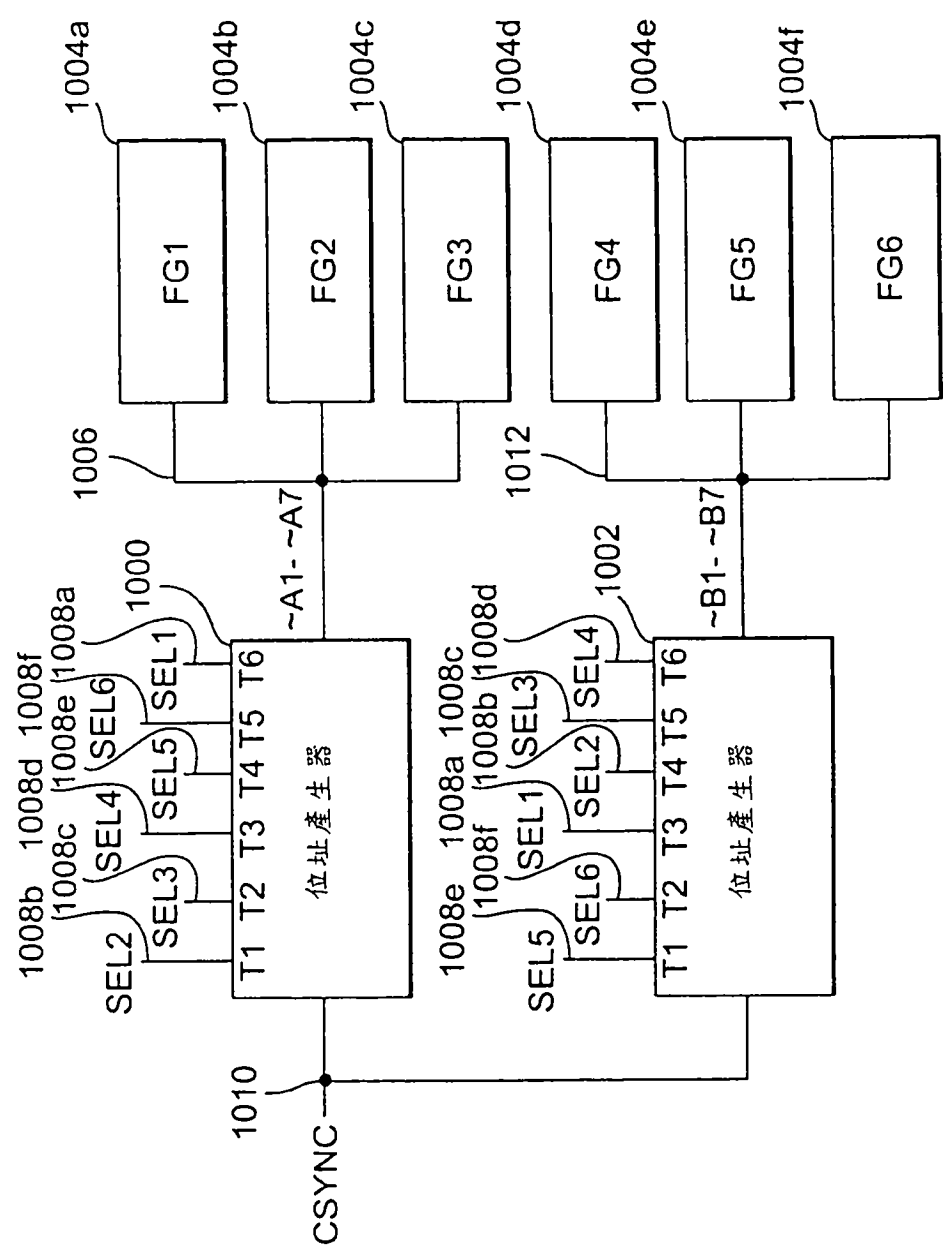
第10B圖



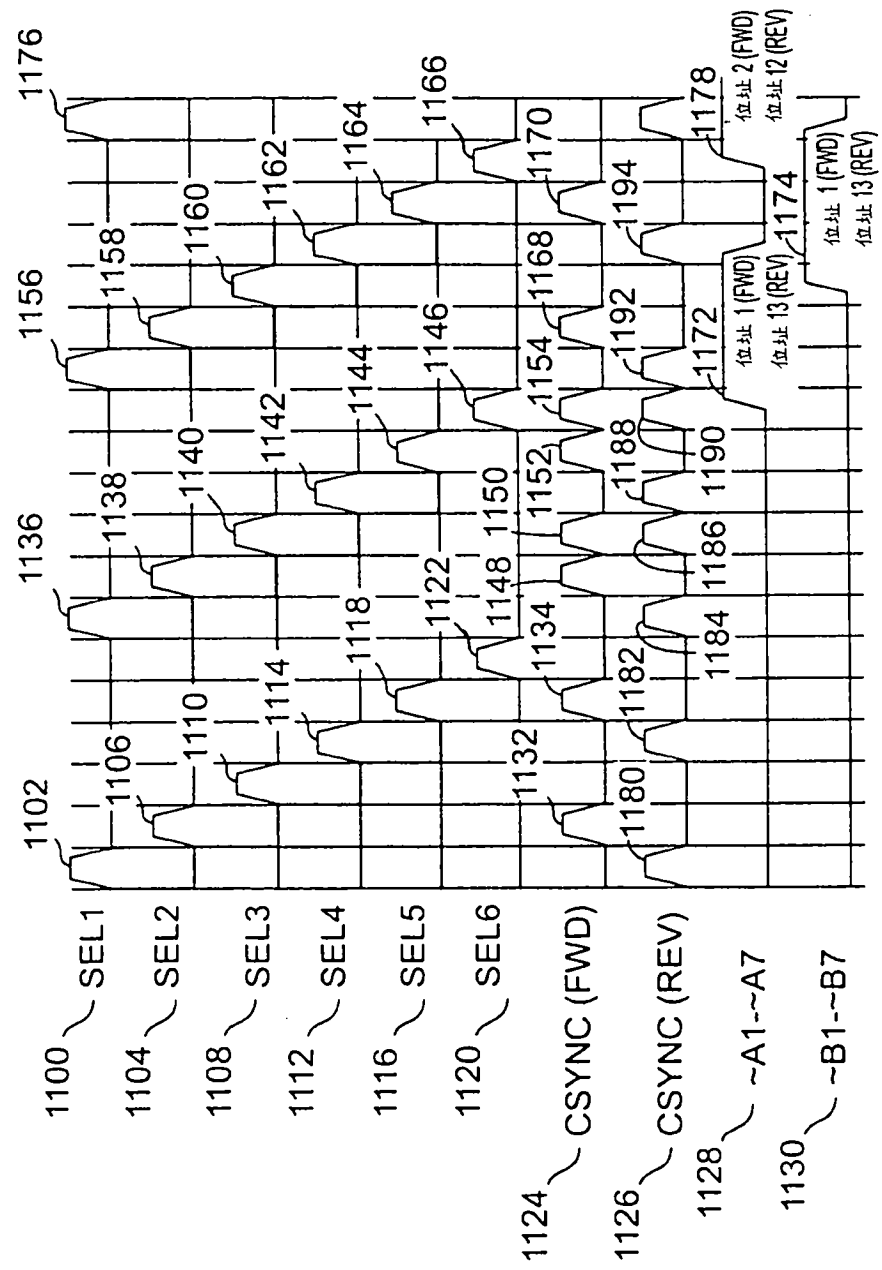
第 11 圖



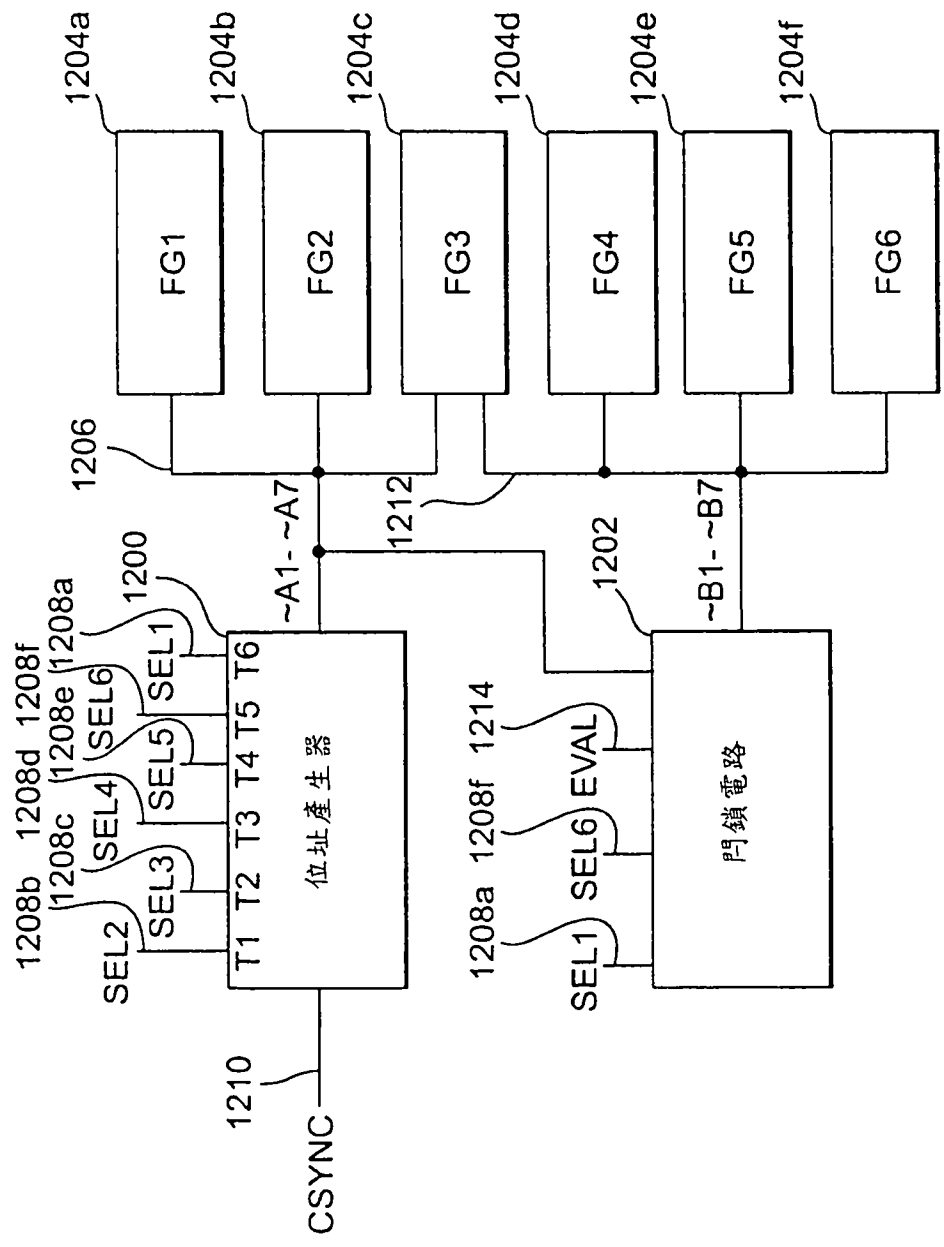
第 12 圖



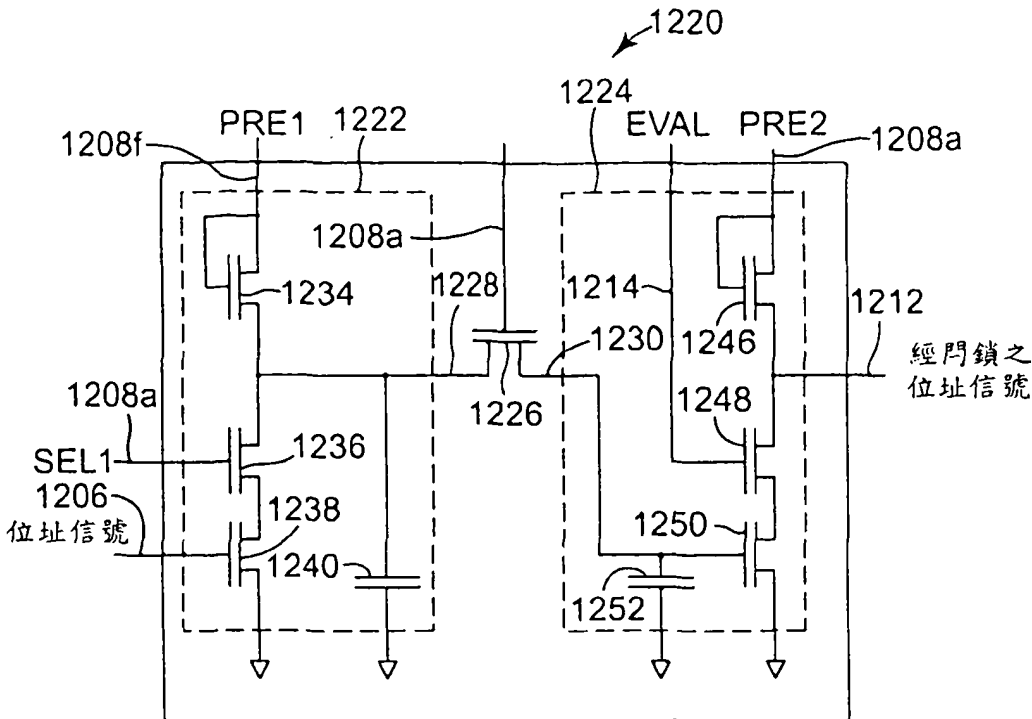
第 13 圖



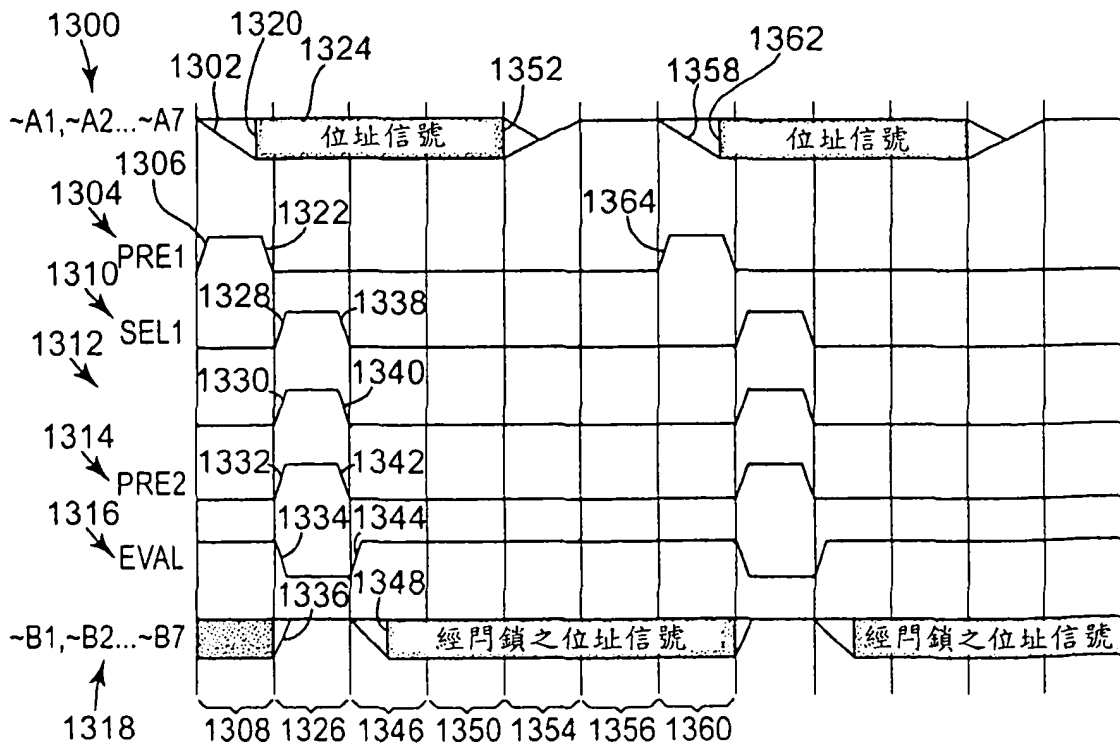
第 14 圖



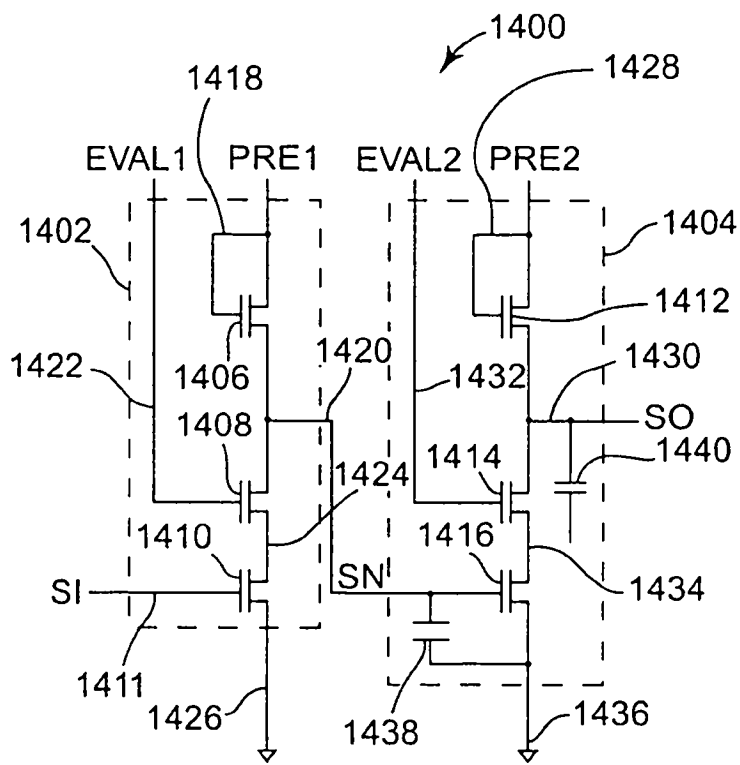
第 15 圖



第 16 圖



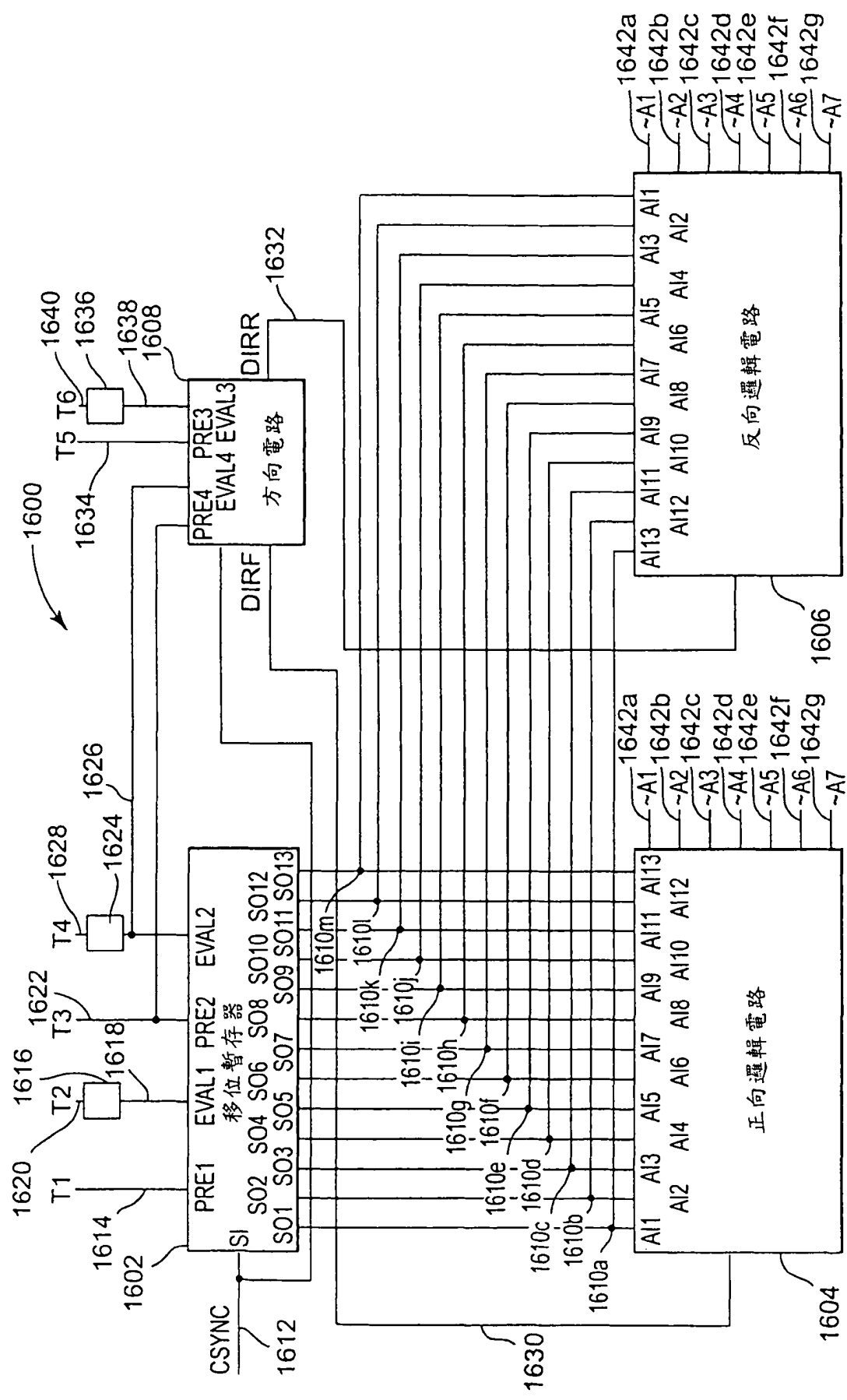
第 17 圖



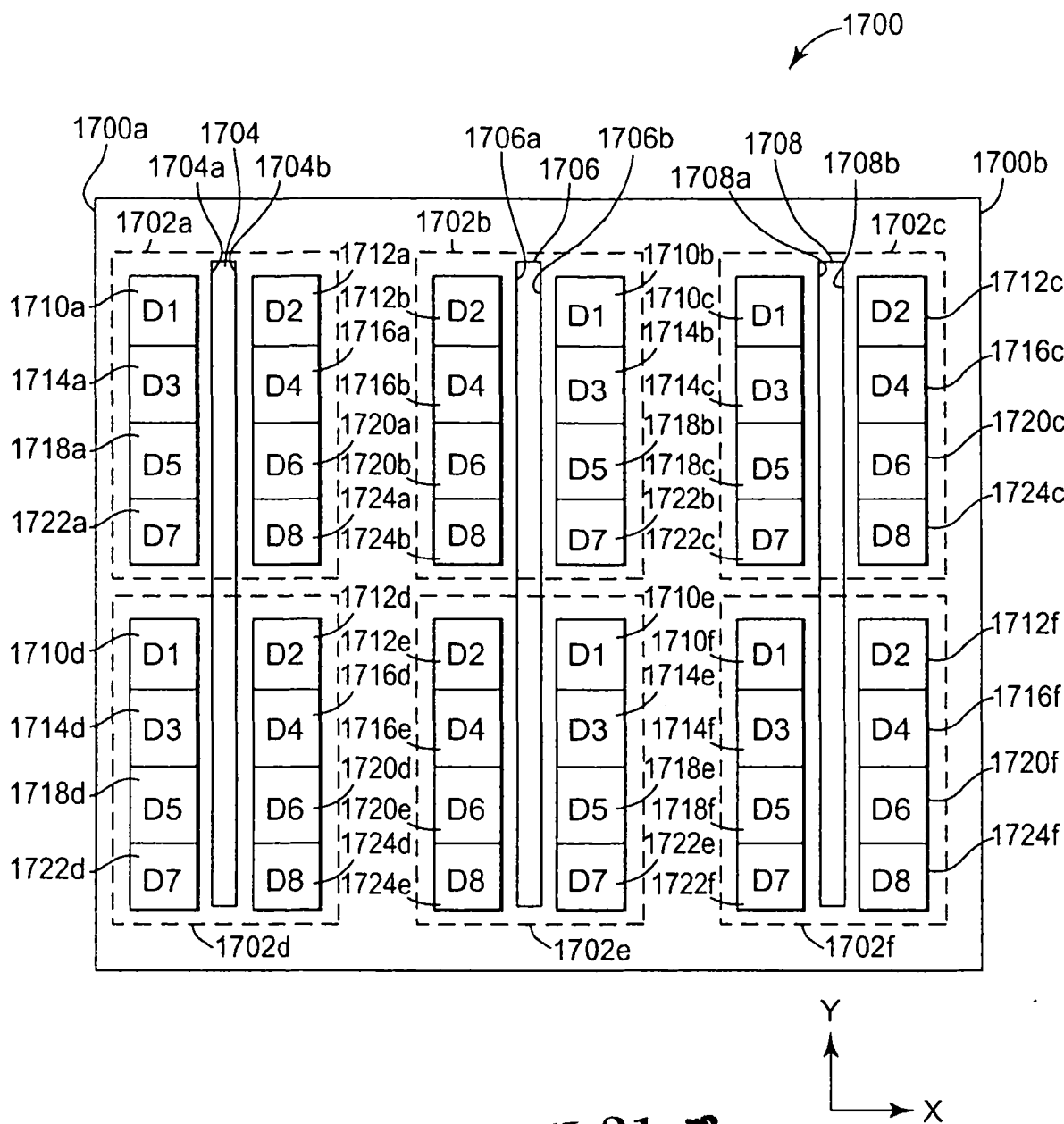
第 18 圖



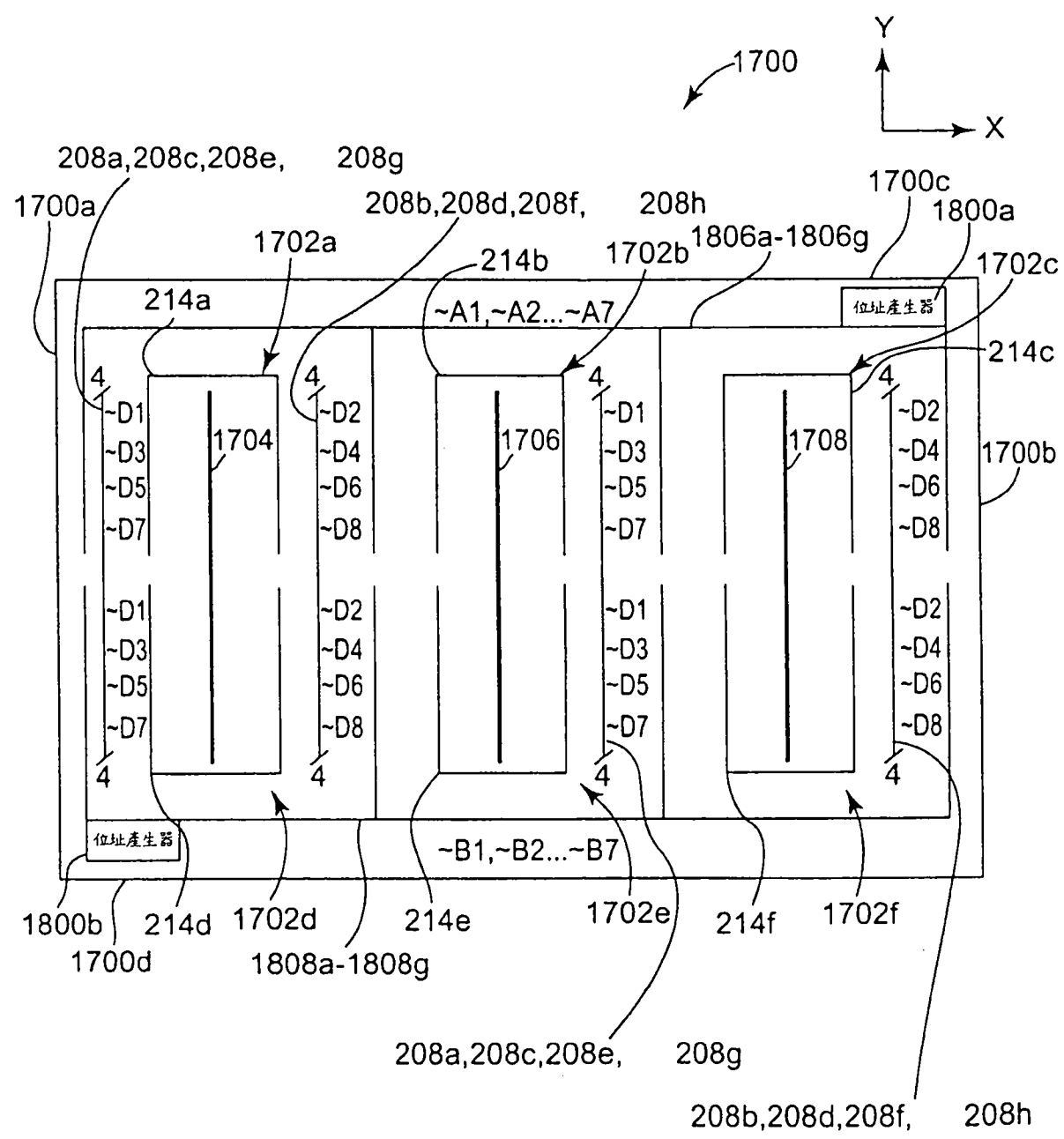
圖 61 第



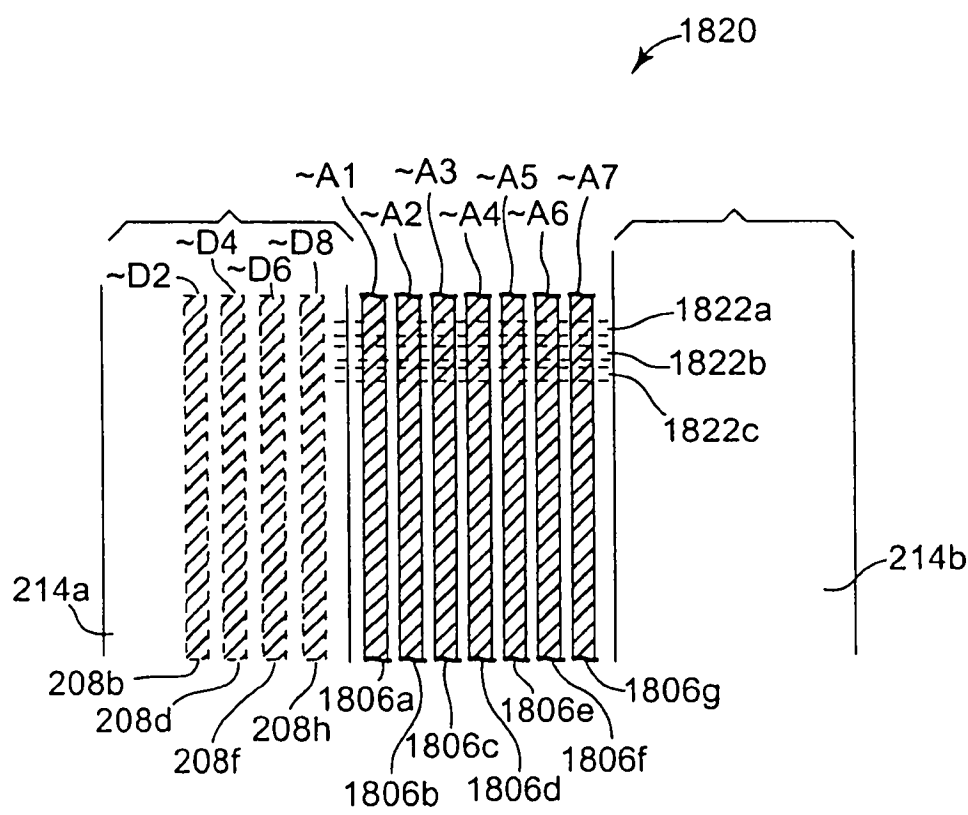
第 20 圖



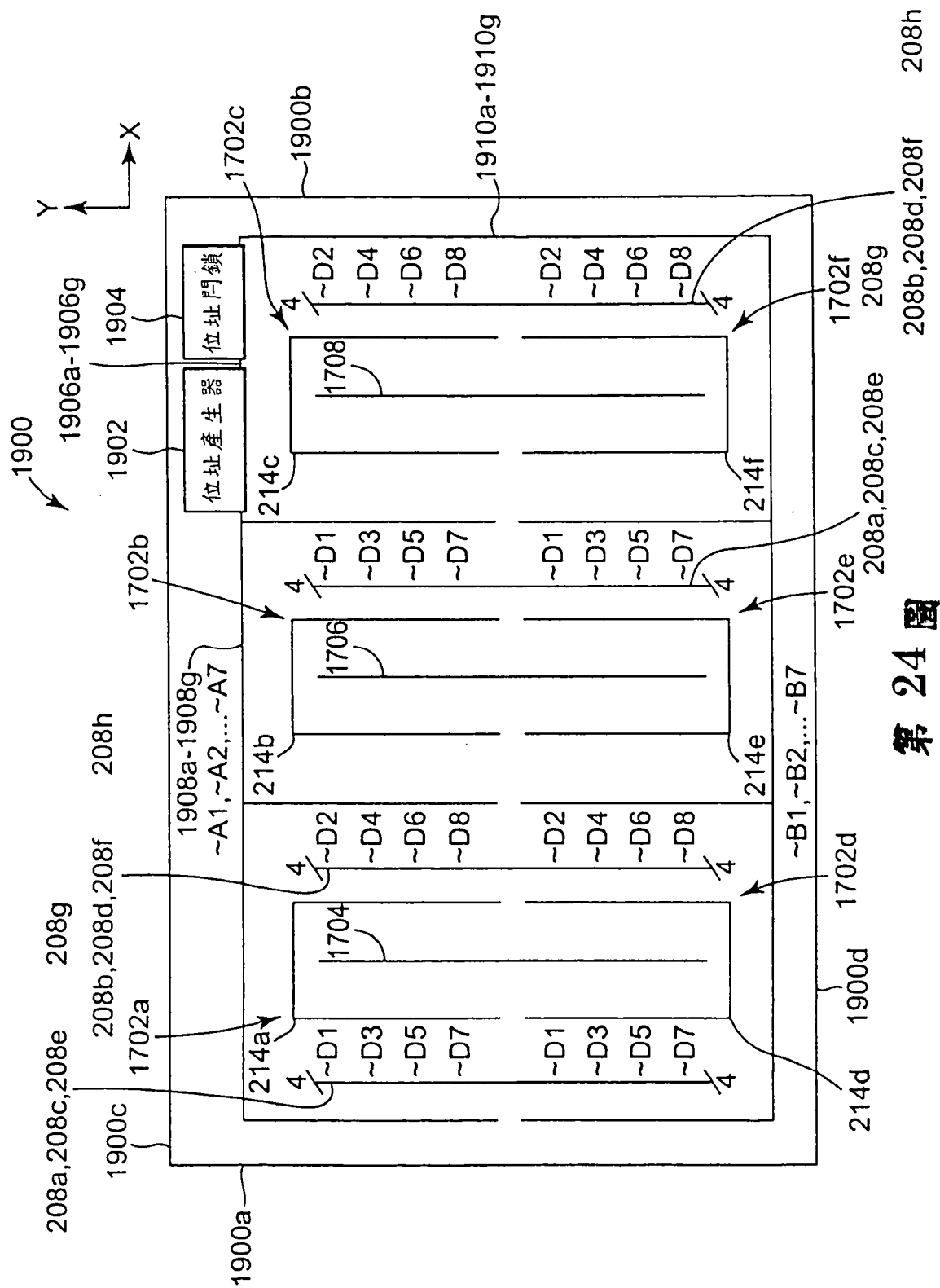
第 21 圖

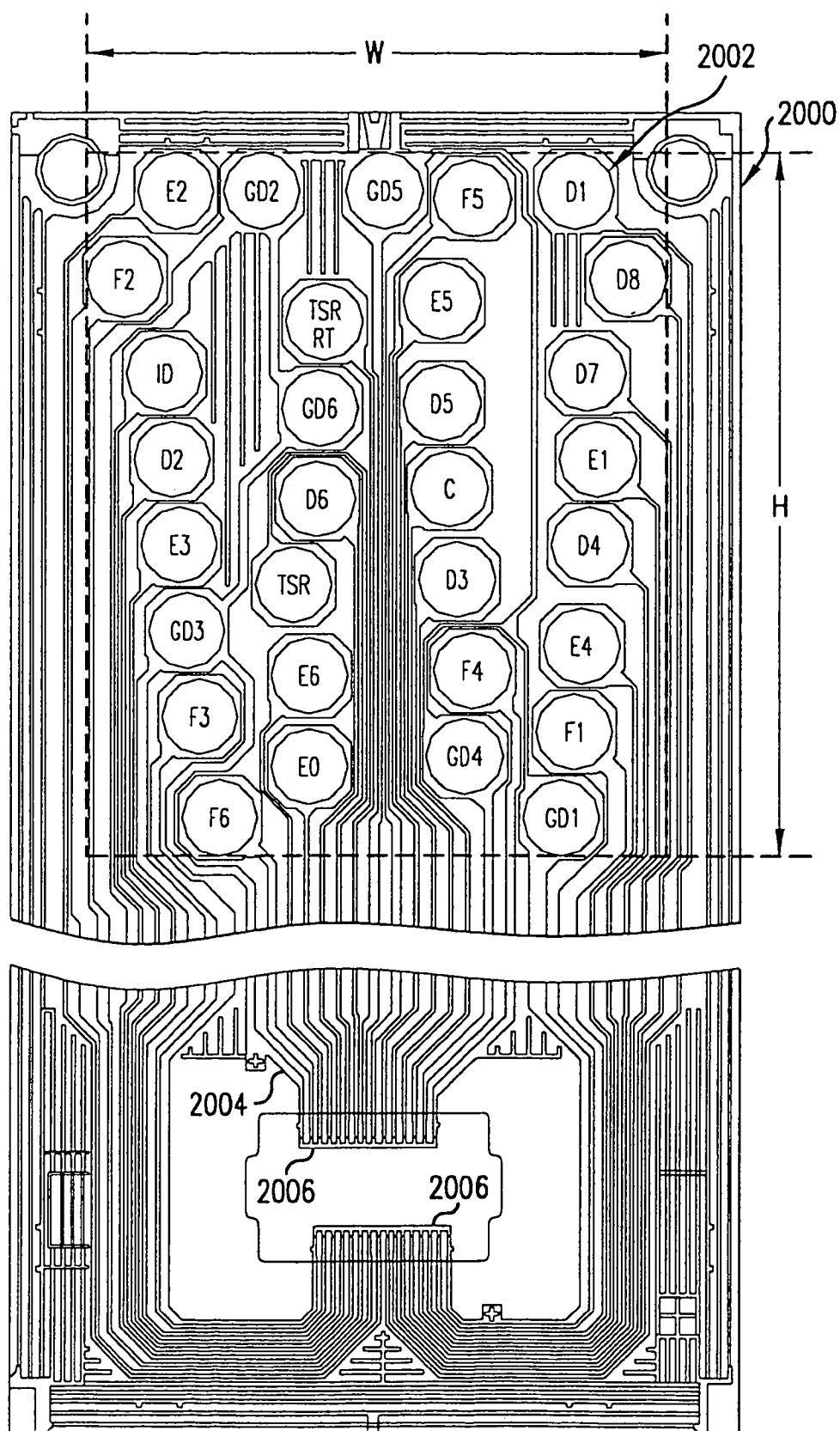


第 22 圖

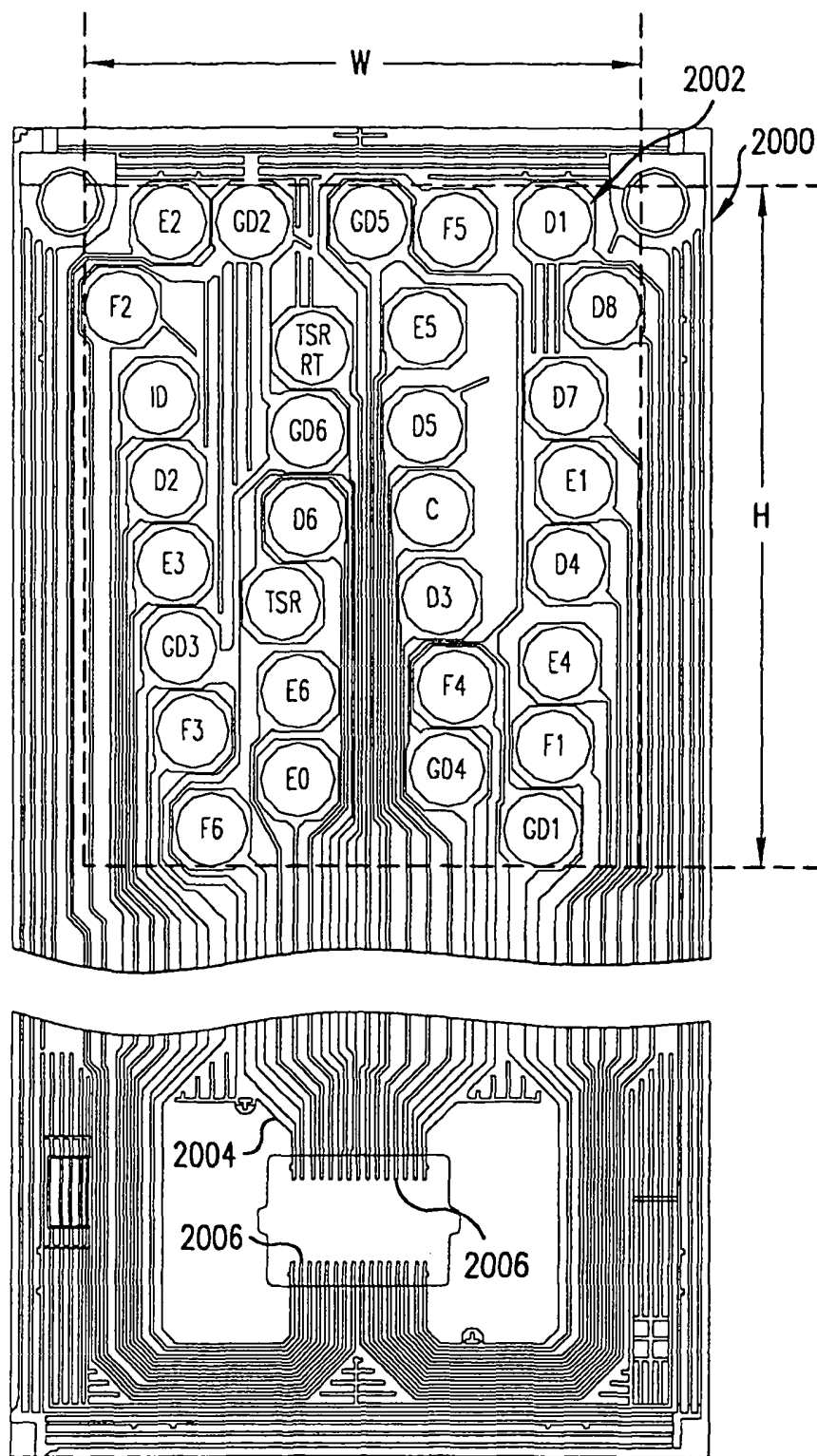


第 23 圖





第 25A 圖



第25B圖

七、指定代表圖：

(一)本案指定代表圖為：第 (13) 圖。

(二)本代表圖之元件符號簡單說明：

1000、1002...位址產生器

1004a-f...發射群

1006...第一位址線

1008a-f...選擇線

1010...控制線

1012...第二位址線

~A1-7...位址信號

~B1-7...位址信號

FG1-6...發射群

SEL1-6...選擇信號

T1-6...時序信號

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

99年10月7日修(正)正替換頁

十、申請專利範圍：

第94108787號申請案申請專利範圍修正本

99.10.07.

1. 一種流體噴出裝置，其包含：

5 適合傳輸包含多數能脈波之一第一能信號之一第一發射線；

 適合傳輸包含多數能脈波之一第二能信號之一第二發射線；

 組配來提供有效或無效之第一位址信號之一第一位址產生器；

10 組配來提供有效或無效之第二位址信號之一第二位址產生器；

 電耦接至該第一發射線之第一墨滴產生器，且其係組配來響應於該第一能信號而基於有效的第一位址信號噴出流體；以及

15 電耦接至該第二發射線之第二墨滴產生器，且其係組配來響應於該第二能信號而基於有效的第二位址信號噴出流體；以及

 其中該第一位址產生器係被組配來在該第二位址產生器提供無效的第二位址信號時提供有效的第一位址信號，而該第二位址產生器係被組配來在該第一位址產生器提供無效的第一位址信號時提供有效的第二位址信號。

20

2. 如申請專利範圍第1項之流體噴出裝置，其中該第一位址產生器係設置於該流體噴出裝置之第一半部，以及該

99年10月7日修(更)正替換頁

第二位址產生器係設置於該流體噴出裝置之第二半部；以及其中該第一墨滴產生器係設置於該第一半部，該第二墨滴產生器係設置於該第二半部。

3. 如申請專利範圍第1項之流體噴出裝置，其中該第一位址產生器係設置於該流體噴出裝置之一端，以及該第二位址產生器係設置於該流體噴出裝置之另一端。

4. 如申請專利範圍第1項之流體噴出裝置，其中該第一位址產生器係設置於該流體噴出裝置之一角隅，以及該第二位址產生器係設置於該流體噴出裝置之另一角隅。

5. 如申請專利範圍第1項之流體噴出裝置，其包含：

適合傳輸包含多數能脈波之一第三能信號之一第三發射線；

適合傳輸包含多數能脈波之一第四能信號之一第四發射線；

電耦接至該第三發射線之第三墨滴產生器，且其係組配來響應於該第三能信號以基於該等第一位址信號噴出流體；以及

電耦接至該第四發射線之第四墨滴產生器，且其係組配來響應於該第四能信號以基於該等第二位址信號噴出流體。

6. 如申請專利範圍第5項之流體噴出裝置，其中該第一墨滴產生器及第三墨滴產生器係設置於一第一半部，以及該第二墨滴產生器及第四墨滴產生器係設置於一第二半部。

7. 如申請專利範圍第1項之流體噴出裝置，其包含：
- 具有一長度之一流體進給源，其中該等第一墨滴產生器各自係流體式耦接至該流體進給源；以及
- 適合傳輸該等第一位址信號之位址線，其中該等第一墨滴產生器係組配來基於由該等第一位址線所提供之該等第一位址信號作響應，其中該第一發射線及該等位址線係沿該流體進給源之長度之一部分設置為非重疊之金屬線。
8. 如申請專利範圍第1項之流體噴出裝置，其包含一流體進給源，其中該等第一墨滴產生器中之各墨滴產生器以及該等第二墨滴產生器中之各墨滴產生器係流體式耦接至該流體進給源。
9. 如申請專利範圍第1項之流體噴出裝置，其包含一流體進給源，其中該等第一墨滴產生器係設置於該流體進給源之相對兩側上，以及該等第一墨滴產生器各自係流體式耦接至該流體進給源；以及該等第二墨滴產生器係設置於該流體進給源之相對兩側上，以及該等第二墨滴產生器各自係流體式耦接至該流體進給源。
10. 如申請專利範圍第1項之流體噴出裝置，其包含一第一流體進給源及一第二流體進給源，其中該等第一墨滴產生器各自係流體式耦接至該第一流體進給源，以及該等第二墨滴產生器各自係流體式耦接至該第二流體進給源。
11. 如申請專利範圍第1項之流體噴出裝置，其包含：

98年10月7日修(更)正替換頁

一第一流體進給源；

一第二流體進給源；

適合傳輸包含多數能脈波之一第三能信號之一第三發射線；

5 適合傳輸包含多數能脈波之一第四能信號之一第四發射線；

電耦接至該第三發射線之第三墨滴產生器，且其係組配來響應於該第三能信號以基於該等第一位址信號噴出流體；以及

10 電耦接至該第四發射線之第四墨滴產生器，且其係組配來響應於該第四能信號以基於該等第二位址信號噴出流體，其中該等第一墨滴產生器及第二墨滴產生器各自係流體式耦接至該第一流體進給源；以及該等第三墨滴產生器及第四墨滴產生器各自係流體式耦接至該
15 第二流體進給源。

12. 一種操作流體噴出裝置之方法，其包含下列步驟：

於該流體噴出裝置產生第一位址信號；

於該流體噴出裝置產生第二位址信號；

20 於一第一發射線接收包含多數能脈波之一第一能信號；

於一第二發射線接收包含多數能脈波之一第二能信號；

響應於該第一能信號來基於有效的第一位址信號而噴出流體；以及

響應於該第二能信號來基於有效的第二位址信號而噴出流體

在該第二位址信號無效時供應有效的第一位址信號；以及

5 在該第一位址信號無效時提供有效的第二位址信號。

13. 如申請專利範圍第12項之方法，其包含下列步驟：

於第一墨滴產生器中之各墨滴產生器接收該第一能信號；

10 於第二墨滴產生器中之各墨滴產生器接收該第二能信號；

基於該等第一位址信號而致動該等第一墨滴產生器；以及

15 基於該等第二位址信號而致動該等第二墨滴產生器。

14. 如申請專利範圍第13項之方法，其包含下列步驟：

於資料線上接收表示一影像之資料信號；

響應於該第一能信號來基於該等資料信號而噴出流體；以及

20 響應於該第二能信號來基於該等資料信號而噴出流體。

15. 如申請專利範圍第14項之方法，其中該等第一墨滴產生器及第二墨滴產生器被劃分為多個墨滴產生器之資料線群；該方法包含基於一對應資料線上之該等資料信

99年10月7日修(更)正替換頁

號而致動墨滴產生器之各資料線群中之該等第一墨滴產生器及第二墨滴產生器。

16. 如申請專利範圍第1項之流體噴出裝置，其包含：

組配來傳輸該等第一位址信號之第一位址線；

5 組配來傳輸該等第二位址信號之第二位址線；

其中該第一墨滴產稱器包含電耦接至該等第一位址線之第一電阻器；以及

其中該第二墨滴產稱器包含電耦接至該等第二位址線之第二電阻器；以及

10 其中該第一位址產生器及該等第一電阻器係位於該流體噴出裝置之第一部分；以及該第二位址產生器及該等第二電阻器係位於該流體噴出裝置之第二部分。

17. 如申請專利範圍第16項之流體噴出裝置，其中該等第一位址線係僅設置於該第一部分；以及該等第二位址線係
15 僅設置於該第二部分。

18. 如申請專利範圍第17項之流體噴出裝置，其中該等第一位址線及該第一發射線係僅設置於第一部分；以及該等
第二位址線及該第二發射線係僅設置於第二部分。

19. 如申請專利範圍第17項之流體噴出裝置，包含：

20 具有一長度之一流體進給源，其中該第一發射線及該等第一位址線係沿該流體進給源之長度之一部分而設置成非重疊之金屬線。