

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4138041号
(P4138041)

(45) 発行日 平成20年8月20日(2008.8.20)

(24) 登録日 平成20年6月13日(2008.6.13)

(51) Int.Cl. F I
GO 1 R 31/28 (2006.01) GO 1 R 31/28 M

請求項の数 7 (全 11 頁)

(21) 出願番号	特願平8-343210	(73) 特許権者	591008203 ジェンラド、インコーポレイテッド アメリカ合衆国マサチューセッツ州コンコ ード、ベイカー・アヴェニュー・300
(22) 出願日	平成8年12月24日(1996.12.24)	(74) 代理人	100063897 弁理士 古谷 馨
(65) 公開番号	特開平9-218245	(74) 代理人	100076680 弁理士 溝部 孝彦
(43) 公開日	平成9年8月19日(1997.8.19)	(74) 代理人	100087642 弁理士 古谷 聡
審査請求日	平成15年11月19日(2003.11.19)	(72) 発明者	ファイ、リチャード アメリカ合衆国マサチューセッツ州021 54、ウォルザム、ステアーズ・ヒル・ロ ード・4104
(31) 優先権主張番号	576008		
(32) 優先日	平成7年12月21日(1995.12.21)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】改良型MDAテストで使用するためのハイブリッドスキャナ

(57) 【特許請求の範囲】

【請求項1】

自動回路テストであって、

A) 複数のシステムピンと、

B) 前記複数のシステムピンに選択的に接続されて、前記複数のシステムピンにおける信号を生成する、又は前記複数のシステムピンに加えられる信号を監視する複数の機器と、

C) テスト対象となる回路基板に結合するように適合されたスキャナとを備え、そのスキャナが、

i) 大電流内部バスを含む複数の内部バスと、

ii) 前記内部バスを介して前記システムピンをテストポイントに選択的に接続するスイッチマトリクスとを備え、そのスイッチマトリクスが、

a) 前記大電流内部バスを介して前記システムピンを前記テスト対象となる回路基板のテストポイントに選択的に接続するように動作可能な複数の機械式リレーと、

b) 前記機械式リレーの前記テストポイントに対する前記システムピンの接続と同時に動作可能であり、前記大電流内部バス以外の前記内部バスを介して前記システムピンを前記テスト対象となる同じ回路基板のテストポイントに選択的に接続する複数の半導体スイッチとを備えている、自動回路テスト。

【請求項2】

A) 前記複数の機器の少なくとも1つが、大電流テスト信号を生成するように構成されたオーバードライバであり、

10

20

B) 前記オーバードライバの1つにそれぞれ対応し、その対応するオーバードライバを前記大電流内部バスに接続するための、1つ又は2つ以上の第2の機械式リレーを、前記スイッチマトリクスが更に備えている、請求項1に記載のスカナ。

【請求項3】

前記スカナが、第3の機械式リレーによって前記大電流内部バスに選択的に接続される保護経路を更に備えている、請求項1に記載のスカナ。

【請求項4】

A) 前記複数の機器の少なくとも1つが、ドライバ/センサであり、

B) 前記ドライバ/センサの1つにそれぞれ対応し、その対応するドライバ/センサを前記大電流内部バスに接続するための、1つ又は2つ以上の第2の機械式リレーを、前記スカナが更に備えている、請求項1に記載のスカナ。

10

【請求項5】

アナログ機器と、電子回路基板を前記アナログ機器に接続するように適合され、マトリクススイッチを含むスイッチマトリクスを備えるスカナと、前記スイッチマトリクスを通じて刺激経路、検知経路、及び保護経路を完成するように前記マトリクススイッチを動作させ、且つ前記刺激経路を介して電気刺激信号を前記回路基板に加えて、前記検知経路を介して前記回路基板での結果としての電気応答を検知すると同時に、前記保護経路を介して前記回路基板の保護ノードを保護するように前記アナログ機器を動作させることにより、アナログ測定を行うための制御回路とを備える自動回路テストにおいて、

A) 前記マトリクススイッチの一部が電子スイッチであり、残りが電気機械式リレーであり、

20

B) 前記保護経路は少なくとも1つの電気機械式リレーを含むが、電子スイッチを含まず、

C) 少なくとも1つの刺激経路及び検知経路が、少なくとも1つの電子スイッチを含むように改善されている、自動回路テスト。

【請求項6】

マトリクススイッチを含むスイッチマトリクスを電子回路基板に接続するステップと、前記スイッチマトリクスを通じて刺激経路、検知経路、及び保護経路を完成するように前記マトリクススイッチを動作させるステップと、前記刺激経路を介して電気刺激信号を前記回路基板に加えて、前記検知経路を介して前記回路基板での結果としての電気応答を検知すると同時に、前記保護経路を介して前記回路基板の保護ノードを保護することによってアナログ測定を行うステップとを含む自動回路テストを行う方法において、

30

A) 前記マトリクススイッチの一部が電子スイッチであり、残りが電気機械式リレーであり、

B) 前記保護経路は少なくとも1つの電気機械式リレーを含むが、電子スイッチを含まず、

C) 少なくとも1つの刺激経路及び検知経路が、少なくとも1つの電子スイッチを含むように改善されている、自動回路テストを行う方法。

【請求項7】

前記刺激経路及び検知経路の双方が、電子マトリクススイッチを含む、請求項6に記載の方法。

40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、自動回路テストに関し、特に、ハイブリッドスカナを有する改良型の製造欠陥アナライザ(MDA)に関する。

【0002】

【従来の技術】

回路基板を妥当な範囲でテストする場合、テスト機器が接続されなければならない回路基板テストポイント(ノード)の数は一般に極めて多数である。しかし、一回につき接続さ

50

れなければならないテストポイントの数は全数のうち比較的少数である。従って、テスト機器を多重化することができる。当業界ではかかる多重化を行うハードウェアを「スキャナ」と称している。

【 0 0 0 3 】

幾つかの製造欠陥アナライザ (M D A) 回路テストでは、半導体スイッチを用いてスキャナを実施してきた。しかしながら、その精度が、かかるスイッチの高インピーダンス要件を必要とするものであるため、半導体スイッチは、極めて限られた故障スペクトル領域のために設計された少数のテストでしか採用されなかった。一般に、汎用的なテストでは、半導体スイッチの代わりに機械的なりレーが使用されている。かかるスキャナの場合には、かなり高い回路内測定精度を達成することができる。更に、回路テストによっては、電源投入時のデジタル回路について測定を行うものがあり、この場合には、1つのピンチャンネルに大電流を送る必要が時として生じる。大電流を通す半導体スイッチは、高い静電容量を伴うものであり、このためスキャナでの使用には適さないものとなる。適当な静電容量値を有する半導体スイッチは、損傷の危機を招かずに数十mAの電流を通すことしかできないものであり、それ故、やはりスキャナでの使用には適さない。その結果として、テストの製造者は、機械式のリレーによって課せられる重い負担、即ち、制限された信頼性、プロービング操作上の低い柔軟性、リレー付勢電力要件、リレーの付加的な重量を支えるための機械的補強手段の配設の必要性、及びリレーとその駆動回路と結果的に必要になる電源とにより要求される一層大きな空間等に耐えてきた。

【 0 0 0 4 】

【 発明が解決しようとする課題 】

従って、上述の従来のスキャナの欠点を招くことなく大部分の故障スペクトルにわたる欠陥を識別するためのテストをサポートすることが可能な回路テストスキャナが必要とされている。

【 0 0 0 5 】

【 課題を解決するための手段 】

故障スペクトルの最も重要な領域にわたる回路内テストをサポート可能なスキャナは、伝統的かつ一般的なスペクトルテストで従来使用されているスキャナよりも、一層高信頼性で、遙かに小さく、及び一層低コストで作成することができるものである、ということが分かった。このテストサポート能力は、半導体スイッチベースのスキャナに少数の機械式リレーを追加するだけで達成することができる。低インピーダンス及び大電流でのテスト動作のサポートに必要なこれらのスイッチのみが機械式スイッチで実施される。

【 0 0 0 6 】

本発明は、内部アナログバスをシステムピンチャンネルへと切り換えるためのハイブリッドスキャナである。半導体スイッチは、ほとんどのスキャナバスをシステムピンチャンネルへと切り換えるが、機械式リレーは、大電流テスト信号のために使用される少なくとも1つのバスについて切り換えを行う。典型的には、低インピーダンス保護及び/又は大電流バックドライブを行うために、低インピーダンス及び大電流バスが、機械式リレーを介して1つ又は2つ以上のオーバードライブ回路及び接地電位に接続可能となっている。

【 0 0 0 7 】

本発明のスキャナは、バックドライブ及び保護に関するテスト技術をサポートしているので、短絡、開路、紛失部品、不正部品、逆向き部品、屈曲したリードの欠陥、アナログ仕様上の欠陥、並びにデジタル論理回路の欠陥等(これらの全ては、PCB故障スペクトルの大部分を占めるものとなる)の欠陥を識別するテストで使用することができる。しかも、これは、かかるテストをサポートするのに必要であると従来考えられているスキャナよりも遙かに信頼性が高く、軽く、小さく、電力を要さない構造で実現することができる。

【 0 0 0 8 】

本発明の更なる特徴及び利点、並びに本発明の種々の実施例の構造及び動作については、添付図面を参照して以下で詳述する。同図において、同様の符号は、同様の要素又は機能

10

20

30

40

50

的に類似した要素を示している。更に、符号の最上位桁の数字は、その符号が最初に現れた図面を示している。

【 0 0 0 9 】

【 発明の実施の形態 】

図 1 は、本発明の教示を用いることができる多くのタイプの自動回路テストのうちの 1 つを示すブロック図である。テスト 100 は、ドライバ / センサといった形のデジタルテスト機器 104 を用いてテスト対象となる装置 (D U T) 102 に信号を加えてその D U T に現れる結果的に生じる信号を観察することにより、その D U T のテストを行う。テスト 100 は、デジタル機器 104 に加えて、オーバードライバ 106、波形生成器 108 等のアナログ機器、デジタル電圧計 110、及び保護経路 130 も使用する。

10

【 0 0 1 0 】

テスト機器を D U T 102 に接続するために、自動テスト 100 は本発明のスキャナ 112 及び固定具 114 を使用する。スキャナ 112 は、D U T との間で信号のやりとりを行うために多数の定位置システムピン 116 を提供する。しかしながら、それらのシステムピン 116 は、特定の回路基板上のテストポイントと整列するよう物理的に位置決めされたものではなく、そのシステムピン 116 上の信号は、あらゆる基板タイプ又はファミリに関する異なる物理的位置へと送られなければならない。固定具 114 の目的はこの点にあり、この固定具 114 により、システムピン 116 と、D U T 102 上の所望のテストポイントに位置している固定ピン (ネイル) 118 との間の接続が提供される。

【 0 0 1 1 】

多くの D U T にとって、必要となるネイル 118 の数は極めて多いが、常に使用されるのはそのうちの少数のネイルのみである。例えば、D U T は多数の部品を有している場合があり、かかる場合には総計では多数のテストポイントが必要となるが、個々の部品又は回路毎のテストに伴うテストポイントは、その部品又は回路の特定の端子と導通しているポイントと、その部品又は回路を所与の部品のテスト時に絶縁するために動作に影響を与える必要がある少数のポイントだけであり、テストは、それ以外の全てのテストポイントが無使用状態のままにする。続いて、当該システムは、基板上的の別の部品又は回路のテストを行う際に、少数のテストポイントからなる別のサブセットと少数のネイル 118 からなる別のサブセットとを使用する。

20

【 0 0 1 2 】

各テスト部分が、全てのネイル 118 のうちの小さなサブセットしか必要としないので、典型的には、各テスト部分では、システムピン 116 の小さなサブセットしか使用されない。従って、多くの場合、各システムピン 116 毎に別個のテスト機器を与えるのは不経済である。これは、デジタル電圧計 110 及び波形生成器 108 等のアナログ機器の場合に特に該当する。一度に使用されるそれらの機器の数がドライバ / センサ 104 の数よりも遙かに少ないのが普通だからである。従って、テストに含まれるスキャナ 112 は、異なるテスト部分に関して異なるネイルについて別個の機器の走査が用いられるように、各テストの適用間に機器とシステムピン 116 との間の接続を切り換えるスイッチその他の回路のマトリクスである。

30

【 0 0 1 3 】

コンピュータ 120 及びスキャナドライバ 122 にテスト用の制御回路を組み込むことが可能である。テストシーケンスに関してテストをセットアップするために、コンピュータ 120 がバス 124 を介してスキャナドライバ 122 と通信を行って、スキャナ 112 が機器とシステムピン 116 との間で行うことになる接続を指定する。スキャナドライバ 112 は、これに応じてスキャナバス 126 を介してスキャナにスキャナ制御信号を送る。バス 124 はまた、機器バスとして働いて機器制御信号を伝搬し、その機器制御信号によってコンピュータ 120 が例えばデジタル電圧計 110 等のアナログ機器 (かかる機器がテストの標準的な部分として含まれている場合) をプログラムする。

40

【 0 0 1 4 】

テストシーケンスが完了すると、コンピュータ 120 は、その結果をドライバ / センサ 104 及

50

び例えばデジタル電圧計110から読み出し、ディスプレイ128等の適当な機器を用いてその結果の指示を、そのとき又は更なるテストが完了した後に生成する。

【0015】

図2は、本発明のハイブリッドスキャナ112を示すブロック図である。ハイブリッドスキャナ112は、内部スキャナバスをシステムピンチャンネルに切り換えるためのマトリクス202を備えている。以下で詳述するように、半導体スイッチは殆どどのスキャナバスをシステムピンチャンネルに切り換えるが、機械式リレーは大電流テスト信号に用いられる少なくとも1つのバスについての切り換えを行う。

【0016】

スキャナバスの各々は、図1を参照して上述した1つ又は2つ以上のテスト機器に対して接続可能なものである。スキャナ112は、機械式リレー（以下で詳述する）を介してオーバードライバ106、保護経路130、及びドライバ/センサ104に接続可能であり、それらの機器は、好適実施例では、スキャナのスイッチが取り付けられるプリント回路基板の1つに配置される。スキャナ112は、機械式リレー201によって1つ又は2つ以上のスキャナバスに接続された1つ又は2つ以上の機器バスを介して別のアナログ機器に接続される。

10

【0017】

マトリクス202は、6つのスキャナバスBus0~Bus5（好適には二重チャンネル構造を有するもの）で実施される。かかる実施例では、スキャナバスの1つのチャンネルがシステムピンチャンネル204の幾つかに接続可能となっており、同時に、それと同じスキャナバスの他のチャンネルが残りのシステムピンチャンネル204の幾つか又は全てに接続可能となっている。好適には、これは、交互のシステムピンチャンネルに接続可能なスキャナバスの2つのチャンネルの各々で実施される。

20

【0018】

記述のように、マトリクス202は、周知のように機械的スイッチと比べて一層高い固有の静電容量を有する大多数の半導体スイッチで実施される。任意の1つのスキャナバスにおけるこの静電容量の累積は、テスト測定精度に干渉し得るものであるが、好適実施例の二重バス構造によって回避することができる。バスチャンネルのうちの1つをシステムピンチャンネルの一部に接続することにより、半導体スイッチの一部にのみバスチャンネルが接続可能となる。

【0019】

本発明の好適実施例では、6つのスキャナバスのうちの1つ即ちスキャナバスBus0は、低インピーダンス保護及び大電流バックドライブテスト動作をサポートするために設けられている。システムピン116と大電流バスBus0との間に低インピーダンス経路を設けるために、機械式リレー210を用いてBus0の両方のチャンネルをシステムピンチャンネル204に接続する。

30

【0020】

低インピーダンス経路を維持するために、オーバードライバ106及び保護経路130が機械式リレー205,207によってBus0にそれぞれ接続される。独立制御を行うことが可能な機械式リレーによって好適な二重チャンネルバスBus0の各チャンネルにオーバードライバを1つずつ接続するのが望ましい。これにより、マトリクスの内部バスの二重チャンネル構成が、2つの隣接するシステムピン116へのアクセスを提供することによりオーバードライブ/バックドライブ動作を行う際の、一層大きな柔軟性を提供することが可能になる。

40

【0021】

オーバードライバ106は、IC入力が別のICにより如何なる状態に保持されているかに関わりなくそのIC入力を瞬間的に所望の論理レベルにするデジタルドライバである。オーバードライバ106は、好適には2つのドライバ、即ち、論理高レベルのオーバードライブ信号を生成するオーバードライバ205Aと、論理低レベルのオーバードライブ信号を生成するオーバードライバ205Bとを備えている。必要に応じて、各オーバードライバ205A,205Bは、独立制御が可能な機械式リレーを介してBus0の両方のチャンネルに接続される。好適には、オーバードライバ205の論理レベルは、8ビットの分解能（約25mV）で0~5V

50

の範囲でプログラム可能とする。例示する実施例では、各オーバードライバ205は、一度に1つのシステムピンのオーバードライブ/バックドライブを行うように構成される。しかしながら、好適実施例では、各オーバードライバ106は、500mAを投入し即ち出力することが可能であって、プログラム可能な電流限界と約25mAの分解能とを有するものである。500mAという容量により、各ドライバが2つ以上のシステムピン116のバックドライブを行うことが可能になる。例えば、オーバードライバ205Aにとっては、D U T 102上の2つのバスドライバピン又は4つの通常の論理ピンのオーバードライブを行うのが望ましい。かかるオーバードライバは、システムの電源を保護するために2 Aという総電流限界を有するスキナのバックプレーン（図示せず）上のバックドライブレールから電力を引き込む。図2では、明確化のためスキナのバックプレーンへのリードは省略されている。

10

【0022】

低インピーダンス保護のため、保護経路130は、独立制御が可能な機械式リレー207により、Bus0の片方又は両方のチャンネルに接地電位を提供する。

【0023】

好適実施例では、半導体スイッチ212は、DG445 C M O Sスイッチであり、これは、スイッチ抵抗及び静電容量間の妥協の下に選択される。C M O Sスイッチ212は約35 の公称抵抗を有しているが、80 程度に高くすることも可能である。かかる直列の2つのスイッチは、測定精度に悪影響を与えるものとなる。これを防止するために、1つのテストチャンネルに1つのC M O Sスイッチしか設けないことが望ましい。従って、各々のドライバ/センサ104は、機械式リレー209等の機械式リレーによって1つのスキナバスに接続することが可能である。

20

【0024】

ドライバ/センサ106は、低精度アナログ刺激/測定及びデジタル検知を行うために設けられている。各ドライバは、8ビットの分解能（約25mV）で0～5 Vの範囲で独立してプログラム可能な電圧レベルを有することができる。2つのドライバ208A, 208Cは高論理レベルへの駆動を行うように構成されており、一方、その他の2つのドライバ/センサ208B, 208Dは、低論理レベルへの駆動を行うように構成されている。好適実施例では、それらのドライバは、約25mAの一定の電流限界を有しており、このため、各ドライバは、最大2500pFの総静電容量を有する最大20個の標準的なT T L負荷又は60個のL S T T L負荷又は1個のC M O S負荷を駆動することができる。2対のドライバ208A, 208B/208C, 208Dは、2つの論理ファミリ（5 V / 3 V混合論理を有するU U Tに適したもの）をサポートすることができ、又、一層大きな負荷を駆動するように並列で使用することができる。4つのセンサは、独立してプログラムすることが可能な基準電圧を有しており、これもまた、8ビットの分解能で0～5 Vの範囲でプログラムすることができる。また、これらセンサは100K の入力抵抗を有している。

30

【0025】

図3は、典型的なインピーダンステストを示すブロック図である。同図より、本発明に生じる1つの考察が明らかになる。回路300は、値が測定されることになるインピーダンス Z_x だけでなくインピーダンス Z_a, Z_b も含んでいる。この回路は、幾つかの状態を表すことが可能であり、例えば、三端子標準コンデンサ（この場合、 Z_a, Z_b はケース又は保護部（C点）での漂遊静電容量を表す）を表すことが可能である。代替的には、この回路300は、回路網中に含まれるインピーダンス Z_x （この場合、 Z_a, Z_b は Z_x の分路を行う実際の回路構成要素を表す）を表すことが可能である。別の例としては、この回路300は、短絡伝達インピーダンスが望ましい受動三端子回路網を表すことができる。

40

【0026】

この典型的な例では、六端子測定構成を達成するために本発明のハイブリッドスキナ112が使用される。これは、回路内テストで長い間使用されている典型的な測定構成である。歴史的に、測定誤差を生じさせる主たる原因となるスキナのスイッチ抵抗を最小限にするために、機器とプローブとの接続はリレーのみを使用したスキナによって行われてきた。その理由は、1つの誤差の源、即ち、全ての半導体スイッチを多くのテストの目的

50

(低インピーダンス測定等)に適さないものにしてしまう保護リード誤差(guard lead error)を考察することにより分かる。

【0027】

保護リード誤差は主として、保護抵抗とインピーダンス Z_x との積を Z_a と Z_b との積で除算したものからなる。インピーダンス Z_x が Z_a 、 Z_b と比較して高い場合には、この誤差項による影響が重大となる。これを避けるために、図示のハイブリッドスキナは、機械式リレーを介して保護経路130へのアクセスを提供し、これにより保護リードエラーが低減する。詳細には、図3に示す保護端子Cが、大電流・低インピーダンスのスキナバスBus0及びリレー210,207を介して、保護経路130に接続される。

【0028】

しかし、この構成を注意深く分析すると、機械式リレーの低いインピーダンスは他の機器-プローブ間接続には実際には不要であることが分かる。例えば、保護端子Cの接続部は、スキナバスBus2及び半導体スイッチ212を介して電流計304に接続される。かかる接続の場合、そこを流れる電流が低いため、その誤差は許容可能なものとなる。しかし、例えば、別個の検知及び強制(force)接続を用いて図3に示すように、殆どの他の一層大電流の接続は半導体スイッチにより行われる。

【0029】

他のスイッチ抵抗に起因する測定誤差は無視できるものにされているので、少数の機械式リレーが所望の精度を有するにするだけでよい。図3に示す典型的なインピーダンステストの場合、端子Aは、半導体スイッチ212及びスキナバスBus1, Bus5を介して電圧源302及びDVM110に接続されている。端子Bは、半導体スイッチ212及びスキナバスBus3, Bus4を介して電流計304の出力及びDVM110に接続されている。端子Cは、半導体スイッチ212及びスキナバスBus2を介して電流計304の保護検知入力に接続されている。

【0030】

好適には、半導体スイッチの抵抗を修正するために、電流センサ304の入力(検知入力)と電流計抵抗(強制入力)とが異なる経路を介して同じノードに接続される。図示の実施例では、電流計304の入力は、DVMに接続され、ひいてはスキナバスBus4を介してノードBに接続され、一方、その電流計304の出力は、スキナバスBus3を介してノードBに接続されている。電流計の入力を通して電流が流れないので、電流計の入力は好適にはスキナバスBus4に接続される。これは、DVM110へと電流が流れないからである。なお、その他の接続構成は周知である。同様に、電圧源302は、スキナバスBus5を介してノードAに接続された検知入力を有しており、一方、その強制入力は、スキナバスBus1を介してノードAに接続されている。当業者であれば明らかであるように、他の構成を用いてライン及びスイッチ抵抗を修正することも可能である。例えば、検知ラインを強制ラインに接続してスイッチの両端の電圧降下を修正しないことも可能である。その代わりに、ノードの両端の電圧降下を測定して計算において考慮する。この構成は、低インピーダンス測定を行う場合等、スイッチを通る電流が極めて大きい場合に特に有用なものとなる。

【0031】

従って、上述のように、半導体スイッチベースのスキナに少数のリレーを追加するだけで、かかるスキナが、図3の典型的なインピーダンステストで示すような低インピーダンステストだけでなく、オーバードライバ106及び機械式リレー205を使用することによって大電流テスト動作もサポートすることが可能になる、ということが分かった。

【0032】

従って、半導体スイッチを用いたものが大部分であるとしても、本発明のハイブリッドスキナは、限られた数の機械式リレーを用いて故障スペクトルの最も重要な領域をカバーする回路内テストを完全にサポートすることができる。本発明のスキナは、バックドライブ及び保護に関するテスト技術をサポートしているので、短絡、開路、紛失部品、不正部品、逆向き部品、屈曲したリードの欠陥、アナログ仕様上の欠陥、並びにデジタル論理回路の欠陥等(これらの全ては、PCB故障スペクトルの大部分を占めるものとなる)の欠陥を識別するテストで使用することができる。

10

20

30

40

50

【 0 0 3 3 】

かかるスキャナは、上述の重要なテストサポート能力を達成する一方、伝統的かつ一般的なスペクトルテストで従来使用されているスキャナよりも一層高い信頼性と一層小さなサイズと一層低いコストとを達成するものとなる。

【 0 0 3 4 】

例えば、機械式リレーでなく半導体スイッチを主として有するスキャナマトリクスを新規に実施することにより、スキャナのコストが大幅に削減され、これは低インピーダンス・大電流のテスト信号を伝えるためののみ設けられたスキャナバスの数によって決まる。

【 0 0 3 5 】

スイッチの大きさを大幅に縮小することによって、それを支持する回路基板の大きさが縮小され、これにより、全リレースキャナで使用されるようなスキャナ回路基板のゆがみを更なる機械構造を設けて防止する必要がなくなる。また、4つの半導体スイッチは、単一の機械式リレーを備えたスキャナ回路基板領域内に係合させることができ、これにより、所与のスキャナ構成で必要となるスキャナ回路基板の数を一層少数にすることが可能となり、同時に、スキャナの機械的な実装(packaging)を簡素化することができる。

10

【 0 0 3 6 】

その他の利点として、かかるハイブリッドスキャナによって一層高い信頼性が達成されることが挙げられる。機械式リレーの接触抵抗は、その使用に伴う接触面の消耗に起因して高くなる傾向にある。その高くなった接触抵抗は、最終的に動作を妨げ、信頼性に欠ける動作につながるものとなる。これに対し、半導体スイッチは、かなり長期間にわたり劣化せず動作するものである。

20

【 0 0 3 7 】

本発明のハイブリッドスキャナの別の利点は大幅に低い電力消費にある。リレーコイルはその付勢時にかなりの電力を消費する。多数の機械式リレーを用いたシステムは、大きくて高価な場合が多い電源を必要とし、また、それに伴って電力分配用ケーブルを必要とする。半導体スイッチを使用することにより、そのような部品が不要となる。

【 0 0 3 8 】

本発明の更に別の利点は、スキャナの動作の簡素性にある。半導体スイッチは低論理レベル信号で駆動することができ、これに対し、機械式リレーは信頼性をもって動作させるためには特定のドライブ回路により駆動する必要がある。かかるドライブ回路は、テストシステムのコストを増大させ、大きな空間及び電力を必要とする。

30

【 0 0 3 9 】

更に、上記で用いてきた用語及び表現は、本発明の説明のために用いたものであって、制限の付加を目的としたものではなく、また、かかる用語及び表現を用いるにあたり、図示し若しくは説明した特徴又はその一部と等価なものを排除するといった意図はないが、特許請求の範囲に記載の本発明の範囲内で種々の変形例が実施可能であることが理解されよう。

【 図面の簡単な説明 】

【 図 1 】 本発明のハイブリッドスキャナを使用することが可能な典型的な自動回路テストを示すブロック図である。

40

【 図 2 】 本発明のハイブリッドスキャナ112の概要を示すブロック図である。

【 図 3 】 本発明のハイブリッド回路を用いた典型的なインピーダンステストの概要を示すブロック図である。

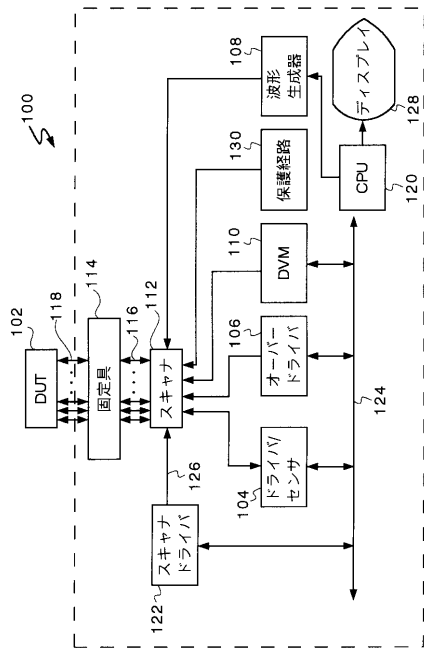
【 符号の説明 】

104 ドライバ/センサ
 106 オーバードライバ
 112 ハイブリッドスキャナ
 116 システムピン
 130 保護経路
 201 機械式リレー

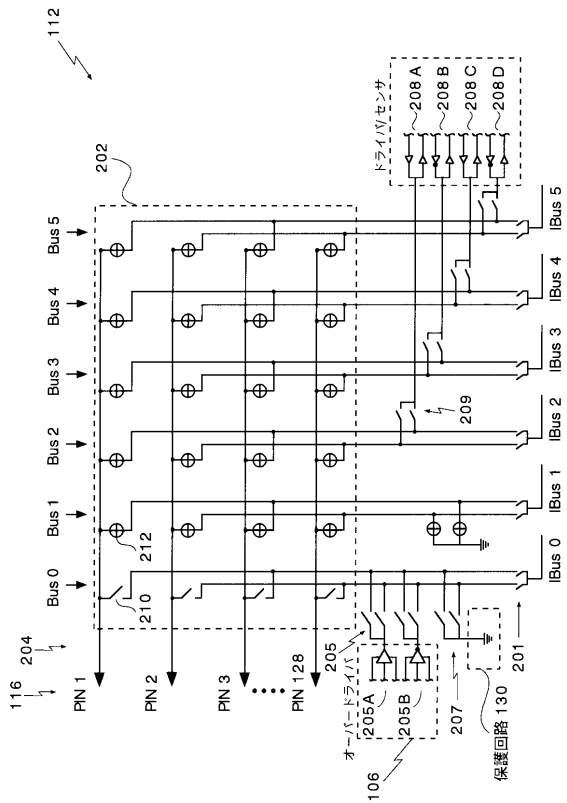
50

- 202 マトリクス
- 204 システムピンチャンネル
- 210 機械式リレー
- Bus0 大電流バス

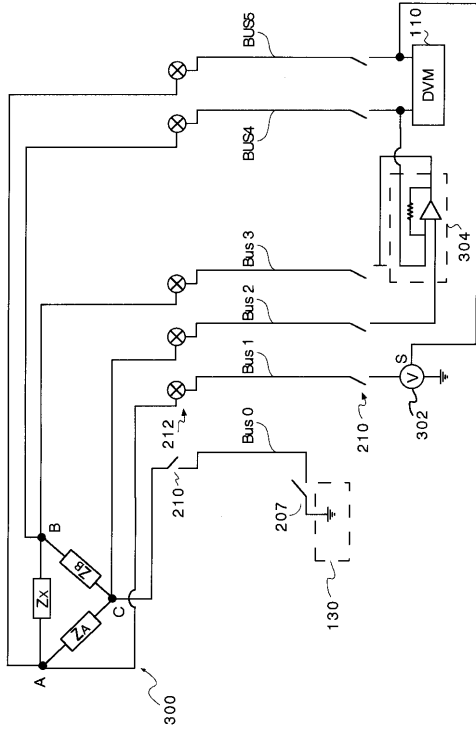
【図 1】



【図 2】



【 図 3 】



フロントページの続き

(72)発明者 カザム, モーゼス
アメリカ合衆国マサチューセッツ州02173, レキシントン, バーリントン・ストリート・19
3

審査官 中村 直行

(56)参考文献 特開平04-323577(JP, A)
特開昭60-149980(JP, A)
特開平04-354374(JP, A)
特開平05-325732(JP, A)

(58)調査した分野(Int.Cl., DB名)

G01R 31/28-31/3193

G01R 31/26

H01L 21/66