[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G01R 1/073 (2006.01)

[12] 发明专利申请公开说明书

[21] 申请号 200480012880.9

[43] 公开日 2006 年 6 月 14 日

[11] 公开号 CN 1788202A

[22] 申请日 2004.5.12
[21] 申请号 200480012880.9
[30] 优先权
[32] 2003.5.13 [33] JP [31] 134450/2003
[86] 国际申请 PCT/JP2004/006385 2004.5.12
[87] 国际公布 WO2004/102208 日 2004.11.25
[85] 进入国家阶段日期 2005.11.11
[71] 申请人 JSR 株式会社
地址 日本东京
[72] 发明人 井上和夫 佐藤克己

[74] 专利代理机构 中国国际贸易促进委员会专利商标事务所
代理人 王以平

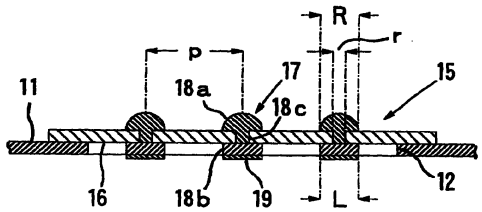
权利要求书 3 页 说明书 41 页 附图 17 页

[54] 发明名称

片状探头及其制造方法和应用

[57] 摘要

公开了一种在检查对象即便是直径 8 英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置时，在老化试验中也能够可靠地防止由于温度变化导致的电极结构体和被检查电极的位置偏移，因而能够稳定地维持良好的电连接状态的片状探头及其制造方法以及其应用。 本发明的片状探头，具有：按照对应于分别应连接的电极的图案配置的、具有露出在表面的表面电极部以及露出在背面的背面电极部的多个电极结构体被由柔软的树脂构成的绝缘膜所保持而构成的接点膜，以及支持该接点膜的框板。



1. 一种片状探头，其特征在于，具有：

分别按照对应于应连接的电极的图案配置的、具有露出在表面的表面电极部以及露出在背面的背面电极部的多个电极结构体被由柔软的树脂构成的绝缘膜所保持而构成的接点膜，以及

支持该接点膜的框板。

2. 一种片状探头，用于电路装置的电检查，其特征在于，具有：

形成有与形成了作为检查对象的电路装置的被检查电极的电极区域相对应地各自在厚度方向上贯通的多个贯通孔的、由金属构成的框板，以及由该框板的各贯通孔的周边部所支持的多个接点膜；

所述接点膜的每一个，是由柔软的树脂构成的绝缘膜，以及在该绝缘膜厚度方向上贯通延伸、按照与所述电极区域的被检查电极的图案对应的图案配置的、具有露出在该接点膜表面的表面电极部和露出在该接点膜背面的背面电极部的电极结构体构成的，该电极结构体的每一个位于所述框板的各贯通孔内。

3. 一种片状探头，用于电路装置的电检查，其特征在于，具有：

形成有与形成了作为检查对象的电路装置的被检查电极的电极区域相对应地各自在厚度方向上贯通的多个贯通孔的框板，以及配置在该框板上并为该框板所支持的接点膜；

所述接点膜，是由柔软的树脂构成的绝缘膜，以及在该绝缘膜厚度方向上贯通延伸、按照与所述被检查电极的图案对应的图案配置的、具有露出在该接点膜表面的表面电极部和露出在该接点膜背面的背面电极部的电极结构体构成的，该电极结构体的每一个位于所述框板的各贯通孔内。

4. 根据权利要求 3 所述的片状探头，其特征在于，相互独立的多个接点膜沿着框板的表面排列。

5. 根据权利要求 2 至 4 的任一项所述的片状探头，其特征在于，用于在晶片状态下对于形成在晶片的多个集成电路的每一个进行该电

检查。

6. 根据权利要求 2 至 5 的任一项所述的片状探头，其特征在于，电极结构体的间距为 40~250μm，电极结构体的总数为大于等于 5000 个。

7. 根据权利要求 2 至 6 的任一项所述的片状探头，其特征在于，电极结构体中的表面电极部呈从绝缘膜的表面突起的突出状。

8. 根据权利要求 7 所述的片状探头，其特征在于，电极结构体中的表面电极部的突起高度与直径之比为 0.2~3。

9. 根据权利要求 1 至 8 的任一项所述的片状探头，其特征在于，电极结构体，是通过贯通绝缘膜延伸的短路部、相互连接表面电极部以及背面电极部而构成的。

10. 根据权利要求 1 至 9 的任一项所述的片状探头，其特征在于，电极结构体中的背面电极部具有由与构成框板的金属相同的金属构成的部分。

11. 根据权利要求 1 至 10 的任一项所述的片状探头，其特征在于，电极结构体中的背面电极部上形成有由高导电性金属构成的被覆膜。

12. 根据权利要求 1 至 11 的任一项所述的片状探头，其特征在于，框板的线性热膨胀系数为小于等于 3×10^{-5}/K。

13. 一种片状探头的制造方法，是制造权利要求 9 所述的片状探头的方法，其特征在于，具有以下工序：

准备具有框板形成用金属板、和在该框板形成用金属板上一体地层叠的绝缘膜形成用片的层叠体；

在该层叠体中的绝缘膜形成用树脂片上，按照与应形成的电极结构体的图案对应的构图贯通孔，通过对该层叠体进行镀敷处理，形成形成在该绝缘膜形成用树脂片的贯通孔内、与所述框板形成用金属板相连接的短路部，以及连接到该短路部上表面电极部；

其后，通过对所述框板形成用金属板进行蚀刻处理，形成形成有贯通孔的框板。

14. 根据权利要求 13 所述的片状探头的制造方法，其特征在于，通过对框板形成用金属板进行蚀刻处理，形成形成有贯通孔的框板的同时，利用该框板形成用金属板的一部分，形成连接到短路部的背面电极部。

15. 一种探头卡，其特征在于，具有权利要求 1 至权利要求 12 中任一项所述的片状探头。

16. 一种探头卡，用于对于形成在晶片的多个集成电路的每一个，在晶片状态下进行电检查，其特征在于，具有：

按照与作为检查对象的晶片中的集成电路的被检查电极的图案对应的图案、在表面上形成有检查电极的检查用电路基板，配置在该检查用电路基板的表面上的各向异性导电连接器，以及配置在该各向异性导电连接器上的、权利要求 1 至权利要求 12 的任一项所述的片状探头。

17. 一种电路装置的检查装置，其特征在于，具有权利要求 15 所述的探头卡。

18. 一种晶片检查装置，对形成在晶片上的多个集成电路的每一个，在晶片状态下进行电检查，其特征在于，

具有权利要求 16 所述的探头卡。

19. 一种晶片检查方法，其特征在于，通过权利要求 16 所述的探头卡，将形成在晶片上的多个集成电路的每一个与测试器电连接，进行形成在该晶片上的集成电路的电检查。

片状探头及其制造方法和应用

技术领域

本发明是关于用于电路装置的电检查的片状探头及其制造方法以及其应用，进一步具体的是关于用于为在晶片的状态下进行形成在例如晶片上的多个集成电路的电检查的片状探头及其制造方法以及其应用。

背景技术

例如，在形成有多个集成电路的晶片、或半导体元件等电子部件等的电路装置的电检查中，使用具有按照与被检查电路装置的被检查电极的图案对应的图案而配置的检查用电极的探头装置。作为该探头装置，过去，使用配列由针或叶片构成的检查用电极（检查探头）。

然而，在被检查集成电路是形成了多个集成电路的晶片的情况下，为了制作该晶片检查用的探头装置，需要配列非常多的检查探头，所以该探头装置极其昂贵，而且，当被检查电极的间距小时，制作探头装置本身就变得困难。另外，晶片一般会产生翘曲，其翘曲状态也随每个产品（晶片）而各不相同，对于该晶片上的多个被检查电极，要使其与探头装置的检查探头的每一个稳定且可靠地接触，实际上是困难的。

从以上的理由，最近，公开有一种探头卡，具有：在一面上按照与被检查电极的图案相对应的图案、形成有多个检查用电极的检查用电路基板，配置在该检查用电路基板的一面上的各向异性导电片，以及，配置在该各向异性片上的、在绝缘片上配列有在其厚度方向上贯通延伸的多个电极结构体而构成的片状探头（参照专利文件 1 以及专利文件 2）。

对该探头卡中的片状探头进行具体说明，则如图 42 所示的，该

片状探头 90，具有由聚酰亚胺等树脂构成的柔软的圆形绝缘片 91，该绝缘片 91 上根据与被检查电路装置的被检查电极的图案相对应的图案配置有在其厚度方向上伸展的多个电极结构体 95。该电极结构体 95 的每一个，通过在厚度方向上贯通绝缘片 91 而延伸的短路部 98，把露出在绝缘片 91 的表面的突起状的表面电极部 96 和露出在绝缘片 91 的背面的板状的背面电极部 97 连接成一体而构成。另外，在绝缘片 91 的周围边缘部上，设有例如由陶瓷构成的环状的保持部件 92。该保持部件 92，用于控制绝缘片 91 的面方向上的热膨胀，由此，在老化试验中，就可以防止由于温度变化而导致的电极结构体 95 和被检查电极的位置偏移。

但是，在这种片状探头中，有以下的问题。

例如，在直径大于等于 8 英寸的晶片中，形成有大于等于 5000 个或者 10000 个被检查电极，该被检查电极的间距小于等于 160μm。作为进行这种晶片的检查的片状探头，需要与该晶片对应的大面积的、以小于等于 160μm 的间距配置大于等于 5000 个或者 10000 个电极结构体而成的探头。

但是，构成晶片的材料，例如硅的线性热膨胀系数为 3.3×10^{-6}/K 左右，另一方面，片状探头中构成绝缘片的材料，例如聚酰亚胺的线膨胀系数为 4.5×10^{-5}/K 左右。因此，例如在 25℃时，将直径为 30cm 的晶片以及片状探头，分别从 20℃加热到 120℃的情况下，理论上，晶片的直径的变化不超过 99μm，而片状探头中绝缘片的直径的变化达到 1350μm，两者的热膨胀的差为 1251μm。

如此，在晶片和片状探头的绝缘片之间，面方向的热膨胀的绝对量产生很大的差，则即便利用具有与晶片的线性热膨胀系数相同的线性热膨胀系数的保持部件来固定绝缘片的周围边缘部，在老化试验中，要可靠地防止由于温度变化导致的电极结构体和被检查电极的位置偏移也是困难的，所以无法稳定地维持良好的电连接状态。

另外，即便检查对象是小型的电路装置，在其被检查电极的间距小于等于 50μm 时，在老化试验中，要可靠地防止由于温度变化导致

的电极结构体和被检查电极的位置偏移也是困难的，所以无法稳定地维持良好的电连接状态。

对于这样的问题点，在专利文件 1 中，提议了通过在使张力作用于绝缘片的状态下固定于保持部件上，来缓和该绝缘性片的热膨胀的方法。

然而，在这样的方法中，在绝缘性片的面方向的所有方向上对其均匀地作用张力是极其困难的，而且，通过形成电极结构体，作用于绝缘片上的张力的平衡发生变化，结果该绝缘片变成对于热膨胀具有各向异性，所以即便可以抑制面方向的一个方向的热膨胀，也不能够抑制与该一个方向相交叉的另一个方向的热膨胀，结果还是无法防止由于温度变化导致的电极结构体和被检查电极的位置偏移。

另外，为了将绝缘片在张力作用的状态下固定到保持部件上，需要在加热下把绝缘片粘接到保持部件上这种繁杂的工序，所以存在导致制造成本增大的问题。

专利文件 1：特开 2001-15565 号公报

专利文件 2：特开 2002-184821 号公报

发明内容

本发明是基于上述的情况而进行的，其第 1 目的在于：提供一种片状探头，其在检查对象即便是直径 8 英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置时，在老化试验中也能够可靠地防止由于温度变化导致的电极结构体和被检查电极的位置偏移，因而能够稳定地维持良好的电连接状态。

本发明的第 2 目的在于，提供一种能够制造片状探头的方法，该片状探头，在检查对象即便是直径 8 英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置时，在老化试验中也能够可靠地防止由于温度变化导致的电极结构体和被检查电极的位置偏移，因而能够稳定地维持良好的电连接状态。

本发明的第 3 目的在于，提供一种探头卡，其在检查对象即便是

直径8英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置时，在老化试验中也能够稳定地维持良好的电连接状态。

本发明的第4目的在于，提供一种具有上述探头卡的电路装置的检查装置。

本发明的第5目的在于，提供一种具有上述探头卡的晶片检查装置。

本发明的第6目的在于，提供一种使用上述探头卡的晶片检查方法。

本发明的一种片状探头，其特征在于，具有：按照对应于分别应连接的电极的图案配置的、具有露出在表面的表面电极部以及露出在背面的背面电极部的多个电极结构体被由柔软的树脂构成的绝缘膜所保持而构成的接点膜，以及，支持该接点膜的框板。

另外，本发明的一种片状探头，是用于电路装置的电检查的片状探头，其特征在于，

具有：形成有与形成了作为检查对象的电路装置的被检查电极的电极区域相对应地各自在厚度方向上贯通的多个贯通孔的、由金属构成的框板，以及，由该框板的各贯通孔的周边部所支持的多个接点膜；

所述接点膜的每一个，是由柔软的树脂构成的绝缘膜，以及，在该绝缘膜厚度方向上贯通延伸、按照与所述电极区域的被检查电极的图案对应的图案配置的、具有露出在该接点膜表面的表面电极部和露出在该接点膜背面的背面电极部的电极结构体构成的，该电极结构体的每一个配置成位于所述框板的各贯通孔内。

根据这种片状探头，在框板上形成与形成有作为检查对象的电路装置中的被检查电极的电极区域相对应的多个贯通孔，配置在这些贯通孔的每个上的接点膜为较小的面积也可以；面积小的接点膜，由于在其绝缘膜的面方向的热膨胀率的绝对量小，所以通过框板来可靠地限制绝缘膜的热膨胀成为可能。因此，即便检查对象为直径8英寸以上的大面积的晶片或被检查电极的间距极小的电路装置，在老化试验中，也能够可靠地防止由于温度变化引起的电极结构体和被检查电极

的位置的偏移，结果能够稳定地维持良好的电连接状态。

另外，本发明的一种片状探头，是用于电路装置的电检查的片状探头，其特征在于，

具有：形成有与形成了作为检查对象的电路装置的被检查电极的电极区域相对应地各自在厚度方向上贯通的多个贯通孔的框板，以及，配置在该框板上并为该框板所支持的接点膜；

所述接点膜，是由柔软的树脂构成的绝缘膜，以及，在该绝缘膜厚度方向上贯通延伸、按照与所述被检查电极的图案对应的图案配置的、具有露出在该接点膜表面的表面电极部和露出在该接点膜背面的背面电极部的电极结构体构成的，该电极结构体的每一个配置成位于所述框板的各贯通孔内。

根据这种片状探头，在框板上，形成与形成有作为检查对象的电路装置中的被检查电极的电极区域相对应的多个贯通孔，在该框板上，通过将接点膜配置成使电极结构体的每一个位于框板的各贯通孔内，该接点膜，由于其整个面由框板支持，所以该接点膜即便为大面积，也可以通过该框板来可靠地限制其绝缘膜的面方向的热膨胀。因此，即便检查对象为例如直径 8 英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置，在老化试验中，也能够可靠地防止由于温度变化引起的电极结构体和被检查电极的位置的偏移，结果能够稳定地维持良好的电连接状态。

在这种片状探头中，相互独立的多个接点膜也可以配置成沿着所述框板的表面排列。

本发明的片状探头，可用于为对于形成在晶片的多个集成电路的每一个，在晶片状态下进行该集成电路的电检查。

本发明的片状探头中，在电极结构体的间距为 40~250μm，电极结构体的总数为大于等于 5000 个时极为有效。

本发明的片状探头中，优选电极结构体中的表面电极部是从绝缘膜的表面突起的突出状的。

另外，优选相对于电极结构体中的表面电极部的直径，突起高度

的比为 0.2~3。

另外，优选电极结构体，是通过贯通绝缘膜延伸的短路部、相互连接表面电极部以及背面电极部而构成的。

另外，电极结构体中的背面电极部也可以具有由与构成框板的金属相同的金属构成的部分。

另外，电极结构体中的背面电极部上也可以形成有由高导电性金属构成的被覆膜。

另外，优选框板的线性热膨胀系数为小于等于 3×10^{-5}/K。

本发明的一种片状探头的制造方法，具有以下工序：

准备具有框板形成用金属板、和在该框板形成用金属板上一体地层叠的绝缘膜形成用片的层叠体；

在该层叠体中的绝缘膜形成用树脂片上，按照与应形成的电极结构体的图案对应的构图贯通孔，通过对于该层叠体进行镀敷处理，形成形成在该绝缘膜形成用树脂片的贯通孔内、与所述框板形成用金属板相连接的短路部，以及，连接到该短路部上表面电极部；

其后，通过对所述框板形成用金属板进行蚀刻处理，形成形成有贯通孔的框板。

在本发明的片状探头的制造方法中，优选通过对框板形成用金属板进行蚀刻处理，形成形成有贯通孔的框板的同时，利用该框板形成用金属板的一部分，形成连接到短路部的背面电极部。

本发明的一种探头卡，其特征在于，具有上述的片状探头而构成。

另外，本发明的一种探头卡，是被用于为对于形成在晶片的多个集成电路的每一个，在晶片状态下进行该集成电路的电检查的探头卡，其特征在于，

具有：按照与作为检查对象的晶片中的集成电路的被检查电极的图案对应的图案、在表面上形成有检查电极的检查用电路基板，配置在该检查用电路基板的表面上的各向异性导电连接器，以及，配置在该各向异性导电连接器上的、所述的片状探头。

本发明的一种电路装置的检查装置，其特征在于，具有上述的探

头卡。

本发明的一种晶片检查装置，是对形成在晶片上的多个集成电路的每一个，在晶片状态下进行该集成电路的电检查的晶片检查装置，

其特征在于，具有上述的探头卡。

本发明的一种晶片检查方法，其特征在于，通过上述的探头卡，将形成在晶片上的多个集成电路的每一个与测试器电连接，进行形成在该晶片上的集成电路的电检查。

根据关于本发明的片状探头，即便检查对象为例如直径 8 英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置，在老化试验中，也能够可靠地防止由于温度变化引起的电极结构体和被检查电极的位置的偏移，结果能够稳定地维持良好的电连接状态。

根据关于本发明的片状探头的制造方法，能够制造即便检查对象为例如直径 8 英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置，在老化试验中，也可靠地防止由于温度变化引起的电极结构体和被检查电极的位置的偏移，结果稳定地维持良好的电连接状态的片状探头。

根据关于本发明的探头卡，即便检查对象为例如直径 8 英寸以上的大面积的晶片或者被检查电极的间距极小的电路装置，在老化试验中，也能够稳定地维持良好的电连接状态。

这种探头卡，极其优选作为用于为进行对直径 8 英寸以上的大面积的晶片的电检查的晶片检查装置、或者为进行被检查电极的间距极小的电路装置的电检查的检查装置的探头卡。

附图说明

图 1 是表示关于本发明的片状探头的第 1 例子的平面图。

图 2 是放大表示第 1 例子的片状探头的接点膜的平面图。

图 3 是放大表示第 1 例子的片状探头的接点膜的结构的说明用剖面图。

图 4 是表示第 1 例子的片状探头中的框板的平面图。

图 5 是表示用于制造片状探头的层叠体的结构的说明用剖面图。

图 6 是表示图 5 所示的层叠体的两面上形成有抗蚀剂膜的状态的说明用剖面图。

图 7 是表示在金属层上形成的抗蚀剂膜上形成了图案孔的状态的说明用剖面图。

图 8 是表示在金属层上形成了开口、形成有金属掩模的状态的说明用剖面图。

图 9 是表示从金属掩模除去了抗蚀剂膜的状态的说明用剖面图。

图 10 是表示从绝缘膜形成用片除去了金属掩模的状态的说明用剖面图。

图 11 是表示在绝缘膜形成用片上形成了电极结构体形成用的贯通孔的状态的说明用剖面图。

图 12 是表示在绝缘膜形成用片上形成了短路部以及表面电极部的状态的说明用剖面图。

图 13 是表示形成了覆盖绝缘膜形成用片以及表面电极部的抗蚀剂膜的状态的说明用剖面图。

图 14 是表示在框板形成用金属板上形成的抗蚀剂膜上形成了图案孔的状态的说明用剖面图。

图 15 是表示框板形成用金属板进行了蚀刻处理、形成了框板以及背面电极部的说明用剖面图。

图 16 是表示从框板除去了抗蚀剂膜的状态的说明用剖面图。

图 17 是表示形成了覆盖框板、绝缘膜形成用片以及背面电极部的表面的抗蚀剂膜的状态的说明用剖面图。

图 18 是表示在图 17 中形成的抗蚀剂膜上形成了图案孔的状态的说明用剖面图。

图 19 是表示在背面电极部上形成有被覆膜的状态的说明用剖面图。

图 20 是表示在被覆膜上形成有抗蚀剂膜的状态的说明用剖面图。

图 21 是表示在绝缘膜形成用片以及表面电极面的表面形成的抗

蚀剂膜上形成有图案沟的状态的说明用剖面图。

图 22 是表示绝缘膜形成用片经蚀刻处理、形成了多个绝缘膜的状态的说明用剖面图。

图 23 是表示关于本发明的片状探头的第 2 例子的平面图。

图 24 是放大表示第 2 例子的片状探头中的接点膜的主要部分的平面图。

图 25 是放大表示第 2 例子的片状探头的主要部分的结构的说明用剖面图。

图 26 是表示关于本发明的片状探头的第 3 例子的平面图。

图 27 是放大表示第 3 例子的片状探头中的接点膜的主要部分的平面图。

图 28 是放大表示第 3 例子的片状探头中的主要部分的结构的说明用剖面图。

图 29 是表示关于本发明的探头卡的第 1 例子的结构的说明用剖面图。

图 30 是放大表示第 1 例子的探头卡的主要部分的结构的说明用剖面图。

图 31 是表示第 1 例子的探头卡中的各向异性连接器的平面图。

图 32 是表示关于本发明的探头卡的第 2 例子的结构的说明用剖面图。

图 33 是放大表示第 2 例子的探头卡的主要部分的结构的说明用剖面图。

图 34 是表示关于本发明的晶片检查装置的第 1 例子的结构的说明用剖面图。

图 35 是表示关于本发明的晶片检查装置的第 2 例子的结构的说明用剖面图。

图 36 是表示关于本发明的片状探头的其它的例子的平面图。

图 37 是表示在实施方式中制作的试验用晶片的平面图。

图 38 是表示图 37 所示的试验用晶片上形成的集成电路的电极区

域的位置的说明图。

图 39 是表示图 37 所示的试验用晶片上形成的集成电路的被检查电极的配置图案的说明图。

图 40 是表示在实施方式中制作的各向异性连接器中的框板的平面图。

图 41 是放大表示图 40 所示的框板的一部分的说明图。

图 42 是说明过去的片状探头的结构的说明用剖面图。

具体实施方式

下面，对于本发明的实施方式进行详细说明。

〈片状探头〉

图 1 是表示关于本发明的片状探头的第 1 例子的平面图，图 2 是放大表示第 1 例子的片状探头的接点膜的平面图，图 3 是放大表示第 1 例子的片状探头的接点膜的结构的说明用剖面图。

该第 1 例子的片状探头 10，是用于对于例如形成有多个集成电路的晶片，在晶片状态下对该集成电路的每一个进行电检查的，如图 4 中也示出的，具有由分别形成有在厚度方向上贯通延伸的贯通孔 12 的金属构成的框板 11。该框板 11 的贯通孔 12，对应于检查对象晶片中的集成电路的形成有被检查电极的电极区域的图案而形成。而且，在本例中的框板 11 上，形成有用于进行后述的各向异性导电连接器以及检查用电路基板的定位的定位孔 13。

作为构成框板 11 的金属，可以使用铁、铜、镍、钛或者其合金或合金尸，但在后述的制造方法中，从通过蚀刻处理可以容易地形成贯通孔 12 这一点，优选使用 42 合金、殷钢、科瓦铁镍钴合金等的铁-镍合金钢。

另外，作为框板 11，优选使用其线性热膨胀系数小于等于 3×10^{-5}/K 的材料，进一步优选为 -1×10^{-7}~1×10^{-5}/K，特别优选为 -1×10^{-6}~8×10^{-6}/K。

作为构成这种框板 11 的材料的具体例子，可以列举殷钢等的低

膨胀型合金、埃林瓦尔镍铬合金等恒弹性合金、超级殷钢、科瓦铁镍钴合金、42合金等合金或者合金钢。

另外，框板11的厚度优选为3~150μm，进一步优选为5~100μm。

该厚度过小时，无法获得作为支持接点膜15的框板所需要的强度。另一方面，该厚度过大时，在后述的制造方法中，利用蚀刻处理以高尺寸精度形成贯通孔12又变得困难。

在框板11的各贯通孔12内，接点膜15配置成被该框板11的贯通孔12的周边部所支持的状态，且与配置在邻接的贯通孔12上的接点膜15相互独立的状态。

接点膜15的每一个，如图3所示的，具有柔软的绝缘膜16，该绝缘膜16上，由在该绝缘膜16的厚度方向上延伸的金属构成的多个电极结构体17，按照与作为检查对象的晶片的电极区域中的被检查电极的图案相对应的图案，在该绝缘膜16的面方向上相互离间地配置，该接点膜15配置成使得电极结构体17的每一个位于框板11的贯通孔12内。

电极结构体17的每一个，是由露出在绝缘膜16的表面上的突起状的表面电极部18a、和露出在绝缘膜16的背面的背面电极部18b，通过在绝缘膜16的厚度方向上贯通延伸的短路部18c而相互连接成一体来构成的。另外，在本例中，在背面电极部18b上形成有由高导电性金属构成的被覆膜19。

作为构成绝缘膜16的材料，只要是有绝缘性的柔软的材料，就没有特别的限定，可以使用聚酰亚胺、液晶聚合体等树脂材料或这些材料的复合材料，但是，在后述的制造方法中，从通过蚀刻处理可以容易地形成电极结构体用的贯通孔这一点，优选使用聚酰亚胺。

作为形成绝缘膜16的其他材料，可以使用网织品或者无纺布、或者在这些材料中浸渍了树脂或弹性高分子物质的材料。作为形成所述网织品或者无纺布的纤维，可以使用芳香族聚酰胺纤维、聚乙烯纤维、聚芳基化物纤维、尼龙纤维、特氟隆（注册商标）纤维等的氟化树脂纤维、聚酯纤维等有机纤维。通过将这种材料作为构成绝缘膜16

的材料使用，即便以小间距配置电极结构体 17，接点膜 15 整体的柔软性也不会有较大降低，所以即便电极结构体 17 的突起高度或被检查电极的突起高度有参差不齐，也会被接点膜 15 所具有的柔软性充分吸收，因此可以实现对于被检查电极的每一个稳定的电连接。

另外，绝缘膜 16 的厚度，只要不有损于该绝缘膜 16 的柔软性则并无特别的限定，优选为 5~150μm，进一步优选为 7~100μm，特别优选为 10~50μm。

作为构成电极结构体 17 的材料，可以使用镍、铁、铜、金、银、钯、钴、钨、铑、或者这些材料的合金或合金钢等，作为电极结构体 17，既可以是整体由单一金属构成，也可以是由 2 种以上的金属的合金或者合金钢构成的，或者由 2 种以上的金属层叠而成的。

另外，在对表面上形成有氧化膜的被检查电极进行电检查时，需要使片状探头的电极结构体 17 和被检查电极相接触，由电极结构体 17 的表面电极部 18a 破坏被检查电极的表面的氧化膜，来达成该电极结构体 17 和被检查电极的电连接。因此，电极结构体 17 的表面电极部 18a，优选为具有能够容易地破坏氧化膜的程度的硬度。为了得到这种表面电极部 18a，可以使构成表面电极部 18a 的金属中含有硬度高的粉末物质。

作为这种粉末物质，可以使用钻石粉末、氮化硅、碳化硅、陶瓷、玻璃等，通过适量含有这些非导电粉末物质，可以不损害电极结构体 17 的导电性，利用电极结构体 17 的表面电极部 18a 来破坏形成在被检查电极的表面的氧化膜。

另外，为了容易地破坏被检查电极表面的氧化膜，也可以令电极结构体 17 的表面电极部 18a 的形状为锐利的突起状，或者在表面电极部 18a 的表面形成细微的凹凸。

另外，电极结构体 17 的背面电极部 18b，根据后述的制造方法，从可以容易地形成该背面电极部 18b 这一点，优选其一部分或者全部由与构成框板 11 的金属相同的金属构成。

接点膜 15 中的电极结构体 17 的间距 p，对应于作为检查对象的

晶片的被检查电极的间距而设定，优选例如为 40~250μm，进一步优选为 40~150μm。

在此，所谓“电极结构体的间距”，是指邻接的电极结构体之间的中心间距离的最短的距离。

在电极结构体 17 中，突起高度对于表面电极部 18a 中的直径 R 的比，优选为 0.2~3，进一步优选为 0.25~2.5。通过满足这种条件，被检查电极即便间距小比较微小，也能够容易地形成与该被检查电极的图案相对应的图案的电极结构体 17，可以可靠地获得对于该晶片稳定的电连接状态。

另外，表面电极部 18a 中的直径 R，优选为短路部 18c 的直径 r 的 1~3 倍，进一步优选为 1~2 倍。

另外，表面电极部 18a 中的直径 R，优选为该电极结构体 17 的间距 p 的 30~75%，进一步优选为 40~60%。

另外，表面电极部 18a 中的外径 L，只要是比短路部 18C 的直径大，且比电极结构体 17 的间距 p 小就可以，但优选为尽可能大；由此，对于例如各向异性导电片也可以可靠地达成稳定的电连接。

另外，短路部 18c 的直径 r，优选为该电极结构体 17 的间距 p 的 15~75%，进一步优选为 20~65%。

对电极结构体 17 的具体尺寸进行说明，则表面电极部 18a 的突起高度，从能够对于被检查电极达成稳定的电连接这一点，优选为 15~50μm，进一步优选为 15~30μm。

表面电极部 18a 的直径 R，参照上述的条件和被检查电极的直径等而设定，例如为 30~200μm，优选为 35~150μm。

短路部 18c 的直径 r，从获得充分的强度这一点，优选为 10~120μm，进一步优选为 15~100μm。

背面电极部 18b 的厚度，从强度足够高而获得出色的操作持久性这一点，优选为 15~150μm，进一步优选为 20~100μm。

电极结构体 17 的背面电极部 18b 上形成的被覆膜 19，优选由化学性稳定的高导电性金属构成，作为其具体例子，可以列举金、银、

钯、铑等。

另外，被覆膜也可以形成在电极结构体 17 的表面电极部 18a 上，例如被检查电极由焊锡材料构成时，从防止该焊锡材料扩散的观点，作为构成被覆膜的金属，优选使用银、钯、铑等耐扩散性金属。

该第 1 例子的片状探头 10，可以如下制造。

首先，如图 5 所示，制作层叠体 20，其具有：圆形的框板形成用金属板 11A，以及，在该框板形成用金属板 11A 上一体层叠的、比框板形成用金属板 11A 的直径小的直径的圆形的绝缘膜形成用片 16A。在图示的例子的层叠体 20 中，在绝缘膜形成用片 16A 的表面整体上，一体地设置金属掩模形成用金属层 21，而且，在框板形成用金属板 11A 的表面，沿其周缘部设置有保护带 22。

在此，金属层 21 的厚度，优选为 2~15μm，进一步优选为 5~15μm。在该厚度不满 2μm 时，不能获得在对后述的绝缘膜形成用片进行的激光加工中，为耐受所使用的激光所需要的强度，可靠地形成电极结构体 17 变得困难。另一方面，该厚度超过 15μm 时，通过蚀刻处理以高尺寸精度形成后述金属掩模的开口就变得困难。

另外，作为构成金属层 21 的材料，可以使用铜、镍等。

另外，作为在绝缘膜形成用片 16A 上形成金属层 21 的方法，可以列举溅射法、非电解镀法、粘接法等。

接着，如图 6 所示，在该层叠体 20 的两面，即框板形成用金属板 11A 以及金属层 21 的每一个的表面上，形成由光致抗蚀剂构成的抗蚀剂膜 23、24，如图 7 所示，在形成于金属层 21 上的抗蚀剂膜 23 上，按照与应该形成的电极结构体 17 的图案相对应的图案，形成多个图案孔 23H，然后，通过经由该图案孔 23H 对于金属层 21 进行蚀刻处理，如图 8 所示，按照与应该形成的电极结构体 17 的图案相对应的图案，形成形成有多个开口 21H 的金属掩模 21M。

在此，作为形成抗蚀剂膜 23、24 的光致抗蚀剂，可以使用作为镀层用的光致抗蚀剂使用的种种抗蚀剂、感光干薄膜等。

另外，在抗蚀剂膜 23 上形成的图案孔 23H 以及金属掩模 21M 的

开口 21H 的每一个的直径，是与应该形成的电极结构体 17 中的短路部 18c 相对应的直径。

然后，如图 9 所示，从金属掩模 21M 的表面去除抗蚀剂膜，其后，通过对于绝缘膜形成用片 16A，通过金属掩模 21M 的开口 21H 进行激光加工，如图 10 所示，在绝缘膜形成用片 16A 上，按照与该电极结构体 17 的图案对应的构图多个贯通孔 17H，该贯通孔分别具有与应该形成的电极结构体 17 的短路部 18c 的直径相适合的直径。

接着，如图 11 所示，通过蚀刻处理，从绝缘膜形成用片 16A 的表面除去金属掩模，通过对于层叠体 20 实施镀层处理，如图 12 所示，在绝缘膜形成用树脂片 16A 的贯通孔 17H 内，形成与框板形成用金属板 11A 一体连接的短路部 18c 的同时，在该绝缘膜形成用树脂片 16A 的表面上，形成与短路部 18c 一体连接的突起状（半球状）表面电极部 18a。其后，如图 13 所示，覆盖绝缘膜形成用树脂片 16A 以及表面电极部 18a 的每一个地、形成由光致抗蚀剂构成的抗蚀剂膜 25，进一步，对于形成在框板形成用金属板 11A 上的抗蚀剂膜 24，通过构图使得与应形成的框板 11 相对应的部分以及与应形成的电极结构体 17 中的背面电极部 18b 对应的部分剩余下来，如图 14 所示，在抗示剂膜 24 上，形成与应形成的框板 11 的贯通孔 12 对应的图案孔 24H，同时形成与在该图案孔 24H 中应形成的背面电极部 18b 对应的抗蚀剂图案 24A。

然后，通过对于框板形成用金属板 11A 实施蚀刻处理并去除其一部分，如图 15 所示，形成形成有贯通孔 15 以及定位孔（省略图示）的框板 11，同时通过框板形成用金属板的一部分，形成连接到短路部 18c 的背面电极部 18b。

接着，如图 16 所示，从框板 11 以及背面电极部 18b 的每一个去除抗蚀剂膜，其后，如图 17 所示，覆盖框板 11、绝缘膜形成用片 16A 以及背面电极部 18b 的每一个地、形成由光致抗蚀剂构成的抗蚀剂膜 26，进一步，如图 18 所示，在该抗蚀剂膜 26 的背面电极部 18b 位置的部分形成图案孔 26H。然后，如图 19 所示，通过在背面电极部 18b

实施高导电性金属的镀层处理，在该背面电极部18b上形成被覆膜19，至此电极结构体17形成。其后，如图20所示，根据需要，覆盖被覆膜19地形成抗蚀剂膜27。

接着，通过对于抗蚀剂膜25进行构图以使得对应应形成的接点膜15的部分残留，如图21所示，在抗蚀剂膜26上形成图案沟25H，通过对绝缘膜形成用片16A进行蚀刻处理除去其一部分，如图22所示，形成相互独立的多个绝缘膜16，由此，在各个绝缘膜16上配置有在其厚度方向上贯通延伸的多个电极结构体17而构成的多个接点膜15就形成了。

然后，通过从框板11以及接点膜15除去抗蚀剂膜25、26、27的同时，从框板11除去保护带22（参照图5），得到如图1~图3所示的第1例子的片状探头。

根据这种片状探头10，在框板11上，形成与形成有作为检查对象的晶片中的被检查电极的电极区域相对应的多个贯通孔12，配置在这些贯通孔12的每个上的接点膜15为较小的面积也可以；面积小的接点膜15，由于在其绝缘膜16的面方向的热膨胀率的绝对量小，所以通过框板11来可靠地限制绝缘膜16的热膨胀成为可能。因此，即便作为检查对象的晶片为直径8英寸以上的大面积、被检查电极的间距极小，在老化试验中，也能够可靠地防止由于温度变化引起的电极结构体17和被检查电极的位置的偏移，结果能够稳定地维持对于晶片良好的电连接状态。

图23是表示关于本发明的片状探头的第2例子的平面图，图24是放大表示第2例子的片状探头中的接点膜的主要部分的平面图，图25是放大表示第2例子的片状探头的主要部分的结构的说明用剖面图。

该第2例子的片状探头10，被用于为对例如形成有多个集成电路的晶片在晶片状态下进行该集成电路的每个的电检查，具有与第1例子的片状探头10相同结构的框板11（参照图4）。

在该框板11的一面上，比该框板11的直径小的直径的圆形的单

一的接点膜 15 被一体地设置在该框板 11 上并由其支持。

该接点膜 15，具有柔软的绝缘膜 16，该绝缘膜 16 上，在该绝缘膜 16 的厚度方向上延伸的多个电极结构体 17，按照与作为检查对象的晶片中的被检查电极的图案相对应的图案，在该绝缘膜 16 的面方向上相互离间地配置，该接点膜 15 配置成使得电极结构体 17 的每一个位于框板 11 的各贯通孔 12 内。

电极结构体 17 的每一个，是由露出在绝缘膜 16 的表面上的突起状的表面电极部 18a、和露出在绝缘膜 16 的背面的背面电极部 18b，通过在绝缘膜 16 的厚度方向上贯通延伸的短路部 18c 而相互连接成一体来构成的。另外，在本例中，在背面电极部 18b 上形成有由高导电性金属构成的被覆膜 19。

在该第 2 例子的片状探头 10 中，绝缘膜 16 的材质、电极结构体 17 的材质以及尺寸等，都与第 1 例子中的片状探头相同。

另外，该第 2 例子的片状探头 10，除了在上述第 1 例子的片状探头 10 的制造方法中，不进行绝缘膜形成用片 16A 的蚀刻处理，将该绝缘膜形成用片 16A 直接作为绝缘膜 16 使用之外，可以与第 1 例子的片状探头 10 同样地制造。

根据这种第 2 例子的片状探头 10，在框板 11 上，形成与形成有作为检查对象的晶片中的被检查电极的电极区域相对应的多个贯通孔 12，在该框板 11 上，通过将接点膜 15 配置成使电极结构体 17 的每一个位于框板 11 的各贯通孔 12 内，该接点膜 15，由于其整个面由框板 11 支持，所以该接点膜 15 即便为大面积，可以通过框板 11 来可靠地限制其绝缘膜 16 的面方向的热膨胀。因此，即便作为检查对象的晶片为直径 8 英寸以上的大面积、被检查电极的间距极小，在老化试验中，也能够可靠地防止由于温度变化引起的电极结构体 17 和被检查电极的位置的偏移，结果能够稳定地维持对于晶片良好的电连接状态。

图 26 是表示关于本发明的片状探头的第 3 例子的平面图，图 27 是放大表示第 3 例子的片状探头中的接点膜的主要部分的平面图，图 28 是放大表示第 3 例子的片状探头中的主要部分的结构的说明用剖面

图。

该第 3 例子的片状探头 10，被用于为对例如形成有多个集成电路的晶片在晶片状态下进行该集成电路的每个的电检查，具有与第 1 例子的片状探头 10 相同结构的框板 11（参照图 4）。

在该框板 11 的一面上，沿其表面排列地、相互独立的状态下被配置的多个（图示的例子中为 9 个）接点膜 15 被一体地设置在该框板 11 上并由其支持。

该接点膜 15 的每一个，具有柔软的绝缘膜 16，该绝缘膜 16 上，在该绝缘膜 16 的厚度方向上延伸的多个电极结构体 17，按照与作为检查对象的晶片中的被检查电极的图案相对应的图案，在该绝缘膜 16 的面方向上相互离间地配置，该接点膜 15 配置成使得电极结构体 17 的每一个位于框板 11 的各贯通孔 12 内。

电极结构体 17 的每一个，是由露出在绝缘膜 16 的表面上的突起状的表面电极部 18a、和露出在绝缘膜 16 的背面的背面电极部 18b，通过在绝缘膜 16 的厚度方向上贯通延伸的短路部 18c 而相互连接成一体来构成的。另外，在本例中，在背面电极部 18b 上形成有由高导电性金属构成的被覆膜 19。

在该第 3 例子的片状探头 10 中，绝缘膜 16 的材质、电极结构体 17 的材质以及尺寸等，都与第 1 例子中的片状探头相同。

另外，该第 3 例子的片状探头 10，可以与第 1 例子的片状探头 10 同样地制造。

根据这种第 3 例子的片状探头 10，在框板 11 上，形成与形成有作为检查对象的晶片中的被检查电极的电极区域相对应的多个贯通孔 12，在该框板 11 上，通过将相互独立的多个接点膜 15 配置成使电极结构体 17 的每一个位于框板 11 的各贯通孔 12 内，该接点膜 15 的每一个，由于其整个面由框板 11 支持，所以该接点膜 15 即便为大面积，可以通过框板 11 来可靠地限制其绝缘膜 16 的面方向的热膨胀。因此，即便作为检查对象的晶片为直径 8 英寸以上的大面积、被检查电极的间距极小，在老化试验中，也能够可靠地防止由于温度变化引起的电

极结构体 17 和被检查电极的位置的偏移，结果能够稳定地维持对于晶片良好的电连接状态。

〈探头卡〉

图 29 是表示关于本发明的探头卡的第 1 例子的结构的说明用剖面图，图 30 是表示第 1 例子的探头卡的主要部分的结构的说明用剖面图。

该第 1 例子的探头卡 30 是用于为对例如形成有多个集成电路的晶片在晶片状态下进行该集成电路的每个的电检查，其由检查用电路基板 31、设在该检查用电路基板 31 的一面上的各向异性导电连接器 40、以及设在该各向异性导电连接器 40 上的第 1 例子的片状探头 10 构成。

检查用电路基板 31，具有为定位各向异性连接器 40 以及片状探头 10 的引导栓销 33，在该检查用电路基板 31 的一面上，按照与在作为检查对象的晶片上形成的所有集成电路中的被检查电极的图案对应的图案，形成多个检查用电极 32。

作为构成检查用电路基板 31 的基板材料，可以使用过去公知的各种基板材料，作为其具体例子，可以列举玻璃纤维加强型环氧树脂、玻璃纤维加强型酚醛树脂、玻璃纤维加强型聚酰亚胺树脂、玻璃纤维加强型粘胶马来酰亚胺三嗪树脂等复合树脂基板材料、玻璃、二氧化硅、氧化铝等的陶瓷基板材料、以金属板作为芯材层叠环氧树脂或者聚酰亚胺树脂等树脂而成的层叠基板材料等。

另外，构成用于老化试验的探头卡时，优选使用线性热膨胀系数为小于等于 3×10^{-5}/K 的材料，进一步优选为 1×10^{-7}/K、特别优选为 1×10^{-6}~6×10^{-6}/K。

作为这种基板材料的具体例子，以由派拉克斯（注册商标）玻璃、石英玻璃、氧化铝、氧化铍、碳化硅、氮化铝、氮化硼等构成的无机类基板材料、42 合金、科瓦铁镍钴合金、殷钢等的铁-镍合金钢构成的金属板作为芯材，层叠环氧树脂或者聚酰亚胺等的树脂的层叠基板材料等。

各向异性导电连接器 40，如图 31 所示，具有形成有分别在厚度方向上贯通延伸的多个各向异性导电膜配置用孔 42 的圆板状的框板 41。该框板 41 的各向异性导电膜配置用孔 42，是与在作为检查对象的晶片上形成的所有的集成电路中的形成有被检查电极的电极区域的图案对应而形成的。在框板 41 的各向异性导电膜配置用孔 42 内，在厚度方向具有导电性的弹性各向异性导电膜 50，以被该框板 41 的该各向异性导电膜配置用孔 42 的周边部支持的状态、且、与邻接的弹性各向异性导电膜 50 相互独立的状态被配置。另外，本例中框板 41 上，形成有用于进行片状探头 10 以及检查用电路基板 31 的定位的定位孔（图示省略）。

弹性各向异性导电膜 50，其基材由弹性高分子物质构成，具有功能部 51，所述功能部由在厚度方向上延伸的多个连接用导电部 52、以及形成在该连接用导电部 52 的每一个的周围、与该连接用导电部 52 的每一个相互绝缘的绝缘部 53 构成，该功能部 51 配置成位于框板 41 的各向异性导电膜配置用孔 42。该功能部 51 的连接用导电部 52，按照与形成在作为检查对象的晶片上的集成电路的电极区域的被检查电路的图案相对应的图案而配置。

在功能部 51 的周边，由框板 41 的各向异性导电膜配置用孔 42 的周边部所固定支持的被支持部 55，与该功能部 51 一体连续而形成。具体地，本例中的被支持部 55 形成为两岔状，以把持框板 41 中的各向异性导电膜配置用孔 42 的周边部的方式、在紧密结合的状态下被固定支持。

弹性各向异性导电膜 50 的功能部 51 中的连接用导电部 52 中，稠密地含有在厚度方向上排列地、定向的状态下的具有磁性的导电粒子 P。对此，绝缘部 53，为完全或者几乎不含有导电粒子 P。

另外，在图示的例子中，弹性各向异性导电膜 50 中的功能部 51 的两面上，在连接用导电部 52 以及其周边部分所处的位置上，形成有从其以外的表面上突起的突出部 54。

框板 41 的厚度，根据其材质而不同，但优选为 20~600μm，进一

步优选为 40~400μm。

该厚度未满 20μm 时，在使用各向异性连接器时得不到必要的强度，容易变得耐久性较低，而且，无法得到维持该框板 41 的形状的程度的刚性，各向异性导电连接器 40 的操作性变低。另一方面，当厚度超过 600μm 时，形成在各向异性导电膜配置用孔 42 上的弹性各向异性导电膜 50，其厚度变得过大，要获得在连接用导电部 52 中的良好的导电性以及邻接的连接用导电部 52 之间的绝缘性变得困难。

框板 41 的各向异性导电膜配置用孔 42 的面方向的形状以及尺寸，是相应于作为检查对象的晶片的被检查电极的尺寸、间隔以及图案而设计的。

作为构成框板 41 的材料，只要具有该框板 41 不容易变形、其形状可以稳定地维持的程度的刚性的材料就可以，并无特别限定；例如可以使用金属材料、陶瓷材料、树脂材料等种种材料，例如利用金属材料构成框板 41 时，在该框板 41 的表面上也可以形成绝缘型被膜。

作为构成框板 41 的金属材料的具体例子，可以列举铁、铜、镍、钛、铝等金属或者 2 种以上这些金属合成的合金或合金钢等。

另外，将探头卡 30 用于老化试验时，作为构成探头板 41 的材料，优选采用线性热膨胀系数为 3×10^{-5}/K 以下的材料，进一步优选为 -1×10^{-7}~1×10^{-5}/K，特别优选为 1×10^{-6}~8×10^{-6}/K。

作为这种材料的具体例子，可以列举殷钢等的低膨胀型合金、埃林瓦尔镍铬合金等恒弹性合金、超级殷钢、科瓦铁镍钴合金、42 合金等磁性金属的合金或者合金钢。

弹性各向异性导电膜 50 的全厚（图示的例子中是连接用导电部 52 的厚度），优选为 50~3000μm，进一步优选为 70~2500μm，特别优选为 100~2000μm。该厚度如为 50μm 以上，则能可靠地获得具有充分强度的弹性各向异性导电膜 50。另一方面，该厚度如果为 3000μm 以下，则能够可靠地获得具有所需要的导电特性的连接用导电部 52。

突出部 54 的突起高度，优选其合计为该突出部 54 的厚度的 10%以上，进一步优选为 20%以上。通过形成具有这种突起高度的突出部，

以较小的加压力可以充分地压缩连接用导电部52，所以能够获得良好的导电性。

另外，突出部54的突起高度，优选为该突出部54的最短宽度或者直径的100%以下，进一步优选为70%以下。通过形成具有这种突起高度的突出部54，该突出部54在被加压时不会弯曲，所以能够可靠地得到所期望的导电性。

另外，被支持部55的厚度（图示的例子中两岔部分的一方的厚度）优选为5~600μm，进一步优选为10~500μm，特别优选为20~400μm。

另外，被支持部55形成为两岔状并不是必须的，也可以只固定在框板41的一面上。

作为构成弹性各向异性导电膜50的弹性高分子物质，优选具有交联结构的耐热性的高分子物质。作为能够用于获得该交联高分子物质的硬化性高分子物质形成材料，可以使用种种材料，作为其具体例子，可以列举：硅橡胶、聚丁二烯橡胶、天然橡胶、聚异戊二烯橡胶、苯乙烯-丁二烯共聚物橡胶、丙烯腈-丁二烯共聚物橡胶等共轭二烯类橡胶及其加氢作用物、苯乙烯-丁二烯-二烯成块共聚物橡胶、苯乙烯-异戊二烯成块共聚物等的成块共聚物橡胶以及其加氢作用物、氯丁二烯、聚氨酯橡胶、聚酯类橡胶、环氯醇橡胶、乙烯-丙烯共聚物橡胶、乙烯-丙烯-二烯共聚物橡胶、软液态环氧橡胶等。

这其中，硅橡胶在成形加工性以及电特性这一点上优选使用。

作为硅橡胶，优选将液态硅橡胶进行了交联或者缩合作用的材料。液态硅橡胶优选其粘度为歪速度10^{-1}sec下10^{5}泊以下的，可以是缩合型、附加型、含有乙烯基或羟基的材料等中的任意一种。具体的，可以列举二甲基硅生橡胶、甲基乙烯硅生橡胶、甲基苯乙烯硅生橡胶等。

这其中，含有乙烯基的液态硅橡胶（含有乙烯基的聚二甲基硅氧烷），是通常在二甲基乙烯氯化硅烷或者二甲基乙烯烷氧硅烷存在下，使二甲基二氯化硅烷或者二甲基二烷氧硅烷进行水解以及缩合反应，例如通过继续溶解-沉淀的反复进行分别而获得的。

另外，在两末端含有乙烯基的液态硅橡胶，是通过在催化剂的存在下使例如八甲基环四硅氧烷这种环状硅氧烷进行阴离子聚合，作为聚合停止剂使用例如二甲基二乙烯硅氧烷，并适当选择其他的反应条件（例如，环状硅氧烷的量及聚合停止剂的量）而得到。在此，作为阴离子聚合的催化剂，可以使用氢氧化四甲基铵以及氢氧化 n-丁基磷等的强碱或者其硅烷醇盐溶液等，反应温度为例如 80~130℃。

这种含有乙烯基的聚二甲基硅氧烷，优选其分子量 Mw（是指标准聚苯乙烯换算重量平均分子量。以下相同。）为 10000~40000。另外，从获得的弹性各向异性导电膜 50 的耐热性的角度，优选分子量分布指数（是指标准聚苯乙烯换算重量平均分子量 Mw 和标准聚苯乙烯换算数平均分子量 Mn 的比 Mw/Mn 的值。以下相同。）为小于等于 2。

另一方面，含有羟基的液态硅橡胶（含有羟基的聚二甲基硅氧烷），通常是通过在二甲基羟氯硅烷或二甲基羟烷氧硅烷的存在下，使二甲基二氯化硅烷或者二甲基二烷氧硅烷进行水解以及缩合反应，例如通过继续溶解-沉淀的反复进行分别而获得的。

另外，在催化剂的存在下使环状硅氧烷进行阴离子聚合，作为聚合停止剂，使用例如二甲基羟氯硅烷、甲基二羟氯硅烷或者二甲基羟烷氧硅烷等，并适当选择其他的反应条件（例如，环状硅氧烷的量及聚合停止剂的量）而得到。在此，作为阴离子聚合的催化剂，可以使用氢氧化四甲基铵以及氢氧化 n-丁基磷等的强碱或者其硅烷醇盐溶液等，反应温度为例如 80~130℃。

这种含有羟基的聚二甲基硅氧烷，优选其分子量 Mw 为 10000~40000。另外，从获得的弹性各向异性导电膜 50 的耐热性的角度，优选分子量分布指数为小于等于 2。

在本发明中，既可以使用上述含有乙烯基的聚二甲基硅氧烷以及含有羟基的聚二甲基硅氧烷中的任意一方，也可以并用两者。

在高分子物质形成材料中，可以含有使该高分子物质形成材料硬化的硬化催化剂。作为这种硬化催化剂，可以使用有机过氧化物、脂

肪酸偶氮化合物、氢硅烷化（hydrosilylation）化催化剂等。

作为硬化催化剂使用的有机过氧化物的具体例子，可以列举过氧化苯甲酰、过氧化双二环苯甲酰（bisdicyclobenzoylperoxide）、过氧化二枯基、过氧化二特丁基等。

作为硬化催化剂使用的脂肪酸偶氮化合物的具体例子，可以列举偶氮双异丁腈等。

可以作为化反应的催化剂使用的材料的具体例子，可以列举氯化白金酸及其盐、含有白金-未饱和基的硅氧烷合成物、乙烯硅氧烷和白金的合成物、白金和 1，3-二乙烯基四甲基二硅氧烷的合成物、三有机磷化氢或磷化氢和白金的合成物、乙酰乙酸白金螯合物、环状二烯和白金的合成物等公知的材料。

硬化催化剂的使用量，考虑高分子物质形成材料的种类、硬化催化剂的种类、其他的硬化条件进行适当的选择，但通常对于高分子物质形成材料 100 重量为 3~15 重量。

作为弹性各向异性导电膜 50 的连接用导电部 52 中含有的导电粒子 P，在该弹性各向异性导电膜 50 的形成中，从在为形成该弹性各向异性导电膜 50 的成形材料中可以使得该导电粒子 P 容易地移动这一观点，优选使用具有磁性的材料。作为这种具有磁性的导电性粒子 P 的具体例子，可以列举：铁、镍、钴等具有磁性的金属的粒子，或者这些金属的合金的粒子，或者含有这些金属的粒子，或者以这些粒子作为芯粒子、并在该芯粒子的表面进行金、银、钯、铑等具有良好导电性的金属镀层的粒子，或者以非磁性金属粒子或者玻璃珠等无机物质粒子或聚合物粒子为芯粒子、在该芯粒子的表面施加镍、钴等导电性磁体的镀层的粒子，或者在芯粒子上被覆导电性磁体以及导电性良好的金属的两者的粒子等。

这些形态中，优选使用以镍粒子作为芯粒子、并在其表面进行金、银等具有良好导电性的金属镀层的粒子。

作为在芯粒子的表面被覆导电性金属的方法，并没有特别限定，可以通过例如非电解镀层进行。

使用在芯粒子的表面被覆了导电金属的粒子作为导电粒子 P 时，从获得良好的导电性的观点，优选粒子表面的导电金属的被覆率（相对于芯粒子的表面积，导电金属的被覆面积的比例）为大于等于 40%，进一步优选为大于等于 45%，特别优选为大于等于 47~95%。

另外，导电金属的被覆量，优选为芯粒子的 2.5~50 重量%，更优选为 3~45 重量%，进一步优选为 3.5~40 重量%，特别优选为 5~30 重量%。

另外，导电粒子 P 的粒子直径，优选为 1~500μm，更优选为 2~400μm，进一步优选为 5~300μm，特别优选为 10~150μm。

另外，导电粒子 P 的粒子径分布（Dw/Dn），优选为 1~10，进一步优选为 1~7，更优选为 1~5，特别优选为 1~4。

通过使用满足这种条件的导电粒子 P，获得的弹性各向异性导电膜 50 加压变形比较容易，而且，在该弹性各向异性导电膜 50 中的连接用导电部 52 中导电粒子 P 之间获得充分的电接触。

具有这种平均粒子径的导电粒子 P，可以利用空气分级装置、声波过滤装置等分级装置，通过对导电粒子以及/或者形成该导电粒子的芯粒子进行分级处理而调制。分级处理的具体条件，相应于期望的导电粒子的平均粒子径以及粒子径分布、以及分级装置的种类等进行适宜设定。

另外，导电粒子 P 的形状，并没有特别限定，从在高分子物质形成材料中容易使其分散这一点，优选为球状、星状或者由其凝聚的 2 次粒子形成的块状。

另外，导电粒子 P 的含水率，优选为小于等于 5%，更优选为小于等于 3%，进一步优选为小于等于 2%，特别优选为小于等于 1%。通过使用满足这种条件的导电粒子 P，在对成形材料层进行硬化处理之际，可以防止或者抑制在该成形材料层内产生气泡。

另外，可以适当使用导电粒子 P 的表面经过硅烷耦合剂等的耦合剂处理了的导电粒子。通过经过硅烷耦合剂等的耦合剂处理导电粒子 P 的表面，该导电性粒子 P 和弹性高分子物质的接触性变高，结果，

获得的各向异性导电膜50成为具有重复使用的高耐久性的膜。

耦合剂的使用量，在对导电粒子P的导电性不产生影响的范围内可以适当选择；导电粒子P的表面的耦合剂的被覆率（相对于导电芯粒子的表面积，耦合剂的被覆面积的比例）优选为达到大于等于5%的量，更优选为上述被覆率为7~100%，进一步优选为10~100%，特别优选为达到20~100%的量。

功能部51的连接用导电部52中的导电粒子P的含有比例，在体积分率为10~60%，优选成为15~50%的比例来使用。该比例在未满10%时，无法获得电阻值足够小的连接用导电部52。另一方面，该比例超过60%时，得到的连接用导电部52容易变得脆弱，无法获得作为连接用导电部52所必要的弹性。

在高分子物质形成材料中，根据需要，可以使其含有通常的硅石粉、胶态硅石、雾化硅石、氧化铝等无机填充材料。通过使其含有这种无机填充材料，获得的成形材料的摇变性得到确保，其粘度变高，而且导电粒子P的分散稳定性得到改善的同时，经硬化处理获得的弹性各向异性导电膜50的强度变高。

这种无机填充材料的使用量，并没有特别限定，但如果过多量地使用，则在后述的制造方法中，由于根据磁场的导电粒子P的移动被大大阻碍，所以并不被期望。

这种各向异性导电连接器40，可以通过例如特开2002-334732号公报所述的方法制造。

而且，在第1例子的探头卡30中，通过在各向异性导电连接器40中的框板41的定位孔（图示省略）以及片状探头10的框板11的定位孔（图示省略）的每一个中，穿插检查用电路基板31的引导栓销33，各向异性导电连接器40，配置成各弹性各向异性导电膜50中的连接用导电部52的每一个与检查用电路基板31的检查用电极32的每一个相对接，同时，该各向异性导电连接器40的表面上，片状连接器10，配置成其电极结构体17的每一个与各向异性导电连接器40的弹性各向异性导电膜50中的连接用导电部52的每一个相对接，在这种

状态下，三者被固定。

根据这种第 1 例子的探头卡 30，由于具有所述第 1 例子的片状探头，所以能够可靠地防止由于温度变化导致的电极结构体 17 和被检查电极的位置偏移。

另外，各向异性导电连接器 40 中的框板 41 的各向异性导电膜配置用孔 42 的每一个，与形成有作为检查对象的晶片中的集成电路的被检查电路的电极区域相对应而形成，配置在该各向异性导电膜配置用孔 42 的每一个上的弹性各向异性导电膜 50 面积小的较好，面积小的弹性各向异性导电膜 50，由于其面方向的热膨胀的绝对量少，所以弹性各向异性导电膜 50 的面方向的热膨胀通过框板 41 而被限制，结果能够确切地防止由于温度变化导致的连接用导电部 52 和电极结构体 17 以及检查用电极 32 的位置偏移。

因此，即便作为检查对象的晶片为直径大于等于 8 英寸的大面积、而被检查电极的间距极小，在老化试验中也能够稳定地维持对于晶片的良好的电连接状态。

图 32 是表示关于本发明的探头卡的第 2 例子的结构的说明用剖面图，图 33 是表示第 2 例子的探头卡的主要部分的结构的说明用剖面图。

该第 2 例子的探头卡 30，除了代替第 1 例子的片状连接器 10 使用了第 2 例子的片状连接器 10 以外，与第 1 例子的探头卡 30 是相同的结构。

根据这种探头卡 30，由于有第 2 例子的片状探头，能够可靠地防止由于温度变化导致的电极结构体 17 和被检查电极的位置偏移，同时，由于具有与第 1 例子的探头卡 30 相同的构成的各向异性导电连接器 40，能够确切地防止由于温度变化的连接用导电部 52 和电极结构体 17 以及检查用电极 32 的位置偏移，因此即便作为检查对象的晶片为直径大于等于 8 英寸的大面积、而被检查电极的间距极小，在老化试验中也能够稳定地维持对于晶片的良好的电连接状态。

[晶片检查装置]

图 34 是表示关于本发明的晶片检查装置的第 1 例子的结构的概略的说明用剖面图，该晶片检查装置，是对于形成在晶片上的多个集成电路的每一个，在晶片状态下对该集成电路的每一个进行电检查的。

在该第 1 例的晶片检查装置中，为了进行作为检查对象的晶片 1 的被检查电极 2 的每一个与测试器的电连接，设有第 1 例的探头卡 30，在该探头卡 30 中的检查用电路基板 31 的背面设有对该探头卡 30 向下加压的加压板 35，探头卡 30 的下方设有承载作为检查对象的晶片 1 的晶片承载台 36，加压板 35 与晶片承载台 36 各自与加热器 37 连接。

在这种晶片检查装置中，在晶片承载台 36 上承载作为检查对象的晶片 1，接着，利用加压板 35 对探头卡 30 向下加压，使该片状探头 10 的电极结构体 17 中的表面电极部 18a 的每一个与晶片 1 的被检查电极 2 的每一个接触，进而通过该表面电极部 18a 的每一个对晶片 1 的被检查电极 2 的每一个进行加压。在这种状态下，各向异性导电连接器 40 的弹性各向异性导电膜 50 中的连接用导电部 52 的每一个被检查用电路基板 31 的检查用电极 32 和片状探头 10 的电极结构体 17 的表面电极部 18a 夹压而在厚度方向压缩，由此，该连接用导电部 52 在其厚度方向上形成导电通路，结果实现晶片 1 的被检查电极 2 与检查用电路基板 31 的检查用电极 32 的电连接。之后，利用加热器 37 并经由晶片承载台 36 和加压板 35 将晶片 1 加热到规定的温度，在此状态下对该晶片 1 中的多个集成电路的每一个可靠地进行所要做的电检查。

按照这种第 1 例的晶片检查装置，因为是通过第 1 例的探头卡 30 来实现作为检查对象的晶片 1 的被检查电极的电连接，所以即便晶片 1 为直径大于等于 8 英寸的大面积、而被检查电极的间距极小，在老化试验中也能够稳定地维持对于晶片 1 的良好的电连接状态，对该晶片 1 中的多个集成电路的每一个可靠地进行所要做的电检查。

图 35 是本发明的晶片检查装置的第 2 例的结构的概略说明剖面图，该晶片检查装置用于在晶片状态下对形成在晶片中的多个集成电路的每一个进行电检查。

该第 2 例子的晶片检查装置，除了代替第 1 例子的探头卡 30 使用了第 2 例子的探头卡 30 以外，与第 1 例子的晶片检查装置是相同的结构。

根据这种第 2 例子的晶片检查装置，因为通过第 2 例子的探头卡 30，能够达成对于作为检查对象的晶片 1 的被检查电极 2 的电连接，所以作为检查对象的晶片 1 即便为直径大于等于 8 英寸的大面积、而被检查电极 2 的间距极小，在老化试验中也能够稳定地维持对于晶片 1 的良好的电连接状态，能够可靠地对于晶片 1 中的多个集成电路的每一个进行所需要的电检查。

本发明的片状探头以及探头卡的用途，并不限定于晶片检查装置，也可以适用于 BGA、CSP 等组装 IC、MCM 等电路装置的检查装置。

本发明的电路装置的检查装置，不限定于上述的例子的晶片检查装置，还可以如下所述加以种种变化。

（1）图 29 以及图 32 所示的探头卡 30，对形成在晶片上的全部的集成电路的被检查电极达成统括地电连接，也可以是与从形成在晶片上的所有的集成电路中选择的多个集成电路的被检查电极电连接。被选择的集成电路的数量，考虑晶片的尺寸、形成在晶片上的集成电路的数量、各集成电路中的被检查电极的数量等进行适当选择，例如为 16 个、32 个、64 个、128 个等。

在有这种探头卡 30 的检查装置中，通过反复从形成在晶片上的所有集成电路中选择的多个集成电路的被检查电极，与探头卡 30 电连接进行检查，其后从其他的集成电路中选择的多个集成电路的被检查电极，与探头卡 30 电连接进行检查的工序，可以进行形成在晶片上的所有的集成电路的电检查。

然后，利用这种检查装置，对于直径为 8 英寸或 12 英寸的晶片上以高集成度形成的集成电路进行电检查时，与对所有的集成电路统括进行检查的方法相比，使用的检查用电路基板的检查用电极数量和布线数可以较少，由此，可以实现检查装置的制造成本的减少。

（2）在片状探头 10 中，如图 36 所示，也可以在框板 11 的周缘部设置环状的保持部件 14。

作为构成这种保持部件 14 的材料，可以利用殷钢、超级殷钢等的低膨胀型合金、埃林瓦尔镍铬合金等恒弹性合金、科瓦铁镍钴合金、42 合金等低热膨胀金属材料、或者氧化铝、碳化硅、氮化硅等的陶瓷材料等。

（3）在各向异性导电连接器 40 中的弹性各向异性导电膜 50 中，按照与被检查电极的图案对应的构图的连接用导电部 52 之外，也可以形成与被检查电极不电连接的非连接用导电部。

（4）本发明中，探头卡并不限定于作为晶片检查用，也可以构成用于检查半导体芯片、BGA、CSP 等的组装 LSI、MCM 等的半导体集成电路装置等中形成的电路的探头卡，另外，可以构成具有这种探头卡的电路装置的检查装置。

实施方式

下面，对于本发明的具体实施方式进行说明，但本发明并不限定于这些事实方式。

[试验用晶片的制作]

如图 37 所示，直径为 8 英寸的硅（线性热膨胀系数 3.3×10^{-6}/K）制的晶片 1 上，总计形成 393 个各自尺寸为 8mm×8mm 的正方形的集成电路 L。形成在晶片 1 上的集成电路 L 的每一个，如图 38 所示，其中央具有被检查电极区域 A，在该被检查电极区域 A 上，如图 39 所示，各自纵方向（图 39 中上下方向）的尺寸为 200μm、横方向（图 39 中左右方向）的尺寸为 50μm 的矩形的 60 个被检查电极 2，以 100μm 的间距在横方向上配置成一列。另外，该晶片 1 整体的被检查电极 2 的总数为 23580 个，所有的被检查电极 2 相互电绝缘。以下称该晶片为“试验用晶片 W1”。

另外，除了代替所有的被检查电极（2）相互电绝缘，从集成电路（L）中的 60 个被检查电极（2）中最外侧的被检查电极（2）开始数每间隔 1 个使 2 个相互电连接以外，在晶片（1）上形成与上述试验

用晶片 W1 相同的结构的 393 个集成电路（L）。下面称该晶片为“试验用晶片 W2”。

〈实施方式 1〉

准备：在直径 20cm、厚度 12.5μm 的聚酰亚胺片的一面上层叠了直径 20cm、厚度 5μm 的铜层的层叠聚酰亚胺片，和在直径 22cm、厚度 25μm 的由 42 合金构成的金属板表面上层叠了直径 20cm、厚度 2.5μm 的热可塑性聚酰亚胺构成的树脂层的层叠板。接着，在层叠板的树脂层的表面上，将层叠聚酰亚胺配置成其聚酰亚胺片与树脂层的表面相对接，同时，在层叠板的金属板的周缘部的表面上，配置内径 20.4cm、外径 22cm、厚度为 25μm 的由聚苯乙烯领苯二甲酸盐构成的保护带，通过将其进行热压接处理，制成如图 5 所示的层叠体（20）。

获得的层叠体（20），是在直径 22cm、厚度 25μm 的由 42 合金构成的框板形成用金属板（11A）的表面上，一体层叠直径 20cm、厚度 15μm 的由聚酰亚胺构成的绝缘膜形成用片（16A），在该绝缘膜形成用片（16A）的表面上一体层叠厚度为 5μm 的由铜构成的金属层（21），进一步，沿框板形成用金属板（11A）的表面的周缘部，设置内径 20.4cm、外径 22cm、厚度 25μm 的保护带（22）而成的。

在上述的层叠体（20）的金属层（21）的表面全面以及框板形成用金属板（11A）的背面全面上，利用厚度 25μm 的干薄膜抗蚀剂（日立化成制，品名：H-K350）形成抗蚀剂膜（23，24），在该金属层（21）的表面形成的抗蚀剂膜（23）上，按照与形成在试验用晶片 W1 上的被检查电极图案对应的图案，形成直径 30μm 的圆形的 23580 个图案孔（23H）。（参照图 6 以及图 7）。在此，在图案孔（23H）的形成中，曝光处理，通过利用高压水银灯照射 80mJ 的紫外线而进行，显影处理，通过 2 次重复在由 1%氢氧化钠水溶液构成的显影剂中浸渍 40 秒的操作而进行。

接着，通过利用氯化铁类蚀刻液，对于金属层（21）在 50℃、30 秒的条件下实施蚀刻处理，在金属层（21）上形成形成有分别与抗蚀剂膜（23）的图案孔 23H 相连通的 23580 个开口（21H）的金属掩模

21M（参照图 8）。其后，在形成于层叠体（20）的框板形成用金属板（11A）上的抗蚀剂膜（24）的表面，配置由厚度 25μm 的聚苯乙烯对苯二甲酸构成的保护密封，通过把该层叠体（20）在 45℃的氢氧化钠溶液中浸渍 2 分钟，从该层叠体（20）除去抗蚀剂膜（23）（参照图 9）。

然后，通过对于层叠体（20）的绝缘膜形成用片（16A），通过金属掩模（21M）的开口（21H）实施激光加工，在该绝缘膜形成用片（16A）上，按照与形成在试验用晶片 W1 上的被检查电极的图案相对应的图案，形成直径 30μm 的圆形的 23580 个贯通孔（17H）（参照图 10）。在此，激光加工，在激光种类为准分子激光、频率（每 1 秒的脉冲数）为 50Hz、光束宽度为 5mm×5mm、扫描速度（激光加工机中的台的移动速度）为 25mm/sec、能量密度（每单位面积的激光照射能量）为 0.8J/cm2、扫描次数为 100 次的条件下进行。其后，通过对于层叠体（20）利用氯化铁类蚀刻剂，在 50℃、30 秒的条件下实施蚀刻处理，除去金属掩模（20M）。

接着，通过将层叠体（20）浸渍在含有氨基磺酸镍的镀敷液中，对该层叠体（20），以框板形成用金属板（11A）为电极，实施电解镀敷处理，在绝缘膜形成用片（16A）的贯通孔（17H）内填充金属形成短路部（18c）的同时，在绝缘膜形成用片（16A）的表面上，形成与短路部（18c）一体连接的、直径约 75μm 且突起高度约 25μm 的半球状的表面电极部（18a）（参照图 12）。在此，电解镀敷处理，在镀敷液的温度为 50℃、电流密度为 5A/dm、镀敷处理时间为 60 分钟的条件下进行。

其后，利用液状抗蚀剂（JSR 制，品名：THB-150N），覆盖层叠体（20）的绝缘膜形成用片（16A）以及表面电极部（18a）的全面地、形成抗蚀剂膜（25），进一步，在该抗蚀剂膜（25）的表面上配置由厚度 25μm 的聚苯乙烯对苯二甲酸构成的保护密封（参照图 13）。

接着，除去在形成于框板形成用金属板（11A）上的抗蚀剂膜（24）的表面上配置的保护密封，通过对露出的抗蚀剂膜（24）进行曝光处

理以及显影处理，形成各自横方向的尺寸为 6400μm、纵方向尺寸为 320μm 的 393 个图案孔（24H），同时在各图案孔（24H）内，形成按照与形成在试验用晶片 W1 上的被检查电极的图案对应的图案、在横方向上以 100μm 的间距排列地配置的、各自在纵方向上尺寸为 200μm 且横方向的尺寸为 40μm 的矩形的 23580（60×393）个抗蚀剂图案（24A）（参照图 14）。在此，曝光处理，通过由高压水银灯照射 80mJ 的紫外线而进行，显影处理，通过 2 次重复在由 1%氢氧化钠水溶液构成的显影液中浸渍 40 秒的操作而进行。

然后，通过对于层叠体（20）中的框板形成用金属板（11A），利用氯化铁类蚀刻液，在 50℃、30 秒的条件下实施蚀刻处理，形成：形成有各自横方向的尺寸为 6400μm、纵方向尺寸为 320μm 的 393 个贯通孔（12）的框板（11），以及，在该框板（11）的各贯通孔（12）内在横方向上以 100μm 的间距排列地配置的、各自纵方向的尺寸为 200μm、横方向尺寸为 40μm 的矩形的 23580（60×393）个背面电极部（18b）（参照图 15）。

接着，通过在 45℃的氢氧化钠溶液中浸渍 2 分钟，从框板（11）以及背面电极部（18b）的每一个除去抗蚀剂膜（24）（参照图 16）。其后，利用液状抗蚀剂（JSR 制，品名：THB-150N），形成覆盖框板（11）的背面、绝缘膜形成用片（16A）的背面以及背面电极部（18b）的每一个的、厚度为 25μm 的抗蚀剂膜（26），在该抗蚀剂膜（26）的背面电极部（18b）所处的位置上，露出背面电极部（18b）地形成纵方向尺寸为 200μm、横方向尺寸为 40μm 的矩形的 23580 个图案孔（26H）（参照图 17 以及图 18）。在此，在图案孔（26H）的形成中，曝光处理，通过由高压水银灯照射 1200mJ/cm^2 的紫外线而进行，显影处理，通过在显影液（JSR 制：PD523）中、在室温下浸渍 180 秒而进行。

然后，通过利用金镀敷液（田中贵金属（株），品名：レクトロレス）对背面电极部（18b）实施金镀敷，在该背面电极部（18b）的表面上，形成由厚度 0.2μm 的金构成的被覆膜（19），由此形成电极

结构体（17）（参照图 19）。其后，在形成于背面电极部（18b）的表面的被覆膜（19）的表面上，通过液状抗蚀剂（JSR 制，品名：THB-150N）形成抗蚀剂膜（27）（参照图 20）。

接着，除去配置在抗蚀剂膜（25）的表面上的保护密封，通过对抗蚀剂膜（25）进行曝光处理以及显影处理，形成在纵方向以及横方向上延伸的、把电极结构体（17）划分成 60 个的、宽度为 1mm 的图案沟（25H）（参照图 21）。在此，曝光处理，通过由高压水银灯照射 1200mJ/cm^2 的紫外线而进行，显影处理，通过在显影液（JSR 制：PD523）中、在室温下浸渍 180 秒而进行。

其后，通过对于绝缘膜形成用片（16A），利用氨类聚酰亚胺蚀刻液（东レ工程株式会社制，“TPE-3000”）在 80℃、10 分钟的条件下实施蚀刻处理，形成各自尺寸为 7.5mm×7.5mm 的相互独立的 393 个绝缘膜（15），由此形成 393 个接点膜（12）（参照图 22）。

然后，从框（11）以及接点膜（12）除去抗蚀剂膜（25、26、27），同时从框板（11）除去保护带（22）。其后，在框板（11）的周缘部的表面上，涂布硅类热硬化粘接剂（信越化学制，品名 1300T），保持在 150℃的状态下，在涂布有硅类热硬化粘接剂的部分上，配置由外径 220mm、内径 205mm、厚度 2mm 的氮化硅构成的环状保持部件（14），进一步，通过边对框板（11）和保持部件（14）进行加压，边在 180℃下保持 2 小时，制造成关于本发明的片状探头（10）。

获得的片状探头（10）的参数，具体如下：

框板（11）为直径 22cm、厚度 25μm 的圆板状，其材质为 42 合金。框板（11）的贯通孔（12）的个数为 393 个，各自横方向的尺寸为 6400μm，纵方向的尺寸为 320μm。393 个接点膜（12）的每一个的绝缘膜（13），材质为聚酰亚胺，其尺寸在横方向为 7000μm，纵方向为 700μm，厚度为 15μm。接点膜（12）的每一个的电极结构体（18），其数量为 60 个（合计 23850 个），被配置成在横方向上以 100μm 的间距一列排列。电极结构体（18）的每一个的表面电极部（18a），为直径约 75μm、突起高度为 25μm 的半球状，短路部（18c）的直径为

30μm，背面电极部（18b）为 40μm×200μm 的矩形的平板状，包含被覆膜（19）的背面电极部（18b）的厚度为 25.2μm。

如此，共计制造 4 张片状探头。这些片状探头作为“片状探头 M1”~“片状探头 M4”。

〈比较例〉

除了在框板形成用金属板的蚀刻处理中，通过除去成为背面电极部的部分以外的部分，不形成框板，以及在绝缘膜的周缘部的表面设置保持部件之外，与实施方式 1 同样地制作共计 4 张片状探头。这些片状探头作为“片状探头 N1”~“片状探头 N4”。

〈各向异性导电连接器的制作〉

（1）磁性芯粒子的调制:

利用市面出售的镍粒子（Westaim 公司制，“FC1000”），如下所述地调制磁性芯粒子。

利用日清工程株式会社制的空气分级机“涡轮分级机 TC-15N”，把 2kg 镍粒子在比重为 8.9、风量为 2.5m^3/min、转子旋转数为 2,250rpm、分级点为 15μm、镍粒子的供给速度为 60g/min 的条件下进行分级处理，捕集粒子直径小于等于 15μm 的镍粒子 0.8kg，进一步，将该 0.8kg 镍粒子，在比重为 8.9、风量为 2.5m^3/min、转子旋转数为 2,930rpm、分级点为 10μm、镍粒子的供给速度为 30g/min 的条件下进行分级处理，捕集镍粒子 0.5kg。

得到的镍粒子，数平均粒子直径为 7.4μm，粒子直径的变动系数为 27%，BET 比表面积为 0.46×$10^3$$m^2$/kg ，饱和磁化为 0.6Wb/$m^2$。

设该镍粒子为“磁性芯粒子[A]”。

（2）导电粒子的调制:

在粉末镀敷装置的处理槽内，投入 100g 磁性芯粒子[A]，进一步，加入 0.32N 的盐酸水溶液 2L 进行搅拌，获得含有磁性芯粒子[A]的料浆。通过在常温下搅拌该料浆 30 分钟，进行磁性芯粒子[A]的酸处理，其后，静置 1 分钟使得磁性芯粒子[A]沉淀，除去上部的澄液。

然后，向进行了酸处理的磁性芯粒子[A]中加入 2L 纯水，在常温

下搅拌 2 分钟，其后，静置 1 分钟使得磁性芯粒子[A]沉淀，除去上部的澄液。通过进一步 2 次重复该操作，进行磁性芯粒子[A]的清洗处理。

然后，向进行了酸处理以及清洗处理的磁性芯粒子[A]加入金的含有比例为 20g/L 的金镀敷液 2L，通过将处理槽内的温度升到 90℃进行搅拌，调制料浆。在此状态下，边搅拌料浆，边对磁性芯粒子[A]进行金的置换镀敷。其后，通过把料浆放冷并静置，使得粒子沉淀，除去上部的澄液，而调制出导电粒子。

向这样获得的导电粒子中加入 2L 纯水，在常温下搅拌 2 分钟，其后，静置 1 分钟，使得导电粒子沉淀，除去上部的澄液。进一步重复 2 次这一操作，其后，加入加热到 90℃的纯水 2L 进行搅拌，利用滤纸过滤获得的料浆，回收导电粒子。然后，通过设定为 90℃的干燥机，对该导电粒子进行干燥处理。

得到的导电粒子，数平均粒子直径为 7.3μm， BET 比表面积为 $0.38\times10^{3}m^{2}/kg$ ，（形成被覆层的金的质量）/（磁性芯粒子[A]的质量）的值为 0.3。

设该导电粒子为“导电粒子（a）”。

（3）框板的制作：

按照图 40 以及图 41 所示的结构，根据下述的条件，制作具有与上述的试验用晶片 W1 的各被检查电极区域对应而形成的 393 个各向异性导电膜配置用孔（42）的、直径为 8 英寸的框板（41）。

该框板（41）的材质为钴（线性热膨胀系数为 $5\times10^{-6}/K$），其厚度为 60μm。

各向异性导电膜配置用孔（42）的每一个，其横方向（图 40 以及图 41 中的左右方向）的尺寸为 6400μm，纵方向（图 40 以及图 41 中的上下方向）的尺寸为 320μm。

纵方向上邻接的各向异性导电膜配置用孔（42）之间的中央位置上，形成有圆形的空气流入孔（44），其直径为 1000μm。

（4）成形材料的调制：

向 100 重量的附加型液态硅橡胶中，添加 30 重量的导电粒子[a]

进行混合，其后，通过施加由减压进行的脱泡处理，调制成形材料。

在上述内容中，使用的附加型液态硅橡胶，是由分别粘度为250Pa·s的A液以及B液构成的二液型的硅橡胶，其硬化物的压缩永久歪斜为5%，杜罗硬度计A硬度为32，撕裂强度为26kN/m。

在此，附加型液态硅橡胶及其硬化物的特性，测定如下。

（i）附加型液态硅橡胶的粘度，根据B型粘度计，测定23±2℃的值。

（ii）硅橡胶硬化物的压缩永久歪斜，如下测定。

把二液型的附加型液态硅橡胶的A液和B液以等量的比例进行搅拌、混合。接着，将该混合物流入金属模型，对于该混合物进行通过减压的脱泡处理后，通过在120℃、30分钟的条件下进行硬化处理，制作由厚度12.7mm、直径29mm的硅橡胶硬化物构成的圆柱体，对于该圆柱体，在200℃、4小时的条件下进行二次硬化。如此获得的圆柱体作为试验片使用，根据JIS K 6249标准测定了在150±2℃的压缩永久歪斜。

（iii）硅橡胶硬化物的撕裂强度，如下测定。

在与上述（ii）相同的条件下，通过进行附加型液态硅橡胶的硬化处理以及二次硬化，制作厚度为2.5mm的片。从该片通过冲压制作月牙形的试验片，根据JIS K 6249标准测定了在23±2℃的值。

（iv）杜罗硬度计A硬度，是将5张与上述（iii）同样制作的片重合，获得的重叠体作为试验片，根据JIS K 6249标准测定了在23±2℃的值。

（5）各向异性导电连接器的制作：

使用上述（1）中制作的框板（41）以及上述（4）中调制的成形材料，按照特开2002-324600号公报所述的方法，通过在框板（41）上，形成配置在各自的各向异性导电膜配置用孔（42）内、由该各向异性导电膜配置用孔（42）的周边部所固定并支持的、如图30所示的结构的393个弹性各向异性导电膜（50），制造各向异性导电连接器（40）。在此，成形材料层的硬化处理，是边由电磁石在厚度方向作

用 2T 的磁场，边在 100℃、1 小时的条件下进行的。

对于获得的弹性各向异性导电膜（50）进行具体的说明，则弹性各向异性导电膜的每一个，横方向的尺寸为 7000μm、纵方向的尺寸为 1200μm；其功能部（51）中，60 个连接用导电部（52）在利用绝缘部（53）而相互绝缘的状态下，以 100μm 的间距在横方向上配列成一列，连接用导电部（52）的每一个，横方向的尺寸为 40μm，纵方向的尺寸为 200μm，厚度为 150μm，突出部（54）的突起高度为 25μm，绝缘部（53）的厚度为 100μm。而且，在横方向上位于最外侧的连接用导电部（52）和框板（41）之间，配置有非连接用的导电部。非连接用的导电部的每一个，横方向的尺寸为 60μm，纵方向的尺寸为 200μm，厚度为 150μm。另外，弹性各向异性导电膜（50）的每一个的被支持部（55）的厚度（两岔部分的一方的厚度）为 20μm。

另外，统计各弹性各向异性导电膜（50）的连接用导电部（52）中的导电粒子的含有比例，发现对于所有的连接用导电部（52）以体积分率为约 25%。

如此，制造共计 8 张各向异性导电连接器。设这些各向异性导电连接器为“各向异性导电连接器 C1”~“各向异性导电连接器 C8”。

〈检查用电路基板的制作〉

使用氧化铝陶瓷（线性热膨胀系数 4.8×10^{-6}/K）作为基板材料，制作按照与试验用晶片 W1 的被检查电极的图案相对应的构图有检查用电极（31）的检查用电路基板（30）。该检查用电路基板（30），整体的尺寸为 30cm×30cm 的矩形，其检查用电极横方向的尺寸为 60μm，纵方向的尺寸为 200μm。获得的检查用电路基板设为“检查用电路基板 T1”。

〈片状探头的评价〉

（1）试验 1（邻接的电极结构体间的绝缘性）

对于片状探头 M1、片状探头 M2、片状探头 N1 以及片状探头 N2 的每一个，如下地进行邻接的电极结构体之间的绝缘性评价。

在室温（25℃）下，将试验用晶片 W1 配置到试验台上，在该试

验用晶片 W2 的表面上，使得片状探头的表面电极部的每一个位于该试验用晶片 W1 的被检查电极上地、对齐位置地配置片状探头；在该片状探头上，使得各向异性导电连接器的连接用导电部的每一个位于该片状探头的背面电极部上地、对齐位置地配置各向异性导电连接器；在该各向异性导电连接器上，使得检查用电路基板 T1 的检查用电极的每一个位于该各向异性导电连接器的连接用导电部上地、对齐位置地配置检查用电路基板 T1；进一步，将检查用电路基板 T1 向下方以 118kg 的负重（施加到每个电极结构体 1 的负重平均为 5g）进行加压。在此，作为各向异性导电连接器使用了下表 1 中所示的各向异性导电连接器。

然后，向检查用电路基板 T1 中的 23580 个检查用电极的每一个依次施加电压，同时，作为片状探头的电极结构体之间的电阻（以下称为“绝缘电阻”）测定施加了电压的检查用电极和其他的检查用电极之间的电阻，求出全部测定点中的绝缘电阻为小于等于 10MΩ 的测定点的比例（下面称为“绝缘不良比例”）。

在此，绝缘电阻为小于等于 10MΩ 时，实际上，用于形成在晶片上的集成电路的电检查是困难的。

以上的结果如下表 1 所示。

[表 1]

	片状探头	各向异性导电连接器	绝缘不良比例
实施方式 1	M1	C1	0%
	M2	C2	0%
实施方式 2	N1	C3	0%
	N2	C4	0%

（2）试验 2（电极结构体的连接稳定性）：

对于片状探头 M3、片状探头 M4、片状探头 N3 以及片状探头 N4 的每一个，如下地进行对于被检查电极的电极结构体的连接稳定性的评价。

在室温（25℃）下，将试验用晶片 W2 配置到具有电热加热器的试验台上，在该试验用晶片 W2 的表面上，对齐位置地配置片状探头，使得其表面电极部的每一个位于该片状探头的背面电极部上；在该片状探头上，使得各向异性导电连接器的连接用导电部的每一个位于该片状探头的背面电极部上地、对齐位置地配置各向异性导电连接器；在该各向异性导电连接器上，使得检查用电路基板 T1 的检查用电极的每一个位于该各向异性导电连接器的连接用导电部上地、对齐位置地配置检查用电路基板 T1；进一步，将检查用电路基板 T1 向下方以 118kg 的负重（施加到每个电极结构体 1 的负重平均为 5g）进行加压。在此，作为各向异性导电连接器使用了下表 2 中所示的各向异性导电连接器。

然后，向检查用电路基板 T1 中的 23580 个检查用电极，通过片状探头、各向异性导电连接器以及试验用晶片 W2，依次测定相互连接的 2 个检查用电极之间的电阻，测定的电阻值的 2 分之 1 的值作为检查用电路基板 T1 的检查用电极和试验用晶片 W2 的被检查电极之间的电阻（以下称为“导通电阻”）进行记录，求出全部测定点中的导通电阻大于等于 1Ω 的测定点的比例（下面称为“连接不良比例”）。此操作作为“操作（1）”。

接着，解除对于检查用电路基板 T1 的加压，其后，将试验台加温到 150℃，放置至其温度稳定为止，其后，将检查用电路基板 T1 向下方以 118kg 的负重（施加到每个电极结构体 1 的负重平均为 5g）进行加压，与上述操作（1）同样地求出连接不良比例。此操作作为“操作（2）”。

接着，解除对于检查用电路基板 T1 的加压，其后，将试验台冷却到室温（25℃）。此操作作为“操作（3）”。

然后，以上述操作（1）、操作（2）以及操作（3）作为一个周期，共计连续进行 500 周期。

在此，导通电阻为大于等于 1Ω 时，实际上用于形成在晶片上的集成电路的电检查是困难的。

以上的结果如下表 2 所示。

[表 2]

	片状探头	各向异性连接器		连接不良比例				
			周期数 温度	1 次	10 次	50 次	100 次	200 次
实施方式 1	M3	C5	25℃	0%	0%	0%	0%	0%
			150℃	0%	0%	0%	0%	0%
	M4	C6	25℃	0%	0%	0%	0%	0%
			150℃	0%	0%	0%	0%	0%
比较例 2	N3	C7	25℃	0%	0%	1%	3%	5%
			150℃	24%	30%以上	30%以上	30%以上	30%以上
	N4	C8	25℃	0%	1%	2%	3%	4%
			150℃	28%	30%以上	30%以上	30%以上	30%以上

图1

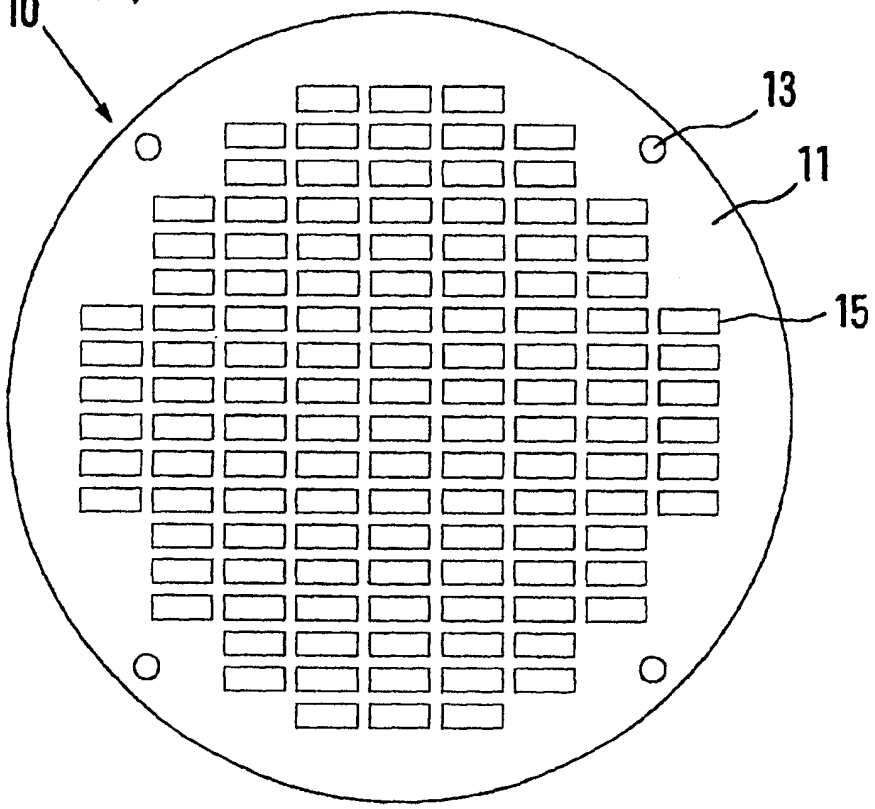


图2

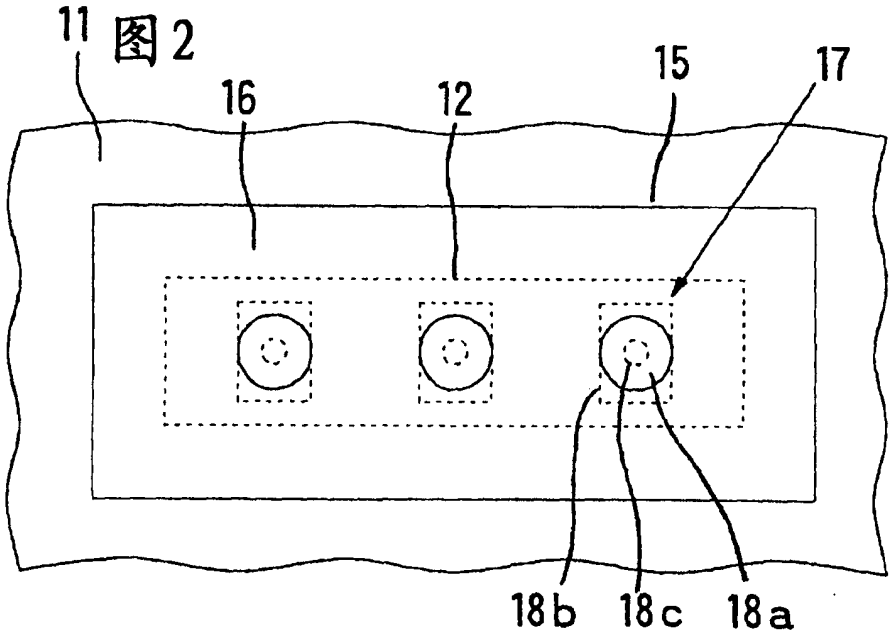


图 3

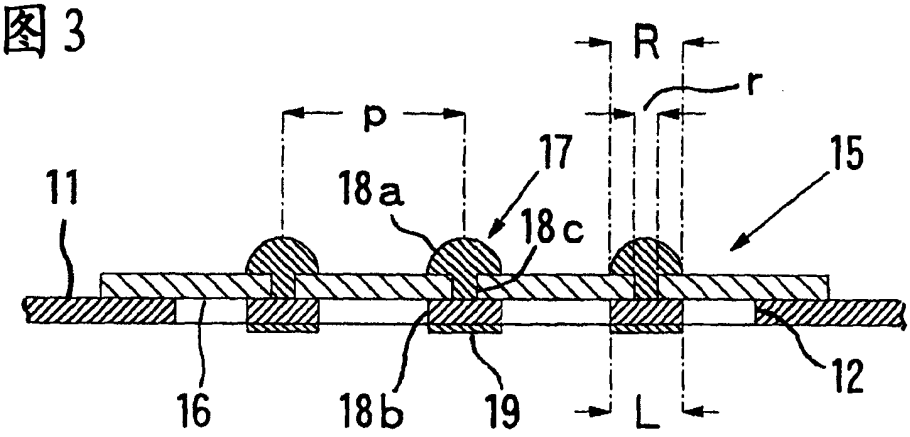


图 4

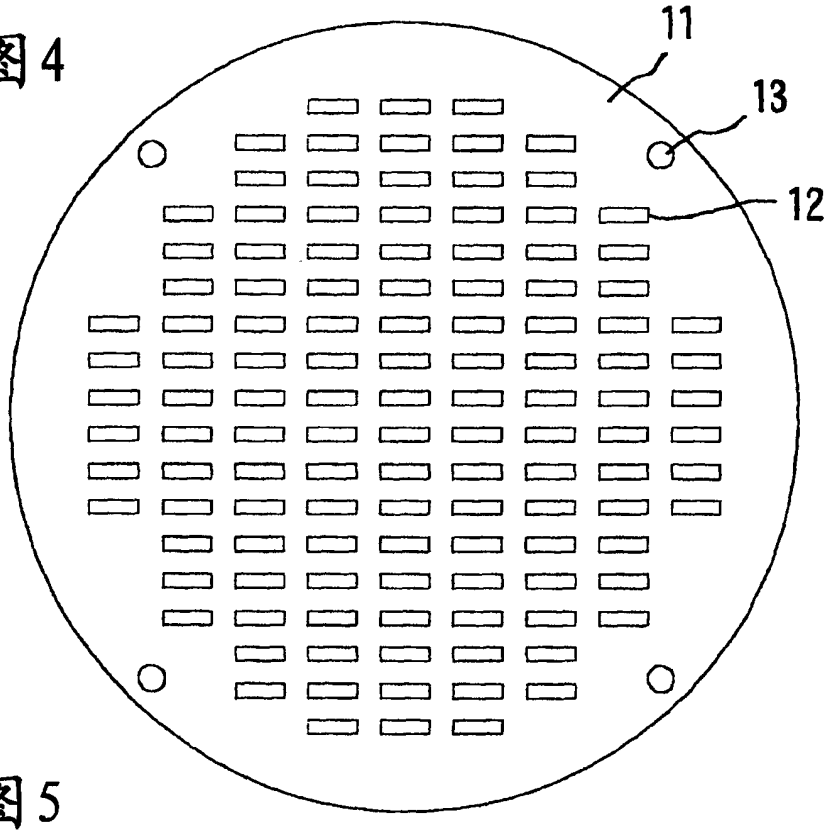


图 5

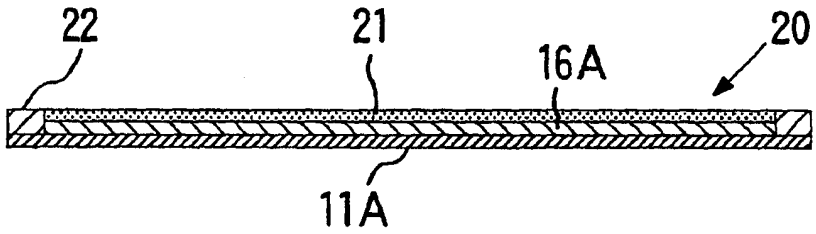


图6

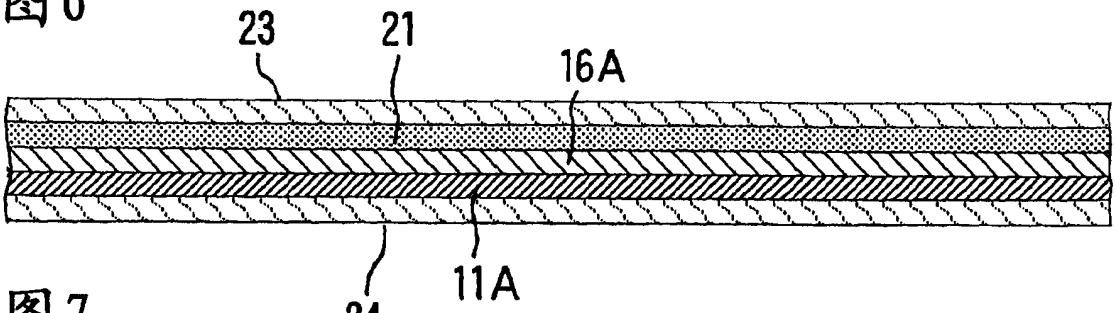

23
21
16A
24
11A

图7

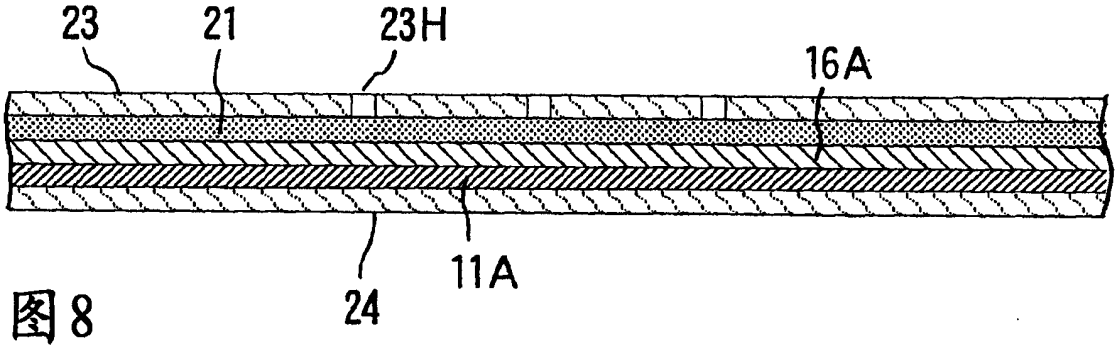

23
21
23H
16A
24
11A

图8

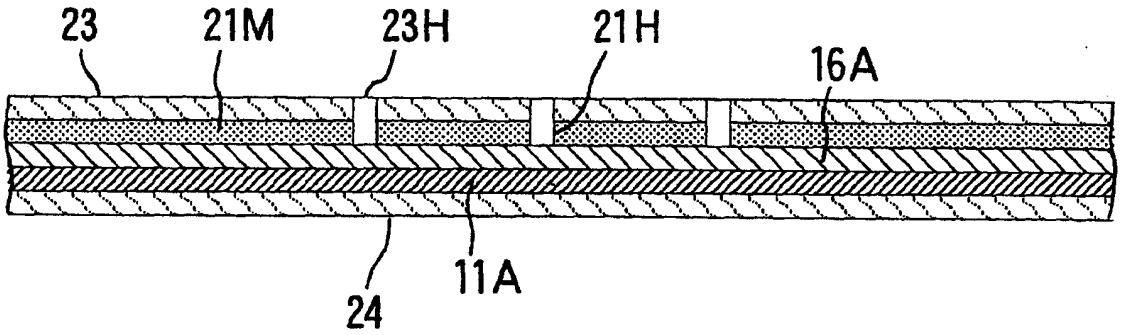

23
21M
23H
21H
16A
24
11A

图9

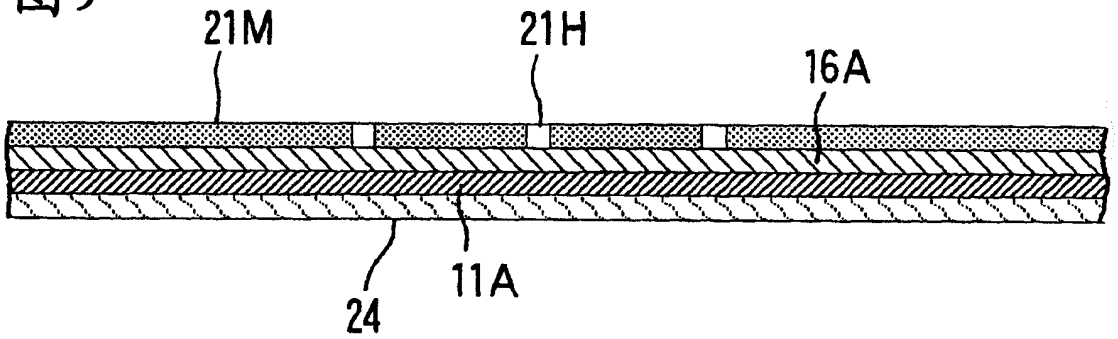

21M
21H
16A
24
11A

图10

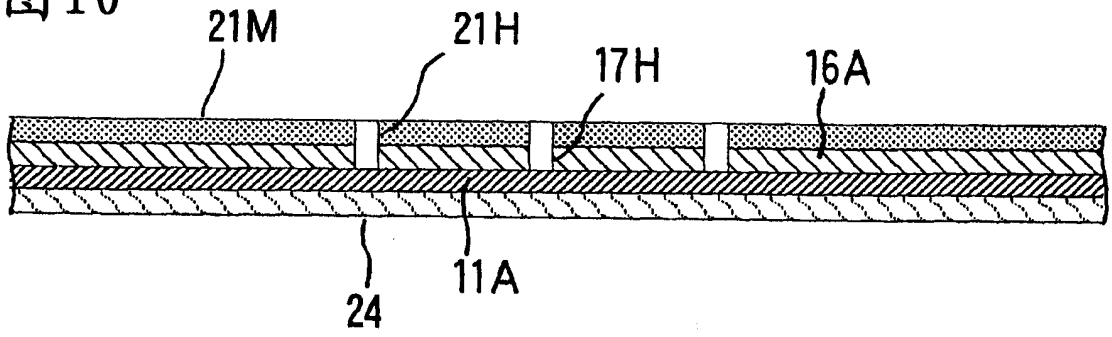


图11

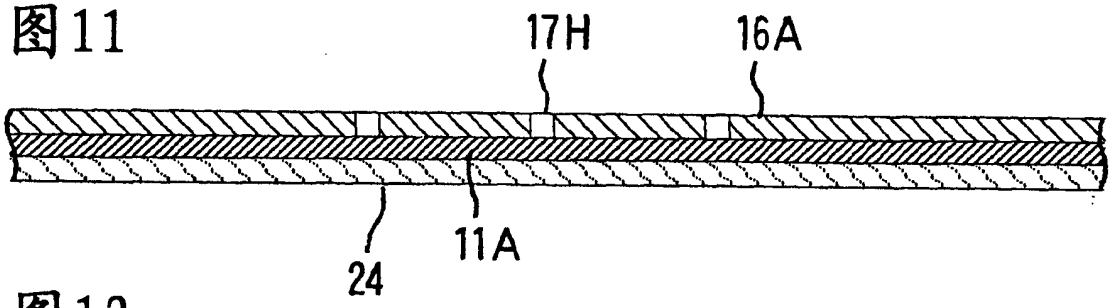


图12

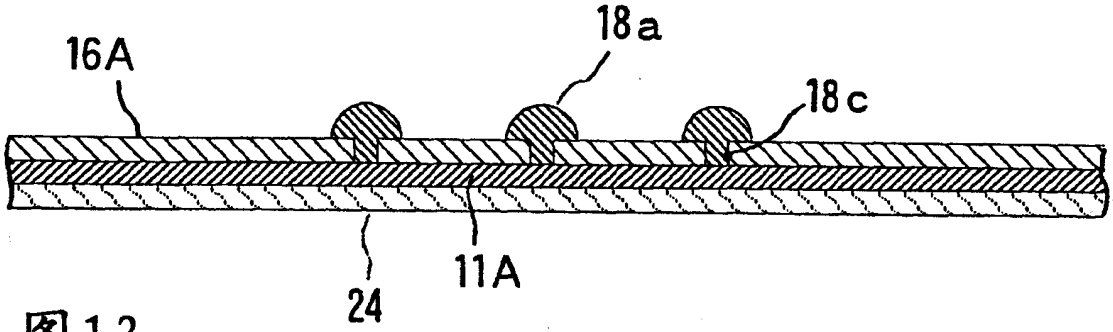


图13

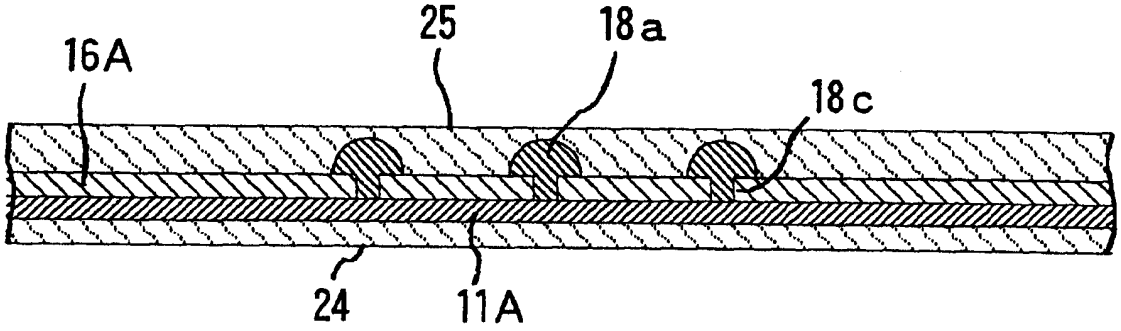


图14

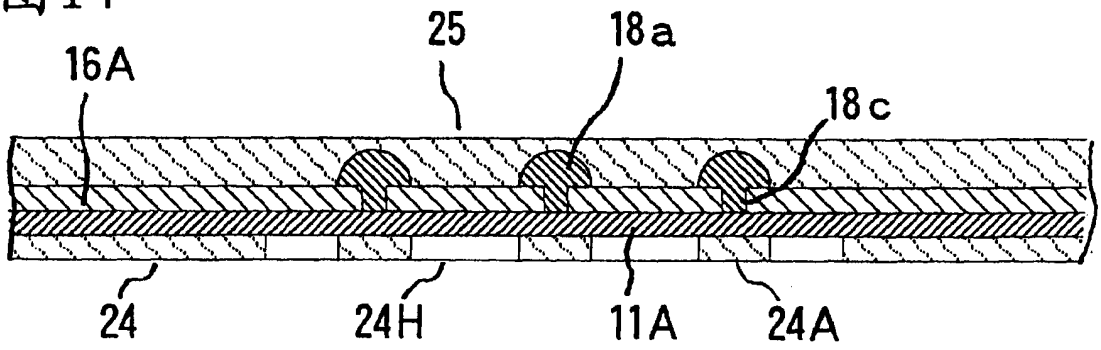


图15

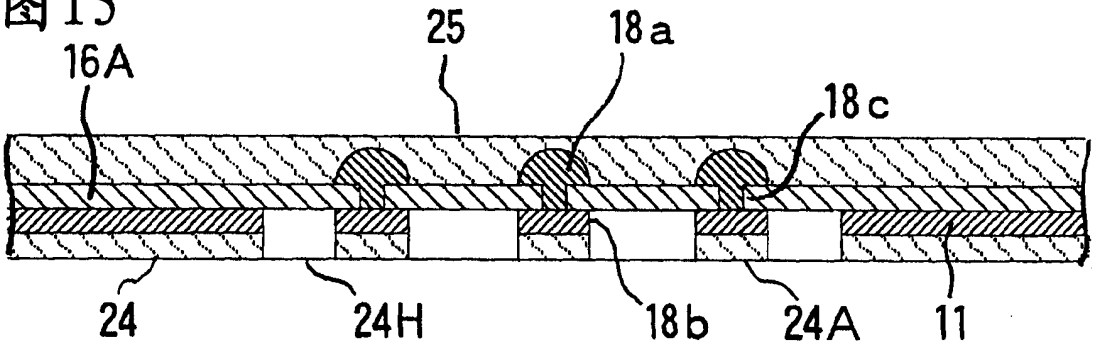


图16

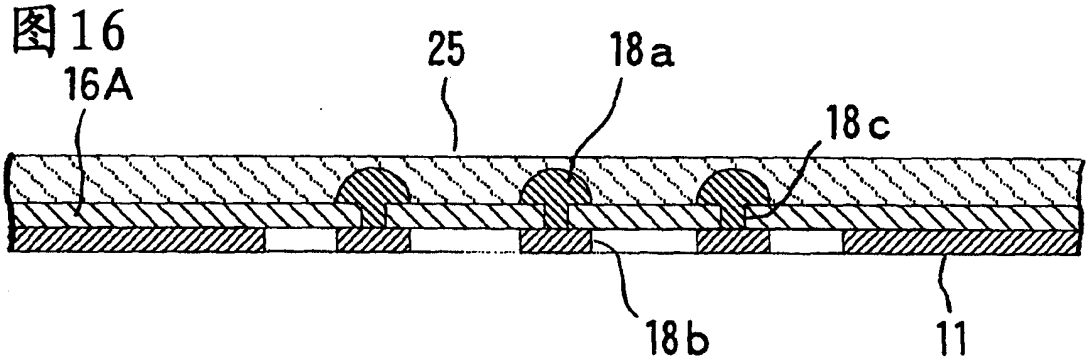


图17

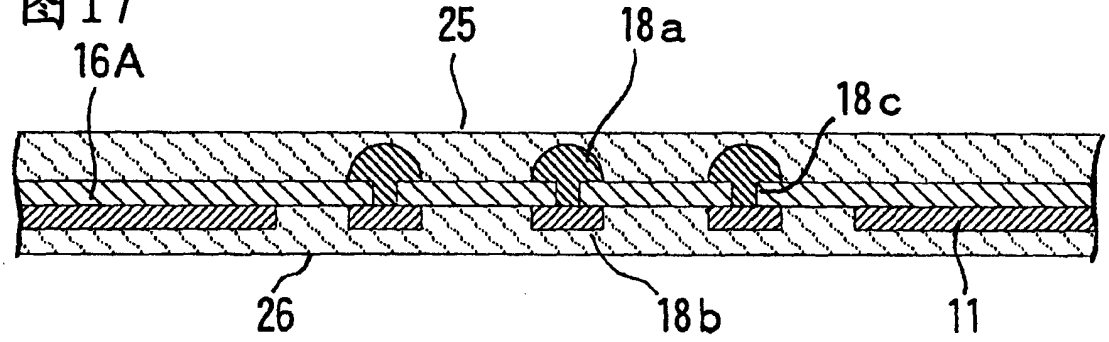


图18

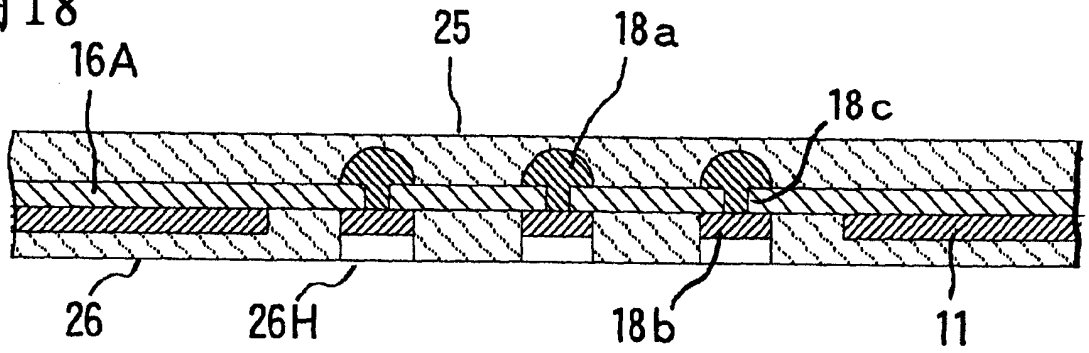


图19

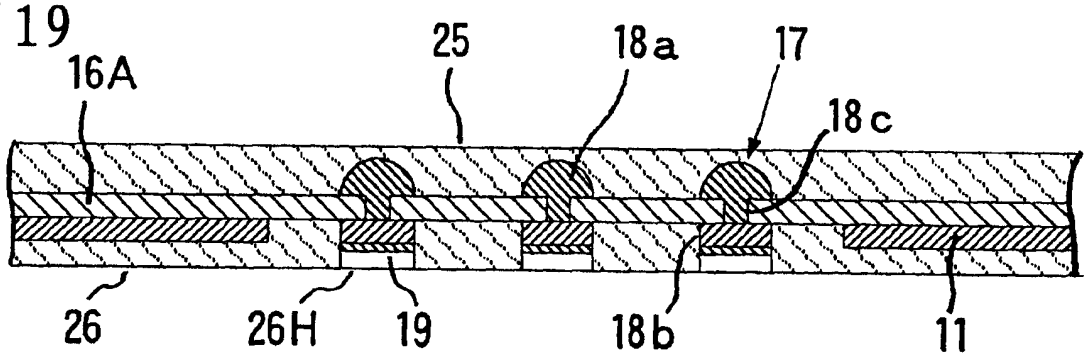


图20

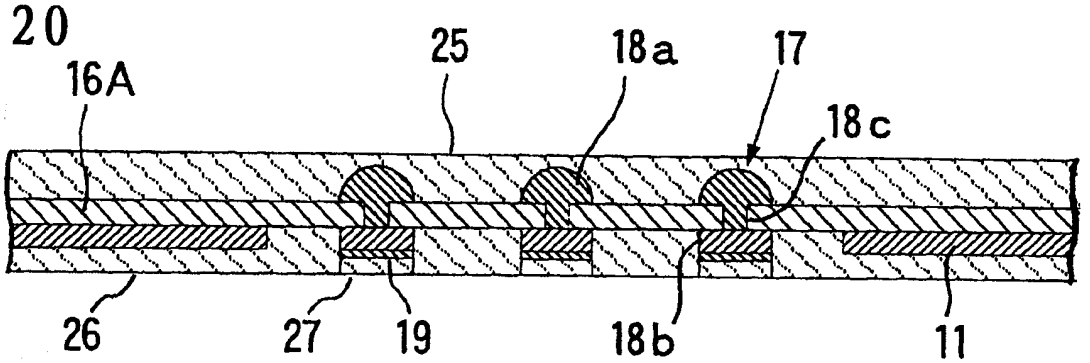


图21

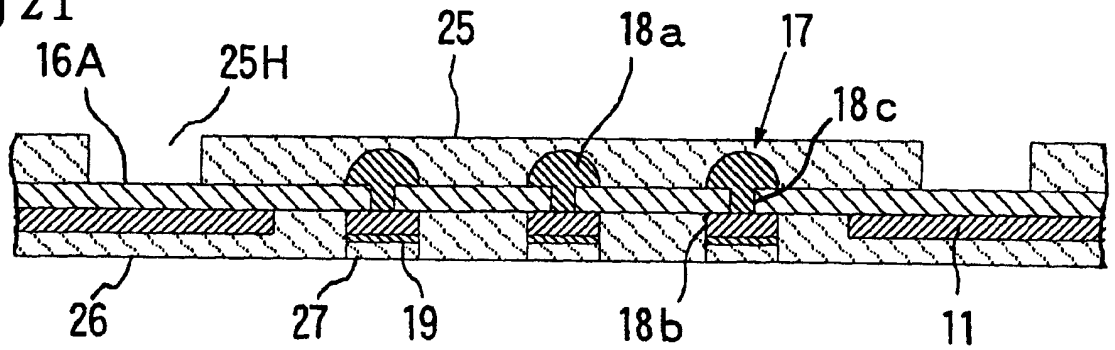


图22

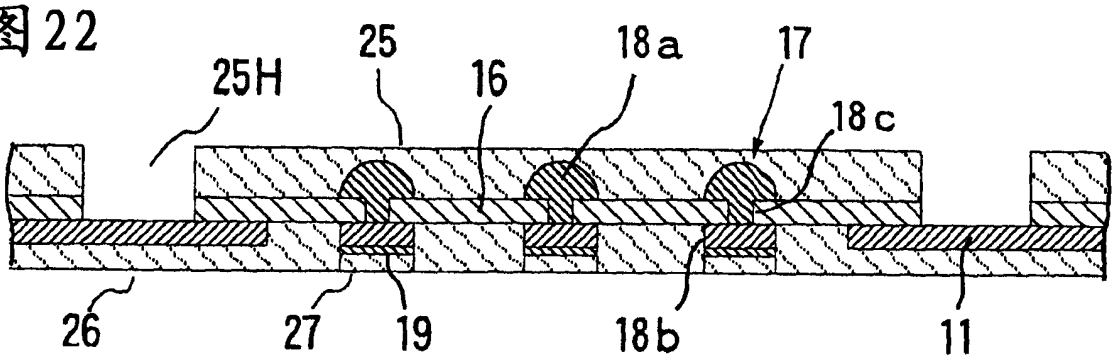


图23

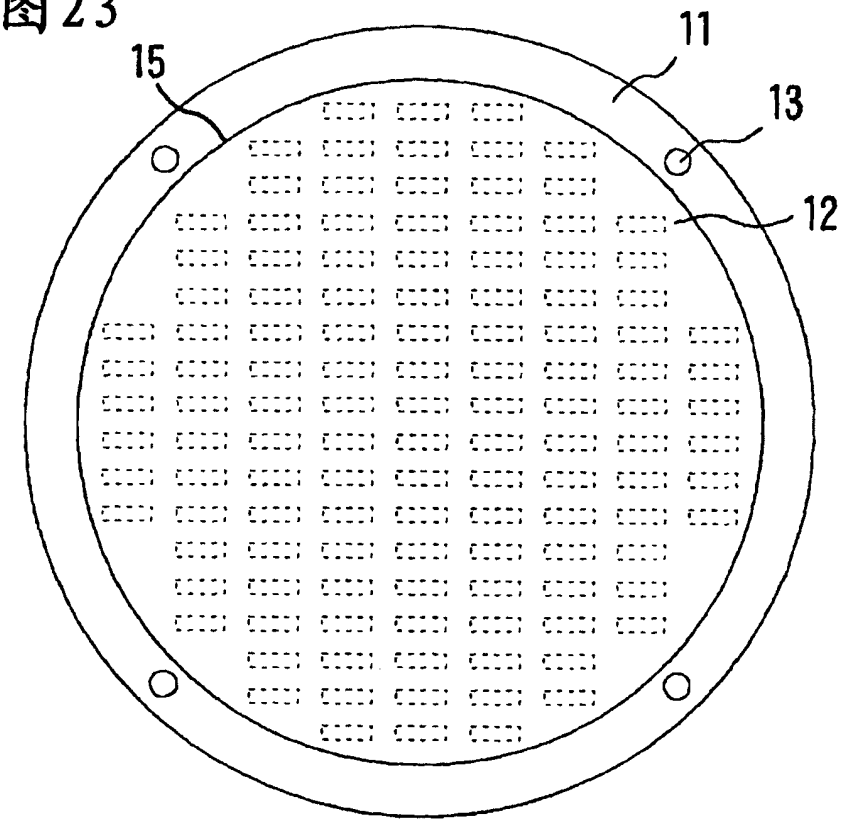


图24

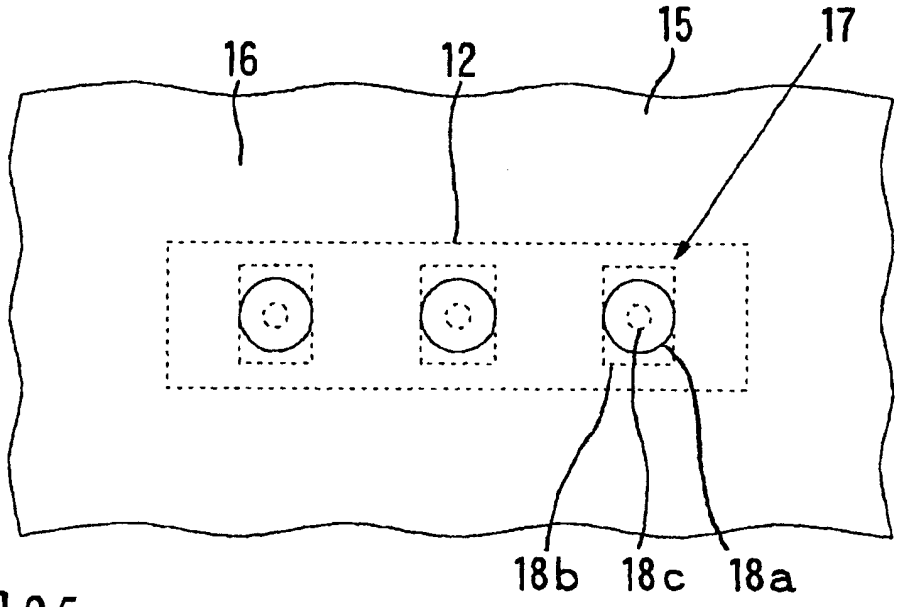


图25

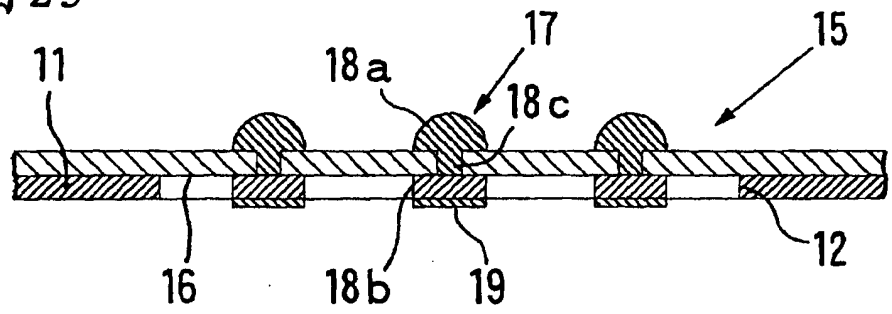


图26

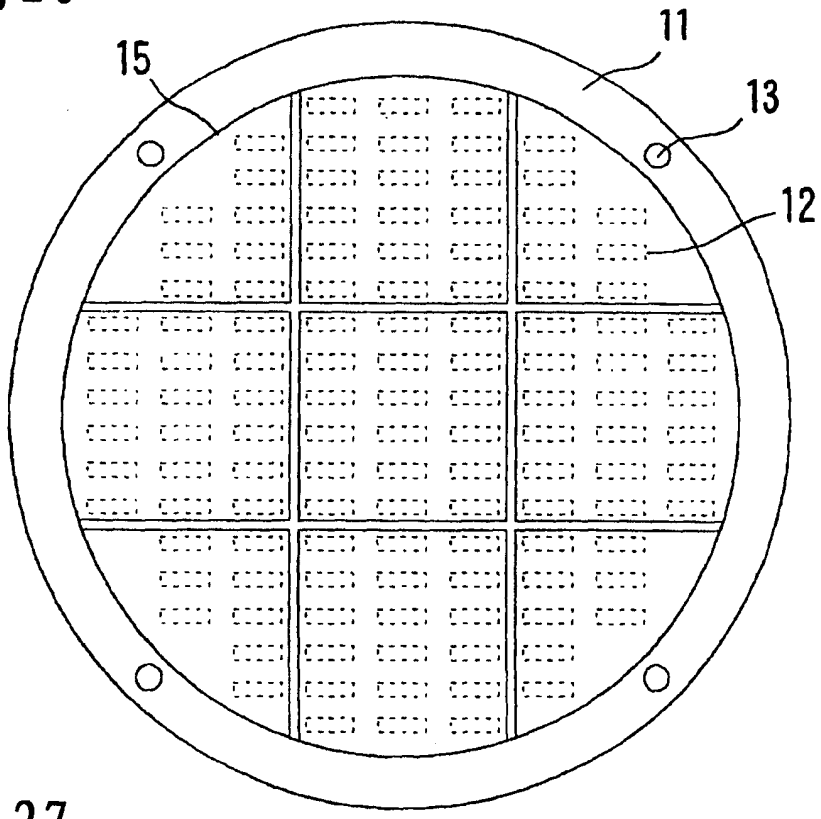


图27

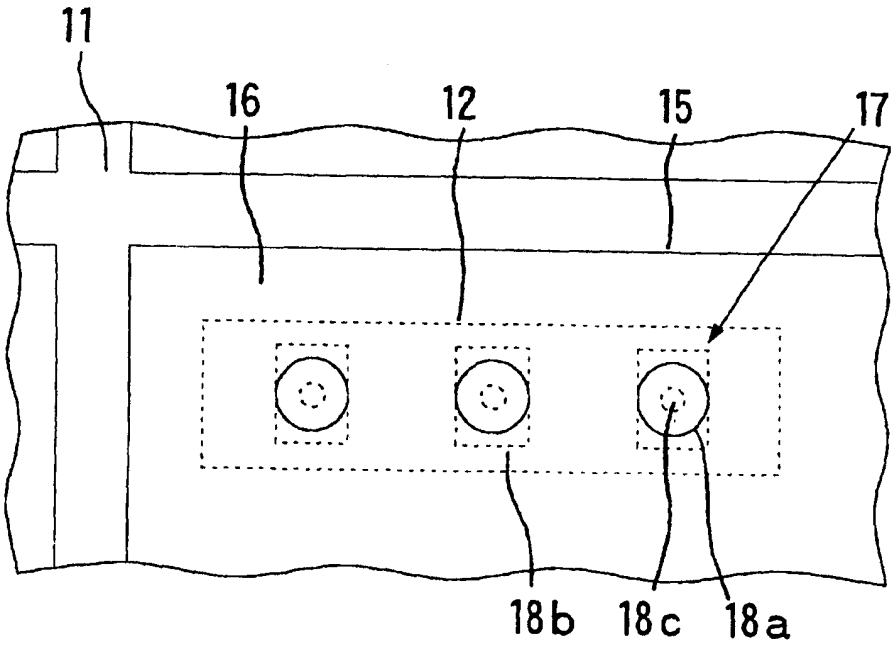


图28

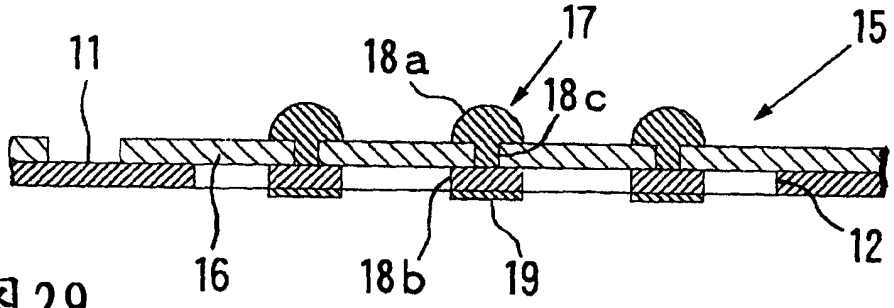

11
18a
17
18c
15
16
18b
19
12

图29

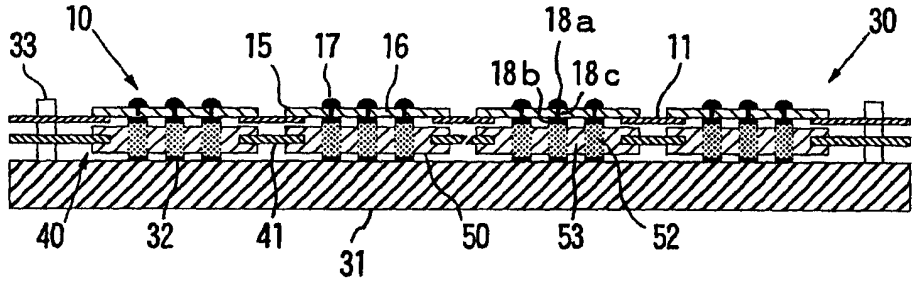

33
10
15
17
16
18a
18b
18c
11
30
40
32
41
31
50
53
52

图30

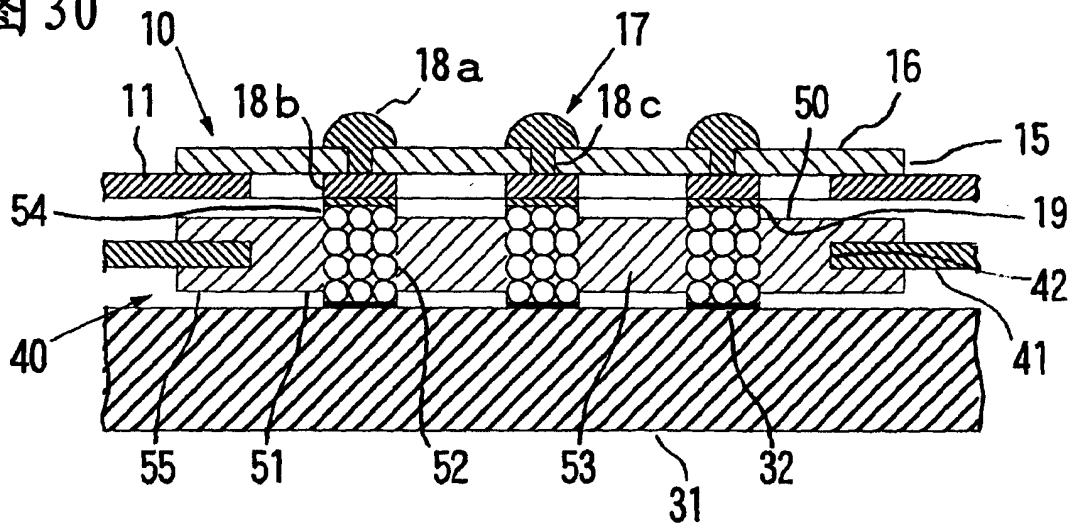

10
18a
17
16
11
18b
18c
50
15
54
19
42
40
41
55
51
52
53
31
32

图31

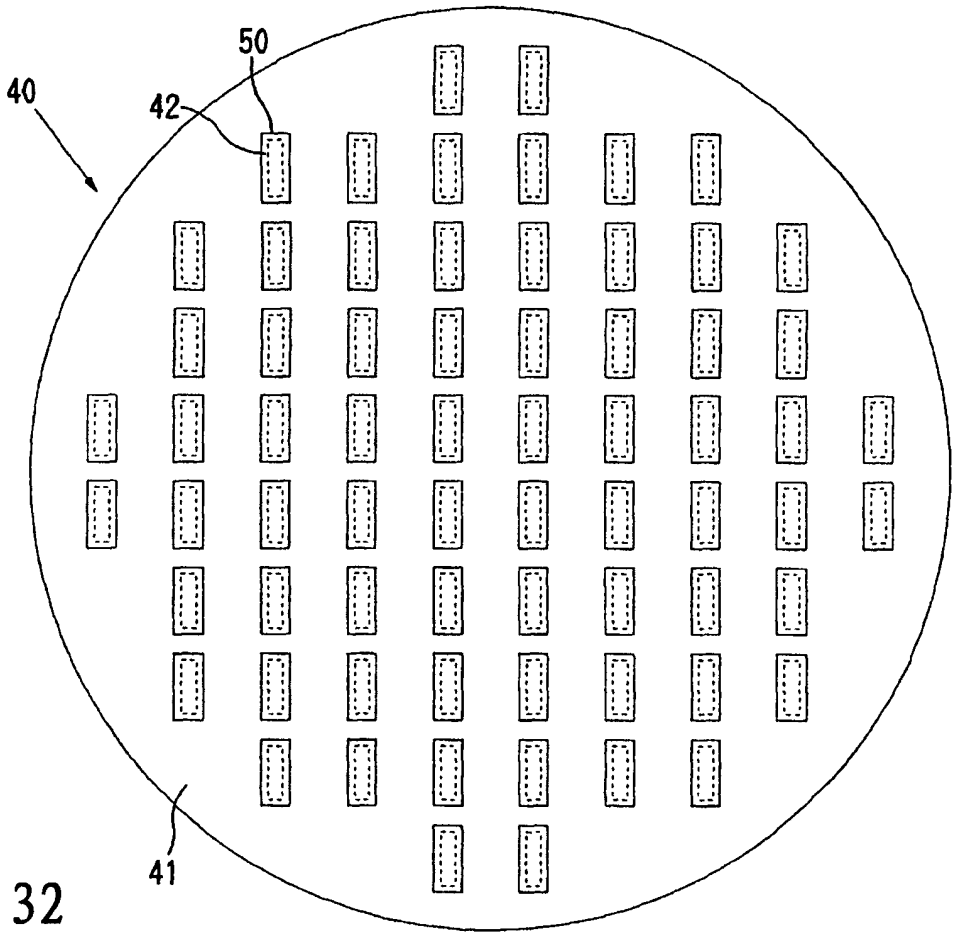


图32

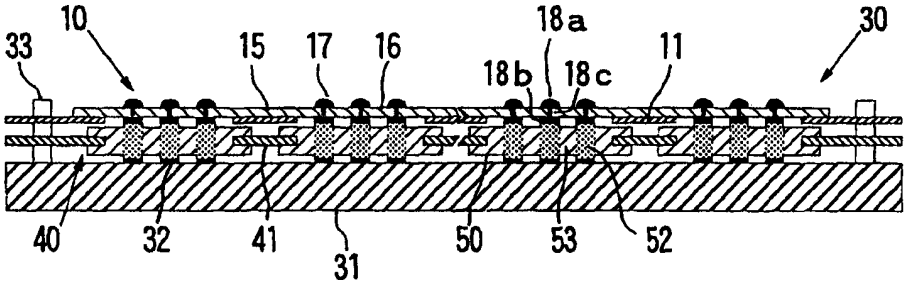


图33

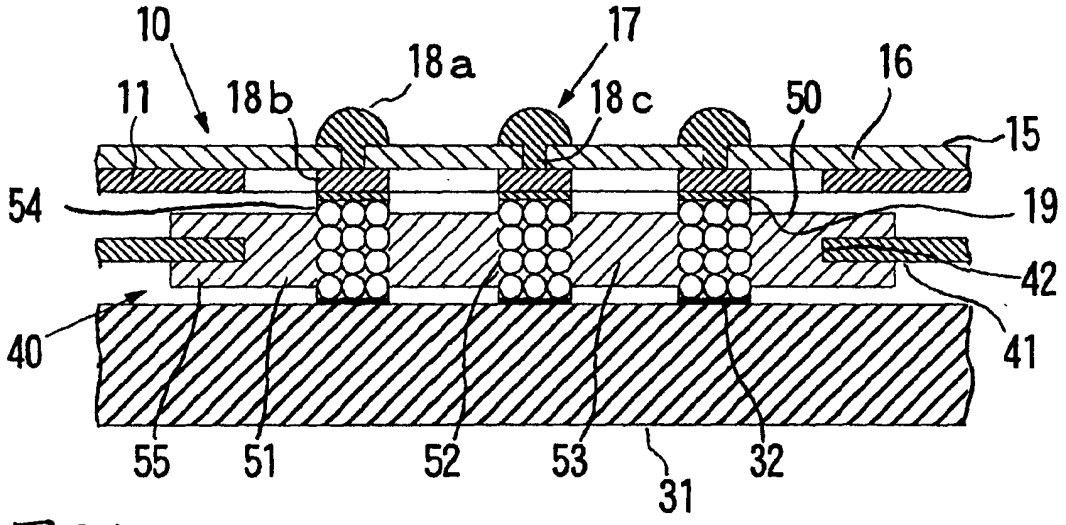

10
17
18a
16
11
18b
18c
50
15
54
19
42
40
41
55
51
52
53
31
32

图34

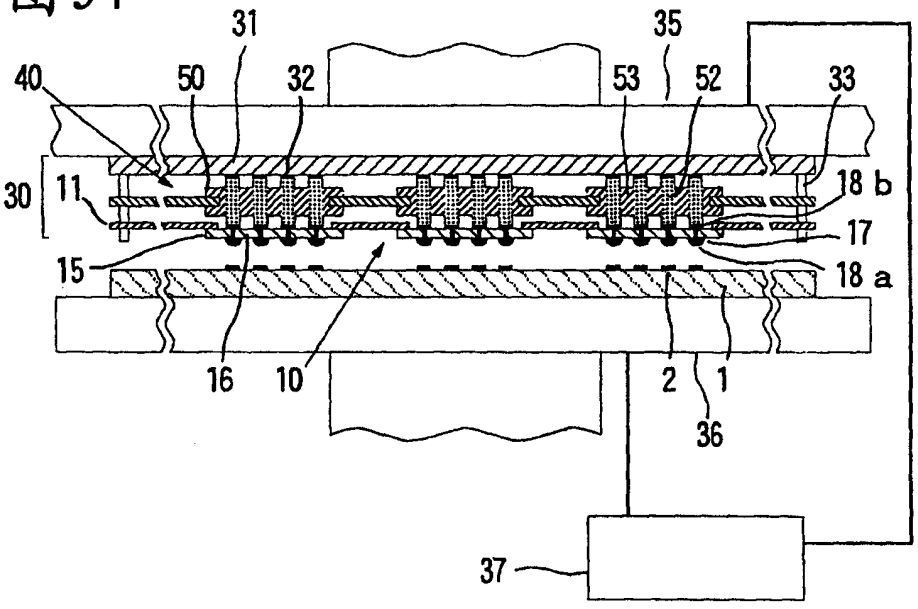

31
35
40
50
32
53
52
33
30
11
18b
17
15
18a
16
10
2
1
36
37

图35

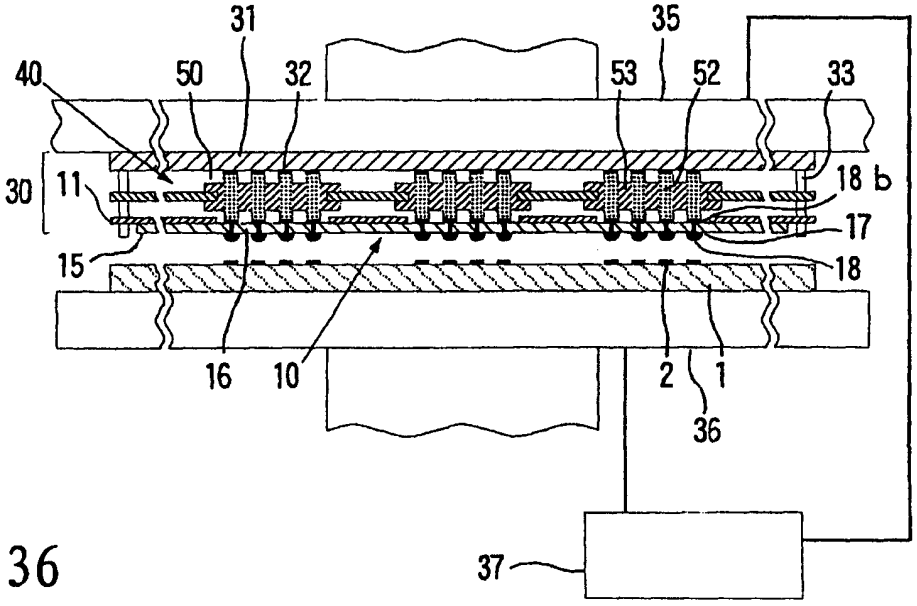


图36

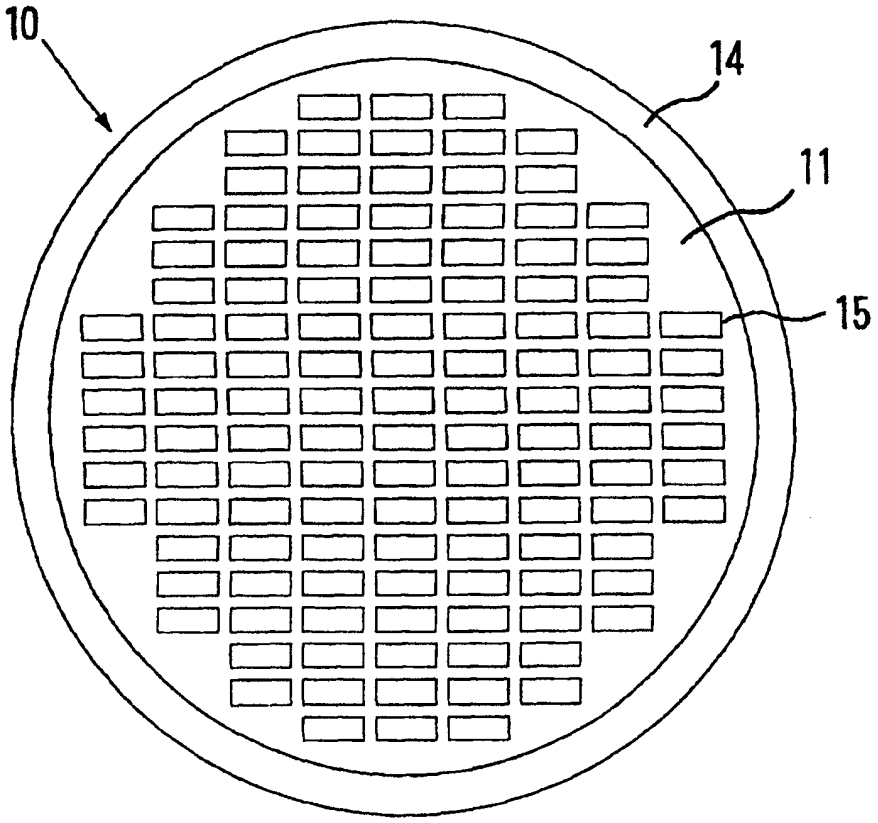


图 37

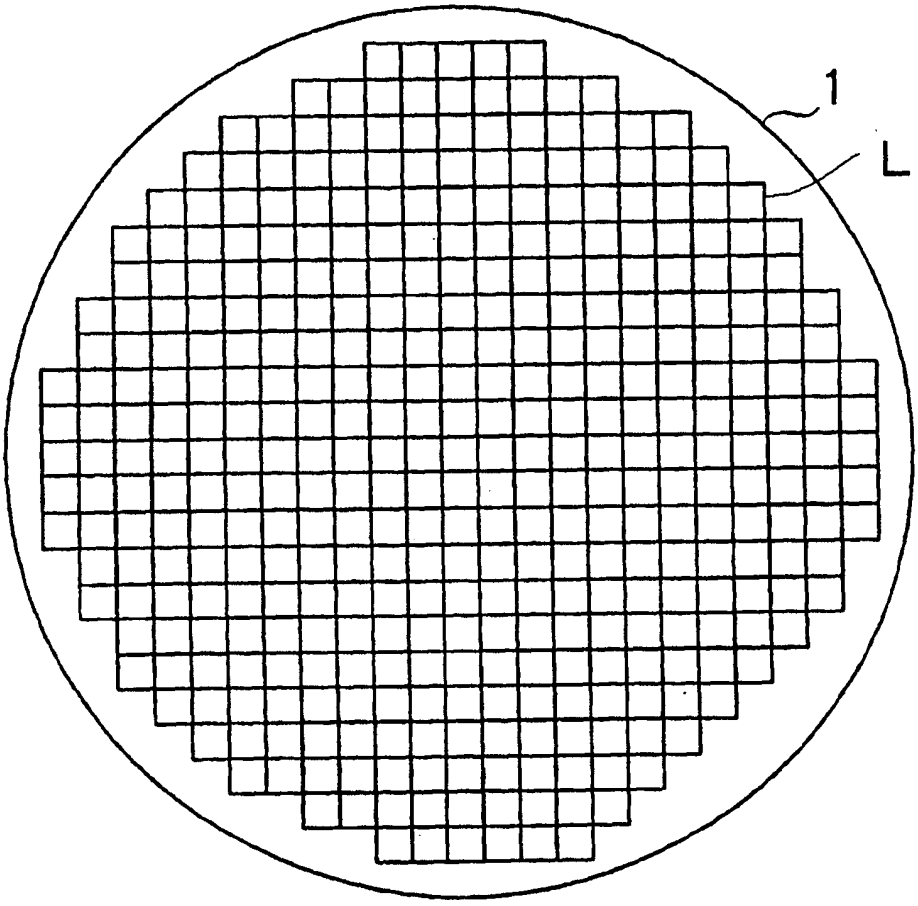


图 38

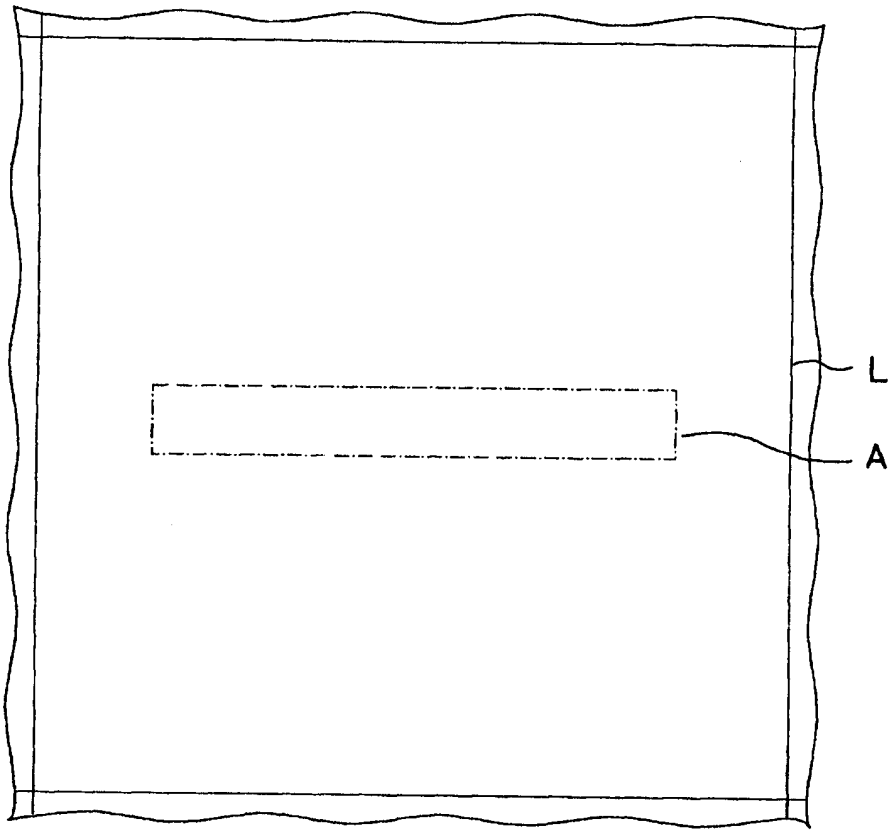


图 39

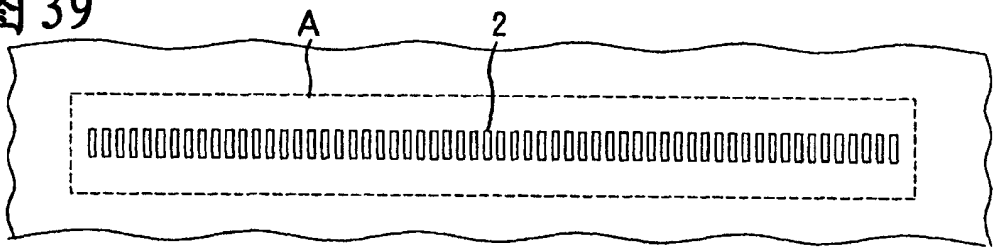


图40

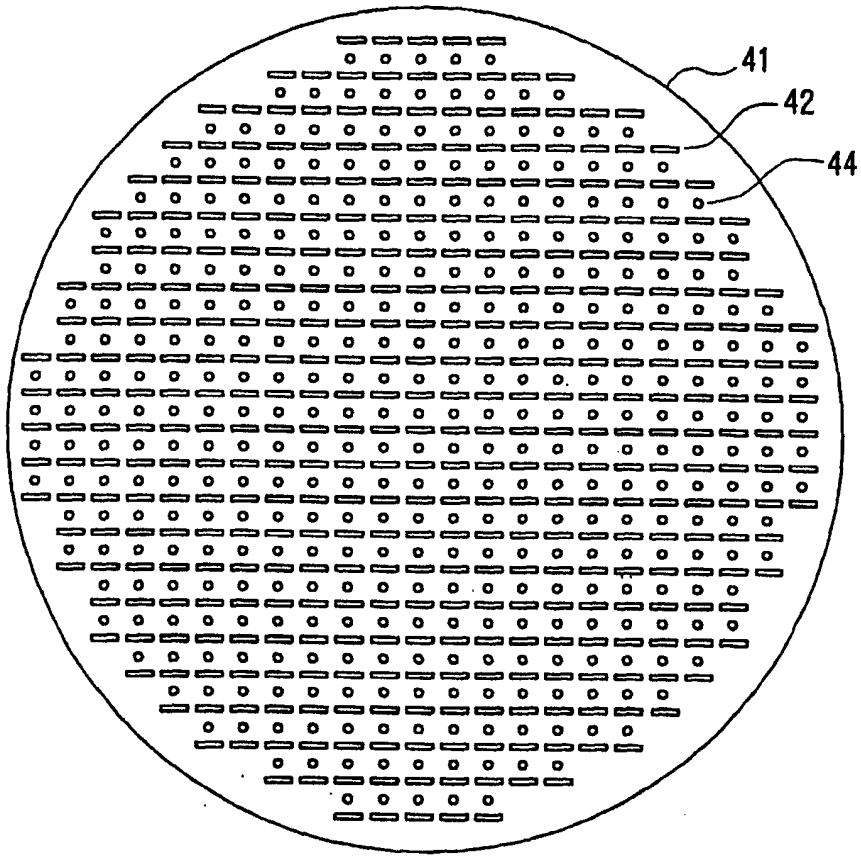


图41

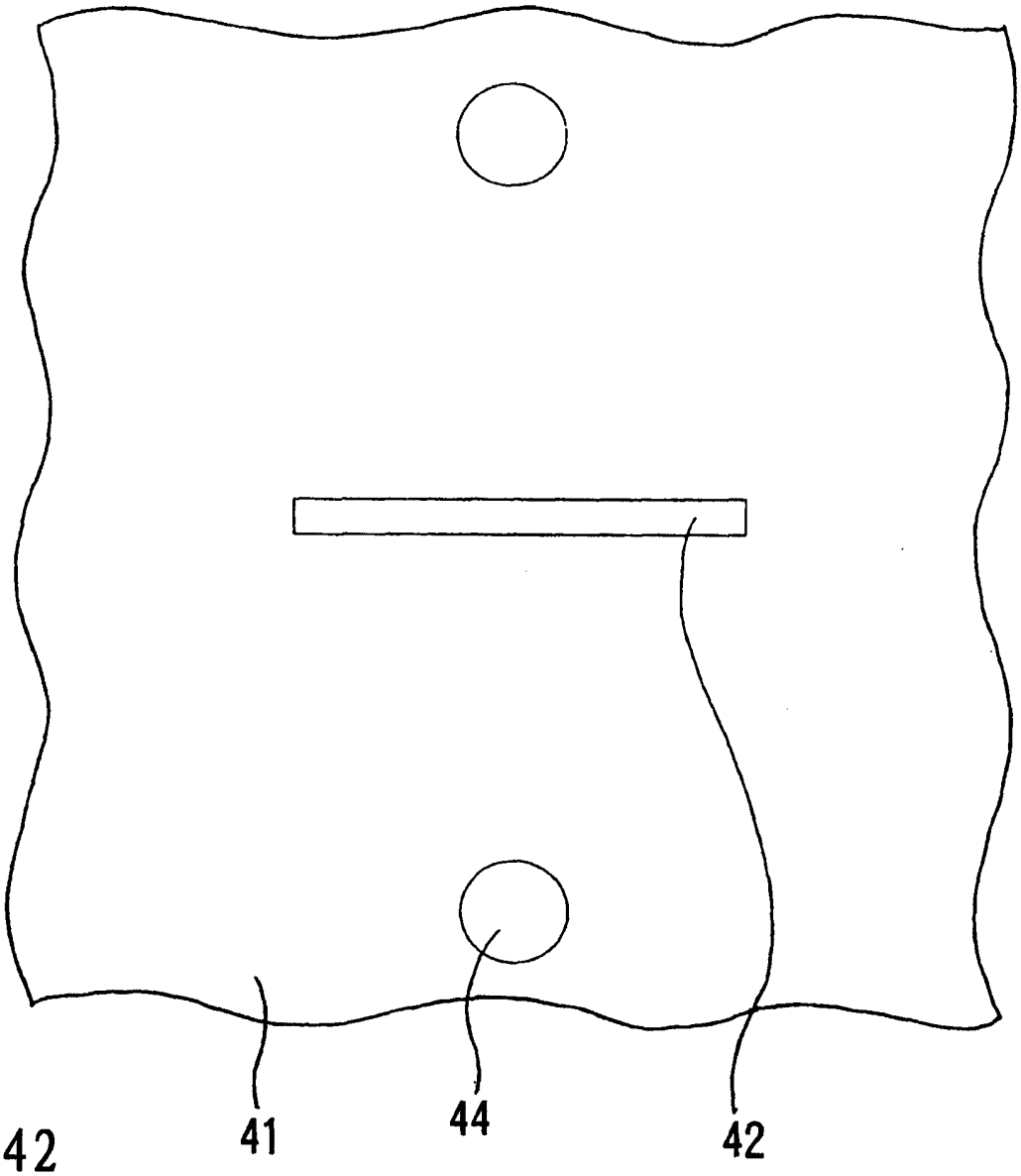


图42

