



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

237048

(11)

(B1)

(22) Přihlášeno 29 01 84  
(21) (PV 1425-84)

(40) Zveřejněno 31 07 84

(45) Vydáno 15 02 87

(51) Int. Cl.<sup>4</sup>  
G 11 C 7/00

(75)

Autor vynálezu

KONDR JAN ing. CSc., LHOTA JAN ing., PRAHA, LUKEŠ FRANTIŠEK ing.,  
SEZEMICE, MÁDLÍK MILOŠ ing., KOLÍN, PLUHAŘ LUBOR ing., PRAHA

## (54) Zapojení ovládacího panelu mikroprocesorového řídicího systému

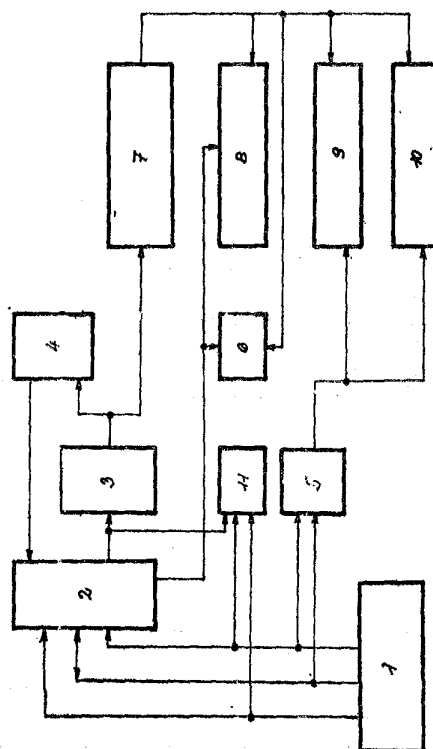
1

Zapojení využívá programovatelného řadiče pro vytvoření řídicích signálů panelu a rozhraní mikropočítače a pomocí přídavné paměti umožňuje zvýšit počet údajů zobrazených na panelu ve formě číslicových displejů nebo indikačních svítících diod. Toto řešení umožňuje při zachování jednoduchého zapojení realizovat ovládací panel řídicího systému bez omezení, které je dáno kapacitou vnitřní paměti programovatelného řadiče.

Podstata řešení spočívá v propojení následujících bloků podle připojeného výkresu: mikropočítače, řadiče, dekodéru, tlačítkové klávesnice, paměti displeje, alfanumerického displeje, spínacích tranzistorů, číslicového displeje, přídavného číslicového displeje, indikačních diod a multiplexoru.

Zapojení je možno využít pro návrh ovládacího panelu jakýchkoliv mikropočítačových systémů určených například pro řízení pracovních strojů.

2



Vynález se týká zapojení ovládacího panelu mikroprocesorového řídicího systému a řídicích obvodů panelů.

Dosud známá řešení ovládacích panelů používají diskrétních součástek pro řešení paměti zobrazovacích elementů a vyhodnocovací logiku ovládacích tlačítek. Nevýhodou tohoto řešení je značná obvodová složitost a nutnost zvláštního řešení rozhraní mikropočítače. Známa řešení využívající programovatelného řadiče neumožňují připojení dostatečného počtu zobrazovacích elementů.

Mnohé z těchto nevýhod odstraňuje zapojení pro řízení ovládacího panelu mikroprocesorového systému podle vynálezu, jehož podstata spočívá v tom, že řadič a multiplexor jsou opatřeny adresovým vstupem spojeným s výstupem adresové sběrnice mikropočítače, řadič a paměť displeje jsou opatřeny konektorem na datovou sběrnici mikropočítače, řadič, multiplexor a paměť displeje jsou opatřeny řídicím vstupem pro připojení k výstupu řídicí sběrnice mikropočítače, výstup adresové sběrnice mikropočítače je spojen se vstupem adresové sběrnice řadiče a zároveň se vstupem adresy multiplexoru, výstup datové sběrnice mikropočítače je spojen se vstupem datové sběrnice řadiče a datovým vstupem paměti displeje, výstup řídicí sběrnice mikropočítače je spojen se vstupem řídicí sběrnice řadiče a zároveň s řídicím vstupem paměti displeje a řídicím vstupem multiplexoru, snímací vstup řadiče je spojen s výstupem tlačítkové klávesnice, výstup vnitřní adresy řadiče je spojen se vstupem dekodéru a se vstupem vnitřní adresy multiplexoru, jehož výstup je spojen s adresovým vstupem paměti displeje, výstup paměti displeje je spojen s datovými vstupy přídatného číslicového displeje a indikačních diod, výstup dekodéru je spojen se vstupem tlačítkové klávesnice a se vstupem spínacích tranzistorů, datový výstup řadiče je spojen s datovým vstupem alfanumerického displeje a zároveň s datovým vstupem číslicového displeje, výstup spínacích tranzistorů je spojen se vzorkovacími vstupy alfanumerického displeje, číslicového displeje, přídatného číslicového displeje, syndikačních diod.

Výhodou zapojení podle vynálezu je, že využívá programovatelného řadiče pro vytvoření řídicích signálů panelu a rozhraní mikropočítače a pomocí přídatné paměti umožňuje zvýšit počet údajů zobrazovaných na panelu ve formě číslicových displejů nebo indikačních svíticích diod. Toto řešení umožňuje při zachování jednoduchého zapojení realizovat ovládací panel řídicího systému bez omezení, které je dáno kapacitou vnitřní paměti programovatelného řadiče.

Příklad provedení zapojení podle vynálezu je znázorněn na připojeném výkresu, který představuje blokové schéma zapojení. Na výkresu je výstup adresové sběrnice mikropočítače 1 spojen se vstupem adresové sběrnice řadiče 2 a zároveň se vstupem adresy multiplexoru 11, výstup datové sběrnice mikropo-

čítače 1 je spojen se vstupem datové sběrnice řadiče 2 a datovým vstupem paměti 5 displeje, výstup řídicí sběrnice mikropočítače 1 je spojen se vstupem řídicí sběrnice řadiče 2 a zároveň s řídicím vstupem paměti 5 displeje a řídicím vstupem multiplexoru 11, snímací vstup řadiče 2 je spojen s výstupem tlačítkové klávesnice 4, výstup vnitřní adresy řadiče 2 je spojen se vstupem dekodéru 3 a se vstupem vnitřní adresy multiplexoru 11, jehož výstup je spojen s adresovým vstupem paměti 5 displeje, výstup paměti 5 displeje je spojen s datovými vstupy přídatného číslicového displeje 9 a indikačních diod 10, výstup dekodéru 3 je spojen se vstupem tlačítkové klávesnice 4 a se vstupem spínacích tranzistorů 7, datový výstup řadiče 2 je spojen s datovým vstupem alfanumerického displeje 6 a zároveň s datovým vstupem číslicového displeje 8, výstup spínacích tranzistorů 7 je spojen se vzorkovacími vstupy alfanumerického displeje 6, číslicového displeje 8, přídatného číslicového displeje 9 a indikačních diod 10.

Zařízení podle výkresu funguje takto: řadič 2 je připojen na sběrnici mikropočítače 1, který tvoří centrální jednotku řídicího systému pro obráběcí stroje. Po naprogramování řadič generuje na výstupu vnitřní adresu panelu, která po dekódování jednak ovládá vzorkování jednotlivých řádků tlačítkové klávesnice 4, jednak řídí spínání spínacích tranzistorů 7. Tyto tranzistory 7 spínají jednotlivá místa číslicového displeje 8, sestaveného například ze sedmísegmentových svíticích diod a zároveň jednotlivé řádky alfanumerického displeje 6, například maticového typu 5×7 svíticích diod. Data, odpovídající rozsvícení nebo zhasnutí příslušného segmentu nebo sloupce displejů, jsou v příslušném okamžiku generována řadičem 2 a přivedena na datové vstupy displejů podle obsahu vnitřní paměti řadiče 2. Protože kapacita této paměti je nedostatečná, je k zařízení přídatného číslicového displeje 9 a indikačních diod 10 použito paměti displeje 5, která je při zobrazování na displejích přídatného číslicového displeje 9 a indikačních diod 10 řízena stejnou vnitřní adresou panelu. Data do této paměti se zapisují přímo ze sběrnice mikropočítače 1 nikoli prostřednictvím řadiče 2. Tímto způsobem je možno prakticky libovolně rozšiřovat rozsah zobrazovaných informací, který je omezen pouze kapacitou paměti 5 displeje. Multiplexor 11 umožňuje adresování této paměti pro zápis z mikropočítače 1 a pro čtení z řadiče 2. Tlačítková klávesnice 4 je tvořena maticí tlačítek, jejíž jednotlivé sloupce jsou vybarvovány dekódovanou vnitřní adresou a řádky snímány řadičem 2, který sejmoutou informaci zapíše do své vnitřní paměti.

Zapojení podle vynálezu je možno využít pro návrh ovládacího panelu jakýchkoli mikropočítačových systémů určených například pro řízení pracovních strojů.

## PŘEDMĚT VYNÁLEZU

Zapojení ovládacího panelu mikroprocesorového řídicího systému pro stroje, zejména obráběcí, obsluhující řadič, dekodér, tlačítkovou klávesnici a displeje, vyznačené tím, že řadič (2) a multiplexor (11) jsou opatřeny adresovým vstupem spojeným s výstupem adresové sběrnice mikropočítače (1), řadič (2) a paměť (5) displeje jsou opatřeny konektorem na datovou sběrnici mikropočítače (1), řadič (2), multiplexor (11) a paměť (5) displeje jsou opatřeny řídicím vstupem pro připojení k výstupu řídicí sběrnice mikropočítače (1), výstup adresové sběrnice mikropočítače (1) je spojen se vstupem adresové sběrnice řadiče (2) a zároveň se vstupem adresy multiplexoru (11), výstup datové sběrnice mikropočítače (1) je spojen se vstupem datové sběrnice řadiče (2) a datovým vstupem paměti (5) displeje, výstup řídicí sběrnice mikropočítače (1) je spojen se vstupem řídicí sběrnice řadiče (2) a zároveň

s řídicím vstupem paměti (5) displeje a řídicím vstupem multiplexoru (11), snímací vstup řadiče (2) je spojen s výstupem tlačítkové klávesnice (4), výstup vnitřní adresy řadiče (2) je spojen se vstupem dekodéru (3) a se vstupem vnitřní adresy multiplexoru (11), jehož výstup je spojen s adresovým vstupem paměti (5) displeje, výstup paměti (5) displeje je spojen s datovými vstupy přídatného číslicového displeje (9) a indikačních diod (10), výstup dekodéru (3) je spojen se vstupem tlačítkové klávesnice (4) a se vstupem spínacích tranzistorů (7), zatímco datový výstup řadiče (2) je spojen s datovým vstupem alfanumerického displeje (6) a zároveň s datovým vstupem číslicového displeje (8), výstup spínacích tranzistorů (7) je spojen se vzorkovacími vstupy alfanumerického displeje (6), číslicového displeje (8), přídatného číslicového displeje (9) a indikačních diod (10).

---

1 list výkresů

---

