



**URZĄD
PATENTOWY
PRL**

Patent tymczasowy dodatkowy
do patentu nr _____

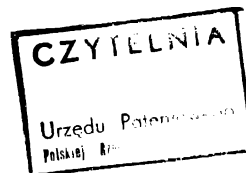
Int. Cl.³ G01S 15/96

Zgłoszono: 11.01.80 (P. 221351)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 17.11.80

Opis patentowy opublikowano: 30.09.83



Twórcy wynalazku: Zbigniew Bielik, Jerzy Rokosz, Kazimierz Bagiński

Uprawniony z patentu tymczasowego: Morski Instytut Rybacki,
Gdynia (Polska)

Amplitudowy klasyfikator ech hydroakustycznych

Dziedzina techniki. Przedmiotem wynalazku jest amplitudowy klasyfikator ech hydroakustycznych, przeznaczony do automatycznych pomiarów i rejestracji rozkładu amplitudowego ech odbieranych od celów pojedynczych. Rozkład jest wykorzystywany w procesie szacowania i identyfikacji osobniczej żywych zasobów mórz i oceanów.

Stan techniki. Znane są przyrządy dokonujące amplitudowej selekcji sygnałów ech uzyskiwanych z wyjścia echosondy. Te przyrządy skonstruowano dla celów statycznych pomiarów rozkładu amplitudowego ech, uzyskiwanych od sondowanych organizmów żywych, czyli tak zwanego rozkładu siły celu. Wskutek niedoskonałej budowy lub skomplikowanej procedury przeliczeń po dokonanych pomiarach, przyrządy te nie znalazły szerszego zastosowania w badaniach żywych zasobów mórz.

Znany z opisu patentowego nr 95430 miernik rozkładu siły celu składa się z układów progowych do pomiaru amplitudy ech układu wybierania transmisji pomiarów, układu wydzielania ech ryb pojedynczych od celów zbiorowych oraz układu sterującego cyklem pracy miernika. Miernik jest połączony z zestawem liczników i/lub komputerem. Ten miernik posiada jednak szereg wad, z których najważniejszą jest nieprawidłowy sposób zliczania ech w poszczególnych przedziałach kwantyfikacji amplitudowej polegający na tym, że sygnał echa hydroakustycznego, zakwalifikowany jako echo od ryby pojedynczej, jest zliczany, to jest dodany, zarówno w liczniku odpowiadającym pod względem poziomu przedziałowi kwantyfikacji amplitudowej, jak również jest zliczany w licznikach przyporządkowanych każdemu niższemu przedziałowi kwantyfikacji. Uniemożliwia to bezpośredni odczyt właściwego wyniku pomiaru. Pomiar właściwy można uzyskać dopiero metodą kolejnych odejmowań stanów liczników poszczególnych poziomów. Jest to procedura niepraktyczna i nie pozwalająca na wychwytywanie bieżących zmian rozkładów amplitudowych ech, a więc osobniczej identyfikacji sondowanych ryb. Inną wadą opisywanego rozwiązania jest niewłaściwe rozwiązanie układu dostarczania informacji wejściowych do układu wybierania ech od ryb pojedynczych z obszaru najniższego poziomu układu progów elektronicznych, powodujący pasożytnicze inicjacje w tym układzie, jeśli na wejściu miernika pojawi się sygnał przewyższający amplitudowo pierwszy próg napięciowy.

Znany z polskiego opisu patentowego nr 111385 selektor skwantyzowanych wartości siły celu, zawiera znane układy: selektora transmisji współpracującego poprzez wejście pierwsze z wyjściem wyzwalającym echosondy, licznika transmisji oraz układu bramkującego z zestawem liczników, ma na drugim wejściu układ formujący. Dwa wyjścia tego układu są połączone odpowiednio do układu selekcji fazowej i do wejścia wpisującego wielobitowego układu pamięci. Wyjścia układów selekcji czasowej oraz fazowej są połączone do wejść sygnałowych przełącznika rodzaju selekcji, na którego wejście sterujące doprowadzone jest połączenie

z drugiego wyjścia układu sterującego. Wyjście przełącznika jest połączone równolegle z wejściem sterującym układu bramkującego oraz z wejściem kasującym wielostopniowego priorytetowego układu progowego. Ponadto układ sterujący, umieszczony na wejściu selektora skwantyzowanych wartości siły celu, posiada połączenie swego pierwszego wyjścia z wejściem sterującym selektora transmisji. Wyjście drugiego jest połączone ze wspomnianym już wejściem sterującym przełącznika oraz wielostopniowy priorytetowy układ progowy, połączony od strony wejścia z echointegratorem, a od strony wielozaciskowego wyjścia — z wielobitowym wejściem układu pamięci. Wejście tej pamięci jest sprzęgnięte z wejściem układu bramkującego. Także selektor wykazuje określone wady konstrukcyjne, wynikające z istoty rozwiązania a zasadniczą z nich jest koncepcja polegająca na zastosowaniu w liczniku wielostopniowych komparatorów analogowych, zawierających na swych wyjściach komutator równoległy z priorytetem wyższego poziomu. Takie rozwiązanie problemu komparacji amplitudowej ech pociąga za sobą konieczność wytwarzania szeregu stabilnych źródeł napięć progowych, służących jako napięcia odniesienia dla komparatorów analogowych poszczególnych przedziałów kwantyfikacji amplitudowej. Dodatkowym mankamentem, szczególnie widocznym w procesie produkcji takich przyrządów, jest pracochłonna procedura strojenia poziomów komparacji.

Innym znanym przyrządem hydroakustycznego pomiaru rozkładu amplitudowego ech jest selektor poziomów zbudowany w angielskim ośrodku badawczym White Fish Authority. Konstrukcja jego nie jest znana.

Istota wynalazku. Wynalazek powinien zapewnić możliwość opracowania układu pomiarowego klasyfikatora amplitudowego ech hydroakustycznych, realizującego automatycznie pomiary i rejestrację wyników, którego budowa oparta byłaby na podzespołach cyfrowych nie wymagających strojenia lub jego ograniczeniu do minimum.

Założony cel realizuje układ według wynalazku, dzięki temu, że do wejścia dołączone są równolegle wejścia detektora szczytowego i detektora zbocza opadającego oraz członu decyzyjnego klasy sygnału odbieranego to jest wejściowego. Wyjścia z tych bloków funkcyjnych są odpowiednio połączone z pierwszym wejściem komparatora analogowego, z wejściem przerzutnika typu RS i z drugim wejściem drugiego funkora koniunkcji. Drugie wejście wymienionego komparatora analogowego połączone jest z wyjściem przetwornika cyfrowo-analogowego z kolei którego N-bitowe wejście połączone jest z N wyjściami N-bitowego komutatora progów cyfrowych. N-bitowe wejście przetwornika jest przyłączone do N wyjść N-bitowego komutatora progów cyfrowych według przyporządkowania pozycyjnego. Oznacza to, że wejście najmniej znaczącego bitu przetwornika połączone jest z wyjściem pierwszego komutatora najniższych bitów słowa progowego N-bitowym komutatorze progów cyfrowych, natomiast wejście najbardziej znaczącego bitu wymienionego przetwornika, połączone jest z wyjściem N-tego komutatora najbardziej znaczących bitów tego słowa progowego. Zespół N komutatorów pozycyjnych tworzy w klasyfikatorze według wynalazku N-bitowy komutator progów cyfrowych, przy czym każdy z komutatorów ma na swoich wejściach zaprogramowaną a priori w programowanym generatorze progów cyfrowych kombinację połączeń zerowojedynkowych, zgodnie z wymaganą wartością dla danej pozycji binarnej poszczególnych słów progowych. Każde z tych słów ma długość N bitów. Wejście adresowe wymienionego komutatora jest wieloprzewodowo sprzęgnięte z wyjściem adresowym sekwencyjnego generatora adresów i jednocześnie połączone z wejściem adresowym selektora progów. Drugie jednozaciskowe wyjście tegoż generatora jest połączone do wejścia dostępności przetwarzania przetwornika cyfrowo-analogowego. Wyjście komparatora analogowego połączone jest z wejściem przerzutnika typu RS, którego wyjścia połączone są odpowiednio z pierwszym wejściem pierwszego funkora koniunkcji oraz z wejściem formera impulsu. Drugie wejście pierwszego funkora koniunkcji połączone jest z wyjściem generatora zegarowego. Wyjście tegoż funkora koniunkcji jest połączone z wejściem sekwencyjnego generatora adresów. Wyjście formera impulsu jest równolegle połączone do pierwszego wejścia drugiego funkora koniunkcji i wejścia członu opóźniającego. Wyjście zerujące tego członu opóźniającego złączone jest z wejściem zerującym sekwencyjnego generatora adresów, a wyjście kasujące — z wejściem kasującym detektora szczytowego. W klasyfikatorze według wynalazku wyjście drugiej bramki koniunkcji połączone jest z wejściem sterującym selektora progów i z wejściem licznika sumy progów, natomiast określona liczba k wyjść tego selektora połączona jest z wejściami liczników progów.

Objaśnienie rysunku. Wynalazek jest w przykładzie wykonania zobrazowany na rysunku, który przedstawia uproszczony schemat blokowy amplitudowego klasyfikatora ech hydroakustycznych.

Przykład wykonania wynalazku. Układ klasyfikatora ech zawiera zasadniczo dwa podukłady. Są to: podukład przetwarzania analogowego sygnału obwiedni echa i podukład cyfrowej generacji i sterowania progami komparacji. Układ współpracuje z echosondą dysponującą na wyjściu sygnałami echa po detekcji, a więc sygnałami obwiedni oraz z programowanym generatorem progów cyfrowych, którym może być autonomiczny zespół nastaw binarnych o zadanej pojemności słowa progowego, wybieranego zgodnie z

żądanym adresem. Programowany generator progów może być zastąpiony przez komputer generujący słowa progowe o identycznej strukturze.

Wejście WE klasyfikatora ech jest podane równolegle na wejścia: detektora szczytowego 6, detektora zbocza opadającego 4 i członu decyzyjnego klasy sygnału odbieranego 14. Wyjścia tych bloków funkcyjnych są odpowiednio połączone: detektora szczytowego 6 z pierwszym wejściem komparatora analogowego 5, detektora zbocza opadającego 4 z wejściem R przerzutnika 7 typu RS i członu decyzyjnego 14 z drugim wejściem drugiego funkatora koniunkcji 13. Drugie wejście komparatora 5 jest podłączone do wyjścia przetwornika cyfrowo-analogowego 3, z kolei którego n-bitowe wejście jest przyłączone do N wyjść N-bitowego komutatora progów cyfrowych 2 według przyporządkowania pozycyjnego, to znaczy wejście najmniej znaczącego bitu przetwornika 3 jest połączone z wyjściem pierwszego komutatora k najniższych bitów słowa progowego. Wejście najbardziej znaczącego bitu przetwornika 3 jest połączone z wyjściem N-tego komutatora k najbardziej znaczących bitów tego słowa progowego w N-bitowym komutatorze progów cyfrowych 12. Zespół N komutatorów pozycyjnych tworzy N-bitowy komutator progów cyfrowych 2. Każdy z komutatorów N-bitowego komutatora progów cyfrowych 2, posiada na swoich k wejściach zaprogramowaną a priori w programowanym generatorze k progów cyfrowych 1, kombinację połączeń zero-jedynkowych, zgodnie z wymaganą wartością dla danej pozycji binarnej poszczególnych k słów progowych, z których każde posiada długość N-bitów. Ta kombinacja połączeń zero-jedynkowych może być w każdej chwili zmieniona przez użytkownika klasyfikatora ech zgodnie z aktualnie obowiązującym kryterium kwantyfikacji amplitudowej i dokonywana jest w programowym generatorze k progów cyfrowych 1, sprzęgniętym bezpośrednio z wejściem N-bitowego komutatora progów cyfrowych 2. Wejście adresowe komutatora 2 jest wieloprzewodowo sprzęgnięte z wyjściem adresowym sekwencyjnego generatora adresów 12, które to wyjście połączone jest ponadto z wejściem adresowym selektora progów 15. Natomiast drugie jednoprzewodowe wyjście sekwencyjnego generatora adresów 12 jest podłączone na wejście dostępności przetwarzania przetwornika cyfrowo-analogowego 3. Wyjścia komparatora analogowego 5 jest połączone z wejściem R przerzutnika 7 typu RS. Wyjścia przerzutnika 7 są podłączone odpowiednio: wyjście Q z pierwszym wejściem pierwszego funkatora koniunkcji 11, a wyjście $\bar{Q}$ z wejściem formułu impulsu 8. Drugie wejście pierwszego funkatora koniunkcji 11 jest dołączone do wyjścia generatora zegarowego 10, a wyjście tego funkatora jest złączone z wejściem sekwencyjnego generatora adresów 12 zaś wyjście formuły impulsu 8 jest równolegle podane na pierwsze wejście drugiego funkatora koniunkcji 13 i wejście członu opóźniającego 9. Wyjście zerujące członu opóźniającego 9 jest złączone z wejściem zerującym sekwencyjnego generatora adresów 12, a wyjście kasujące tego członu 9 jest podłączone do wejścia kasującego detektora szczytowego 6. Wyjście drugiej bramki koniunkcji jest podane na wejście strobuujące selektora progów 15 i jednocześnie na wejście licznika sumy progów 16, a k wyjść tego selektora połączonych jest odpowiednio z wejściami liczników progów 17. Drugie wejście drugiego funkatora koniunkcji połączone jest z wyjściem członu decyzyjnego klasy sygnałów wejściowych 14.

Sposób działania amplitudowego klasyfikatora ech jest następujący: Klasyfikator współpracuje z wyjściem detektora obwiedni echa echosondy pionowej. Uzyskiwane z tego wyjścia sygnały obwiedni echa są przykładane na wejście klasyfikatora. Amplitudowa klasyfikacja ech polega na porównywaniu odbieranych sygnałów — wartości amplitud ech z wygenerowanymi progami napięć i odpowiednim zaszeregowywaniem do skwantyfikowanych przedziałów, których parametry określa użytkownik według wymaganego kryterium podziału.

Programowany generator k progów cyfrowych 1 umożliwia realizację podziału zakresu występowania amplitud ech na przedziały kwantyfikacji wyznaczone progami zgodnie z założonym kryterium podziału. W programatorze 1 realizowane są programowe kombinacje połączeń zero-jedynkowych tworzących k N-bitowych słów progowych. Ciąg $\{P_i(N)\}$ N-bitowych słów progowych określa k przedziałów kwantyfikacji amplitudowej sygnałów ech. Kombinacje połączeń zero-jedynkowych tworzących poszczególne słowa progowe przekazywane są na wejście N-bitowego komutatora progów cyfrowych 2. Komutator ten dokonuje sekwencyjnego wyboru każdego ze słów progowych, stosownie do występującego na jego wejściu adresowym adresu ADR, z jednoczesnym przekazywaniem wybranego słowa progowego na wejście cyfrowe przetwornika cyfrowo-analogowego 3. Przetwornik 3 dokonuje zamiany N-bitowych słów progowych na odpowiadające im wartości analogowych progów napięciowych, przekazywanych na drugie wejście komparatora analogowego 5. Na pierwsze wejście tego komparatora podawane są zapamiętane w detektorze szczytowym 6 amplitudy odbieranych ech. Proces porównania poziomów istniejących na wejściach komparatora 5 następuje w momencie stwierdzenia opadania zbocza sygnału obwiedni echa przez detektor zbocza opadającego 4. Stwierdzenie opadania obwiedni jest potwierdzeniem dla układu klasyfikatora według wynalazku faktu, że moment wystąpienia amplitudy echa już nastąpił i została zapamiętana wartość tej amplitudy w detektorze szczytowym 6. Sygnał z detektora zbocza 4 zostaje przekazany na wejście R przerzutnika 7 typu RS, powodując ustawienie jego wejścia Q w stan wysoki, co w konsekwencji powoduje odblokowanie transmisji

impulsów generatora zegarowego 10 przez dwuwejściowy pierwszy funkter koniunkcji 11 do sekwencyjnego generatora adresów 12. W generatorze adresów 12, ustawionym w stanie oczekiwania na adres zerowy, następuje binarne generowanie adresów ADR przekazywanych jednocześnie do komutatora 2 i do selektora progów 15. Słowa progowe przełączane w komutatorze 2, są uporządkowane według ich rosnącej wartości, to znaczy słowo wybrane najniższym adresem ADR posiada najmniejszą wartość cyfrową i w konsekwencji po przetworzeniu w przetworniku 3 dostarcza na wejście komparatora 5 najmniejszy poziom napięciowy. Identycznie — słowo progowe wybrane najwyższym adresem ADR posiada największą wartość cyfrową i dostarcza do komparatora 5 najwyższego poziomu napięciowego do komparacji. Generowanie kolejnych adresów ADR w generatorze 12 trwa do momentu przekroczenia progu napięciowego na wejściu komparatora analogowego 5 uzyskującego napięcie z przetwornika cyfrowo-analogowego 3. W chwili przekroczenia przez wygenerowany próg napięciowy poziomu reprezentującego amplitudę echa (na pierwszym wejściu komparatora) następuje zmiana stanu przerzutnika 7 typu RS, ponieważ komparator 5 wyjściem swym złączony z wejściem S tego przetwornika, zmienił poziom na swoim wyjściu na niski i spowodował wspomnianą zmianę stanu przerzutnika 7. Wejście Q przerzutnika 7 uzyskuje się od tej chwili stan niski, powodując poprzez funkter 11, blokadę transmisji impulsów zegarowych do generatora adresów 12. Jednocześnie wyjście Q przerzutnika 7 w momencie przerzutu uaktywnia former impulsu 8, który powoduje przekazywanie impulsu wyzwalającego do selektora progów, poprzez funkter koniunkcji 13, ustawionego w tym momencie na pozycji zablokowanego adresu ADR. Selektor 15 podaje ten impuls wyzwalający na wybrany adresem licznik w zespole 17, przy czym ten sam impuls podawany jest, niezależnie od występującego adresu, na wejście licznika sumy progów 16. W liczniku 16 zostaje więc zarejestrowane każde echo podlegające porównaniu amplitudowemu, podczas gdy w licznikach progów 17 tylko echa, które mieszczą się w odpowiadających podziałowi przedziałach. Impulsy z formera 8 są na liczniki progów 17 i liczniki sumy progów 16 przekazywane poprzez dwuwejściowy drugi funkter koniunkcji 13 z uwagi na wymaganą blokadę rejestracji w wypadkach pojawienia się impulsów dna lub ławicy (celów pojedynczych), niepożądanych w procesie klasyfikacji amplitudowej odbieranych ech. Wspomniany impuls z wyjścia formera 8 wyzwała również układy opóźniające w członie opóźniającym 9, które dostarczają z odpowiednim opóźnieniem sygnał zerowania ZER do generowania adresów 12 i sygnał kasowania KAS do detektora szczytowego 6. Sygnał ZER powoduje ustawienie adresu ADR na wartość binarną zerową, natomiast sygnał KAS kasuje zapamiętaną wartość amplitudy echa podlegającego w ostatnim cyklu procesowi klasyfikacji.

Klasyfikator przygotowany jest do następnego cyklu pracy, oczekując na pojawienie się następnego echa, które po zakwalifikowaniu do procesu obróbki w członie decyzyjnym klasy sygnału 14, zostaje poddane identycznej procedurze przetwarzania, jak opisano powyżej.

Zastrzeżenie patentowe

Amplitudowy klasyfikator ech hydroakustycznych, składający się z elektronicznych zespołów przetwarzania sygnału obwiedni echa i określania wyników, to jest zespołu funkterów realizujących cyfrowo progi komparacji, zespołu funkterów obróbki analogowej sygnału echa, zespołu funkterów generowania adresów i sterowania oraz zespołu funkterów zliczania i rejestracji wyników, **znamienny** tym, że do wejścia (WE) dołączone są równolegle wejścia detektora szczytowego (6) i detektora zbocza opadającego (4) i członu decyzyjnego klasy sygnału odbieranego (14), zaś wyjścia tych bloków funkcyjnych są odpowiednio połączone z pierwszym wejściem komparatora analogowego (5), z wejściem (R) przerzutnika (7) typu RS i z drugim wejściem drugiego funktera koniunkcji (13), przy czym drugie wejście komparatora (5) połączone jest z wyjściem przetwornika cyfrowo-analogowego (3), z kolei którego N-bitowe wejście połączone jest z N wyjściami N-bitowego komutatora progów cyfrowych (2), zaś N-bitowe wejście przetwornika (3) jest przyłączone do N wyjść N-bitowego komutatora progów cyfrowych (2) według przyporządkowania pozycyjnego, to znaczy wejście najmniej znaczącego bitu przetwornika (3) połączone jest z wyjściem pierwszego najniższych (2), natomiast wejście najbardziej znaczącego bitu przetwornika (3) połączone jest z wyjściem komutatora (k) najniższych bitów słowa progowego, N-bitowym komutatorze progów cyfrowych (2), natomiast wejście najbardziej znaczącego bitu przetwornika (3) połączone jest z wyjściem N-tego komutatora (k) najbardziej znaczących bitów tego słowa progowego oraz zespół N-komutatorów pozycyjnych tworzy N-bitowy komutator progów cyfrowych (2), przy czym każdy z komutatorów posiada na swoich (k) wejściach zaprogramowaną a priori w programowanym generatorze (k) progów cyfrowych (1), kombinację połączeń zero-jedynkowych, zgodnie z wymaganą wartością dla danej pozycji poszczególnych (k) słów progowych, z których każde posiada długość N bitów, a wejście adresowe komutatora (2) jest wieloprzewodowo sprzęgnięte z wyjściem adresowym sekwencyjnego generatora adresów (12) i jednocześnie połączone z wejściem adresowym selektora progów (15), natomiast drugie, jednozaciiskowe wyjście tegoż generatora (12) połączone jest do wejścia dostępności przetwarzania przetwornika cyfrowo-analogowego (3) z kolei wyjście komparatora analogowego (5) połączone jest z wejściem (S) przerzutnika (7) typu RS, którego wyjścia

połączone są odpowiednio z pierwszym wejściem pierwszego funkora koniunkcji (11) oraz z wejściem formera impulsu (8), natomiast drugie wejście pierwszego funkora koniunkcji (11) połączone jest z wyjściem generatora zegarowego (10), a wyjście tego funkora (11) — z wejściem sekwencyjnego generatora adresów (12), zaś wyjście formera impulsu (8) jest równolegle połączone do pierwszego wejścia drugiego funkora koniunkcji (13) i wejścia członu opóźniającego (9), przy czym wyjście zerujące członu opóźniającego (9) złączone jest z wejściem zerującym sekwencyjnego generatora adresów (12), a wyjście kasujące — z wejściem kasującym detektora szczytowego (6) i jednocześnie wyjście drugiej bramki koniunkcji (13) połączone jest z wejściem sterującym selektora progów (15) i z wejściem licznika sumy progów (16), a (k) wyjść tego selektora — z wejściami liczników progów (17).

