

(12) 发明专利申请

(10) 申请公布号 CN 102655188 A

(43) 申请公布日 2012.09.05

(21) 申请号 201110109297.1

(22) 申请日 2011.04.25

(30) 优先权数据

100106612 2011.03.01 TW

(71) 申请人 隆达电子股份有限公司

地址 中国台湾新竹市科学园区工业东三路
3号

(72) 发明人 李佳恩

(74) 专利代理机构 北京同立钧成知识产权代理
有限公司 11205

代理人 刘芳

(51) Int. Cl.

H01L 33/00 (2010.01)

H01L 25/075 (2006.01)

H01L 33/38 (2010.01)

H01L 33/64 (2010.01)

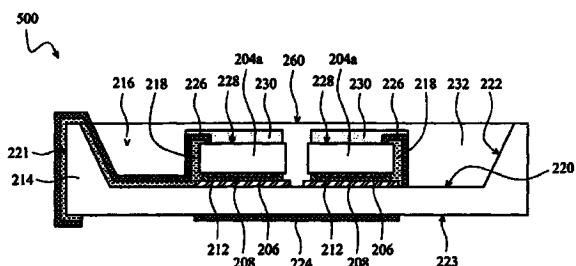
权利要求书 2 页 说明书 5 页 附图 2 页

(54) 发明名称

光机模块及其制作方法

(57) 摘要

本发明提供一种光机模块及其制作方法，上述光机模块包括一承载基板；一发光二极管，其具有一发光面和一背面，其中上述发光二极管的上述背面固定于上述承载基板上；以及一第一电极，设置于上述发光二极管和上述承载基板之间，并连接至上述发光二极管的上述背面，其中上述第一电极与上述背面的一重叠面积为上述背面的面积的 50% 至 100% 之间；以及一第一导线层和一第二导线层，顺应性形成于上述承载基板上，且分别电性连接至上述第一电极和上述发光面。



1. 一种光机模块的制作方法,包括下列步骤:

提供数个发光二极管测试结构,其中每一个所述发光二极管测试结构包括:

一成长基板;

一发光二极管迭层,位于该成长基板上;

一第一电极,设置于该发光二极管迭层的第一表面上,其中该第一电极与该第一表面的重叠面积为该第一表面的面积的50%至100%之间;以及

一第二电极,设置于该发光二极管迭层的第二表面上;

将符合一特定光电特性规格的所述发光二极管测试结构挑选出来并固定于一承载基板上;

移除每一个挑选出来的所述发光二极管测试结构的该成长基板、该第二电极和部分该发光二极管迭层,以形成数个发光二极管;以及

形成数条第一导线层和数条第二导线层,其中所述第一导线层分别电性连接至所述发光二极管的所述第一电极,且其中所述第二导线层分别电性连接至所述发光二极管的发光面。

2. 根据权利要求1所述的光机模块的制作方法,还包括将所述发光二极管测试结构设置于一测试板上,以分别测量所述发光二极管测试结构的光电特性。

3. 根据权利要求1所述的光机模块的制作方法,其中所述发光二极管的所述第一电极连接至该承载基板。

4. 根据权利要求1所述的光机模块的制作方法,形成所述第一和第二导线层的前还包括顺应性于该承载基板和所述发光二极管上形成一绝缘层。

5. 根据权利要求1所述的光机模块的制作方法,还包括:

于所述发光二极管的所述发光面上形成一荧光层;

形成一封装材料,覆盖该荧光层、所述发光二极管以及所述第二导线层。

6. 根据权利要求1所述的光机模块的制作方法,其中每一个所述发光二极管测试结构的该发光二极管迭层的该第一表面和该第二表面皆位于每一个所述发光二极管测试结构的同一侧,且两者不共平面。

7. 根据权利要求6所述的光机模块的制作方法,其中每一个所述发光二极管测试结构的该发光二极管迭层具有连接该第一表面和该第二表面的一侧壁。

8. 根据权利要求7所述的光机模块的制作方法,其中形成数个发光二极管还包括:

进行一雷射切割工艺,沿每一个所述发光二极管迭层的该侧壁移除部分该成长基板、部分发光二极管迭层和该第二电极;以及

进行一蚀刻工艺,移除每一个所述发光二极管测试结构的该成长基板。

9. 根据权利要求1所述的光机模块的制作方法,其中该承载基板具有一凹槽,且其中所述发光二极管是设置于该凹槽中。

10. 根据权利要求9所述的光机模块的制作方法,其中该第一导线层设置于该承载基板的一背面,且其中该第二导线层顺应性设置于该凹槽的一侧壁与一底面延伸至该承载基板的该背面。

11. 根据权利要求1所述的光机模块的制作方法,其中每一个所述发光二极管测试结构还包括一金属层,位于该发光二极管测试结构的该第一表面上,且覆盖该第一电极。

12. 一种光机模块,包括:

一承载基板;

一发光二极管,其具有一发光面和一背面,其中该发光二极管的该背面固定于该承载基板上;以及

一第一电极,设置于该发光二极管和该承载基板之间,并连接至该发光二极管的该背面,其中该第一电极与该背面的一重叠面积为该背面的面积的50%至100%之间;以及

一第一导线层和一第二导线层,顺应性形成于该承载基板上,且分别电性连接至该第一电极和该发光面。

13. 根据权利要求12所述的光机模块,其中该承载基板具有一凹槽,且其中发光二极管是设置于该凹槽中。

14. 根据权利要求13所述的光机模块,还包括一绝缘层,包覆该凹槽的一底面和一侧面。

15. 根据权利要求14所述的光机模块,其中该第一导线层和该第二导线层位于该绝缘层上,且其中该第一导线层设置于该承载基板的一背面,且其中该第二导线层顺应性设置于该凹槽的该侧壁与该底部延伸至该承载基板的该背面。

16. 根据权利要求12所述的光机模块,还包括一金属层,设置于该第一电极和该承载基板之间。

17. 根据权利要求12所述的光机模块,还包括:

一荧光层,设置于该发光二极管的该发光面上;以及

一封装材料,覆盖该荧光层、该发光二极管以及该第二导线层。

光机模块及其制作方法

技术领域

[0001] 本发明涉及一种光机模块及其制作方法，特别涉及一种光机模块及其制作方法。

背景技术

[0002] 现有的光机模块工艺通常会先将发光组件（例如发光二极管（LED））芯片封装至具有二次光学特性的封装支架（lead frame）中形成封装单元，之后再将上述封装单元固定至具有电路连结及散热特性的板材（也可称为散热块（heat-sinking slug））上。然而，上述现有的光机模块会造成许多缺点。缺点之一为现有光机模块的发光组件为光机模块的主要发热源，其所产生的热必须经由组件基板而后再透过封装支架或散热，因此，发光组件的散热形式属于间接式散热，并无法直接将组件所产生的热的散逸至外界。特别是在高功率光机模块的应用上，发光组件的旋光性及使用寿命会因封装结构的散热效率不佳而衰减。

[0003] 此外，现有的光机模块中的发光组件芯片，必须等待发光组件晶圆完成工艺分离出多个发光组件芯片后，测量光电特性及挑选出来符合一特定光电特性规格发光组件芯片方能使用。然而，上述现有工艺无法有效预估及设计光机模块的性能。此外，剩余下来的不符合特定光电特性规格的发光组件芯片会造成工艺成本无法下降的缺点。

[0004] 在此技术领域中，有需要一种光机模块及其制作方法，其可避免现有技术产生的问题。

发明内容

[0005] 有鉴于此，本发明的一实施例是提供一种光机模块的制作方法，上述光机模块的制作方法包括提供数个发光二极管测试结构，其中每一个上述些发光二极管测试结构包括一成长基板；一发光二极管迭层，位于上述成长基板上；一第一电极，设置于上述发光二极管迭层的第一表面上，其中上述第一电极与上述第一表面的重叠面积为上述第一表面的面积的50%至100%之间；以及一第二电极，设置于上述发光二极管迭层的第二表面上；将符合一特定光电特性规格的上述些发光二极管测试结构挑选出来并固定于一承载基板上；移除每一个挑选出来的上述些发光二极管测试结构的上述成长基板、上述第二电极和部分上述发光二极管迭层，以形成数个发光二极管；以及形成数条第一导线层和数条第二导线层，其中上述些第一导线层分别电性连接至上述些发光二极管的上述些第一电极，且其中上述些第二导线层分别电性连接至上述些发光二极管的发光面。

[0006] 本发明的另一实施例是提供一种光机模块，上述光机模块包括一承载基板；一发光二极管，其具有一发光面和一背面，其中上述发光二极管的上述背面固定于上述承载基板上；以及一第一电极，设置于上述发光二极管和上述承载基板之间，并连接至上述发光二极管的上述背面，其中上述第一电极与上述背面的一重叠面积为上述第一表面的面积的50%至100%之间；以及一第一导线层和一第二导线层，顺序性形成于上述承载基板上，且分别电性连接至上述第一电极和上述发光面。

附图说明

- [0007] 图 1 ~ 5 为本发明实施例的光机模块的工艺剖面图。
- [0008] 附图标记 :
- [0009] 200 : 测试板 ;
- [0010] 202 : 成长基板 ;
- [0011] 204、204a : 发光二极管迭层 ;
- [0012] 206 : 第一电极 ;
- [0013] 207 : 第一表面 ;
- [0014] 208、212 : 金属层 ;
- [0015] 209 : 第二表面 ;
- [0016] 210 : 第二电极 ;
- [0017] 211、221、222 : 侧壁 ;
- [0018] 214 : 承载基板 ;
- [0019] 216 : 凹槽 ;
- [0020] 218 : 绝缘层 ;
- [0021] 220 : 底面 ;
- [0022] 223 : 背面 ;
- [0023] 224 : 第一导线层 ;
- [0024] 226 : 第二导线层 ;
- [0025] 228 : 发光面 ;
- [0026] 230 : 荧光层 ;
- [0027] 232 : 封装材料 ;
- [0028] 250、250a : 发光二极管测试结构 ;
- [0029] 260 : 发光二极管 ;
- [0030] A1、A2 : 面积 ;
- [0031] 500 : 光机模块。

具体实施方式

[0032] 以下以各实施例详细说明并伴随着图式说明的范例，做为本发明的参考依据。在附图或说明书描述中，相似或相同的部分皆使用相同的图号。且在图式中，实施例的形状或是厚度可扩大，并以简化或是方便标示。再者，附图中各组件的部分将以分别描述说明的，值得注意的是，图中未显示或描述的组件，为所属技术领域普通技术人员所知的形式，另外，特定的实施例仅为揭示本发明使用的特定方式，其并非用以限定本发明。

[0033] 图 1 ~ 5 为本发明实施例的光机模块的工艺剖面图。本发明实施例的光机模块的制作方法是特别于发光组件芯片工艺步骤中挑选出符合一特定光电特性规格发光组件，可有效预估及设计光机模块的性能。此外，挑选出的发光组件直接藉由一具有电路连结及散热特性的承载基板做直接导热，可以延长发光组件的发光性及寿命。如图 1 所示，首先，提供数个分离的发光二极管测试结构 250。在本发明一实施例中，发光二极管测试结构 250 的电极设置是方便做为后续测量光电特性的步骤之用，其为一芯片工艺期间的结构，并非为

一最终结构（意即发光二极管芯片）。在本发明一实施例中，每一个发光二极管测试结构 250 可包括一成长基板 202。在本发明一实施例中，成长基板 202 的材质可包括半导体材料或蓝宝石 (sapphire)。一发光二极管迭层 204，位于成长基板 202 上。在本发明一实施例中，成长基板 202 和发光二极管迭层 204 之间可设置有一缓冲层（图未显示）。在本发明一实施例中，发光二极管迭层 204 可由具有 p 型 -n 型接面 (pn junction) 的半导体层构成，其包括至少两个电性连接的一 p 型半导体层和一 n 型半导体层（图未显示），以及 p 型半导体层和 n 型半导体层之间的一发光半导体层（图未显示），用于发光二极管迭层 204 的半导体层可包括氮化镓 (GaN)、氮化镓铟 (GaInN) 等材质。在本实施例中，发光二极管迭层 204 的 n 型半导体层和 p 型半导体层沿着垂直于成长基板 202 表面的方向堆栈。值得注意的是，在本发明一实施例中，为使发光二极管测试结构 250 的光电特性易于测量，是设计使发光二极管迭层 204 暴露出 n 型半导体层的第一表面 207 和暴露出 p 型半导体层的第二表面 209 皆是位于发光二极管迭层 204 的同一侧且两者不共平面，并且，发光二极管迭层 204 是具有连接第一表面 207 和第二表面 209 的一侧壁 211。

[0034] 如图 1 所示，每一个发光二极管测试结构 250 还包括一第一电极 206 和一第二电极 210，分别设置于发光二极管迭层 204 的第一表面 207 和第二表面 209 上，其中第一电极 206 可提供为后续光电特性测量的电性接触以及可做为发光二极管芯片最终结构的电极之一。值得注意的是，发光二极管测试结构 250 的第二电极 210 仅提供作为后续光电特性测量的电性接触，但并非作为发光二极管芯片最终结构的电极之一。值得注意的是，在本发明一实施例中，为使发光二极管测试结构 250 的光电特性易于测量（意即使得光电特性测量仪器易于与发光二极管测试结构 250 电性接触而不需精确的对准步骤），系设计使第一电极 206 与第一表面 207 的重叠面积 A1 是设计为第一表面的面积 A2 的 50% 至 100% 之间。此外，每一个发光二极管测试结构 250 还包括一金属层 208，位于发光二极管测试结构 250 的第一表面 207 上，且覆盖第一电极 206。金属层 208 可更增加发光二极管测试结构 250 的第一电极 206 与光电特性测量仪器电性接触的面积。

[0035] 接着，再如图 1 所示，将数个发光二极管测试结构 250 设置于一测试板 200 上，以测量每一个发光二极管测试结构 250 的光电特性。在本发明一实施例中，测试板 200 可为例如胶带之一绝缘板。如图 1 所示的发光二极管测试结构 250 的电极设置位置及测试结构的设置方式可以于发光组件芯片工艺步骤中一次测量多个发光二极管测试结构 250 的光电特性，可有效预估及设计光机模块的性能，不需等到完成芯片工人才得知上述光电特性。在本发明一实施例中，不符合一特定光电特性规格的发光二极管测试结构 250a 可不必进行后续的芯片工艺，因而可以节省工艺成本。

[0036] 经过上述光电特性测量步骤之后，接着，请参考图 2，挑选出符合一特定光电特性规格的发光二极管测试结构 250a 并固定于一承载基板 214 上。在本发明一实施例中，承载基板 214 具有一凹槽 216，以使发光二极管测试结构 250a 设置于其中。在本发明一实施例中，承载基板 214 可包括半导体基板或金属氧化物基板，例如硅基板或氮化铝基板等。如图 2 所示，每一个发光二极管测试结构 250a 的第一电极 206 是藉由一金属层 212 连接至承载基板 214。

[0037] 接着，请参考图 3，其显示发光二极管 260 的形成步骤。如图 3 所示，可进行一雷射切割工艺，沿每一个发光二极管测试结构 250a 的发光二极管迭层 204 的侧壁 211 移除部分

成长基板 202、部分发光二极管迭层 204 和第二电极 210，以形成发光二极管迭层 204a。然后，进行一蚀刻工艺，移除每一个发光二极管测试结构 250a 的成长基板 202，以形成数个发光二极管 260。如图 3 所示，经过上述工艺之后，系暴露出每一个发光二极管 260 的发光面 228。

[0038] 接着，请参考图 4，其显示发光二极管 260 的导线层的形成步骤。如图 4 所示，可依序进行一沉积工艺和一图案化工艺，顺应性于部分承载基板 214，包括凹槽 216 的底面 220、侧壁 222、承载基板 214 的背面 223 和侧壁 221，和部分发光二极管 260 上形成一绝缘层 218。如图 4 所示，绝缘层 218 是包覆该凹槽的部分底面 220 和部分侧面 222，并延伸至承载基板 214 的部分背面 223。在本发明一实施例中，沉积工艺可包括化学气相沉积法 (CVD)、物理气相沉积法 (PVD)、溅镀法、印刷法、喷涂法 (spray coating) 或旋转涂布法，而图案化工艺可包括微影和蚀刻工艺。在本发明实施例中，绝缘层 218 是用以使后续形成的导线层不会与发光二极管 260 或承载基板 214 产生短路，绝缘层 218 的材质可包括环氧树脂、聚亚醯胺、树脂、氧化硅、金属氧化物或氮化硅。

[0039] 之后，请再参考图 4，可利用电镀 (electric plating) 或化学气相沉积 (CVD) 等方式，于绝缘层 218 上形成数条第一导线层 224 和数条第二导线层 226，其中第一导线层 224 和第二导线层 226 是用以分别电性连接至发光二极管迭层 204 的不同导电类型的半导体层。如图 4 所示，第一导线层 224 是设置于承载基板 214 的一背面 223，其可藉由穿过承载基板 214 的导通孔 (图未显示)、金属层 208 和 212 电性连接至发光二极管 260 的第一电极 206，而第二导线层 226 顺应性设置于凹槽 216 的一侧壁 222 与一底面 220 延伸至承载基板 214 的侧壁 221 与背面 223，以电性连接至发光二极管 260 的发光面 228。如图 4 所示，第二导线层 226 是利用绝缘层 218 与承载基板 214 和发光二极管 260 的其它部分隔开。

[0040] 接着，请参考图 5，其显示荧光层 230 和封装材料 232 的形成步骤。可利用涂布 (coating) 方式，于每一个发光二极管 260 的发光面 228 上分别形成一荧光层 230。在本发明一实施例中，荧光层 230 可为含有荧光粉的环氧树脂 (epoxy) 层或硅树脂层，或可以是完全为荧光粉构成的荧光粉层，使用于荧光层 230 的荧光粉可包括磷荧光粉。

[0041] 之后，请再参考图 5，可利用沉积方式，于承载基板 214 的凹槽 216 中形成一封装材料 232，并覆盖荧光层 230、发光二极管 260 以及第二导线层 226。在本发明一实施例中，封装材料 232 可包括环氧树脂、聚亚醯胺或树脂。经过上述工艺之后，是完成本发明实施例的光机模块 500。

[0042] 在本发明实施例是提供一种光机模块及其制作方法。本发明实施例的光机模块的制作方法是特别于发光组件芯片工艺步骤中制作便于光电特性测量仪器易于电性接触的电极设计，因而不需精确的对准步骤即可测量发光组件，且可于发光组件芯片工艺步骤中即挑选出符合一特定光电特性规格的发光组件再制作成光机模块。因此，本发明实施例的光机模块工艺步骤可有效预估及设计光机模块的性能，以提升光机模块的可靠度，且可以节省工艺成本。另外，用以供挑选出的发光组件设置于其上的承载基板是同时具有电路连结及散热特性，因而上述承载基板可取代现有技术的封装支架 (lead frame) 和散热块。当光机模块操作时，发光组件所产生的热可经由承载基板直接导至光机模块外而不需再经过现有光机模块的封装支架，因而导热速率可大为提升。由于本发明实施例发光组件至光机模块外侧的距离远小于现有光机模块，因此可迅速将发光组件芯片产生的热导至外界，因

而可以延长发光组件的旋光性及寿命。

[0043] 虽然本发明已以实施例揭示如上，然其并非用以限定本发明，任何本领域的普通技术人员，当可作些许的更动与润饰，而不脱离本发明的精神和范围。

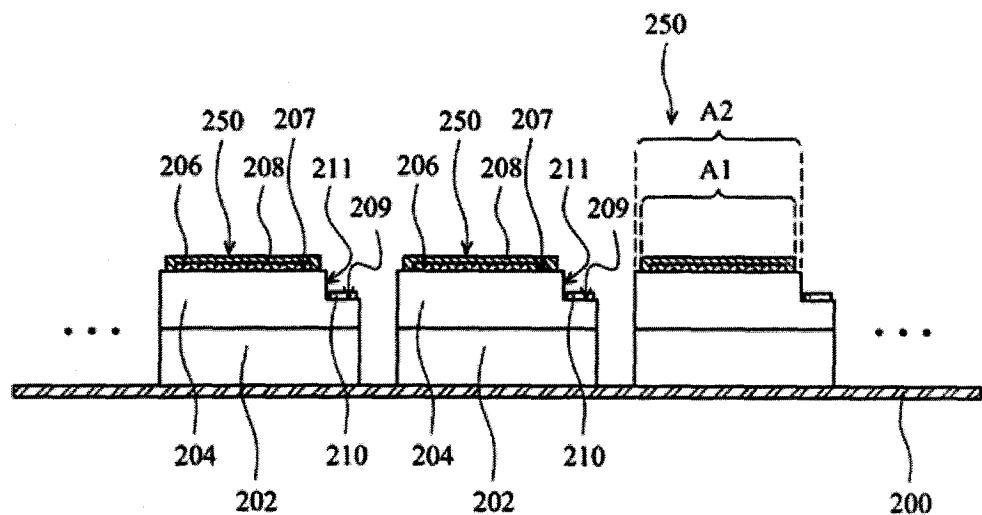


图 1

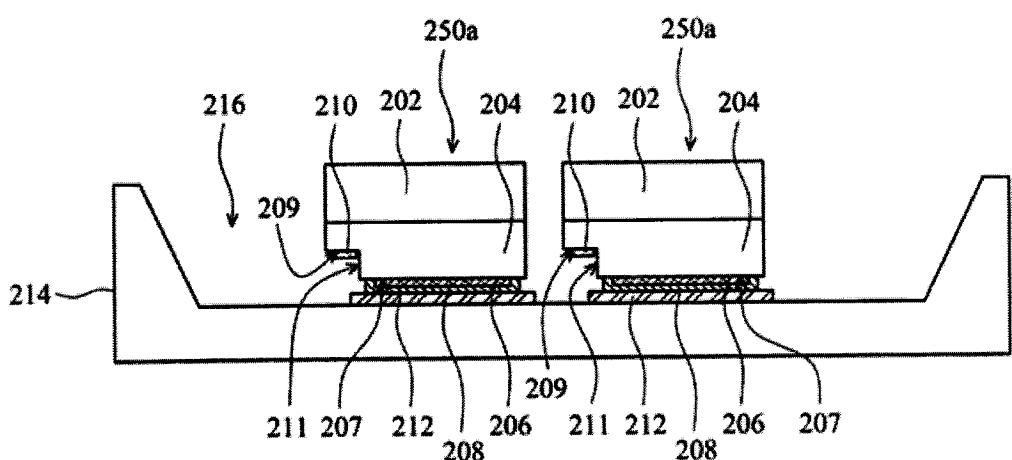


图 2

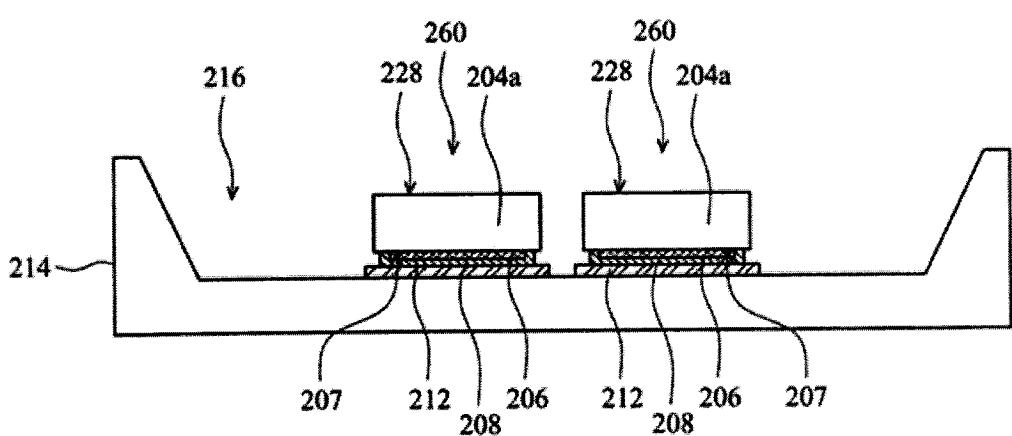


图 3

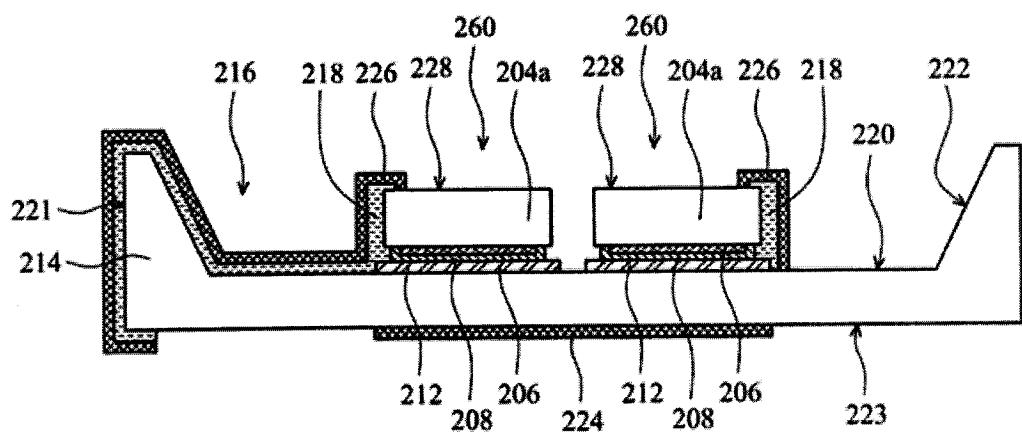


图 4

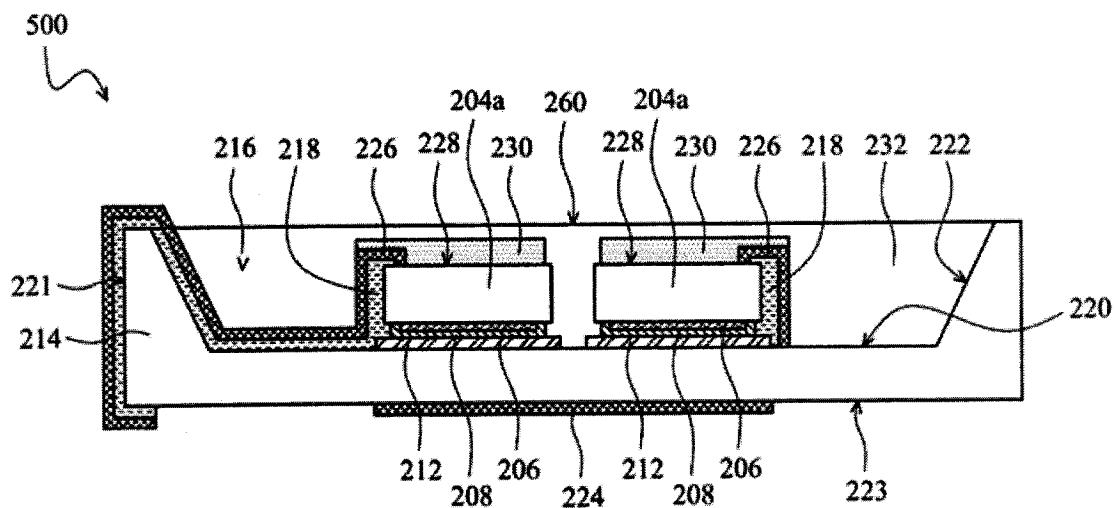


图 5