

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 6 月 23 日 (23.06.2016)



(10) 国际公布号
WO 2016/095306 A1

(51) 国际专利分类号:
H01L 21/336 (2006.01)

(21) 国际申请号: PCT/CN2015/070890

(22) 国际申请日: 2015 年 1 月 16 日 (16.01.2015)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201410784059.4 2014 年 12 月 16 日 (16.12.2014) CN

(71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 陈归 (CHEN, Gui); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。薛景峰 (XUE, Jingfeng); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。张鑫 (ZHANG, Xin); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 深圳市铭粤知识产权代理有限公司 (MING & YUE INTELLECTUAL PROPERTY LAW FIRM); 中国广东省深圳市南山区登良路 21 号南油第二工业区 206 栋 6 层 611 室 (恒裕中心 B 座), Guangdong 518054 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: MANUFACTURING METHOD FOR LOWER TEMPERATURE POLYCRYSTAL SILICON THIN FILM TRANSISTOR

(54) 发明名称: 一种低温多晶硅薄膜晶体管的制造方法

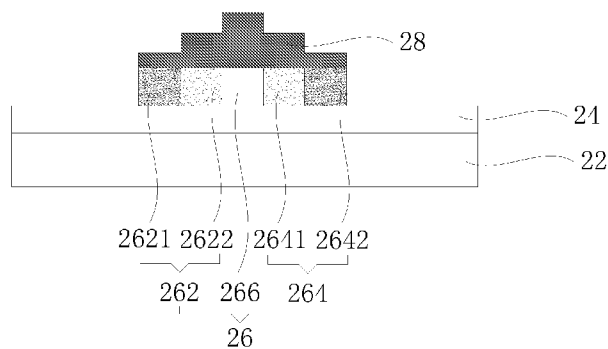


图 2C / Fig. 2C

(57) Abstract: A manufacturing method for a lower temperature polycrystalline silicon thin film transistor comprises: providing a substrate (22); forming a buffer layer (24) on the substrate (22); forming a polycrystalline silicon layer (26) and a photoresist layer (28) on the buffer layer (24) at the same time, and performing ion implantation into a source region (262) and a drain region (264) in the polycrystalline silicon layer (26), wherein the thickness of the photoresist layer on a partial region (2621) of the source region (262) away from a channel region (266) in the polycrystalline silicon layer (26) and the thickness of the photoresist layer on a partial region (2622) of the source region (262) adjacent to the channel region (266) increase orderly, and the thickness of the photoresist layer on a partial region (2642) of the drain region (264) away from the channel region (266), the thickness of the photoresist layer on a partial region (2641) of the drain region (264) adjacent to the channel region (266) and the thickness of the photoresist layer on the channel region (266) increase orderly. The process is simplified due to the fact that in the method described above, manufacturing and treatment of the polycrystalline silicon layer are finished only by use of a one-time photomasking process and a one-time ion implantation process, which accordingly lowers the process cost and helps improve production efficiency.

(57) 摘要:

[见续页]



WO 2016/095306 A1



RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, **本国际公布:**

CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, — 包括国际检索报告(条约第 21 条(3))。
TG)。

一种低温多晶硅薄膜晶体管的制造方法，包括：提供一基板（22）；在所述基板（22）上形成缓冲层（24）；在所述缓冲层（24）上同时形成多晶硅层（26）及光阻层（28），对多晶硅层（26）中的源极区（262）及漏极区（264）进行离子注入，所述源极区（262）远离多晶硅层（26）中的通道区（266）的部分区（2621）上的光阻层的厚度、所述源极区（262）靠近所述通道区（266）的部分区（2622）上的光阻层的厚度及所述通道区（266）上的光阻层的厚度依次增大，所述漏极区（264）远离所述通道区（266）的部分区（2642）上的光阻层的厚度、所述漏极区（264）靠近所述通道区（266）的部分区（2641）上的光阻层的厚度及所述通道区（266）上的光阻层的厚度依次增大。以上方法仅采用一次光罩工艺及一次离子注入工艺完成对多晶硅层的制作处理，简化了工艺，因此减少工艺制程成本，且利于提高生产效率。

说明书

一种低温多晶硅薄膜晶体管的制造方法

技术领域

5 本发明涉及一种低温多晶硅（Lower Temperature Polycrystal Silicon, LTPS）薄膜晶体管（Thin Film Transistor, TFT）的制造方法。

背景技术

随着光电与半导体技术的演进，也带动了平板显示器（Flat Panel Display）的蓬勃发展，而在诸多平板显示器中，液晶显示器（Liquid Crystal Display，简称LCD）因具有高空间利用效率、低消耗功率、无辐射以及低电磁干扰等诸多优越特性，已成为市场的主流。

目前，作为LCD的开关元件而广泛采用的是非晶硅薄膜三极管（a-Si TFT），但a-Si TFT LCD在满足薄型、轻量、高精度度、高亮度、高可靠性、低功耗等要求仍受到限制。低温多晶硅（lower temperature polycrystal silicon, LTPS）TFT LCD与a-Si TFT LCD相比，在满足上述要求方面，具有明显优势。

首先，请参照图 1A，提供一基板 10；接着，在基板 10 上形成一多晶硅（LTPS）层 12，其中，例如以溅射工序在基板 10 上形成一非晶硅（a-Si）层，然后进行退货工序，以使该非晶硅层再结晶形成多晶硅，最后对该多晶硅进行曝光显影后形成多晶硅层 12。

20 接着，请参照图 1B，在多晶硅层 12 上覆盖绝缘层 14；接着，在绝缘层 14 上形成栅电极 16；接着，在绝缘层 14 上形成一光阻层 18，其中，该光阻层 18 覆盖栅电极 16 并位于多晶硅层 12 的中间区域上方，例如以利用旋涂方式在绝缘层 14 表面形成光阻材料，再以曝光显影的方式，留下一一定厚度的光阻材料覆盖栅电极 16 并位于多晶硅层 12 的中间区域上方，去除其余位置的光阻材料；接着，利用离子注入工序向多晶硅层 12 的两侧区域 122、124 注入离子。

接着，请参照图 1C，将光阻层 18 去除，例如以曝光显影的方式将光阻层 18 去除；接着，再次利用离子注入工序向多晶硅层 12 的通道区域 121 的两侧

区域注入离子，以使区域 122、124 形成重掺杂区域，区域 126、128 形成轻掺杂区域，其中，区域 122 与区域 126 组成源极区域，而区域 124 与区域 128 组成漏极区域；接着，在绝缘层 14 上形成一钝化层 20，其中，钝化层 20 覆盖绝缘层 14 及栅电极 16。

- 5 由上可知，在传统的 LTPS TFT 制程中，针对多晶硅层 12 的制作，需要采用三次光罩工艺及两次离子注入工艺，工艺复杂，因此增加工艺制程成本，且不利于提高生产效率。

发明内容

- 为了解决上述现有技术存在的问题，本发明的目的在于提供一种低温多晶硅薄膜晶体管的制造方法，包括：提供一基板；在所述基板上形成缓冲层；在所述缓冲层上同时形成多晶硅层及光阻层，其中，所述多晶硅层包括源极区、漏极区以及通道区，所述源极区远离所述通道区的部分区上的光阻层厚度、所述源极区靠近所述通道区的部分区上的光阻层厚度及所述通道区上的光阻层厚度依次增大，所述漏极区远离所述通道区的部分区上的光阻层厚度、所述漏极区靠近所述通道区的部分区上的光阻层厚度及所述通道区上的光阻层厚度依次增大；对所述源极区及所述漏极区进行离子注入，以使所述源极区和所述漏极区分别形成源电极和漏电极，其中，所述源极区远离所述通道区的部分为源极重掺杂区，所述源极区靠近所述通道区的部分区为源极轻掺杂区，所述漏极区远离所述通道区的部分区为漏极重掺杂区，所述漏极区靠近所述通道区的部分区为漏极轻掺杂区；将所述光阻层去除；在所述多晶硅层上形成绝缘层；在所述绝缘层上形成栅电极；在所述绝缘层上形成钝化层，其中，所述钝化层覆盖所述栅电极。

- 进一步地，同时形成所述多晶硅层及所述光阻层是在所述缓冲层表面形成多晶硅，再利用旋涂方式在所述多晶硅表面形成光阻材料，再利用预定光罩对所述光阻材料进行曝光，再对经曝光后的光阻材料进行显影，留下多晶硅及光阻材料在形成所述多晶硅层及所述光阻层的区域中，并去除其余位置的多晶硅及光阻材料，其中，所述预定光罩相对所述通道区的区域的透光率、所述预定光罩相对所述源极轻掺杂区的区域的透光率以及所述预定光罩相对所述源极重掺杂区的区域的透光率依次增大，所述预定光罩相对所述通道区的区域的透

光率、所述预定光罩相对所述漏极轻掺杂区的区域的透光率以及所述预定光罩相对所述漏极重掺杂区的区域的透光率依次增大。

进一步地，同时形成所述多晶硅层及所述光阻层是在所述缓冲层表面形成多晶硅，再利用旋涂方式在所述多晶硅表面形成光阻材料，再利用预定光罩对所述光阻材料进行曝光，再对经曝光后的光阻材料进行显影，留下多晶硅及光阻材料在形成所述多晶硅层及所述光阻层的区域中，并去除其余位置的多晶硅及光阻材料，其中，所述预定光罩相对所述通道区的区域的透光率、所述预定光罩相对所述源极轻掺杂区的区域的透光率以及所述预定光罩相对所述源极重掺杂区的区域的透光率依次减小，所述预定光罩相对所述通道区的区域的透光率、所述预定光罩相对所述漏极轻掺杂区的区域的透光率以及所述预定光罩相对所述漏极重掺杂区的区域的透光率依次减小。

进一步地，形成所述多晶硅是以溅射方式在所述缓冲层表面形成一非晶硅层，再以退火方式使所述非晶硅层再结晶。

进一步地，所述预定光罩为半色调光罩或者灰阶光罩。

进一步地，所述光阻层的材料为正性光阻材料。

进一步地，所述光阻层的材料为负性光阻材料。

进一步地，所述源极重掺杂区上的光阻层厚度与所述漏极重掺杂区上的光阻层厚度相同，所述源极轻掺杂区上的光阻层厚度与所述漏极轻掺杂区上的光阻层厚度相同。

本发明仅采用一次光罩工艺及一次离子注入工艺完成对多晶硅层的制作处理，简化了工艺，因此减少工艺制程成本，且利于提高生产效率。

附图说明

通过结合附图进行的以下描述，本发明的实施例的上述和其它方面、特点和优点将变得更加清楚，附图中：

图 1A 至图 1C 是现有的低温多晶硅薄膜晶体管的制造方法的示意图；

图 2A 至图 2D 是根据本发明的实施例的低温多晶硅薄膜晶体管的制造方

法的示意图；

图 3B 是根据本发明的另一实施例的同时形成多晶硅层及光阻层的示意图；

图 4B 是根据本发明的又一实施例的同时形成多晶硅层及光阻层的示意图；

图 5B 是根据本发明的又一实施例的同时形成多晶硅层及光阻层的示意图。

具体实施方式

以下，将参照附图来详细描述本发明的实施例。然而，可以以许多不同的形式来实施本发明，并且本发明不应该被解释为限制于这里阐述的具体实施例。相反，提供这些实施例是为了解释本发明的原理及其实际应用，从而使本领域的其他技术人员能够理解本发明的各种实施例和适合于特定预期应用的各种修改。在附图中，相同的标号将始终被用于表示相同的元件。

图 2A 至图 2D 是根据本发明的实施例的低温多晶硅薄膜晶体管的制造方法的示意图。

首先，请参照图 2A，提供一基板 22，例如为一绝缘的玻璃基板或石英基板；接着，在基板 22 上形成一缓冲层 24，例如通过 PECVD 工艺在基板 22 上形成的二氧化硅（ SiO_2 ）。

接着，请参照图 2B，在缓冲层 24 上同时形成多晶硅层 26 及光阻层 28。同时形成多晶硅层 26 及光阻层 28 是在缓冲层 24 表面形成多晶硅，再利用旋涂方式在多晶硅表面形成光阻材料，再利用半色调光罩 30 对光阻材料进行曝光，再对经曝光后的光阻材料进行显影，留下多晶硅及光阻材料在形成多晶硅层 26 及光阻层 28 的区域中，并去除其余位置的多晶硅及光阻材料。形成多晶硅是以溅射方式在缓冲层 24 表面形成一非晶硅（a-Si）层，再以退火方式使非晶硅层再结晶。

在本实施例中，多晶硅层 26 包括源极区 262、漏极区 264 以及通道区 266，源极区 262 远离通道区 266 的部分区 2621 上的光阻层 28 的厚度、源极区 262

靠近通道区 266 的部分区 2622 上的光阻层 28 的厚度及通道区 266 上的光阻层 28 的厚度依次增大，漏极区 264 远离通道区 266 的部分区 2641 上的光阻层 28 的厚度、漏极区 264 靠近通道区 266 的部分区 2642 上的光阻层 28 的厚度及通道区 266 上的光阻层 28 的厚度依次增大。

5 接着，请参照图 2C，对源极区 262 及漏极区 264 进行离子注入，以使源极区 262 和漏极区 264 分别形成源电极和漏电极，其中，源极区 262 远离通道区 266 的部分区 2621 为源极重掺杂区，源极区 262 靠近通道区 266 的部分区 2622 为源极轻掺杂区，漏极区 264 远离通道区 266 的部分区 2641 为漏极重掺杂区，漏极区 264 靠近通道区 266 的部分区 2642 为漏极轻掺杂区。

10 一并参照图 2B 和图 2C，光阻层 28 由正性感光材料形成。为了使光阻层 28 形成上述结构，对应的，半色调光罩 30 相对通道区 266 的区域的透光率、半色调光罩 30 相对源极轻掺杂区 2622 的区域的透光率以及半色调光罩 30 相对源极重掺杂区 2621 的区域的透光率依次增大，而半色调光罩 30 相对通道区 266 的区域的透光率、半色调光罩 30 相对漏极轻掺杂区 2642 的区域的透光率以及半色调光罩 30 相对漏极重掺杂区 2641 的区域的透光率依次增大。光阻材料经半色调光罩 30 不同区域透过的光进行曝光，再进行显影后而形成上述的光阻层 28。

20 优选的，源极重掺杂区 2621 上的光阻层 28 的厚度与漏极重掺杂区 2641 上的光阻层 28 的厚度相同，源极轻掺杂区 2622 上的光阻层 28 的厚度与漏极轻掺杂区 2642 上的光阻层 28 的厚度相同。对应的，半色调光罩 30 相对源极轻掺杂区 2622 的区域的透光率与半色调光罩 30 相对漏极轻掺杂区 2642 的区域的透光率相同，半色调光罩 30 相对源极重掺杂区 2621 的区域的透光率与半色调光罩 30 相对漏极重掺杂区 2641 的区域的透光率相同。

25 接着，请参照图 2D，将光阻层 28 去除，例如通过曝光显影方式将光阻层 28 去除；接着，在多晶硅层 26 上形成绝缘层 32，例如通过 PECVD 工艺在多晶硅层 26 上形成的二氧化硅（ SiO_2 ）或氮化硅（ SiN_x ）；接着，在绝缘层 32 上形成栅电极 34，该栅电极 34 的材料可为金属铬或者金属钨或者二者的合金等；接着，在绝缘层 32 上形成钝化层 36，其中，该钝化层 36 覆盖栅电极 34，该钝化层 36 可例如是通过 PECVD 工艺在绝缘层 32 上形成的二氧化硅（ SiO_2 ）

或氮化硅 (SiN_x)。

图 3B 是根据本发明的另一实施例的同时形成多晶硅层及光阻层的示意图。

在图 3B 所示的另一实施例中，仅与图 2B 所示的同时形成多晶硅层及光阻层的方法有区别，其余方法均相同，因此二者相同之处在此不再赘述。

请参照图 3B，在缓冲层 24 上同时形成多晶硅层 26 及光阻层 28。同时形成多晶硅层 26 及光阻层 28 是在缓冲层 24 表面形成多晶硅，再利用旋涂方式在多晶硅表面形成光阻材料，再利用灰阶光罩 38 对光阻材料进行曝光，再对经曝光后的光阻材料进行显影，留下多晶硅及光阻材料在形成多晶硅层 26 及光阻层 28 的区域中，并去除其余位置的多晶硅及光阻材料。形成多晶硅是以溅射方式在缓冲层 24 表面形成一非晶硅 (a-Si) 层，再以退火方式使非晶硅层再结晶。

光阻层 28 由正性感光材料形成。为了使光阻层 28 形成上述结构，对应的，灰阶光罩 38 相对通道区 266 的区域的透光率（即狭缝密度）、灰阶光罩 38 相对源极轻掺杂区 2622 的区域的透光率以及灰阶光罩 38 相对源极重掺杂区 2621 的区域的透光率依次增大，而灰阶光罩 38 相对通道区 266 的区域的透光率、灰阶光罩 38 相对漏极轻掺杂区 2642 的区域的透光率以及灰阶光罩 38 相对漏极重掺杂区 2641 的区域的透光率依次增大。光阻材料经灰阶光罩 38 不同区域透过的光进行曝光，再进行显影后而形成上述的光阻层 28。

图 4B 是根据本发明的又一实施例的同时形成多晶硅层及光阻层的示意图。

在图 4B 所示的又一实施例中，仅与图 2B 所示的同时形成多晶硅层及光阻层的方法有区别，其余方法均相同，因此二者相同之处在此不再赘述。

请参照图 4B，光阻层 28 由负性感光材料形成。为了使光阻层 28 形成上述结构，对应的，半色调光罩 40 相对通道区 266 的区域的透光率、半色调光罩 40 相对源极轻掺杂区 2622 的区域的透光率以及半色调光罩 40 相对源极重掺杂区 2621 的区域的透光率依次减小，而半色调光罩 40 相对通道区 266 的区

域的透光率、半色调光罩 40 相对漏极轻掺杂区 2642 的区域的透光率以及半色调光罩 40 相对漏极重掺杂区 2641 的区域的透光率依次减小。光阻材料经半色调光罩 40 不同区域透过的光进行曝光, 再进行显影后而形成上述的光阻层 28。

5 图 5B 是根据本发明的又一实施例的同时形成多晶硅层及光阻层的示意图。

在图 5B 所示的又一实施例中, 仅与图 2B 所示的同时形成多晶硅层及光阻层的方法有区别, 其余方法均相同, 因此二者相同之处在此不再赘述。

10 请参照图 5B, 光阻层 28 由负性感光材料形成。为了使光阻层 28 形成上述结构, 对应的, 灰阶光罩 42 相对通道区 266 的区域的透光率 (狭缝密度)、灰阶光罩 42 相对源极轻掺杂区 2622 的区域的透光率以及灰阶光罩 42 相对源极重掺杂区 2621 的区域的透光率依次减小, 而灰阶光罩 42 相对通道区 266 的区域的透光率、灰阶光罩 42 相对漏极轻掺杂区 2642 的区域的透光率以及灰阶光罩 42 相对漏极重掺杂区 2641 的区域的透光率依次减小。光阻材料经灰阶光罩 42 不同区域透过的光进行曝光, 再进行显影后而形成上述的光阻层 28。

15 综上, 本发明仅采用一次光罩工艺及一次离子注入工艺完成对多晶硅层的制作处理, 简化了工艺, 因此减少工艺制程成本, 且利于提高生产效率。

虽然已经参照特定实施例示出并描述了本发明, 但是本领域的技术人员将理解: 在不脱离由权利要求及其等同物限定的本发明的精神和范围的情况下, 可在此进行形式和细节上的各种变化。

权利要求书

1、一种低温多晶硅薄膜晶体管的制造方法，其中，包括：

提供一基板；

在所述基板上形成缓冲层；

- 5 在所述缓冲层上同时形成多晶硅层及光阻层，其中，所述多晶硅层包括源极区、漏极区以及通道区，所述源极区远离所述通道区的部分区上的光阻层的厚度、所述源极区靠近所述通道区的部分区上的光阻层的厚度及所述通道区上的光阻层的厚度依次增大，所述漏极区远离所述通道区的部分区上的光阻层的厚度、所述漏极区靠近所述通道区的部分区上的光阻层的厚度及所述通道区上的光阻层的厚度依次增大；
- 10

- 对所述源极区及所述漏极区进行离子注入，以使所述源极区和所述漏极区分别形成源电极和漏电极，其中，所述源极区远离所述通道区的部分为源极重掺杂区，所述源极区靠近所述通道区的部分区为源极轻掺杂区，所述漏极区远离所述通道区的部分区为漏极重掺杂区，所述漏极区靠近所述通道区的部分区为漏极轻掺杂区；
- 15

 将所述光阻层去除；

 在所述多晶硅层上形成绝缘层；

 在所述绝缘层上形成栅电极；

 在所述绝缘层上形成钝化层，其中，所述钝化层覆盖所述栅电极。

- 20 2、根据权利要求1所述的制造方法，其中，同时形成所述多晶硅层及所述光阻层是在所述缓冲层表面形成多晶硅，再利用旋涂方式在所述多晶硅表面形成光阻材料，再利用预定光罩对所述光阻材料进行曝光，再对经曝光后的光阻材料进行显影，留下多晶硅及光阻材料在形成所述多晶硅层及所述光阻层的区域中，并去除其余位置的多晶硅及光阻材料，

- 25 其中，所述预定光罩相对所述通道区的区域的透光率、所述预定光罩相对

所述源极轻掺杂区的区域的透光率以及所述预定光罩相对所述源极重掺杂区的区域的透光率依次增大，所述预定光罩相对所述通道区的区域的透光率、所述预定光罩相对所述漏极轻掺杂区的区域的透光率以及所述预定光罩相对所述漏极重掺杂区的区域的透光率依次增大。

5 3、根据权利要求1所述的制造方法，其中，同时形成所述多晶硅层及所述光阻层是在所述缓冲层表面形成多晶硅，再利用旋涂方式在所述多晶硅表面形成光阻材料，再利用预定光罩对所述光阻材料进行曝光，再对经曝光后的光阻材料进行显影，留下多晶硅及光阻材料在形成所述多晶硅层及所述光阻层的区域中，并去除其余位置的多晶硅及光阻材料，

10 其中，所述预定光罩相对所述通道区的区域的透光率、所述预定光罩相对所述源极轻掺杂区的区域的透光率以及所述预定光罩相对所述源极重掺杂区的区域的透光率依次减小，所述预定光罩相对所述通道区的区域的透光率、所述预定光罩相对所述漏极轻掺杂区的区域的透光率以及所述预定光罩相对所述漏极重掺杂区的区域的透光率依次减小。

15 4、根据权利要求2所述的制造方法，其中，形成所述多晶硅是以溅射方式在所述缓冲层表面形成一非晶硅层，再以退火方式使所述非晶硅层再结晶。

5、根据权利要求2所述的制造方法，其中，所述预定光罩为半色调光罩或者灰阶光罩。

20 6、根据权利要求4所述的制造方法，其中，所述预定光罩为半色调光罩或者灰阶光罩。

7、根据权利要求3所述的制造方法，其中，形成所述多晶硅是以溅射方式在所述缓冲层表面形成一非晶硅层，再以退火方式使所述非晶硅层再结晶。

8、根据权利要求3所述的制造方法，其中，所述预定光罩为半色调光罩或者灰阶光罩。

25 9、根据权利要求7所述的制造方法，其中，所述预定光罩为半色调光罩或者灰阶光罩。

10、根据权利要求 5 所述的制造方法，其中，所述光阻层的材料为正性光阻材料。

11、根据权利要求 6 所述的制造方法，其中，所述光阻层的材料为正性光阻材料。

5 12、根据权利要求 8 所述的制造方法，其中，所述光阻层的材料为负性光阻材料。

13、根据权利要求 9 所述的制造方法，其中，所述光阻层的材料为负性光阻材料。

10 14、根据权利要求 1 所述的制造方法，其中，所述源极重掺杂区上的光阻层的厚度与所述漏极重掺杂区上的光阻层的厚度相同，所述源极轻掺杂区上的光阻层的厚度与所述漏极轻掺杂区上的光阻层的厚度相同。

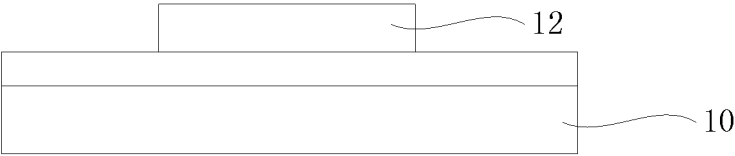


图 1A

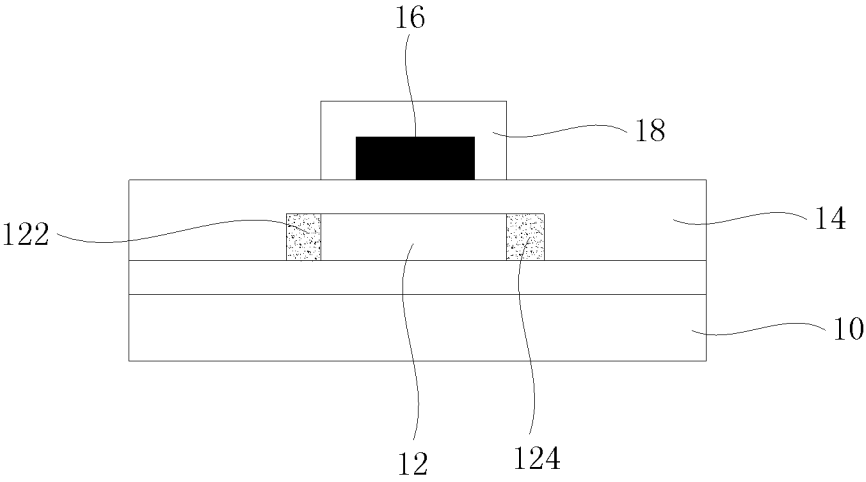


图 1B

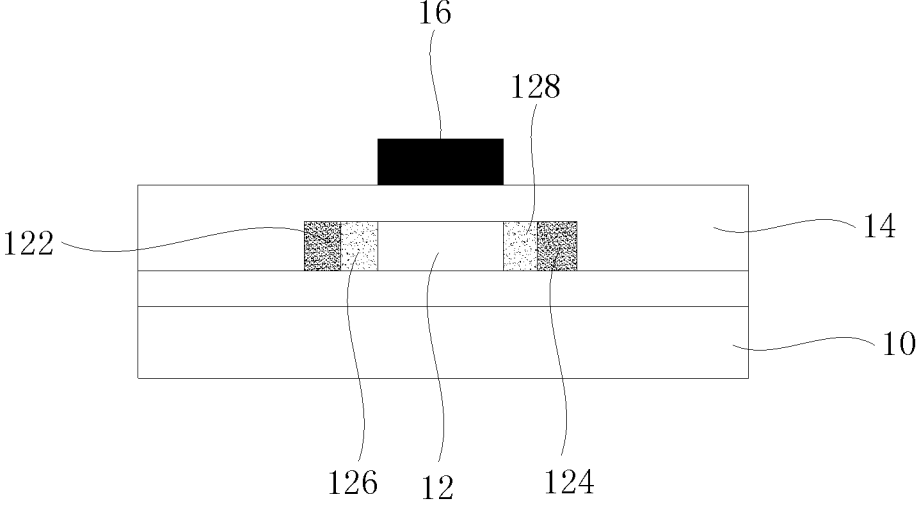


图 1C

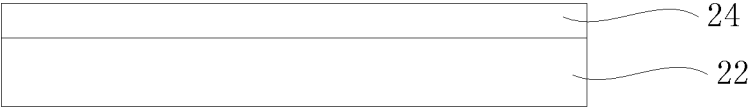


图 2A

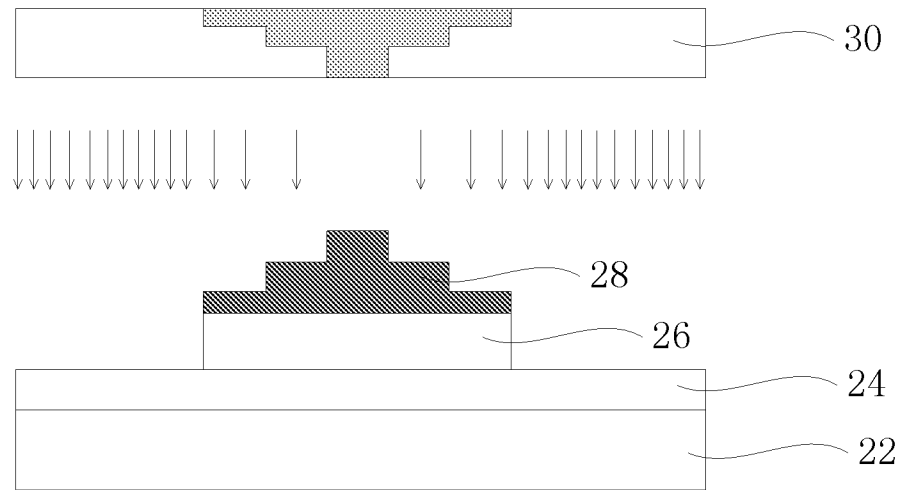


图 2B

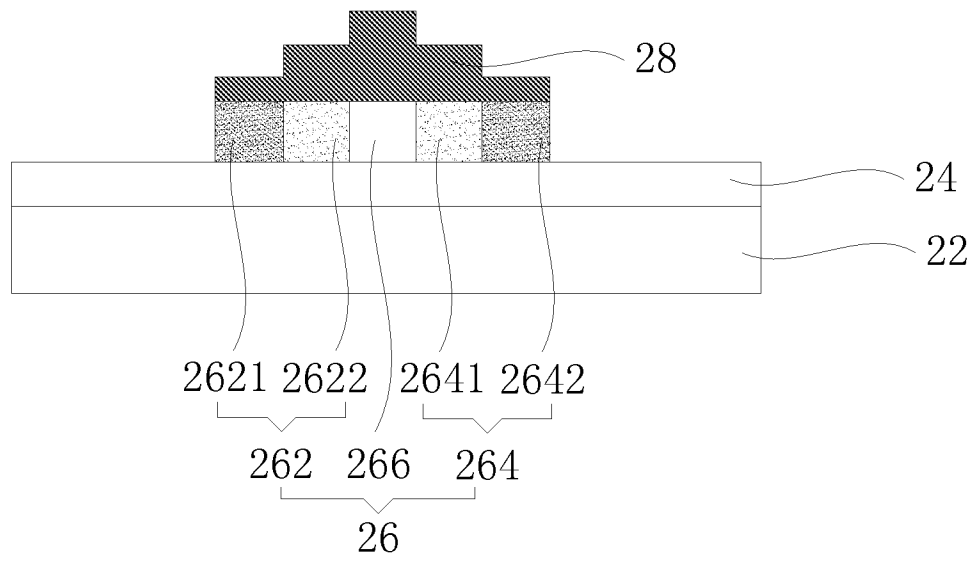


图 2C

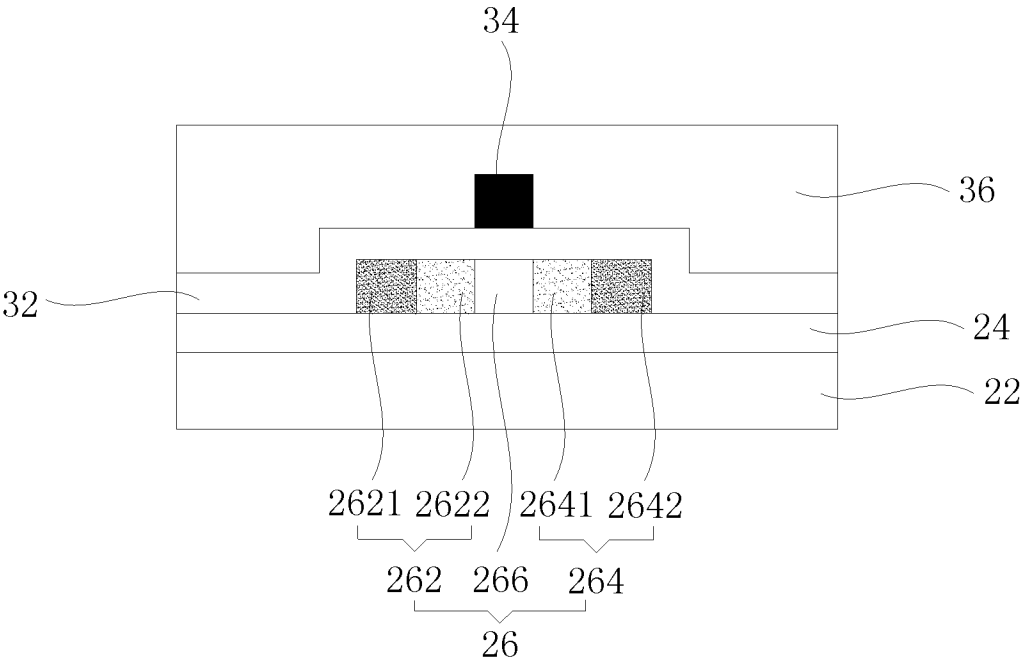


图 2D

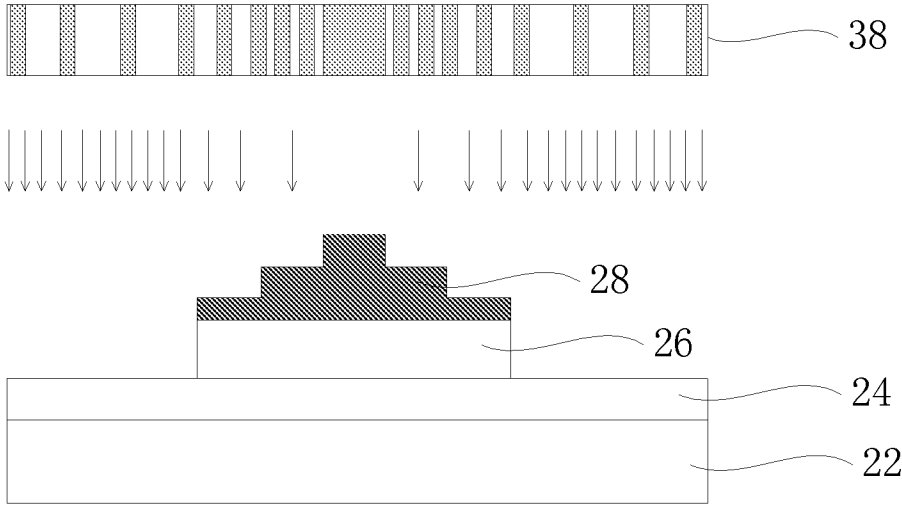


图 3B

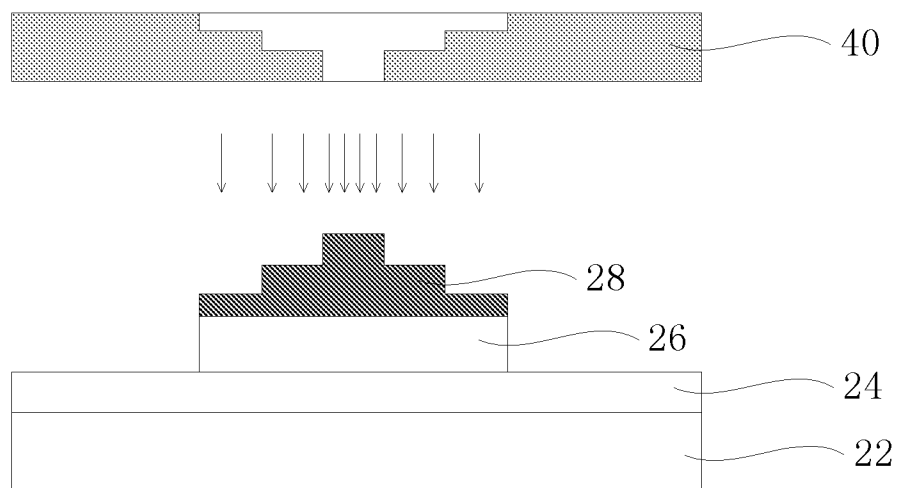


图 4B

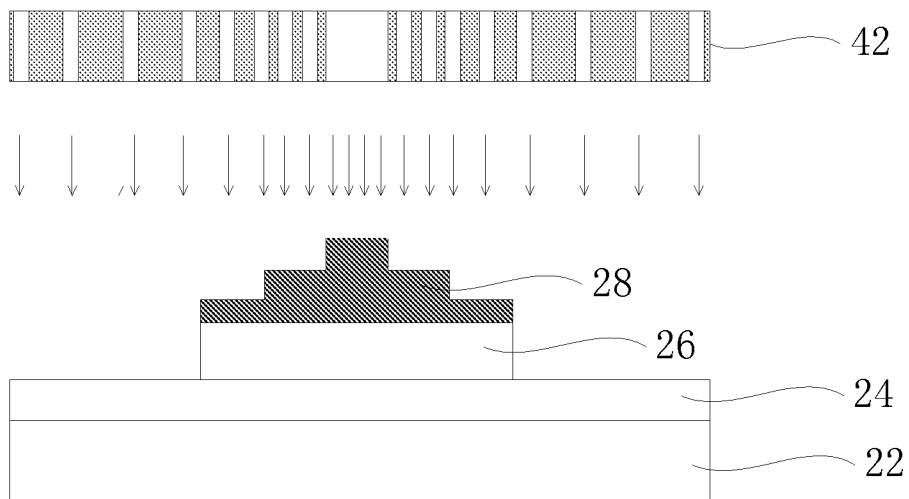


图 5B

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2015/070890

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/336 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNKI, CNPAT, WPI, EPODOC: thin W film W transistor, TFT, lightly W doped, LDD, halftone, semitransparent, gray tone, gray scale, gap, mask, photomask, photoresist, gray, grey, slit

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2008177457 A (SEIKO EPSON CORP.) 31 July 2008 (31.07.2008) description, paragraphs [0018] to [0050] and figures 2 to 4	1-14
X	CN 101424874 A (SEIKO EPSON CORP.) 06 May 2009 (06.05.2009) description, page 9, the second paragraph from the bottom to page 11, the fourth paragraph and figures 5 to 9	1-14
X	JP 2008305882 A (SEIKO EPSON CORP.) 18 December 2008 (18.12.2008) description, paragraph [0063] and figures 2 and 10	1-14
X	JP 2008135506 A (SEIKO EPSON CORP.) 12 June 2008 (12.06.2008) description, paragraph [0056] and figures 2 and 10	1-14

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 February 2015	Date of mailing of the international search report 02 March 2015
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LIU, Zhongtao Telephone No. (86-10) 62413808

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/070890

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2008177457 A	31 July 2008	None	
CN 101424874 A	06 May 2009	JP 4930324 B2	16 May 2012
		US 2009111251 A1	30 April 2009
		JP 2009109610 A	21 May 2009
		KR 20090043440 A	06 May 2009
		US 7858272 B2	28 December 2010
JP 2008305882 A	18 December 2008	None	
JP 2008135506 A	12 June 2008	None	

A. 主题的分类		
H01L 21/336(2006.01)i		
按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域		
检索的最低限度文献(标明分类系统和分类号)		
H01L		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))		
CNKI, CNPAT, WPI, EPDOC: 薄膜晶体管, TFT, 轻掺杂, LDD, 半色调, 半透, 灰色调, 灰阶, 缝隙, 掩膜, 光罩, 光阻, thin W film W transistor, lightly W doped, LDD, halftone, gray, grey, slit, mask, photoresist		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	JP 2008177457 A (SEIKO EPSON CORP.) 2008年 7月 31日 (2008 - 07 - 31) 说明书第[0018]-[0050]段、图2-4	1-14
X	CN 101424874 A (精工爱普生株式会社) 2009年 5月 6日 (2009 - 05 - 06) 说明书第9页倒数第2段-第11页第4段、图5-9	1-14
X	JP 2008305882 A (SEIKO EPSON CORP.) 2008年 12月 18日 (2008 - 12 - 18) 说明书第[0063]段、图2, 10	1-14
X	JP 2008135506 A (SEIKO EPSON CORP.) 2008年 6月 12日 (2008 - 06 - 12) 说明书第[0056]段、图2, 10	1-14
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2015年 2月 14日		2015年 3月 2日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局(ISA/CN) 北京市海淀区蓟门桥西土城路6号 100088 中国		刘中涛
传真号 (86-10)62019451		电话号码 (86-10)62413808

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/070890

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
JP	2008177457	A	2008年 7月 31日	无	
CN	101424874	A	2009年 5月 6日	JP	4930324 B2 2012年 5月 16日
				US	2009111251 A1 2009年 4月 30日
				JP	2009109610 A 2009年 5月 21日
				KR	20090043440 A 2009年 5月 6日
				US	7858272 B2 2010年 12月 28日
JP	2008305882	A	2008年 12月 18日	无	
JP	2008135506	A	2008年 6月 12日	无	

表 PCT/ISA/210 (同族专利附件) (2009年7月)