

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年 2 月 13 日 (13.02.2003)

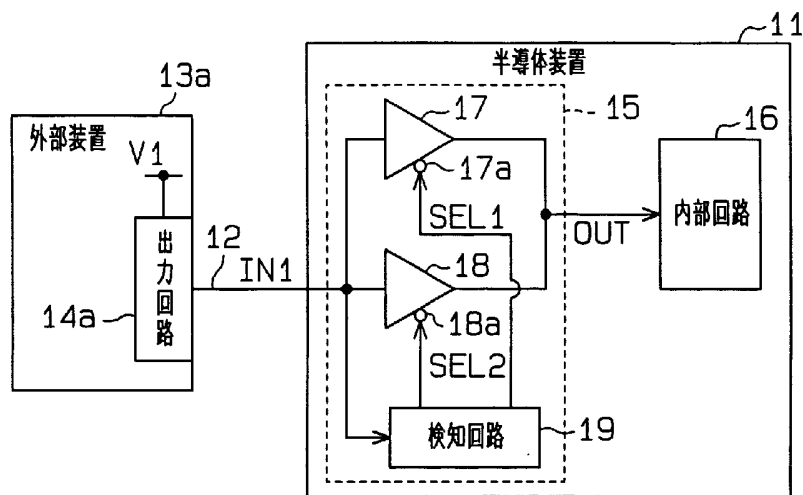
PCT

(10) 国際公開番号
WO 03/013085 A1

- (51) 国際特許分類: H04L 25/02, G06F 3/00 (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 高瀬弘嗣
(TAKASE, Hiroshi) [JP/JP]; 〒487-0013 愛知県春日井
(21) 国際出願番号: PCT/JP01/06587 市高蔵寺町二丁目1844番2 富士通ヴィエルエスアイ
株式会社内 Aichi (JP).
(22) 国際出願日: 2001 年 7 月 31 日 (31.07.2001)
(25) 国際出願の言語: 日本語 (74) 代理人: 恩田博宣(ONDA, Hironori); 〒500-8731 岐阜
県岐阜市大宮町2丁目12番地の1 Gifu (JP).
(26) 国際公開の言語: 日本語 (81) 指定国 (国内): JP, KR, US.
(71) 出願人 (米国を除く全ての指定国について): 富士通
株式会社 (FUJITSU LIMITED) [JP/JP]; 〒211-8588 神
奈川県川崎市中原区上小田中4丁目1番1号 Kanagawa
(JP). (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE,
DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
(71) 出願人 (日本についてのみ): 富士通ヴィエルエス
アイ株式会社 (FUJITSU VLSI LIMITED) [JP/JP]; 〒
487-0013 愛知県春日井市高蔵寺町二丁目1844番2
Aichi (JP). 添付公開書類:
— 国際調査報告書
2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

(54) Title: SEMICONDUCTOR DEVICE AND DATA TRANSFER SYSTEM

(54) 発明の名称: 半導体装置及びデータ転送システム



13a...EXTERNAL APPARATUS

14a...OUTPUT CIRCUIT

11...SEMICONDUCTOR DEVICE

16...INTERNAL CIRCUIT

19...DETECTING CIRCUIT

(57) Abstract: A semiconductor device receiving a plurality of input signals each having a different central amplitude level without using an AC coupling circuit. The semiconductor device (11) incorporates an input circuit (15) comprising receiving circuits (17, 18) and a detecting circuit (19) and receives a plurality of input signals (IN) each having a different central amplitude level depending on an external apparatus (13) being connected. The receiving circuits (17, 18) have different signal decision levels. The detecting circuit (19) detects the central amplitude level of an input signal (IN) and generates control signals (SEL1, SEL2). Any one receiving circuit is made effective selectively by the control signals (SEL1, SEL2) from the detecting circuit (19) and the input signal (IN) is converted into an output signal (OUT) having a constant level.

[続葉有]



(57) 要約:

ACカップリング回路を用いることなく、中心振幅レベルの異なる複数の入力信号を受信する半導体装置。半導体装置（11）は、受信回路（17, 18）と検知回路（19）とからなる入力回路（15）を内蔵しており、接続される外部装置（13）に応じて、異なる中心振幅レベルを持つ複数の入力信号（IN）を受信する。受信回路（17, 18）はそれぞれ異なる信号判定レベルを持つ。検知回路（19）は入力信号（IN）の中心振幅レベルを検知して制御信号（SEL1, SEL2）を生成する。検知回路（19）の制御信号（SEL1, SEL2）によっていずれかの受信回路が選択的に有効とされ、入力信号（IN）が一定レベルを有する出力信号（OUT）に変換される。

半導体装置及びデータ転送システム

技術分野

本発明は、外部装置から送出されるデータ信号を受信する半導体装置及びデータ転送システムに関する。

近年、コンピュータ、周辺機器や家庭用の音声／画像機器において音声／画像に関するデータ転送が行われるようになってきている。このデータ転送を行うために、通信データのプロトコルの統一が図られ、そのプロトコルを制御するための半導体装置（例えば、シリアルバスコントローラ）がコンピュータ、周辺機器や音声／画像機器に組み込まれている。この半導体装置には、異なる外部装置が接続可能となっており、それら外部装置からは、中心振幅レベルの異なる信号が送出される場合がある。そのため、中心振幅レベルの異なる複数の信号を取り込むことができる半導体装置が必要となっている。

背景技術

図7は、半導体装置51と外部装置52とを備えるデータ転送システムの概略的なブロック図である。半導体装置51は、P1394b規格に対応するシリアルバスコントローラである。同半導体装置51にはACカップリング回路53を介して外部装置52が接続されている。P1394b規格に対応するシリアルバスコントローラの場合、図8に示すように、入力信号INの振幅 ΔV は600mV～800mVである。また、入力信号INは、外部装置52における電源電圧に応じて異なる中心振幅レベルVCを持つ。例えば、電源電圧が2.5Vの場合には1.4V～1.7Vの中心振幅レベルVCを持ち、電源電圧が1.8Vの場合には0.7～1.0Vの中心振幅レベルVCを持つ。中心振幅レベルVCとは入力信号INの中心レベルの振幅範囲をいう。

つまり、半導体装置51に接続される外部装置52に応じて入力信号INの中心振幅レベルVCが異なる。それ故、半導体装置51と外部装置52との間にA

Cカップリング回路53が接続されている。このACカップリング回路53は、外部装置52からの入力信号INの中心振幅レベルVCを、半導体装置51の入力回路54で入力信号INを判定できるように一定のレベルに変換する。ACカップリング回路53は、コンデンサC11、抵抗R11、R12とからなり、入力信号INを、電源電圧を抵抗R11、R12により分圧することにより得られた所定電圧を中心に振幅する信号にレベル変換する。入力回路54は、制御信号（イネーブル信号）ENを入力し、同制御信号ENに応答して内部回路55へレベル変換された入力信号を選択的に供給する。

ところで、コンピュータやその周辺機器において、ACカップリング回路53及び半導体装置51は回路基板上に実装される。半導体装置51には、複数の入力回路54が設けられ、その複数の入力回路54に対して複数の外部装置52が接続される。その場合、各入力回路54毎にACカップリング回路53が必要となり、部品点数の増加や回路基板における実装面積の増大といった問題が生じてしまう。

本発明の目的は、ACカップリング回路を用いることなく、中心振幅レベルの異なる複数の入力信号を受信することができる半導体装置及びデータ転送システムを提供することにある。

発明の開示

本発明の第1の態様において、半導体装置が提供される。異なる中心振幅レベルを持つ入力信号を受信する半導体装置において、前記入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、前記検知回路に接続され、前記制御信号に基づいて前記入力信号を一定レベルを有する信号に変換する変換回路とを備える。

本発明の第2の態様において、半導体装置が提供される。異なる中心振幅レベルを持つ入力信号を受信する半導体装置において、前記入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、前記検知回路に接続され、前記制御信号に基づいて前記入力信号の判定レベルを選択する選択回路とを備える。

本発明の第3の態様において、データ転送システムが提供される。データ信号

を出力する第 1 の装置と、前記データ信号を入力信号として受信する第 2 の装置とを備えたデータ転送システムにおいて、前記第 2 の装置は、入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、前記検知回路に接続され、前記制御信号に基づいて前記入力信号を一定レベルを有する信号に変換する変換回路とを備える。

本発明の第 4 の態様において、データ転送システムが提供される。データ信号を出力する第 1 の装置と、前記データ信号を入力信号として受信する第 2 の装置とを備えたデータ転送システムにおいて、前記第 2 の装置は、前記入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、前記検知回路に接続され、前記制御信号に基づいて前記入力信号の判定レベルを選択する選択回路とを備える。

図面の簡単な説明

図 1 は、本発明の第一実施形態におけるデータ転送システムの概略的なブロック図である。

図 2 は、図 1 の半導体装置に別の外部装置が接続されたデータ転送システムの概略的なブロック図である。

図 3 は、図 1 の半導体装置の検知回路の回路図である。

図 4 は、本発明の第二実施形態におけるデータ転送システムの概略的なブロック図である。

図 5 は、図 4 の半導体装置の受信回路の回路図である。

図 6 は、図 4 の半導体装置の検知回路の回路図である。

図 7 は、従来のデータ転送システムの概略的なブロック図である。

図 8 は、入力信号の波形図である。

発明を実施するための最良の形態

以下、本発明を、外部装置（第 1 の装置）と半導体装置（第 2 の装置）とを備えるデータ転送システムに具体化した第一実施形態を図 1 ～図 3 に従って説明する。

図 1 は、データ転送システムの概略的なブロック図である。半導体装置 11 は、P 1394b 規格に準拠したシリアルバスコントローラであり、パーソナルコンピュータやその周辺機器における回路基板上に搭載される。半導体装置 11 は、通信ケーブル 12 を介して外部装置 13a と接続され、同外部装置 13a との間でデータ転送を行う。

外部装置 13a は出力回路 14a を備える。出力回路 14a には第 1 電源電圧 V_1 ($= 2.5V$) が供給されており、同出力回路 14a は、第 1 電源電圧 V_1 に基づいて半導体装置 11 に入力信号（データ信号） I_{N1} を送出する。外部装置 13a における出力回路 14a も、半導体装置 11 と同様に P 1394b 規格に対応しており、図 8 に示す入力信号 I_N と同様に、 $600 \sim 800mV$ の振幅 ΔV を持つ信号 I_{N1} を送出する。この信号 I_{N1} は、 $1.4V \sim 1.7V$ の中心振幅レベル V_C を持つ。

図 2 に示すように、半導体装置 11 は、外部装置 13a 以外にも P 1394b 規格に対応する別の外部装置 13b と接続され、同外部装置 13b との間でデータ転送を行うことができる。外部装置 13b は出力回路 14b を備える。出力回路 14b には第 2 電源電圧 V_2 ($= 1.8V$) が供給されており、同出力回路 14b は、第 2 電源電圧 V_2 に基づいて半導体装置 11 に入力信号 I_{N2} を送出する。入力信号 I_{N2} の振幅 ΔV も $600 \sim 800mV$ である。また、入力信号 I_{N2} は $0.7V \sim 1.0V$ の中心振幅レベル V_C を持つ。

これら外部装置 13a 又は外部装置 13b が接続される半導体装置 11 は、中心振幅レベル V_C が $1.4V \sim 1.7V$ 又は $0.7V \sim 1.0V$ である入力信号 I_{N1} 、 I_{N2} の受信が可能である。

以下、半導体装置 11 の構成について詳述する。

半導体装置 11 は、入力回路 15 と内部回路 16 を含み、入力回路 15 は第 1 及び第 2 受信回路 17、18 と検知回路 19 を含む。入力回路 15 は通信ケーブル 12 を介して外部装置 13a 又は外部装置 13b に接続され、第 1 及び第 2 受信回路 17、18 及び検知回路 19 は、同外部装置 13a 又は外部装置 13b からの入力信号 I_{N1} 又は入力信号 I_{N2} を入力する。

第 1 受信回路（変換回路）17 は入力信号 I_{N1} を受信し、入力信号 I_{N1} を

内部回路 16 が必要とする一定の信号レベルにレベル変換し、その変換後の信号を内部回路 16 に出力する。第 2 受信回路（変換回路）18 は入力信号 IN2 を受信し、入力信号 IN2 を内部回路 16 が必要とする一定の信号レベルにレベル変換し、その変換後の信号を内部回路 16 に出力する。

第 1 受信回路 17 は、中心振幅レベル VC が第 1 のレベル（1.4 V～1.7 V）である入力信号 IN1 を受信し、該入力信号 IN1 のレベルに基づいて H レベル又は L レベルの出力信号 OUT を内部回路 16 に出力する。第 2 受信回路 18 は、中心振幅レベル VC が第 2 のレベル（0.7 V～1.0 V）である入力信号 IN2 を受信し、該入力信号 IN2 のレベルに基づいて H レベル又は L レベルの出力信号 OUT を内部回路 16 に出力する。

受信回路 17 はイネーブル端子 17a を持つスリーステート回路であり、同端子 17a には検知回路 19 からの選択信号 SEL1 が入力される。受信回路 18 はイネーブル端子 18a を持つスリーステート回路であり、同端子 18a には検知回路 19 からの選択信号 SEL2 が入力される。受信回路 17 は、L レベルの選択信号 SEL1 に基づいて活性化し、外部装置 13a からの入力信号 IN1 に対応した出力信号 OUT を内部回路 16 に出力する。受信回路 18 は、L レベルの選択信号 SEL2 に基づいて活性化し、外部装置 13b からの入力信号 IN2 に対応した出力信号 OUT を内部回路 16 に出力する。

検知回路 19 は、入力信号 IN1, IN2 の中心振幅レベル VC に応答し、第 1 及び第 2 受信回路 17, 18 のいずれか一方の出力を有効にする第 1 及び第 2 選択信号 SEL1, SEL2 を生成する。例えば、検知回路 19 は、その中心振幅レベル VC が第 1 のレベル（1.4 V～1.7 V）である入力信号 IN1 に応答し、L レベルの第 1 選択信号 SEL1 と H レベルの第 2 選択信号 SEL2 を生成する。また、検知回路 19 は、その中心振幅レベル VC が第 2 のレベル（0.7 V～1.0 V）である入力信号 IN2 に応答し、H レベルの第 1 選択信号 SEL1 と L レベルの第 2 選択信号 SEL2 を生成する。

図 3 は、検知回路 19 の回路図を示す。検知回路 19 は、コンパレータ 21, 22 とオア回路 23, 24 とにより構成されている。第 1 コンパレータ 21 の非反転入力端子には入力信号 IN（IN1, IN2）が入力され、同コンパレータ

21の反転入力端子には第1基準電圧E1が入力される。第1基準電圧E1は第1のレベルに対応して設定され、本実施形態では1.7Vに設定されている。第2コンパレータ22の非反転入力端子には入力信号INが入力され、同コンパレータ22の反転入力端子には基準電圧E2が入力される。第2基準電圧E2は第2のレベルに対応して設定され、本実施形態では1.0Vに設定されている。

従って、第1のレベルを持つ入力信号IN1が半導体装置11に入力される場合、第1コンパレータ21はLレベルの比較信号S1を出力し、第2コンパレータ22はHレベルの比較信号S2を出力する。また、第2のレベルを持つ入力信号IN2が入力される場合、第1及び第2コンパレータ21, 22はLレベルの比較信号S1, S2を出力する。

第1オア回路23は、第1コンパレータ21の比較信号S1を入力し、第2コンパレータ22の比較信号S2を反転して反転比較信号を入力し、それら比較信号レベルに応じて第1選択信号SEL1を出力する。第2オア回路24は、第1コンパレータ21の比較信号S1と第2コンパレータ22の比較信号S2とを入力し、それら比較信号レベルに応じて第2選択信号SEL2を出力する。

具体的には、図1のように外部装置13aが半導体装置11に接続され、その中心振幅レベルVCが1.4V~1.7Vである入力信号IN1が入力される場合、図3の第1コンパレータ21はLレベルの比較信号S1を出力し、第2コンパレータ22はHレベルの比較信号S2を出力する。第1オア回路23はLレベルの第1選択信号SEL1を出力し、第2オア回路24はHレベルの第2選択信号SEL2を出力する。従って、図1の第1受信回路17は、Lレベルの第1選択信号SEL1に应答し、入力信号IN1から所定レベルを有する出力信号OUTを生成する。第2受信回路18は、Hレベルの第2選択信号SEL2に应答して出力端子をハイインピーダンスに設定する。

一方、図2のように外部装置13bが半導体装置11に接続され、中心振幅レベルが0.7V~1.0Vである入力信号IN2が入力される場合、図3の第1及び第2コンパレータ21, 22はLレベルの比較信号S1, S2を出力する。この場合、第1オア回路23はHレベルの第1選択信号SEL1を出力し、第2オア回路24はLレベルの第2選択信号SEL2を出力する。従って、図2の第

1 受信回路 17 は出力端子をハイインピーダンスに設定し、第 2 受信回路 18 は入力信号 IN2 から所定レベルを有する出力信号 OUT を生成する。

このように、半導体装置 11 は、入力信号 IN (IN1, IN2) の中心振幅レベル VC に応じて第 1 及び第 2 受信回路 17, 18 を選択的に有効とすることで、実質的に入力信号 IN の判定レベルを選択する。従って、第 1 受信回路 17 と第 2 受信回路 18 は選択回路として機能する。これにより、中心振幅レベル VC の異なる入力信号 IN を受信することが可能となる。

次に、本発明の第一実施形態における半導体装置 11 の特徴を以下に記載する。

(1) 半導体装置 11 は、第 1 及び第 2 受信回路 17, 18 と検知回路 19 とからなる入力回路 15 を含む。第 1 及び第 2 受信回路 17, 18 は、互いに異なる中心振幅レベル VC を持つ信号 IN1, IN2 を受信し、互いに共通なレベルを持つ信号 OUT を出力する。検知回路 19 は、入力信号 IN の中心振幅レベル VC を検知し、その検知レベルに応答して制御信号としての選択信号 SEL1, SEL2 を生成する。この選択信号 SEL1, SEL2 によって、受信回路 17, 18 のうちの 1 つが有効となる。このようにすれば、半導体装置 11 の外部に AC カップリング回路 53 (図 7 参照) を接続しなくても、中心振幅レベル VC の異なる入力信号 IN を受信することができる。

(2) 第 1 及び第 2 受信回路 17, 18 は、選択信号 SEL1, SEL2 に応答して自己の受信回路が非有効である場合に出力端子をハイインピーダンスに設定するので、有効である受信回路の出力信号 OUT を内部回路 16 に確実に伝達できる。

(3) 検知回路 19 において、コンパレータ 21, 22 は、2 つの異なる中心振幅レベル VC に対応する基準電圧 E1, E2 を入力し、その基準電圧 E1, E2 と入力信号 IN (IN1, IN2) とを比較するようにした。この場合、各コンパレータ 21, 22 の比較出力に基づいて、第 1 及び第 2 受信回路 17, 18 を選択するための選択信号 SEL1, SEL2 を容易に生成でき、実用上好ましいものとなる。

(4) 半導体装置 11 を用いることにより AC カップリング回路 53 が不要と

なり、パーソナルコンピュータやその周辺機器における部品点数や実装面積を抑制することができる。

以下、本発明を具体化した第二実施形態を図4～図6に従って説明する。

図4は、本実施形態のデータ転送システムの概略的なブロック図である。半導体装置30は、入力回路31と内部回路32を含み、入力回路31は、受信回路(変換回路)33と検知回路34を含む。この半導体装置30も、P1394b規格に準拠したシリアルバスコントローラである。半導体装置30は、通信ケーブル12を介して外部装置13cと接続され、同外部装置13cとの間でデータ転送を行う。外部装置13cは出力回路14cを備える。この外部装置13cも、上記外部装置13a(図1参照)と同様に、第1電源電圧 V_1 ($=2.5V$)に基づいて中心振幅レベル VC が第1のレベル($1.4V\sim 1.7V$)の信号 I_N , $\overline{I_N}$ を出力する。また、半導体装置30は、中心振幅レベル VC が第2のレベル($0.7V\sim 1.0V$)の信号を出力する別の外部装置と接続され、同外部装置との間でデータ転送を行うことができる。

つまり、本実施形態における半導体装置30も、第一実施の形態の半導体装置11と同様に、中心振幅レベル VC が $1.4V\sim 1.7V$ 又は $0.7V\sim 1.0V$ である入力信号 I_N , $\overline{I_N}$ を受信することができる。

図5は、本実施形態における受信回路33の回路図である。受信回路33は、PチャンネルMOSトランジスタ T_1 , T_2 及びNチャンネルMOSトランジスタ T_3 , T_4 と、電流源35と、レベル変換部36とを含む。電流源35は、第1定電流源35aと第2定電流源35bとからなる。

NチャンネルMOSトランジスタ T_3 のゲートには外部装置13からの入力信号 I_N が入力され、NチャンネルMOSトランジスタ T_4 のゲートには入力信号 $\overline{I_N}$ が入力される。これら入力信号 I_N , $\overline{I_N}$ は、差動信号であり、いずれか一方がHレベルである場合、他方はLレベルである。トランジスタ T_3 のドレインはトランジスタ T_1 を介して電源 V_3 に接続され、トランジスタ T_4 のドレインはトランジスタ T_2 を介して電源 V_3 に接続されている。トランジスタ T_3 のソースとトランジスタ T_4 のソースとが接続され、これらソースは電流源35を介して接地されている。トランジスタ T_1 のゲートは同トランジスタ T_1 のド

レインに接続され、トランジスタT2のゲートは同トランジスタT2のドレインに接続されている。

レベル変換部36は、PチャネルMOSトランジスタT5、T6及びNチャネルMOSトランジスタT7、T8とにより構成されている。トランジスタT5のゲートはトランジスタT1のドレインに接続され、トランジスタT6のゲートはトランジスタT2のドレインに接続されている。トランジスタT5のソースは電源V3に接続され、同トランジスタT5のドレインはトランジスタT7を介して接地されている。トランジスタT6のソースは電源V3に接続され、同トランジスタT6のドレインはトランジスタT8を介して接地されている。トランジスタT7のドレインは、トランジスタT7、T8のゲートに接続されている。トランジスタT6とトランジスタT8間のノードN1から直列接続されたバッファ37、インバータ回路38を介して出力信号OUTが出力される。

受信回路33では、トランジスタT3、T4に入力される信号IN、バーINの電圧レベルに応じてトランジスタT3、T4に流れる電流量が決定される。ここで、各トランジスタT3、T4に流れる電流量の総和が電流源35で駆動される電流量と実質的に一致する。これらトランジスタT3、T4に流れる電流量の差に基づいて、レベル変換部36は、その電流を内部回路32が必要とする電圧（Lレベル又はHレベル）に変換する。具体的には、受信回路33は、入力信号IN、バーINの電圧レベルが $IN > \text{バー}IN$ である場合、Hレベルの信号OUTを出力し、 $IN < \text{バー}IN$ である場合、Lレベルの信号OUTを出力する。またこのとき、入力信号IN、バーINの中心振幅レベルVCが1.4V～1.7Vである場合には、電流源35における第1定電流源35aのみが駆動されて電流量を少なくする。一方、入力信号IN、バーINの中心振幅レベルVCが0.7V～1.0Vである場合には、電流源35における第1定電流源35a及び第2定電流源35bの両方が駆動されて電流量を多くする。これにより、受信回路33における入力信号IN、バーINの判定レベル（しきい値）が変更され、入力信号IN、バーINの論理レベル（Lレベル又はHレベル）に対応する一定レベルの出力信号OUTが出力される。なお、電流源35における電流量の切り替えは、検知回路34から出力される制御信号CON1、CON2に基づいて行わ

れる。

図6は、検知回路34の回路図である。検知回路34は、第1及び第2コンパレータ39、40と第1及び第2抵抗R1、R2とにより構成される。第1及び第2抵抗R1、R2は、それぞれ10kΩの抵抗であり、第1抵抗R1と第2抵抗R2間の電圧値が入力信号IN、バーINの中間電圧値に設定される。そして、各コンパレータ39、40の非反転入力端子にはその中間電圧値が入力される。また、第1コンパレータ39の反転入力端子には基準電圧E1が入力され、第2コンパレータ40の反転入力端子には基準電圧E2が入力される。

従って、その中心振幅レベルVCが第1のレベル(1.4V~1.7V)である入力信号IN、バーINが半導体装置30に入力される場合、第1コンパレータ39はLレベルの第1制御信号CON1を出力し、第2コンパレータ40はHレベルの第2制御信号CON2を出力する。受信回路33は、これら制御信号CON1、CON2に応答し、電流源35の第1定電流源35aのみを駆動する。一方、中心振幅レベルVCが第2のレベル(0.7V~1.0V)である入力信号IN、バーINが半導体装置30に入力される場合、第1コンパレータ39はLレベルの第1制御信号CON1を出力し、第2コンパレータ40はLレベルの第2制御信号CON2を出力する。受信回路33は、これら制御信号CON1、CON2に応答し、第1定電流源35a及び第2定電流源35bの両方を駆動する。

次に、本発明の第二実施形態における半導体装置30の特徴を以下に記載する。

(1) 半導体装置30は、受信回路33と検知回路34とからなる入力回路31を含む。受信回路33は、電流源35を含み、検知回路34からの制御信号CON1、CON2に応答して電流源35における電流量を調節する。この電流量の調節により、受信回路33における入力信号INの判定レベルが変更される。この判定レベルの変更により、受信回路33において、中心振幅レベルVCの異なる入力信号IN、バーINを受信することができ、その入力信号IN、バーINのレベルに応じて一定のレベルを有する出力信号OUTを出力できる。その結果、半導体装置30の外部にACカップリング回路53(図7参照)を接続しな

くても、1つの受信回路33により、中心振幅レベルVCの異なる入力信号IN，バーINを受信することができる。

(2) 電流源35は、2つの異なる中心振幅レベルVCに対応する定電流源35a，35bから構成され、駆動されるべき該定電流源35a，35bの数を検知回路34の制御信号CON1，CONに応答して変更することでトランジスタT3，T4に流れる電流量が変更される。このようにすれば、入力信号IN，バーINの中心振幅レベルVCに対応して受信回路33の判定レベルを変更することができる。

上記各実施形態は以下のように変更してもよい。

- ・本発明が、P1394b規格に対応する半導体装置（シリアルバスコントローラ）11，30のみならず、他の半導体装置に適用されてもよい。

- ・上記各実施形態における入力回路15，31では、中心振幅レベルVCの異なる2つの入力信号INに応じて2つの信号判定レベルを設定するものであったが、3つ以上の信号判定レベルを設定してもよい。この場合、信号判定レベルに対応する数の受信回路、定電流源を備えた入力回路が用いられる。

請求の範囲

1. 異なる中心振幅レベルを持つ入力信号を受信する半導体装置において、前記入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、前記検知回路に接続され、前記制御信号に基づいて前記入力信号を一定レベルを有する信号に変換する変換回路とを備えることを特徴とする半導体装置。

2. 前記変換回路は、互いに異なる中心振幅レベルを持つ複数の入力信号を受信し、共通なレベルを持つ出力信号を生成する複数の受信回路を含み、前記検知回路は、検知した中心振幅レベルに応じて前記複数の受信回路のうちの1つを有効とするための前記制御信号を生成することを特徴とする請求項1に記載の半導体装置。

3. 前記複数の受信回路のうち前記制御信号に応答して非有効である受信回路は自己の出力端子をハイインピーダンスに設定することを特徴とする請求項2に記載の半導体装置。

4. 前記変換回路は、複数の判定レベルを有する受信回路であって、該受信回路は、前記制御信号に基づいて判定レベルを変更し、該判定レベルに従って前記各入力信号を一定レベルを有する信号に変換するものであり、

前記検知回路は前記受信回路の各判定レベルが前記各入力信号の中心振幅レベルに対応するよう前記制御信号を生成することを特徴とする請求項1に記載の半導体装置。

5. 前記受信回路は、前記入力信号が供給されるゲートを有するMOS型トランジスタと、該MOS型トランジスタに接続された電流源と、該MOS型トランジスタに接続され、該MOS型トランジスタに流れる電流を電圧に変換する変換回路とを備え、

前記電流源は、検知回路の制御信号に応答して電流量を変更して前記判定レベルを変更することを特徴とする請求項 4 に記載の半導体装置。

6. 前記各入力信号は差動信号であり、該差動信号がそれぞれ供給されるゲートを有する一対の MOS 型トランジスタと、該一対の MOS 型トランジスタに接続された電流源と、該一対の MOS 型トランジスタに接続され、該一対の MOS 型トランジスタに流れる電流を電圧に変換する変換回路とを備え、

前記電流源は、前記検知回路の制御信号に応答して電流量を変更して前記判定レベルを変更することを特徴とする請求項 4 に記載の半導体装置。

7. 前記電流源は、前記入力信号の中心振幅レベルに対応する複数の定電流源を含み、駆動されるべき該複数の定電流源の数を前記検知回路の制御信号に応答して変更することで前記電流量が変更されることを特徴とする請求項 5 又は 6 に記載の半導体装置。

8. 前記検知回路は、前記複数の中心振幅レベルにそれぞれ対応する複数のコンパレータを備え、各コンパレータは関連する中心振幅レベルに対応する基準電位を入力し、該基準電圧と前記入力信号の電圧とを比較し、検知回路は該複数のコンパレータの比較結果に基づいて前記制御信号を生成することを特徴とする請求項 1 ～ 7 のいずれか 1 項に記載の半導体装置。

9. 異なる中心振幅レベルを持つ入力信号を受信する半導体装置において、前記入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、前記検知回路に接続され、前記制御信号に基づいて前記入力信号の判定レベルを選択する選択回路とを備えることを特徴とする半導体装置。

10. データ信号を出力する第 1 の装置と、前記データ信号を入力信号として受信する第 2 の装置と

を備えたデータ転送システムにおいて、
前記第 2 の装置は、
入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、
前記検知回路に接続され、前記制御信号に基づいて前記入力信号を一定レベル
を有する信号に変換する変換回路と
を備えることを特徴とするデータ転送システム。

11. データ信号を出力する第 1 の装置と、
前記データ信号を入力信号として受信する第 2 の装置と
を備えたデータ転送システムにおいて、
前記第 2 の装置は、
入力信号の中心振幅レベルを検知して制御信号を生成する検知回路と、
前記検知回路に接続され、前記制御信号に基づいて前記入力信号の判定レベル
を選択する選択回路と
を備えることを特徴とするデータ転送システム。

1/4

Fig.1

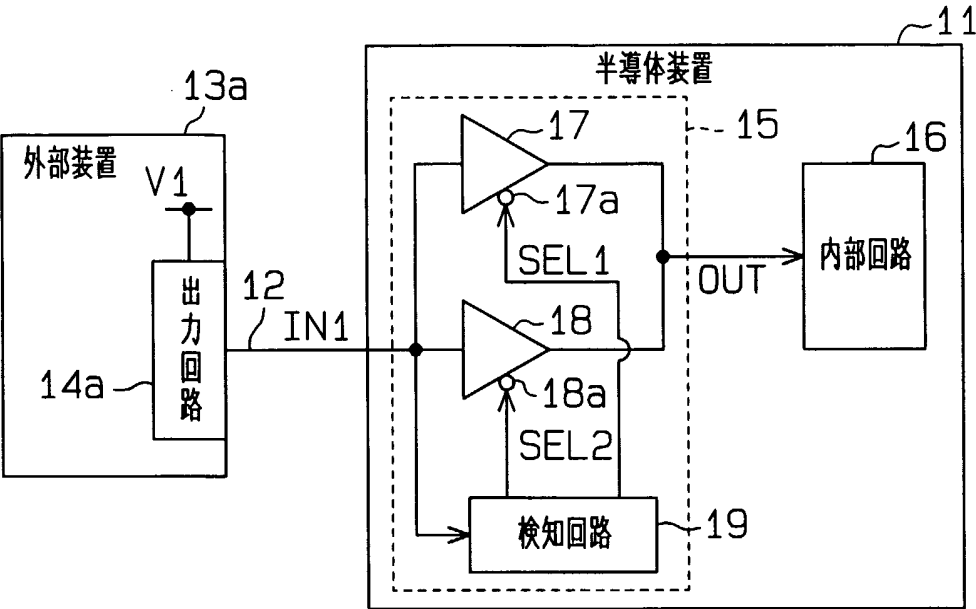


Fig.2

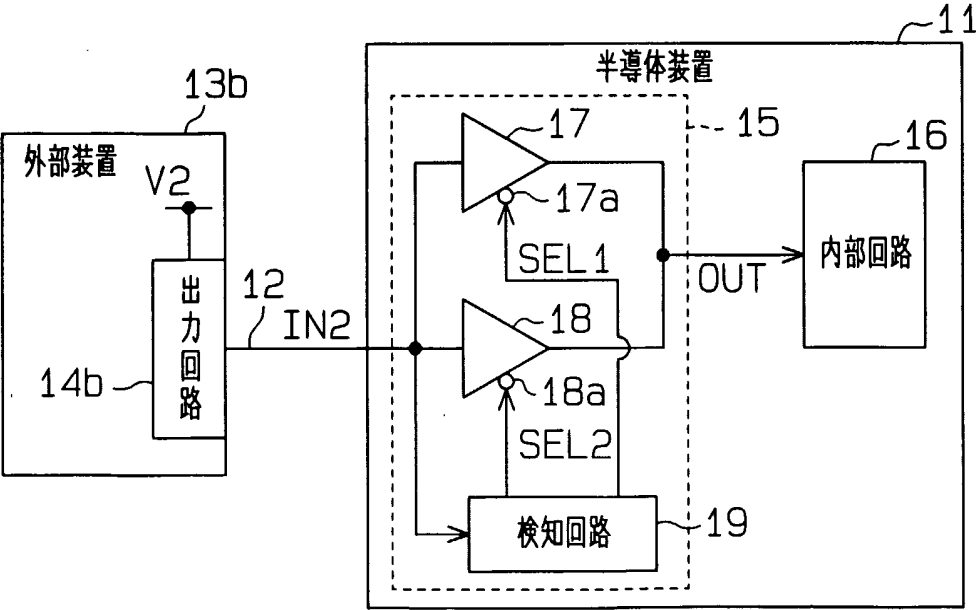


Fig. 3

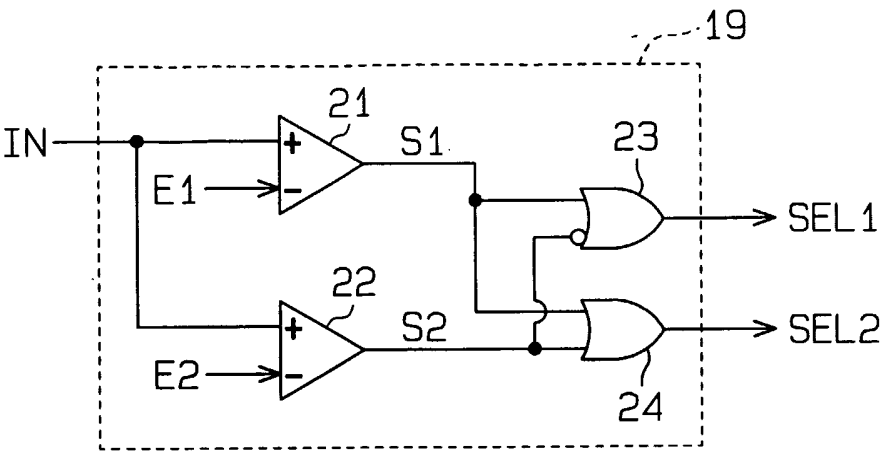
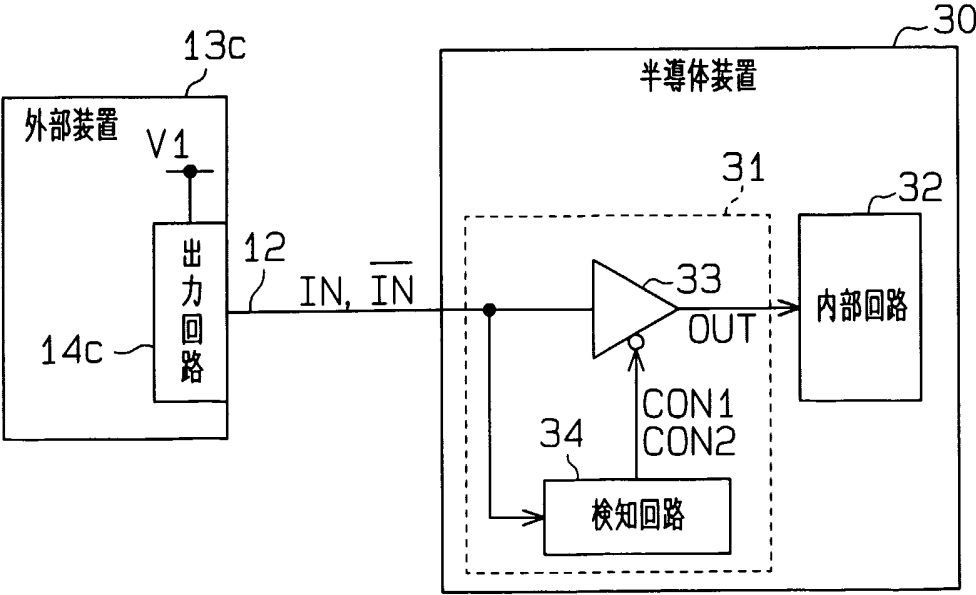


Fig. 4



3/4

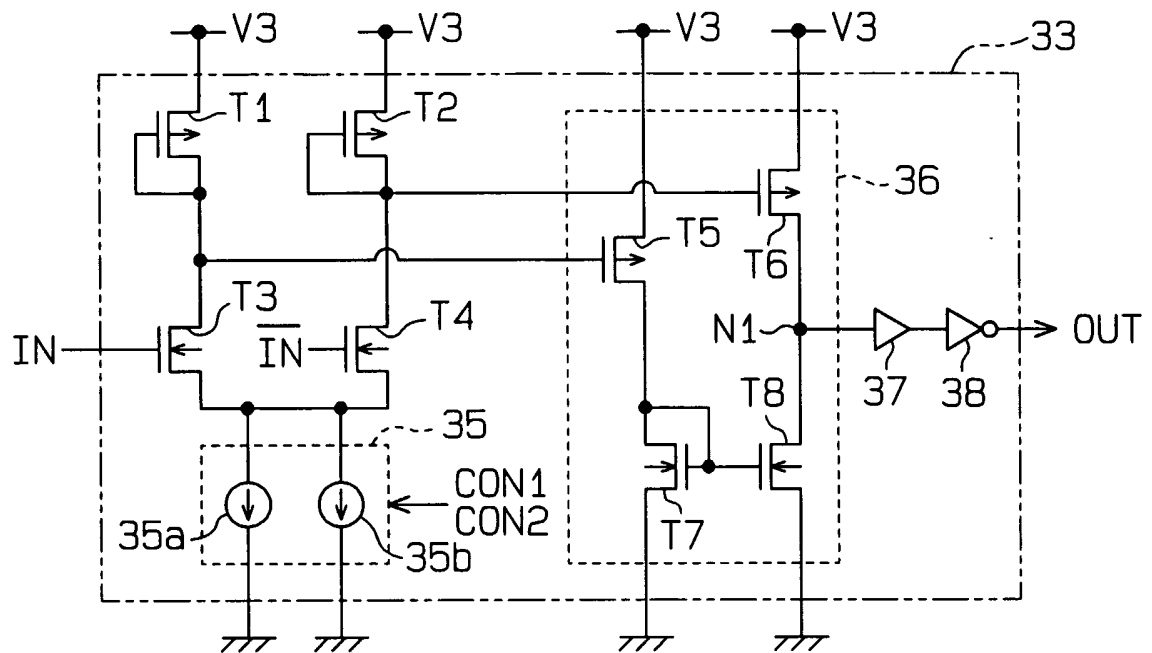
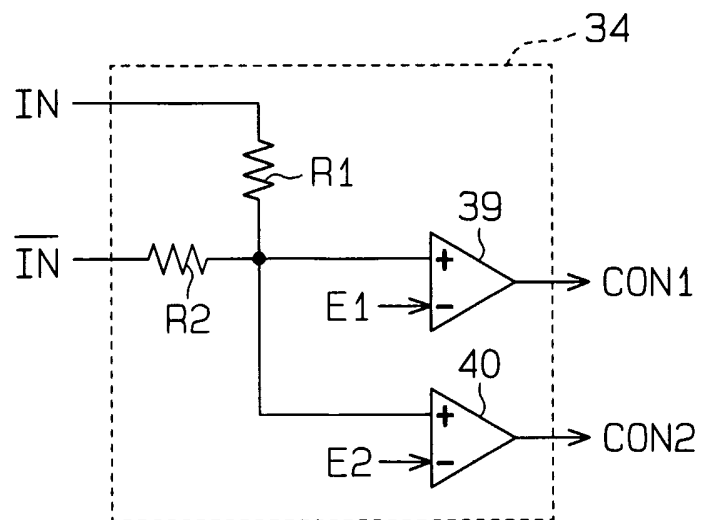
Fig.5**Fig.6**

Fig.7

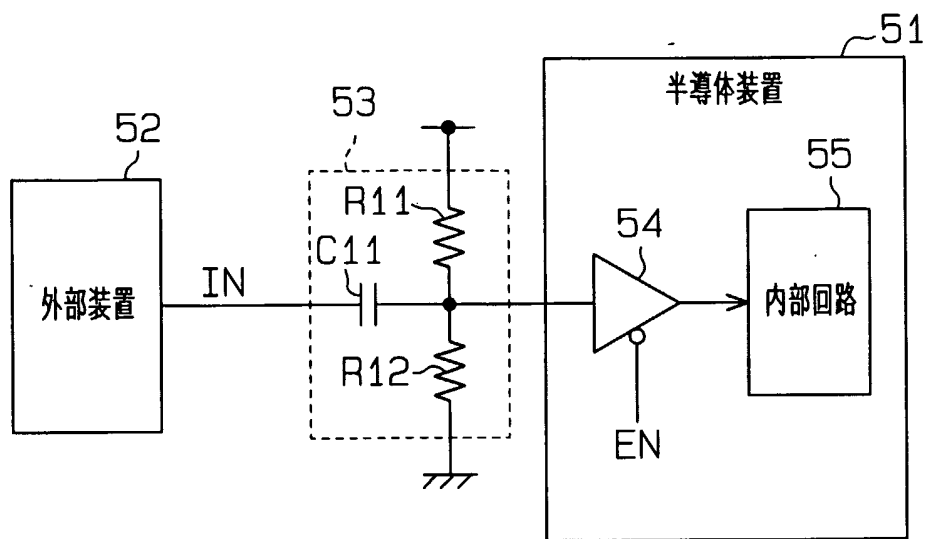
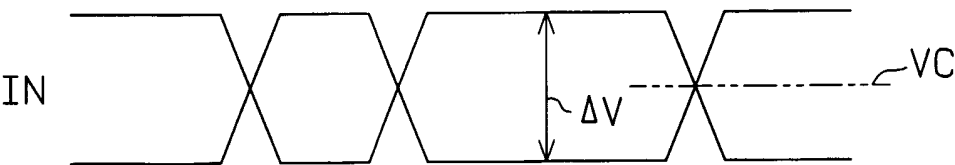


Fig.8



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/06587

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H04L25/02, G06F3/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H04L25/02, G06F3/00, H04L25/03

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho (Y1, Y2) 1926-1996 Toroku Jitsuyo Shinan Koho (U) 1994-2001
Kokai Jitsuyo Shinan Koho (U) 1971-2001 Jitsuyo Shinan Toroku Koho (Y2) 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 10-93511 A (Sharp Corporation), 10 April, 1998 (10.04.98), Par. Nos. [0009] to [0011] (Family: none)	1, 4, 9-11
A	JP 11-205396 A (Nippon Conlux Co., Ltd.), 30 July, 1999 (30.07.99), Full text (Family: none)	1-11
A	JP 58-194445 A (Sansui Electric Co., Ltd.), 12 November, 1983 (12.11.83), Full text & GB 2120030 B & US 4585952 A	1-11

☐ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 October, 2001 (16.10.01)	Date of mailing of the international search report 30 October, 2001 (30.10.01)
--	---

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))
Int. Cl⁷ H04L25/02, G06F3/00

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))
Int. Cl⁷ H04L25/02, G06F3/00
H04L25/03

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 (Y1, Y2) 1926-1996年
日本国公開実用新案公報 (U) 1971-2001年
日本国登録実用新案公報 (U) 1994-2001年
日本国実用新案登録公報 (Y2) 1996-2001年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 10-93511 A (シャープ株式会社) 10.4月.1998(10.04.98), 段落番号【0009】-【0011】, (ファミリーなし)	1, 4, 9-11
A	JP 11-205396 A (日本コロムビア株式会社) 30.7月.1999(30.07. 99), 全文, (ファミリーなし)	1-11
A	JP 58-194445 A (山水電気株式会社) 12.11月.1983(12.11.83), 全文, &GB 2120030 B, &US 4585952 A	1-11

☐ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

16.10.01

国際調査報告の発送日

30.10.01

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

角田 慎治



5K

3149

電話番号 03-3581-1101 内線 3555