

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年4月11日(11.04.2024)



(10) 国際公開番号

WO 2024/075170 A1

(51) 国際特許分類:
G02F 1/017 (2006.01)

(21) 国際出願番号: PCT/JP2022/037034

(22) 国際出願日: 2022年10月3日(03.10.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 尾崎 常祐(OZAKI Josuke); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 小木曾 義弘(OGISO Yoshihiro); 〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP). 石川 光映(ISHIKAWA Mitsuteru);

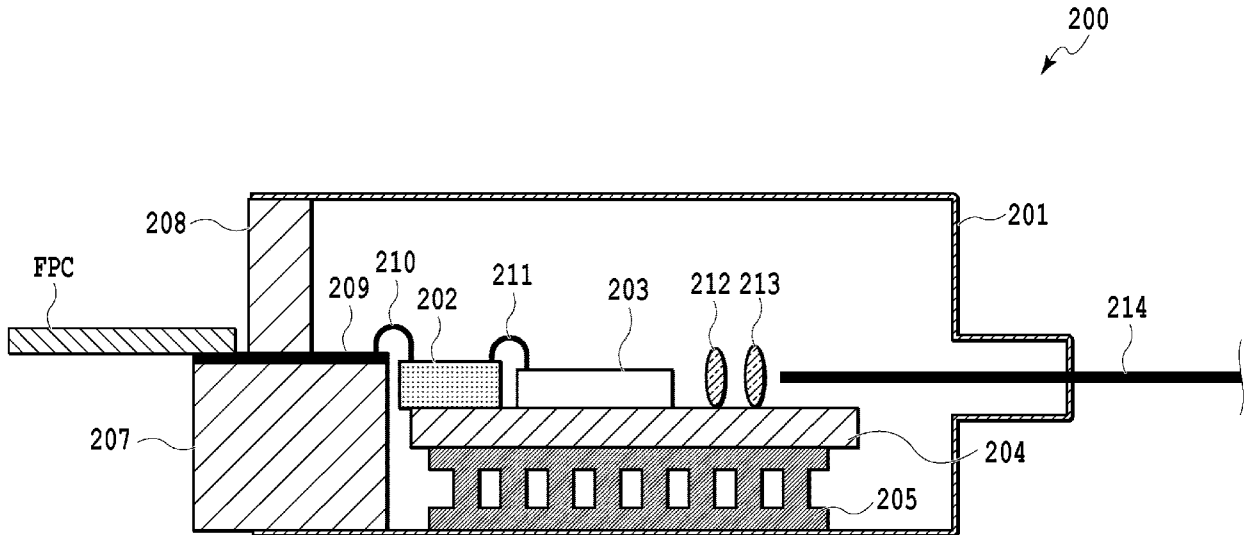
〒1808585 東京都武蔵野市緑町3丁目9-1 1 N T T 知的財産センタ内 Tokyo (JP).

(74) 代理人: 弁理士法人谷・阿部特許事務所 (TANI & ABE, P.C.); 〒1070052 東京都港区赤坂2丁目6番20号 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: OPTICAL TRANSMITTER

(54) 発明の名称: 光送信器



(57) Abstract: Provided is a novel configuration and mounting embodiment for an optical transmitter that suppresses the temperature dependency of optical modulation output characteristics and that has excellent high speed. This optical transmitter (200) includes: an optical modulator chip (203); a driver IC (202) for actuating the optical modulator chip; a wiring layer (209) that guides modulated electrical signals supplied from an external digital signal processor (DSP) to the driver IC; a gold wire line (210) that connects the driver IC to the optical modulator chip, and the wiring layer to the driver IC, through a PAD; and a Peltier element (205) mounted below the optical modulator chip and the driver IC. The optical modulator chip and the driver IC are temperature-controlled by the same Peltier element.



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 光変調出力特性の温度依存性を抑え、高速性に優れた光送信器の新規な構成及び実装形態を提供する。本開示による光送信器 (200) は、光変調器チップ (203) と、光変調器チップを動作させるためのドライバIC (202) と、外部のデジタル信号プロセッサ (DSP) から供給される変調電気信号をドライバICへ導く配線層 (209) と、ドライバICと光変調器チップ、及び配線層とドライバICの各々を、PADを介して接続する金ワイヤ線 (210) と、光変調器チップ及びドライバICの下部に載置されるペルチェ素子 (205) と、を含み、光変調器チップ及びドライバICは、同一のペルチェ素子によって温度制御される。

明 細 書

発明の名称：光送信器

技術分野

[0001] 本開示は、光通信において利用される光送信器に関する。より詳細には、半導体光変調器およびそのドライバICを含む光送信器の実装形態に関する。

背景技術

[0002] 通信ネットワークの急激なトラフィック増大に応えるため、コヒーレント通信方式とデジタル信号処理技術を組み合わせたデジタルコヒーレント光伝送が光ファイバ通信システムに導入されている。当初の1波長当たり100 Gbpsの基幹網伝送技術の確立から始まり、現在ではより高速化された1波長当たり400～600 Gbpsの伝送が実用化されている。

[0003] 上述のデジタルコヒーレント光伝送では、光受信器および光送信器を集積化した光送受信装置が利用されている。伝送容量が400 Gbpsを超えるシステムの光送受信装置では、高周波（RF）電気回路などのアナログ部品の広帯域化が求められており、例えば光変調器では40 GHz以上の変調帯域が必要である。広帯域化につながる高周波損失の低減や装置の小型化のため、例えば送信側ではRFドライバICおよび光変調器が一体パッケージに実装された形態が注目されている。この光送信器の実装形態は、High-Bandwidth Coherent Driver Modulator（HB-CDM：高速ドライバ集積光変調器）という名前でOIF（The Optical Internetworking Forum）で標準化もされている（非特許文献1）。光送受信装置の受信側でも、トランスインピーダンスアンプ（TIA）および光受光器が一体パッケージに実装され、ICR（Integrated Coherent Receiver）とも呼ばれている。

[0004] 光送受信デバイスの材料に目を転じると、小型・低コスト化の観点で、従来のニオブ酸リチウム（LN）光変調器に代わって、半導体ベースの光変調器が注目を集めている。より高速な変調動作向けには、InPに代表される

化合物半導体が主に用いられている。また、より小型・低コスト化が重要視されるシステムにおいては、Siベースの光デバイスに研究開発が集中している。

[0005] 上述の半導体による光変調器においても材料固有の得失があり、例えばInP光変調器においては、バンド端吸収効果を制御するために、動作時には光変調器チップの温度制御が必須である。一方、Si光変調器は温度制御が不要となるメリットがあるものの、他の材料系と比べて電気光学効果が小さい。このため電気-光相互作用長を長くする必要があるが生じ、デバイス長が大きくなる結果として高周波損失増大を招くことがある。広帯域化および小型化のための実装技術を含めて、光変調器のさらなる高速化・広帯域化には課題が多い。

[0006] HB-CDMによる光送信器の動作温度（ケース温度）としては、少なくとも -5°C ～ 75°C の範囲が求められている。このような動作温度を確保するため、消費電力も考慮して光変調器チップのみがペルチェ素子上に実装されているのが一般的であった（特許文献1）。

[0007] しかしながら、従来技術の光送信器では、高温時におけるドライバICの高周波特性の劣化が問題となっていた。具体的には環境温度が高温状態にある場合に、ドライバICの高周波帯域、ピーキング量やゲインが劣化することが問題となっていた。光送信器が高速化・広帯域化する中で、上述の劣化による信号品質の低下の影響が無視できなくなってきた。そのため、環境温度の変化に関わらず、一定の高周波特性を維持することのできる光送信器が望まれている。

先行技術文献

特許文献

[0008] 特許文献1：国際公開第2021/171599号

非特許文献

[0009] 非特許文献1：OIF, Implementation Agreement for the High Bandwidth Coherent Driver Modulator (HB-CDM), [online], July 15, 2021, [令和

4年9月1日検索] , インターネット<URL: <https://www.oiforum.com/wp-content/uploads/OIF-HB-CDM-02.0.pdf>>

非特許文献2: J. Ozaki et al., "500-Gb/s/ λ Operation of Ultra-Low Power and Low-Temperature-Dependence InP-Based High-Bandwidth Coherent Driver Modulator," in Journal of Lightwave Technology, vol. 38, no. 18, pp. 5086-5091, 15 Sept.15, 2020, doi: 10.1109/JLT.2020.2998466.

発明の概要

[0010] 本発明は、上述の課題に鑑み、ドライバICを含む光送信器の温度依存性を抑え、高速性に優れ、環境温度によらず安定動作が可能な光送信器の新規な構成および実装形態を提供する。

[0011] 上記のような課題に対し、本開示では光送信器であって、光変調器チップと、光変調器チップを動作させるためのドライバICと、外部のデジタル信号プロセッサ(DSP)から供給される変調電気信号をドライバICへ導く配線層と、ドライバICと光変調器チップ、及び配線層とドライバICの各々を、PADを介して接続する金ワイヤ線と、光変調器チップ及びドライバICの下部に載置されるペルチェ素子と、を含み、光変調器チップ及びドライバICは、同一のペルチェ素子によって温度制御される光送信器を提供する。

図面の簡単な説明

[0012] [図1]従来技術のHB-CDMによる光送信器100の実装形態を示す側断面図である。

[図2]本開示による光送信器200の実装形態を示す側断面図である。

[図3]本開示による光送信器300の実装形態を示す側断面図である。

[図4]本開示による光送信器200における、ドライバIC202のPADと光変調チップ203のPADの配置を示した上面図である。

[図5]本開示による光送信器500の実装形態を示す側断面図である。

[図6]本開示による光送信器600の実装形態を示す側断面図である。

[図7]本開示による光送信器200-600に用いられるペルチェ素子205

の構成を例示する図である。

発明を実施するための形態

[0013] 以下に、図面を参照しながら本開示の種々の実施形態について詳細に説明する。同一又は類似の参照符号は同一又は類似の要素を示し重複する説明を省略する場合がある。材料及び数値は例示を目的としており本開示の技術的範囲の限定を意図していない。以下の説明は、一例であって本開示の一実施形態の要旨を逸脱しない限り、一部の構成を省略若しくは変形し、又は追加の構成とともに実施することができる。

[0014] 本開示は、光変調器とそのドライバＩＣが一体にパッケージ実装された光送信器において、光送信器の高周波特性の温度依存性改善のための新しい構成と、各構成に適合する実装形態を提示する。温度依存性を改善する構成は、光送信器における温度調整器（ＴＥＣ：ThermoElectric Cooler）の新しい利用形態を含む。さらに、ＴＥＣの新しい利用形態に適合した、ドライバＩＣ、光変調器チップおよび空間光学部品の様々な実装形態も提案する。

[0015] ＴＥＣは熱電クーラーとも呼ばれ、ペルチェ接合による小型冷却デバイスとして知られている。ＴＥＣは、ｎ型半導体、ｐ型半導体および金属から構成されており、板状に形成された素子の両面に直流電流を流すと、一方の面で吸熱、もう一方の面で放熱が起こる。電流の向きを逆にすれば吸熱と放熱が切り替わるので、ＩＣや電子部品の局所的で正確な温度コントロールが可能である。以下の説明では、簡単のため温度調整器をＴＥＣと呼び、ペルチェ素子として説明する。ドライバＩＣや光変調器チップの温度制御が可能なものであれば、ペルチェ素子によるものに限定されない。

[0016] 以下では、従来技術のＨＢ－ＣＤＭの形態による光変調器を例として、光送信器における高周波特性の温度依存性の問題を最初に説明する。その後、本発明の光送信器による、高周波特性の温度依存性を改善する新規な構成について、様々な実装形態とともに説明する。

[0017] 図１は、従来技術のＨＢ－ＣＤＭによる光送信器の実装形態を示す側断面図である。光送信器１００は、ＨＢ－ＣＤＭの仕様に沿って、セラミックな

どによるパッケージ筐体101の内部にドライバIC102、光変調器チップ103、空間光学部品であるレンズ112、113などが収納されている。より具体的には、筐体101の内部の底面には、ペルチェ素子105の上のサブキャリア104を介して光変調器チップ103が搭載されている。光変調器チップ103の図面上で右端には変調光の出射端面があり、変調光を光ファイバ114と光結合するためのレンズ112、113もサブキャリア上に搭載されている。

[0018] 光変調器チップ103に隣接して、金属ブロックやセラミック材106上にドライバIC102が搭載されている。さらに、パッケージ筐体101の図面上の左側の壁面として、配線基板ベース107およびパッケージ壁面108を備えており、パッケージ筐体101とともに、外部と光送信器の内部空間を区画する。光送信器100は、パッケージ全体が気密性を確保して構成されることもできる。

[0019] 外部のデジタル信号プロセッサ(DSP)から供給される変調電気信号は、配線基板ベース107の配線層109、ドライバIC102を経て、光変調器チップ103へ供給される。配線層109およびドライバIC102の間、ドライバIC102および光変調器チップ103の間は、金ワイヤ線110、111等でそれぞれ接続されている。変調電気信号は、偏波多重型I/Q光変調方式の場合、X偏波およびY偏波のそれぞれについて、IチャネルおよびQチャネルを含む。1つのチャネルが差動信号形式の電気信号として供給される場合、1つの光変調器に対して少なくとも8本の信号配線、さらにGND配線が必要となるが、変調信号形式はこれに限定されない。図1に示した光変調器100は、特許文献1に示されているように、受信側のTIAおよび光受光器が一体に集積されたICRパッケージやDSPとともに、共通の装置基板に搭載されて、光送受信装置を構成できる。

[0020] ここで再び、光送信器内のペルチェ素子105に着目する。InP基板に作製された光変調器チップ103では温度制御が必須であり、ペルチェ素子105によって所定の動作温度にコントロールされている。図1に示したよ

うに、ペルチェ素子 105 は、少なくとも光変調器チップ 103 の全体領域をカバーするようなサイズを持ち、その位置がレンズなどの空間光学部品の領域に掛る場合もある。一方で、従来技術の光送信器 100 では、ドライバ IC 102 の温度制御は必要が無いと考えられており、金属ブロックやセラミックなどの部材 106 によってパッケージ内に固定されていた。光送信器 100 の外部温度（環境温度）が上昇すれば、その上昇した温度がドライバ IC 102 の動作温度となる。光送信器を含む光送受信装置が使用される最大環境温度の 85℃の状態になれば、ドライバ IC 102 自体の温度も少なくとも 85℃以上となっていた。ドライバ IC も大きな消費電力を持っており、ドライバ IC 自体が発熱することになる。したがって、ドライバ IC の発熱の影響により、ドライバ IC のバックサイド温度は、最大環境温度の 85℃を超えることを意味している。

[0021] ドライバ IC は、高周波電気信号の増幅特性（高周波特性）に温度依存性を持っており、高温状態では、室温状態と比較して高周波帯域が低下する傾向にある。逆に低温状態では、室温状態と比較して高周波帯域は増大する傾向にある。このように、低温状態と高温状態の間で、ドライバ IC の高周波特性が異なる。ドライバ IC に供給される変調信号は、室温状態において DSP によって様々な最適化や補償が行われている。しかしながら、このような補償を温度変動とともに動的に更新しながら行うのは複雑な処理であり、一般には実施されていない。常温時における一定の補償状態のままで動作を続けるため、低温状態や高温状態に変わった際には、変調信号の補償状態は最適点からずれることになる。このため、光送信器の光伝送特性および波形品質に変動や劣化が生じていた。

[0022] 光変調器チップ 103 の IQ 変調器は電気信号の振幅・位相を保存する線形変調器であり、変調電気信号のレベルや波形品質の変動は、変調出力光の品質に直接的な影響を与える。光送信器の動作中に外部温度が変わると、光変調器チップ自体はペルチェ素子で温度管理されているため一定温度に維持されるが、ドライバ IC の動作温度は変化してしまう。

結果として、H B - C D Mの変調光のレベル変動や品質変動が生じ、環境温度の時間的な変化によって、伝送特性が劣化し、安定しない問題も生じる。

[0023] 電気信号の高域側での環境温度に起因した特性劣化は、変調信号の波形歪みを生じ、光変調器からの変調出力光の変調精度が劣化する。このような劣化した変調光を受信する光受信器では、B E R特性にフロアが生じるなど、システムの伝送特性の低下にも繋がっていた。

[0024] 変調電気信号の広帯域化の要請が進み、4 0 G H z 以上の変調帯域が求められる状況の下で、上述のような高温時における、ドライバ I C の高周波特性が劣化する影響は無視できない。本発明は、光変調器とそのドライバ I C が一体にパッケージ実装された光送信器において、高周波特性および光伝送特性における温度依存性を改善する新しい構成および実装形態を提示する。

[0025] 以下に、本開示による光送信器の実施形態について、図面を参照して詳細に説明する。尚、以降の説明では、本開示による光送信器は、フレキシブルプリント基板（F P C）インターフェースのH B - C D Mの形態として述べられる。しかしながら、これは例示を目的としており、ドライバ I C と光変調器チップが集積されている光送信モジュールであれば、同様の効果を奏する。

[0026] （全体構成）

図2は、本開示による光送信器200の実装形態を示す側断面図である。図2に示される通り、光送信器200では、パッケージ筐体201の内部にドライバ I C 202、光変調器チップ203及び光学部材（図2では、空間光学部品であるレンズ212、213と例として描写している）などが収納されている。より具体的には、筐体201の内部の底面には、ペルチェ素子205の上のサブキャリア204を介して光変調器チップ203が搭載されている。光変調器チップ203の図面上で右端には、変調光の出射端面があり、変調光を光ファイバ214と光結合するためのレンズ212、213もサブキャリア上に搭載されている。

[0027] さらに、光送信器200は、パッケージ筐体201の図面上の左側の壁面

として、配線基板ベース 207 及びパッケージ壁面 208 を含み、パッケージ筐体 201 とともに、外部と光送信器の内部空間を区画する。また、配線基板ベース 207 はパッケージテラスを有しており、当該パッケージテラスの上面に形成される配線層 209 と高周波インターフェースとしてのフレキシブル基板（FPC）が接続される。尚、光送信器 200 は、パッケージ全体が気密性を確保して構成されることもできる。

[0028] 外部のデジタル信号プロセッサ（DSP）から供給される変調電気信号は、配線基板ベース 207 の配線層 209、ドライバ IC 202 を経て、光変調器チップ 203 へ供給される。配線層 209 とドライバ IC 202 との間、及びドライバ IC 202 と光変調器チップ 203 との間は、金ワイヤ線 210、211 で接続されている。

[0029] 本開示による光送信器 200 と、従来技術による光送信器 100 との相違点の 1 つは、ドライバ IC の実装形態にある。図 2 に示される通り、本開示による光送信器 200 では、ドライバ IC 202 が、光変調器チップ 203 及びレンズ 212、213 と同様に、サブキャリア 204 上に実装される。上述の通り、サブキャリア 204 は、ペルチェ素子 205 上に設置されているため、光送信器 200 では、ペルチェ素子 205 による温度制御が、ドライバ IC 202 にも及ぶ。したがって、光送信器 200 では、光変調器チップ 203 と同様に、ドライバ IC 202 も温度が管理できることとなる。

[0030] 具体的な温度について考えると、例えば光変調器チップ 203 が InP 変調器である場合、光変調器チップ 203 は温度が過度に低いと変調効率が低下するため、 $45 \pm 10^{\circ}\text{C}$ 程度で使用されることが多い（ただし、半導体素子設計に依っては、これよりも低い温度で使用される変調器チップも存在する）。一方、ドライバ IC 202 に関しては、低温である方が、高周波帯域特性が良いことが知られている。そのため、光変調器チップ 203 の顕著な特性の劣化が生じることなく、且つドライバ IC 202 の特性を十分引き出せる温度として、ペルチェ素子 205 は、 $25 - 50^{\circ}\text{C}$ の範囲における任意の温度にて、一定に制御される必要がある。

- [0031] 図2では、ペルチェ素子205とドライバIC202、光変調器チップ203及び光学部材（例えば、レンズ212、213等）との間には、サブキャリア204が実装されている。このサブキャリア204は、後述するドライバIC202及び光変調器チップ203の高さ調整を行うとともに、ドライバIC202及び光変調器チップ203のDC配線を取り出すための基板として機能する。サブキャリア204は、例えば、窒化アルミニウム（AlN）のような熱伝導性に優れる材料が用いられることが望ましい。また、AlNは、光変調器チップ203に適用されるInPと線膨張係数の値が近く、InP変調器との界面近傍で発生する熱応力を抑制することができるため、サブキャリア204に適用される材料として好適である。なお、当該サブキャリア204上には、光変調器チップ203のDC配線を取り出すための配線（図示せず）や、光学部材（例えば、レンズ212、213等）を搭載するための位置出しマーカー（図示せず）等がメタルパターンによって形成されている。
- [0032] また、上記と同様の理由から、ペルチェ素子205の上面部分（サブキャリア204に接する部分）もAlNが適用されることが望ましい。
- [0033] なお、サブキャリア204は、図2では1層であるものとして描写されているが、多層であってもよい。とりわけ、DC配線数が多い場合、又は端子の順番入れ替え等を行う必要がある場合には、多層とすることで多層配線を駆使したレイアウトを行うことが可能となる。
- [0034] サブキャリア204とドライバIC202、並びにサブキャリア204と光変調器チップ203とは、ペルチェ素子205における熱引きを効率的にするために、熱伝導率が30W/m K以上の導電性ペースト又ははんだで実装される必要がある。実装時におけるプロセス温度等の管理の観点では、全て同一の導電性ペースト又ははんだを用いることが望ましいが、必ずしもこれらの接合フィラーは同一である必要はなく、固定温度等が異なるものを組み合わせて使用することも可能である。
- [0035] また、レンズ212、213等の光学部材は、温度変化による接着剤の厚

み変動等を生じさせないために、ドライバIC202及び光変調器チップ203と同様に、サブキャリア204上に実装されることが望ましい。このような構成とすることにより、温度変化による光挿入損失の変動等を最小化することが可能である。

[0036] (高周波実装に寄与する部分の構成)

次いで、高周波実装に寄与する部分の構成について述べる。上述の通り、本開示による光送信器200では、配線層209とドライバIC202との間、及びドライバIC202と光変調器チップ203との間は、金ワイヤ線210、211で接続されている。当該金ワイヤ線210、211の長さが長くなるとインダクタンスが増加し、LC共振によって高周波特性でロールオフが低域側にシフトする。そのため、当該金ワイヤ線210、211のインダクタンスは、高周波特性の観点では低いことが望ましい。そこで、本開示による光送信器200では、ドライバIC202のPAD－光変調器チップ203のPAD間、及び配線層209のPAD－ドライバIC202のPAD間の高さ、及び距離について、規定を設けている。

[0037] 光送信器200では、ドライバIC202のPAD－光変調器チップ203のPAD間、及びドライバIC202のPAD－配線層209のPAD間の高さ差は、それぞれ、100 μ m以下に規定されている。これは、実装のばらつきやドライバIC202や光変調器チップ203の厚さのばらつきを考慮した上での現実的に最小な範囲である。例えば、ドライバIC202の厚さが300 μ mである場合、金ワイヤ線211を最小化するという上では、光変調器チップ203を、高さ差100 μ m以内の範囲で少し低く（例えば、250 μ m）設定し、光変調器203側からドライバIC202側へ打ち上げるように金ワイヤ線211を実装することが好適である。同様に、配線層209のPAD－ドライバIC202のPAD間の高さについても、配線層209のPADの高さがドライバIC202のPADとの高さ差が100 μ m以内の範囲で、少し高く設定することが好適である。

[0038] また、ドライバIC202の厚さと光変調器チップ203の厚さに100

μm 以上の差がある場合（例えば、ドライバIC202の厚さが $100\mu\text{m}$ 、光変調器チップ203の厚さが $300\mu\text{m}$ である場合）は、図3に示されるように、ブロック301を実装することにより、ドライバIC202のPADと光変調器チップ203のPADの高さ差が $100\mu\text{m}$ 以内となるように調整すれば同様の効果が得られる。同様に、配線層209のPADードライバIC202のPAD間の高さについても、ブロック301により、各々の高さ差が $100\mu\text{m}$ 以内となるように調整すれば、同様の効果が得られる。ブロック301は、例えば、AINや金属であり得る。

[0039] 図4は、本開示による光送信器200における、ドライバIC202のPADと光変調チップ203のPADの配置を示した上面図である。ドライバIC202のPADー光変調器チップ203のPAD間の距離は、金ワイヤ線211の長さに直結するため、ギャップを最小限に納めることが望ましい。具体的には、実装工程やショートのリスクを考慮し、 $50\mu\text{m}$ 以下に制御されることが望ましい。ただし、PADがチップ端から離れた位置に形成されては金ワイヤ線211の長さは必然的に長くなるため、各々のPADが形成される位置は、各々のチップ端から $50\mu\text{m}$ 以内の位置である必要がる。尚、PADが形成される位置が $50\mu\text{m}$ 以内の位置であれば、ダイシングやへき開により実現可能である。

[0040] 尚、図4では例として、ドライバIC202側の出力PADはGSGSG、一方、光変調器チップのPADはGSSGとして描写しているが、それぞれのPAD形状はこれに限定されず、任意のレイアウトであってよい。また、図4では、金ワイヤ線211のインダクタンスを減らすという観点から、Signal PAD間のワイヤのみ2本で接続する形態を示しているが、これは例示を目的としており、2本以上のワイヤで接続されていればよい。インダクタンスの低減という観点では、金ワイヤ線211はボールワイヤとするのみならず、幅の広いリボンワイヤ等のインダクタンスが低くなる構成を用いてもよい。なお、金ワイヤ線210、211にループを有さない平面形状のワイヤを適用する場合は、ドライバIC202のPADと光変調器チ

ップ203のPADと配線層209のPADの各々の高さは一致していることが望ましい。

[0041] また、図4では、例としてドライバIC202－光変調器チップ203間の接続形態が示されているが、配線層209－ドライバIC202間の接続も、同様に、インダクタンス低減の観点から、各々のPAD間の距離は短く設定されることが望ましい。ただし、配線層209－ドライバIC202間のインダクタンスの影響は、ドライバIC202－光変調器チップ203間のインダクタンスよりも影響が小さいため、例えば、各々のPAD間距離は、 $100\mu\text{m}$ 以下等ドライバ202－変調器チップ203間の距離よりも大きく離しても構わない。

[0042] さらに、図2では、ドライバIC202及び光変調器チップ203が、同一のサブキャリア204上に実装されるような形態として描写されているが、図5に示されるように、ペルチェ素子205上に実装されるような形態としてもよい。この場合、ドライバIC202や光変調器チップ203のDC配線の取り出しや、光学部材の位置出しのためのアライメントマークの形成は、ペルチェ素子205の上面（ドライバIC202や光変調器チップ203が実装される面）のAIN基板上に形成される必要がある。このような構成を有する光送信器500は、部品点数の削減、並びに熱抵抗の低減が図れるため、温度制御の観点から好適である。

[0043] また、図2、3及び5では、光学部材はレンズ実装を前提としているが、これに限定はされず、レンズ実装以外が適用されてもよい。また、光学部材には、レンズ212、213以外にも、ファイバ固定用の部材当等も含まれる。

[0044] 加えて、ドライバIC202からの熱流入を考えると、図2及び図3に示されるようなサブキャリア204を有する形態の場合、図6に示される光送信器600のように、ドライバIC202と光変調器のチップ203の間であって、サブキャリア204の上面または下面の少なくとも一方に形成された熱分離溝401をさらに含んでもよい（図6では、例として、上面に形成

される形態を示している)。このような構成とすることにより、ドライバIC 203と変調器チップ204とを熱分離することが可能となる。

[0045] (ペルチェ素子の構成)

図7は本開示による光送信器(光送信器200-600)に用いられるペルチェ素子205の構成を例示した図である。本開示による光送信器では、ドライバIC 202と光変調器チップ203との間で発熱量に差が生じるため、各素子の温度分布を考えると、ドライバIC 202が最も温度が高く、次に光変調器チップ203、その次に光学部材(例えば、レンズ212、213等)、の順となる。このように温度分布が生じている状態で、ペルチェ素子205を構成するn型及びp型半導体の素子密度を一定にすると、光学部材が実装されるエリアは過度に冷却される、或いはドライバIC 202が実装されるエリアは十分に冷却されないという状態が生じ得る。そのため、上記の温度分布に応じて、ペルチェ素子205を構成するn型及びp型半導体の素子密度が変化した構成であることが望ましい。図7に示される通り、本開示による光送信器に用いられるペルチェ素子205の一例は、n型及びp型半導体の素子密度が、ドライバIC 202が実装されるエリア>光変調器チップ203が実装されるエリア>光学部材が実装エリアとなるように構成される。このような構成とすることにより、温度分布に応じた適切な温度制御(過度な冷却や不十分な冷却の抑制)が可能となる。

産業上の利用可能性

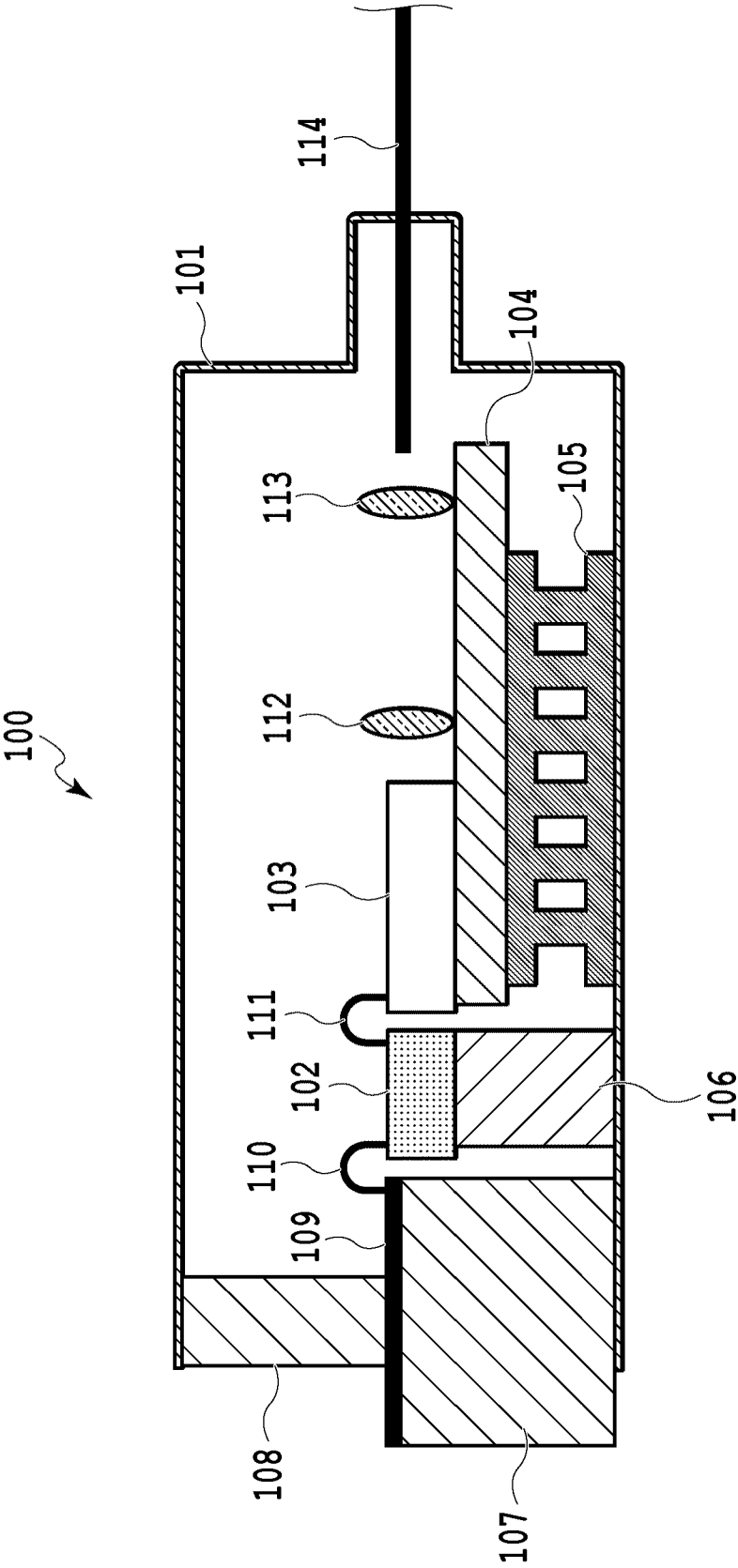
[0046] 以上述べた通り、本開示による光送信器は、ドライバICを含む光送信器の温度依存性を抑え、高速性に優れ、環境温度によらず安定動作が可能な光送信器の新規な構成および実装形態を実現できる。このため、高速なデジタルコヒーレント光伝送システム等への適用が見込まれる。

請求の範囲

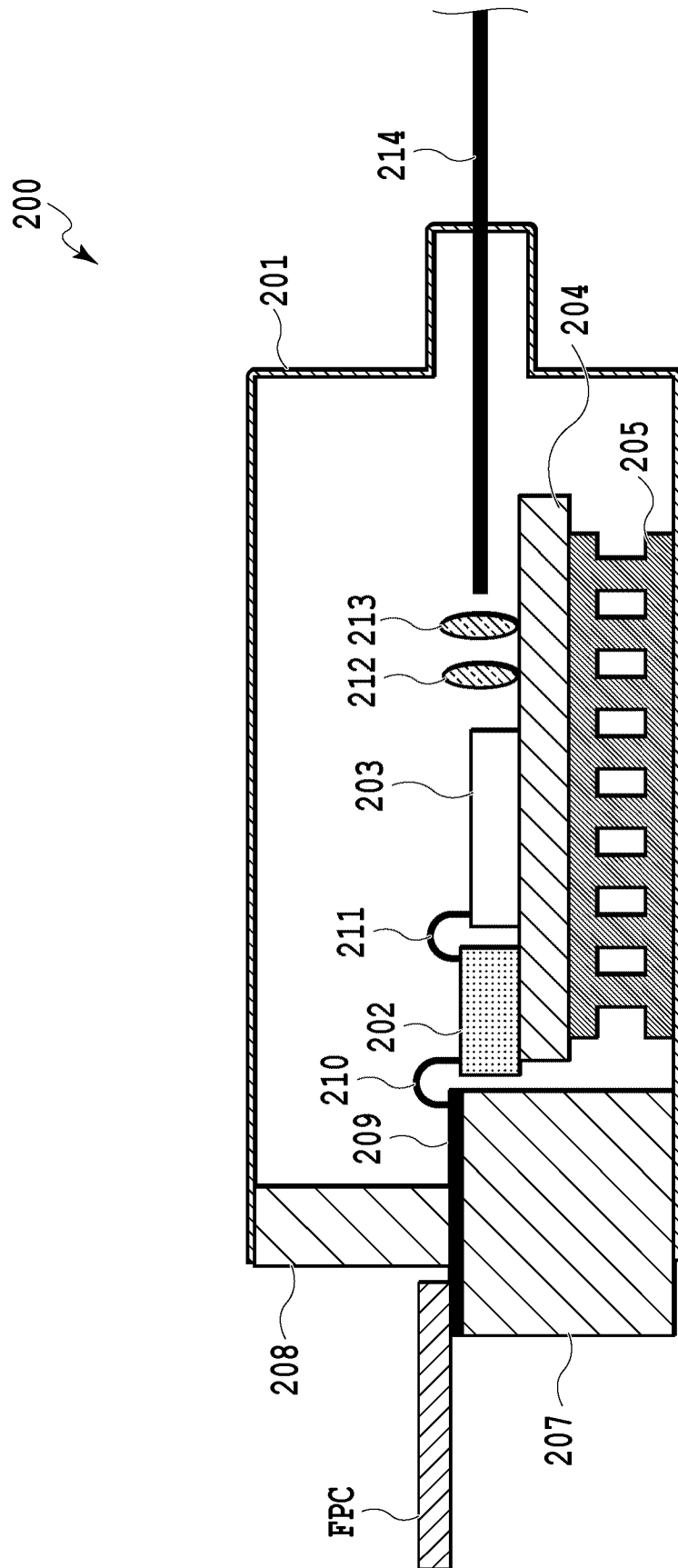
- [請求項1] 光送信器であって、
光変調器チップと、
前記光変調器チップを動作させるためのドライバICと、
外部のデジタル信号プロセッサ（DSP）から供給される変調電気信号を前記ドライバICへ導く配線層と、
前記ドライバICと前記光変調器チップ、及び前記配線層と前記ドライバICの各々を、PADを介して接続する金ワイヤ線と、
前記光変調器チップ及び前記ドライバICの下部に載置されるペルチェ素子と、
を備え、
前記光変調器チップ及び前記ドライバICは、同一の前記ペルチェ素子によって温度制御される光送信器。
- [請求項2] 前記金ワイヤ線がループを有するボールワイヤであり、
前記光変調器の上面と前記ドライバICの上面との高さ差が100 μm 以下であり、
前記配線層の上面と前記ドライバICの上面との高さ差が100 μm 以下であり、
前記ドライバICと前記光変調器チップに設置される前記PADのうち、信号が伝搬されるSignal PAD間が少なくとも2本以上の前記金ワイヤ線で接続される、請求項1に記載の光送信器。
- [請求項3] 前記金ワイヤ線が平面形状を有するリボンワイヤであり、
前記光変調器の上面と前記ドライバICの上面と前記配線層の上面の高さが一致している、請求項1に記載の光送信器。
- [請求項4] 前記光変調器と前記ドライバICとの間の距離が50 μm 以下であり、前記金ワイヤ線が接続される前記PADが、前記光変調器又は前記ドライバICのチップ端面から50 μm 以内の位置に形成される、請求項2又は3に記載の光送信器。

- [請求項5] 前記ペルチェ素子の温度が $25 - 50^{\circ}\text{C}$ の範囲における任意の温度で一定に制御される、請求項1に記載の光送信器。
- [請求項6] 前記ペルチェ素子の上面の材料が窒化アルミニウム（AlN）であり、
前記光変調器チップがインジウムリン（InP）光変調器チップであり、
前記ペルチェ素子と、前記光変調器チップ及びドライバICとが、 $30\text{W}/\text{m}^2\text{K}$ 以上の熱伝導率を有する導電ペースト又ははんだにより接続される、請求項1に記載の光送信器。
- [請求項7] 前記ペルチェ素子によって温度制御される光学部材をさらに備え、
前記ペルチェ素子を構成するn型及びp型半導体の素子密度が、前記ドライバICが実装されるエリア>前記光変調器チップが実装されるエリア>前記光学部材の実装エリアの順で高く設定される、請求項1に記載の光送信器。
- [請求項8] 前記ペルチェ素子と、前記光変調器チップ及び前記ドライバICとの間に、サブキャリアをさらに備える、請求項1に記載の光送信器。
- [請求項9] 前記ドライバICと前記光変調器チップの間であって、前記サブキャリアの上面または下面の少なくとも一方に熱分離溝をさらに備える、請求項7に記載の光送信器。
- [請求項10] 前記光変調器チップ及び前記ドライバICが、HB-CDM形態の筐体内に実装されており、
前記光変調器チップ及び前記ドライバICは差動線路構成を有する、請求項1に記載の光送信器。

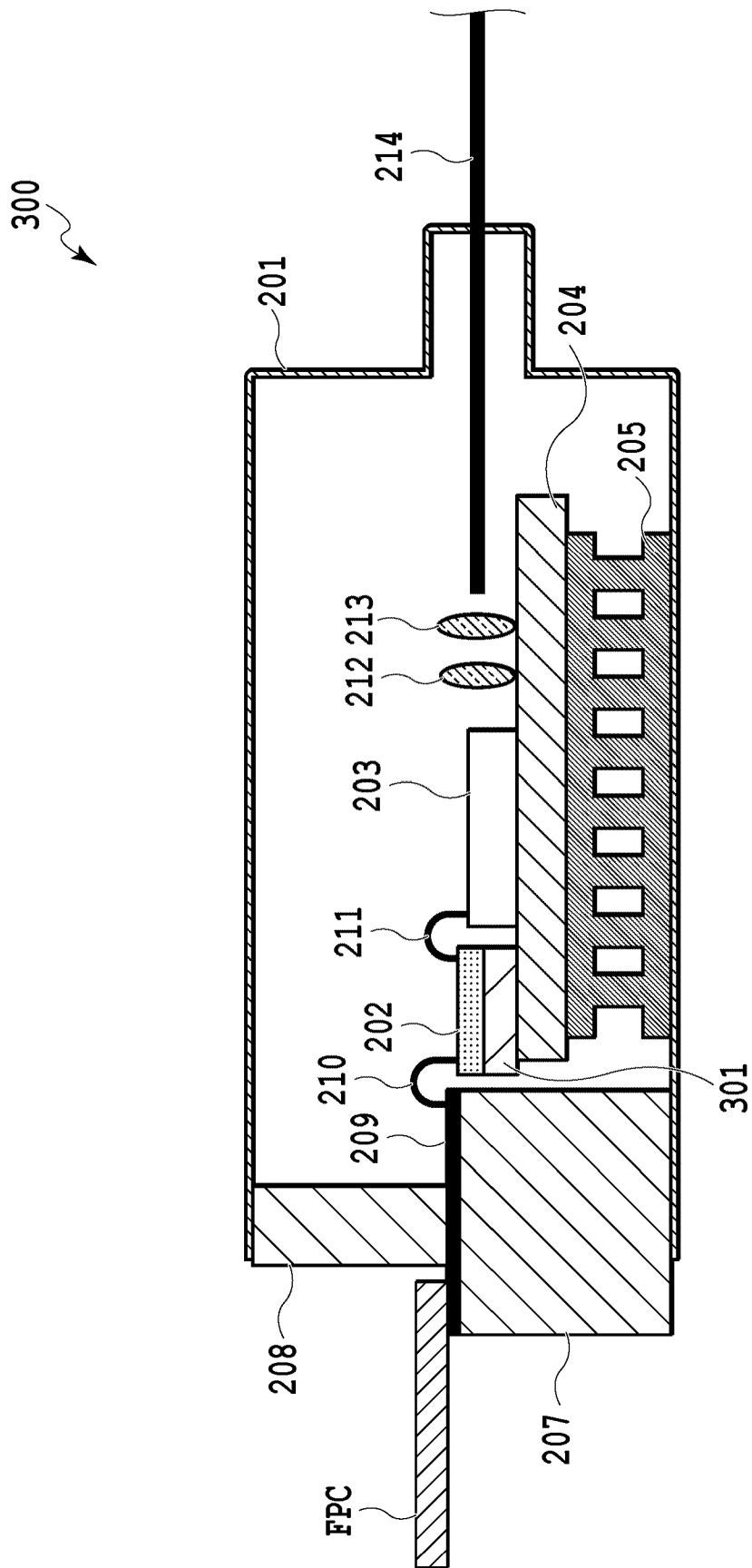
[図1]



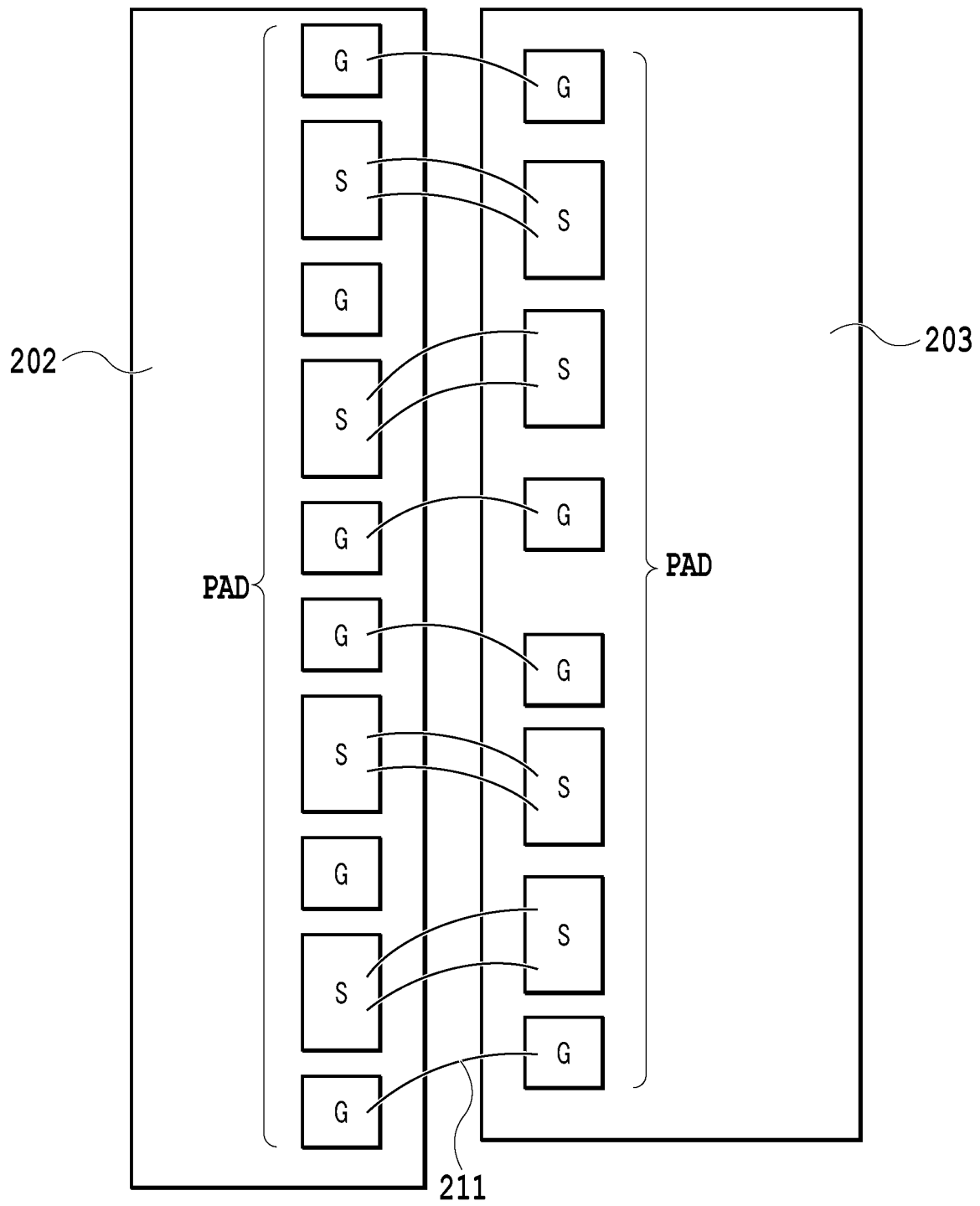
[図2]



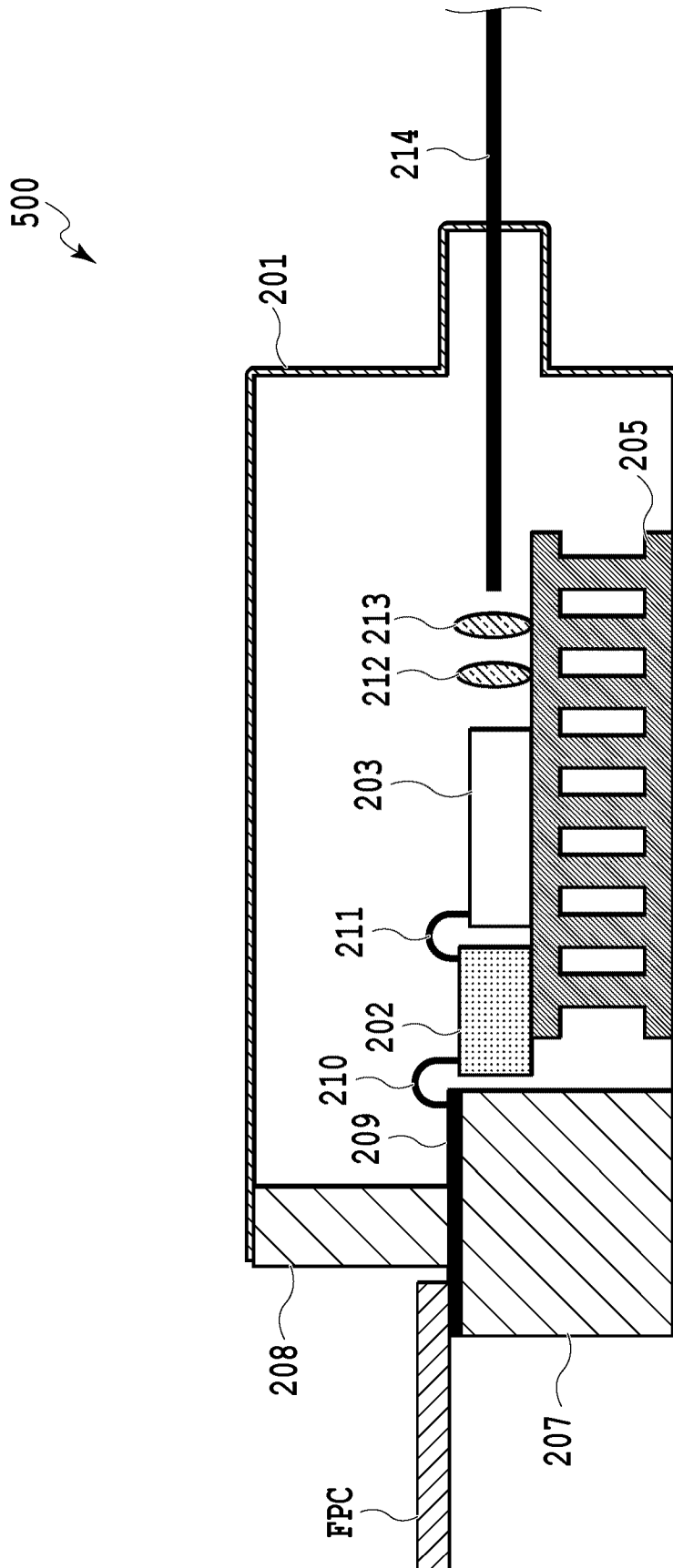
【図3】



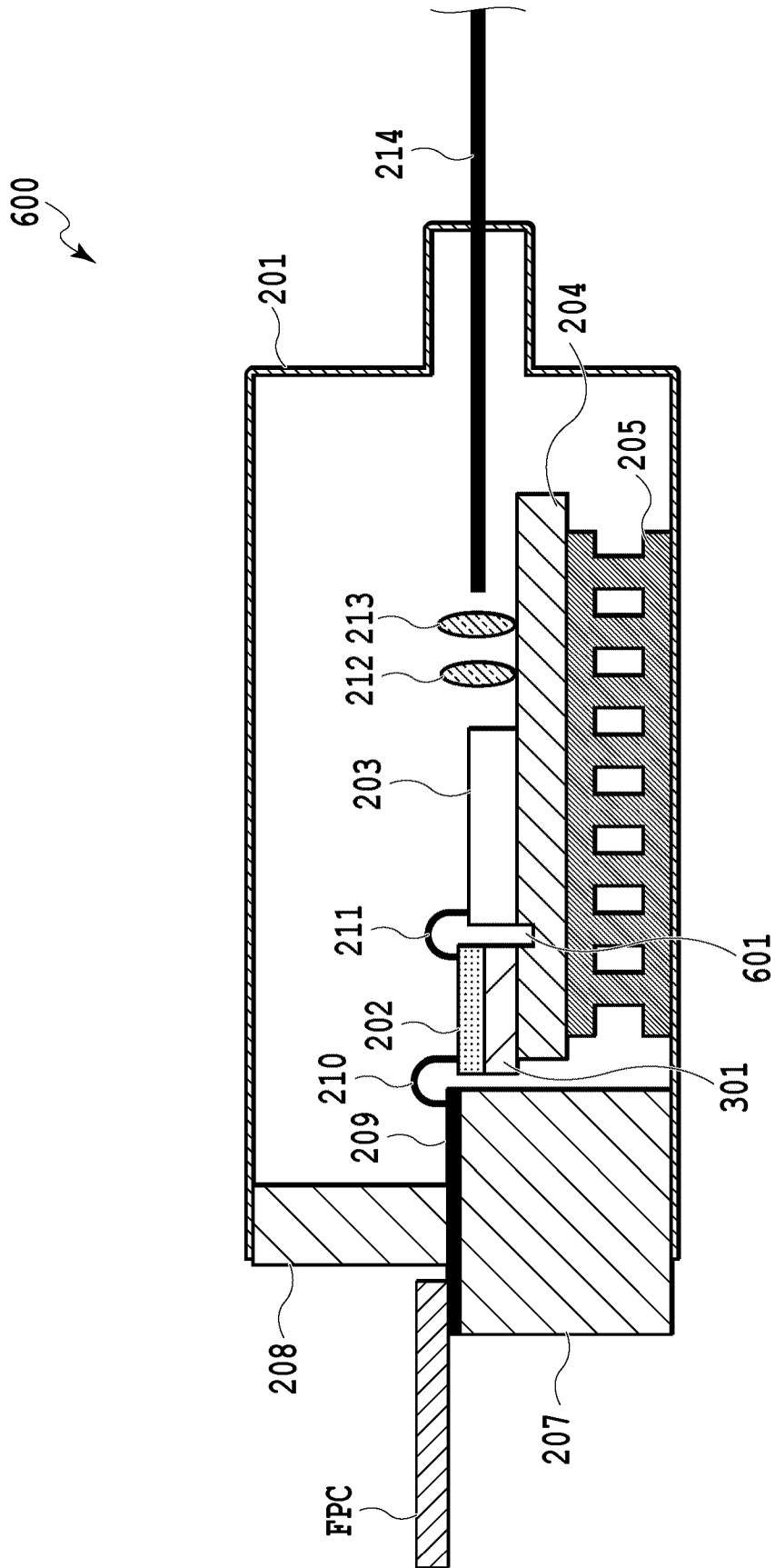
[図4]



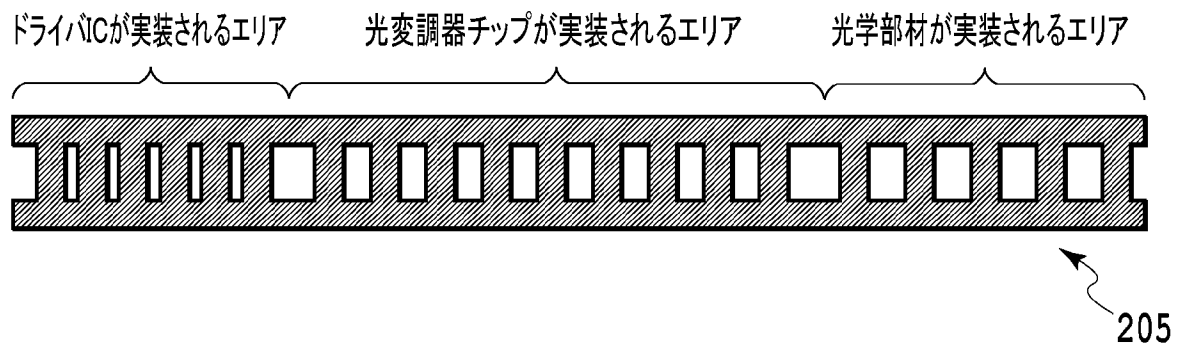
【図5】



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/037034

A. CLASSIFICATION OF SUBJECT MATTER G02F 1/017 (2006.01)i FI: G02F1/017 506 According to International Patent Classification (IPC) or to both national classification and IPC																							
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) G02F1/00-1/125; G02F1/21-7/00; G02B6/26-6/27; G02B6/30-6/34; G02B6/42-6/43; H01S5/00-5/50; H01L31/00-31/02; H01L31/0232; H01L31/0248; H01L31/0264; H01L31/08; H01L31/10; H01L31/107-31/108; H01L31/111; H01L31/18; H01L51/42 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2022 Registered utility model specifications of Japan 1996-2022 Published registered utility model applications of Japan 1994-2022 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)																							
C. DOCUMENTS CONSIDERED TO BE RELEVANT <table border="1"> <thead> <tr> <th>Category*</th> <th>Citation of document, with indication, where appropriate, of the relevant passages</th> <th>Relevant to claim No.</th> </tr> </thead> <tbody> <tr> <td>Y</td> <td>JP 2021-509483 A (SUMITOMO ELECTRIC INDUSTRIES, LTD) 25 March 2021 (2021-03-25) paragraphs [0009]-[0047], fig. 1-5</td> <td>1-10</td> </tr> <tr> <td>Y</td> <td>US 2017/0194310 A1 (INFINERA CORPORATION) 06 July 2017 (2017-07-06) paragraph [0139], fig. 14</td> <td>1-10</td> </tr> <tr> <td>Y</td> <td>JP 2003-209267 A (HITACHI CABLE LTD) 25 July 2003 (2003-07-25) column 2, line 46 to column 6, line 50</td> <td>2-4</td> </tr> <tr> <td>Y</td> <td>JP 2017-123379 A (FUJITSU LTD) 13 July 2017 (2017-07-13) paragraphs [0038]-[0056], fig. 6</td> <td>6</td> </tr> <tr> <td>Y</td> <td>WO 2021/084602 A1 (NIPPON TELEGRAPH & TELEPHONE) 06 May 2021 (2021-05-06) paragraph [0035]</td> <td>7</td> </tr> <tr> <td>Y</td> <td>JP 2003-222826 A (HITACHI LTD) 08 August 2003 (2003-08-08) paragraphs [0032]-[0033], fig. 8-9</td> <td>9</td> </tr> </tbody> </table>			Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.	Y	JP 2021-509483 A (SUMITOMO ELECTRIC INDUSTRIES, LTD) 25 March 2021 (2021-03-25) paragraphs [0009]-[0047], fig. 1-5	1-10	Y	US 2017/0194310 A1 (INFINERA CORPORATION) 06 July 2017 (2017-07-06) paragraph [0139], fig. 14	1-10	Y	JP 2003-209267 A (HITACHI CABLE LTD) 25 July 2003 (2003-07-25) column 2, line 46 to column 6, line 50	2-4	Y	JP 2017-123379 A (FUJITSU LTD) 13 July 2017 (2017-07-13) paragraphs [0038]-[0056], fig. 6	6	Y	WO 2021/084602 A1 (NIPPON TELEGRAPH & TELEPHONE) 06 May 2021 (2021-05-06) paragraph [0035]	7	Y	JP 2003-222826 A (HITACHI LTD) 08 August 2003 (2003-08-08) paragraphs [0032]-[0033], fig. 8-9	9
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.																					
Y	JP 2021-509483 A (SUMITOMO ELECTRIC INDUSTRIES, LTD) 25 March 2021 (2021-03-25) paragraphs [0009]-[0047], fig. 1-5	1-10																					
Y	US 2017/0194310 A1 (INFINERA CORPORATION) 06 July 2017 (2017-07-06) paragraph [0139], fig. 14	1-10																					
Y	JP 2003-209267 A (HITACHI CABLE LTD) 25 July 2003 (2003-07-25) column 2, line 46 to column 6, line 50	2-4																					
Y	JP 2017-123379 A (FUJITSU LTD) 13 July 2017 (2017-07-13) paragraphs [0038]-[0056], fig. 6	6																					
Y	WO 2021/084602 A1 (NIPPON TELEGRAPH & TELEPHONE) 06 May 2021 (2021-05-06) paragraph [0035]	7																					
Y	JP 2003-222826 A (HITACHI LTD) 08 August 2003 (2003-08-08) paragraphs [0032]-[0033], fig. 8-9	9																					
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.																							
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family																							
Date of the actual completion of the international search 08 November 2022		Date of mailing of the international search report 29 November 2022																					
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.																					

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/037034

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2021-509483	A	25 March 2021	US 2021/0055623 A1 paragraphs [0022]-[0060], fig. 1-5 WO 2019/131804 A1 CN 111512218 A	
US	2017/0194310	A1	06 July 2017	WO 2017/120272 A1 EP 3400486 A1	
JP	2003-209267	A	25 July 2003	(Family: none)	
JP	2017-123379	A	13 July 2017	US 2017/0194548 A1 paragraphs [0046]-[0064], fig. 6	
WO	2021/084602	A1	06 May 2021	(Family: none)	
JP	2003-222826	A	08 August 2003	US 2003/0142928 A1 paragraphs [0058]-[0059], fig. 8-9	

A. 発明の属する分野の分類（国際特許分類（IPC）） G02F 1/017(2006.01)i FI: G02F1/017 506		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） G02F1/00-1/125; G02F1/21-7/00; G02B6/26-6/27; G02B6/30-6/34; G02B6/42-6/43; H01S5/00-5/50; H01L31/00-31/02; H01L31/0232; H01L31/0248; H01L31/0264; H01L31/08; H01L31/10; H01L31/107-31/108; H01L31/111; H01L31/18; H01L51/42		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2021-509483 A（住友電気工業株式会社）25.03.2021（2021-03-25） 段落0009-0047、図1-5	1-10
Y	US 2017/0194310 A1（INFINERA CORPORATION）06.07.2017（2017-07-06） 段落0139、図14	1-10
Y	JP 2003-209267 A（日立電線株式会社）25.07.2003（2003-07-25） 第2欄第46行-第6欄第50行	2-4
Y	JP 2017-123379 A（富士通株式会社）13.07.2017（2017-07-13） 段落0038-0056、図6	6
Y	WO 2021/084602 A1（日本電信電話株式会社）06.05.2021（2021-05-06） 段落0035	7
Y	JP 2003-222826 A（株式会社日立製作所）08.08.2003（2003-08-08） 段落0032-0033、図8-9	9
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 08.11.2022		国際調査報告の発送日 29.11.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 井部 紗代子 2L 1170 電話番号 03-3581-1101 内線 3295

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/037034

引用文献			公表日	パテントファミリー文献	公表日
JP	2021-509483	A	25.03.2021	US 2021/0055623 A1 段落 0 0 2 2 - 0 0 6 0、 図 1 - 5 WO 2019/131804 A1 CN 111512218 A	
US	2017/0194310	A1	06.07.2017	WO 2017/120272 A1 EP 3400486 A1	
JP	2003-209267	A	25.07.2003	(ファミリーなし)	
JP	2017-123379	A	13.07.2017	US 2017/0194548 A1 段落 0 0 4 6 - 0 0 6 4、 図 6	
WO	2021/084602	A1	06.05.2021	(ファミリーなし)	
JP	2003-222826	A	08.08.2003	US 2003/0142928 A1 段落 0 0 5 8 - 0 0 5 9、 図 8 - 9	