

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 6 部門第 3 区分  
 【発行日】平成 19 年 4 月 26 日 (2007.4.26)

【公開番号】特開 2001-249737 (P2001-249737A)  
 【公開日】平成 13 年 9 月 14 日 (2001.9.14)  
 【出願番号】特願 2000-62483 (P2000-62483)  
 【国際特許分類】

**G 0 6 F 1/24 (2006.01)**

G 0 6 F 15/177 (2006.01)

【F I】

G 0 6 F 1/00 3 5 0 B

G 0 6 F 15/177 6 7 0 A

【手続補正書】  
 【提出日】平成 19 年 3 月 2 日 (2007.3.2)  
 【手続補正 1】  
 【補正対象書類名】明細書  
 【補正対象項目名】特許請求の範囲  
 【補正方法】変更  
 【補正の内容】

【特許請求の範囲】

【請求項 1】

リセット信号と第 1 種 C P U が出力する第 1 種制御信号群または第 2 種 C P U が出力する第 2 種制御信号群とを入力して内部の制御信号群に変換する変換回路において、  
 前記リセット信号が有効から無効となった時に、前記第 1 種制御信号群の負論理アドレスラッチ信号または前記第 2 種制御信号群の正論理アドレスラッチ信号の状態を保持する記憶手段を有し、  
 前記記憶手段に保持された内容に基づき、当該変換回路に前記第 1 種制御信号群または前記第 2 種制御信号群の何れが入力されているかを認識することを特徴とする変換回路。

【請求項 2】

前記記憶手段に保持された内容に基づき、当該変換回路に入力されている第 1 種制御信号群または第 2 種制御信号群から、前記第 2 種制御信号群または前記第 1 種制御信号群と略同一仕様の内部の制御信号群を生成する内部信号生成回路を有することを特徴とする請求項 1 に記載の変換回路。

【手続補正 2】  
 【補正対象書類名】明細書  
 【補正対象項目名】0 0 0 4  
 【補正方法】変更  
 【補正の内容】

【0 0 0 4】

【課題を解決するための手段】上記課題を解決するために、本発明の請求項 1 に係る変換回路は、リセット信号と第 1 種 C P U が出力する第 1 種制御信号群または第 2 種 C P U が出力する第 2 種制御信号群とを入力して内部の制御信号群に変換する変換回路において、  
 前記リセット信号が有効から無効となった時に、前記第 1 種制御信号群の負論理アドレスラッチ信号または前記第 2 種制御信号群の正論理アドレスラッチ信号の状態を保持する記憶手段を有し、前記記憶手段に保持された内容に基づき、当該変換回路に前記第 1 種制御信号群または前記第 2 種制御信号群の何れが入力されているかを認識するものである。  
 また、請求項 2 に係る変換回路は、請求項 1 に記載の変換回路において、前記記憶手段に

保持された内容に基づき、当該変換回路に入力されている第 1 種制御信号群または第 2 種制御信号群から、前記第 2 種制御信号群または前記第 1 種制御信号群と略同一仕様の内部の制御信号群を生成する内部信号生成回路を具備するものである。