



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2013년02월01일
 (11) 등록번호 10-1228991
 (24) 등록일자 2013년01월28일

(51) 국제특허분류(Int. Cl.)
H03M 3/02 (2006.01)
 (21) 출원번호 10-2010-7003613
 (22) 출원일자(국제) 2008년01월16일
 심사청구일자 2010년02월19일
 (85) 번역문제출일자 2010년02월18일
 (65) 공개번호 10-2010-0043249
 (43) 공개일자 2010년04월28일
 (86) 국제출원번호 PCT/US2008/051231
 (87) 국제공개번호 WO 2009/011927
 국제공개일자 2009년01월22일
 (30) 우선권주장
 11/843,914 2007년08월23일 미국(US)
 60/950,590 2007년07월18일 미국(US)
 (56) 선행기술조사문헌
 JP11177358 A

(73) 특허권자
켈컴 인코포레이티드
 미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
 (72) 발명자
이, 총 유.
 미국 92121 캘리포니아 샌디에고 모어하우스 드라이브 5775
줄리안, 데이비드 조나단
 미국 92121 캘리포니아 샌디에고 모어하우스 드라이브 5775
 (뒷면에 계속)
 (74) 대리인
특허법인 남앤드남

전체 청구항 수 : 총 95 항

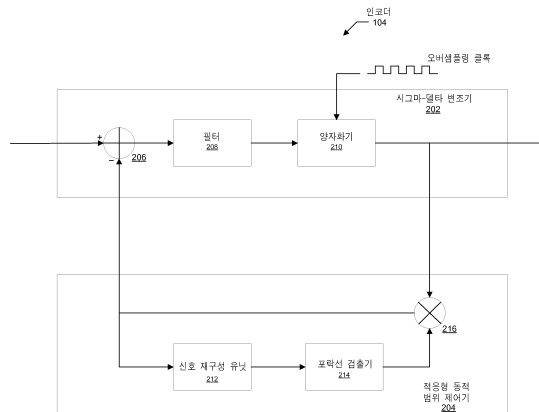
심사관 : 권성락

(54) 발명의 명칭 **적응형 동적 범위 제어**

(57) 요약

신호들을 처리하기 위한 장치 및 방법이 제공된다. 시그마-델타 변조기가 사용된다. 적응형 동적 범위 제어기는 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하도록 구성된다.

대표도 - 도2



(72) 발명자

가루다드리, 하리나쓰

미국 92121 캘리포니아 샌디에고 모어하우스 드라
이브 5775

마쭌다르, 슝데브

미국 92121 캘리포니아 샌디에고 모어하우스 드라
이브 5775

특허청구의 범위

청구항 1

신호들을 처리하기 위한 장치로서,

시그마-델타(sigma-delta) 변조기; 및

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위가 상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례(inversely proportional)하여 조정되도록, 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하도록 구성된 적응형 동적 범위 제어기를 포함하며,

상기 적응형 동적 범위 제어기는 상기 시그마-델타 변조기에 입력되는 신호의 재구성된 포락선을 생성하고, 피드백 신호를 생성하기 위해 상기 포락선을 상기 시그마-델타 변조기로부터 출력되는 신호에 적용하고, 상기 피드백 신호를 상기 시그마-델타 변조기에 제공하도록 구성된 포락선 검출기를 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 2

제 1 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 피드백 신호를 생성하기 위해 상기 시그마-델타 변조기로부터 출력되는 신호에 상기 포락선을 적용하도록 구성된 곱셈기를 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 3

제 1 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 포락선의 진폭을 조정하도록 구성된 가변 이득 증폭기를 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 4

제 1 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 구성된 신호 재구성 유닛을 더 포함하고, 상기 포락선 검출기는 상기 재구성된 신호로부터 상기 포락선을 생성하도록 추가 구성되는, 신호들을 처리하기 위한 장치.

청구항 5

제 4 항에 있어서,

상기 포락선 검출기는 상기 재구성된 신호를 정류하도록 구성된 정류기를 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 6

제 5 항에 있어서,

상기 포락선 검출기는 필터를 더 포함하고, 상기 정류기는 상기 정류된 재구성된 신호를 상기 필터에 제공하도록 추가 구성되는, 신호들을 처리하기 위한 장치.

청구항 7

제 4 항에 있어서,

상기 신호 재구성 유닛은 상기 피드백 신호로부터 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 추가 구성되는, 신호들을 처리하기 위한 장치.

청구항 8

제 4 항에 있어서,

상기 신호 재구성 유닛은 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 구성된 필터를 포함하는, 신호들을 처리하기 위한 장치.

청구항 9

제 1 항에 있어서,

상기 시그마-델타 변조기는 피드백 루프를 포함하고, 상기 적응형 동적 범위 제어기는 상기 시그마-델타 변조기에서 상기 피드백 루프로 상기 피드백 신호를 제공하도록 추가 구성되는, 신호들을 처리하기 위한 장치.

청구항 10

시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 장치로서, 상기 장치는,

필터; 및

상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하고, 상기 출력을 상기 필터에 제공하도록 구성된 적응형 동적 범위 제어기를 포함하며,

상기 적응형 동적 범위 제어기는 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하고, 상기 수신 신호에 상기 포락선을 적용하도록 구성된 포락선 검출기를 더 포함하는, 신호 수신 장치.

청구항 11

제 10 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 수신 신호에 상기 포락선을 적용하도록 구성된 곱셈기를 더 포함하는, 신호 수신 장치.

청구항 12

제 10 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 포락선의 진폭을 조정하도록 구성된 가변 이득 증폭기를 더 포함하는, 신호 수신 장치.

청구항 13

제 10 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 구성된 신호 재구성 유닛을 더 포함하고, 상기 포락선 검출기는 상기 재구성된 신호로부터 상기 포락선을 생성하도록 추가 구성되는, 신호 수신 장치.

청구항 14

제 13 항에 있어서,

상기 포락선 검출기는 상기 재구성된 신호를 정류하도록 구성된 정류기를 더 포함하는, 신호 수신 장치.

청구항 15

제 14 항에 있어서,

상기 포락선 검출기는 필터를 더 포함하고, 상기 정류기는 상기 정류된 재구성된 신호를 상기 필터에 제공하도록 추가 구성되는, 신호 수신 장치.

청구항 16

제 13 항에 있어서,

상기 신호 재구성 유닛은 상기 수신 신호로부터 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 추가 구성되는, 신호 수신 장치.

청구항 17

제 13 항에 있어서,

상기 신호 재구성 유닛은 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 구성된 필터를 포함하는, 신호 수신 장치.

청구항 18

신호들을 처리하기 위한 장치로서,

시그마-델타 변조기; 및

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위가 상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정되도록, 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 수단을 포함하며,

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 수단은 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단, 및 상기 시그마-델타 변조기에 대한 피드백 신호를 생성하기 위해 상기 시그마-델타 변조기로부터 출력되는 신호에 상기 포락선을 적용하기 위한 수단을 포함하는, 신호들을 처리하기 위한 장치.

청구항 19

제 18 항에 있어서,

상기 시그마-델타 변조기로부터 출력되는 신호에 상기 포락선을 적용하기 위한 수단은 곱셈기를 포함하는, 신호들을 처리하기 위한 장치.

청구항 20

제 18 항에 있어서,

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 수단은 상기 포락선의 진폭을 조정하기 위한 수단을 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 21

제 18 항에 있어서,

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 수단은 상기 시그마-델타 변조기에 입력되는 신호를 재구성하기 위한 수단을 더 포함하고, 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단은 상기 재구성된 신호로부터 상기 포락선을 생성하도록 구성되는, 신호들을 처리하기 위한 장치.

청구항 22

제 21 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단은 상기 재구성된 신호를 정류하기 위한 수단을 포함하는, 신호들을 처리하기 위한 장치.

청구항 23

제 22 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단은 상기 정류된 재구성된 신

호를 필터링하기 위한 수단을 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 24

제 21 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호를 재구성하기 위한 수단은 상기 피드백 신호로부터 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 구성되는, 신호들을 처리하기 위한 장치.

청구항 25

제 24 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호를 재구성하기 위한 수단은 상기 피드백 신호를 필터링하기 위한 수단을 포함하는, 신호들을 처리하기 위한 장치.

청구항 26

제 18 항에 있어서,

상기 시그마-델타 변조기는 피드백 루프를 포함하고, 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 수단은 상기 시그마-델타 변조기에서 상기 피드백 루프로 피드백 신호를 제공하도록 구성되는, 신호들을 처리하기 위한 장치.

청구항 27

시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 장치로서, 상기 장치는,

상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하도록 상기 수신 신호를 처리하기 위한 수단; 및

상기 출력을 필터링하기 위한 수단을 포함하며,

상기 수신 신호를 처리하기 위한 수단은 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단, 및 상기 수신 신호에 상기 포락선을 적용하기 위한 수단을 더 포함하는, 신호 수신 장치.

청구항 28

제 27 항에 있어서,

상기 수신 신호에 상기 포락선을 적용하기 위한 수단은 곱셈기를 포함하는, 신호 수신 장치.

청구항 29

제 27 항에 있어서,

상기 수신 신호를 처리하기 위한 수단은 상기 포락선의 진폭을 조정하기 위한 수단을 더 포함하는, 신호 수신 장치.

청구항 30

제 27 항에 있어서,

상기 수신 신호를 처리하기 위한 수단은 상기 시그마-델타 변조기에 입력되는 신호를 재구성하기 위한 수단을 더 포함하고, 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단은 상기 재구성된 신호로부터 상기 포락선을 생성하도록 구성되는, 신호 수신 장치.

청구항 31

제 30 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단은 상기 재구성된 신호를 정류하기 위한 수단을 포함하는, 신호 수신 장치.

청구항 32

제 31 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하기 위한 수단은 상기 정류된 재구성된 신호를 필터링하기 위한 수단을 더 포함하는, 신호 수신 장치.

청구항 33

제 30 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호를 재구성하기 위한 수단은 상기 수신 신호로부터 상기 시그마-델타 변조기에 입력되는 신호를 재구성하도록 구성되는, 신호 수신 장치.

청구항 34

제 30 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호를 재구성하기 위한 수단은 상기 수신 신호를 필터링하기 위한 수단을 포함하는, 신호 수신 장치.

청구항 35

신호들을 처리하기 위한 방법으로서,

시그마-델타 변조기에 신호를 통과시키는 단계; 및

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위가 상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정되도록, 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하는 단계를 포함하며,

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하는 단계는 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하는 단계, 및 상기 시그마-델타 변조기에 대한 피드백 신호를 생성하기 위해 상기 시그마-델타 변조기로부터 출력되는 신호에 상기 포락선을 적용하는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 36

제 35 항에 있어서,

상기 시그마-델타 변조기로부터 출력되는 신호에 상기 포락선을 적용하는 단계는 상기 포락선을 상기 시그마-델타 변조기로부터 출력되는 신호와 곱하는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 37

제 35 항에 있어서,

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하는 단계는 상기 포락선의 진폭을 조정하는 단계를 더 포함하는, 신호들을 처리하기 위한 방법.

청구항 38

제 35 항에 있어서,

상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하는 단계는 상기 시그마-델타 변조기에 입력되는 신호를 재구성하는 단계를 포함하고, 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선은 상기 재구성된 신호로부터 생성되는, 신호들을 처리하기 위한 방법.

청구항 39

제 38 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하는 단계는 상기 재구성된 신호를 정류하

는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 40

제 39 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하는 단계는 상기 정류된 재구성된 신호를 필터링하는 단계를 더 포함하는, 신호들을 처리하기 위한 방법.

청구항 41

제 38 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호는 상기 피드백 신호로부터 재구성되는, 신호들을 처리하기 위한 방법.

청구항 42

제 41 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호를 재구성하는 단계는 상기 피드백 신호를 필터링하는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 43

제 35 항에 있어서,

상기 시그마-델타 변조기는 피드백 루프를 포함하고, 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하는 단계는 상기 시그마-델타 변조기에서 상기 피드백 루프로 상기 피드백 신호를 제공하는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 44

시그마-델타 변조기의 출력으로부터 수신된 신호를 처리하기 위한 방법으로서, 상기 방법은,

상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하도록 상기 수신 신호를 처리하는 단계; 및

상기 출력을 필터링하는 단계를 포함하고,

상기 수신 신호를 처리하는 단계는 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선의 생성하는 단계, 및 상기 수신 신호에 상기 포락선을 적용하는 단계를 더 포함하는, 신호를 처리하기 위한 방법.

청구항 45

제 44 항에 있어서,

상기 수신 신호에 상기 포락선을 적용하는 단계는 상기 포락선을 상기 수신 신호와 곱하는 단계를 포함하는, 신호를 처리하기 위한 방법.

청구항 46

제 44 항에 있어서,

상기 수신 신호를 처리하는 단계는 상기 포락선의 진폭을 조정하는 단계를 더 포함하는, 신호를 처리하기 위한 방법.

청구항 47

제 44 항에 있어서,

상기 수신 신호를 처리하는 단계는 상기 시그마-델타 변조기에 입력되는 신호를 재구성하는 단계를 더 포함하고, 상기 포락선은 상기 재구성된 신호로부터 생성되는, 신호를 처리하기 위한 방법.

청구항 48

제 47 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하는 단계는 상기 재구성된 신호를 정류하는 단계를 포함하는, 신호를 처리하기 위한 방법.

청구항 49

제 48 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선을 생성하는 단계는 상기 정류된 재구성된 신호를 필터링하는 단계를 더 포함하는, 신호를 처리하기 위한 방법.

청구항 50

제 47 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호는 상기 수신 신호로부터 재구성되는, 신호를 처리하기 위한 방법.

청구항 51

제 47 항에 있어서,

상기 시그마-델타 변조기에 입력되는 신호를 재구성하는 단계는 상기 수신 신호를 필터링하는 단계를 포함하는, 신호를 처리하기 위한 방법.

청구항 52

신호들을 처리하기 위한 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체로서,

상기 명령들은 제 35 항의 단계들을 실행하기 위한 코드를 포함하는, 기계 판독 가능 매체.

청구항 53

시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체로서,

상기 명령들은 제 44 항의 단계들을 실행하기 위한 코드를 포함하는, 기계 판독 가능 매체.

청구항 54

신호들을 처리하기 위한 장치로서,

입력 신호 및 스케일링된 신호를 수신하고, 필터링된 신호를 생성하도록 구성된 필터;

상기 필터링된 신호를 기초로 양자화된 신호를 생성하도록 구성된 양자화기; 및

상기 양자화된 신호의 동적 범위가 상기 입력 신호의 순시 진폭에 반비례하여 조정되도록, 상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하도록 구성된 적응형 동적 범위 제어기를 포함하며,

상기 적응형 동적 범위 제어기는 상기 양자화된 신호의 포락선 신호를 생성하도록 구성된 포락선 검출기, 및 상기 스케일링된 신호를 생성하기 위해 상기 양자화된 신호와 상기 포락선 신호를 곱하도록 구성된 곱셈기를 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 55

제 54 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 포락선 신호의 진폭을 조정하도록 구성된 가변 이득 증폭기를 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 56

제 54 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 스케일링된 신호를 수신하고 출력을 생성하도록 구성된 신호 재구성 유닛을 더 포함하고, 상기 포락선 검출기는 상기 신호 재구성 유닛으로부터의 출력을 기초로 상기 포락선 신호를 생성하도록 추가 구성되는, 신호들을 처리하기 위한 장치.

청구항 57

제 56 항에 있어서,

상기 포락선 검출기는 상기 신호 재구성 유닛으로부터의 출력을 정류하도록 구성된 정류기를 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 58

제 57 항에 있어서,

상기 포락선 검출기는 필터를 더 포함하고, 상기 정류기는 상기 신호 재구성 유닛으로부터의 상기 정류된 출력을 상기 필터에 제공하도록 추가 구성되는, 신호들을 처리하기 위한 장치.

청구항 59

제 56 항에 있어서,

상기 신호 재구성 유닛은 상기 스케일링된 신호를 필터링하도록 구성된 필터를 포함하는, 신호들을 처리하기 위한 장치.

청구항 60

시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 장치로서, 상기 장치는,

상기 시그마-델타 변조기로부터 상기 신호를 수신하고, 상기 수신된 신호의 동적 범위가 상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하게 조정되도록 상기 수신된 신호의 동적 범위를 적응적으로 조정하고, 그리고 조정된 동적 범위를 갖는 상기 수신된 신호를 포함하는 스케일링된 신호를 생성하도록 구성된 적응형 동적 범위 제어기; 및

상기 스케일링된 신호를 수신하도록 구성된 필터를 포함하고,

상기 적응형 동적 범위 제어기는 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선 신호를 생성하도록 구성된 포락선 검출기, 및 상기 스케일링된 신호를 생성하기 위해 상기 포락선 신호를 상기 시그마-델타 변조기로부터의 상기 수신된 신호와 곱하도록 구성된 곱셈기를 더 포함하는, 신호 수신 장치.

청구항 61

제 60 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 포락선 신호의 진폭을 조정하도록 구성된 가변 이득 증폭기를 더 포함하는, 신호 수신 장치.

청구항 62

제 60 항에 있어서,

상기 적응형 동적 범위 제어기는 상기 스케일링된 신호를 수신하고 출력을 생성하도록 구성된 신호 재구성 유닛을 더 포함하고, 상기 포락선 검출기는 상기 신호 재구성 유닛의 출력을 기초로 상기 포락선 신호를 생성하도록 추가 구성되는, 신호 수신 장치.

청구항 63

제 62 항에 있어서,

상기 포락선 검출기는 상기 신호 재구성 유닛으로부터의 출력을 정류하도록 구성된 정류기를 더 포함하는, 신호

수신 장치.

청구항 64

제 63 항에 있어서,

상기 포락선 검출기는 필터를 더 포함하고, 상기 정류기는 상기 신호 재구성 유닛으로부터의 상기 정류된 출력을 상기 필터에 제공하도록 추가 구성되는, 신호 수신 장치.

청구항 65

제 62 항에 있어서,

상기 신호 재구성 유닛은 상기 스케일링된 신호를 필터링하도록 구성된 필터를 포함하는, 신호 수신 장치.

청구항 66

신호들을 처리하기 위한 장치로서,

필터링된 신호를 생성하기 위해 스케일링된 신호를 기초로 입력 신호를 필터링하기 위한 수단;

상기 필터링된 신호를 기초로 양자화된 신호를 생성하기 위한 수단; 및

상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하기 위한 수단을 포함하며,

상기 스케일링된 신호를 생성하기 위한 수단은 상기 양자화된 신호의 포락선 신호를 생성하기 위한 수단, 및 상기 양자화된 신호의 동적 범위가 상기 입력 신호의 순시 진폭에 반비례하여 조정되도록 상기 스케일링된 신호를 생성하기 위해 상기 양자화된 신호에 상기 포락선 신호를 적용하기 위한 수단을 포함하는, 신호들을 처리하기 위한 장치.

청구항 67

제 66 항에 있어서,

상기 스케일링된 신호를 생성하기 위한 수단은 상기 포락선 신호의 진폭을 조정하기 위한 수단을 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 68

제 66 항에 있어서,

상기 스케일링된 신호를 생성하기 위한 수단은 상기 스케일링된 신호로부터 상기 입력 신호를 재구성하기 위한 수단을 더 포함하고, 상기 포락선 신호를 생성하기 위한 수단은 상기 재구성된 입력 신호를 기초로 상기 포락선 신호를 생성하도록 구성되는, 신호들을 처리하기 위한 장치.

청구항 69

제 68 항에 있어서,

상기 포락선 신호를 생성하기 위한 수단은 상기 재구성된 입력 신호를 정류하기 위한 수단을 포함하는, 신호들을 처리하기 위한 장치.

청구항 70

제 69 항에 있어서,

상기 포락선 신호를 생성하기 위한 수단은 상기 정류된 재구성된 입력 신호를 필터링하기 위한 수단을 더 포함하는, 신호들을 처리하기 위한 장치.

청구항 71

제 69 항에 있어서,

상기 입력 신호를 재구성하기 위한 수단은 상기 스케일링된 신호를 필터링하기 위한 수단을 포함하는, 신호들을

처리하기 위한 장치.

청구항 72

시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 장치로서, 상기 장치는,

상기 수신된 신호의 동적 범위가 상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정되도록, 상기 수신된 신호의 동적 범위를 적응적으로 조정하기 위한 수단;

조정된 동적 범위를 갖는 상기 수신된 신호를 기초로 스케일링된 신호를 생성하기 위한 수단; 및

상기 스케일링된 신호를 필터링하기 위한 수단을 포함하고,

상기 스케일링된 신호를 필터링하기 위한 수단은 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선 신호를 생성하기 위한 수단, 및 상기 스케일링된 신호를 생성하기 위해 상기 포락선 신호를 상기 시그마-델타 변조기로부터의 상기 수신된 신호에 적용하기 위한 수단을 포함하는, 신호 수신 장치.

청구항 73

제 72 항에 있어서,

상기 스케일링된 신호를 필터링하기 위한 수단은 상기 포락선 신호의 진폭을 조정하기 위한 수단을 더 포함하는, 신호 수신 장치.

청구항 74

제 72 항에 있어서,

상기 스케일링된 신호를 필터링하기 위한 수단은 상기 시그마-델타 변조기에 대한 신호 입력을 재구성하기 위한 수단을 더 포함하고, 상기 포락선 검출기는 상기 재구성된 신호 입력을 기초로 상기 포락선 신호를 생성하도록 구성되는, 신호 수신 장치.

청구항 75

제 74 항에 있어서,

상기 포락선 신호를 생성하기 위한 수단은 상기 재구성된 신호 입력을 정류하기 위한 수단을 포함하는, 신호 수신 장치.

청구항 76

제 75 항에 있어서,

상기 포락선 신호를 생성하기 위한 수단은 상기 정류된 재구성된 신호 입력을 필터링하기 위한 수단을 더 포함하는, 신호 수신 장치.

청구항 77

제 76 항에 있어서,

상기 시그마-델타 변조기에 대한 신호 입력을 재구성하기 위한 수단은 상기 스케일링된 신호를 필터링하기 위한 수단을 포함하는, 신호 수신 장치.

청구항 78

신호들을 처리하기 위한 방법으로서,

필터링된 신호를 생성하기 위해 스케일링된 신호를 기초로 입력 신호를 필터링하는 단계;

상기 필터링된 신호를 기초로 양자화된 신호를 생성하는 단계; 및

상기 양자화된 신호의 동적 범위가 상기 입력 신호의 순시 진폭에 반비례하여 조정되도록, 상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하는 단계를 포함하며,

상기 스케일링된 신호를 생성하는 단계는 상기 양자화된 신호의 포락선 신호를 생성하는 단계, 및 상기 스케일링된 신호를 생성하기 위해 상기 양자화된 신호에 상기 포락선 신호를 적용하는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 79

제 78 항에 있어서,

상기 스케일링된 신호를 생성하는 단계는 상기 포락선 신호의 진폭을 조정하는 단계를 더 포함하는, 신호들을 처리하기 위한 방법.

청구항 80

제 78 항에 있어서,

상기 스케일링된 신호를 생성하는 단계는 상기 스케일링된 신호로부터 상기 입력 신호를 재구성하는 단계를 더 포함하고, 상기 포락선 신호를 생성하는 단계는 상기 재구성된 입력 신호를 기초로 하는, 신호들을 처리하기 위한 방법.

청구항 81

제 80 항에 있어서,

상기 포락선 신호를 생성하는 단계는 상기 재구성된 입력 신호를 정류하는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 82

제 81 항에 있어서,

상기 포락선 신호를 생성하는 단계는 상기 정류된 재구성된 입력 신호를 필터링하는 단계를 더 포함하는, 신호들을 처리하기 위한 방법.

청구항 83

제 81 항에 있어서,

상기 입력 신호를 재구성하는 단계는 상기 스케일링된 신호를 필터링하는 단계를 포함하는, 신호들을 처리하기 위한 방법.

청구항 84

시그마-델타 변조기의 출력으로부터 수신된 신호를 처리하기 위한 방법으로서, 상기 방법은,

상기 수신된 신호의 동적 범위가 상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정되도록, 상기 수신된 신호의 동적 범위를 적응적으로 조정하는 단계;

조정된 동적 범위를 갖는 상기 수신된 신호를 기초로 스케일링된 신호를 생성하는 단계; 및

상기 스케일링된 신호를 필터링하는 단계를 포함하고,

상기 스케일링된 신호를 필터링하는 단계는 상기 시그마-델타 변조기에 입력되는 신호의 재구성의 포락선 신호를 생성하는 단계, 및 상기 스케일링된 신호를 생성하기 위해 상기 포락선 신호를 상기 시그마-델타 변조기로부터의 상기 수신된 신호에 적용하는 단계를 포함하는, 신호를 처리하기 위한 방법.

청구항 85

제 84 항에 있어서,

상기 스케일링된 신호를 필터링하는 단계는 상기 포락선 신호의 진폭을 조정하는 단계를 더 포함하는, 신호를 처리하기 위한 방법.

청구항 86

제 84 항에 있어서,

상기 스케일링된 신호를 필터링하는 단계는 상기 시그마-델타 변조기에 대한 신호 입력을 재구성하는 단계를 더 포함하고, 상기 포락선 신호를 생성하는 단계는 상기 재구성된 입력 신호를 기초로 하는, 신호를 처리하기 위한 방법.

청구항 87

제 86 항에 있어서,

상기 포락선 신호를 생성하는 단계는 상기 재구성된 신호 입력을 정류하는 단계를 포함하는, 신호를 처리하기 위한 방법.

청구항 88

제 87 항에 있어서,

상기 포락선 신호를 생성하는 단계는 상기 정류된 재구성된 신호 입력을 필터링하는 단계를 더 포함하는, 신호를 처리하기 위한 방법.

청구항 89

제 86 항에 있어서,

상기 시그마-델타 변조기에 대한 신호 입력을 재구성하는 단계는 상기 스케일링된 신호를 필터링하는 단계를 포함하는, 신호를 처리하기 위한 방법.

청구항 90

신호들을 처리하기 위한 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체로서,

상기 명령들은 제 78 항의 단계들을 실행하기 위한 코드를 포함하는, 기계 판독 가능 매체.

청구항 91

시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체로서,

상기 명령들은 제 84 항의 단계들을 실행하기 위한 코드를 포함하는, 기계 판독 가능 매체.

청구항 92

제 1 항의 장치를 포함하는 헤드셋으로서,

신호를 생성하도록 구성되는 신호 소스;

상기 신호 소스로부터 상기 신호를 수신하고 출력을 생성하도록 구성되는 상기 시그마-델타 변조기; 및

상기 시그마-델타 변조기로부터 출력의 동적 범위가 상기 시그마-델타 변조기에 입력되는 신호의 순시 진폭에 반비례하여 조정되도록, 상기 시그마-델타 변조기로부터의 상기 출력의 동적 범위를 적응적으로 조정하도록 구성되는 상기 적응형 동적 범위 제어기

를 더 포함하는, 헤드셋.

청구항 93

제 10 항의 장치를 포함하는 헤드셋으로서,

신호 로드(load);

반비례 조정된 동적 범위를 갖는 상기 수신 신호를 포함하는 상기 출력을 생성하도록 구성되는 상기 적응형 동적 범위 제어기; 및

상기 적응형 동적 범위 제어기로부터의 상기 출력을 필터링하고 상기 신호 로드에서 상기 필터링된 출력을 제공하

도록 구성되는 상기 필터
를 더 포함하는, 헤드셋.

청구항 94

제 54 항의 장치를 포함하는 헤드셋으로서,
신호를 생성하도록 구성되는 신호 소스; 및
상기 신호 소스로부터의 상기 신호 및 상기 스케일링된 신호를 수신하고 필터링된 신호를 생성하도록 구성되는
상기 필터
를 더 포함하는, 헤드셋.

청구항 95

제 60 항의 장치를 포함하는 헤드셋으로서,
상기 스케일링된 신호를 수신하고 필터링된 신호를 생성하도록 구성되는 상기 필터; 및
상기 필터링된 신호를 수신하도록 구성되는 신호 로드
를 더 포함하는, 헤드셋.

청구항 96

삭제

청구항 97

삭제

청구항 98

삭제

청구항 99

삭제

청구항 100

삭제

청구항 101

삭제

청구항 102

삭제

청구항 103

삭제

청구항 104

삭제

청구항 105

삭제

청구항 106

삭제

청구항 107

삭제

명세서

기술분야

[0001] 본 특허 출원은 "Adaptive Dynamic Range Control"이라는 명칭으로 2007년 7월 18일자 제출된 예비 출원 60/950,590호에 대한 우선권을 주장하며, 이 출원은 양수인에게 양도되었고 이것에 의해 본원에 명백히 참조로 포함된다.

[0002] 본 개시는 일반적으로 전자 기술들에 관한 것으로, 보다 구체적으로는 시그마-델타(sigma-delta) 변조기 및 다른 회로들에 대한 적응형 동적 범위 제어를 위한 장치들과 기술들에 관한 것이다.

배경기술

[0003] 시그마-델타 변조기들과 다른 비슷한 회로들은 수년간 존재해왔으며 통신 시스템들, 오디오 시스템들, 정밀 측정 디바이스들 및 그 밖의 많은 다른 것들과 같은 다양한 응용예를 갖는다. 오디오 응용에서, 예를 들어 시그마-델타 변조기는 흔히 오디오 신호를 1 비트 디지털 신호들의 스트림으로 변환하는데 사용된다. 변환 프로세스는 오디오 신호를 오버샘플링함으로써 수행되며, 이에 따라 양자화 잡음을 더 넓은 스펙트럼에 걸쳐 확산시킨다. 변조기는 또한 양자화 잡음의 스펙트럼 특성들을 중요 대역(즉, 오디오 대역)에서는 낮고 다른 대역에서는 높게 변화시킨다.

[0004] 많은 오디오 시스템에서, 디지털 비트 스트림은 재생을 위해 다시 오디오 신호로 변환되기 전에, 처리, 저장, 검색(retrieve) 또는 전송된다. 이들 시스템에서, 처리 에러들, 신뢰성 없는 저장 매체들, 또는 전송 매체에서의 교란으로 인해 디지털 비트 스트림에 에러가 유입된다. 이러한 에러들은 상당한 오디오 인공물(artifact)을 야기할 수 있다.

[0005] 많은 오디오 시스템에는, 계산 전력 및 송신 대역폭을 절약하기 위해 오버샘플링 비를 낮추기 위한 추가 바람이 있다. 오버샘플링 비가 감소함에 따라 중요 대역(즉, 오디오 대역)에서 양자화 잡음이 증가한다.

[0006] 따라서 디지털 비트 스트림의 에러로 인한 오디오 품질, 전력, 대역폭 한계들을 다루는 개선된 시그마-델타 변조기들 및 유사한 디바이스들에 대한 필요성이 당업계에 존재한다.

발명의 내용

[0007] 본 개시의 한 형태로, 신호들을 처리하기 위한 장치는 시그마-델타 변조기, 및 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하도록 구성된 적응형 동적 범위 제어를 포함한다.

[0008] 본 개시의 다른 형태로, 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 장치가 구성되며, 수신된 신호의 동적 범위는 적응적으로 조정되었다. 상기 장치는 필터; 및 반비례 조정된(inversely adjusted) 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하고 상기 출력을 상기 필터에 제공하도록 구성된 적응형 동적 범위 제어를 포함한다.

[0009] 본 개시의 또 다른 형태로, 신호들을 처리하기 위한 장치는 시그마-델타 변조기, 및 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 수단을 포함한다.

[0010] 본 개시의 추가 형태로, 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 장치가 구성되며, 수신된 신호의 동적 범위는 적응적으로 조정되었다. 상기 장치는 반비례 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하도록 상기 수신 신호를 처리하기 위한 수단, 및 상기 출력을 필터링하기 위한 수단을 포함한다.

[0011] 본 개시의 또 다른 추가 형태로, 신호들을 처리하기 위한 방법은 시그마-델타 변조기에 신호를 통과시키는 단계, 및 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하는 단계를 포함한다.

[0012] 본 개시의 또 다른 추가 형태로, 시그마-델타 변조기의 출력으로부터 수신된 신호를 처리하기 위한 방법에서,

수신된 신호의 동적 범위는 적응적으로 조정되었으며, 상기 방법은 반비례 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하도록 상기 수신 신호를 처리하는 단계, 및 상기 출력을 필터링하는 단계를 포함한다.

- [0013] 본 개시의 다른 형태로, 신호들을 처리하기 위한 컴퓨터 프로그램 물건은 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체를 포함하며, 상기 명령들은 시그마-델타 변조기로부터 신호를 전달하기 위한 코드, 및 상기 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 코드를 포함한다.
- [0014] 본 개시의 또 다른 형태로, 신호들을 처리하기 위한 컴퓨터 프로그램 물건은 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체를 포함하며, 수신된 신호의 동적 범위는 적응적으로 조정되었으며, 상기 명령들은 반비례 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하도록 상기 수신 신호를 처리하기 위한 코드, 및 상기 출력을 필터링하기 위한 코드를 포함한다.
- [0015] 본 개시의 또 다른 형태로, 신호들을 처리하기 위한 장치는 입력 신호 및 스케일링된 신호를 수신하고 필터링된 신호를 생성하도록 구성된 필터, 상기 필터링된 신호를 기초로 양자화된 신호를 생성하도록 구성된 양자화기, 및 상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하도록 구성된 적응형 동적 범위 제어를 포함한다.
- [0016] 본 개시의 추가 형태로, 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 장치가 구성되며, 수신된 신호의 동적 범위는 적응적으로 조정되었다. 상기 장치는 상기 시그마-델타 변조기로부터 상기 신호를 수신하고 스케일링된 신호를 생성하도록 구성된 적응형 동적 범위 제어기, 및 상기 스케일링된 신호를 수신하도록 구성된 필터를 포함한다.
- [0017] 본 개시의 또 다른 추가 형태로, 신호들을 처리하기 위한 장치는 필터링된 신호를 생성하기 위해 스케일링된 신호를 기초로 입력 신호를 필터링하기 위한 수단, 상기 필터링된 신호를 기초로 양자화된 신호를 생성하기 위한 수단, 및 상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하기 위한 수단을 포함한다.
- [0018] 본 개시의 또 다른 형태로, 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 장치가 구성되며, 수신된 신호의 동적 범위는 적응적으로 조정되었다. 상기 장치는 상기 시그마-델타 변조기로부터 출력되는 상기 수신된 신호를 기초로 스케일링된 신호를 생성하기 위한 수단, 및 상기 스케일링된 신호를 필터링하기 위한 수단을 포함한다.
- [0019] 본 개시의 추가 형태로, 신호들을 처리하기 위한 방법은 필터링된 신호를 생성하기 위해 스케일링된 신호를 기초로 입력 신호를 필터링하는 단계, 상기 필터링된 신호를 기초로 양자화된 신호를 생성하는 단계, 및 상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하는 단계를 포함한다.
- [0020] 본 개시의 또 다른 추가 형태로, 시그마-델타 변조기의 출력으로부터 수신된 신호를 처리하기 위한 방법에서, 수신된 신호의 동적 범위는 적응적으로 조정되었으며, 상기 방법은 상기 시그마-델타 변조기로부터 출력되는 상기 수신된 신호를 기초로 스케일링된 신호를 생성하는 단계, 및 상기 스케일링된 신호를 필터링하는 단계를 포함한다.
- [0021] 본 개시의 또 다른 추가 형태로, 신호들을 처리하기 위한 컴퓨터 프로그램 물건은 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체를 포함하며, 상기 명령들은 필터링된 신호를 생성하기 위해 스케일링된 신호를 기초로 입력 신호를 필터링하기 위한 코드, 상기 필터링된 신호를 기초로 양자화된 신호를 생성하기 위한 코드, 및 상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하기 위한 코드를 포함한다.
- [0022] 본 개시의 다른 형태로, 신호들을 처리하기 위한 컴퓨터 프로그램 물건은 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성된 처리 시스템에 의해 실행 가능한 명령들을 포함하는 기계 판독 가능 매체를 포함하며, 수신된 신호의 동적 범위는 적응적으로 조정되었고, 상기 명령들은 상기 시그마-델타 변조기로부터 출력되는 상기 수신된 신호를 기초로 스케일링된 신호를 생성하기 위한 코드, 및 상기 스케일링된 신호를 필터링하기 위한 코드를 포함한다.
- [0023] 본 개시의 또 다른 형태로, 헤드셋은 신호를 생성하도록 구성된 신호 소스, 상기 신호 소스로부터 상기 신호를 수신하고 출력을 생성하도록 구성된 시그마-델타 변조기, 및 상기 시그마-델타 변조기로부터의 상기 출력의 동적 범위를 적응적으로 조정하도록 구성된 적응형 동적 범위 제어를 포함한다.
- [0024] 본 개시의 또 다른 형태로, 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 헤드셋이 구성되며, 수신된

신호의 동적 범위는 적응적으로 조정되었다. 상기 헤드셋은 신호 로드(load), 반비례 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하도록 구성된 적응형 동적 범위 제어기, 및 상기 적응형 동적 범위 제어기로부터의 상기 출력을 필터링하고 상기 신호 로드(102)에 상기 필터링된 출력을 제공하도록 구성된 필터를 포함한다.

[0025] 본 개시의 추가 형태로, 헤드셋은 신호를 생성하도록 구성된 신호 소스, 상기 신호 소스로부터의 상기 신호 및 스케일링된 신호를 수신하고 필터링된 신호를 생성하도록 구성된 필터, 상기 필터링된 신호를 기초로 양자화된 신호를 생성하도록 구성된 양자화기, 및 상기 양자화된 신호를 기초로 상기 스케일링된 신호를 생성하도록 구성된 적응형 동적 범위 제어기를 포함한다.

[0026] 본 개시의 또 다른 추가 형태로, 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 헤드셋이 구성되며, 수신된 신호의 동적 범위는 적응적으로 조정되었고, 상기 헤드셋은 상기 시그마-델타 변조기로부터 상기 신호를 수신하고 스케일링된 신호를 생성하도록 구성된 적응형 동적 범위 제어기, 상기 스케일링된 신호를 수신하고 필터링된 신호를 생성하도록 구성된 필터, 및 상기 필터링된 신호를 수신하도록 구성된 신호 로드(102)를 포함한다.

[0027] 다음의 상세한 설명으로부터 본 발명의 다른 형태들이 당업자들에게 쉽게 명백해질 것이며, 발명의 다양한 형태는 예시로 도시 및 설명되는 것으로 이해한다. 실시되는 바와 같이, 본 발명은 본 개시의 범위를 모두 벗어나지 않으면서 그 밖의 다른 구성들과 구현들이 가능하며 그 여러 항목은 다양한 다른 관점에서 수정될 수 있다. 따라서 도면 및 상세한 설명은 본래 한정이 아닌 예시로 간주해야 한다.

도면의 간단한 설명

- [0028] 도 1은 오디오 시스템의 예를 설명하는 개념도이다.
- 도 2는 1차 시그마-델타 변조기를 갖는 인코더의 예를 설명하는 개념 블록도이다.
- 도 3은 3차 시그마-델타 변조기를 갖는 인코더의 예를 설명하는 개념 블록도이다.
- 도 4는 적응형 동적 범위 제어기의 예를 설명하는 개념도이다.
- 도 5는 디코더의 예를 설명하는 개념도이다.
- 도 6a 및 도 6b는 인코더의 예를 설명하는 기능 블록도이다.
- 도 7a 및 도 7b는 디코더의 예를 설명하는 기능 블록도이다.

발명을 실시하기 위한 구체적인 내용

[0029] 첨부 도면과 관련하여 하기에서 설명하는 상세한 설명은 발명이 실시될 수 있는 구성들만을 나타내기 위한 것이 아니라 발명의 다양한 구성의 설명으로서 의도된다. 상세한 설명은 발명의 전반적인 이해를 제공할 목적으로 특정 항목들을 포함한다. 그러나 발명은 이러한 특정 항목들 없이 실시될 수도 있음이 당업자들에게 명백할 것이다. 어떤 경우에는, 발명의 개념들을 불명료하게 하는 것을 피하기 위해 잘 알려진 구조들과 컴포넌트들이 블록도 형태로 도시된다.

[0030] 도 1은 오디오 시스템의 예를 설명하는 개념도이다. 신호 소스(102)로부터의 오디오 신호를 디지털 비트 스트림으로 변환하는 인코더(104)를 갖는 오디오 시스템(100)이 도시된다. 디지털 비트 스트림은 신호 로드(110)로의 제공을 위해 디코더(108)에 의해 오디오 신호로 다시 변환되기 전에 처리, 저장, 검색 또는 전송될 수 있다. 디지털 비트 스트림의 처리, 저장, 검색 또는 전송은 도 1에서 대체로 채널(106)로서 표현된다.

[0031] 도 1에 나타난 컴포넌트들 전체는 다수의 여러 가지 타입의 오디오 시스템을 대체로 나타내기 위한 것이다. 예를 들어, 오디오 시스템(100)은 셀룰러폰, 개인 디지털 보조기기(PDA), 데스크탑 또는 랩탑 컴퓨터, 또는 임의의 다른 적당한 디바이스와 무선 통신에 사용되는 헤드셋을 나타낼 수도 있다. 이 예시에서, 신호 소스(102) 및 인코더(104)는 송신 디바이스를 나타내고, 디코더(108) 및 신호 로드(110)는 수신 디바이스를 나타낸다. 신호 소스(102)는 마이크와 관련된 오디오 회로를 포함하고, 인코더(104)는 오디오 회로로부터의 오디오 신호를 디지털 비트 스트림으로 변환한다. 채널(106)은 다양한 물리층 처리(예를 들어, RF 전단 처리, 심벌 매핑, 터보 코딩 등)를 포함하는 두 디바이스 간의 무선 채널을 나타낸다. 디코더(108)는 디지털 비트 스트림을 오디오 신호로 변환하고 이를 신호 로드(110)에 제공하며, 신호 로드(110)는 수신하는 전화기 상의 스피커, 메모리, 오디오 신호의 추가 라우팅을 위한 컴포넌트일 수 있다.

[0032] 오디오 신호의 다른 예는 MP3 포맷의 편재(ubiquity) 때문에 때로는 MP3 플레이어로 지칭되는 디지털 오디오 플

레이어이다. 디지털 오디오 플레이어는 독립형 디바이스일 수도 있고, 또는 셀룰러폰, PDA, 데스크탑 또는 랩탑 컴퓨터, 또는 다른 임의의 적당한 디바이스에 통합될 수도 있다. 이 예시에서, 신호 소스(102)는 통합된 FM 튜너일 수 있다. 인코더(104)는 FM 튜너로부터의 오디오 신호를 디지털 데이터 스트림으로 변환하고, 이 정보를 오디오 파일 형태로 메모리에 저장한다. 메모리 및 관련 처리는 채널(106)로 표현된다. 디지털 데이터 스트림 또는 오디오 파일의 내용은 메모리에서 판독되어 디코더(108)에 의해 아날로그 신호로 변환되고, 신호 로드(110), 통상적으로는 스피커에 제공된다.

[0033] 도 1의 인코더(104) 및 디코더(108)를 참조로 다양한 개념이 제공될 것이다. 이 개념들은 원래 오디오 신호의 순시 진폭에 따라 디코더(108)에서의 고관들의 진폭을 변조함으로써 디지털 비트 스트림의 에러들로 인한 오디오 품질을 다루도록 설계된다. 이러한 개념들은 이제까지 논의된 오디오 시스템들에 매우 적합하지만, 당업자들은 이러한 개념들이 다른 많은 타입의 오디오 시스템들로 확장될 수 있고, 다른 타입의 매체들을 지원하는 시스템들에 적용될 수도 있음을 쉽게 인지할 것이다.

[0034] 도 2는 인코더의 예를 설명하는 개념 블록도이다. 이 예시에서, 인코더(104)는 아날로그-디지털 변환기(ADC)로 설명되지만, 당업자들이 쉽게 인지하는 바와 같이, 제공되는 다양한 개념은 디지털-아날로그 변환기(DAC)로서 구성된 인코더에 동등하게 적용될 수 있다.

[0035] 도 2를 참조하면, 양자화 잡음을 감소시키기 위해 더 높은 차수의 변조기가 사용될 수도 있지만, 인코더(104)는 1차 시그마-델타 변조기를 포함한다. 이 예시에서, 오디오 신호가 합산 노드(206)에 입력된다. 합산 노드(206)는 또한 적응형 동적 범위 제어기(204)로부터 입력을 수신한다. 두 입력 간의 차가 적분 기능을 제공하는 필터(208)에 제공된다. 그 다음, 필터링된 출력이 1 비트 양자화기(210)에 제공된다. 양자화기(210)는 오버샘플링 주파수(즉, 나이퀴스트 주파수보다 훨씬 큰 주파수)로 디지털 비트 스트림을 포함하는 인코더 출력을 생성한다. 디지털 비트 스트림은 또한 적응형 동적 범위 제어기(204)에 피드백되어 합산 노드(206)에 대한 입력을 생성한다.

[0036] 적응형 동적 범위 제어기(204)는 시그마-델타 변조기(202)로부터 출력된 신호의 동적 범위를 적응적으로 조정하도록 구성된다. 이는 시그마-델타 변조기(202)로부터 출력된 디지털 비트 스트림을 신호 재구성 유닛(212) 및 포락선 검출기(214)를 통과시킨 다음, 결과를 사용하여 곱셈 노드(216)를 통해 디지털 비트 스트림을 스케일링함으로써 이루어진다. 곱셈 노드(216)로부터의 스케일링된 출력은 시그마-델타 변조기(202)에 제공되며, 이 출력은 합산 노드(206)에서 오디오 입력 신호로부터 차감된다. 그 결과, 시그마-델타 변조기(202)로부터 출력된 신호의 동적 범위는 오디오 입력 신호의 순시 진폭에 반비례하여 조정된다. 달리 말하면, 오디오 신호에서 낮은 신호 진폭 영역들은 동적 범위에서의 최대 증가량을 수신한다. 따라서 오디오가 잡음에 가장 취약한 낮은 신호 진폭 영역들에서, 채널에서 픽업된 어떠한 오디오 인공물도 디코더(108)(도 1 참조)에서 상당히 감소할 것이다.

[0037] 상술한 바와 같이, 오디오 신호 대역의 양자화 잡음을 보다 양호하게 구체화(shape)하기 위해 더 높은 차수의 변조가 사용될 수 있다. 이제 3차 시그마-델타 변조기를 갖는 인코더의 예가 도 3을 참조로 제공될 것이다. 이 예시의 시그마-델타 변조기(202)는 도 2와 관련하여 논의된 1차 시그마-델타 변조기의 확장이다. 3개의 필터(208a-208c)로 여러 통합 스테이지가 구현된다. 적응형 동적 범위 제어기(204)로부터 스케일링된 출력을 차감하기 위해 각 스테이지의 입력에 합산 노드(206a-206c)가 제공된다. 마지막 스테이지의 출력과 두 번째 스테이지에 대한 입력 사이에 피드백 경로 또한 삽입된다.

[0038] 도 4는 적응형 동적 범위 제어기의 예를 더 상세히 설명하는 개념도이다. 신호 재구성 유닛(212)은 입력을 지연시키기 위한 지연 엘리먼트(404) 및 입력을 지연된 입력과 결합하는 합산 노드(408)를 포함하는 단극 필터를 포함한다. 필터 및 피드백 경로들에서의 이득은 증폭기(402, 406)에 의해 개별적으로 제어된다. 필터는 인코더에 입력된 오디오 신호의 개략적 재구성을 제공하는 기능을 한다.

[0039] 신호 재구성 유닛(212)으로부터의 정류된 출력을 단극 필터에 통과시켜 오디오 신호의 개략적 재구성으로 인한 임의의 불연속점들을 평활화하고 시그마-델타 변조기로부터 출력된 높은 주파수 양자화 잡음을 더 감소시킴으로써 포락선 검출이 비슷하게 이루어진다. 포락선 검출기(214)는 신호 재구성 유닛(212)으로부터의 입력을 지연시키기 위한 지연 엘리먼트(416) 및 입력을 지연된 버전과 결합하는 합산 노드(414)를 포함하는 단극 필터가 이어지는 정류기(410)를 포함한다. 필터 및 피드백 경로들에서의 이득은 증폭기(412, 418)에 의해 개별적으로 제어된다.

[0040] 적응형 동적 범위 제어기(204)는 또한 포락선 검출기(214)의 출력부에 가변 이득 증폭기(420)를 포함할 수

있다. 증폭기(420)의 가변 이득은 포락선 신호의 진폭을 변화시키는데 사용될 수 있다.

- [0041] 도 5는 디코더의 예를 설명하는 개략도이다. 디코더(108)는 디지털 비트 스트림의 동적 범위를 조정하여 오디오 신호를 복원하는 기능을 하는 적응형 동적 범위 제어기(204)를 포함한다. 더 정확하게, 적응형 동적 범위 제어기(204)는 디지털 비트 스트림의 동적 범위를 오디오 신호의 순시 진폭에 반비례하게 적응적으로 조정한다. 그 결과, 오디오 신호에서 낮은 신호 진폭 영역들은 동적 범위에서의 최대 감소량을 수신하며, 이는 채널에서 픽업된 임의의 오디오 인공물을 상당히 감소시킨다.
- [0042] 적응형 동적 범위 제어기(204)는 인코더(104)와 관련하여 상술한 것과 비슷하다. 이는 포락선 검출기(214)가 이어지는 신호 재구성 유닛(212)을 갖는다. 신호 재구성 유닛(212)과 포락선 검출기(214) 모두 필터 및 피드백 경로에서 개별적으로 제어되는 이득을 갖는 단극 필터로 도시된다. 바람직하게, 각 필터의 이득들의 곱합은 1이다. 어떤 구성들에서, 증폭기들(402, 406, 412, 418)의 이득들은 조정 가능한 파라미터들일 수 있다. 가변 이득 증폭기(420)는 조정 가능한 파라미터를 제공하고, 클리핑 회로(502)는 적응형 동적 범위 제어기의 출력이 포화하는 것을 막는다. 조정 가능한 파라미터들은 포락선 검출의 슬루율(slew-rate) 제어 및 코어 시그마-델타 변조기 루프의 안정성과 같은 이슈들을 다루는데 사용될 수 있다.
- [0043] 디코더(108)는 또한 저역 통과 필터(504)를 포함한다. 필터(504)는 디지털 비트 스트림을 나이퀴스트 샘플링 레이트로 필터링하여 근원적인 오디오 대역폭을 복원하는 데시메이터(decimator)로서 기능한다. 필터(504)로부터의 출력은 신호 로드(110)(도 1 참조)에 제공될 수 있으며, 신호 로드(110)는 오디오 스피커, 메모리, 송신기, 또는 다른 적당한 디바이스일 수 있다. 오디오 스피커의 경우, 스피커 및 저역 통과 필터를 포함하는 오디오 출력을 구동하는 클래스-D 증폭기에 적응형 동적 범위 제어기로부터의 디지털 비트 스트림이 제공될 수 있다. 이러한 디코더 구성의 결과, 클래스-D 증폭기에 의해 소비되는 전력은 오디오 신호 레벨(즉, 음의 크기(loudness))에 비례한다. 이는 배터리 전력을 보존하는데 필요한 가전 기기들에 추가 이익을 제공할 수 있다.
- [0044] 도 6a 및 도 6b는 인코더의 예를 설명하는 기능 블록도이다. 도 6a에서, 신호들을 처리하기 위한 장치는 시그마-델타 변조기(602A) 및 시그마-델타 변조기로부터 출력되는 신호의 동적 범위를 적응적으로 조정하기 위한 모듈(604A)을 포함한다. 도 6b에서, 신호들을 처리하기 위한 장치는 필터링된 신호를 생성하기 위해 스케일링된 신호를 기초로 입력 신호를 필터링하기 위한 모듈(602B), 필터링된 신호를 기초로 양자화된 신호를 생성하기 위한 모듈(604B), 및 양자화된 신호를 기초로 스케일링된 신호를 생성하기 위한 모듈(606B)을 포함한다.
- [0045] 도 7a 및 도 7b는 디코더의 예를 설명하는 기능 블록도이다. 도 7a에서, 장치는 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성되며, 수신 신호의 동적 범위는 적응적으로 조정되었다. 상기 장치는 반비례 조정된 동적 범위를 갖는 수신 신호를 포함하는 출력을 생성하도록 수신 신호를 처리하기 위한 모듈(702A), 및 출력을 필터링하기 위한 모듈(704A)을 포함한다. 도 7b에서, 장치는 또한 시그마-델타 변조기로부터 출력되는 신호를 수신하도록 구성되며, 상기 수신된 신호의 동적 범위는 적응적으로 조정되었다. 상기 장치는 상기 시그마-델타 변조기로부터 출력된 수신 신호를 기초로 스케일링된 신호를 생성하기 위한 모듈(702B), 및 스케일링된 신호를 필터링하기 위한 모듈(704B)을 포함한다.
- [0046] 본원에 개시된 형태들과 관련하여 설명한 다양한 예시적인 논리 블록, 모듈 및 회로는 집적 회로("IC"), 액세스 단말 또는 액세스 포인트 내에 구현되거나 이들에 의해 수행될 수 있다. IC는 여기서 설명하는 기능들을 수행하도록 설계된 범용 프로세서, 디지털 신호 프로세서(DSP), 주문형 집적 회로(ASIC), 현장 프로그래밍 가능 게이트 어레이(FPGA) 또는 다른 프로그래밍 가능 로직 디바이스, 이산 게이트 또는 트랜지스터 로직, 이산 하드웨어 컴포넌트들, 전기 컴포넌트들, 광 컴포넌트들, 기계적 컴포넌트들, 또는 이들의 임의의 조합을 포함할 수 있으며, IC 내에, IC 외부에, 또는 둘 다에 상주하는 코드들이나 명령들을 실행할 수 있다. 범용 프로세서는 마이크로프로세서일 수도 있지만, 대안으로 프로세서는 임의의 종래 프로세서, 제어기, 마이크로컨트롤러 또는 상태 머신일 수도 있다. 프로세서는 또한 연산 디바이스들의 조합, 예를 들어 DSP와 마이크로프로세서의 조합, 다수의 마이크로프로세서, DSP 코어와 결합한 하나 이상의 마이크로프로세서, 또는 임의의 다른 구성으로서 구현될 수도 있다.
- [0047] 본원의 교지들은 다양한 장치(예를 들어, 디바이스들)에 통합될 수 있다(예를 들어, 다양한 장치 내부에 구현되거나 다양한 장치에 의해 수행될 수 있다). 예를 들어, 본원에 교지된 하나 이상의 형태가 전화기(예를 들어, 셀룰러폰), 개인 디지털 보조기기("PDA"), 엔터테인먼트 디바이스(예를 들어, 음악 또는 비디오 디바이스), 헤드셋(예를 들어, 헤드폰, 수화기 등), 마이크, 의료 디바이스(예를 들어, 바이오메트릭 센서, 심박 모니터, 보도계(pedometer), EKG 디바이스 등), 사용자 I/O 디바이스(예를 들어, 시계, 원격 제어, 라이트 스위치, 키보드, 마우스 등), 타이어 압력 모니터, 컴퓨터, POS(point-of-sale) 디바이스, 엔터테인먼트 디바이스, 보청

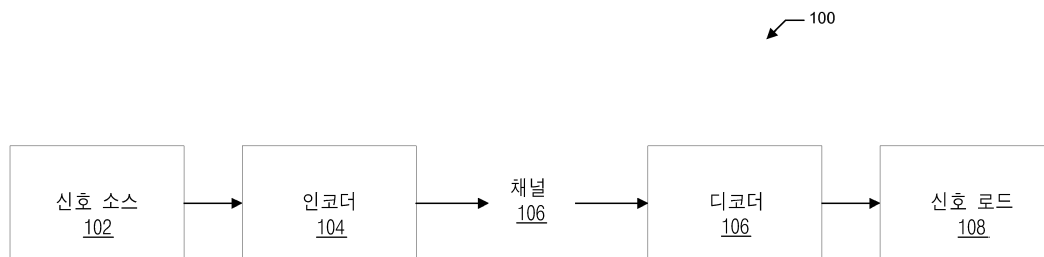
기, 셋탑박스, 또는 임의의 다른 적당한 디바이스에 통합될 수 있다.

[0048]

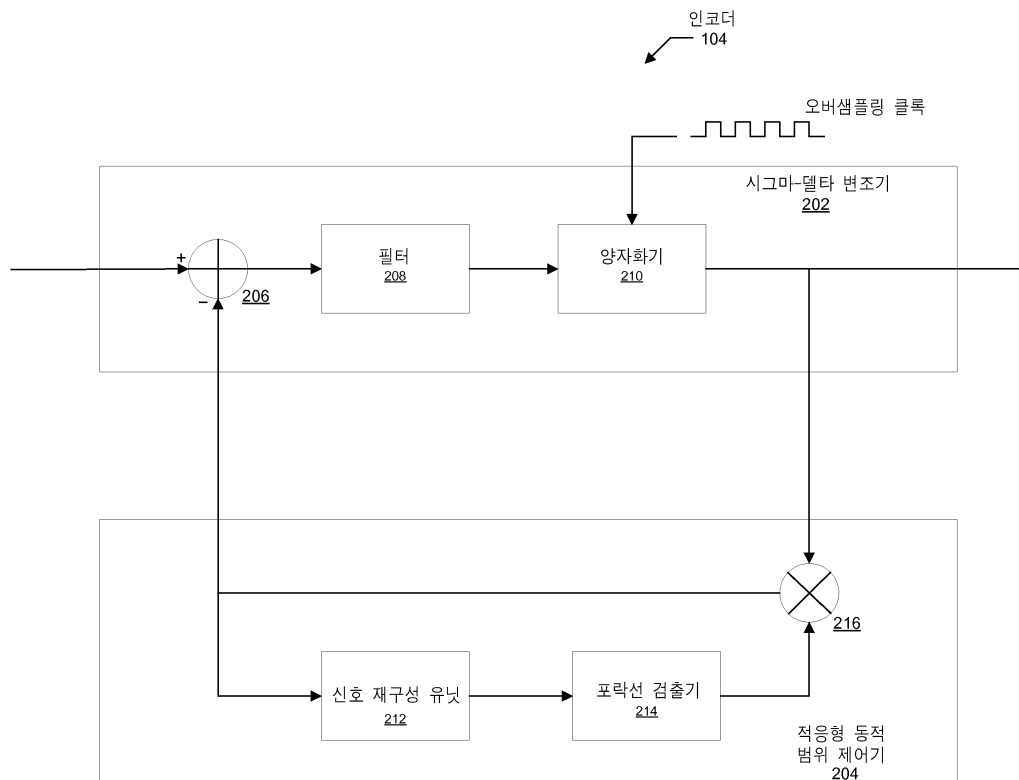
상기 설명은 당업자들이 본원에서 설명한 다양한 형태를 실시할 수 있도록 제공된다. 이들 형태에 대한 다양한 변형이 당업자들에게 쉽게 명백할 것이며, 본원에 정의된 일반 원리들은 다른 형태들에 적용될 수 있다. 따라서 청구범위는 본원에 나타난 형태들로 한정되는 것이 아니라 청구범위에 부합하는 전체 범위에 따르는 것이며, 여기서 엘리먼트에 대한 단수 언급은 구체적으로 언급하지 않는 한 "하나 및 단 하나"를 의미하는 것보다는 "하나 이상"을 의미하는 것이다. 구체적으로 달리 언급되지 않는 한, "어떤"이라는 용어는 하나 이상을 말한다. 당업자들에게 공지된 또는 나중에 알려지게 될 본 개시 전반에서 설명한 다양한 형태의 엘리먼트들에 대한 모든 구조 및 기능적 등가물은 본원에 참조로 포함되며, 청구범위에 의해 포함되는 것이다. 더욱이, 본원에 개시된 어떤 것도 이러한 개시가 청구범위에 명시적으로 언급되는지에 상관없이 대중에게 제공되는 것은 아니다. 청구 범위 엘리먼트가 명백히 "수단"이라는 문구를 이용하여 언급되거나, 방법 청구항의 경우에는 엘리먼트가 "단계"라는 문구를 이용하여 언급되지 않는 한, 어떠한 청구범위 엘리먼트도 35 U.S.C. § 112 6항의 조항 하에 해석되지 않아야 한다.

도면

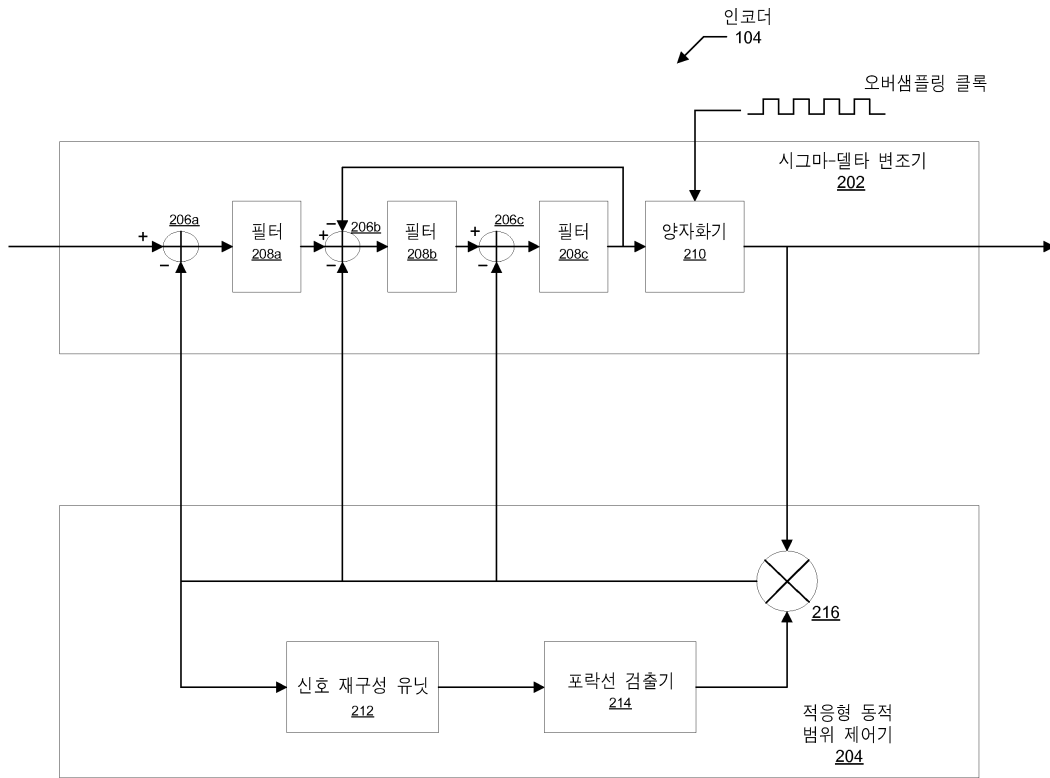
도면1



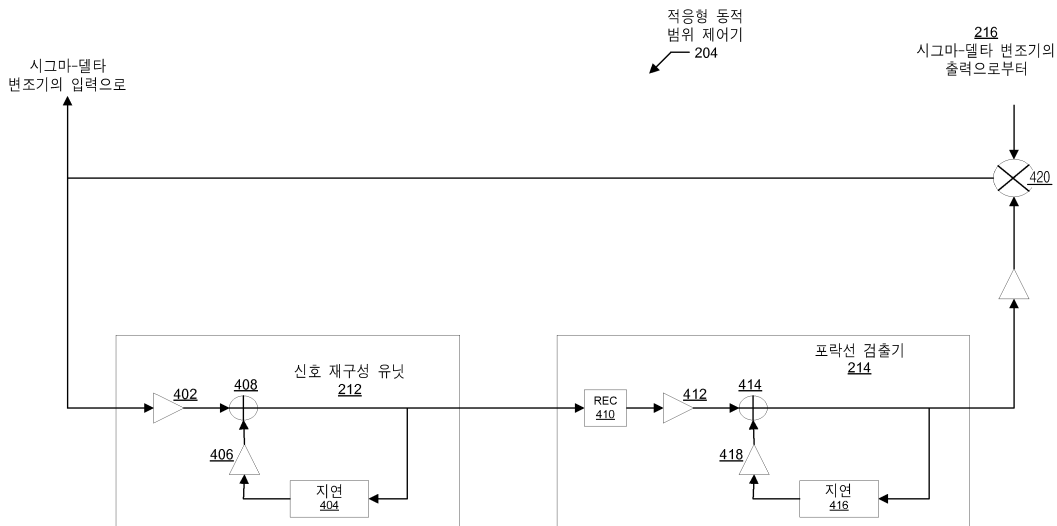
도면2



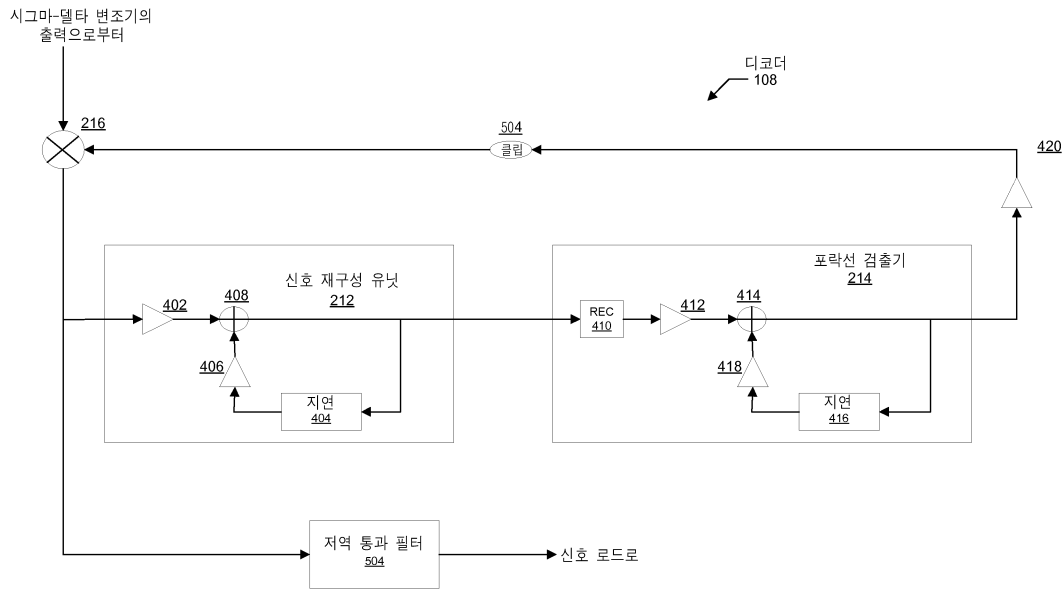
도면3



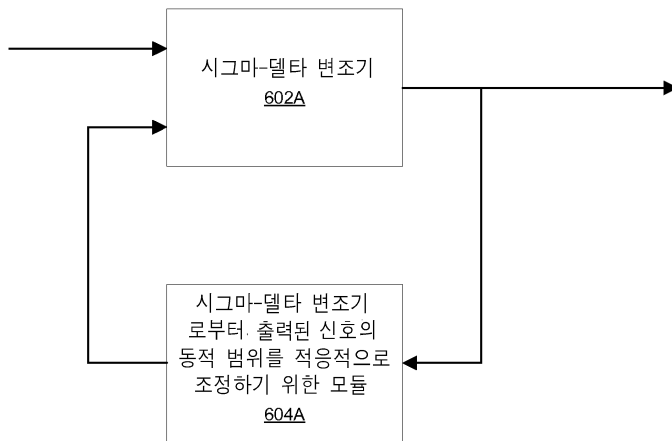
도면4



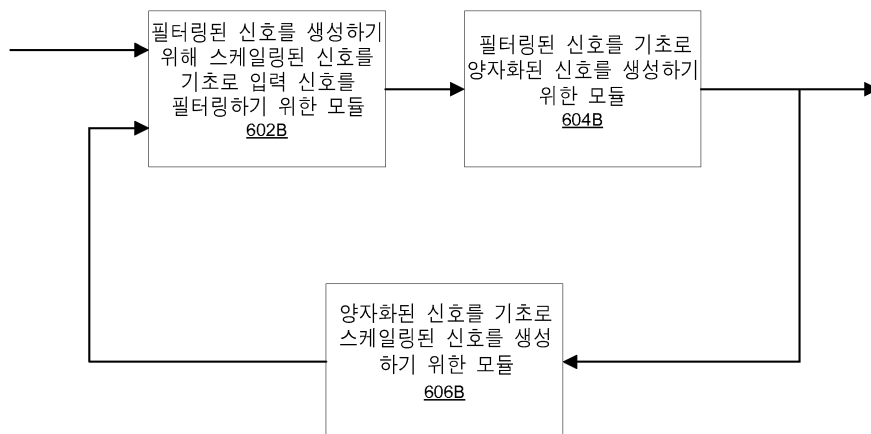
도면5



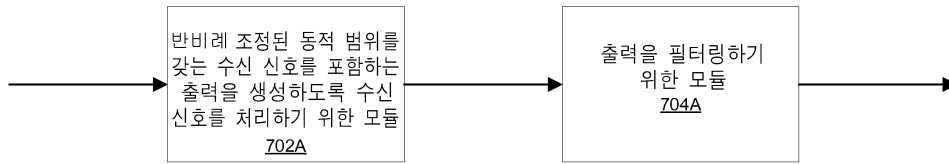
도면6a



도면6b



도면7a



도면7b

