[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G06F 13/38 (2006.01)

[12] 发明专利说明书

专利号 ZL 200610081396.2

[45] 授权公告日 2009 年 10 月 21 日

[11] 授权公告号 CN 100552659C

[22] 申请日 2006.5.24
[21] 申请号 200610081396.2
[73] 专利权人 宏达国际电子股份有限公司
地址 中国台湾桃园市
[72] 发明人 朱世宏 庄训炘 彭昱均
[56] 参考文献
CN2583833Y 2003.10.29
US2005114577A1 2005.5.26
CN1477510A 2004.2.25
EP0280391B1 1994.6.8
审查员 梁 韬

[74] 专利代理机构 北京中原华和知识产权代理有限责任公司
代理人 寿 宁 张华辉

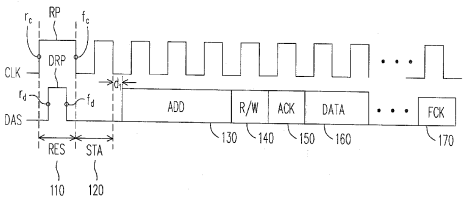
权利要求书 2 页 说明书 5 页 附图 2 页

[54] 发明名称

资料传输方法与其传输电路

[57] 摘要

一种资料传输方法与其传输电路，适用于主机端与外接装置之间的资料传输。 此资料传输方法包括下列步骤，首先，经由第一接脚传输一时脉信号。 然后，根据此时脉信号的时序，并以一资料传输格式经由第二接脚传输资料信号。 当时脉信号产生一重置脉冲且资料信号产生一资料重置脉冲时，则重置资料信号，其中资料信号在重置脉冲的发生期间中产生资料重置脉冲，资料重置脉冲的上升缘发生在重置脉冲的上升缘之后，且资料重置脉冲的下降缘发生在重置脉冲的下降缘之前。



1.一种资料传输方法，包括下列步骤:

经由一第一接脚传输一时脉信号;

根据时脉信号的时序，并以一资料传输格式经由一第二接脚传输一资料信号；以及

当时脉信号产生一重置脉冲且资料信号产生一资料重置脉冲时，则重置资料信号，

其中资料信号在重置脉冲的发生期间中产生资料重置脉冲，资料重置脉冲的上升缘发生在重置脉冲的上升缘之后，且资料重置脉冲的下降缘发生在重置脉冲的下降缘之前。

2.根据权利要求 1 所述的资料传输方法，其中在传输时脉信号的步骤中，时脉信号由主机端传输至外接装置。

3.根据权利要求 2 所述的资料传输方法，其中资料传输格式包括:

一位址信号区间，用以传输一位址资料;

一读写判断区间，用以传输一读写判断资料,以设定资料信号的读写状态;以及

一资料区间，用以在主机端与外接装置之间的资料传输，并根据资料信号的读写状态，调整主机端与外接装置的资料传输方向。

4.根据权利要求 3 所述资料传输方法，其中若读写判断资料为逻辑高电位，则资料信号为一读取状态，若读写判断资料为逻辑低电位,则资料信号为一写入状态；若资料信号为读取状态，则在资料区间中，外接装置传输资料至主机端；若资料信号为写入状态，则在资料区间中，主机端传输资料至外接装置。

5.根据权利要求 3 所述资料传输方法，其中若读写判断资料为逻辑低电位，则资料信号为一读取状态，若读写判断资料为逻辑高电位，则资料信号为一写入状态；若资料信号为读取状态，则在资料区间中，外接装置传输资料至主机端；若资料信号为写入状态，则在资料区间中，主机端传输资料至外接装置。

6.根据权利要求 3 所述的资料传输方法，其中资料传输格式还包括:

一前确认区间，当外接装置完成接收资料重置脉冲、位址资料以及读写判断资料后，外接装置在前确认区间中，传输一前确认资料至主机端；以及

一后确认区间，在资料区间后，外接装置在后确认区间中，传输一后确认资料至主机端;

其中，上述之前确认资料与后确认资料皆为逻辑高电位或皆为逻辑低

电位。

7.一种资料传输电路，至少包括:

一第一接脚，用以传输一时脉信号；以及

一第二接脚，根据时脉信号的时序，以一资料传输格式传输一资料信号;

其中当时脉信号产生一重置脉冲且资料信号产生一资料重置脉冲时，则重置资料信号，以及

其中资料信号在重置脉冲的发生期间中产生资料重置脉冲，资料重置脉冲的上升缘发生在重置脉冲的上升缘之后，且资料重置脉冲的下降缘发生在重置脉冲的下降缘之前。

8.根据权利要求 7 所述的资料传输电路,其中当传输时脉信号时,时脉信号由主机端传输至外接装置。

9.根据权利要求 8 所述的资料传输电路，其中资料传输格式包括:

一位址信号区间，用以传输一位址资料;

一读写判断区间，用以传输一读写判断资料，以设定资料信号的读写状态；以及

一资料区间，用以在主机端与外接装置之间的资料传输，并根据资料信号的读写状态，调整主机端与外接装置的资料传输方向。

10.根据权利要求 9 所述的资料传输电路，其中资料重置脉冲、位址资料以及读写判断资料皆由主机端传输至外接装置。

11.根据权利要求 9 所述的资料传输电路，其中资料传输格式还包括:

一起始区间，位于资料重置脉冲与位址区间之间，在起始区间中，主机端传输一起始资料至外接装置。

资料传输方法与其传输电路

技术领域

本发明是关于一种资料传输方法与其传输电路，且特别是关于一种同时传输时脉信号与资料信号的资料传输方法与其传输电路。

背景技术

传统的资料传输方式主要分为两种，平行传输(parallel transmission)与串列传输(serial transmission)。利用平行传输来传送资料时，晶片之间所需的传输脚位较多，设计成本相对较高。而且，并列传输需要编解码电路来进行资料的编码与解码，在电路设计上需要占较大的电路空间，同时也较容易受到电磁干扰。

而目前的串列传输方式，主要以通用序列汇流排介面（Universal Serial Bus, USB）为主。USB介面采用差动信号（Differential Signal）的传输方式，不论在传送端或是接收端皆需要额外的电路空间来配置 USB 介面相关的编解码电路，无法直接经由软体协定进行资料传输。以日趋小型化的手持电子装置例如个人数位助理（PDA）、智慧型手机、全球卫星定位器、播放器与游戏机而言，配置额外的电路或是传输接脚便是增加成本与设计难度。

发明内容

本发明的目的是提供一种资料传输方法与其传输电路，同时传输时脉信号与资料信号，利用软体协定控制主机端与外接装置之间的资料传输，增加资料传输设定上的弹性。

本发明的再一目的是提供一种资料传输方法与其传输电路，仅需要两个接脚即可达到主机端与外接装置之间的资料传输目的，以减少电路设计成本与电路所需空间。

为达成上述与其他目的，本发明提出一种资料传输方法与其传输电路适用于主机端与外接装置的资料传输，包括下列步骤：首先，经由第一接脚传输一时脉信号，以及根据此时脉信号的时序，并以一资料传输格式经由第二接脚传输资料信号。当时脉信号产生一重置脉冲且资料信号产生一资料重置脉冲时，则重置资料信号，其中资料信号在重置脉冲的发生期间中产生资料重置脉冲，资料重置脉冲的上升缘发生在重置脉冲的上升缘之后，且资料重置脉冲的下降缘发生在重置脉冲的下降缘之前。前述的时脉信号由主机端输出至外接装置。

前述的资料传输格式包括位址信号区间、读写判断区间、资料区间以及前确认区间与后确认区间。资料重置脉冲,配合时脉信号所产生的重置脉冲，重置该资料信号，而位址信号区间，则用以传输位址资料。读写判断区间用以传输读写判断资料，以设定资料信号的读写状态；以及资料区间用以在主机端与外接装置之间的资料传输，并根据资料信号的读写状态，调整主机端与外接装置的资料传输方向。

本发明因采用软体协定的方式来传输资料，因此在传输设定上具有相当大的调整弹性，可依照不同的使用环境，随时调整传输协定，且不需更改电路以减少电路设计成本。同时，本发明仅需两个接脚便能达成资料传输的目的，充分减少电路所需空间以及元件成本。

为让本发明的上述和其他目的、特征和优点能更明显易懂，下文特举本发明的较佳实施例，并配合所附图式，作详细说明如下。

附图说明

图 1 为根据本发明一实施例的资料传输格式的示意图。

图 2 为根据本实施例的资料传输格式的波形图。

图 3 为根据本发明另一实施例的资料传输电路的电路架构图。

RES: 重置信号　　STA: 起始资料

ADD: 位址资料　　R/W: 读写判断资料

ACK: 前确认区间　　DATA: 资料

FCK: 后确认资料　　CLK: 时脉信号

DAS: 资料信号　　RP: 重置脉冲

DRP: 资料重置脉冲　　r_c: 重置脉冲的上升缘

f_c: 重置脉冲的下降缘　　r_d: 资料重置脉冲的上升缘

f_d: 资料重置脉冲的下降缘

P1、P2、GPE12、GPE13、GPG0、GPG1: 接脚

CLK: 时脉信号　　DAS: 资料信号

110: 重置区间　　120: 起始区间

130: 位址信号区间　　140: 读写判断区间

150: 前确认区间　　160: 资料区间

170: 后确认区间　　310: 主机端

315: 主机运算单元　　320: 外接装置

325: 外接运算单元

具体实施方式

图 1 为根据本发明一实施例的资料传输格式的示意图。在主机端与外接装置之间进行资料信号的传输时，主机端与外接装置之间会经由两个接脚来进行资料的传输。首先，主机端经由第一个接脚传输时脉信号至外接装置，以建立主机端与外接装置之间的共同时脉。接下来，另一个接脚则

负责传输主机端与外接装置之间的资料信号。

如图 1 所示，本实施例的资料传输格式包括重置区间 110、起始区间 120、位址信号区间 130、读写判断区间 140、前确认区间 150、资料区间 160 以及后确认区间 170。

其中，在资料信号传输的过程中，只要出现重置区间 110 中的重置信号 RES，主机端与外接装置便重置资料信号，也就是重新依序产生起始区间 120、位址信号区间 130、读写判断区间 140、前确认区间 150、资料区间 160 以及后确认区间 170。重置信号 RES 则由主机端控制产生时机，主要是由时脉信号中产生一个重置脉冲以及在资料信号中产生一个资料重置脉冲所组成。其中，在重置脉冲的发生期间中，资料信号产生资料重置脉冲，且资料重置脉冲的上升缘发生在重置脉冲的上升缘之后，资料重置脉冲的下降缘发生在重置脉冲的下降缘之前。

主机端在起始区间 120 中，传送起始资料 STA 至外接装置，以告知外接装置开始传输资料。然后，在位址信号区间 130 中，主机端传送位址资料 ADD 至外接装置，以便进行资料位址的连结。接下来，在读写判断区间 140 中，主机端传送一读写判断资料 R/W 至外接装置中，读写判断资料 R/W 可分为读取状态与写入状态。当外接装置完成接收前述由主机端所传送的重置信号 RES、起始资料 STA、位址资料 ADD 以及读写判断料 R/W 之后，外接装置会在前确认区间 150 中传送前确认资料 ACK 至主机端。告知主机端以便进行资料 DATA 的传送。

而资料 DATA 则分为装置资料与系统资料，若读取判断资料 R/W 为读取状态，则在资料区间 160 中，由外接装置传送装置资料至主机端，若读取判断资料 R/W 为写入状态，则由主机端传送系统资料至外接装置以进行写入动作。在完成资料 DATA 的传输后，外接装置会在后确认区间 170 中，传送一后确认资料 FCK 至主机端，以表示动作完成。

接下来，将配合信号波形，进一步说明本发明的技术手段，图 2 为根据本实施例的资料传输格式的波形图。时脉信号 CLK 为一连续性脉波信号，除了在重置区间 110 的重置脉冲 RP，其余脉波周期一致。当主机端需要重置资料信号 DAS 的传输时，时脉信号 CLK 会在重置区间 110 中产生重置脉冲 RP，资料信号 DAS 会产生资料重置脉冲 DRP。资料重置脉冲 DRP 的上升缘 r_d发生在重置脉冲 RP 的上升缘 r_c之后，且资料重置脉冲 DRP 的下降缘 f_d发生在重置脉冲 RP 的下降缘 f_c之前。此重置脉冲 RP 与资料重置脉冲 DRP 的组合即为重置信号 RES。

当外接装置接收到 RES 时，即会重置并重新接收主机端所传送的资料信号 DAS。接下来，主机端会传送起始信号 STA 至外接装置，在本实施例中起始区间 120 的长度为 1 位元，而起始信号 STA 为逻辑低电位。由于在本

实例中，系统在时脉信号 CLK 发生上升缘时，进行资料的拴锁动作，而在时脉信号 CLK 发生下降缘时，进行资料的转态动作。所以，经由一小段电路动作的延迟时间 d_1 后，主机端输出位址资料 ADD 至外接装置中。在本实施例中，位址信号区间 130 的长度为 3 位元，所以位址资料 ADD 的资料长度亦为 3 位元。

读写判断资料 R/W 主要的功能为设定资料信号 DAS 在资料区间 160 中的读写状态。在本实施例中，读写判断区间 140 的长度为 1 位元，若读写判断资料 R/W 为逻辑高电位，则资料信号 DAS 为读取状态。当资料信号 DAS 为读取状态时，外接装置在资料区间 160 中传送装置资料至主机端。若读写判断资料 R/W 为逻辑低电位，则资料信号 DAS 为写入状态。当资料信号 DAS 为写入状态时，主机端在资料区间 160 中传送系统资料至外接装置中。

当然，在本发明另一实施例中，亦可使读写判断资料 R/W 为逻辑低电位时，资料信号 DAS 为读取状态。而读写判断资料 R/W 为逻辑高电位时，资料信号 DAS 为写入状态。在本技术领域具有通常知识者经由本发明的揭露，应可轻易推知，在此不加累述。

在资料区间 160 的前后分别为前确认区间 150 与后确认区间 170，在本实施例中，其长度皆为 1 位元。其所传送之前确认资料 ACK 与后确认资料 FCK 皆为逻辑高电位。当外接装置完成接收位址资料 ADD 与读写判断资料 R/W 后，即传送前确认资料 ACK 至主机端。当外接装置完成与主机端在资料区间 160 中的资料传输动作时，外接装置会传送后确认资料 FCK 至主机端，以告知主机端传输动作完成。在本实施例中，资料区间 160 的长度为 8 位元，所以资料 DATA 的资料长度亦为 8 位元。

图 3 为根据本发明另一实施例的资料传输电路的电路架构图。主机端 310 与外接装置 320 之间藉由接脚 P1、P2 连接，其中接脚 P1 负责传输时脉信号 CLK，而接脚 P2 负责传输资料信号 DAS。时脉信号 CLK 由主机端 310 传送至外接装置 320，用以建立主机端 310 与外接装置 320 之间的共用时脉，做为主机端 310 与外接装置 320 之间资料传输时的时脉依据。

主机端 310 尚包括主机运算单元 315，而外接装置端 320 则包括外接运算单元 325，其中主机运算单元 315 与外接运算单元 325 则分别负责主机端 315 与外接装置 325 之间的时脉信号 CLK 与资料信号 DAS 的传递与接收。在本实施例中，主机运算单元 315 与外接运算单元 325 皆可为一微处理器，例如一复杂度可程式化逻辑元件（Complex Programmable Logic Device，简称 CPLD）。因此，利用软体程式的设定即可完成主机端 310 与外接装置 320 之间的通讯协定。主机运算单元 315 的接脚 GPE12、GPE13 分别经由接脚 P1、P2 耦接至外接运算单元 325 的接脚 GPG1、GPG0。

在本实施例中，时脉信号 CLK 与资料信号 DAS 的传输方法则与图 1、图

2 的实施例相似，在本技术领域具有通常知识者经由前述图 1、图 2 实施例的说明应可轻易推知本实施例中时脉信号 CLK 与资料信号 DAS 的传递方法，在此不加累述。

由于本发明的资料传输协定皆可以软体设定完成，并不需要额外的编解码电路，因此，本发明中各区间的位元长度以及逻辑电位所代表的状态含意皆可依不同需求而设定，在本技术领域具有通常知识者经由本发明的揭露应可轻易推知，在此不加累述。此外，本发明亦可适用于两电路之间的资料传输，并不以本实施例所述的主机端与外接装置的用语所限定。

本发明因采软体协定的方式来达到资料传输目的，所以可在不需更改其硬体电路设计的情况下，依照不同使用环境的需要而修改其传输协定。此外，本发明利用两个接脚即可达到资料的传输，其除错容易，且电路所需空间及设计成本更小。

虽然本发明已以较佳实施例揭露如上，然其并非用以限定本发明，任何熟习此技艺者，在不脱离本发明的精神和范围内，当可作些许的更动与润饰，因此本发明的保护范围当视权利要求所界定者为准。

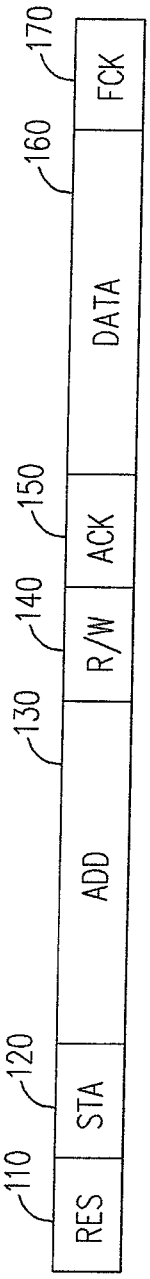

RES
STA
ADD
R/W
ACK
DATA
FCK
110
120
130
140
150
160
170

图 1

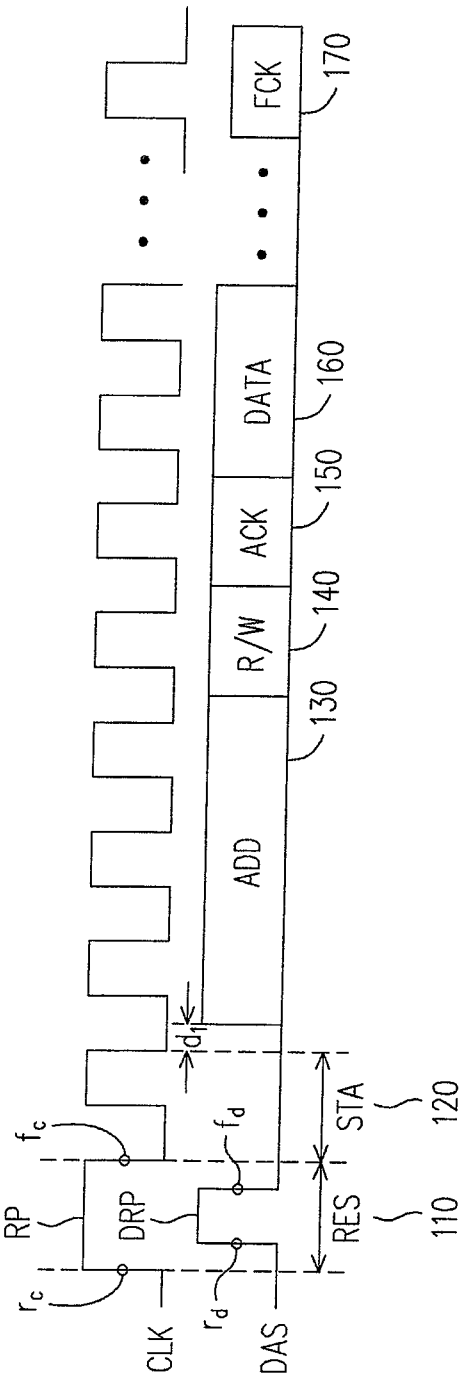

RES
STA
ADD
R/W
ACK
DATA
FCK
110
120
130
140
150
160
170
RP
DRP
CLK
DAS
r_c
r_d
f_c
f_d
d_1

图 2

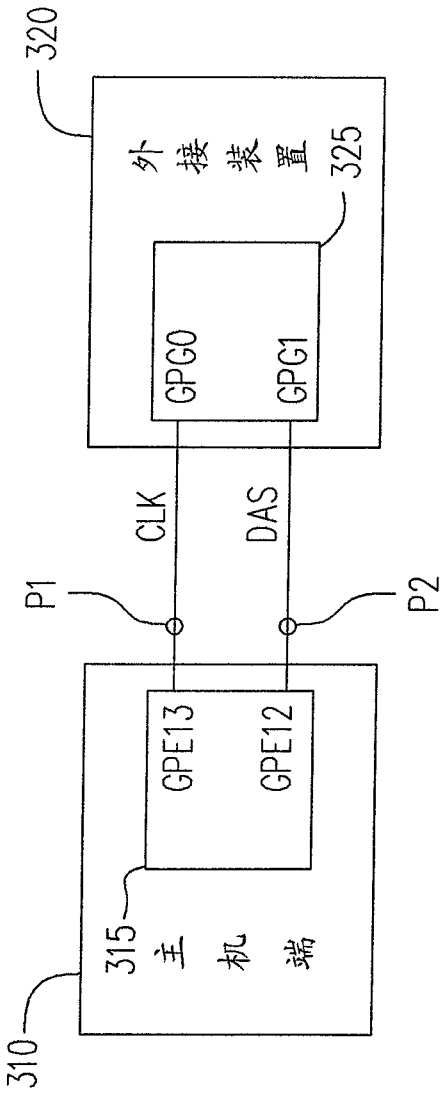


图 3