申請日期：90.8.31	案號：90121547
類別：H01L21/28	

（以上各欄由本局填註）

公告

發明專利說明書 563189

一、發明名稱	中文	形成具自我對準之金氧半電晶體之方法
	英文	
二、發明人	姓名（中文）	1. 張鼎張 2. 鄭晃忠 3. 楊正杰
	姓名（英文）	1. 2. 3.
	國籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 新竹市牛埔南路142巷8弄6號4樓 2. 新竹市建功一路86巷2弄14號2樓 3. 桃園縣平鎮市龍興里龍南路49號
三、申請人	姓名（名稱）（中文）	1. 聯華電子股份有限公司
	姓名（名稱）（英文）	1.
	國籍	1. 中華民國
	住、居所（事務所）	1. 300新竹科學工業園區新竹市力行二路三號
	代表人姓名（中文）	1. 曹興誠
	代表人姓名（英文）	1.

本案已向

國(地區)申請專利	申請日期	案號	主張優先權
無			

有關微生物已寄存於

寄存日期	寄存號碼
無	

五、發明說明（1）

5-1發明領域：

本發明是有關一形成金氧半電晶體的方法，特別是有關形成一金氧半電晶體且在其閘極上具有一自我對準之介電物質以增加閘極表面積的方法。

5-2發明背景：

傳統形成MOS電晶體的方法通常包含下列步驟：首先，如第一A圖所示，提供一底材10，然後在底材10上形成一閘極氧化層15。其次，再形成一閘極20於閘極氧化層15上。之後，以閘極20為一幕罩，進行一離子植入以形成輕摻雜汲極25與輕摻雜源極30。然後形成閘極20之側壁40，如第一B圖所示。再以閘極20與側壁40作為幕罩，進行另一次離子植入以形成汲極45與源極50。如此便完成一MOS電晶體的製作。然而，當積體電路的尺寸越來越小時，閘極也需變小。如此，將使得閘極上與導線間接觸的面積變小，而使得電阻增加，以致於降低MOS電晶體的效率。一種解決的方法是增加閘極的導電性。而現今的技術是在閘極表面上形成一層矽化金屬層，比如矽化鈦、矽化鈷、或矽化鎳，以降低閘極的電阻值。此方法首先沈積一金屬層55，比如鈦、鈷、或鎳，以覆蓋MOS電晶體表面，如第一D圖所示。然後，進行一加熱步驟，使得閘極20、汲極25、

五、發明說明（2）

與源極30之表面的多晶矽均與金屬起作用，而形成矽化金屬層（60，65，70），如第一E圖所示。最後，再除去此金屬層55，如第一F圖所示。

然而，上述的方法雖然能降低閘極電阻值，但是在製作導線連結時則仍會因為閘極尺寸變小而遭遇困難。因此，另一種解決的方法便是如何有效地增加閘極的表面積。

5-3發明目的及概述

本發明的一目的是提供一方法以金氧半電晶體。

本發明的另一目的是提供一方法以增加閘極的表面積。

本發明的再一目的是提供一方法以降低閘極的電阻值。

根據以上目的，本發明提出一有效的方法，其至少包含如下步驟：首先，提供一結構，其至少包含一底材、一閘極氧化層在此底材上；以及一閘極在此閘極氧化層上。然後，進行離子植入以形成輕摻雜汲極與輕摻雜源極。其次，沈積一第一介電層，比如氧化矽層或氮化矽層，覆蓋

五、發明說明（3）

此閘極、閘極氧化層、輕摻雜汲極與輕摻雜源極。然後，進行一蝕刻步驟除去部分第一介電層以裸露出閘極上端的一部份區域。之後，選擇性沈積一第二介電層，比如複晶矽鍺，於該裸露的閘極上端的一部份區域之表面上。此第二介電層的表面積與寬度均較該裸露的閘極部分區域為大。值得注意的是此第二介電層只會沉積在以多晶矽為材質的閘極上，而不會沉積在第一介電層上。因此，此步驟是具有自我對準的。此沈積步驟可以化學氣相沈積法在約500℃至700℃進行。然後，以此第二介電層為幕罩除去部分第一介電層，以裸露出輕摻雜汲極與輕摻雜源極，而部分受到此第二介電層遮蔽而剩餘的第一介電層則作為閘極之側壁。然後，進行一離子植入步驟以形成汲極與源極。此外，更可沈積一金屬層，比如鈦、鈷、與鎳，以覆蓋此第二介電層、汲極、與源極。然後進行一加熱步驟使此第二介電層、汲極、與源極表面上的多晶矽均與金屬反應，而生成矽化金屬層。此矽化金屬層可以降低閘極、汲極、與源極的電阻值。上述沈積金屬層的步驟可以是以離子化金屬電漿（IMP）法來進行。如此形成之金氧半電晶體具有一較大表面積及較低電阻值的閘極。

5-4發明詳細說明：

本發明的較佳實施例將詳細討論如後。實施例乃是用

五、發明說明 (4)

以描述使用本發明的一特定範例，並非用以限定本發明的範圍。

本發明提出一方法可以有效地增加閘極表面積，其詳細步驟如下：首先，如第二A圖所示，提供一底材10，然後在一底材10上形成一閘極氧化層15。其次，再沉積一多晶矽層於閘極氧化層15上，再蝕刻此多晶矽層以形成一閘極20。之後，以閘極20為一幕罩，進行一離子植入以形成輕摻雜汲極25與輕摻雜源極30。而每個MOS電晶體之間以場氧化層35隔開，如第二A圖所示。然後沈積一第一介電層75，比如氧化矽層或氮化矽層，覆蓋此閘極20、閘極氧化層15，輕摻雜汲極25、與輕摻雜源極30，如第二B圖所示。然後，進行一蝕刻步驟除去部分的第一介電層75，以裸露出閘極上端的一部份區域，如第二C圖所示。之後，以化學氣相沈積法在約500℃至700℃之間，沈積一第二介電層80覆蓋此裸露出的閘極上端的一部份區域，如第二D圖所示。此第二介電層80的材質主要是一種具有選擇性沈積的物質，比如複晶矽鍺，其只會沈積在材質為多晶矽的閘極20表面上，而不會沈積在第一介電層75之上，故此為一種具有自我對準之沈積方法。如第二D圖所示，我們可以發現此第二介電層80的表面積與寬度均較原本閘極20的該部份區域的面積更大。因此，有利於閘極與導線間的連接與增加接觸的面積。然後，以此第二介電層80為一幕罩，進行一非等向性蝕刻除去部分第一介電層75，以裸露出

五、發明說明（5）

輕摻雜汲極25與輕摻雜源極30的大部份。位於第二介電層80下方之部分未被除去之第一介電層則作為閘極20之側壁85，如第二E圖所示。之後，再以第二介電層80作為幕罩進行一離子植入以產生汲極90與源極95，如第二F圖所示。然後，以離子化金屬電漿法（IMP）沈積一金屬層100，比如鈦、鈷或鎳，以覆蓋MOS電晶體、汲極90與95源極表面，如第二G圖所示。然後，進行一加熱步驟，使得第二介電層80、汲極90、與源極95之表面均與金屬起作用，而形成矽化金屬層（105、110、115），如第二H圖所示。此矽化金屬層（105、110、115）可以降低閘極20、汲極90、與源極95的電阻值，故可避免因為尺寸縮小而產生的問題。最後，再除去此金屬層，如第二I圖所示，便完成本發明之MOS電晶體。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

圖式簡單說明

如本說明之附圖中所示：

第一A圖至第一F圖　傳統形成一具有矽化金屬層之金氧半電晶體之各階段的截面示意圖；

第二A圖至第二I圖　本發明形成一具自我對準之金氧半電晶體之一實施例於各階段之截面示意圖；

主要部分之代表符號：

10　底材
15　閘極氧化層
20　閘極
25　輕摻雜汲極
30　輕摻雜源極
35　場氧化層
40　側壁
45　汲極
50　源極
55　金屬層
60　閘極之矽化金屬層
65　汲極之矽化金屬層
70　源極之矽化金屬層
75　第一介電層
80　第二介電層

圖式簡單說明

85 側壁

90 汲極

95 源極

100 金屬層

105 閘極之矽化金屬層

110 汲極之矽化金屬層

115 源極之矽化金屬層

四、中文發明摘要　（發明之名稱：形成具自我對準之金氧半電晶體之方法）

本發明提供一方法以形成一具有自我對準及矽化金屬層覆蓋之閘極的金氧半電晶體。此閘極具有較大的表面積與較低的電阻值，故此方法適合用於當積體電路尺寸越來越小的製程中。本方法主要是沈積一具有選擇性的介電層，比如複晶矽鍺，於閘極之上端，以增加表面積。然後，在其表面形成一矽化金屬層以降低電阻值。因此，所形成的閘極較傳統方法所形成的有較大的接觸面積且更易於與導線連接，故可增進金氧半電晶體的效率。

英文發明摘要　（發明之名稱：）

六、申請專利範圍

1.一種增加閘極表面積的方法，該方法至少包含下列步驟：

提供一結構，該結構至少包含一底材，在該底材上至少包含一閘極氧化層，一閘極位於該閘極氧化層上，該底材內至少包含一輕摻雜汲極及一輕摻雜源極；

形成一第一介電層以覆蓋該底材、該閘極氧化層、該閘極、該輕摻雜汲極、與該輕摻雜源極；

蝕刻該第一介電層以裸露出該閘極的一部份區域；

選擇性沉積一第二介電層以覆蓋於該閘極的該部份區域，其中該第二介電層將該閘極的該部分區域包覆在其中；以及

以該第二介電層為一幕罩，蝕刻部份該第一介電層以裸露出該輕摻雜汲極與該輕摻雜源極，部份賸餘在該閘極表面的該第一介電層則作為該閘極的一側壁。

2.如申請專利範圍第1項之方法，該方法更包含一離子植入步驟以形成汲極與源極。

3.如申請專利範圍第1項之方法，其中所述第一介電層為一層氧化矽層。

4.如申請專利範圍第1項之方法，其中所述第一介電層為一層氮化矽層。

六、申請專利範圍

5.如申請專利範圍第1項之方法，其中所述第二介電層為一層複晶矽鍺層。

6.如申請專利範圍第5項之方法，其中所述複晶矽鍺層是以化學氣相沉積法形成。

7.如申請專利範圍第6項之方法，其中所述化學氣相沉積法是在約500℃至700℃進行。

8.如申請專利範圍第1項之方法，該方法更包含下列步驟：

進行一離子植入步驟以形成汲極與源極：

形成一金屬層覆蓋該汲極、該源極、該側壁、與該第二介電層；

進行一加熱步驟以形成一矽化金屬層於該第二介電層表面上；以及

除去該金屬層。

9.如申請專利範圍第8項之方法，其中所述金屬層之材質係選自於由鈦、鈷、及鎳所組成之族群中之一材料。

10.如申請專利範圍第8項之方法，其中所述金屬層是以離子化金屬電漿法（IMP）沉積。

六、申請專利範圍

11. 一種形成金氧半電晶體的方法，該方法至少包含下列步驟：

提供一底材；

形成一閘極氧化層於該底材上；

形成一閘極於該閘極氧化層上；

形成一輕摻雜汲極與一輕摻雜源極於該底材上；

形成一第一介電層以覆蓋該底材、該閘極、該輕摻雜汲極、與該輕摻雜源極；

蝕刻該第一介電層以裸露出該閘極的一部份區域；

選擇性沉積一第二介電層以覆蓋於該閘極的該部份區域，其中該第二介電層將該閘極的該部分區域包覆在其中；

以該第二介電層為一幕罩，蝕刻部份該第一介電層以裸露出該輕摻雜汲極與該輕摻雜源極，部份賸餘在該閘極表面的該第一介電層則作為該閘極的一側壁；

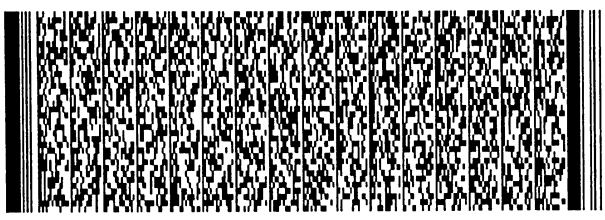
進行一離子植入以形成汲極與源極；

形成一金屬層以覆蓋該汲極、該源極、該側壁、與該第二介電層；

進行一加熱步驟以形成一矽化金屬層於該第二介電層表面上；以及

蝕刻以除去該金屬層。

12. 如申請專利範圍第11項之方法，其中所述第一介電層為一層氧化矽層。



六、申請專利範圍

13. 如申請專利範圍第11項之方法，其中所述第一介電層為一層氮化矽層。

14. 如申請專利範圍第11項之方法，其中所述第二介電層為一層複晶矽鍺層。

15. 如申請專利範圍第14項之方法，其中所述複晶矽鍺層是以化學氣相沉積法形成。

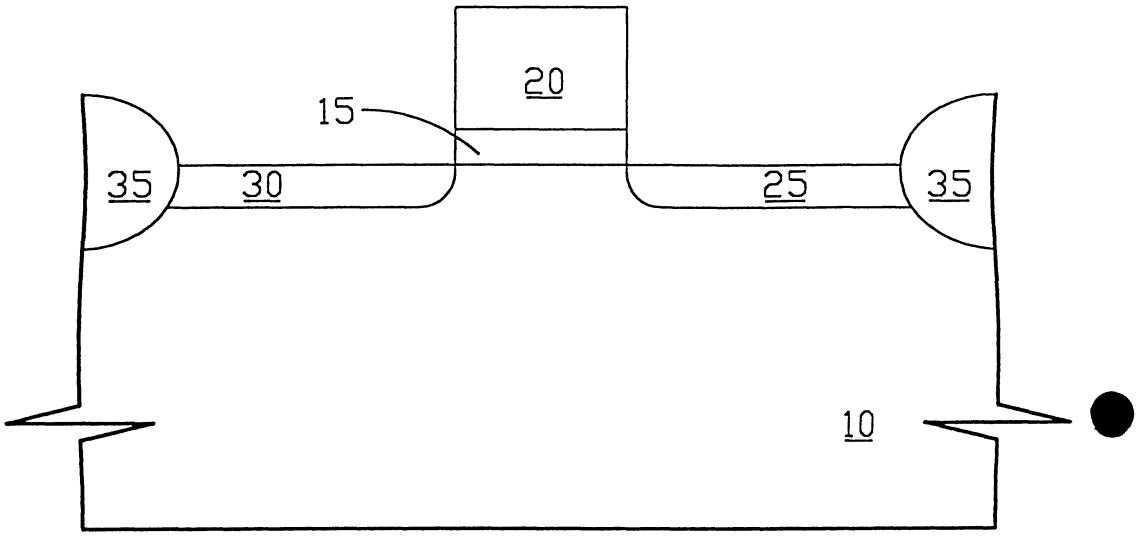
16. 如申請專利範圍第15項之方法，其中所述化學氣相沉積法是在約500℃至700℃進行。

17. 如申請專利範圍第11項之方法，其中所述金屬層之材質係選自於由鈦、鈷、及鎳所組成之族群中之一材料。

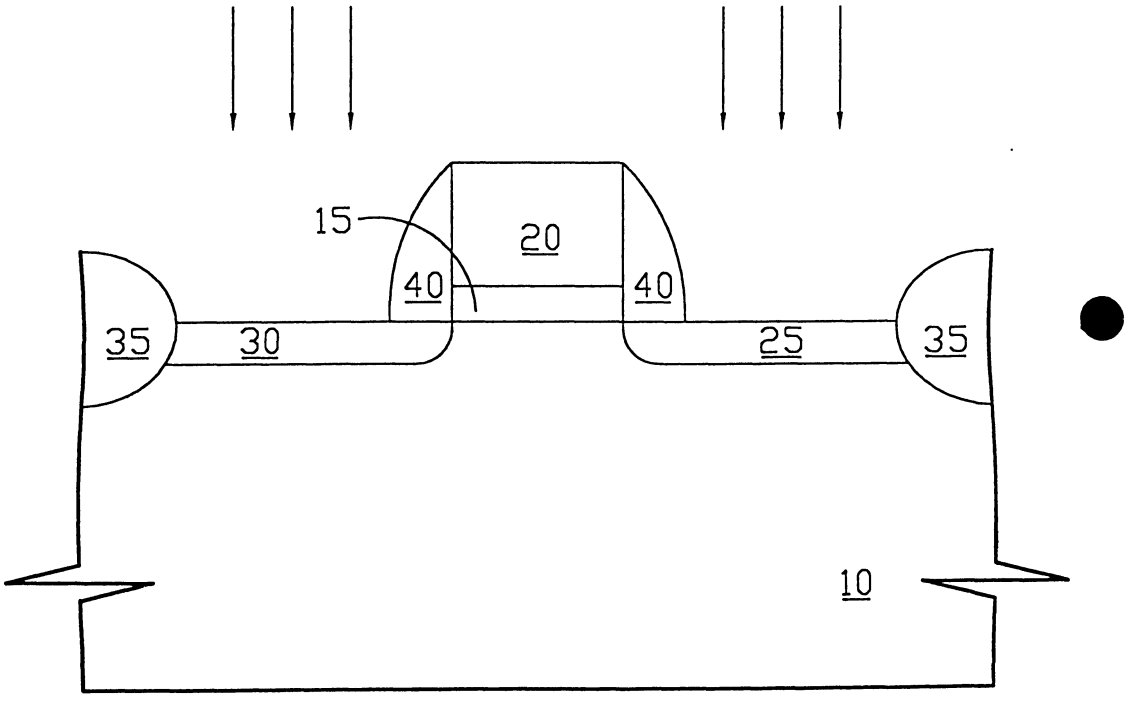
18. 如申請專利範圍第11項之方法，其中所述金屬層是以離子化金屬電漿法（IMP）沉積。

90115497

圖式

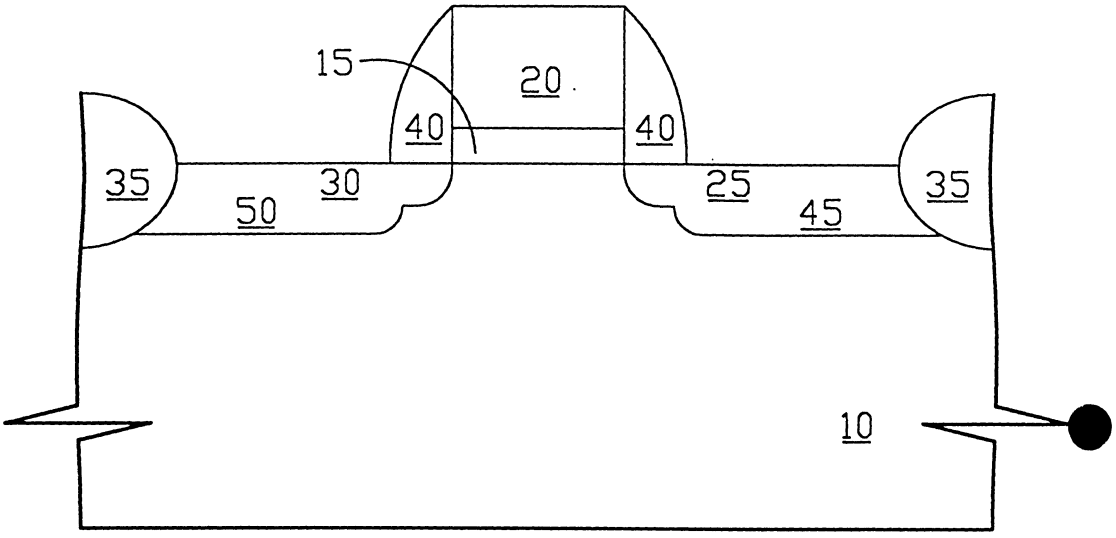


第一A圖

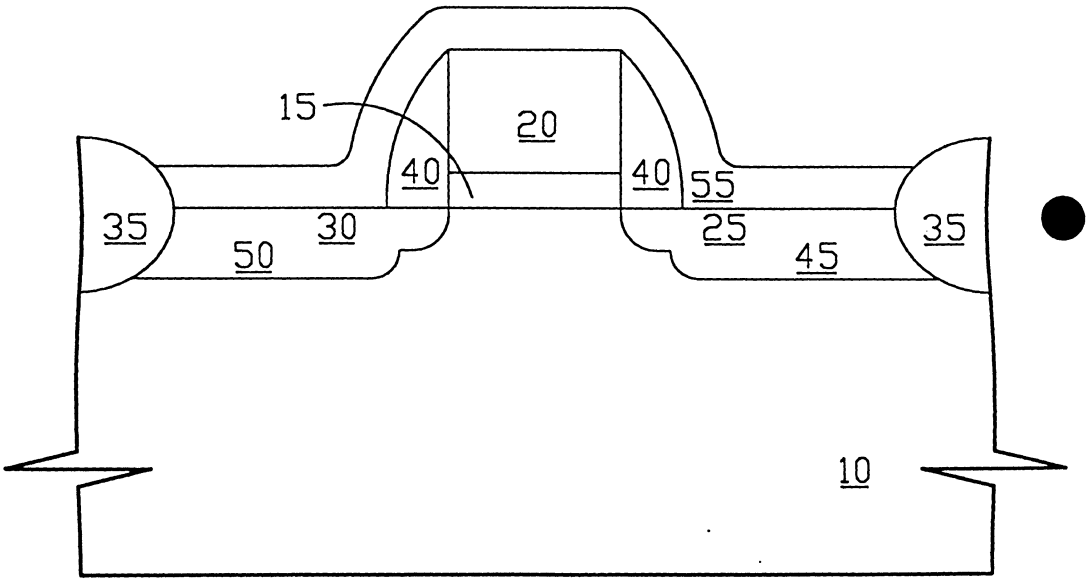


第一B圖

圖式

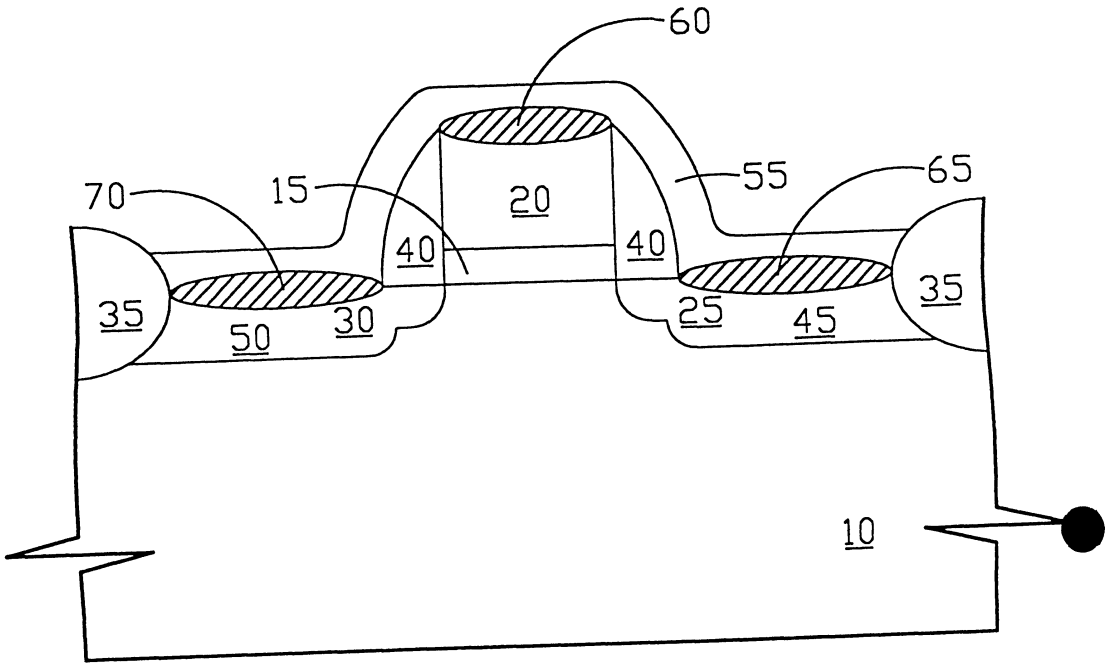


第一C圖

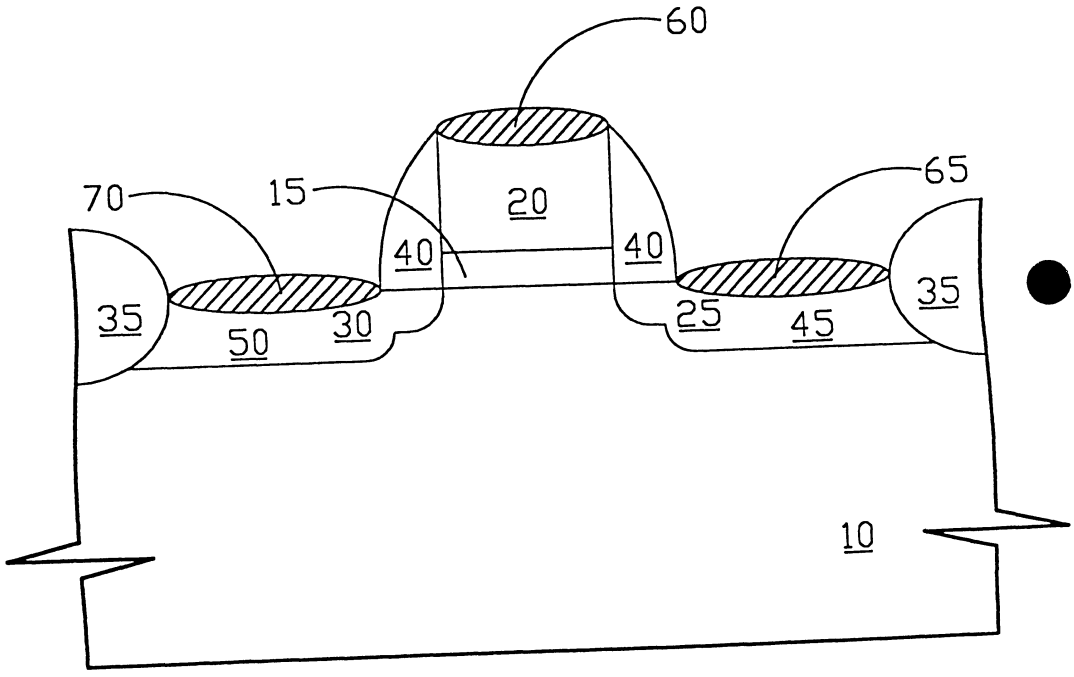


第一D圖

圖式

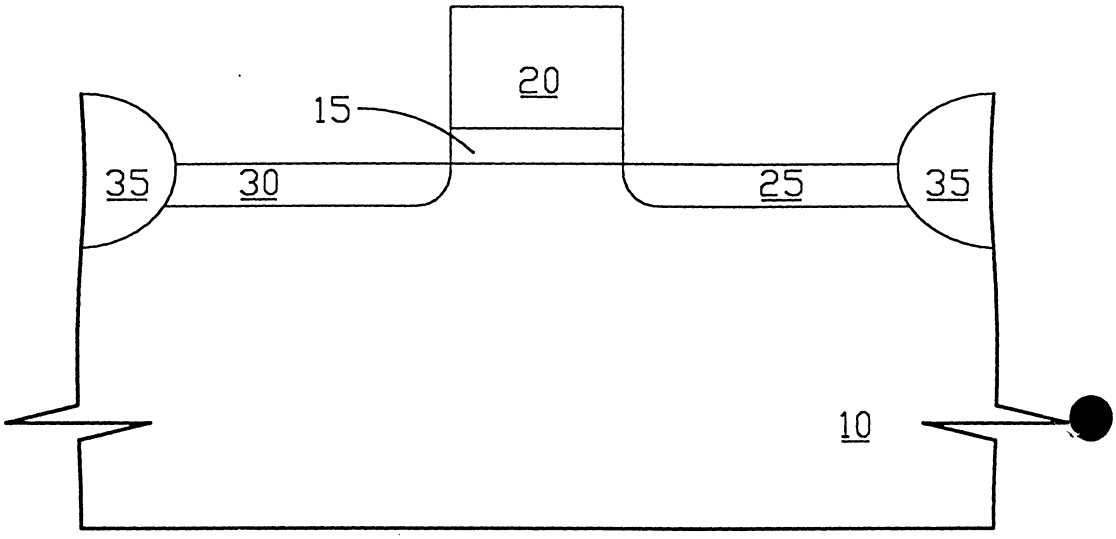

60
70
15
20
55
65
40
40
35
50
30
25
45
35
10

第一E圖

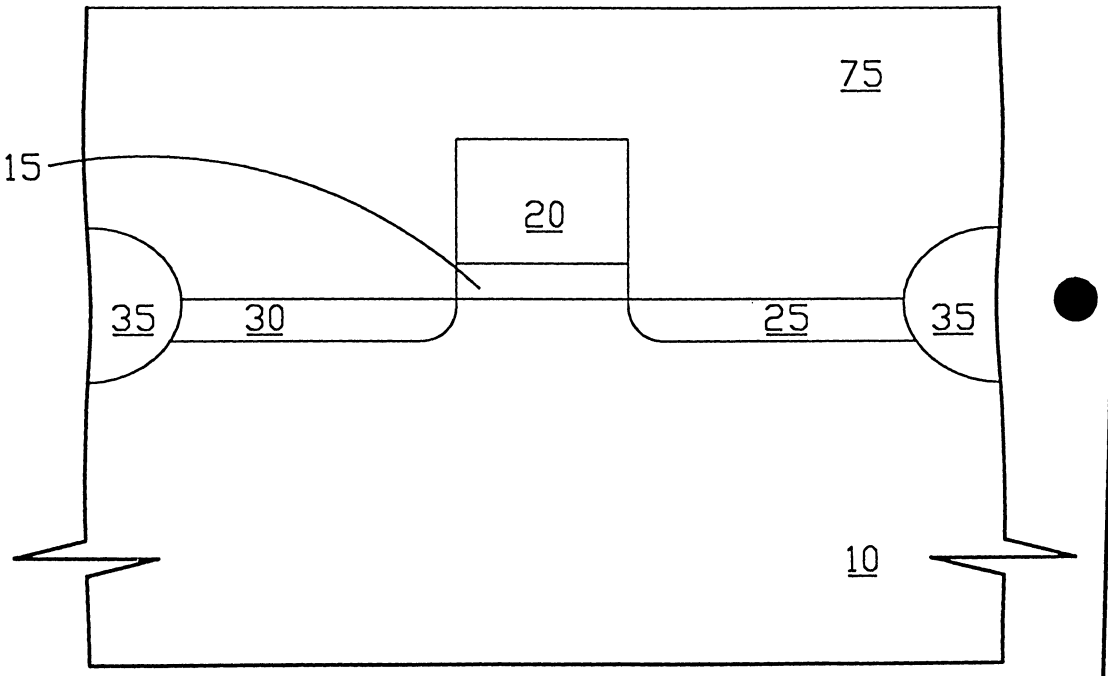

60
70
15
20
65
40
40
35
50
30
25
45
35
10

第一F圖

圖式

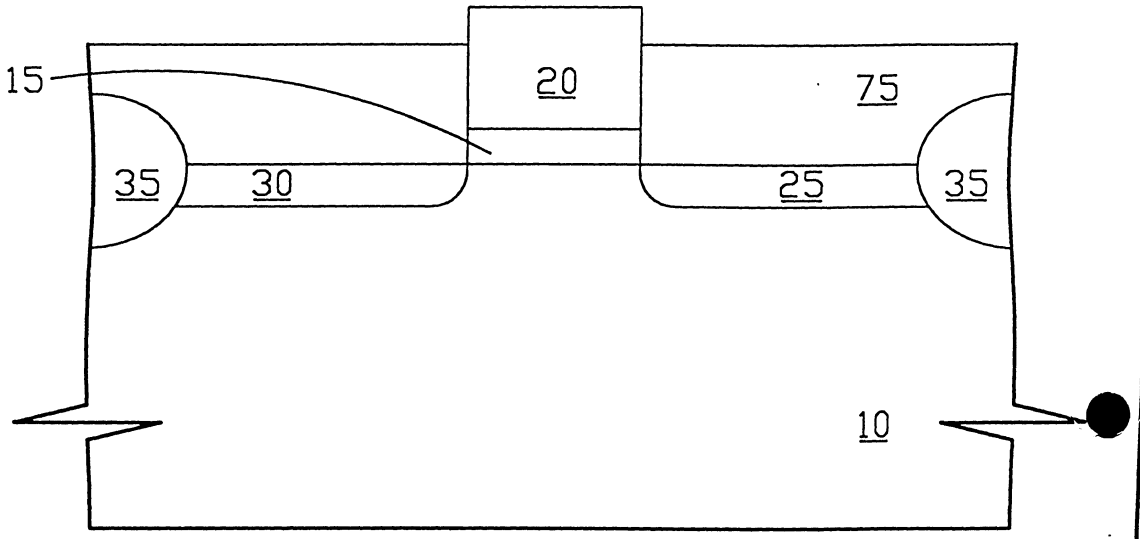


第二A圖

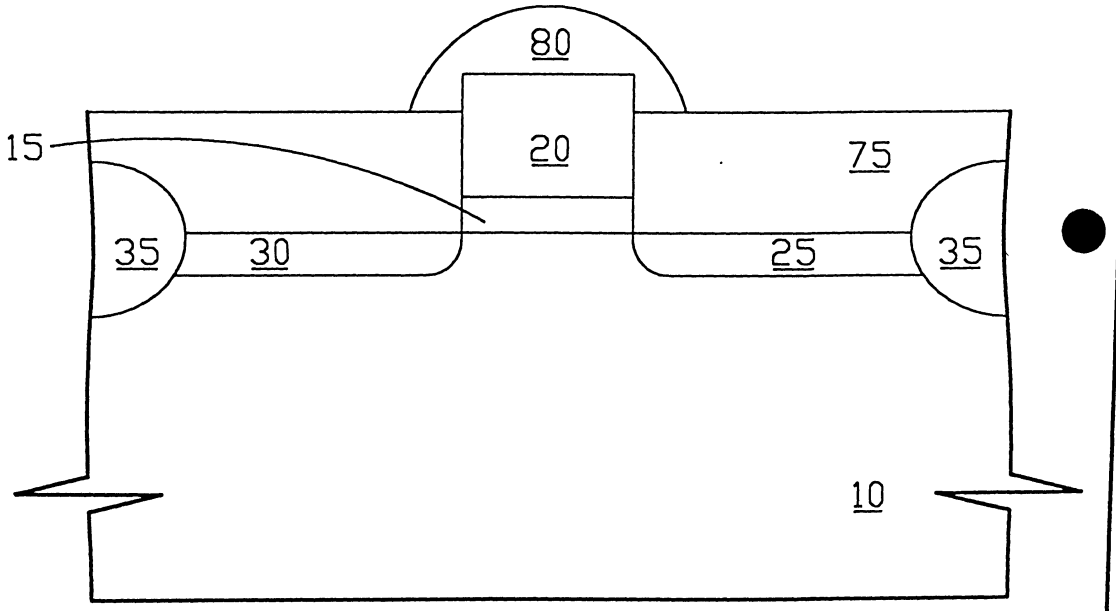


第二B圖

圖式

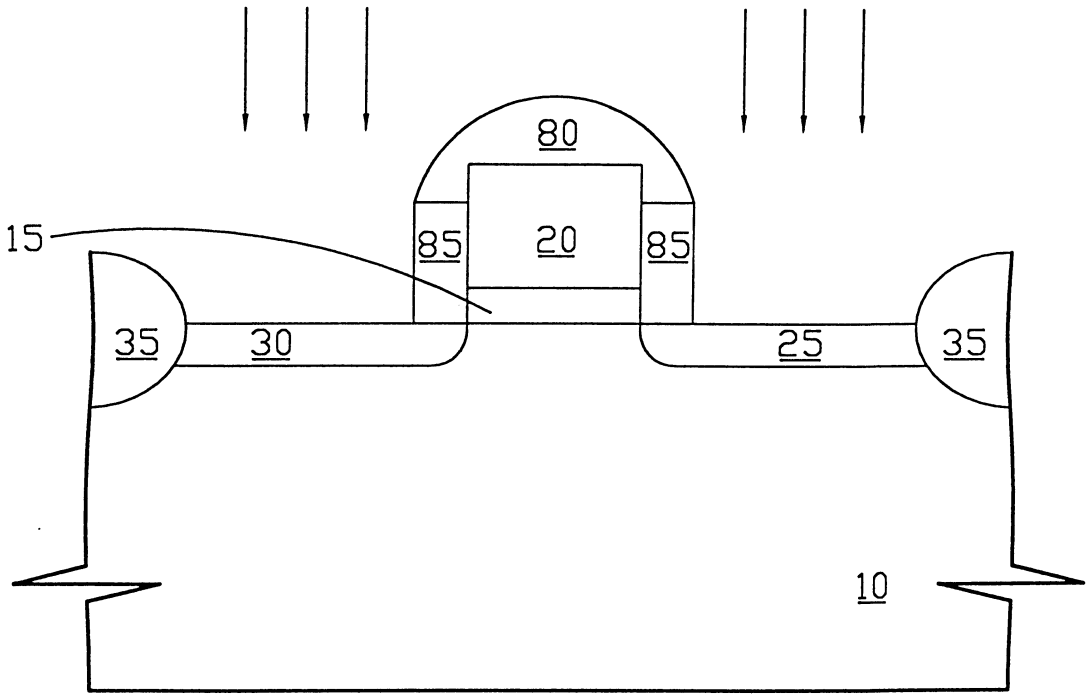


第二C圖

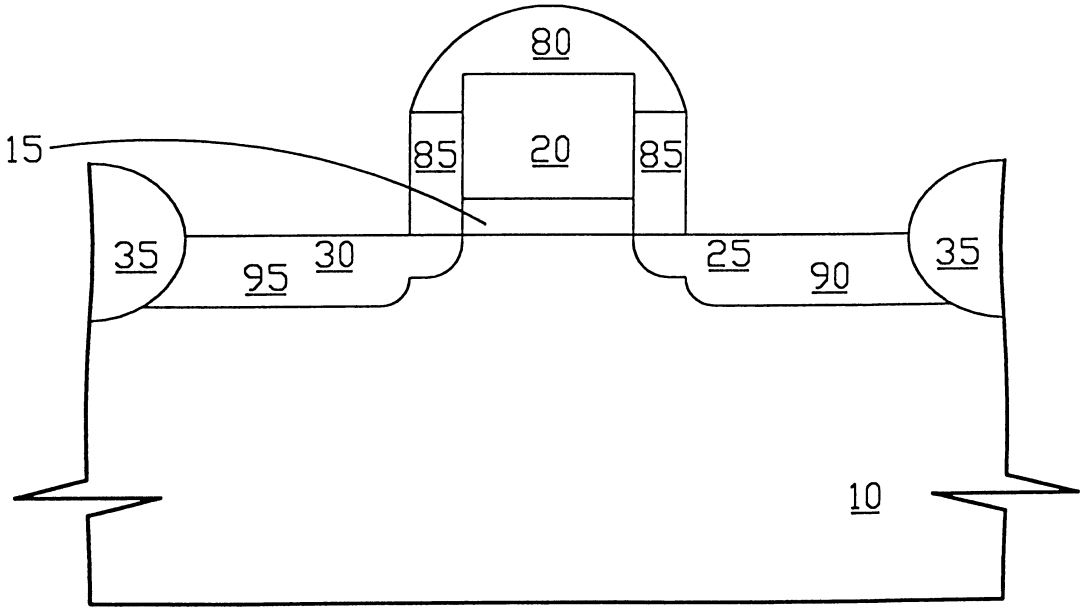


第二D圖

圖式

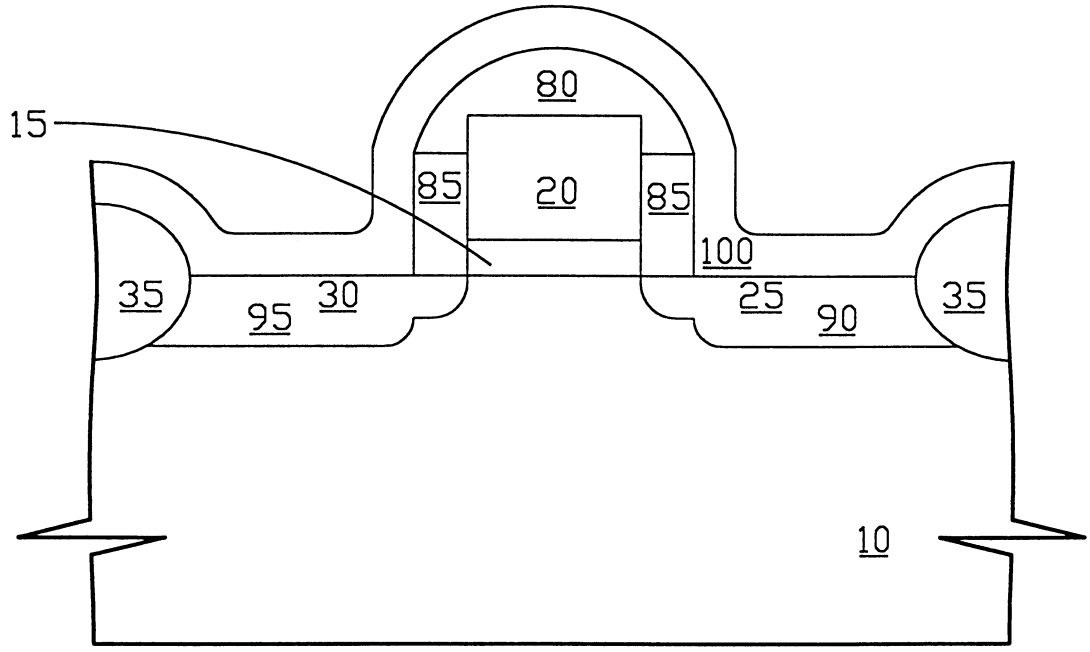


第二E圖

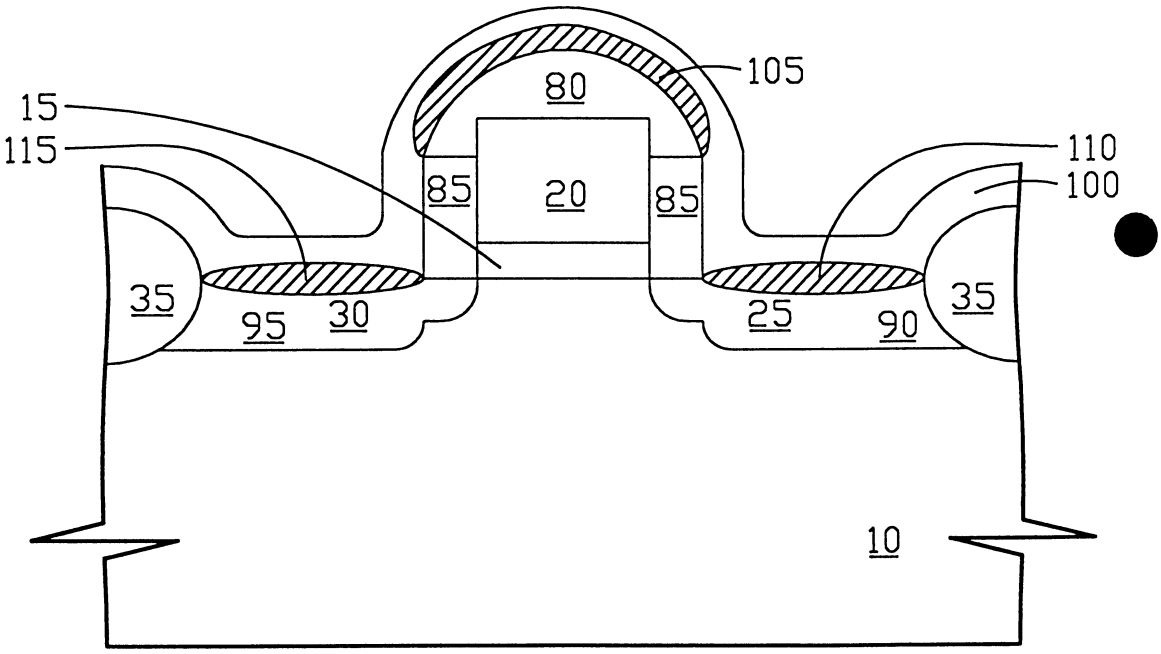


第二F圖

圖式

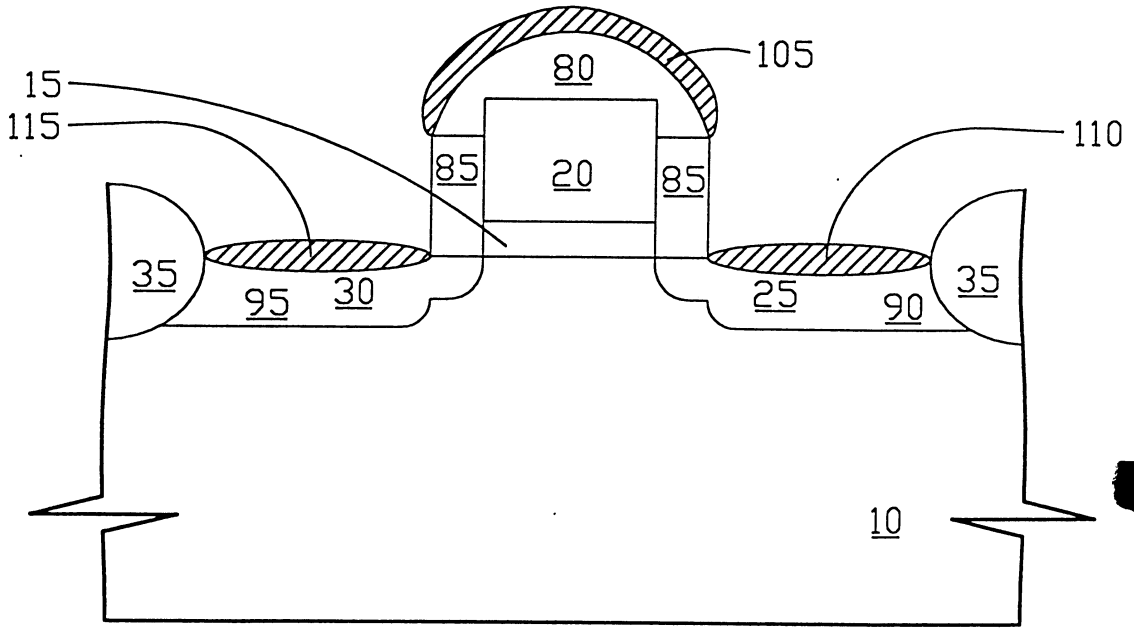

80
15
85
20
85
100
35
95
30
25
90
35
10

第二G圖


105
80
15
115
110
100
85
20
85
35
95
30
25
90
35
10

第二H圖

圖式



第二I圖