

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2023年12月21日(21.12.2023)

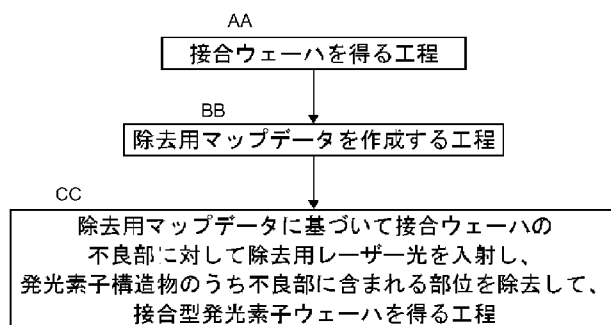


(10) 国際公開番号
WO 2023/243255 A1

- (51) 国際特許分類:
H01L 21/66 (2006.01) *H01L 21/02* (2006.01)
B23K 26/00 (2014.01) *H01L 21/304* (2006.01)
B23K 26/57 (2014.01)
- (21) 国際出願番号: PCT/JP2023/017250
- (22) 国際出願日: 2023年5月8日(08.05.2023)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2022-096574 2022年6月15日(15.06.2022) JP
- (71) 出願人: 信越半導体株式会社 (SHIN-ETSU HANDOTAI CO., LTD.) [JP/JP]; 〒1000004 東京都千代田区大手町二丁目2番1号 Tokyo (JP).
- (72) 発明者: 石崎 順也 (ISHIZAKI Junya); 〒3790196 群馬県安中市磯部二丁目13番1号 信越半導体株式会社 半導体磯部研究所内 Gunma (JP).
- (74) 代理人: 好宮 幹夫, 外 (YOSHIMIYA Mikio et al.); 〒1100005 東京都台東区上野7丁目6番11号 第一下谷ビル8F Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) **Title:** METHOD FOR PRODUCING BONDED LIGHT-EMITTING ELEMENT WAFER AND METHOD FOR TRANSFERRING MICRO-LED

(54) 発明の名称: 接合型発光素子ウェーハの製造方法およびマイクロLEDの移載方法



AA Step in which bonded wafer is obtained
BB Step in which map data for removal are formed
CC Step in which defective part of bonded wafer is irradiated with laser light beam for removal on basis of map data for removal so that part of light-emitting element structure contained in defective part is removed, thereby obtaining bonded light-emitting element wafer

(57) **Abstract:** The present invention provides a method for producing a bonded light-emitting element wafer wherein a light-emitting element structure that serves as a micro-LED and a substrate to be bonded are bonded to each other by the intermediary of an adhesive, the method comprising: a step in which a light-emitting element structure and a substrate to be bonded are bonded to each other by the intermediary of an adhesive, thereby obtaining a bonded wafer; a step in which the bonded wafer is optically examined for defective parts so as to form map data for removal; and a step in which a defective part of the bonded wafer is irradiated with a laser light beam for removal from the substrate to be bonded side on the basis of the map data for removal so that the adhesive contained in the defective part is sublimated by absorbing the laser light beam for removal, thereby removing a part of the light-emitting element structure contained in the defective part so as to obtain a bonded light-emitting element wafer. Consequently, the present invention provides a method for producing a bonded light-emitting element wafer, the method being capable of producing a bonded light-emitting element

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

wafer by selectively removing a defective part of a light-emitting element structure.

(57) 要約: 本発明は、マイクロLEDとなる発光素子構造物と被接合基板とが接着剤を介して接合されている接合型発光素子ウェーハの製造方法であって、発光素子構造物と被接合基板とを接着剤を介して接合して、接合ウェーハを得る工程と、接合ウェーハの不良部を光学的に調査し、除去用マップデータを作成する工程と、除去用マップデータに基づき、接合ウェーハの不良部に対し、被接合基板側から除去用レーザー光を入射し、接着剤のうち不良部に含まれる部分に除去用レーザー光を吸収させ、接着剤のうち不良部に含まれる部分を昇華させることによって、発光素子構造物のうち不良部に含まれる部位を除去して、接合型発光素子ウェーハを得る工程とを含む接合型発光素子ウェーハの製造方法である。これにより、発光素子構造物の不良部を選択的に除去して、接合型発光素子ウェーハを製造できる接合型発光素子ウェーハの製造方法を提供できる。

明 細 書

発明の名称：

接合型発光素子ウェーハの製造方法およびマイクロLEDの移載方法

技術分野

[0001] 本発明は、接合型発光素子ウェーハの製造方法およびマイクロLEDの移載方法に関する。

背景技術

[0002] AlGaInP系マイクロLED (μ -LED) 用ウェーハとして、BCBを介した接合ウェーハの技術が開示されている。

[0003] 前述のウェーハでは、ウェーハ同士を接合するため、接合ウェーハおよび被接合ウェーハの表面状態、あるいはエピタキシャル層や接合界面に存在する異物の存在により、接合不良部が生じる場合がある。

[0004] 多くの場合、接合不良部は凸状になっており、デバイス構造作製工程時、特にフォトリソグラフィーによる加工時において、形状や寸法の精度を落とす原因となる。

[0005] また、このような凸状不良部を持つウェーハから作製した μ -LEDダイスを移載基板に移載する際、凸部は印加圧力の不均一性を生じさせ、移載不良を起こす。

[0006] 従って、接合型 μ -LEDを形成したウェーハから素子を移載する際には、凸状になっている不良部を移載前に除去する必要がある。

[0007] 従来のディスクリートデバイスを前提としたLEDダイスであれば、不良部を物理的に除去する様々な方法があった。

[0008] 例えば、特許文献1には、ダイスを吸着保持する技術が開示されている。しかし、1枚のプレートで吸着保持する場合、ダイスの高さが全て一定の公差の範囲に入っていることが前提になる。接合不良によりデバイス作製前のウェーハに凸部が生じている場合、デバイス加工を終えたダイスの高さは不揃いである。従って、ここで例示した先行技術では移載時に不良が生じる。

また、一括移載のため、不良部を選択的に除去できる技術ではない。

[0009] 特許文献2には、静電方式によりダイスをピックアップする技術が開示されているが、特許文献1と同様に1枚の板状治具へピックアップすることを前提としており、凸状部が生じる場合、適用ができない方法である。

[0010] 特許文献3には、光学的に不良を検知し、機械的に不良ダイを抜き取る技術が開示されている。機械的に不良ダイを抜きとるためにはある程度の大きさ（ $150\mu\text{m}$ □（スクウェア）以上）が必要であり、 $100\mu\text{m}$ □未満の大きさである $\mu\text{-LED}$ ダイには適用できない技術である。

[0011] また、仮に特許文献3の技術の改良により、不良ダイのピックアップが可能であったとしても、不良部はBCBによって被接合ウェーハと強固に接合されており、BCB部を保持したまま、機械的にピックアップすることは不可能である。

[0012] このように、BCBを介して被接合ウェーハに強固に結合された $\mu\text{-LED}$ 用エピタキシャル層部あるいはデバイス加工された $\mu\text{-LED}$ ダイのうち、不良部を選択的に除去する技術は、特許文献1～3には開示されていない。

[0013] 特許文献4及び5には、有機ELにおいて主に異物由来の欠陥を検出し、レーザー照射によって除去する技術が開示されている。

[0014] 特許文献6には、LEDチップの不良を検出して除去する不良LED除去装置が開示されている。特許文献6では、輝度不良LEDを吸着ノズルにて除去を行っている。

[0015] 特許文献7には、光学的かつ電氣的に機能不全である欠陥に対してLEDを評価し、欠陥があるLEDを除去して、良質のLEDを残す方法が開示されている。特許文献7の欠陥LEDの除去工程では、レーザーを用いてLEDの温度をその蒸発温度よりも高く上昇させて、欠陥があるLED構造を蒸発させる工程、又は欠陥のあるLEDの切れ目に沿ってレーザービームを適用し、金属基板を切断する工程を行っている。

先行技術文献

特許文献

- [0016] 特許文献1：特開2021-019162号公報
特許文献2：特開2018-163900号公報
特許文献3：特開2009-21572号公報
特許文献4：特開2004-119243号公報
特許文献5：国際公開第WO2010/092749号公報
特許文献6：特開2020-129658号公報
特許文献7：特表2008-527719号公報

発明の概要

発明が解決しようとする課題

- [0017] 接合不良部は、多くの場合、出発基板を除去した際に、エピタキシャル層が出発基板除去側に凸状として顕在化する。特に、BCBの硬化不良により生じた凸状不良部のサイズは、高さが100～300 μ m程度、幅は直径500～5000 μ m程度までの大きさになり、フォトリソグラフィー時に悪影響を及ぼす。コンタクト露光でフォトリソグラフィーを実施する際は、ウェーハとフォトマスクとを真空状態で密着させているため、マスクはウェーハのTTV (Total Thickness Variation: 厚さの最大値と最小値との差) に合わせて変形する。凸状の接着不良部が存在すると露光源の入射光が斜め入射になり、形成されるパターンがマスクパターンからずれて、ゆがんだり、大きくなったりする。このことで素子、電極、保護膜などの形状が設計値からずれて、サイズズレ、位置ズレが発生する。このような素子を実装基板に転写する際に、実装基板側のパターンとのズレを生じるため、実装精度が下がり、不良率が増加する。設計値からのズレは、光ルミネセンス (PL) 特性検査や外観検査だけでは検知が難しく、実装して通電させて初めて異常に気付くこともある。実装後に不良を認知した場合、再実装作業が必要であり、実装コストの上昇を招く。
- [0018] また、このようなウェーハから作製した μ -LEDダイスを移載基板に移載する際、凸部は印加圧力の不均一性を生じ、移載不良も起こしやすい。

[0019] また、不良部においても接着層は接着材として機能しており、真空吸着や粘着程度の引張強度で不良部が剥落・剥離することではなく、不良部は維持される。

[0020] そして、不良部には、接合不良部に限られず、素子特性不良部も含まれる。このような素子特性不良部も、接合不良部と同じく、PL特性検査や外観検査だけでは検知が難しく、実装して通電させて初めて異常に気付くこともある。

[0021] 本発明は、上記課題を解決するためになされたものであり、接着剤を介して被接合ウェーハに結合されたマイクロLEDとなる発光素子構造物の不良部を選択的に除去して、接合型発光素子ウェーハを製造できる接合型発光素子ウェーハの製造方法、及び不良なマイクロLEDを移載するのを防ぐことができるマイクロLEDの移載方法を提供することを目的とする。

課題を解決するための手段

[0022] 上記課題を解決するために、本発明では、マイクロLEDとなる発光素子構造物と、除去用レーザー光に対して透明な被接合基板とが、前記除去用レーザー光を吸収する接着剤を介して接合されている接合型発光素子ウェーハの製造方法であって、

前記発光素子構造物と前記被接合基板とを前記接着剤を介して接合して、接合ウェーハを得る工程と、

前記接合ウェーハの不良部を光学的に調査し、除去用マップデータを作成する工程と、

前記除去用マップデータに基づき、前記接合ウェーハの前記不良部に対し、前記被接合基板側から前記除去用レーザー光を入射し、前記接着剤のうち前記不良部に含まれる部分に前記除去用レーザー光を吸収させ、前記接着剤のうち前記不良部に含まれる部分を昇華させることによって、前記発光素子構造物のうち前記不良部に含まれる部位を除去して、前記接合型発光素子ウェーハを得る工程と

を含むことを特徴とする接合型発光素子ウェーハの製造方法を提供する。

[0023] このような本発明の接合型発光素子ウェーハの製造方法であれば、接合ウェーハの不良部を光学的に調査して除去用マップデータを作成し、作成した除去用マップデータに基づくレーザー光照射により、接合型発光素子ウェーハに含まれている発光素子構造物のうちの不良部（例えば接合不良部及び素子特性不良部）を選択的に除去することができる。また、本発明の接合型発光素子ウェーハの製造方法では、機械的手法を用いることなく簡便に、発光素子構造物の不良部を選択的に除去できる。すなわち、本発明の接合型発光素子ウェーハの製造方法によれば、発光素子構造物の不良部が除去された接合型発光素子ウェーハを簡単に製造することができる。

[0024] 前記除去用マップデータを作成する工程において、

前記接合ウェーハについてのフォトルミネッセンススペクトルを取得し、ピーク波長、ピーク強度及び／又はピーク半値幅を判断基準として、前記不良部に関する第一マップデータを作成する工程と、

前記接合ウェーハを前記被接合基板側からＣＣＤカメラで撮影し、撮影により得られた画像の色調に基づいて、前記不良部に関する第二マップデータを作成する工程と

を行い、

前記第一マップデータ及び前記第二マップデータを用いて前記除去用マップデータを作成することが好ましい。

[0025] このようにして作成した除去用マップデータに基づくことにより、接合型発光素子ウェーハに含まれている発光素子構造物のうちの接合不良部及び素子特性不良部の全てを選択的に且つ確実に除去することができる。

[0026] この場合、例えば、前記発光素子構造物に対して素子分離加工を行い、

前記素子分離加工された発光素子構造物を含む前記接合ウェーハについて前記除去用マップデータを作成することができる。

[0027] 素子に分離された発光素子構造物を含む接合ウェーハについて、上記第一マップデータ及び上記第二マップデータを作成し、これらを合成して、除去用マップデータを作成しても良い。このようにすることで、発光素子構造物

の良部へ影響を及ぼすことなく、簡便に発光素子構造物の不良部を選択的に除去することができる。

[0028] 或いは、前記除去用マップデータを作成する工程において、

前記接合ウェーハの前記発光素子構造物の表面に斜め方向からトポロジー検出用レーザー光を照射してトポロジーデータを取得し、該トポロジーデータに基づいて、前記不良部に関するトポロジーマップデータを作成する工程を更に行い、

前記第一マップデータ、前記第二マップデータ及び前記トポロジーマップデータを用いて前記不良部に関する除去用マップデータを作成し、

前記発光素子構造物のうち前記不良部に含まれる部位を除去した後に、前記発光素子構造物に対して素子分離加工を行うこともできる。

[0029] 素子分離加工を行う前に除去用マップデータを作成する場合には、上記トポロジーマップデータを取得し、これを上記第一マップデータ及び上記第二マップデータと合成して除去用マップデータを作成し、この除去用マップデータに基づいてレーザーによる除去を行うことにより、接合型発光素子ウェーハに含まれている発光素子構造物のうちの接合不良部及び素子特性不良部の全てを選択的に且つ確実に除去することができる。さらに、このようにすることで、発光素子構造物の不良部周辺のフォトリソグラフィ精度不良部を減らすことができる。

[0030] 例えば、前記除去用レーザー光として、波長が170nm以上360nm以下であるレーザー光を用いることができる。

[0031] 除去用レーザー光としては、被接合基板を通過でき且つ接着剤に吸収されるレーザー光であれば特に限定されないが、波長が170nm以上360nm以下であるレーザー光を用いることができる。

[0032] 例えば、前記接着剤として、170nm以上360nm以下の波長域に光吸収端を有する接着剤を用いることができる。

[0033] このような接着剤であれば、波長が170nm以上360nm以下である除去レーザー光を用いて容易に蒸発させることができる。

[0034] この場合、例えば、前記接着剤として、ベンゾシクロブテン、シリコーン樹脂、エポキシ樹脂、SOG、ポリイミド、及びアモルファスフッ素系樹脂からなる群より選択されるものを用いることができる。

[0035] 接着剤は除去用レーザー光を吸収するものであれば特に限定されないが、例えばこれらのような接着剤を用いることで、発光素子構造物を被接合基板に強固に接合できる。

[0036] 前記発光素子構造物のうち前記不良部に含まれる部位を除去する前に、保護材を前記発光素子構造物上に塗布することが好ましい。

[0037] このような保護材は、接合ウェーハにレーザー光を照射する際、発光素子構造物のうち除去すべきでない良部が受け治具などからのダメージを受けるのを防ぐことができる。

[0038] 前記保護材として、ポリ酢酸ビニル含有保護材またはポリビニルアルコール含有保護材を用いることが好ましい。

[0039] このような保護材は、容易に除去できるので、好ましい。

[0040] また、本発明では、マイクロLEDを含む接合型発光素子ウェーハから移載基板に前記マイクロLEDを移載するマイクロLEDの移載方法であって、

本発明の接合型発光素子ウェーハの製造方法により、前記素子分離加工された前記発光素子構造物を含む接合型発光素子ウェーハを製造し、

前記接合型発光素子ウェーハから前記移載基板に、前記マイクロLEDとしての前記発光素子構造物を移載することを特徴とするマイクロLEDの移載方法を提供する。

[0041] 上記の通り、本発明の接合型発光素子ウェーハの製造方法では、接合型発光素子ウェーハに含まれている発光素子構造物のうちの不良部（例えば接合不良部及び素子特性不良部）を選択的に除去することができ、それにより発光素子構造物の不良部が除去された接合型発光素子ウェーハを製造することができる。そのため、本発明のマイクロLEDの移載方法によれば、不良な発光素子構造物、すなわち不良なマイクロLEDを移載するのを防ぐことが

できる。

発明の効果

[0042] 以上のように、本発明の接合型発光素子ウェーハの製造方法であれば、接合型発光素子ウェーハに含まれている発光素子構造物のうちの不良部を選択的に除去することができる。すなわち、本発明の接合型発光素子ウェーハの製造方法によれば、不良な発光素子構造物を含まない接合型発光素子ウェーハを製造することができる。

[0043] また、本発明のマイクロLEDの移載方法であれば、不良なマイクロLEDを移載するのを防ぐことができる。

図面の簡単な説明

[0044] [図1]本発明の接合型発光素子ウェーハの製造方法の概略フローチャートである。

[図2]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における接合ウェーハを得る工程の一部を示す概略断面図である。

[図3]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における接合ウェーハを得る工程の他の一部を示す概略断面図である。

[図4]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における接合ウェーハを得る工程で得られる接合ウェーハの概略断面図である。

[図5]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における接合ウェーハを得る工程で得られる接合ウェーハの概略平面図である。

[図6]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における接合型発光素子ウェーハを得る工程の一部を示す概略断面図である。

[図7]本発明の接合型発光素子ウェーハの製造方法の第一実施形態で用いる接合ウェーハ受け治具の概略平面図である。

[図8]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における接合型発光素子ウェーハを得る工程の他の一部を示す概略断面図である。

[図9]本発明の接合型発光素子ウェーハの製造方法の第一実施形態において用いる除去用マップデータの一部である。

[図10]本発明の接合型発光素子ウェーハの製造方法の第一実施形態での除去用レーザー光の照射を示す概略平面図である。

[図11]本発明の接合型発光素子ウェーハの製造方法の第一実施形態での除去用レーザー光の照射を示す概略断面図である。

[図12]本発明の接合型発光素子ウェーハの製造方法の第一実施形態で、発光素子構造物のうち不良部に含まれる部位を除去した後の発光素子構造物の概略平面図である。

[図13]本発明の接合型発光素子ウェーハの製造方法の第一実施形態で、発光素子構造物のうち不良部に含まれる部位を除去した後に得られる接合型発光素子ウェーハの概略断面図である。

[図14]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における素子分離加工後の接合型発光素子ウェーハの概略断面図である。

[図15]本発明の接合型発光素子ウェーハの製造方法の第一実施形態における保護膜形成工程の一部を示す概略断面図である。

[図16]本発明の接合型発光素子ウェーハの製造方法の第一実施形態で得られる接合型発光素子ウェーハの概略断面図である。

発明を実施するための形態

[0045] 上述のように、接着剤を介して被接合ウェーハに結合されたマイクロLEDとなる発光素子構造物の不良部を選択的に除去して、接合型発光素子ウェーハを製造できる接合型発光素子ウェーハの製造方法、及び不良なマイクロLEDを移載するのを防ぐことができるマイクロLEDの移載方法の開発が求められていた。

[0046] 本発明者らは、上記課題について鋭意検討を重ねた結果、接合ウェーハの不良部を光学的に調査して除去用マップデータを作成し、作成した除去用マップデータに基づくレーザー光照射により、接合型発光素子ウェーハに含まれている発光素子構造物のうちの不良部を選択的に除去できることを見出し、本発明を完成させた。

[0047] 即ち、本発明は、マイクロLEDとなる発光素子構造物と、除去用レーザ

一光に対して透明な被接合基板とが、前記除去用レーザー光を吸収する接着剤を介して接合されている接合型発光素子ウェーハの製造方法であって、

前記発光素子構造物と前記被接合基板とを前記接着剤を介して接合して、接合ウェーハを得る工程と、

前記接合ウェーハの不良部を光学的に調査し、除去用マップデータを作成する工程と、

前記除去用マップデータに基づき、前記接合ウェーハの前記不良部に対し、前記被接合基板側から前記除去用レーザー光を入射し、前記接着剤のうち前記不良部に含まれる部分に前記除去用レーザー光を吸収させ、前記接着剤のうち前記不良部に含まれる部分を昇華させることによって、前記発光素子構造物のうち前記不良部に含まれる部位を除去して、前記接合型発光素子ウェーハを得る工程と

を含むことを特徴とする接合型発光素子ウェーハの製造方法である。

[0048] また、本発明は、マイクロLEDを含む接合型発光素子ウェーハから移載基板に前記マイクロLEDを移載するマイクロLEDの移載方法であって、

本発明の接合型発光素子ウェーハの製造方法により、前記素子分離加工された前記発光素子構造物を含む接合型発光素子ウェーハを製造し、

前記接合型発光素子ウェーハから前記移載基板に、前記マイクロLEDとしての前記発光素子構造物を移載することを特徴とするマイクロLEDの移載方法である。

[0049] 以下、本発明について図面を参照しながら詳細に説明するが、本発明はこれらに限定されるものではない。

[0050] [接合型発光素子ウェーハの製造方法]

図1に、本発明の接合型発光素子ウェーハの製造方法の概略フローチャートを示す。本発明の接合型発光素子ウェーハの製造方法は、概して、接合ウェーハを得る工程と、除去用マップデータを作成する工程と、除去用マップデータに基づいて接合ウェーハの不良部に対して除去用レーザー光を入射し、発光素子構造物のうち不良部に含まれる部位を除去して、接合型発光素子

ウェーハを得る工程とを含む。

[0051] 以下、このような接合型発光素子ウェーハの製造方法を、より詳細な具体例を挙げて説明する。

[0052] (第一実施形態)

＜接合ウェーハを得る工程＞

最初に、この実施形態での接合ウェーハを得る工程を、図2～図5を参照しながら説明する。

[0053] まず、図2に示す第一導電型のGaAs出発基板1上に、第一導電型のGaAsバッファ層(図示しない)積層後、 $0.1\mu\text{m}$ 厚の第一導電型の $\text{Ga}_x\text{In}_{1-x}\text{P}$ ($0.4 \leq x \leq 0.6$) 第一エッチストップ層、及び $0.1\mu\text{m}$ 厚の第一導電型のGaAs第二エッチストップ層を順次成長させ、エッチストップ層2を形成する。次に、図2に示すように、エッチストップ層2上に、1. $0\mu\text{m}$ 厚の第一導電型の $(\text{Al}_y\text{Ga}_{1-y})_x\text{In}_{1-x}\text{P}$ ($0.4 \leq x \leq 0.6$, $0.6 \leq y \leq 1.0$) 第一クラッド層31、 $0.6\mu\text{m}$ 厚のノンドープの $(\text{Al}_y\text{Ga}_{1-y})_x\text{In}_{1-x}\text{P}$ ($0.4 \leq x \leq 0.6$, $0 \leq y \leq 0.5$) 活性層32、1. $0\mu\text{m}$ 厚の第二導電型の $(\text{Al}_y\text{Ga}_{1-y})_x\text{In}_{1-x}\text{P}$ ($0.4 \leq x \leq 0.6$, $0.6 \leq y \leq 1.0$) 第二クラッド層33、 $0.1\mu\text{m}$ 厚の第二導電型の $\text{Ga}_x\text{In}_{1-x}\text{P}$ ($0.5 \leq x \leq 1.0$) 中間層(図示しない)、及び第二導電型のGaP窓層34を順次成長したエピタキシャル機能層としての発光素子構造物3を有するEPW(エピタキシャルウェーハ)100を準備する。ここで第一クラッド層31から第二クラッド層33までをDH構造部と称する。また、発光素子構造物3は、後段での加工により、マイクロLEDとなる素子(ダイス)に加工されるものである。

[0054] 前記に例示した膜厚はあくまで例示であり、素子の動作仕様により膜厚は変更されるべきパラメーターにすぎず、ここで記載した膜厚に限定されないことは言うまでもない。また、各層は単一組成層ではなく、例示した範囲の組成内で複数組成層を有することを概念として含むことは言うまでもない。また、キャリア濃度の水準は、各層で均一ではなく、各層内で複数の水準を

有することを概念として含むことは言うまでもない。

[0055] 活性層 32 は、単一組成から構成されてもよく、また、バリア層と活性層を複数交互に積層した構造であっても、類似の機能を有することはいうまでもなく、両者いずれもが選択可能であることは言うまでもない。

[0056] 次に、EPW100 上に、接着剤（熱硬化型接合部材）としてベンゾシクロブテン（BCB）4 をスピンコートし、発光素子構造物 3 を接着剤 4 を介して被接合基板 5 であるサファイアウェーハと対向させて重ね合わせ、熱圧着することで、図 3 に示す、EPW100 の発光素子構造物 3 とサファイアウェーハ 5 とを BCB 4 を介して接合した EPW 接合基板 200 を作製する。本実施形態では、スピンコートにて BCB を塗布する際、BCB 4 の層の設計膜厚は $0.6\ \mu\text{m}$ とした。

[0057] 本実施形態においては、被接合基板 5 をサファイアとして例示したが、被接合基板 5 はサファイアに限定されるものではなく、後述する除去用レーザー光に対する透過性と平坦性が担保されていればどのような材料も選択可能である事は言うまでもない。サファイアその他、石英を選択することが可能である。

[0058] 本実施形態において、BCB 4 は層状に塗布した状態である場合を例示しているが、接着剤 4 は層状に限定されないことは言うまでもない。感光性 BCB を用いて孤立島状やライン状、その他の形状にパターン化し、接合の工程を行っても同様な結果が得られることは言うまでもない。

[0059] 次に、GaAs 出発基板 1 をウェットエッチングで除去し、第一エッチストップ層を露出させ、続いてエッチャントを切り替えて第二エッチストップ層を除去する。これにより、エッチストップ層 2 を除去し、第一クラッド層 31 を露出させ、図 4 に示すように、DH 層と窓層 34 とを含む発光素子構造物 3 と被接合基板 5 とが接着剤 4 を介して接合された接合ウェーハ（EP 接合基板）10 を作製する。

[0060] 本実施形態において、 $0.6\ \mu\text{m}$ の BCB 厚を例示したが、接着剤 4 の厚さはこの厚さに限定されるものではなく、この厚さより厚くても、薄くても

同様の効果が得られることは言うまでもない。

[0061] 図5に、本実施形態の接合ウェーハを得る工程で得られる一例の接合ウェーハの概略平面図を示す。図5に示す接合ウェーハ10は、被接合ウェーハ5に、図示しない接着剤を介して接合された発光素子構造物3を含む。被接合ウェーハ5は、その外周部に、発光素子構造物3が接合されていない発光素子構造物非接合領域51を含む。

[0062] <除去用マップデータを作成する工程>

次に、接合ウェーハ10の不良部を光学的に調査し、除去用マップデータを作成する工程を行う。

[0063] 本実施形態では、不良部に関する第一マップデータ、不良部に関するトポロジーマップデータ、及び不良部に関する第二マップデータを作成し、これらのマップデータを用いて、不良部に関する除去用マップデータを作成する。

[0064] 以下、それぞれのマップデータの取得について説明する。

[0065] [第一マップデータ]

まず、接合ウェーハ10の全領域に、波長325～532nm、スポット径100μmのレーザーを、25μmピッチで照射し、フォトルミネッセンス(PL)スペクトルを収集し、第一マップデータを作成する。レーザー波長は前記のどの波長でも選択可能だが、本実施形態においては発振波長532nmの固体レーザーを使用した。

[0066] 本実施形態において、EPW100の設計波長は632nmに設計しており、 632 ± 5 nmの範囲内の位置を合格点、それ以外の波長域を不合格点として、不良部、特に素子特性不良部に関する第一マップデータを作成する。

[0067] 本実施形態においては、不良部の調査項目として波長を例示したが、判断基準が波長のみに限定されないことは言うまでもない。凸状不良部では、多くの場合、変形により応力が印加されており、クラックが発生する場合もある。大きな応力によりピークの半値幅が増大したり、クラックの発生により

、PL強度が大幅に低下するため、PL強度や半値幅を判断基準としたり、あるいは加えて第一マップデータを作成してもよい。

[0068] [トポロジーマップデータ]

図4の接合ウェーハ10の発光素子構造物3側の表面に対し、斜め方向より発振波長532nmのレーザーを照射する。レーザー入射角と同じ角度で、反射方向の位置に受光器を置いたシステムで、レーザーをウェーハ全面に25μmピッチで照射し、反射角度のズレを計測する。発光素子構造物3の凸部では反射角度が上方にズレ、凹部では下側に反射角度がずれるため、反射角度のズレからトポロジーマップデータを収集する。高さ公差を閾値として、公差内に入っている点を合格点、それ以外を不合格点とするトポロジーマップデータを作成する。

[0069] [第二マップデータ]

図4の接合ウェーハ10を被接合基板（サファイア基板）5側からCCDカメラで撮影し、その色調により合格点、不合格点を判断する。接合不良となっている不合格点は、均一接合がなされている点よりやや色調が白い（薄い）傾向があり、コントラスト差により、合否を判定し、25μmピッチメッシュで合否を決めた、不良部、特に接合不良部に関する第二マップデータを作成する。

[0070] 以上のようにして得られた第一マップデータ、トポロジーマップデータ及び第二マップデータの不良部の重ね合わせを行って、除去用マップデータを作成する。それぞれ3種類のマップメッシュの位置は一致しないが、どれか1種類のマップでも不良部として定義された領域は不良部と定義し、除去用マップデータを作成する。

[0071] <除去用マップデータに基づいて接合ウェーハの不良部に対して除去用レーザー光を入射し、発光素子構造物のうち不良部に含まれる部位を除去して、接合型発光素子ウェーハを得る工程>

この工程では、図6～図16を参照しながら以下に説明する手順で、接合型発光素子ウェーハを得る。

[0072] まず、図6に示すように、接合ウェーハ10の出発基板除去面上に保護材6を塗布する。本実施形態においては、保護材6として、DISCO社製Hogomax（商標：SDSよりプロピレングリコールモノメチルエーテル・ポリビニルアルコール含有物）をスピンコートにより塗布したが、保護材6の材料は、Hogomaxに限定されるものではなく、保護材の機能を有する材料で、除去が容易な材料あれば、どのような材料でも選択可能である。Hogomaxの他、例えば、ポリ酢酸ビニル及びポリビニルアルコールも好適である。

[0073] 次に、保護材6を塗布した接合ウェーハ10をレーザー加工部に導入する。導入に際しては、例えば図7に示すような接合ウェーハ受け治具7で接合ウェーハ10を保持し、レーザー加工部に導入する。図7に示す接合ウェーハ受け治具7は、中央に開口領域72が設けられており、開口領域72の周縁がウェーハ受け溝部71となっている。保持する際、図8に示すように、開口領域72に、発光素子構造物3が位置するようにする。

[0074] また、導入に際しては、図8に示すように、保護材6の塗布面が下になるように接合ウェーハ10を導入する。本実施形態においては、保護材6の塗布面を下にした場合を例示したが、下にした状態に限定されるものではなく、上面や側面に塗布面を向けてセットしてもよいのは言うまでもない。ただ、保護材6の塗布面を下面向けた場合、後述するBCB4の層の昇華によって除去する不良部が重力に従ってウェーハ下側に落下しやすくなるため、保護材6の塗布面に付着するデブリの量を減ずることができ、好適である。ただし、保護材6は最終的に除去され、それと共にデブリも除去されるため、下面向ける導入方法に限定されないことは言うまでもない。

[0075] 図5に示すように、接合ウェーハ10の外周部1～2mm程度の幅は発光素子構造物3が接合しておらず、被接合基板（サファイア基板）5もしくは接着剤4が露出している発光素子構造物非接合領域51がある。保護材6の塗布部を下にして接合ウェーハ10を保持する場合、図8に示すように、この発光素子構造物非接合領域51に治具7のウェーハ受け溝部71がかかる

ように設計し、ウェーハを保持する。

[0076] 次に、接合ウェーハ10の被接合基板（サファイア基板）5側から、先に得られた除去用マップデータに基づき、不良部と定義された領域に除去用レーザーを照射する。

[0077] 図9に、除去用マップデータの例の一部を示す。図9に示す除去用マップデータは、接合ウェーハ10の不良部10Aを中心に示している。不良部10Aは、発光素子構造物3の不良部を含む。

[0078] 本実施形態では、この不良部10Aに対し、図10に示すように、レーザーリフトオフ法（LLO）を用いて、除去用レーザー光を複数回照射する。それにより、複数のレーザー照射域（1回あたり）81が生じ、全体として、ほぼ不良部10Aのみといえるレーザー照射領域82が生じる。別の側面では、接合ウェーハ10の不良部10A（発光素子構造物3の不良部を含む）の全てに除去レーザー光を照射することができる。

[0079] 図11は、被接合基板5側から除去レーザー光83を入射し、BCB（接着剤）4のうち接合ウェーハ10の不良部10Aに含まれていた部分に除去レーザー光83を吸収させ、BCB4のうち不良部10Aに含まれていた部分が昇華してガス体となって発光素子構造物3を割ると共に、BCB4による発光素子構造物3の不良部の被接合基板5に対する接着力が落ちて、発光素子構造物3の凸状の不良部が落下した状態を示している。不良部はほぼへき開線方向に沿ってクリーンに割れて落下するため、発光素子構造物3で隣接する良部への影響は最小限に抑えられる。

[0080] つまり、このような接合ウェーハ10の不良部10Aに対する除去用レーザー光の照射により、発光素子構造物3のうち接合ウェーハ10の不良部10Aの含まれる部位（不良部）を除去することができる。

[0081] 除去用レーザー光83としては波長248nmのKrFエキシマレーザーを用いたが、この波長に限定されるものではなく、被接合基板（サファイア基板）5に対して透明であり、接着剤（例えばBCB）4に吸収されるレーザー光であれば、どのようなレーザー光でも選択可能である。例えば、除去

用レーザー光83として、波長が170nm以上360nm以下であるレーザー光（紫外光）を用いることができる。

[0082] 先に説明した図10は、上述したLLO（レーザーリフトオフ）にて接合不良部を除去する場合の概念図である。LLOでは、図10に示す様に、除去エリア（発光素子構造物3のうち接合ウェーハ10の不良部10Aに含まれる部位）外形線に沿うようにレーザーを照射する。レーザー照射後は、図12に示す様に最小限の面積の、不良部が除去された領域35を得ることができる。言い換えると、ほぼ不良部のみと言える程度の僅かなはみ出しにとどめて、不良部は全て除去できる。

[0083] 次いで、レーザー加工部より接合ウェーハ10を取り出し、保護材6の塗布面を上面にして純水で洗浄することにより、保護材6を除去する。これにより、図13に示すような、不良部が除去された領域35を含む発光素子構造物3と被接合基板5とが接着剤4を介して接合されている接合型発光素子ウェーハ20を得ることができる。保護材6を除去する前のウェーハ20も、接合型発光素子ウェーハと呼ぶことができる。

[0084] 発光素子構造物3は、マイクロLEDとなる構造物であり、例えば以下に示すような素子分離加工を施すことができる。以下、加工の例を説明する。

[0085] フォトリソグラフィー法により、発光素子構造物3上にマスクパターンを形成し、ICPにより発光素子構造物3に対して素子分離加工を行う。この加工により、図14に示すように、発光素子構造物3が、分離溝21により分離された素子（素子分離加工された発光素子構造物、すなわちダイス）9となる。ICPに使用するガスは、例えば塩素およびアルゴンである。ICP加工は、例えばBCB4の層を露出させる工程と第二クラッド層33の主面の一部を露出させる工程との2回行う。

[0086] 本実施形態においては第二クラッド層33の主面の一部を露出させた場合を例示したが、第二クラッド層33の主面の一部を露出させる場合に限定されないことは言うまでもなく、活性層32が最低限、分離されていれば加工目的が達成されることは言うまでもない。第二クラッド層33の露出ではな

く、GaP窓層34の主面の一部が露出する場合でも同様の効果が得られることは言うまでもない。

[0087] 素子分離加工後、図15に示すように、端面処理として保護膜91を形成する。本実施形態においては、保護膜91としてSiO₂を使用した。保護膜91はSiO₂に限定されるものではなく、端面が保護でき、かつ絶縁性を有する材料であればどのような材料でも選択可能である。SiN_xや酸化チタン、酸化マグネシウムなども選択可能である。保護膜91には、第一クラッド層31の主面の一部を露出する開口部92と、第二クラッド層33の主面の一部を露出する開口部93とを設ける。

[0088] 保護膜91形成後、図16に示すように、第一導電型層あるいは第二導電型層のそれぞれに接する電極94及び95を形成し、熱処理を施すことでオーミックコンタクトを形成する。本実施形態においては第一導電型をN型とし、第二導電型をP型として設計し、N型層である第一クラッド層31に開口部92を通して接するN型電極94にAuとSiを含有する金属を、P型層である第二クラッド層33に開口部93を通して接するP型電極95にAuとBeを含有する金属を使用した。

[0089] 本実施形態においては、N型電極としてAuとSiの金属を使用した。この材料に限定されるものではなく、AuとGeを含有する金属を使用しても同様な結果が得られることは言うまでもない。また、P型電極としてAuとBeの金属を使用した。この材料に限定されるものではなく、AuとZnを含有する金属を使用しても同様な結果が得られることは言うまでもない。

[0090] また、本実施形態では、接着剤4としてBCBを用いたが、本発明で用いる接着剤4の材料は、除去用レーザー光83を吸収するものであれば、BCBに限定されるものではない。例えば、170nm以上360nm以下の波長を有する除去レーザー光83に対して透明である被接合基板5を用いる場合、170nm以上360nm以下の波長域に光吸収端を有する接着剤4であれば、被接合基板5を透過できる170nm以上360nm以下の波長を

有する除去レーザー光 83 で容易に昇華させることができる。接着剤 4 の例としては、BCB の他、シリコン樹脂、エポキシ樹脂、SOG、ポリイミド、及びアモルファスフッ素系樹脂（例えば Cytop（登録商標））などを挙げることができ、これらを用いることにより、発光素子構造物 3 と被接合基板 5 とを強固に接合できる。

[0091] （第二実施形態）

第二実施形態では、接合ウェーハ 10 を得る工程は第一実施形態と同様であるが、発光素子構造物 3 に対する素子分離加工及び電極形成加工を、除去用マップデータを得る工程の前に実施する点で、第一実施形態と異なる。

[0092] 素子分離加工及び電極形成加工は、発光素子構造物 3 の不良部が抜けていない点以外は、図 14～図 16 を参照しながら説明したのと同様の手順で行うことができる。第二実施形態では、凸状の不良部が発光素子構造物 3 にある状態で素子分離（ダイス）加工や電極づけをしているため、不良部では形状や寸法が不良の素子が形成される場合がある。このような不良部を、除去用マップデータに基づく除去用レーザー照射により、後で取る。

[0093] ただし、第二実施形態では、第一実施形態と異なり、ダイス加工後であり、トポロジーマップデータの取得に不向きであるため、第一マップデータ及び第二マップデータのみを取得する。

[0094] そして、第一実施形態と同様に、第一マップデータ及び第二マップデータを用いて不良部の重ね合わせを行って除去用マップデータを作成する。

[0095] 不良部の除去に際しては、第一実施形態と同様に、接合ウェーハの発光素子構造を素子分離して得られる素子の表面に保護材を塗布する。そして、第一実施形態と同様の手順で、サファイア基板側よりレーザーを照射し、不良部を除去する。その後、第一実施形態と同様に、保護材を水洗し、除去する。これにより、不良部が除去された発光素子構造物（素子）と被接合基板とが接着剤を介して接合されている接合型発光素子ウェーハを得ることができる。

[0096] 以上に説明した本発明の接合型発光素子ウェーハの製造方法であれば、機

械的な手法を用いることなく、かつ、発光素子構造物の良部（例えば他のダイス領域）へ影響を及ぼすことなく、簡便に発光素子構造物の不良部を選択的に除去することができる。また、本発明によれば、発光素子構造物のうち接合ウェーハの不良部に含まれていた部位の全てを除去することができる。

[0097] 特に、第一実施形態のように、素子分離加工などのデバイスプロセス投入前に接合不良部（特に凸状の不良部）を除去することで、不良部周辺のフォトリソグラフィ精度不良部を減らすことができる。

[0098] また、第二実施形態では、機械的な手法を用いることなく、かつ、発光素子構造物の良部（例えば他のダイス領域）へ影響を及ぼすことなく、簡便に発光素子構造物の不良部を選択的に除去することができる。

[0099] <マイクロLEDの移載方法>

本発明のマイクロLEDの移載方法は、マイクロLEDを含む接合型発光素子ウェーハから移載基板にマイクロLEDを移載するマイクロLEDの移載方法であって、上記に説明した本発明の接合型発光素子ウェーハの製造方法により、素子分離加工された発光素子構造物を含む接合型発光素子ウェーハを製造し、この接合型発光素子ウェーハから移載基板に、マイクロLEDとしての発光素子構造物を移載する。

[0100] 上記の通り、本発明の接合型発光素子ウェーハの製造方法では、接合型発光素子ウェーハに含まれている発光素子構造物のうちの不良部（例えば接合不良部及び素子特性不良部）を選択的に除去することができ、それにより不良部が除去された発光素子構造物を含む接合型発光素子ウェーハを製造することができる。そのため、本発明のマイクロLEDの移載方法によれば、不良な発光素子構造物、すなわち不良なマイクロLEDを移載するのを防ぐことができる。

実施例

[0101] 以下、実施例及び比較例を用いて本発明を具体的に説明するが、本発明はこれらに限定されるものではない。

[0102] （第一実施例）

第一実施例では、先に説明した第一実施形態と同じ手順で、接合型発光素子ウェーハを製造した。具体的には、以下のとおりである。

[0103] まず、先に説明した手順と同じ手順で、図2に示すEPW構造を有するEPW100を得た。

[0104] 次に、EPW100の発光素子構造物3上に、スピンコートにて、設計膜厚を $0.6\mu\text{m}$ としてBCB4を塗布した。

[0105] これを被接合ウェーハ5であるサファイアウェーハと対向させて重ね合わせ、熱圧着して、EPW接合基板200を作製した。

[0106] 次に、GaAs出発基板1をウェットエッチングで除去し、第一エッチストップ層を露出させ、エッチャントを切り替えて第二エッチストップ層を除去した。これにより、エッチストップ層2を除去し、第一クラッド層31を露出させ、DH層及び窓層34を含む発光素子構造物3と被接合基板5とが接着剤4を介して接合された接合ウェーハ（EP接合基板）10（図4及び図5）を作製した。

[0107] 次に、以下の手順で、除去用マップデータを作成した。

[0108] 接合ウェーハ10の全領域に波長 532nm 、スポット径 $100\mu\text{m}$ のレーザーを、 $25\mu\text{m}$ ピッチで照射し、PLスペクトルを収集し、マップデータを作成した。本実施例において、EPWの設計波長は 632nm に設計しており、 $632\pm 5\text{nm}$ の範囲内の位置を合格点、それ以外の波長域を不合格点として第一マップデータを作成した。

[0109] また、接合ウェーハ10の発光素子構造物3側の表面に対し、斜め方向より発振波長 532nm のレーザーを照射し、レーザー入射角と同じ角度で、反射方向の位置に受光器を置いたシステムで、レーザーをウェーハ全面に $25\mu\text{m}$ ピッチで照射し、トポロジーデータを収集した。高さ公差を閾値として、公差内に入っている点を合格点、それ以外を不合格点とするトポロジーマップデータを作成した。

[0110] また、接合ウェーハ10をサファイア基板5側からCCDカメラで撮影し、 $25\mu\text{m}$ ピッチメッシュでコントラスト差による合否を判定した第二マッ

プデータを作成した。

[0111] 以上のようにして得た第一マップデータ、トポロジーマップデータ及び第二マップデータの不良部の重ね合わせを行って除去用マップデータを作成した。

[0112] 次に、接合ウェーハ10の発光素子構造物3の出発基板除去面上に、D I S C O社製H o g o m a x（商標）をスピコートにより、図6に示すように保護材6を塗布した。

[0113] 保護材6を塗布した接合ウェーハ10を、図7に示す接合ウェーハ受け治具7で図8に示すように保持し、保護材6の塗布面が下になるように向けてレーザー加工部に導入した。この際、図8に示すように、サファイア基板5が露出している発光素子構造物非接合領域51に治具7のウェーハ受け溝部71がかかるようにウェーハを保持した。

[0114] レーザー加工部において、図10及び図11に示すように、サファイア基板5側から、除去用マップデータに従って、不良部10Aと定義された領域（及びほぼ不良部といえる僅かなはみ出し部分）にのみ波長248nmのK r Fエキシマレーザーを照射して、不良部を除去した。

[0115] 次に、レーザー加工部よりウェーハを取り出し、保護材6の塗布面を上面にして純水で洗浄することにより、図13に示すように保護材6を除去した。

[0116] 次に、フォトリソグラフィー法により、発光素子構造物30上にマスクパターンを形成し、塩素およびアルゴンガスを用いたI C Pにより素子分離加工を行った。I C P加工はB C B層4を露出させる工程と第二クラッド層33の主面の一部を露出させる工程との2回行った。この素子分離加工により、図14に示すように、発光素子構造物30を、分離溝21により分離された素子（素子分離加工された発光素子構造物）9とした。

[0117] 素子分離加工後、図15に示すように、端面処理としてS i O₂保護膜91を形成し、保護膜91に、第一クラッド層31の主面の一部を露出する開口部92と、第二クラッド層33の主面の一部を露出する開口部93とを設け

た。

[0118] 保護膜 91 形成後、図 16 に示すように、第一導電型層あるいは第二導電型層のそれぞれに接する電極 94 及び 95 を形成し、熱処理を施すことでオーミックコンタクトを形成した。本実施例においては第一導電型を N 型とし、第二導電型を P 型として設計し、N 型層である第一クラッド層 31 に接する N 型電極 94 に Au と Si を含有する金属を、P 型層である第二クラッド層 33 に接する P 型電極 95 に Au と Be を含有する金属を使用した。

[0119] 以上により、図 16 に示した構造を有する第一実施例の接合型発光素子ウェーハ 20 を得た。

[0120] (第二実施例)

第二実施例では、先に説明した第二実施形態と同じ手順で、接合型発光素子ウェーハを製造した。

[0121] すなわち、第二実施例では、発光素子構造物 3 に対する素子分離加工及び電極形成加工を、除去用マップデータを得る工程の前に実施する点、及びトポロジーマップデータを取得しなかった点以外は、第一実施例と同様にして、第二実施例の接合型発光素子ウェーハを製造した。

[0122] (比較例)

比較例では、発光素子構造物の不良部を除去しなかったこと以外は第一実施例と同様にして、比較例の接合型発光素子ウェーハを製造した。

[0123] すなわち、比較例では、接合ウェーハ 10 を得る工程は第一実施例と同様にし、また

第二実施例と同様にして、素子分離加工及び電極形成加工を実施した。しかし、比較例では、第二実施例と異なり、マップデータ作成および除去は行わなかったため、発光素子構造物の不良部はそのまま維持された。

[0124] (評価)

以下に、表 1 として、凸状不良部の除去率と、最終的に実装時に問題の生じなかったダイス数の歩留まりを比較した表を示す。

[0125]

[表1]

	第一実施例	第二実施例	比較例
不良部除去率	101.2%	100.0%	0.00%
実装ダイス歩留	92.8% (76.2~97.5%)	94.9% (77.4~96.6%)	77.6% (74.2~78.7%)

[0126] 第一実施例では、凸状不良部を除去した場合、ウェーハ状態のため不良部と良部が連結しており、不良部のBCBが昇華して発光素子構造物を割る際に、隣接した良部にクラックが入ることがあるため、除去率が僅かに100%を超えた。第二実施例の場合はダイス状態で不良部分を除去したため、BCBが昇華して発光素子構造物を割る際にも、ダイス間には分離溝があるため隣接した良部への衝撃が伝播せず、認知した不良域と除去域が略一致するため、除去率は100%であった。比較例の場合、除去しなかったため、除去率は0%であった。

[0127] また、上記表1に、第一及び第二実施例、並びに比較例の方法で得られた10枚の接合型発光素子ウェーハを実装（移載）工程に投入した時の実装ダイス歩留を示した。

[0128] 括弧内は10枚のばらつきであり、括弧外は平均値である。第一実施例又は第二実施例の方法で不良部除去を行った後、ダイスを移載工程に投入した場合、実装ダイス歩留（デバイスとして有効なダイス数／1枚から取得可能なダイス数）は平均90%超であった。これに対し、移載前に凸不良部を除去しなかった比較例では、移載時にダイスを移載用基板に対し押し当てる工程で、凸不良部への応力集中が原因となり、不良ダイスのみならず周囲のダイスにもクラックや欠けなどの破壊が生じた。このため、ほぼ凸不良域のみを除去できる実施例に対し、歩留まりが大きく下がった。

[0129] 以上に示したように、移載基板へのダイス移載前に不良部をLL0除去してから実装工程に投入した第一実施例及び第二実施例の方が最終的な実装歩留まりを改善することができる。

[0130] なお、本明細書は、以下の態様を包含する。

[1] マイクロLEDとなる発光素子構造物と、除去用レーザー光に対し

て透明な被接合基板とが、前記除去用レーザー光を吸収する接着剤を介して接合されている接合型発光素子ウェーハの製造方法であって、前記発光素子構造物と前記被接合基板とを前記接着剤を介して接合して、接合ウェーハを得る工程と、前記接合ウェーハの不良部を光学的に調査し、除去用マップデータを作成する工程と、前記除去用マップデータに基づき、前記接合ウェーハの前記不良部に対し、前記被接合基板側から前記除去用レーザー光を入射し、前記接着剤のうち前記不良部に含まれる部分に前記除去用レーザー光を吸収させ、前記接着剤のうち前記不良部に含まれる部分を昇華させることによって、前記発光素子構造物のうち前記不良部に含まれる部位を除去して、前記接合型発光素子ウェーハを得る工程と

を含むことを特徴とする接合型発光素子ウェーハの製造方法。

〔２〕前記除去用マップデータを作成する工程において、前記接合ウェーハについてのフォトルミネッセンススペクトルを取得し、ピーク波長、ピーク強度及び／又はピーク半値幅を判断基準として、前記不良部に関する第一マップデータを作成する工程と、前記接合ウェーハを前記被接合基板側からＣＣＤカメラで撮影し、撮影により得られた画像の色調に基づいて、前記不良部に関する第二マップデータを作成する工程とを行い、前記第一マップデータ及び前記第二マップデータを用いて前記除去用マップデータを作成することを特徴とする〔１〕に記載の接合型発光素子ウェーハの製造方法。

〔３〕前記発光素子構造物に対して素子分離加工を行い、前記素子分離加工された発光素子構造物を含む前記接合ウェーハについて前記除去用マップデータを作成することを特徴とする〔２〕に記載の接合型発光素子ウェーハの製造方法。

〔４〕前記除去用マップデータを作成する工程において、前記接合ウェーハの前記発光素子構造物の表面に斜め方向からトポロジー検出用レーザー光を照射してトポロジーデータを取得し、該トポロジーデータに基づいて、前記不良部に関するトポロジーマップデータを作成する工程を更に行い、前記第一マップデータ、前記第二マップデータ及び前記トポロジーマップデータ

を用いて前記不良部に関する除去用マップデータを作成し、

前記発光素子構造物のうち前記不良部に含まれる部位を除去した後に、前記発光素子構造物に対して素子分離加工を行うことを特徴とする〔2〕に記載の接合型発光素子ウェーハの製造方法。

〔5〕前記除去用レーザー光として、波長が170nm以上360nm以下であるレーザー光を用いることを特徴とする〔1〕～〔4〕の何れか1つに記載の接合型発光素子ウェーハの製造方法。

〔6〕前記接着剤として、170nm以上360nm以下の波長域に光吸収端を有する接着剤を用いることを特徴とする〔1〕～〔5〕のいずれか1つに記載の接合型発光素子ウェーハの製造方法。

〔7〕前記接着剤として、ベンゾシクロブテン、シリコーン樹脂、エポキシ樹脂、SOG、ポリイミド、及びアモルファスフッ素系樹脂からなる群より選択されるものを用いることを特徴とする〔1〕～〔6〕のいずれか1つに記載の接合型発光素子ウェーハの製造方法。

〔8〕前記発光素子構造物のうち前記不良部に含まれる部位を除去する前に、保護材を前記発光素子構造物上に塗布することを特徴とする〔1〕～〔7〕の何れか1つに記載の接合型発光素子ウェーハの製造方法。

〔9〕前記保護材として、ポリ酢酸ビニル含有保護材またはポリビニルアルコール含有保護材を用いることを特徴とする〔8〕に記載の接合型発光素子ウェーハの製造方法。

〔10〕マイクロLEDを含む接合型発光素子ウェーハから移載基板に前記マイクロLEDを移載するマイクロLEDの移載方法であって、〔3〕または〔4〕に記載の接合型発光素子ウェーハの製造方法により、前記素子分離加工された前記発光素子構造物を含む接合型発光素子ウェーハを製造し、前記接合型発光素子ウェーハから前記移載基板に、前記マイクロLEDとしての前記発光素子構造物を移載することを特徴とするマイクロLEDの移載方法。

〔0131〕 なお、本発明は、上記実施形態に限定されるものではない。上記実施形態

は例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

請求の範囲

- [請求項1] マイクロLEDとなる発光素子構造物と、除去用レーザー光に対して透明な被接合基板とが、前記除去用レーザー光を吸収する接着剤を介して接合されている接合型発光素子ウェーハの製造方法であって、
- 前記発光素子構造物と前記被接合基板とを前記接着剤を介して接合して、接合ウェーハを得る工程と、
- 前記接合ウェーハの不良部を光学的に調査し、除去用マップデータを作成する工程と、
- 前記除去用マップデータに基づき、前記接合ウェーハの前記不良部に対し、前記被接合基板側から前記除去用レーザー光を入射し、前記接着剤のうち前記不良部に含まれる部分に前記除去用レーザー光を吸収させ、前記接着剤のうち前記不良部に含まれる部分を昇華させることによって、前記発光素子構造物のうち前記不良部に含まれる部位を除去して、前記接合型発光素子ウェーハを得る工程と
- を含むことを特徴とする接合型発光素子ウェーハの製造方法。
- [請求項2] 前記除去用マップデータを作成する工程において、
- 前記接合ウェーハについてのフォトルミネッセンススペクトルを取得し、ピーク波長、ピーク強度及び／又はピーク半値幅を判断基準として、前記不良部に関する第一マップデータを作成する工程と、
- 前記接合ウェーハを前記被接合基板側からCCDカメラで撮影し、撮影により得られた画像の色調に基づいて、前記不良部に関する第二マップデータを作成する工程と
- を行い、
- 前記第一マップデータ及び前記第二マップデータを用いて前記除去用マップデータを作成することを特徴とする請求項1に記載の接合型発光素子ウェーハの製造方法。
- [請求項3] 前記発光素子構造物に対して素子分離加工を行い、
- 前記素子分離加工された発光素子構造物を含む前記接合ウェーハに

ついて前記除去用マップデータを作成することを特徴とする請求項2に記載の接合型発光素子ウェーハの製造方法。

- [請求項4] 前記除去用マップデータを作成する工程において、
前記接合ウェーハの前記発光素子構造物の表面に斜め方向からトポロジ検出用レーザー光を照射してトポロジデータを取得し、該トポロジデータに基づいて、前記不良部に関するトポロジマップデータを作成する工程
を更に行い、
前記第一マップデータ、前記第二マップデータ及び前記トポロジマップデータを用いて前記不良部に関する除去用マップデータを作成し、

前記発光素子構造物のうち前記不良部に含まれる部位を除去した後、前記発光素子構造物に対して素子分離加工を行うことを特徴とする請求項2に記載の接合型発光素子ウェーハの製造方法。

- [請求項5] 前記除去用レーザー光として、波長が170nm以上360nm以下であるレーザー光を用いることを特徴とする請求項1に記載の接合型発光素子ウェーハの製造方法。

- [請求項6] 前記接着剤として、170nm以上360nm以下の波長域に光吸収端を有する接着剤を用いることを特徴とする請求項5に記載の接合型発光素子ウェーハの製造方法。

- [請求項7] 前記接着剤として、ベンゾシクロブテン、シリコーン樹脂、エポキシ樹脂、SOG、ポリイミド、及びアモルファスフッ素系樹脂からなる群より選択されるものを用いることを特徴とする請求項6に記載の接合型発光素子ウェーハの製造方法。

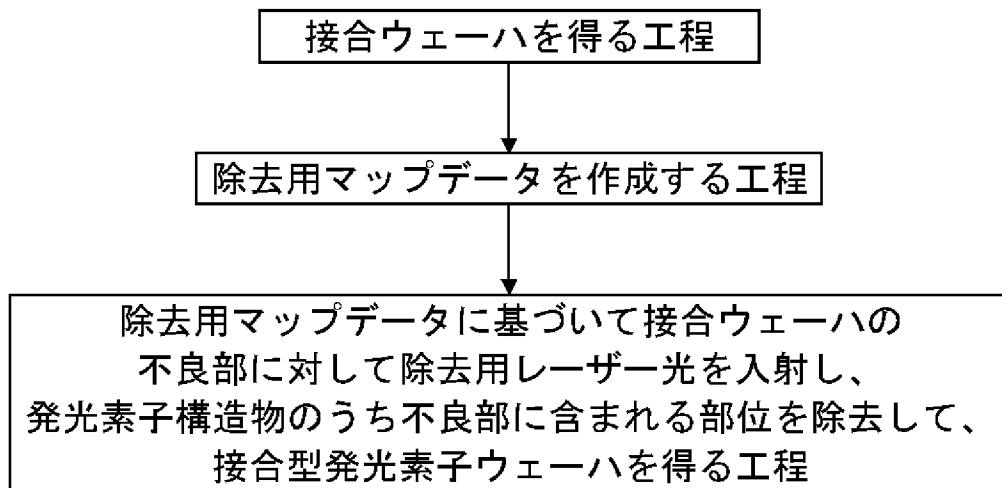
- [請求項8] 前記発光素子構造物のうち前記不良部に含まれる部位を除去する前に、保護材を前記発光素子構造物上に塗布することを特徴とする請求項1～7の何れか1項に記載の接合型発光素子ウェーハの製造方法。

- [請求項9] 前記保護材として、ポリ酢酸ビニル含有保護材またはポリビニルア

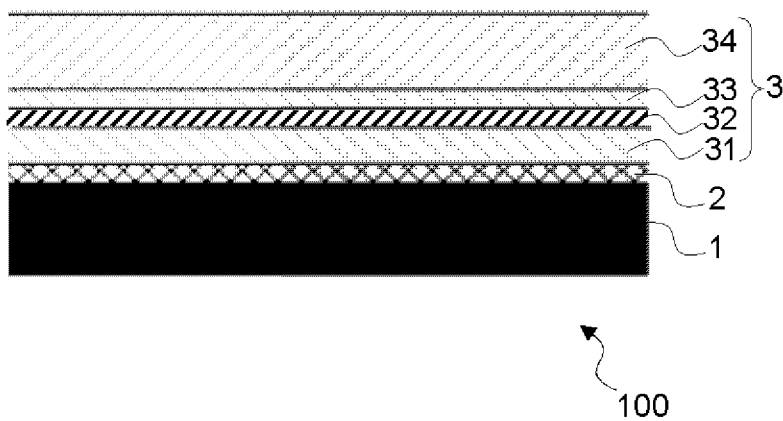
ルコール含有保護材を用いることを特徴とする請求項 8 に記載の接合型発光素子ウェーハの製造方法。

- [請求項10] マイクロLEDを含む接合型発光素子ウェーハから移載基板に前記マイクロLEDを移載するマイクロLEDの移載方法であって、
- 請求項 3 または 4 に記載の接合型発光素子ウェーハの製造方法により、前記素子分離加工された前記発光素子構造物を含む接合型発光素子ウェーハを製造し、
- 前記接合型発光素子ウェーハから前記移載基板に、前記マイクロLEDとしての前記発光素子構造物を移載することを特徴とするマイクロLEDの移載方法。

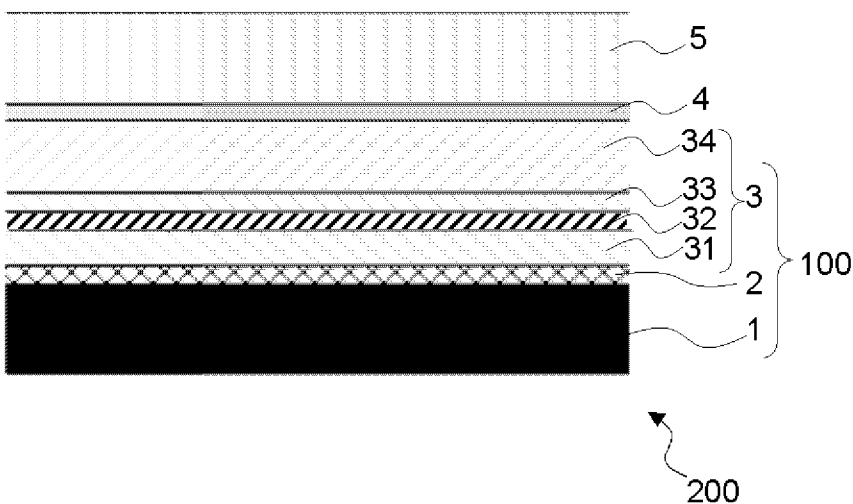
[図1]



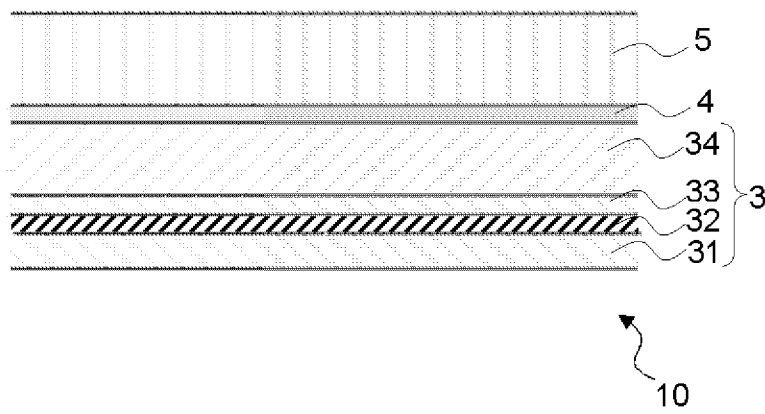
[図2]



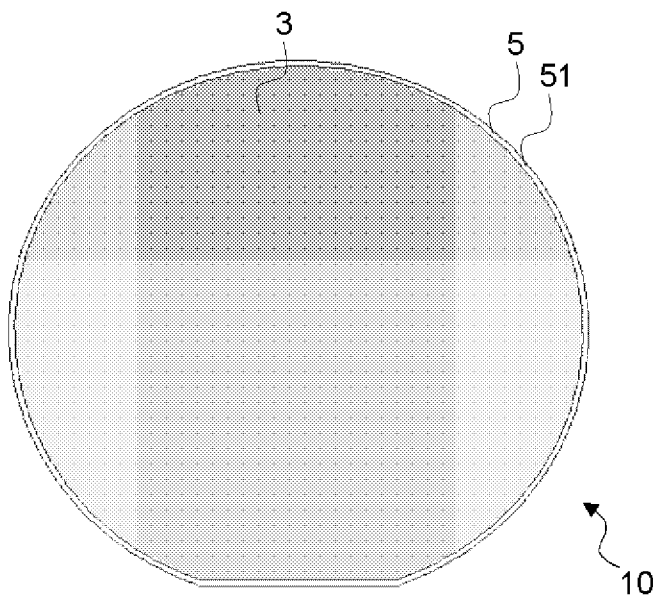
[図3]



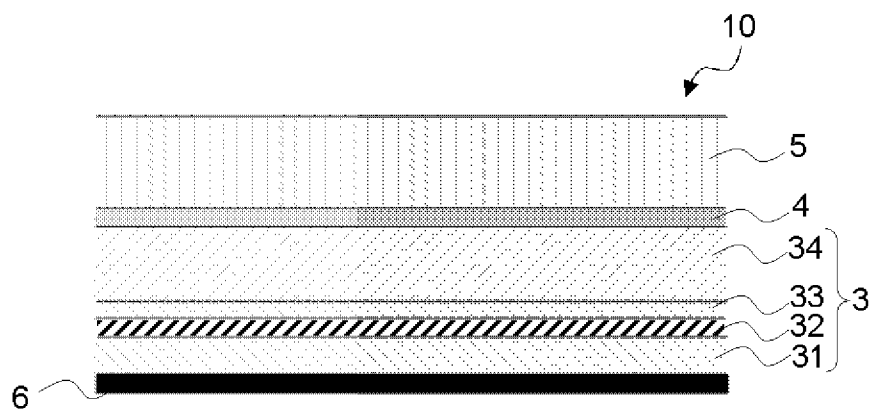
[図4]



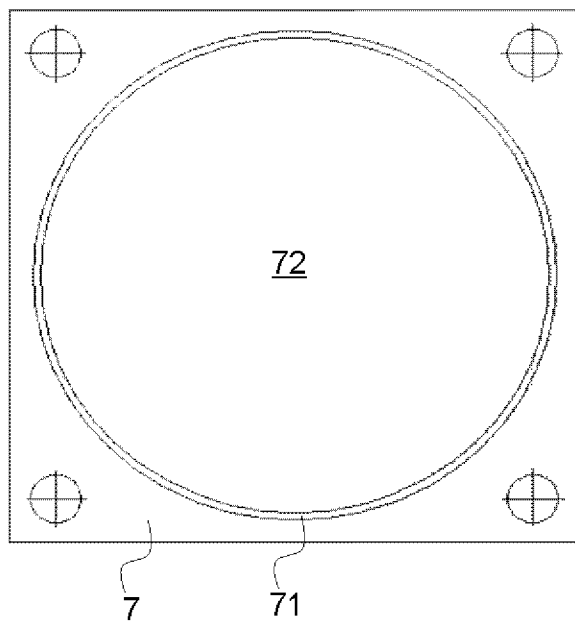
[図5]



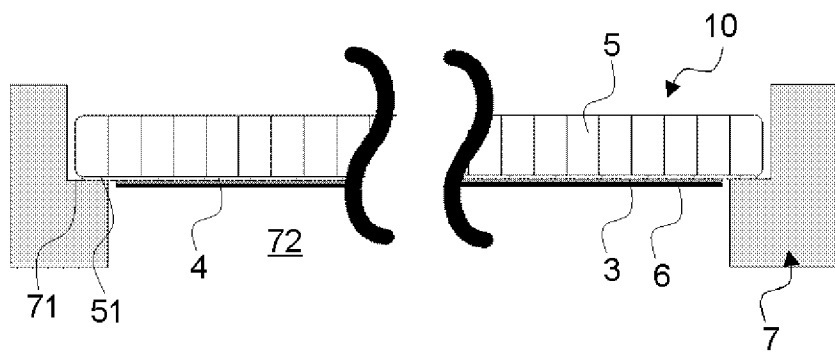
[図6]



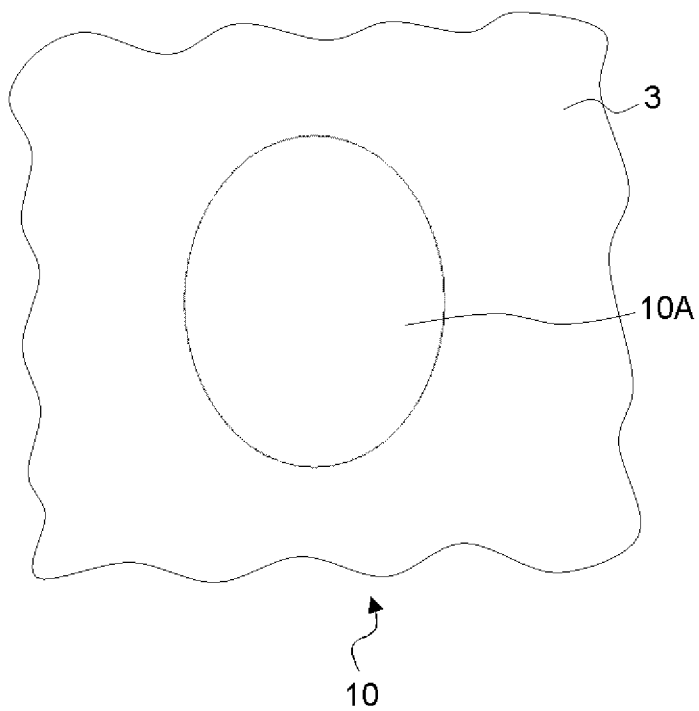
[図7]



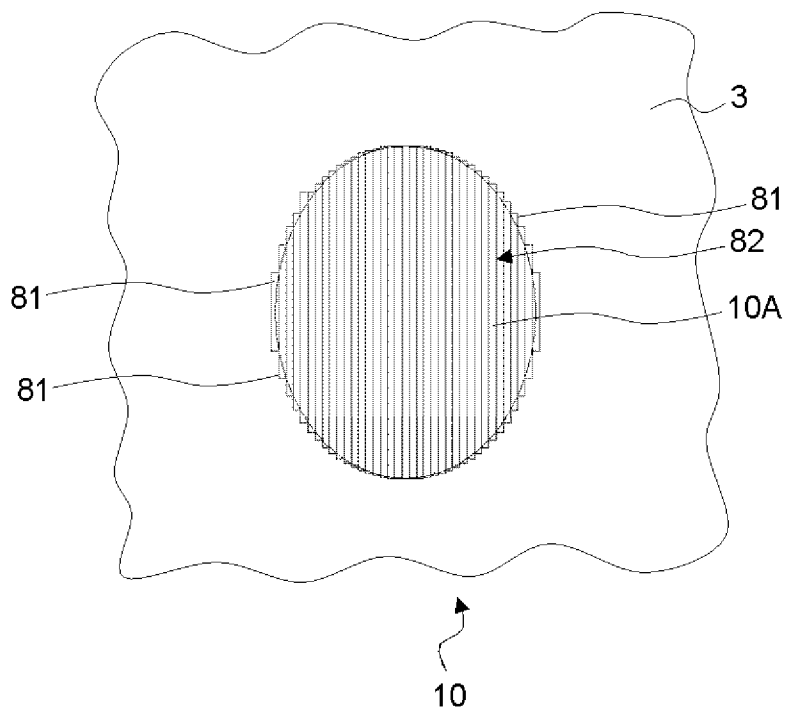
[図8]



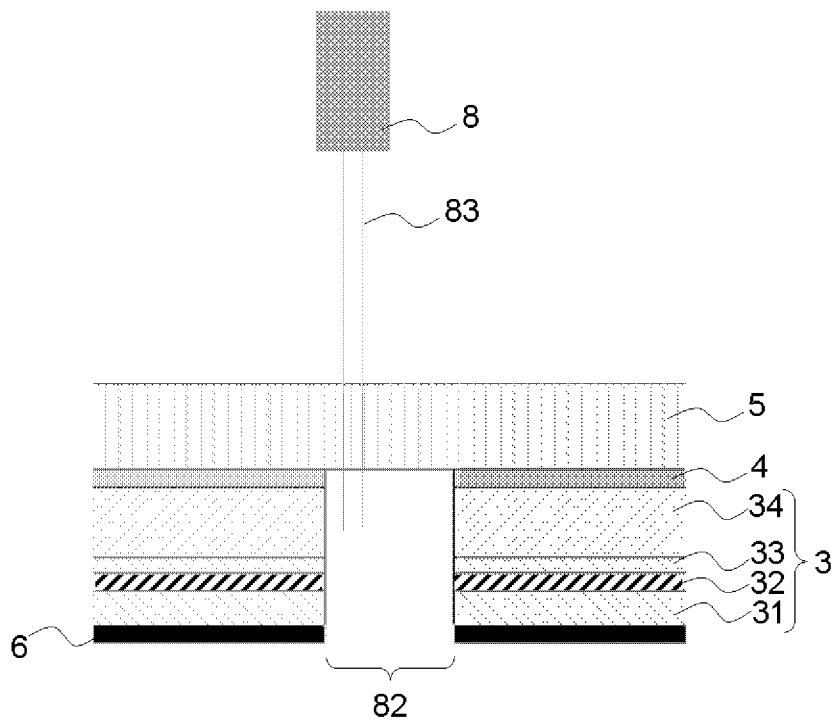
[図9]



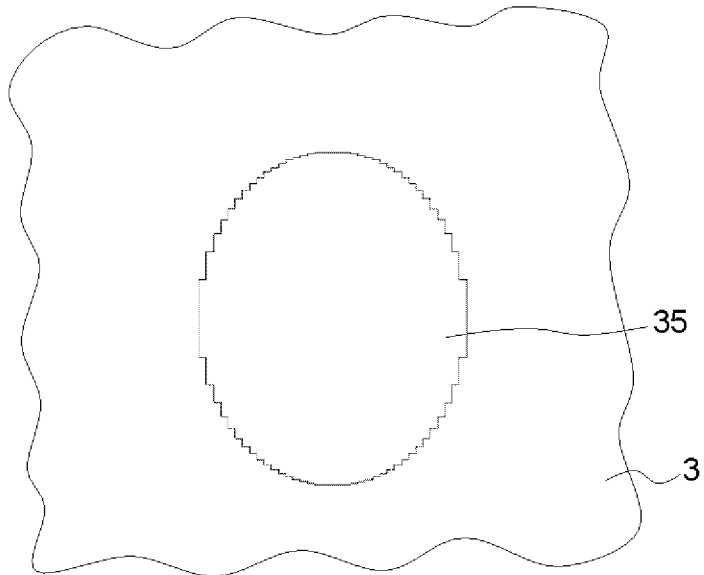
[図10]



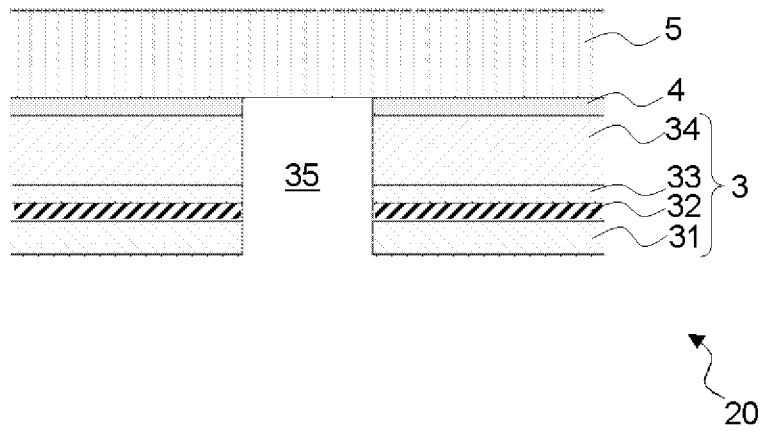
[図11]



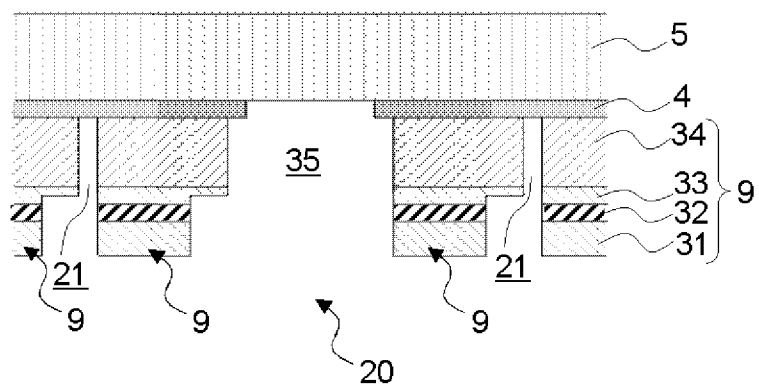
[図12]



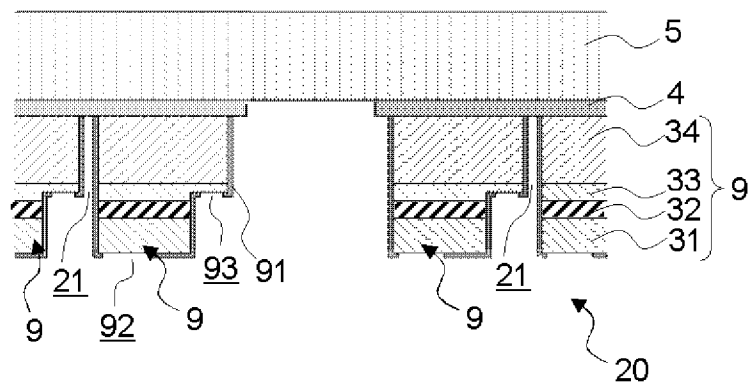
[図13]



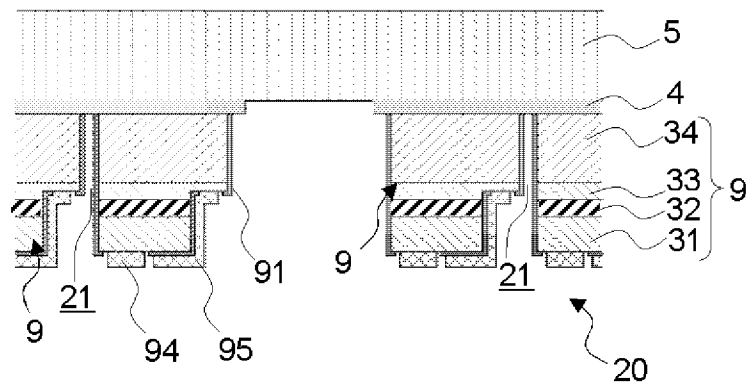
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/017250

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/66(2006.01)i; **B23K 26/00**(2014.01)i; **B23K 26/57**(2014.01)i; **H01L 21/02**(2006.01)i; **H01L 21/304**(2006.01)i
FI: H01L21/66 X; B23K26/00 M; B23K26/57; H01L21/02 B; H01L21/304 601Z; H01L21/66 J

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L21/66; B23K26/00; B23K26/57; H01L21/02; H01L21/304; H01L33/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2023
Registered utility model specifications of Japan 1996-2023
Published registered utility model applications of Japan 1994-2023

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2021-158159 A (SHINETSU HANDOTAI KK) 07 October 2021 (2021-10-07) entire text, all drawings	1-10
A	JP 2016-502265 A (EPISTAR CORP) 21 January 2016 (2016-01-21) entire text, all drawings	1-10
A	JP 11-8438 A (FURUKAWA ELECTRIC CO LTD) 12 January 1999 (1999-01-12) entire text, all drawings	1-10
A	JP 2008-527719 A (SEMILEDS CORPORATION) 24 July 2008 (2008-07-24) entire text, all drawings	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
“E” earlier application or patent but published on or after the international filing date
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
“O” document referring to an oral disclosure, use, exhibition or other means
“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“&” document member of the same patent family

Date of the actual completion of the international search

12 July 2023

Date of mailing of the international search report

25 July 2023

Name and mailing address of the ISA/JP

**Japan Patent Office (ISA/JP)
3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
Japan**

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2023/017250

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2021-158159	A	07 October 2021	EP 4131335 A1 entire text, all drawings WO 2021/192938 A1 CN 115315781 A	
JP	2016-502265	A	21 January 2016	US 2016/0204305 A1 entire text, all drawings WO 2014/071745 A1 EP 2919258 A1 CN 103811593 A KR 10-2015-0074203 A	
JP	11-8438	A	12 January 1999	(Family: none)	
JP	2008-527719	A	24 July 2008	US 2006/0154390 A1 entire text, all drawings WO 2006/076209 A2 CN 101103499 A KR 10-2007-0115870 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01L 21/66(2006.01)i; B23K 26/00(2014.01)i; B23K 26/57(2014.01)i; H01L 21/02(2006.01)i; H01L 21/304(2006.01)i FI: H01L21/66 X; B23K26/00 M; B23K26/57; H01L21/02 B; H01L21/304 601Z; H01L21/66 J																	
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01L21/66; B23K26/00; B23K26/57; H01L21/02; H01L21/304; H01L33/00 最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2023年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2023年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2023年</td> </tr> </table> 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2023年	日本国実用新案登録公報	1996 - 2023年	日本国登録実用新案公報	1994 - 2023年							
日本国実用新案公報	1922 - 1996年																
日本国公開実用新案公報	1971 - 2023年																
日本国実用新案登録公報	1996 - 2023年																
日本国登録実用新案公報	1994 - 2023年																
C. 関連すると認められる文献 <table border="1"> <thead> <tr> <th>引用文献の カテゴリ*</th> <th>引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示</th> <th>関連する 請求項の番号</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>JP 2021-158159 A（信越半導体株式会社）07.10.2021（2021 - 10 - 07） 全文，全図</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>JP 2016-502265 A（晶元光▲電▼股▲ふん▼有限公司）21.01.2016（2016 - 01 - 21） 全文，全図</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>JP 11-8438 A（古河電気工業株式会社）12.01.1999（1999 - 01 - 12） 全文，全図</td> <td>1-10</td> </tr> <tr> <td>A</td> <td>JP 2008-527719 A（セミエルーディーズ コーポレーション）24.07.2008（2008 - 07 - 24） 全文，全図</td> <td>1-10</td> </tr> </tbody> </table>			引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	A	JP 2021-158159 A（信越半導体株式会社）07.10.2021（2021 - 10 - 07） 全文，全図	1-10	A	JP 2016-502265 A（晶元光▲電▼股▲ふん▼有限公司）21.01.2016（2016 - 01 - 21） 全文，全図	1-10	A	JP 11-8438 A（古河電気工業株式会社）12.01.1999（1999 - 01 - 12） 全文，全図	1-10	A	JP 2008-527719 A（セミエルーディーズ コーポレーション）24.07.2008（2008 - 07 - 24） 全文，全図	1-10
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号															
A	JP 2021-158159 A（信越半導体株式会社）07.10.2021（2021 - 10 - 07） 全文，全図	1-10															
A	JP 2016-502265 A（晶元光▲電▼股▲ふん▼有限公司）21.01.2016（2016 - 01 - 21） 全文，全図	1-10															
A	JP 11-8438 A（古河電気工業株式会社）12.01.1999（1999 - 01 - 12） 全文，全図	1-10															
A	JP 2008-527719 A（セミエルーディーズ コーポレーション）24.07.2008（2008 - 07 - 24） 全文，全図	1-10															
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。																	
* 引用文献のカテゴリ “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献																	
国際調査を完了した日 12.07.2023		国際調査報告の発送日 25.07.2023															
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 平野 崇 5F 3657 電話番号 03-3581-1101 内線 3516															

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2023/017250

引用文献			公表日	パテントファミリー文献			公表日
JP	2021-158159	A	07.10.2021	EP	4131335	A1	
				全文, 全図			
				WO	2021/192938	A1	
				CN	115315781	A	
JP	2016-502265	A	21.01.2016	US	2016/0204305	A1	
				全文, 全図			
				WO	2014/071745	A1	
				EP	2919258	A1	
				CN	103811593	A	
				KR	10-2015-0074203	A	
JP	11-8438	A	12.01.1999	(ファミリーなし)			
JP	2008-527719	A	24.07.2008	US	2006/0154390	A1	
				全文, 全図			
				WO	2006/076209	A2	
				CN	101103499	A	
				KR	10-2007-0115870	A	